(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2010 年 2 月 25 日(25.02.2010)

PCT

(10) 国際公開番号
WO 2010/021052 A1

(51) 国際特許分類:
H02M 7/12 (2006.01) *H02M 3/155* (2006.01)
H02J 3/38 (2006.01) *H02M 7/487* (2007.01)
H02J 9/06 (2006.01)

(21) 国際出願番号: PCT/JP2008/064966

(22) 国際出願日: 2008 年 8 月 22 日(22.08.2008)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): 東芝三菱電機産業システム株式会社 (TOSHIBA MITSUBISHI-ELECTRIC INDUSTRIAL SYSTEMS CORPORATION) [JP/JP]; 〒1080073 東京都港区三田三丁目１３番１６号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 佐藤 カズヒデ エドワルド (SATO, Kazuhide Eduardo) [BR/JP]; 〒1080073 東京都港区三田三丁目１３番１６号 東芝三菱電機産業システム株式会社内 Tokyo (JP). 木下 雅博 (KINOSHITA, Masahiro) [JP/JP]; 〒1080073 東京都港区三田三丁目１３番１６号 東芝三菱電機産業システム株式会社内 Tokyo (JP). 山本 融真 (YAMAMOTO, Yushin) [JP/JP]; 〒1080073 東京都港区三田三丁目１３番１６号 東芝三菱電機産業システム株式会社内 Tokyo (JP). 安保 達明 (AMBOH, Tatsuaki) [JP/JP]; 〒1080073 東京都港区三田三丁目１３番１６号 東芝三菱電機産業システム株式会社内 Tokyo (JP).

(74) 代理人: 深見 久郎, 外 (FUKAMI, Hisao et al.); 〒5300005 大阪府大阪市北区中之島二丁目２番７号 中之島セントラルタワー２２階 深見特許事務所 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

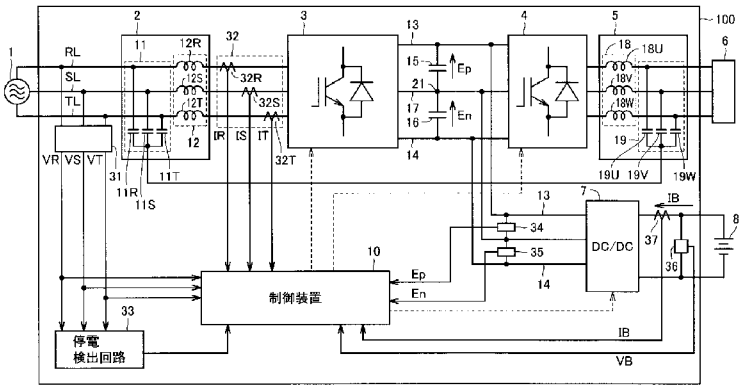
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO,

[続葉有]

(54) **Title**: POWER CONVERTING APPARATUS

(54) 発明の名称: 電力変換装置

[図1]



33 POWER OUTAGE DETECTION CIRCUIT
10 CONTROLLER

(57) **Abstract**: A power converting apparatus (100) comprising an inverter (4) for converting direct current power into alternating current power and supplying it to a load, a converter (3) for converting an alternate current from an alternate current power source (1) into a direct current and supplying it to the inverter (4), and a direct current voltage converter (7) for converting the voltage value of an electrical power stored within an accumulator battery (8) and supplying a direct current from the accumulator battery (8) to the inverter (4) when there is any anomaly in the power supply from the alternate current power source (1). The converter (3) includes a first three-level circuit which is a multi-level circuit. Similarly, the direct current voltage converter (7) includes a second three-level circuit. A controller (10) controls the first and second multi-level circuits thereby limiting electrical potential fluctuation at a neutral point (21) of first and second capacitors (15, 16).

(57) 要約:

[続葉有]

WO 2010/021052 A1

PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

電力変換装置（１００）は、直流電力を交流電力に変換して負荷に供給するインバータ（４）と、交流電源（１）からの交流電力を直流電力に変換してインバータ（４）に供給するコンバータ（３）と、交流電源（１）による電力供給が異常である場合において、蓄電池（８）に貯蔵された電力の電圧値を変換して、インバータ（４）に蓄電池（８）からの直流電力を供給する直流電圧変換器（７）とを備える。コンバータ（３）は、マルチレベル回路である第１の３レベル回路を含む。同様に直流電圧変換器（７）は第２の３レベル回路を含む。制御装置（１０）は、第１および第２のマルチレベル回路を制御することにより第１および第２のコンデンサ（１５，１６）の中性点（２１）の電位変動を抑制する。

明 細 書

電力変換装置

技術分野

[0001] 本発明は、無停電電源装置、太陽光発電システム、燃料電池発電システム、あるいは二次電池エネルギー蓄積システム等の、直流電力から交流電力を出力する電力変換装置に関する。

背景技術

[0002] コンピュータシステム等の重要負荷に交流電力を安定的に供給するための電源装置として、無停電電源装置が広く用いられている。たとえば特開2006－109603号公報（特許文献1）に開示されるように、無停電電源装置は一般に、交流電力を直流電力に変換するコンバータ、直流電力を交流電力に変換するインバータ、およびインバータに入力される直流電圧を平滑化するためのコンデンサを備える。常時にはコンバータは商用交流電源からの交流電力を直流電力に変換し、蓄電池等の電力貯蔵装置を充電しながらインバータに直流電力を供給する。インバータは直流電力を交流電力に変換して負荷に供給する。商用交流電源が停電した場合には、電力貯蔵装置からの電力がインバータに供給されることによってインバータは負荷への交流電力の供給を継続する。

特許文献1：特開2006－109603号公報

発明の開示

発明が解決しようとする課題

[0003] 上記フィルタは、リアクトルおよびコンデンサを含む。高調波が大きい場合には、たとえば大きなインダクタンスを有するリアクトルを用いる必要がある。リアクトルのインダクタンスを大きくするため、たとえばコイルの巻き数を増やすことが考えられるが、リアクタンスの体積および重量が大きくなる。このためリアクトルのインダクタンスを大きくすれば無停電電源装置の体積および重量が大きくなるという問題が発生する。しかしながら特開2006－109603号公報には、上記した無停電電源装置の大型化の問題に対する具体的な解決方法は示されていない。

[0004] また、特開2006－109603号公報に記載されているように、2レベルのインバータ回路では、インバータ直流側に複数のコンデンサを直列に接続する構成は必須ではないが、インバータにマルチレベル回路を用いると、インバータの直流側の正負端子間に複数のコンデンサを直列に接続する必要がある。たとえばインバータを3レベル回路により構成した場合、インバータの直流側の正負極端子間に2つのコンデンサが直列に接続される。また、2つのコンデンサの接続点（中性点）にマルチレベル回路から配線する必要が生じる。この場合、中性点に流入する電流によっては、2つのコンデンサに流れる電流が異なってくるため、両コンデンサの直流電圧がアンバランスになる可能性がある。両コンデンサの直流電圧がアンバランスになると、たとえば一方のコンデンサに過電圧が印加されるおそれが生じる。したがって中性点に配線がある場合には両コンデンサの直流電圧が等しくなるよう中性点電位変動を抑制する必要がある。以下では2つのコンデンサの直流電圧を互いに等しくする制御を「バランス制御」と呼ぶことにする。

[0005] 本発明の目的は、小型化および軽量化に適した構成を有することに加え、直流コンデンサのバランス制御を特別な回路を追加することなく実現可能な電力変換装置を提供することである。

課題を解決するための手段

[0006] 本発明のある局面に従うと、電力変換装置であって、第1、第2、第3の変換器とフィルタとを備える。第1の変換器は、直流電圧と少なくとも3つの電圧値の間で変化する交流電圧とを相互に変換可能に構成された第1のマルチレベル回路を含み、直流電力を交流電力に変換して負荷に供給する。第2の変換器は、交流電源からの交流電力を直流電力に変換して第1の変換器に供給する。第3の変換器は、交流電源による電力供給が異常である場合において、電力貯蔵装置に貯蔵された電力の電圧値を変換して、第1の変換器に電力貯蔵装置からの直流電力を供給する。フィルタは、リアクトルおよびコンデンサを含み、第1の変換器により発生する高調波を除去する。

[0007] 本発明の他の局面に従うと、電力変換装置であって、第1および第2のコンデンサと、第2のマルチレベル回路と、直流電力供給源と、第3のマルチレベル回路と、制御装置とを備える。第1および第2のコンデンサは、直流正母線および直流負母線との

間に直列に接続される。第2のマルチレベル回路は、直流正母線と、直流負母線と、第1および第2のコンデンサの中性点とに接続され、交流電源から入力端に供給された交流電力を直流電力に変換して直流正母線および直流負母線間に出力する。第3のマルチレベル回路は、直流正母線、直流負母線および中性点に第2のマルチレベル回路と並列に接続され、直流電力供給源から入力端に供給された直流電力の電圧を変換して直流正母線および直流負母線間に直流電力を出力する。制御装置は、第2および第3のマルチレベル回路の動作を制御することにより中性点の電位変動を抑制する。

発明の効果

[0008] 本発明によれば、電力変換装置の小型化および軽量化を実現できるとともに、直流コンデンサのバランス制御を特別な回路を追加することなく実現できる。

図面の簡単な説明

[0009] [図1]本発明の実施の形態による無停電電源装置100の主回路構成を示す概略ブロック図である。

[図2]図1に示したコンバータ3、インバータ4の構成を詳細に説明する回路図である。

[図3]図1に示した直流電圧変換器7の構成を詳細に説明する図である。

[図4]制御装置10に含まれる、コンバータ3および直流電圧変換器7の制御部を説明するブロック図である。

[図5]図4に示した電圧指令生成回路61の機能ブロック図である。

[図6]図4に示した電圧指令生成回路71の機能ブロック図である。

[図7]2レベル回路により構成された単相インバータを示す図である。

[図8]図7に示したインバータ41の等価回路である。

[図9]インバータ41の線間電圧を示した図である。

[図10]図2に示したインバータ4のU相アーム4UおよびV相アーム4Vの等価回路図である。

[図11]図10に示した単相3レベルインバータの線間電圧を示した図である。

[図12]2レベルインバータの出力側に設けられたフィルタリアクトルを5%に設定し、イ

ンバータを10kHzの周波数でスイッチングさせた場合のリアクトル電流をシミュレーションした結果を示す図である。

[図13]2レベルインバータの出力側に設けられたフィルタリアクトルを10%に設定し、インバータを10kHzの周波数でスイッチングさせた場合のリアクトル電流をシミュレーションした結果を示す図である。

[図14]3レベルインバータの出力側に設けられたフィルタリアクトルを5%に設定し、インバータを10kHzの周波数でスイッチングさせた場合のリアクトル電流をシミュレーションした結果を示す図である。

[図15]2レベルインバータにより生じる高調波電流(図12)の周波数スペクトルを示す図である。

[図16]3レベルインバータにより生じる高調波電流(図14)の周波数スペクトルを示す図である。

[図17]2レベルインバータの対地電位変動および3レベルインバータの対地電位変動のシミュレーション結果を示す図である。

[図18]2レベルインバータおよび3レベルインバータの損失のシミュレーション結果を示した図である。

[図19]2レベルインバータおよび3レベルインバータの損失の内訳を説明する図である。

[図20]従来の直流電圧変換器に含まれる半導体スイッチの構成を示す図である。

[図21]図3のIGBT素子Q1D～Q4Dのスイッチングパターンとリアクトル22に印加される電圧とを示す図である。

[図22]図2に示したコンバータ3の二相分の構成を示す等価回路図である。

[図23]図4に示すコンバータ制御部53による、コンバータ3(3レベルPWMコンバータ)の1相分のPWM制御を説明するための信号波形図である。

[図24]コンバータの各相アームに含まれる4つのIGBT素子のスイッチングパターンをモード毎に示した図である。

[図25]図24に示した各モードの1相分の回路とその電流ルートとを示す図である。

[図26]コンバータ3によるEp＜Enの場合のバランス制御を説明するための信号波形

図である。

[図27]コンバータ3によるEp＞Enの場合のバランス制御を説明するための信号波形図である。

[図28]図4に示す半導体スイッチ制御部54による、半導体スイッチ23のPWM制御を説明するための信号波形図である。

[図29]半導体スイッチ23に含まれるIGBT素子Q1D～Q4Dのスイッチングパターンを示す図である。

[図30]図29に示した各モードの回路とその電流ルートとを示す図である。

[図31]半導体スイッチ23によるEp＜Enの場合のバランス制御を説明するための信号波形図である。

[図32]半導体スイッチ23によるEp＞Enの場合のバランス制御を説明するための信号波形図である。

[図33]本発明の電力変換装置を三相4線式に適用した形態を示す図である。

符号の説明

[0010] 1 商用交流電源、2 入力フィルタ、3 コンバータ、3R R相アーム、3S S相アーム、3T T相アーム、4 インバータ、4U U相アーム、4V V相アーム、4W W相アーム、5 出力フィルタ、6 負荷、7 直流電圧変換器、8 蓄電池、10 制御装置、11, 11R, 11S, 11T, 15, 16, 19, 19U, 19V, 19W コンデンサ、12, 12R, 12S, 12T, 18, 18U, 18V, 18W, 22, 22N, 22P, 45 リアクトル、13 直流正母線、14 直流負母線、17 直流中性点母線、21 中性点、23, 44 半導体スイッチ、31, 34, 35, 36 電圧センサ、32, 37 電流センサ、33 停電検出回路、51, 63A～63C, 73A, 88A～88C 加算器、52, 82, 86A～86C, 73B, 82, 92, 94 減算器、53 コンバータ制御部、54 半導体スイッチ制御部、61, 71 電圧指令生成回路、62, 72 中性点電位制御回路、64, 74 停止回路、64A～64C, 74A, 74B スイッチ、65 PWM回路、75 PWM回路、81, 91 基準値生成回路、83 直流電圧制御回路、84 正弦波発生回路、85A～85C 乗算器、87, 95 電流制御回路、93 電圧制御回路、100 無停電電源装置、101, 102, 151, 152 参照信号、103～105, 153～155 電圧指令信号、106～108 相電圧、111～114, 121～1

24, 131～134, 161～164, 171～174, 181～184 スイッチングパターン、141 入力相電圧、142 相電流、CA, CB, CC, CD コンデンサ、D1D～D4D, D1R～D6R, D1S～D6S, D1T～D6T, D1U～D6U, D1V～D6V, D1W～D6W, DA, DB, DC, DD ダイオード、Q1D～Q4D, Q1R～Q4R, Q1S～Q4S, Q1T～Q4T, Q1U～Q4U, Q1V～Q4V, Q1W～Q4W, QA, QB, QC, QD IGBT素子、RL R相ライン、SL S相ライン、TL T相ライン、UL U相ライン、VL V相ライン、WL W相ライン。

発明を実施するための最良の形態

[0011] 以下において、本発明の実施の形態について、図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰返さない。

[0012] 図1は、本発明の実施の形態による無停電電源装置100の主回路構成を示す概略ブロック図である。図1を参照して、無停電電源装置100は、入力フィルタ2と、コンバータ3と、インバータ4と、出力フィルタ5と、直流電圧変換器(図中「DC／DC」と示す)7と、制御装置10と、直流正母線13と、直流負母線14と、コンデンサ15, 16と、直流中性点母線17と、電圧センサ31, 34, 35, 36と、電流センサ32, 37と、停電検出回路33と、R相ラインRLと、S相ラインSLと、T相ラインTLとを備える。

[0013] 入力フィルタ2は、商用交流電源1への高調波の流出を防止する。商用交流電源1は三相交流電源である。入力フィルタ2は、コンデンサ11(コンデンサ11R, 11S, 11T)およびリアクトル12(リアクトル12R, 12S, 12T)により構成された三相のLCフィルタ回路である。

[0014] コンバータ3は、商用交流電源1から入力フィルタ2を介して供給される三相交流電力を直流電力に変換して、直流正母線13および直流負母線14を介してインバータ4にその直流電力を供給する。インバータ4はコンバータ3からの直流電力を三相交流電力に変換する。後述するように、コンバータ3およびインバータ4は3レベル回路により構成される。コンバータ3およびインバータ4は、直流正母線13、直流負母線14、および直流中性点母線17を介して接続される。

[0015] コンデンサ15, 16は直流正母線13と直流負母線14との間に直列に接続されて、直流正母線13と直流負母線14との間の電圧を平滑化する。コンデンサ15, 16の接

続点である中性点21には直流中性点母線17が接続される。

[0016] インバータ4からの交流電力は出力フィルタ5を介して負荷6に供給される。出力フィルタ5はインバータ4の動作により生じた高調波を除去する。出力フィルタ5は、リアクトル18(リアクトル18U, 18V, 18W)およびコンデンサ19(コンデンサ19U, 19V, 19W)により構成された三相のLCフィルタ回路である。

[0017] 直流電圧変換器7は、蓄電池8の電圧を直流正母線13と直流負母線14との間の直流電圧に変換する。なお、直流電圧変換器7は、直流正母線13と直流負母線14との間の直流電圧と蓄電池8の電圧とを相互に変換するよう構成されていてもよい。また、直流電圧変換器7には充放電可能な電力貯蔵装置が接続されていればよく、たとえば電気二重層キャパシタが直流電圧変換器7に接続されていてもよい。さらに本実施の形態では、蓄電池8は無停電電源装置100の外部に設置されているが、蓄電池8は無停電電源装置100に内蔵されていてもよい。

[0018] 電圧センサ31は、R相ラインの電圧VR、S相ラインの電圧VSおよびT相ラインの電圧VTを検出し、電圧VR, VS, VTを示す三相電圧信号を制御装置10および停電検出回路33に出力する。電流センサ32は、R相ラインの電流IR、S相ラインの電流ISおよびT相ラインの電流ITを検出し、電圧IR, IS, ITを示す三相電流信号を制御装置10に出力する。

[0019] 停電検出回路33は、電圧センサ31からの三相電圧信号に基づいて商用交流電源1の停電を検出する。停電検出回路33は、商用交流電源1の停電を示す停電信号を制御装置10に出力する。

[0020] 直流正母線13と直流負母線14との間の電圧は中性点21により電圧Ep, Enに分圧される。電圧センサ34はコンデンサ15の両端の電圧Epを検出して、電圧Epを示す信号を制御装置10に出力する。電圧センサ35はコンデンサ16の両端の電圧Enを検出して、電圧Enを示す信号を制御装置10に出力する。電圧センサ36は蓄電池8の正負極間の電圧VBを検出して、電圧VBを示す信号を制御装置10に出力する。電流センサ37は蓄電池8から出力される電流IBを検出して、電流IBを示す信号を制御装置10に出力する。

[0021] 制御装置10は、コンバータ3、インバータ4、直流電圧変換器7の動作を制御する。

後に詳細に説明するが、コンバータ3、インバータ4、および直流電圧変換器7は、半導体スイッチング素子を含む半導体スイッチにより構成される。なお本実施の形態では、半導体スイッチング素子としてIGBT(Insulated Gate Bipolar Transistor)が用いられる。また、本実施の形態では半導体スイッチング素子の制御方式としてPWM(Pulse Width Modulation)制御を適用することができる。制御装置10は電圧センサ31からの三相電圧信号、電流センサ32からの三相電流信号、電圧センサ34が検出した電圧Epを示す信号、電圧センサ35が検出した電圧Enを示す信号、停電検出回路33からの停電信号、電圧センサ36が検出した電圧VBを示す信号、電流センサ37が検出した電流IBを示す信号等を受けてPWM制御を実行する。

[0022] 次に本実施の形態による無停電電源装置100の動作について説明する。商用交流電源1が正常に交流電力を供給可能である場合、コンバータ3は商用交流電源1からの交流電力を直流電力に変換し、インバータ4はその直流電力を交流電力に変換して負荷6に供給する。一方、商用交流電源が停電した場合には、制御装置10は停電検出回路33からの停電信号に基づいてコンバータ3を停止させる。さらに制御装置10は蓄電池8からインバータ4に直流電力が供給されるよう直流電圧変換器7を動作させてインバータ4による交流電力の供給を継続させる。この場合、直流電圧変換器7は、蓄電池8の電圧をインバータ4の入力電圧として好適な電圧に変換する。これにより交流負荷に安定して交流電力を供給することができる。

[0023] 図2は、図1に示したコンバータ3、インバータ4の構成を詳細に説明する回路図である。図2を参照して、コンバータ3は、R相アーム3Rと、S相アーム3Sと、T相アーム3Tとを含む。インバータ4は、U相アーム4Uと、V相アーム4Vと、W相アーム4Wとを含む。

[0024] コンバータ3の各相アーム(3R, 3S, 3T)およびインバータ4の各相アーム(4U, 4V, 4W)は、いずれも3レベル回路として構成され、4つのIGBT素子と6つのダイオードとを含む。詳細には、R相アーム3Rは、IGBT素子Q1R～Q4Rとダイオード D1R～D6Rとを含む。S相アーム3Sは、IGBT素子Q1S～Q4Sとダイオード D1S～D6Sとを含む。T相アーム3Tは、IGBT素子Q1T～Q4Tとダイオード D1T～D6Tとを含む。U相アーム4Uは、IGBT素子Q1U～Q4Uとダイオード D1U～D6Uとを含む

。V相アーム4Vは、IGBT素子Q1V～Q4VとダイオードD1V～D6Vとを含む。W相アーム4Wは、IGBT素子Q1W～Q4WとダイオードD1W～D6Wとを含む。

[0025] 以下ではコンバータ3の各相アームおよびインバータ4の各相アームを総括的に説明するため符号R, S, T, U, V, Wをまとめて符号「x」と示す。IGBT素子Q1x～Q4xは直流正母線13と直流負母線14の間に直列に接続される。ダイオードD1x～D4xはIGBT素子Q1x～Q4xにそれぞれ逆並列接続される。ダイオードD5xはIGBT素子Q1x, Q2xの接続点と中性点21とに接続される。ダイオードD6xはIGBT素子Q3x, Q4xの接続点と中性点21とに接続される。なおダイオードD5xのカソードはIGBT素子Q1x, Q2xの接続点に接続され、ダイオードD5xのアノードは中性点21に接続される。ダイオードD6xのアノードはIGBT素子Q3x, Q4xの接続点に接続され、ダイオードD6xのカソードは中性点21に接続される。ダイオードD1x～D4xは還流ダイオードとして機能し、ダイオードD5x, D6xはクランプダイオードとして機能する。

[0026] コンバータ3の各相アーム(3R, 3S, 3T)においてはIGBT素子Q2x, Q3xの接続点が交流入力端子に対応し、ダイオードD5x, D6xの接続点が直流出力端子に対応する。一方、インバータ4の各相アーム(4U, 4V, 4T)においてはダイオードD5x, D6xの接続点が直流入力端子に対応し、IGBT素子Q2x, Q3xの接続点が交流出力端子に対応する。コンバータ3の各相アーム(3R, 3S, 3T)の交流入力端子は対応する線(R相ラインRL、S相ラインSL、T相ラインTL)に接続され、インバータ4の各相アーム(4U, 4V, 4S)の交流出力端子は対応する線(U相ラインUL、V相ラインVL、W相ラインWL)に接続される。コンバータ3の各相アームの直流出力端子およびインバータ4の各相アームの直流入力端子は中性点21に接続される。

[0027] 図3は、図1に示した直流電圧変換器7の構成を詳細に説明する図である。図3を参照して、直流電圧変換器7は、リアクトル22と、半導体スイッチ23とを含む。半導体スイッチ23は、直流正母線13と直流負母線14の間に直列に接続されるIGBT素子Q1D～Q4Dと、IGBT素子Q1D～Q4Dにそれぞれ逆並列接続されるダイオードD1D～D4Dとを含む。

[0028] 半導体スイッチ23では、IGBT素子Q1D, Q2Dの接続点にリアクトル22Pの一端

が接続され、IGBT素子Q3D，Q4Dの接続点にリアクトル22Nの一端が接続される。リアクトル22Pの他端は蓄電池8の正極に接続され、リアクトル22Nの他端は蓄電池8の負極に接続される。

[0029] 図4は、制御装置10に含まれる、コンバータ3および直流電圧変換器7の制御部を説明するブロック図である。図4を参照して、制御装置10は、加算器51と、減算器52と、コンバータ制御部53と、半導体スイッチ制御部54とを含む。加算器51は、電圧センサ34が検出したコンデンサ15の電圧を示す電圧値Epと、電圧センサ35が検出したコンデンサ16の電圧の値Enとを加算して、直流正母線13と直流負母線14との間の電圧値（Ep＋En）を出力する。減算器52は、電圧値Epから電圧値Enを減算して電圧差（Ep－En）の値を出力する。

[0030] コンバータ制御部53は、電圧指令生成回路61と、中性点電位制御回路62と、加算器63A～63Cと、停止回路64と、PWM回路65とを備える。電圧指令生成回路61は、電圧センサ31が検出した電圧VR，VS，VT、電流センサ32が検出した電流IR，IS，ITおよび加算器51により算出された電圧値（Ep＋En）を受けて、R相、S相、およびT相にそれぞれ対応する電圧指令値VR_0^*，VS_0^*，VT_0^*を生成する。中性点電位制御回路62は、減算器52から電圧差（Ep－En）を示す値を受けて、電圧指令値V_1^*を生成する。たとえば中性点電位制御回路62は、電圧差（Ep－En）を比例演算または比例積分演算することにより電圧指令値V_1^*を生成する。

[0031] 加算器63Aは、電圧指令値VR_0^*，V_1^*を加算して電圧指令値VR^*を生成する。加算器63Bは、電圧指令値VS_0^*，V_1^*を加算して電圧指令値VS^*を生成する。加算器63Cは、電圧指令値VT_0^*，V_1^*を加算して電圧指令値VT^*を生成する。

[0032] 停止回路64は、スイッチ64A～64Cを含む。停電検出回路33からの信号が商用交流電源1が正常であることを示す場合（たとえば信号の論理値が「1」の場合）、電圧指令値VR^*，VS^*，VT^*がPWM回路65に伝達されるようにスイッチ64A～64Cが設定される。停電検出回路33からの信号が商用交流電源1の停電を示す場合（たとえば信号の論理値が「0」の場合）、スイッチ64A～64Cはいずれも接地される。これによりPWM回路65への電圧指令値の入力が停止し、同時にコンバータ3のすべてのIGBT素子にはオフ信号が与えられ、コンバータ3は停止する。

[0033] PWM回路65は、電圧指令値VR^*, VS^*, VT^*に基づいて、電圧センサ31が検出した電圧VR, VS, VTを電圧指令値VR^*, VS^*, VT^*にそれぞれ等しくするための信号を出力する。この信号は、コンバータ3の各相アームに含まれる4つのIGBT素子を駆動するための信号である。

[0034] 半導体スイッチ制御部54は、電圧指令生成回路71と、中性点電位制御回路72と、加算器73Aと、減算器73Bと、停止回路74と、PWM回路75とを備える。

[0035] 電圧指令生成回路71は、電圧センサ36が検出した電圧VB、電流センサ37が検出した電流IBおよび加算器51により算出された電圧値(Ep＋En)を受けて、電圧値Ep, Enを所定の電圧に制御するための電圧指令値V^*を生成する。

[0036] 中性点電位制御回路72は、減算器52から電圧差(Ep－En)を示す値を受けて、電圧指令値VB_1^*を生成する。たとえば中性点電位制御回路72は、電圧差(Ep－En)を比例演算または比例積分演算することにより電圧指令値VB_1^*を生成する。たとえばEp－En＞0の場合、中性点電位制御回路72は電圧指令値VB_1^*を負の値に設定する。一方、Ep－En＜0の場合、中性点電位制御回路72は電圧指令値VB_1^*を正の値に設定する。

[0037] 加算器73Aは、電圧指令値V^*, VB_1^*を加算して電圧指令値VA^*を生成する。減算器73Bは、電圧指令値V^*から電圧指令値VB_1^*を減算して電圧指令値VB^*を生成する。電圧指令値VA^*, VB^*は、半導体スイッチ23の上アームおよび下アームの電圧をそれぞれ制御するための指令値であり、電圧Ep, Enの差分を0にするための電圧Ep, Enの指令値である。中性点電位制御回路72、加算器73Aおよび減算器73Bは、電圧差(Ep－En)および電圧指令値V^*に基づいて、電圧差(Ep－En)が0となるように電圧Ep, Enをそれぞれ制御するための電圧指令値VA^*, VB^*を生成する指令値生成回路を構成する。

[0038] 停止回路74はスイッチ74A, 74Bを含む。停電検出回路33からの信号が商用交流電源1が正常であることを示す場合、スイッチ74A, 74Bはいずれも接地される。これによりPWM回路75への電圧指令値の入力が停止し、同時に直流電圧変換器7のすべてのIGBT素子にはオフ信号が与えられ、直流電圧変換器7は停止する。一方、停電検出回路33からの信号が商用交流電源1の停電を示す場合、スイッチ74A

，74Bは、電圧指令値VA^*，VB^*がPWM回路75に伝達され、直流電圧変換器7のIGBT素子にはオン／オフ指令が与えられるように設定される。

[0039] PWM回路75は、電圧指令値VA^*，VB^*に基づいて、半導体スイッチ23に含まれる4つのIGBT素子を駆動するための信号を出力する。

[0040] 図5は、図4に示した電圧指令生成回路61の機能ブロック図である。図5を参照して、電圧指令生成回路61は、基準値生成回路81と、減算器82，86A～86Cと、直流電圧制御回路83と、正弦波発生回路84と、乗算器85A～85Cと、電流制御回路87とを備える。

[0041] 基準値生成回路81は、電圧値（Ep＋En）の基準値である基準値Erefを生成する。減算器82は、基準値Erefと、加算器51により生成された電圧値（Ep＋En）との差を算出する。直流電圧制御回路83は、基準値Erefと電圧値（Ep＋En）との差が0となるようにコンバータ3の入力側に流れる電流を制御するための電流指令値I^*を算出する。直流電圧制御回路83は、たとえば基準値と検出された電圧値との誤差を比例演算または比例積分演算することにより電流指令値I^*を算出する。

[0042] 正弦波発生回路84は、商用交流電源1のR相電圧と同相の正弦波信号と、商用交流電源1のS相電圧と同相の正弦波信号と、商用交流電源1のT相電圧と同相の正弦波信号とを出力する。3つの正弦波信号は、乗算器85A～85Cにそれぞれ入力されて電流指令値I^*が乗じられる。これにより商用交流電源1の相電圧と同相の電流指令値IR^*，IS^*，IT^*が生成される。

[0043] 減算器86Aは、電流指令値IR^*と電流センサ32により検出されたR相電流IRとの差を算出する。減算器86Bは、電流指令値IS^*と電流センサ32により検出されたS相電流ISとの差を算出する。減算器86Cは、電流指令値IT^*と電流センサ32により検出されたT相電流ITとの差を算出する。

[0044] 電流制御回路87は、電流指令値IR^*とR相電流IRとの差、電流指令値IS^*とS相電流ISとの差、および電流指令値IT^*とT相電流ITとの差がいずれも0となるようにリアクトル32に印加すべき電圧として、電圧指令値VRa^*，VSa^*，VTa^*を生成する。電流制御回路87は、たとえば電流指令値と電流センサにより検出された電流値との差を比例制御または比例積分制御にしたがって増幅することにより電圧指令値を生成する

。

[0045] 加算器88Aは、電圧指令値VRa^*と電圧センサ31により検出されたR相電圧VRとを加算して電圧指令値VR_0^*を生成する。加算器88Bは、電圧指令値VSa^*と電圧センサ31により検出されたS相電圧VSとを加算して電圧指令値VS_0^*を生成する。加算器88Cは、電圧指令値VTa^*と電圧センサ31により検出されたT相電圧VTとを加算して電圧指令値VT_0^*を生成する。

[0046] 上記の構成を有するコンバータ制御部53によってコンバータ3が制御されることにより、電流IR，IS，ITは商用交流電源1と同相かつ正弦波の電流となるので、力率をほぼ1にすることができる。

[0047] 図6は、図4に示した電圧指令生成回路71の機能ブロック図である。図6を参照して、電圧指令生成回路71は、基準値生成回路91と、減算器92と、電圧制御回路93と、加算器94と、電流制御回路95とを備える。基準値生成回路91は、電圧値（Ep＋En）の基準値である基準値Erefを生成する。減算器92は、基準値Erefと加算器51により生成された電圧値（Ep＋En）との差を算出する。電圧制御回路93は、電圧センサ36が検出した蓄電池8の電圧VBに基づいて、基準値Erefと電圧値（Ep＋En）との差に応じた電流指令値IB^*を算出する。電圧制御回路93は、たとえば基準値と検出された電圧値との誤差を比例演算または比例積分演算することにより電流指令値IB^*を算出する。加算器94は、電圧制御回路93により生成された電流指令値IB^*と電流センサ37により検出された蓄電池8の電流値IBとを減算する。電流制御回路95は電流指令値IB^*と電流値IBとの差に基づいて電圧指令値V^*を生成する。

[0048] 本実施の形態による無停電電源装置100では、コンバータ3、インバータ4が3レベル回路により構成される。従来の電力変換装置では、半導体スイッチング素子の数を少なくする等の目的により、一般にインバータは2レベル回路により構成される。インバータを3レベル回路により構成することで従来の電力変換装置よりも高調波を抑制することができる。

[0049] 図7は、2レベル回路により構成された単相インバータを示す図である。図7を参照して、インバータ41は、U相アーム41UとV相アーム41Vとを含む。U相アーム41UとV相アーム41Vとは直流正母線42と直流負母線43との間に並列に接続され、か

つ互いに同一の構成を有する。U相アーム41Uは、直流正母線42と直流負母線43との間に直列に接続されるIGBT素子QA，QBと、IGBT素子QA，QBにそれぞれ逆並列接続されるダイオードDA，DBとを含む。IGBT素子QA，QBの接続点にはU相ラインULが接続される。V相アーム41Vは、上記U相アーム41Uの構成においてU相ラインULをV相ラインVLに置き換えた構成を有している。

[0050] 直流正母線42と直流負母線43との間には、コンデンサCA，CBが直列に接続される。中性点Oはコンデンサ CA，CBの接続点である。コンデンサCAの両端の電圧およびコンデンサCBの両端の電圧はいずれもE／2（Eは所定値）である。

[0051] 図8は、図7に示したインバータ41の等価回路である。図8を参照して、U相アーム41UはU相ラインULの接続先を直流正母線42と直流負母線43との間で切替えるスイッチと等価である。中性点Oを接地して考えると、スイッチが動作するとU相ラインULの電圧VuはE／2と－E／2との間で切り替わる。V相ラインVLの電圧Vvは電圧Vuと同様に変化する。このように2レベル回路は直流電圧Eを2つの値（E／2，－E／2）を有する交流電圧に変換する。

[0052] 図9は、インバータ41の線間電圧を示した図である。図9を参照して、線間電圧（電圧Vuと電圧Vvとの差分）は、E，0，－Eの間で切り替わる。2レベル回路により構成されたインバータ（2レベルインバータ）では、線間電圧の最小変化幅は電圧Eに等しい。

[0053] 図10は、図2に示したインバータ4のU相アーム4UおよびV相アーム4Vの等価回路図である。図10を参照して、U相アーム4Uは、直流正母線13と中性点21と直流負母線14との間でU相ラインULの接続先を切替えるスイッチと等価である。このスイッチが動作することにより、U相ラインULの電圧VuはE／2，0，－E／2の間で切り替わる。V相ラインVLの電圧Vvも電圧Vuと同様に変化する。このように3レベル回路は、直流電圧と3つの値を有する交流電圧とを相互に変換可能な回路である。

[0054] 図11は、図10に示した単相3レベルインバータの線間電圧を示した図である。図11を参照して、線間電圧（電圧Vuと電圧Vvとの差分）は、E，E／2，0，－E／2，－Eの間で切り替わる。3レベル回路により構成されたインバータ（3レベルインバータ）では、線間電圧の最小変化幅はE／2に等しい。

[0055] 図9および図11から、3レベルインバータのほうが2レベルインバータよりも線間電圧の変化幅が小さくなることが分かる。線間電圧の変化幅が小さいほど、インバータの出力電圧の波形が細かく変化するので、その波形を正弦波に近づけることができる。電圧波形が正弦波に近づくほどインバータの動作により発生する高調波を小さくできる。したがって3レベルインバータは2レベルインバータよりも高調波を低減できる。

[0056] 図12は、2レベルインバータの出力側に設けられたフィルタリアクトルを5%に設定し、インバータを10kHzの周波数でスイッチングさせた場合のリアクトル電流をシミュレーションした結果を示す図である。図13は、2レベルインバータの出力側に設けられたフィルタリアクトルを10%に設定し、インバータを10kHzの周波数でスイッチングさせた場合のリアクトル電流をシミュレーションした結果を示す図である。図12および図13のシミュレーションより、全高調波ひずみ(Total Harmonic Distortion;THD)を比較すると、リアクトルインダクタンスが5%である場合には、THDは6.4%であるのに対し、リアクトルインダクタンスを10%に増やすことによって、THDは3.2%に低減した。

[0057] THDとは高調波成分の実効値和と基本波の実効値との比を表したものである。THDが小さいことは高調波成分が小さいことを意味する。図12および図13は、リアクトルインダクタンスを大きくすることでTHDが小さくなることを示す。しかし高調波成分を小さくするためにリアクトルインダクタンスを大きくしてしまうと、コイルの巻き数を増やす等の必要があり、リアクトルの体積および重量が増加するという問題が発生する。

[0058] 図14は、3レベルインバータの出力側に設けられたフィルタリアクトルを5%に設定し、インバータを10kHzの周波数でスイッチングさせた場合のリアクトル電流をシミュレーションした結果を示す図である。図14および図12を参照して、フィルタリアクトルのインダクタンスが同じであれば、3レベルインバータは2レベルインバータよりも高調波成分を抑制することができることが分かる。図14に示したシミュレーション結果ではTHDは3.2%であった。

[0059] 図15は、2レベルインバータにより生じる高調波電流(図12)の周波数スペクトルを

示す図である。図16は、3レベルインバータにより生じる高調波電流(図14)の周波数スペクトルを示す図である。図15および図16を参照して、周波数によらず3レベルインバータは2レベルインバータよりも高調波を抑制できることが分かる。なお、図15および図16の周波数スペクトルはシミュレーションにより得られたものである。シミュレーションでは、インバータに入力される直流電圧は500V、負荷は10kWの三相抵抗負荷、出力電圧(線間電圧)は208Vrmsとしている。

[0060] このように、本実施の形態によれば、インバータを3レベル回路によって構成することで、そのインバータにより生じる高調波を小さくすることができる。これにより、小さなインダクタンスを有するリアクトルをフィルタに用いることができるので、リアクトルの体積および重量を小さくすることができる。したがって本実施の形態によれば電力変換装置の小型化および軽量化を実現できる。

[0061] 本実施の形態では、インバータを3レベル回路によって構成することにより、さらに以下の効果も得ることができる。電力変換装置では、インバータの入力側直流コンデンサに直流電源として容量の大きい蓄電池等が接続される。インバータが動作した際に対地電位変動が大きくなると、直流回路の大きな浮遊容量によってノイズ発生量が大きくなる。インバータ4を2レベルインバータにより構成すると出力電圧の変化幅が大きくなるので対地電位変動も大きくなる。しかしながら本実施の形態ではインバータ4を3レベルインバータにより構成することで、その出力電圧の変化幅を2レベルインバータの場合に比較して小さくできる。これにより対地電位変動を小さくできるのでノイズ発生量を低減できる。

[0062] 図17は、2レベルインバータの対地電位変動および3レベルインバータの対地電位変動のシミュレーション結果を示す図である。シミュレーションでは、インバータに入力される直流電圧を360Vに設定した。図17を参照して、2レベルインバータでの対地電位変動は1[p. u]とすると、3レベルインバータでの対地電位変動は0. 5[p. u]である。図17に示されるように、3レベルインバータは対地電位変動を小さくできる。

[0063] さらに、本実施の形態によればインバータ4の損失を低減できる。インバータ4の損失とは、具体的には導通損失(IGBT素子およびダイオードの各々の通電時の損失)およびIGBT素子のスイッチング損失である。

[0064] 図18は、2レベルインバータおよび3レベルインバータの損失のシミュレーション結果を示した図である。図19は、2レベルインバータおよび3レベルインバータの損失の内訳を説明する図である。このシミュレーションにおいては、直流入力電圧は600V、スイッチング周波数は10kHz、交流出力電圧(線間電圧)は380Vrms、負荷の大きさは275kWとしている。なお、2レベルインバータに含まれるIGBT素子は1200V－600A品であり、3レベルインバータに含まれるIGBT素子は600V－600A品であった。

[0065] 図18および図19を参照して、3レベルインバータの全体の損失は2レベルインバータの全体の損失の83%となる。この理由はスイッチング損失が低減されるためである。図18に示すように、スイッチング損失は3レベルインバータのほうが2レベルインバータより小さい(33%)。この理由は3レベルインバータのほうが2レベルインバータよりも1つの半導体スイッチング素子に印加される電圧を小さくできるためである。

[0066] 図19に示すように、2レベルインバータにおいては、スイッチング損失が全体の損失の多くの割合(63%)を占めている。3レベルインバータはこのスイッチング損失を大幅に低減することができる。したがって、3レベルインバータでは2レベルインバータよりも導通損失が増えるものの全体の損失を2レベルインバータより小さくすることができる。インバータの損失を低減することによって電力変換装置の動作効率を高めることができる。

[0067] 本実施の形態ではコンバータ3も3レベル回路により構成されているので、インバータ4と同様の効果をコンバータ3によっても得ることができる。具体的には入力フィルタに含まれるリアクトルを小型化することができる。これにより電力変換装置の小型化および軽量化をより一層図ることができる。また、対地電位変動を抑制できるのでコンバータ3によるノイズ発生量も低減できる。また、コンバータ3の損失を低減できるので電力変換装置の動作効率を高めることができる。これらの効果に加え、コンバータ3とインバータ4とで構成部品を共通化できるので、電力変換装置のコストダウンを図ることができる。

[0068] さらに、直流電圧変換器7は、従来は、図20の半導体スイッチ44に示されるように2個のIGBT素子QC, QDを直列に接続した構成を有していた。図3に示すように、本

実施の形態では4個のIGBT素子を直列に接続することにより半導体スイッチを構成することでリアクトル22に流れる電流のリプル成分を低減している。図20の構成の場合、IGBT素子QCがオン、IGBT素子QDがオフの場合において、リアクトル45に(E－VB)の電圧を印加し、IGBT素子QCがオフ、IGBT素子QDがオンの場合においてリアクトル45に(－VB)の電圧を印加する。したがって、スイッチングによるリアクトル電圧差はEとなる。これに対し、図3の構成では、IGBT素子Q2D, Q3Dのみをオンした場合、リアクトル22に(－VB)の電圧が印加され、IGBT素子Q1D, Q4Dのみをオンした場合、リアクトル22に(E－VB)の電圧が印加されるが、これ以外に、IGBT素子Q1D, Q3Dのみオン、あるいはIGBT素子Q2D, Q4Dのみオンするケースがあり、このときリアクトル22にはE／2－VBの電圧が印加される。

[0069] 図21にIGBT素子Q1D～Q4Dのスイッチングパターンとリアクトル22に印加される電圧とを示す。図21より、直流電圧変換器7がリアクトル22に印加できる電圧も3レベルを有していることが分かる。図3の構成により、スイッチングによるリアクトル電圧差をE／2とすることができ、リアクトル22に流れる電流のリプル成分を小さくできる。これによりリアクトル22のインダクタンスを低減してリアクトル22を小型化できるので、電力変換装置の小型化および軽量化をより一層図ることができる。

[0070] また、2レベルインバータ回路では、インバータ直流側に複数のコンデンサを直列に接続する構成では必須ではないが、本実施の形態ではインバータが3レベル回路により構成されるので、インバータの直流側の正負端子間に複数のコンデンサを直列に接続する必要がある。また、コンデンサ15, 16の接続点(中性点21)にインバータ4から直流中性点母線17を接続する必要が生じる。

[0071] この場合、中性点21に流入する電流によっては、2つのコンデンサ15, 16に流れる電流が異なってくるため、両コンデンサの直流電圧(Ep, En)がアンバランスになる可能性がある。両コンデンサの直流電圧がアンバランスになると、たとえば一方のコンデンサに過電圧が印加されるおそれが生じる。したがって本実施の形態では電圧Ep, Enが互いに等しくなるように中性点電位変動を抑制するための制御(バランス制御)が実行される。

[0072] 図22は、図2に示したコンバータ3の二相分の構成を示す等価回路である。図22を

参照して、等価回路においてはR相アーム3RおよびS相アーム3Sの各々は、スイッチとして示されている。この等価回路において、たとえばインバータ動作における交流出力は、3つの電位状態(p, c, n)のいずれかとなる。

[0073] 図23は、図4に示すコンバータ制御部53による、コンバータ3(3レベルPWMコンバータ)の1相分のPWM制御を説明するための信号波形図である。なお、以下の説明では、各相アームに含まれる4つのIGBT素子の符号をQ1～Q4と表わす。

[0074] 図23を参照して、コンバータ3は力率1．0で運転するので、入力相電圧141及び相電流142の極性は一致している。電圧指令信号103は中性点電位制御回路62により補正されていない状態の電圧指令信号である。PWM回路65において、電圧指令信号103と参照信号101，102との高低が比較されることにより、R相(S相、T相も同様である)に含まれる4つのIGBT素子のスイッチングパターンが決定される。この場合の相アームのIGBT素子Q1～Q4のスイッチングパターンはスイッチングパターン111～114となり、コンバータ3の出力電圧は相電圧106となる。

[0075] 電圧指令信号104は、Ep＜Enの場合に中性点電位制御回路62により補正された電圧指令信号であり、電圧指令信号103に調整信号Vc1を加算したものである。PWM回路65において、電圧指令信号104と参照信号101，102との高低が比較されることにより、R相(S相、T相も同様である)に含まれる4つのIGBT素子のスイッチングパターンが決定される。この場合の相アームのIGBT素子Q1～Q4のスイッチングパターンはスイッチングパターン121～124となり、コンバータ3の出力電圧は相電圧107となる。

[0076] 電圧指令信号105は、Ep＞Enの場合に中性点電位制御回路62により補正された電圧指令信号であり、調整信号Vc2を電圧指令信号103に加算したものである。PWM回路65において、電圧指令信号105と参照信号101，102との高低が比較されることにより、R相(S相、T相も同様である)に含まれる4つのIGBT素子のスイッチングパターンが決定される。この場合の相アームのIGBT素子Q1～Q4のスイッチングパターンはスイッチングパターン131～134となり、コンバータ3の出力電圧は相電圧108となる。

[0077] なお、電圧指令信号103は、電圧指令生成回路61からの電圧指令値(VR_0^*, VS_0^*

, VT_0^*)に対応し、調整信号Vc1, Vc2の各々は、中性点電位制御回路62からの電圧指令値V_1^*に対応する。電圧指令値V_1^*は、Ep＜Enの場合に正であり、Ep＞Enの場合に負となる。

[0078] 図23より、相アームのIGBT素子のスイッチングパターンは3つのモードから構成されていることがわかる。図24に、R相（S相、T相も同様である）に含まれる4つのIGBT素子のスイッチングパターンを各モード毎に示す。図25に、図24に示した各モードの1相分の回路とその電流ルートとを示す。

[0079] 図25（a）に、モード1を示す。モード1では、正側の平滑コンデンサ15が充電される。図25（b）にモード2を示す。モード2では、正側の平滑コンデンサ15及び負側の平滑コンデンサ16の蓄電状態はあまり変わらない。図25（c）にモード3を示す。モード3では、負側の平滑コンデンサ16が充電される。

[0080] 図26は、コンバータ3によるEp＜Enの場合のバランス制御を説明するための信号波形図である。図26を参照して、Ep＜Enの場合には、平滑コンデンサ15と16の電圧バランスをとるために、中性点電位制御回路62は調整信号Vc1を電圧指令信号103に加算して、電圧指令信号を電圧指令信号104になるよう調整する。PWM回路65において、電圧指令信号104と参照信号101, 102との高低が比較されることにより、IGBT素子Q1～Q4のスイッチングパターン121～124が得られる。入力相電圧141および相電流142が正である期間t1, t2, t3, t4で、正側の平滑コンデンサ15は充電される。入力相電圧141および相電流142が負である期間t5, t6, t7, t8, t9で、負側の平滑コンデンサ16は充電される。補正なしのスイッチングパターン（111～114）と補正ありのスイッチングパターン（121～124）とを比べると、正側の平滑コンデンサ15の充電期間は負側の平滑コンデンサ16の充電期間より長くなるので、電圧Epを電圧Enより上昇させることができる。調整信号Vc1はEp＝Enになるよう出力されるので、平滑コンデンサ15, 16の電圧は一致してバランスする。

[0081] 図27は、コンバータ3によるEp＞Enの場合のバランス制御を説明するための信号波形図である。図27を参照して、Ep＞Enの場合には、平滑コンデンサ15と16の電圧バランスをとるために、中性点電位制御回路62は調整信号Vc2を電圧指令信号103に加算して、電圧指令信号を電圧指令信号105になるよう調整する。PWM回路

65において、電圧指令信号105と参照信号101，102との高低が比較されることにより、IGBT素子Q1～Q4のスイッチングパターン131～134が得られる。入力相電圧141および相電流142が正の期間t1，t2，t3，t4で、正側の平滑コンデンサ15は充電される。入力相電圧141、相電流142が負の期間t5，t6，t7，t8，t9で、負側の平滑コンデンサ16は充電される。補正なしのスイッチングパターン（111～114）と補正ありのスイッチングパターン（131～134）とを比べると、正側の平滑コンデンサ15の充電期間は負側の平滑コンデンサ16の充電期間より短くなるので、電圧Enを電圧Epより上昇させることができる。調整信号Vc2は、Ep＝Enになるよう出力されるので、平滑コンデンサ15と16の電圧は一致してバランスする。

[0082] なお、各相の電圧指令信号に同一の調整信号Vc1またはVc2を加算しているので、変換器の出力する線間電圧には影響無く、平滑コンデンサの電圧バランスを制御できる。たとえば電圧指令信号に調整信号Vc1を加算する場合、補正された相電圧、補正前および補正後の線間電圧は下記式に従って表わされる。なお以下の式中のVc1は調整信号Vc1の電圧を表わす。

[0083] （1）補正された相電圧’:

$Vu' = Vu + Vc1$

$Vv' = Vv + Vc1$

$Vw' = Vw + Vc1$

（2）補正前の線間電圧:

$Vuv = Vu - Vv$

$Vvw = Vv - Vw$

$Vwu = Vw - Vu$

（3）補正後の線間電圧:

$Vuv' = Vu' - Vv' = Vu + Vc1 - Vv - Vc1 = Vu - Vv = Vuv$

$Vvw' = Vv' - Vw' = Vv + Vc1 - Vw - Vc1 = Vv - Vw = Vvw$

$Vwu' = Vw' - Vu' = Vw + Vc1 - Vu - Vc1 = Vw - Vu = Vwu$

次に、半導体スイッチ23および半導体スイッチ制御部54による、平滑コンデンサの電位制御について説明する。図28は、図4に示す半導体スイッチ制御部54による、

半導体スイッチ23のPWM制御を説明するための信号波形図である。図28を参照して、電圧指令信号154は中性点電位制御回路72により補正されていない状態の電圧指令信号である。

[0084] Ep＜Enの場合には、調整信号Vc1が示す電圧指令値(VB_1^*)は正となる。この場合、中性点電位制御回路72は、調整信号Vc1を電圧指令信号154に加算することにより、IGBT素子Q1D及びQ3Dの電圧指令信号を電圧指令信号153に変更する。また、中性点電位制御回路72は、調整信号Vc1を指令信号154に減算することにより、IGBT素子Q2D及びQ4Dの電圧指令信号を、補正された電圧指令信号155に変更する。

[0085] 図28より、半導体スイッチ23に含まれる4つのIGBT素子Q1D～Q4Dのスイッチングパターンは3つのモードから構成されていることがわかる。図29にIGBT素子Q1D～Q4Dのスイッチングパターンを示す。図30に、図29に示した各モードの回路とその電流ルートとを示す。

[0086] 図30(a)にモード1を示す。モード1では、正側の平滑コンデンサ15が充電される。図30(b)にモード2を示す。モード2では、正側の平滑コンデンサ15及び負側の平滑コンデンサ16の蓄電状態はあまり変わらない。図30(c)にモード3を示す。モード3では、負側の平滑コンデンサ16が充電される。

[0087] 図28に戻り、PWM回路75において、電圧指令信号154と参照信号151との高低が比較されることにより、IGBT素子Q1，Q3のスイッチングパターン161，163が得られる。また、PWM回路75において、電圧指令信号154と参照信号152との高低が比較されることにより、IGBT素子Q2，Q4のスイッチングパターン162，164が得られる。これにより図31に示されるように、参照信号151の各周期Tのうち期間t1の間、IGBT素子Q1D～Q4Dはモード1で運転されて、正側の平滑コンデンサ15が充電される。また、参照信号152の各周期Tのうち期間t2の間、IGBT素子Q1D～Q4Dはモード3で運転されて、負側の平滑コンデンサ16が充電される。

[0088] Ep＜Enの場合には、電圧指令信号153と参照信号151との高低が比較されることにより、IGBT素子Q1D，Q3Dのスイッチングパターン171，173が得られる。また、電圧指令信号155と参照信号152との高低が比較されることにより、IGBT素子Q2D

，Q4Dのスイッチングパターン172，174が得られる。この場合、図31に示すように、参照信号151の各周期Tのうち期間t1’の間、IGBT素子Q1D～Q4Dはモード1で運転されて正側の平滑コンデンサ15が充電される。また、参照信号152の各周期Tのうち期間t2’の間、IGBT素子Q1D～Q4Dはモード3で運転されて負側の平滑コンデンサ16が充電される。補正なしのスイッチングパターン（161～164）と補正ありのスイッチングパターン（171～174）とを比べると、正側の平滑コンデンサ15の充電期間（t1’）は負側の平滑コンデンサ16の充電期間（t2’）よりも長くなるので、電圧Epを電圧Enより上昇させることができる。調整信号Vc1は、Ep＝Enになるよう出力されるので、平滑コンデンサ15と16の電圧は一致しバランスする。

[0089] Ep＞Enの場合には、調整信号Vc1が示す電圧指令値（VB_1^*）は負となる。この場合、中性点電位制御回路72は、調整信号Vc1を電圧指令信号154に加算することにより、IGBT素子Q1D及びQ3Dの電圧指令信号を電圧指令信号155に変更する。また、中性点電位制御回路72は、調整信号Vc1を指令信号154に減算することにより、IGBT素子Q2D及びQ4Dの電圧指令信号を、補正された電圧指令信号153に変更する。

[0090] この場合、PWM回路75において電圧指令信号155と参照信号151との高低が比較されることにより、IGBT素子Q1D，Q3Dのスイッチングパターンとして図32に示すスイッチングパターン181，183が得られる。また、PWM回路75において、電圧指令信号153と参照信号152との高低が比較されることにより、IGBT素子Q2D，Q4Dのスイッチングパターンとして図32に示すスイッチングパターン182，184が得られる。

[0091] Ep＞Enの場合、図32に示すように、参照信号151の各周期Tのうち期間t1’の間、IGBT素子Q1D～Q4Dはモード1で運転されて正側の平滑コンデンサ15が充電される。また、参照信号152の各周期Tのうち期間t2’の間、IGBT素子Q1D～Q4Dはモード3で運転されて負側の平滑コンデンサ16が充電される。補正なしのスイッチングパターン（161～164）と補正ありのスイッチングパターン（181～184）とを比べると、正側の平滑コンデンサ15の充電期間（t1’）は負側の平滑コンデンサ16の充電期間（t2’）よりも短くなるので、電圧Enを電圧Epより上昇させることができる。調整信

号Vc1は、Ep＝Enになるよう出力されるので、平滑コンデンサ15と16の電圧は一致してバランスする。

[0092] なお、下記の式に示すように、調整信号Vc1により、モード1、モード3のデューティ比が変わるが、モード1とモード3とを足し合わせた期間のデューティ比は変化しない。本実施の形態では、同一の調整信号Vc1を2つの電圧指令信号の一方に加算し、他方に減算しているので、直流電圧変換器7の昇圧動作に影響なく、平滑コンデンサ15，16の電圧のバランスを制御できる。

[0093] (1)電圧指令信号154に対するデューティ比

IGBT素子Q1D，Q3Dのデューティ比d13：

d13＝t1／T

IGBT素子Q2D，Q4Dのデューティ比d24：

d24＝t2／T

IGBT素子Q1～Q4のデューティ比d14：

d14＝d13＋d24＝(t1＋t2)／T

(2)電圧指令信号信号153及び155に対するデューティ比

IGBT素子Q1、Q3のデューティ比d13'：

d13'＝t1'／T

IGBT素子Q2、Q4のデューティ比d24'：

d24'＝t2'／T

IGBT素子Q1～Q4のデューティ比d14'：

d14'＝d13'＋d24'＝(t1'＋t2')／T＝(t1+t2)／T＝d14

以上説明したように、本実施の形態では、コンバータ3および直流電圧変換器7に含まれる半導体スイッチ23が3レベル回路により構成されるので、商用交流電源の正常時にはコンバータ3によってバランス制御を実行することができ、商用交流電源の停電時には直流電圧変換器7(半導体スイッチ23)によってバランス制御を実行できる。したがって、本実施の形態によれば、直流コンデンサ(平滑コンデンサ)のバランス制御を特別な回路を追加することなく実行できる。

[0094] なお、直流電圧変換器はコンバータの動作時にコンバータから出力される直流電

圧を蓄電池の充電電圧に変換する動作を行なってもよい。これにより蓄電池を満充電状態に保つことができるので、商用交流電源が停電した場合に蓄電池によって負荷を駆動できる時間を長くすることができる。

[0095] また、直流電圧変換器およびコンバータのいずれか一方のみが、インバータに直流電力を供給されるよう限定されるものではなく、直流電圧変換器およびコンバータの両方がインバータに直流電力を供給してもよい。

[0096] また、本実施の形態では3レベル回路を示したが、インバータ、コンバータ、直流電圧変換器を構成する回路は、直流電圧と少なくとも3つの電圧値を有する交流電圧または直流電圧とを相互に変換する回路（マルチレベル回路）であればよい。したがって、直流電圧と少なくとも5つの電圧値を有する交流電圧とを相互に変換する5レベル回路をインバータ等に適用することができる。

[0097] また本実施の形態では、三相3線式の交流電源および負荷に適用可能な無停電電源装置を示したが、本発明は三相4線式の交流電源および負荷にも適用可能であり、三相4線の場合には、図33に示すように、コンデンサ11，19の中点と、中性点21とを接続すればよい。また、交流電源および交流負荷は三相のものと限定されず単相のものであってもよい。この場合にはコンバータおよびインバータの各々に2つのマルチレベル回路が含まれていればよい。

[0098] また、本実施形態では、蓄電池を用いた無停電電源装置への適用例を説明したが、マルチレベル回路を用いたフィルタの小型・軽量化、対地電位変動抑制は、太陽光発電システム、燃料電池発電システム、あるいは二次電池エネルギー蓄電システム等の、直流電力から交流電力を出力する電力変換装置に適用可能である。

[0099] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明でなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

請求の範囲

[1] 直流正母線(13)および直流負母線(14)との間に直列に接続される第1および第2のコンデンサ(15, 16)と、

直流電圧と少なくとも3つの電圧値の間で変化する交流電圧とを相互に変換可能に構成され、かつ前記直流正母線(13)と前記直流負母線(14)と前記第1および第2のコンデンサ(15, 16)の中性点(21)とに接続された第1のマルチレベル回路(4U)を含み、直流電力を交流電力に変換して負荷(6)に供給する第1の変換器(4)と、

前記第1のマルチレベル回路(4U)と同じ構成を有し、かつ前記直流正母線(13)、前記直流負母線(14)および前記中性点(21)に第1のマルチレベル回路(4U)と並列に接続された第2のマルチレベル回路(3R)を含み、交流電源からの交流電力を直流電力に変換して前記第1の変換器(4)に供給する第2の変換器(3)と、

直流電力を前記第1の変換器(4)に供給する直流電力供給源(8)と、

リアクトル(18)およびコンデンサ(19)を含み、前記第1の変換器(4)により発生する高調波を除去するフィルタ(5)と、

前記第2のマルチレベル回路(3R)の動作を制御することにより前記中性点(21)の電位変動を抑制する制御装置(10)とを備える、電力変換装置。

[2] 直流正母線(13)および直流負母線(14)との間に直列に接続される第1および第2のコンデンサ(15, 16)と、

直流電圧と少なくとも3つの電圧値の間で変化する交流電圧とを相互に変換可能に構成され、かつ前記直流正母線(13)と前記直流負母線(14)と前記第1および第2のコンデンサ(15, 16)の中性点(21)とに接続された第1のマルチレベル回路(4U)を含み、直流電力を交流電力に変換して負荷(6)に供給する第1の変換器(4)と、

前記第1のマルチレベル回路(4U)と同じ構成を有し、かつ前記直流正母線(13)、前記直流負母線(14)および前記中性点(21)に第1のマルチレベル回路(4U)と並列に接続された第2のマルチレベル回路(3R)を含み、交流電源からの交流電力を直流電力に変換して前記第1の変換器(4)に供給する第2の変換器(3)と、

直流電圧と少なくとも3つの電圧値の間で変化する直流電圧とを相互に変換可能に構成され、かつ前記直流正母線(13)、前記直流負母線(14)および前記中性点(

21）に前記第1および第2のマルチレベル回路に並列に接続された第3のマルチレベル回路（23）を含み、直流電力供給源（8）からの直流電力の電圧値を変換して、前記第1の変換器（4）に前記直流電力供給源（8）からの直流電力を供給する第3の変換器（7）と、

リアクトル（18）およびコンデンサ（19）を含み、前記第1の変換器（4）により発生する高調波を除去するフィルタ（5）と、

前記第3のマルチレベル回路（23）の動作を制御することにより前記中性点（21）の電位変動を抑制する制御装置（10）とを備える、電力変換装置。

[3] 直流正母線（13）および直流負母線（14）との間に直列に接続される第1および第2のコンデンサ（15，16）と、

直流電圧と少なくとも3つの電圧値の間で変化する交流電圧とを相互に変換可能に構成され、かつ前記直流正母線（13）と前記直流負母線（14）と前記第1および第2のコンデンサ（15，16）の中性点（21）とに接続された第1のマルチレベル回路（4U）を含み、直流電力を交流電力に変換して負荷（6）に供給する第1の変換器（4）と、

前記第1のマルチレベル回路（4U）と同じ構成を有し、かつ前記直流正母線（13）、前記直流負母線（14）および前記中性点（21）に第1のマルチレベル回路（4U）と並列に接続された第2のマルチレベル回路（3R）を含み、交流電源からの交流電力を直流電力に変換して前記第1の変換器（4）に供給する第2の変換器（3）と、

直流電圧と少なくとも3つの電圧値の間で変化する直流電圧とを相互に変換可能に構成され、かつ前記直流正母線（13）、前記直流負母線（14）および前記中性点（21）に前記第1および第2のマルチレベル回路に並列に接続された第3のマルチレベル回路（23）を含み、直流電力供給源（8）からの直流電力の電圧値を変換して、前記第1の変換器（4）に前記直流電力供給源（8）からの直流電力を供給する第3の変換器（7）と、

リアクトル（18）およびコンデンサ（19）を含み、前記第1の変換器（4）により発生する高調波を除去するフィルタ（5）と、

前記第2および第3のマルチレベル回路（3R，23）の動作を制御することにより前記中性点（21）の電位変動を抑制する制御装置（10）とを備える、電力変換装置。

[4] 前記制御装置(10)は、前記交流電源(1)による電力供給が正常である場合には、前記第2のマルチレベル回路(3R)を動作させ、かつ前記第3のマルチレベル回路(23)を停止させる一方、前記交流電源(1)による前記電力供給が異常である場合には、前記第2のマルチレベル回路(3R)を停止させ、かつ前記第3のマルチレベル回路(23)を動作させる、請求の範囲第3項に記載の電力変換装置。

[5] 前記制御装置(10)は、前記第1のコンデンサ(15)の両端の電圧(Ep)と前記第2のコンデンサ(16)の両端の電圧(En)との差に基づいて、前記第1のコンデンサ(15)の充電期間および前記第2のコンデンサ(16)の充電期間が変化するように、対応するマルチレベル回路を制御することにより、前記中性点(21)の前記電位変動を抑制する、請求の範囲第1項から第4項のいずれか1項に記載の電力変換装置。

[6] 前記第1のマルチレベル回路(4U)は、

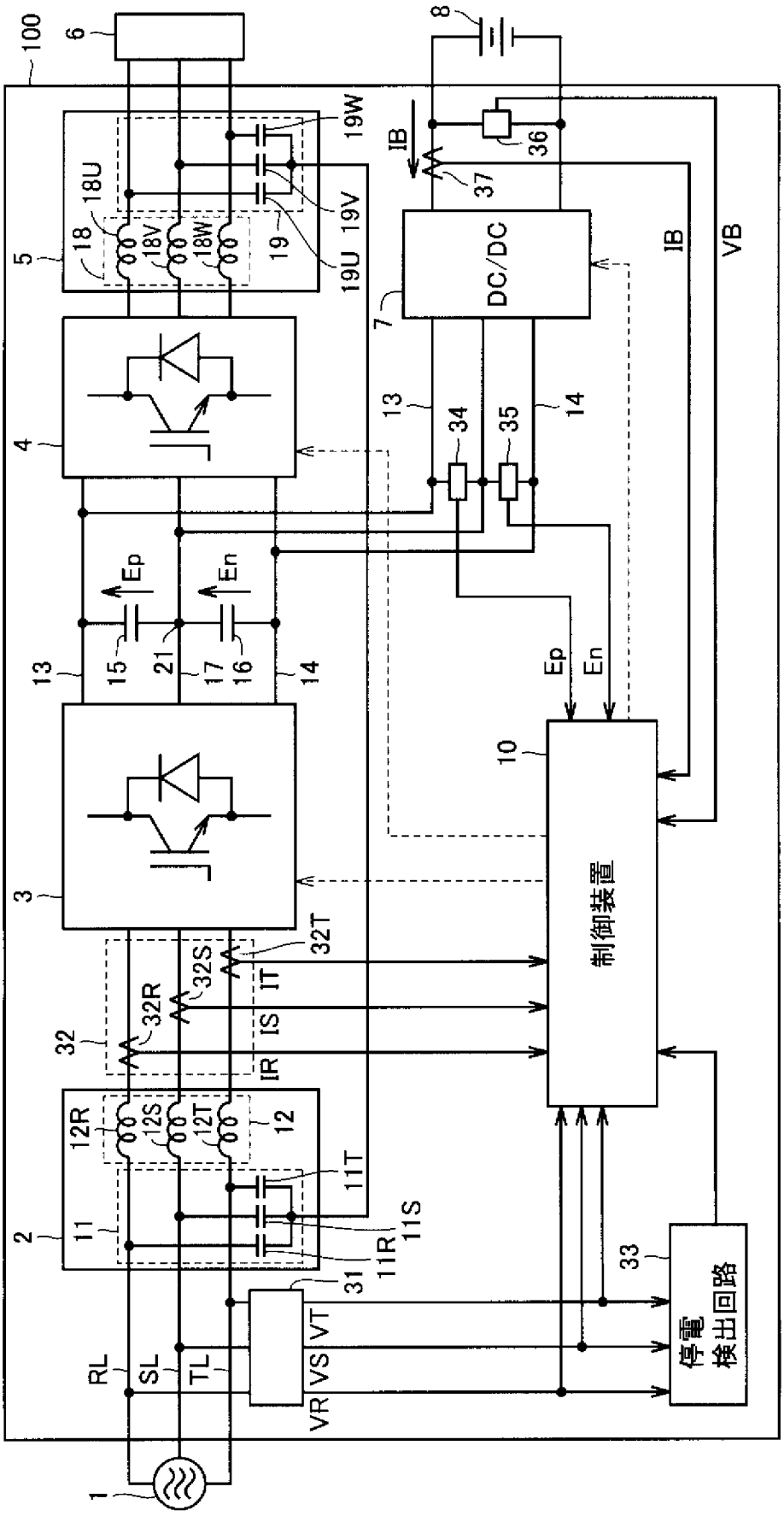
前記直流正母線(13)と前記直流負母線(14)との間に直列に接続される第1から第4の半導体スイッチング素子(Q1U～Q4U)と、

前記第1から第4の半導体スイッチング素子(Q1U～Q4U)にそれぞれ逆並列接続される第1から第4の還流ダイオード(D1U～D4U)と、

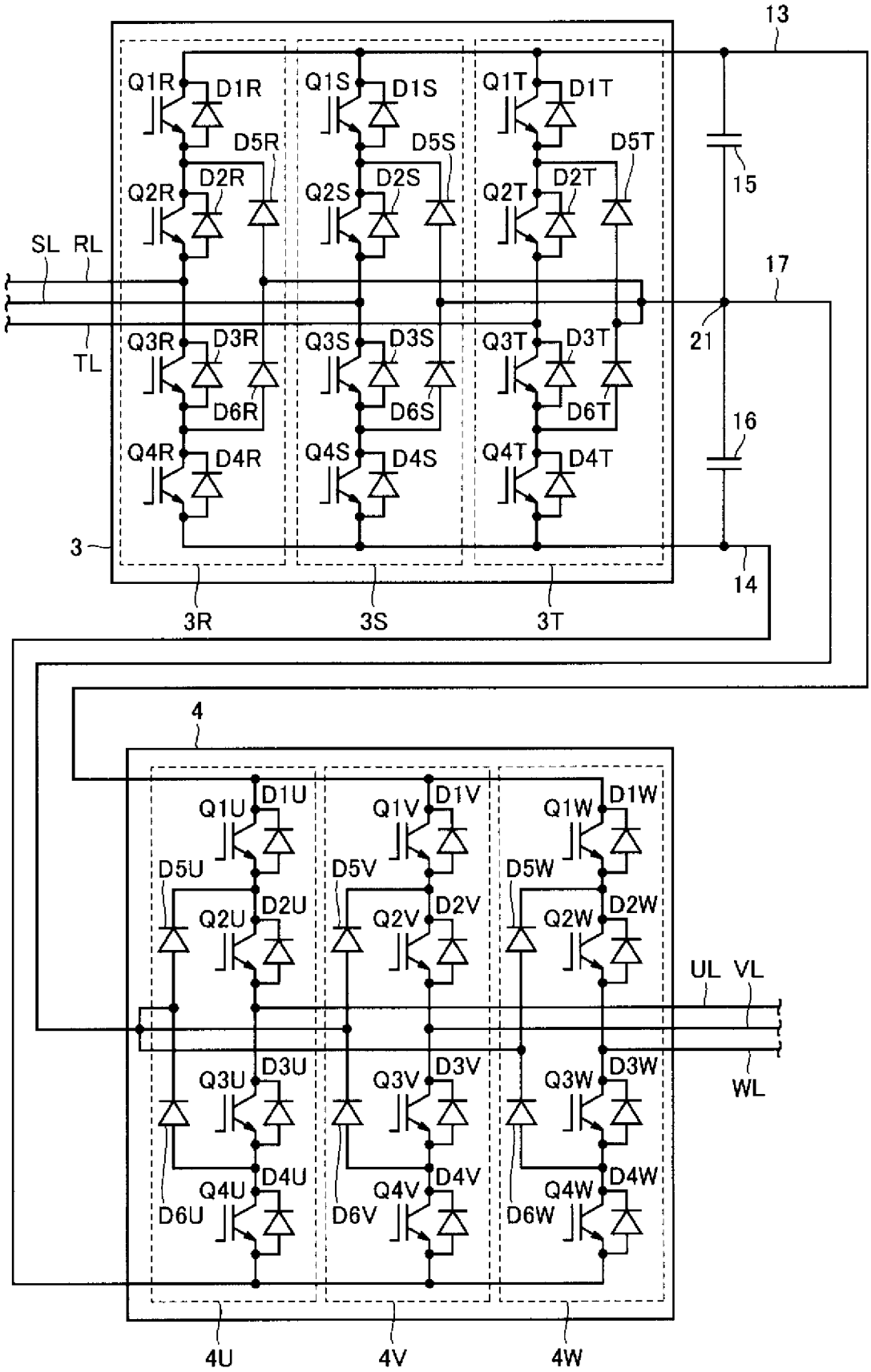
前記中性点(21)と前記第1および第2の半導体スイッチング素子(Q1U, Q2U)の接続点との間に接続される第1のクランプダイオード(D5U)と、

前記中性点(21)と前記第3および第4の半導体スイッチング素子(Q3U, Q4U)の接続点との間に接続される第2のクランプダイオード(D6U)とを含む、請求の範囲第1項から第5項のいずれか1項に記載の電力変換装置。

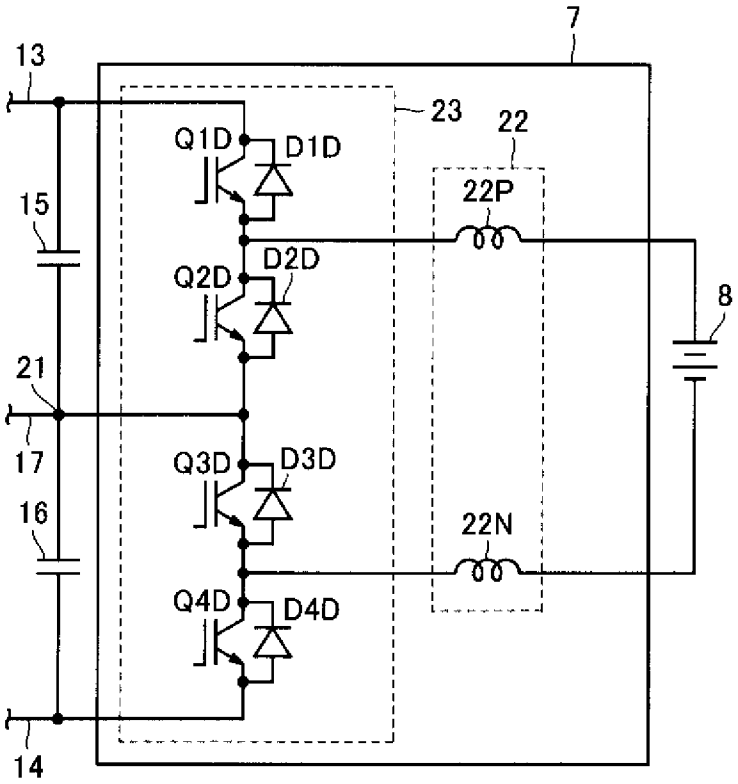
[図1]


100
6
8
19W
IB
36
37
18U
18
18V
18W
19
19U
19V
5
DC/DC
7
IB
VB
4
13
34
35
14
Ep
En
15
21
17
16
13
14
Ep
En
10
3
制御装置
32T
32S
IT
32R
IS
32
IR
12R
12S
12T
12
11T
11
2
11S
11R
31
33
停電
検出回路
RL
SL
TL
VT
VS
VR
1

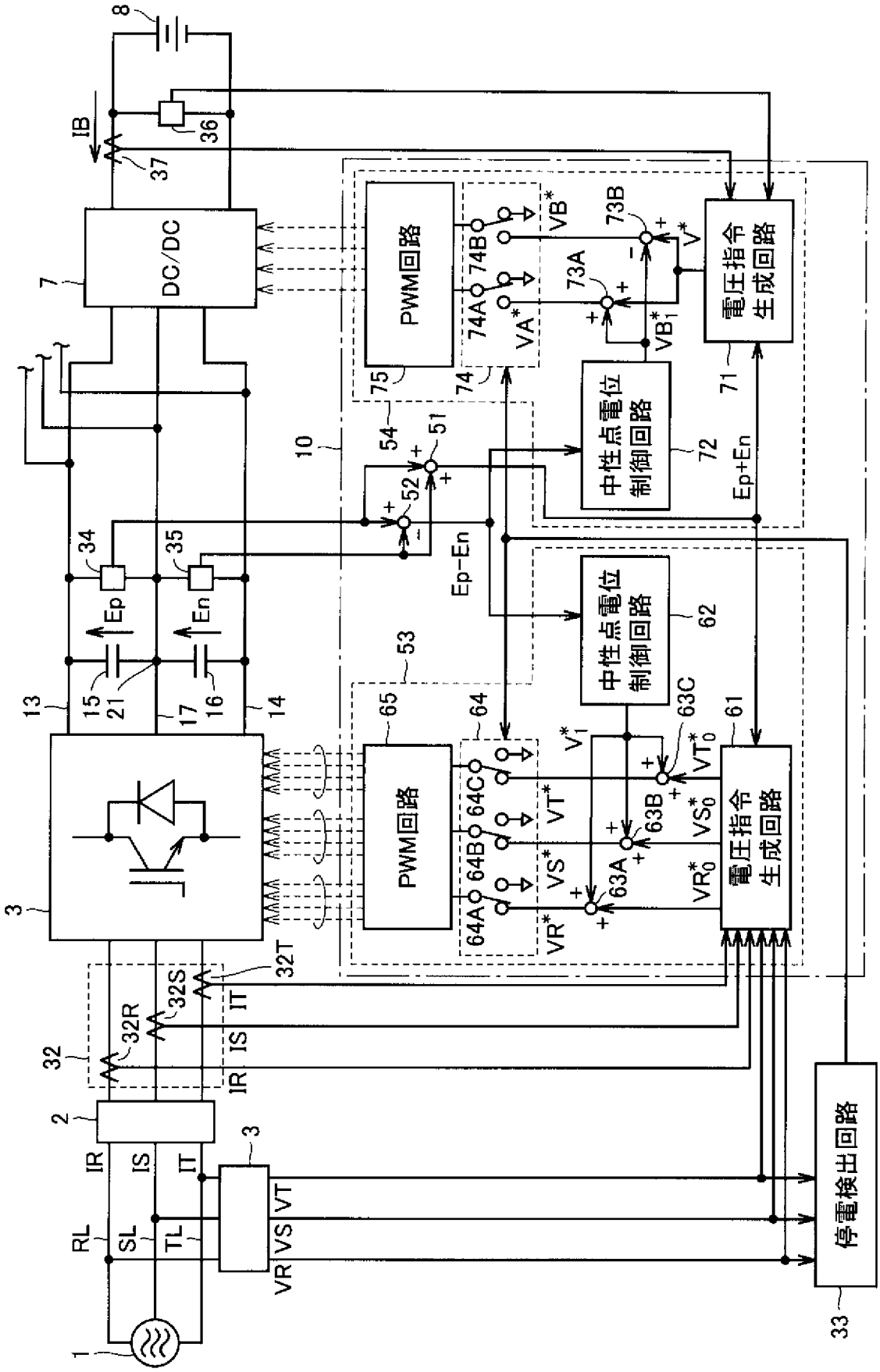
[図2]


13
Q1R
D1R
Q1S
D1S
Q1T
D1T
D5R
D5S
D5T
Q2R
D2R
Q2S
D2S
Q2T
D2T
15
SL
RL
17
TL
Q3R
D3R
Q3S
D3S
Q3T
D3T
21
D6R
D6S
D6T
16
Q4R
D4R
Q4S
D4S
Q4T
D4T
3
14
3R
3S
3T
4
Q1U
D1U
Q1V
D1V
Q1W
D1W
D5U
D5V
D5W
Q2U
D2U
Q2V
D2V
Q2W
D2W
UL
VL
WL
Q3U
D3U
Q3V
D3V
Q3W
D3W
Q4U
D4U
Q4V
D4V
Q4W
D4W
D6U
D6V
D6W
4U
4V
4W

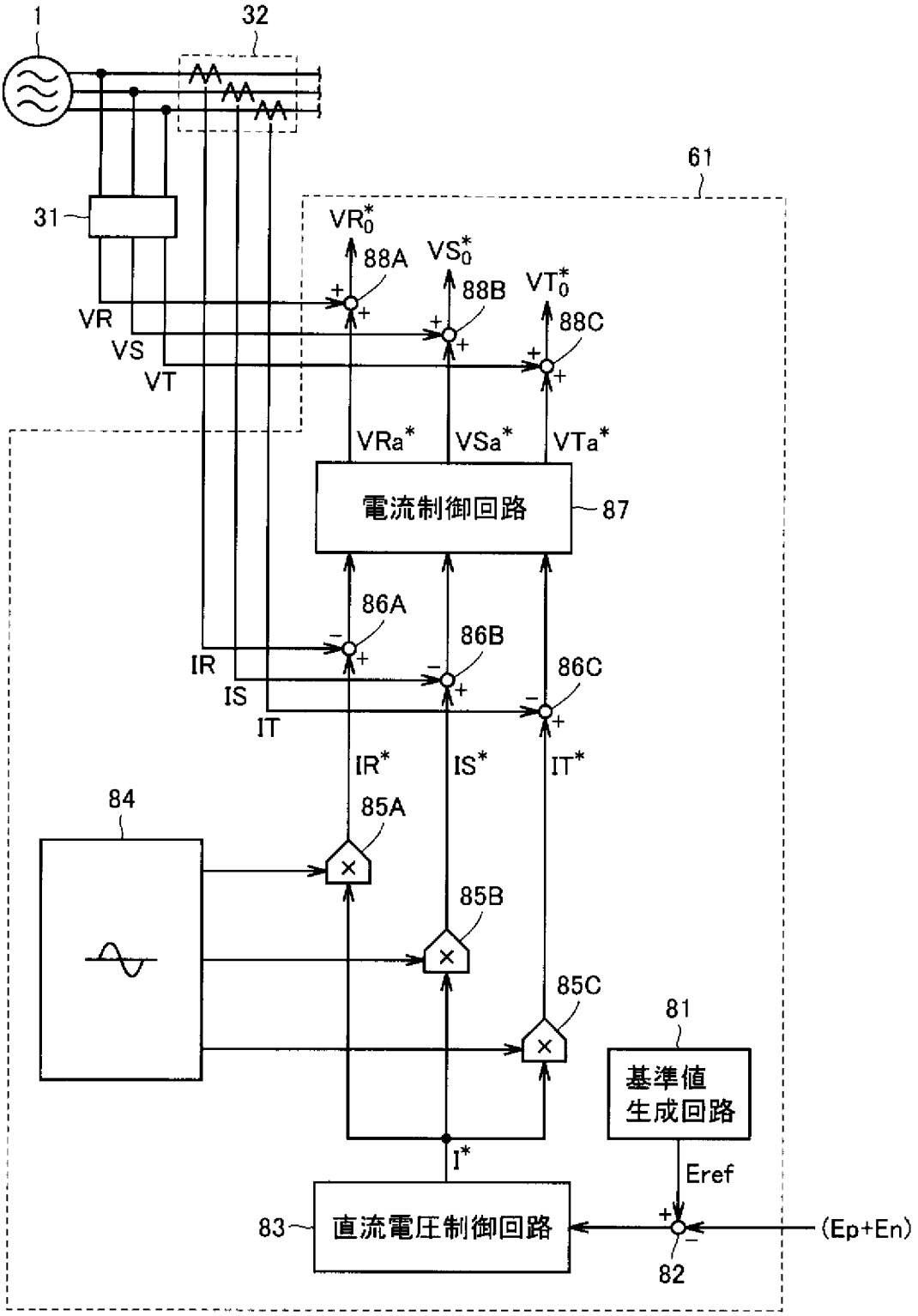
[図3]



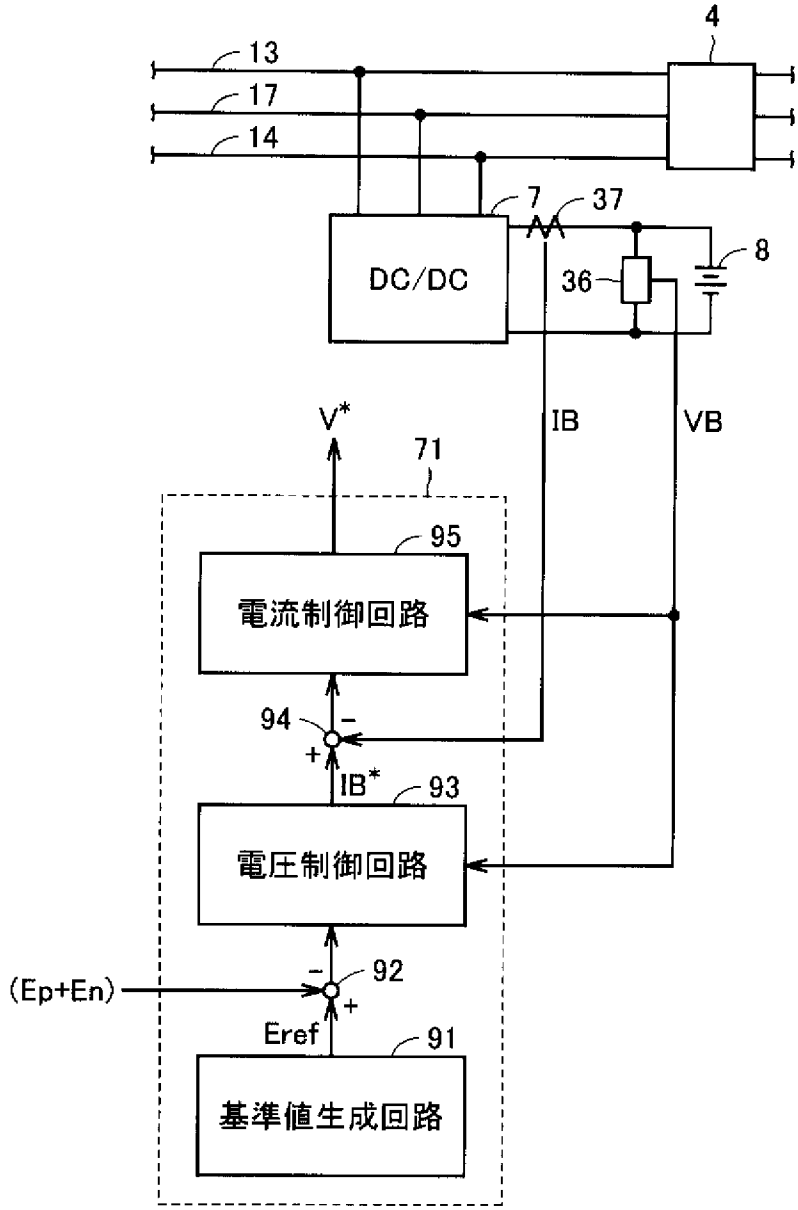
[図4]


8
IB
36
37
DC/DC
7
PWM回路
75
74
74A
74B
VA*
VB*
73A
73B
V*
VB1*
電圧指令
生成回路
71
中性点電位
制御回路
72
Ep+En
10
54
51
52
Ep-En
34
35
Ep
En
15
21
17
16
13
14
53
65
64
64A
64B
64C
VR*
VS*
VT*
V1*
63A
63B
63C
VR0*
VS0*
VT0*
61
62
3
32T
32S
32R
32
IT
IS
IR
2
RL
SL
TL
VR
VS
VT
1
停電検出回路
33

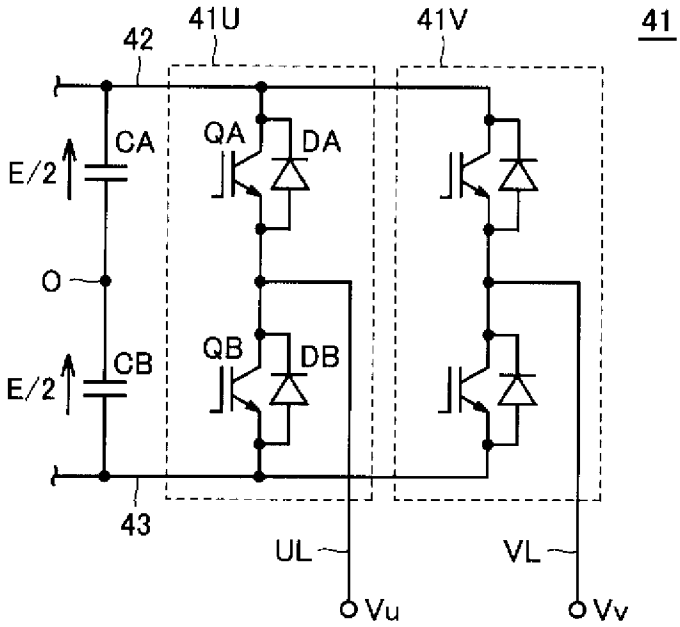
[図5]


1
32
61
31
VR_0^*
88A
VS_0^*
88B
VT_0^*
88C
VR
VS
VT
VRa*
VSa*
VTa*
電流制御回路
87
86A
86B
86C
IR
IS
IT
IR*
IS*
IT*
84
85A
85B
85C
81
基準値
生成回路
Eref
I*
83
直流電圧制御回路
(Ep+En)
82

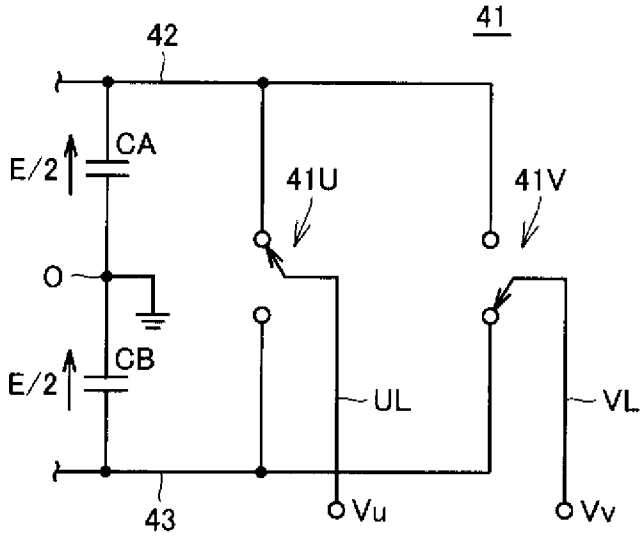
[図6]


4
13
17
14
7
37
8
DC/DC
36
V*
IB
VB
71
95
電流制御回路
94
−
+
IB*
93
電圧制御回路
(Ep+En)
−
92
+
Eref
91
基準値生成回路

[図7]



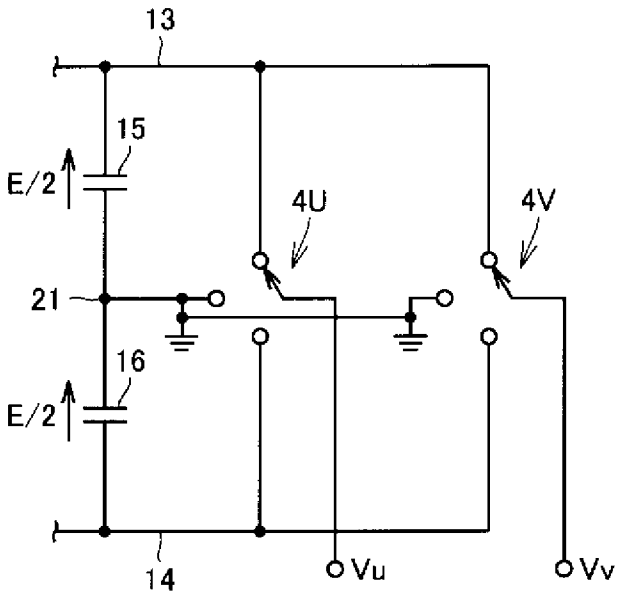
[図8]



[図9]

Vu	Vv	Vu-Vv
E/2	E/2	0
E/2	-E/2	E
-E/2	E/2	-E
-E/2	-E/2	0

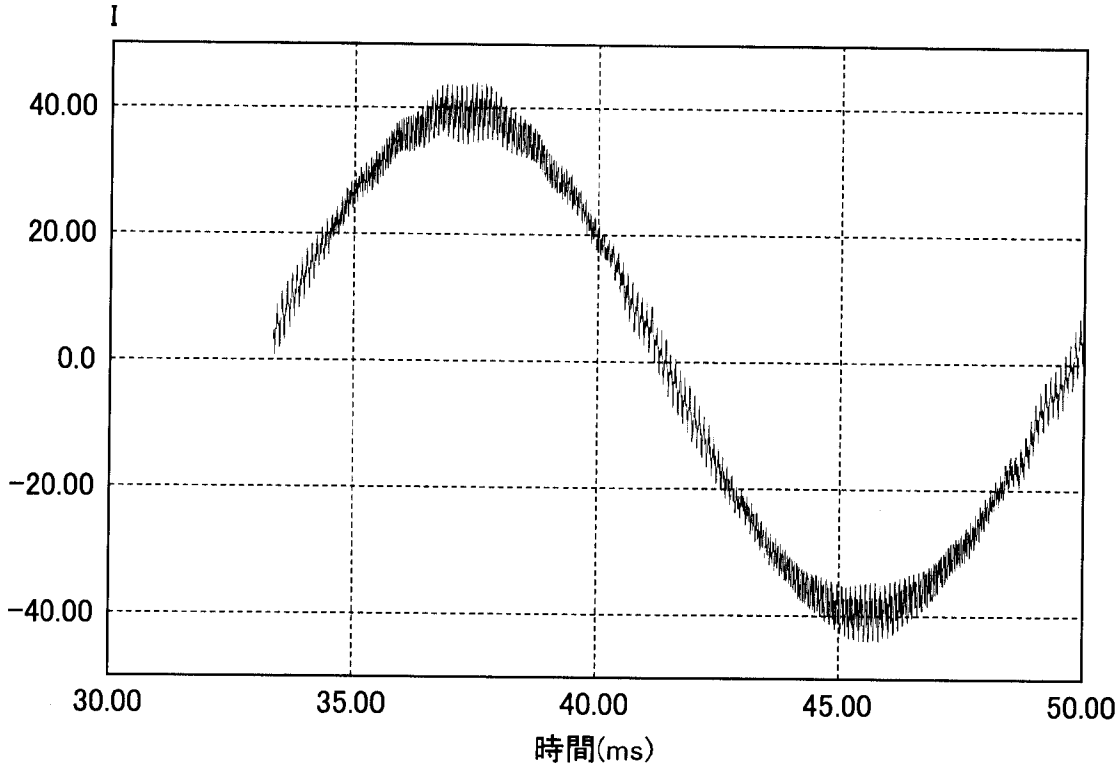
[図10]



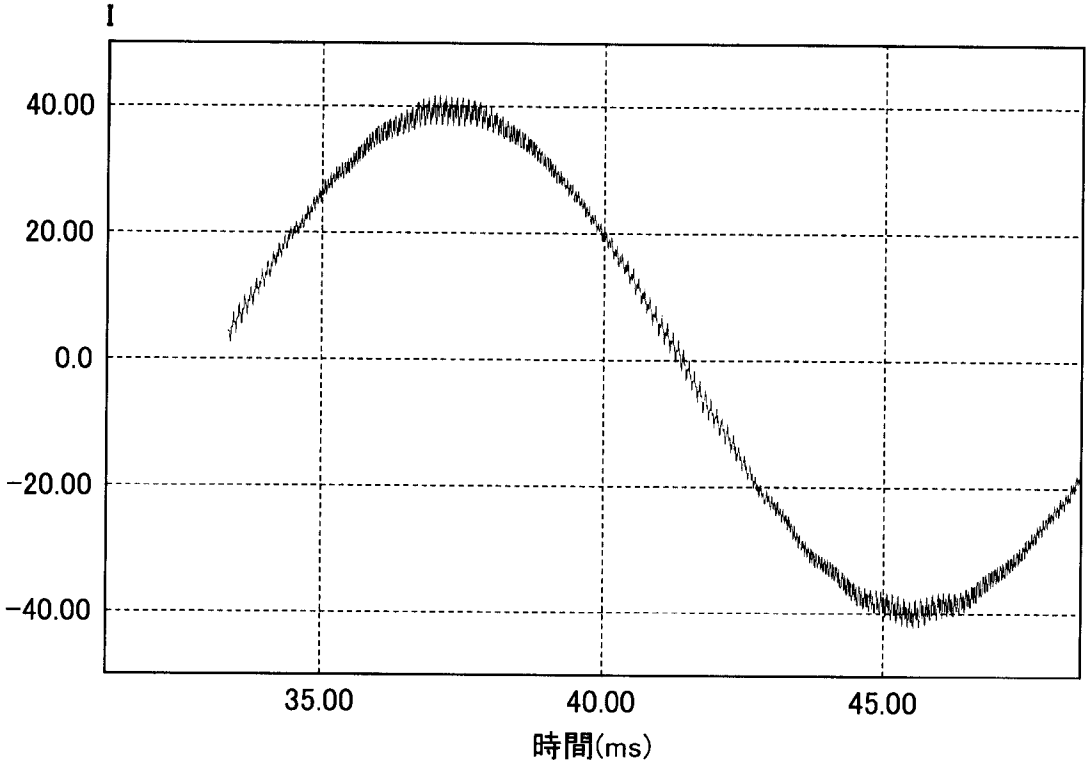
[図11]

Vu	Vv	Vu-Vv
E/2	E/2	0
E/2	0	E/2
E/2	-E/2	E
0	E/2	-E/2
0	0	0
0	-E/2	E/2
-E/2	E/2	-E
-E/2	0	-E/2
-E/2	-E/2	0

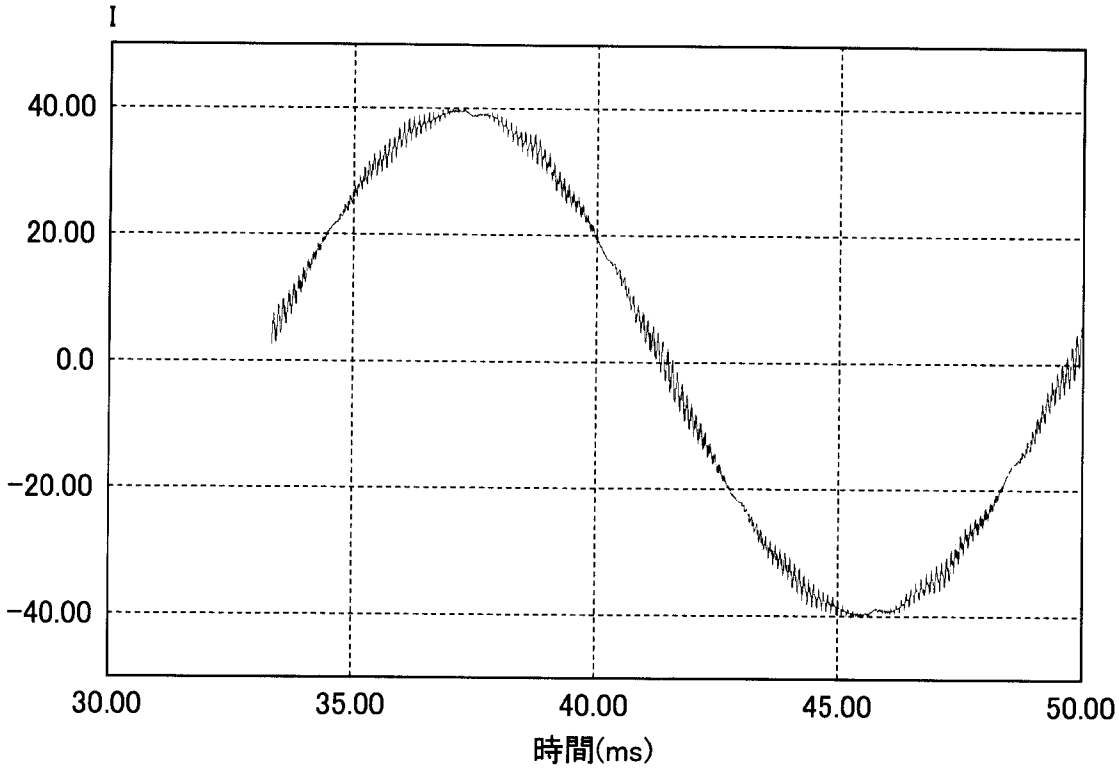
[図12]


I
40.00
20.00
0.0
-20.00
-40.00
30.00
35.00
40.00
45.00
50.00
時間(ms)

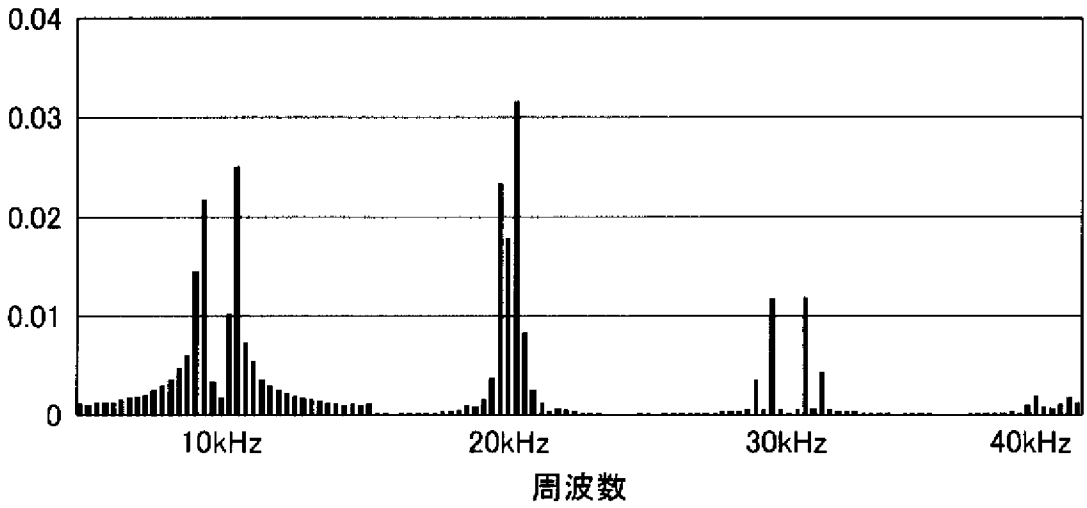
[図13]


I
40.00
20.00
0.0
-20.00
-40.00
35.00
40.00
45.00
時間(ms)

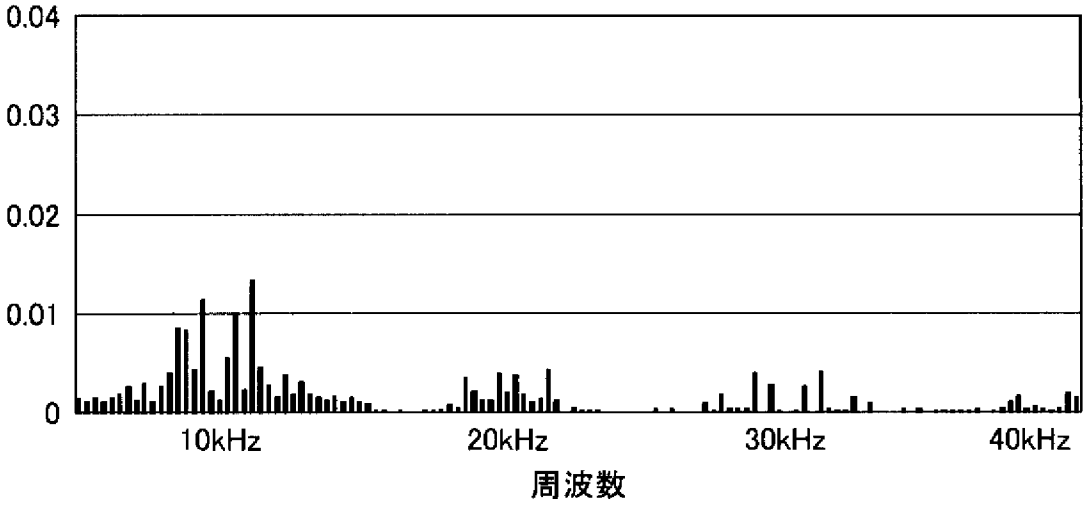
[図14]


I
40.00
20.00
0.0
-20.00
-40.00
30.00
35.00
40.00
45.00
50.00
時間(ms)

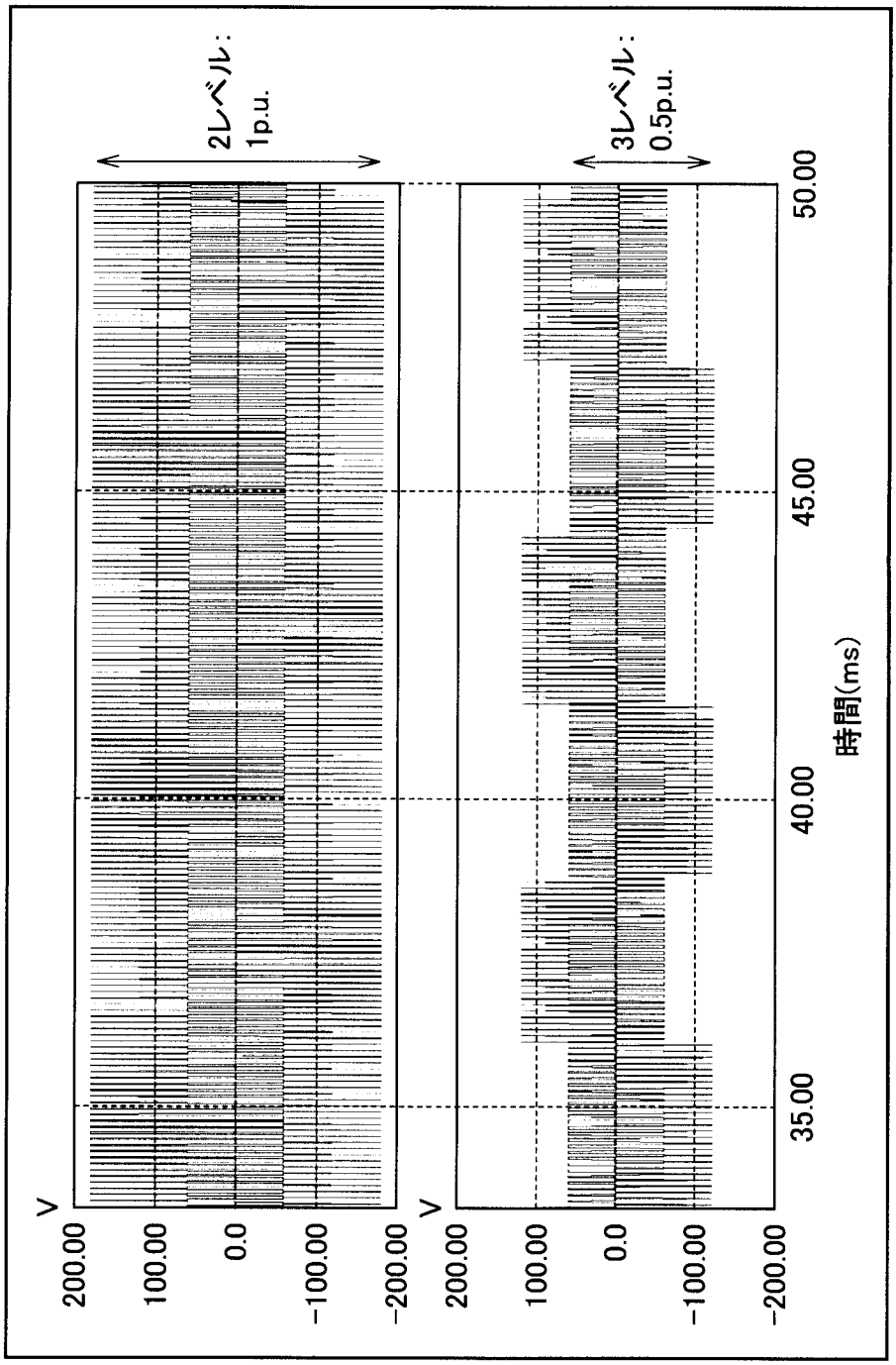
[図15]


0.04
0.03
0.02
0.01
0
10kHz
20kHz
30kHz
40kHz
周波数

[図16]



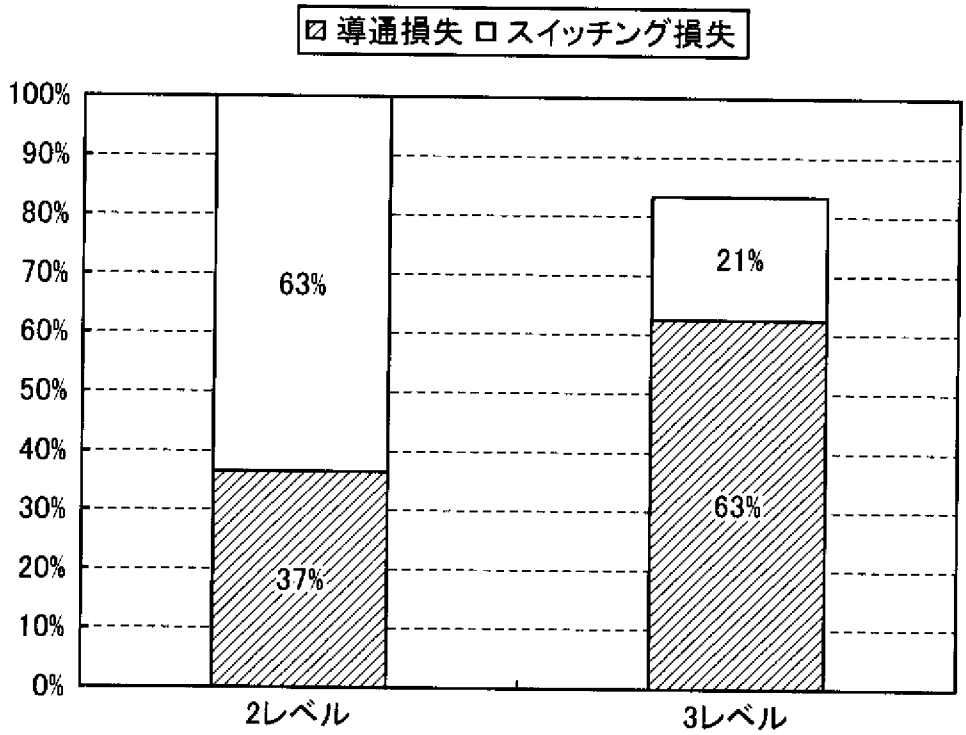
[図17]


2レベル:
1p.u.
3レベル:
0.5p.u.
V
200.00
100.00
0.0
−100.00
−200.00
V
200.00
100.00
0.0
−100.00
−200.00
35.00
40.00
45.00
50.00
時間(ms)

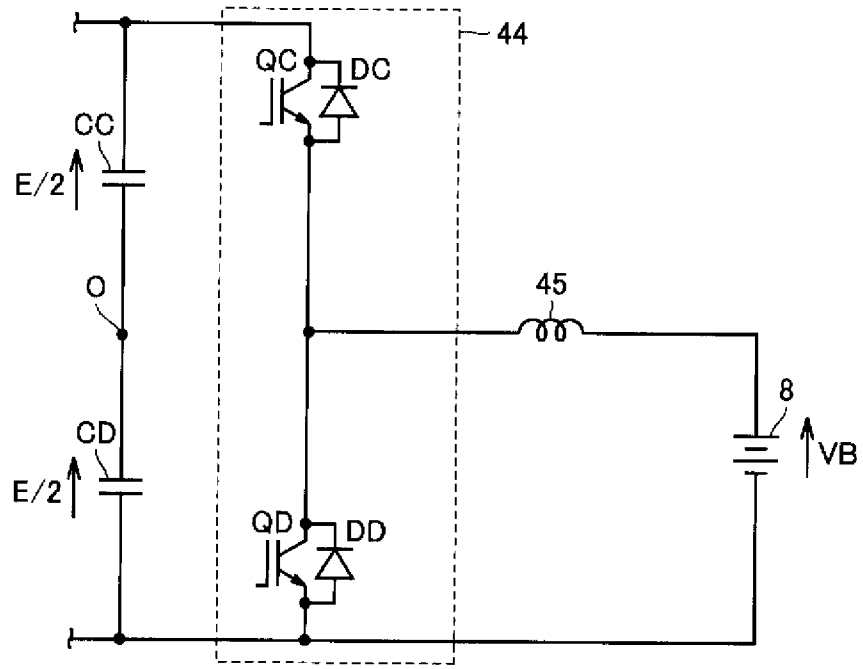
[図18]

	2レベル	3レベル	2レベル 対比率
導通損失(W)	417	713	171%
スイッチング損失(W)	723	238	33%
合計(W)	1140	951	83%

[図19]



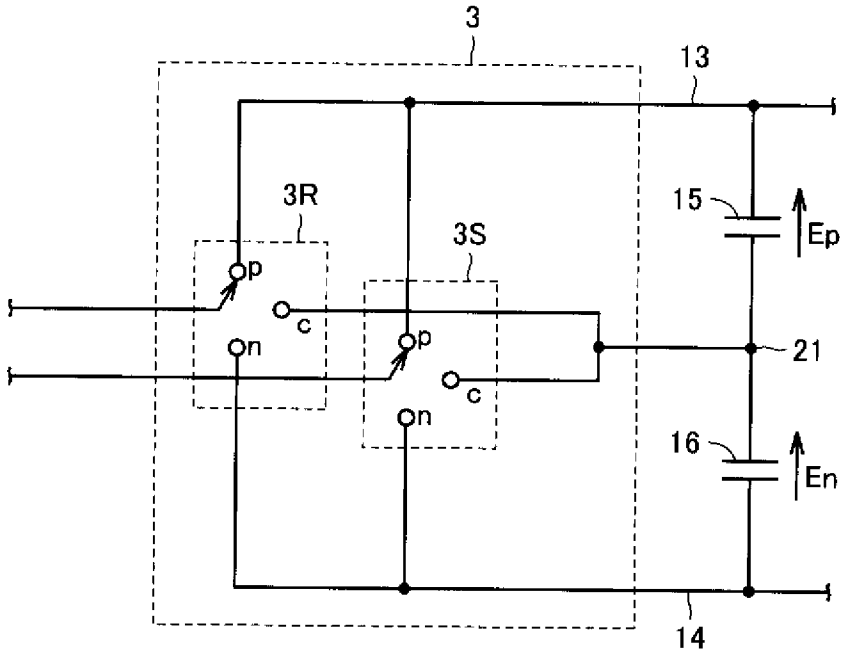
[図20]



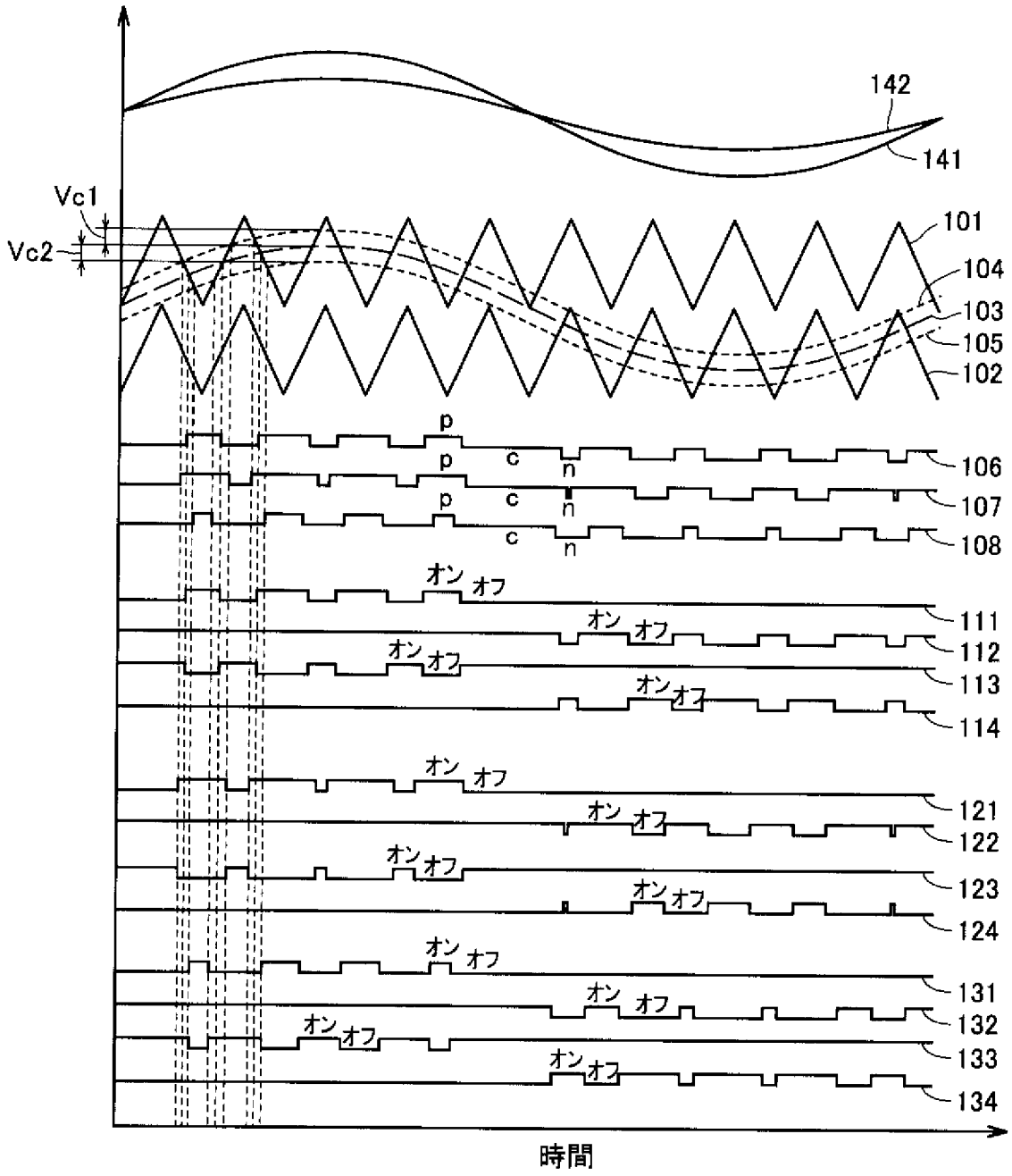
[図21]

Q1D	Q2D	Q3D	Q4D	リアクトル印加電圧
オフ	オン	オン	オフ	-VB
オン	オフ	オフ	オン	E-VB
オン	オフ	オン	オフ	E/2-VB
オフ	オン	オフ	オン	E/2-VB

[図22]



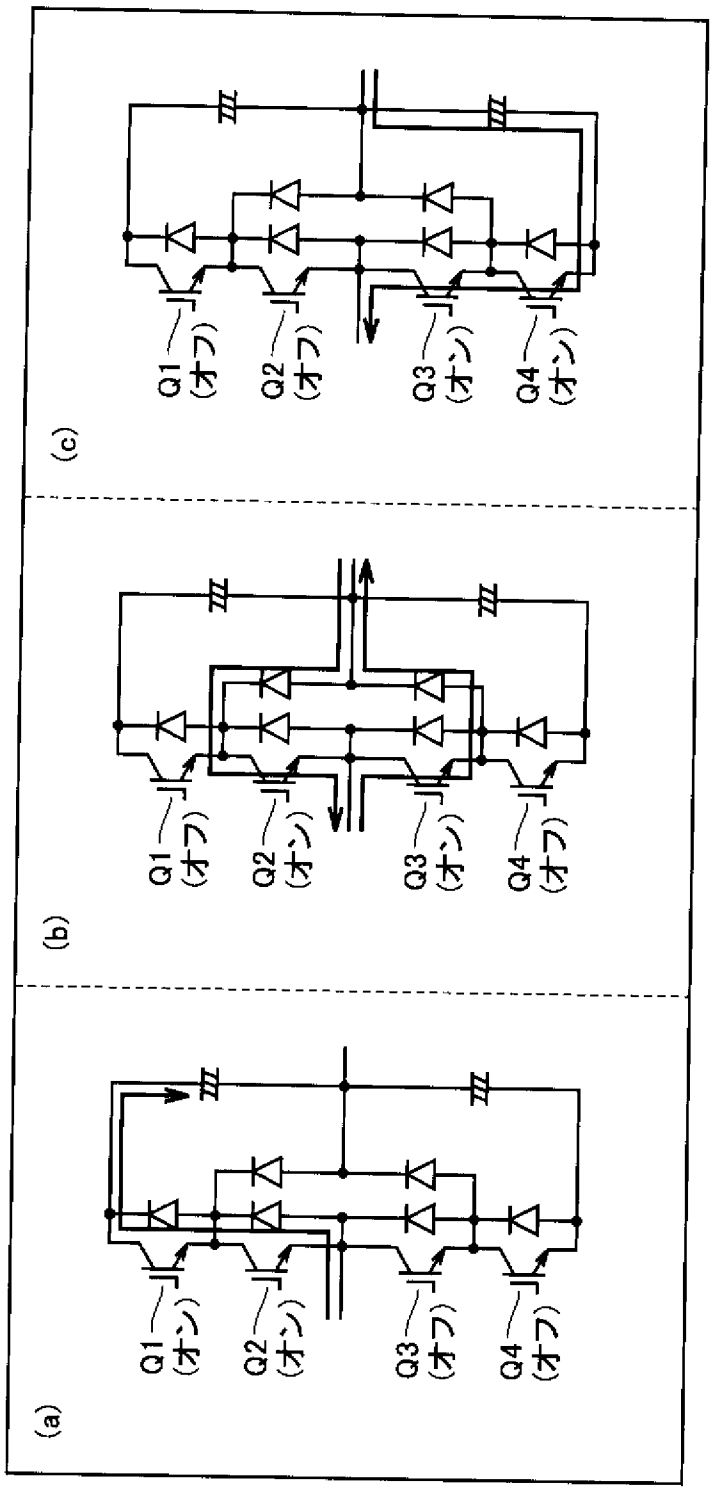
[図23]



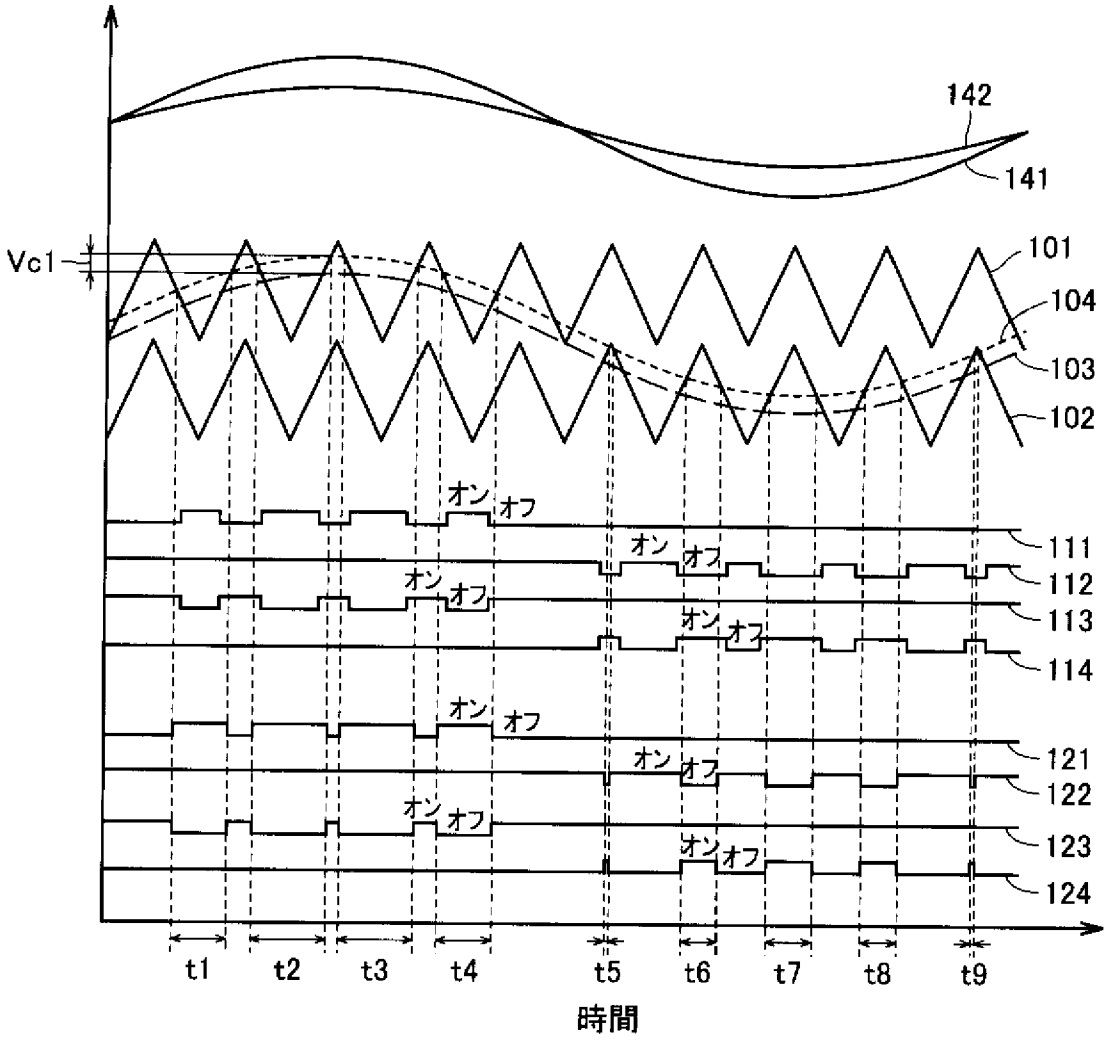
[図24]

	Q1	Q2	Q3	Q4
モード1	オン	オン	オフ	オフ
モード2	オフ	オン	オン	オフ
モード3	オフ	オフ	オン	オン

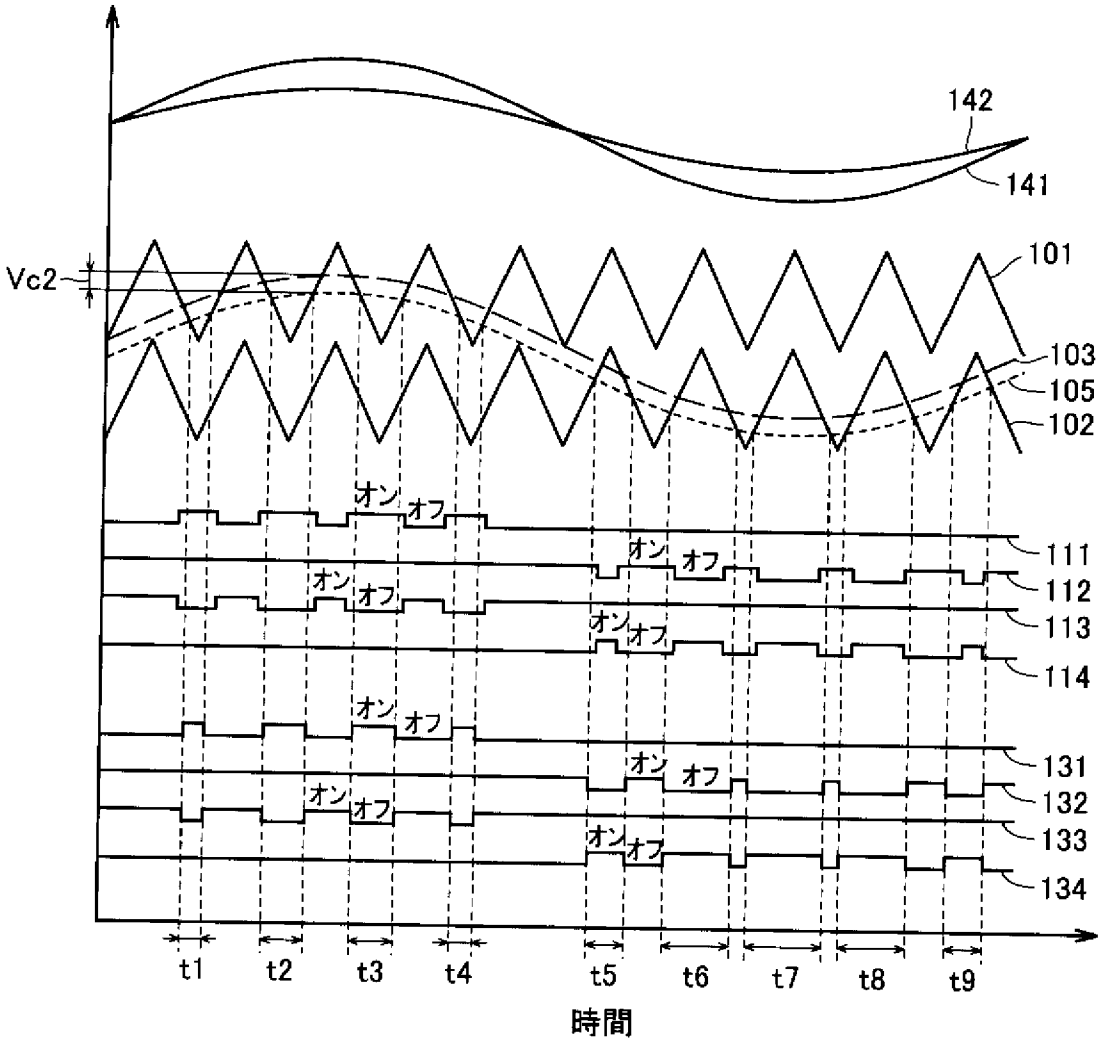
[図25]


(c)
Q1 (オフ)
Q2 (オフ)
Q3 (オン)
Q4 (オン)
(b)
Q1 (オフ)
Q2 (オン)
Q3 (オン)
Q4 (オフ)
(a)
Q1 (オン)
Q2 (オン)
Q3 (オフ)
Q4 (オフ)

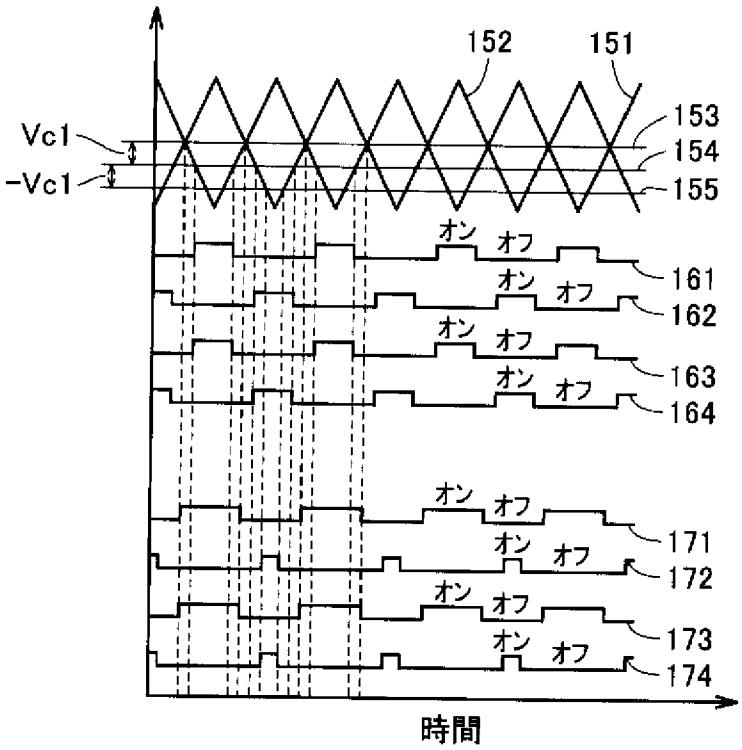
[図26]


142
141
Vc1
101
104
103
102
オン
オフ
111
112
113
114
121
122
123
124
t1
t2
t3
t4
t5
t6
t7
t8
t9
時間

[図27]


142
141
Vc2
101
103
105
102
オン
オフ
111
112
113
114
131
132
133
134
t1
t2
t3
t4
t5
t6
t7
t8
t9
時間

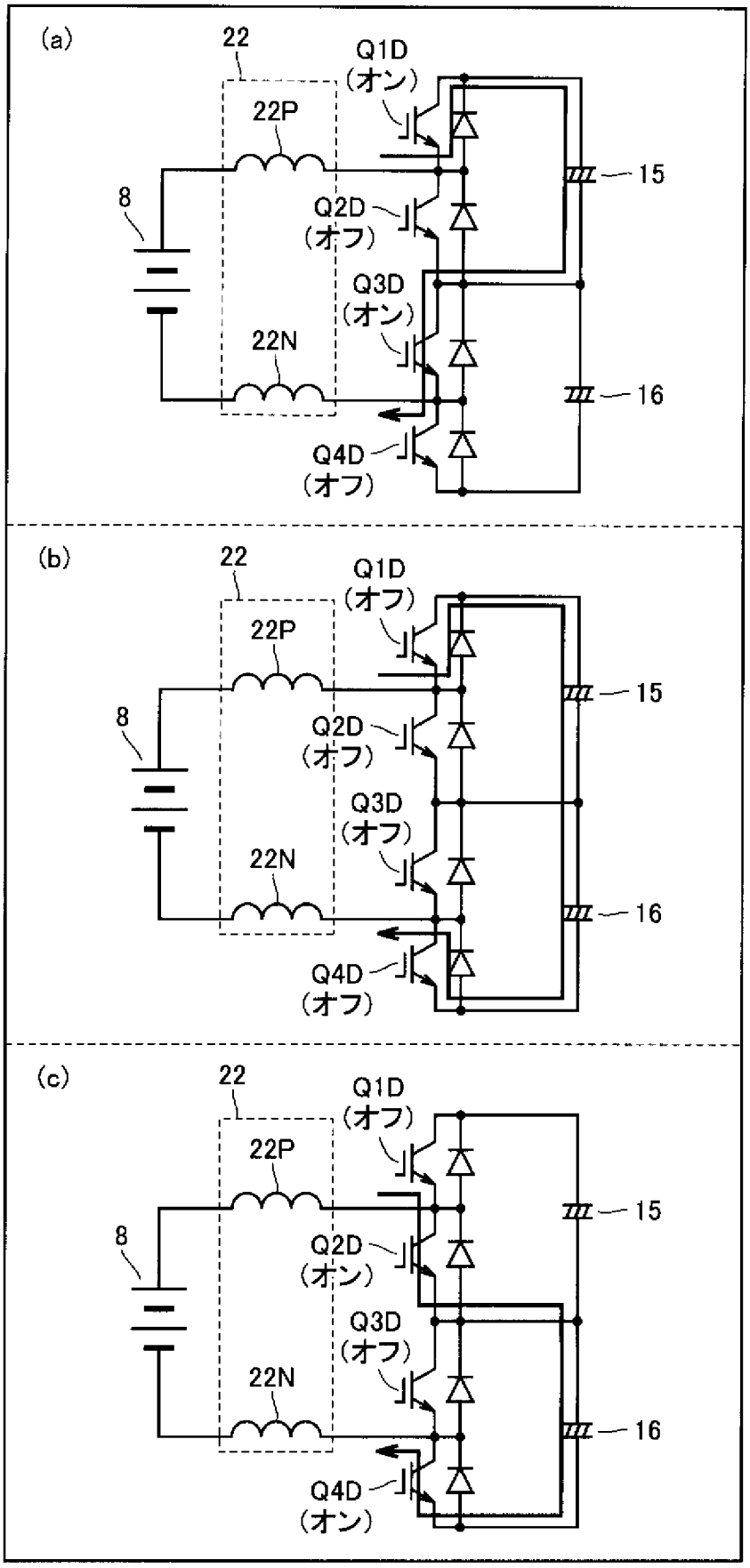
[図28]



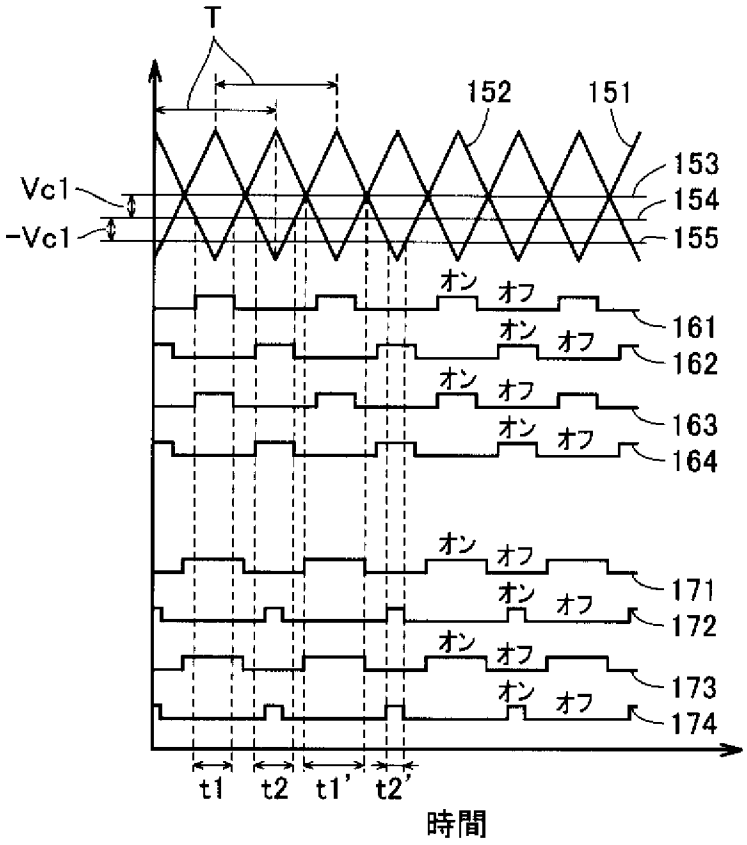
[図29]

	Q1D	Q2D	Q3D	Q4D
モード1	オン	オフ	オン	オフ
モード2	オフ	オフ	オフ	オフ
モード3	オフ	オン	オフ	オン

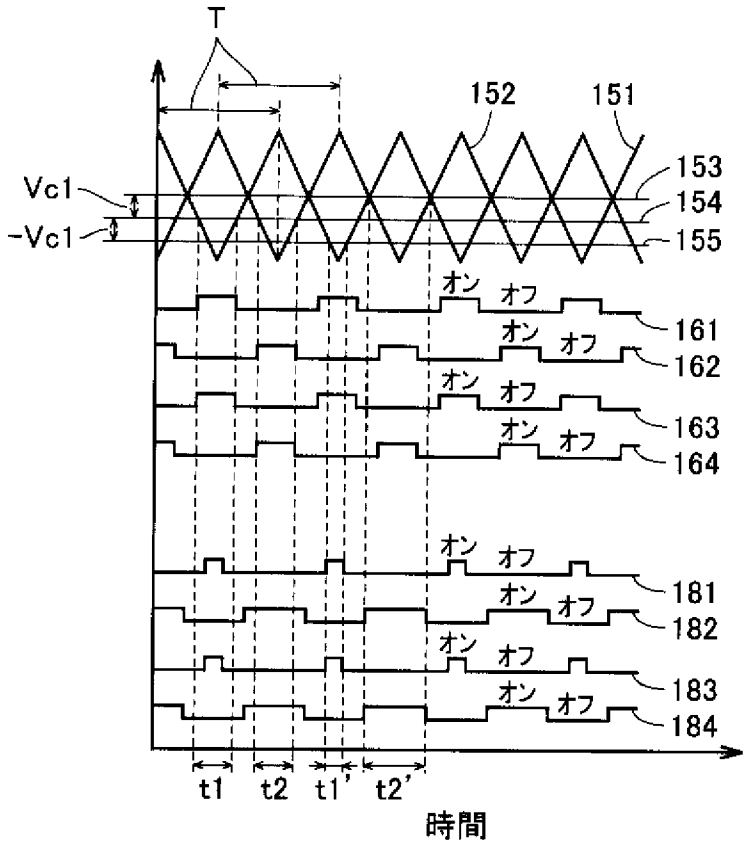
[図30]


(a)
22
Q1D
(オン)
22P
8
15
Q2D
(オフ)
Q3D
(オン)
22N
16
Q4D
(オフ)
(b)
22
Q1D
(オフ)
22P
15
8
Q2D
(オフ)
Q3D
(オフ)
22N
16
Q4D
(オフ)
(c)
22
Q1D
(オフ)
22P
15
8
Q2D
(オン)
Q3D
(オフ)
22N
16
Q4D
(オン)

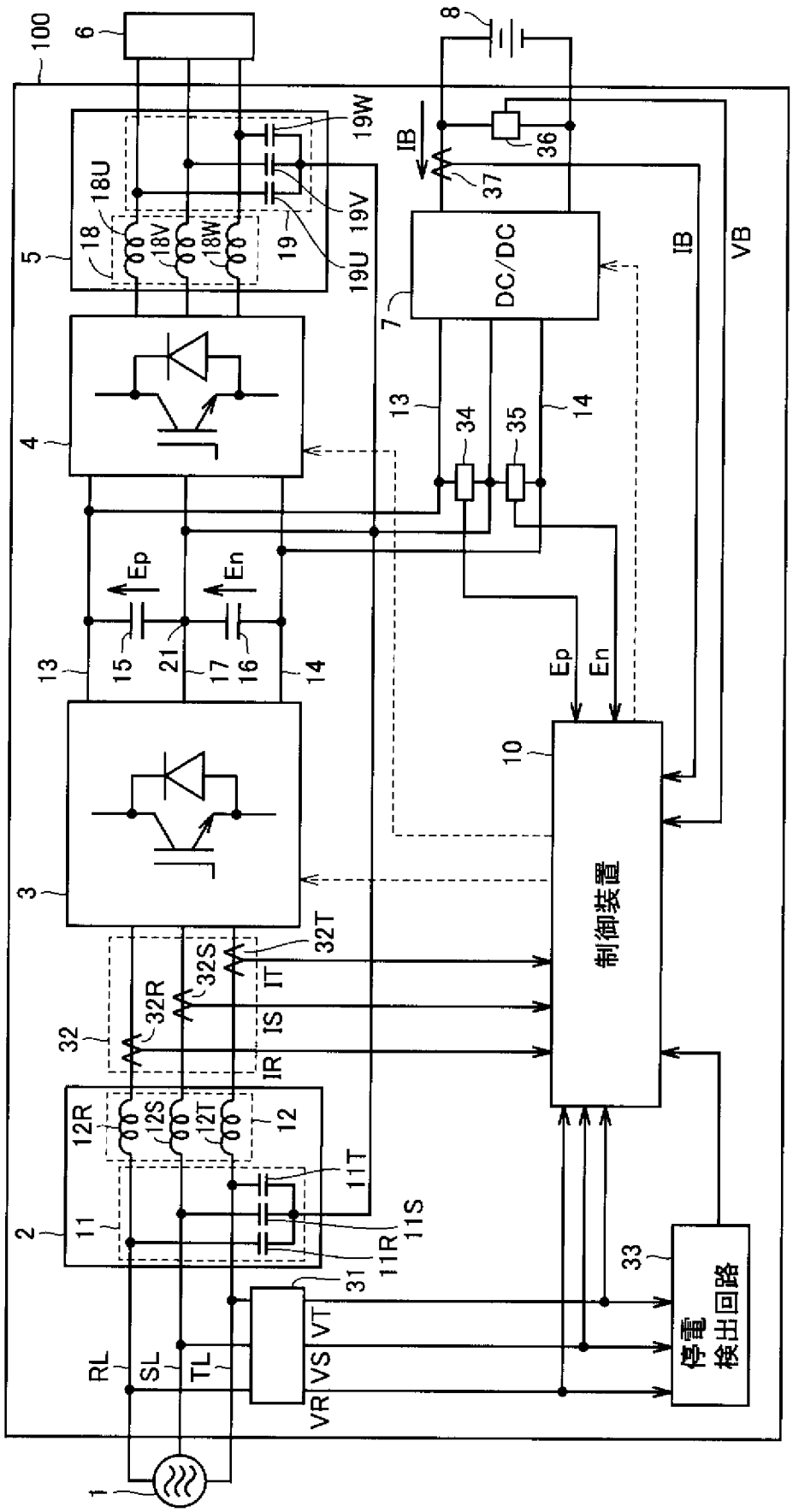
[図31]


T
152
151
153
154
155
Vc1
-Vc1
オン
オフ
161
162
163
164
171
172
173
174
t1
t2
t1'
t2'
時間

[図32]


T
152
151
153
154
155
Vc1
-Vc1
オン
オフ
161
162
163
164
181
182
183
184
t1
t2
t1'
t2'
時間

[図33]


100
6
8
19W
IB
36
37
18U
18
18V
18W
19
19V
19U
5
DC/DC
7
IB
VB
4
13
34
35
14
Ep
En
15
21
17
16
13
14
Ep
En
10
制御装置
3
32T
32S
IT
32R
IS
32
IR
12R
12S
12T
12
11T
2
11
11S
11R
31
33
停電
検出回路
VT
VS
VR
RL
SL
TL
1

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/064966

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/12(2006.01)i, *H02J3/38*(2006.01)i, *H02J9/06*(2006.01)i, *H02M3/155*(2006.01)i, *H02M7/487*(2007.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/12, H02J3/38, H02J9/06, H02M3/155, H02M7/487

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2008
Kokai Jitsuyo Shinan Koho 1971-2008 Toroku Jitsuyo Shinan Koho 1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2008-11606 A (Hitachi, Ltd.), 17 January, 2008 (17.01.08), Par. Nos. [0012] to [0013]; Fig. 1 & CN 101098108 A & KR 10-2008-0001642 A	1,2,5,6 3,4
Y A	JP 2003-199354 A (Toshiba Corp.), 11 July, 2003 (11.07.03), Par. Nos. [0110] to [0115]; Figs. 13, 14 (Family: none)	1,2,5,6 3,4
Y A	JP 2007-246038 A (National University Corporation Shizuoka University), 27 September, 2007 (27.09.07), Par. Nos. [0013] to [0052]; Fig. 1 & US 2007/0216452 A1 & EP 1834830 A1	1,2,5,6 3,4

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
18 November, 2008 (18.11.08)	25 November, 2008 (25.11.08)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/064966

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 9-294381 A (Hitachi, Ltd.), 11 November, 1997 (11.11.97), Full text; all drawings (Family: none)	1,2,5,6
Y	WO 2004/045055 A1 (The Circle for the Promotion of Science and Engineering), 27 May, 2004 (27.05.04), Full text; all drawings & US 2006/0227483 A1 & EP 1564875 A1 & WO 2004/045054 A1 & WO 2004/045043 A1	1,2,5,6

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００８／０６４９６６

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H02M7/12(2006.01)i, H02J3/38(2006.01)i, H02J9/06(2006.01)i, H02M3/155(2006.01)i, H02M7/487(2007.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H02M7/12, H02J3/38, H02J9/06, H02M3/155, H02M7/487

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００８年
日本国実用新案登録公報	１９９６－２００８年
日本国登録実用新案公報	１９９４－２００８年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Y A	JP 2008-11606 A (株式会社日立製作所) 2008.01.17, 段落【0012】-【0013】, 図 1 & CN 101098108 A & KR 10-2008-0001642 A	1,2,5,6 3,4
Y A	JP 2003-199354 A (株式会社東芝) 2003.07.11, 段落【0110】-【0115】, 図 13,14 (ファミリーなし)	1,2,5,6 3,4
Y A	JP 2007-246038 A (国立大学法人静岡大学) 2007.09.27, 段落【0013】-【0052】, 図 1 & US 2007/0216452 A1 & EP 1834830 A1	1,2,5,6 3,4

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 １８．１１．２００８	国際調査報告の発送日 ２５．１１．２００８
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　３Ｖ　３３２８ 松本　泰典 電話番号　０３－３５８１－１１０１　内線　３３５８

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Y	JP 9-294381 A（株式会社日立製作所）1997.11.11, 全文,全図（ファミリーなし）	1,2,5,6
Y	WO 2004/045055 A1（財団法人理工学振興会）2004.05.27, 全文,全図 & US 2006/0227483 A1 & EP 1564875 A1 & WO 2004/045054 A1 & WO 2004/045043 A1	1,2,5,6