(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[6]
H01L 21/66

(45) 공고일자 2003년12월18일
(11) 등록번호 10-0403665
(24) 등록일자 2003년10월17일

(21) 출원번호 10-1998-0014799
(22) 출원일자 1998년04월24일

(65) 공개번호 특1998-0081732
(43) 공개일자 1998년11월25일

(30) 우선권주장 97-123319 1997년04월24일 일본(JP)

(73) 특허권자 동경 엘렉트론 주식회사
일본국 도쿄도 미나토구 아카사카 5초메 3반 6고

(72) 발명자 이시자와 시게루
일본 야마나시켄 기타코마군 후타바쵸 이와모리 1803-1

마츠시마 게이치
일본 야마나시켄 고후시 오사토쵸 1415 오사토키타단치 1-17

(74) 대리인 김창세

심사관 : 인치복

(54) 암액세스위치검출방법

요약

본 발명의 암 액세스 위치 검출 방법에 있어서, 카세트실 내에는 광학 센서가 제공되고, 최상위 슬롯과 최하위 슬롯 내의 웨이퍼 W를 수용한 조정 카세트를, 카세트실 내의 스테이지에 배치하여 이동시키며, 교정 공정에서, 광학 센서에 의한 기준 슬롯 위치, 맵 위치 및 맵 두께를 산출한다. 마찬가지로 하여, 맵핑 공정에서는, 웨이퍼 W를 수용한 카세트의 각 슬롯의 샘플링 두께 및 맵 웨이퍼 오프셋 값을 산출한다. 암 액세스 위치 검출 공정에서는, 샘플링 두께, 맵 웨이퍼 오프셋 값, 기준 슬롯 위치, 맵 위치, 맵 두께 및 소정의 값을 이용하여 반송 암의 액세스 위치를 산출한다. 그 액세스 위치에 근거하여, 웨이퍼 W를 반송하도록 반송 암과 스테이지를 작동한다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 본 발명을 적용할 수 있는 진공 처리 장치를 나타낸 개략적인 사시도,
도 2는 도 1에 도시한 진공 처리 장치를 나타낸 개략적인 평면도,
도 3은 도 1에 도시한 진공 처리 장치의 반입/반출실을 나타낸 개략적인 사시도,
도 4는 본 발명의 일 실시예에 따른 각종 정의를 설명하기 위한 도면,
도 5는 상기 실시예에 따른 각종 정의를 설명하기 위한 개략적인 도면,
도 6a는 상기 실시예에 따른 조정 카세트의 신뢰성 확인을 설명하기 위한 상면에서 본 개략적인 도면,

도 6b는 상기 실시예에 따른 조정 카세트의 신뢰성 확인을 설명하기 위한 측면에서 본 개략적인 도면,
도 7a는 상기 실시예에 따른 반송 암 및 인덱서 Z축의 동작 티칭(teaching)을 설명하기 위한 측면에서 본 개략적인 도면,
도 7b는 상기 실시예에 따른 반송 암 및 인덱서 Z축의 동작 티칭을 설명하기 위한 개략적인 도면,
도 8은 상기 실시예에 따른 반송 암 및 인덱서 Z축의 동작 티칭을 설명하기 위한 개략적인 도면,
도 9a는 상기 실시예에 따른 반송 암 및 인덱서 Z축의 동작 티칭을 설명하기 위한 개략적인 도면,
도 9b는 상기 실시예에 따른 반송 암 및 인덱서 Z축의 동작 티칭을 설명하기 위한 개략적인 도면,
도 10a는 상기 실시예에 따른 교정 공정을 설명하기 위한 흐름도,
도 10b는 상기 실시예에 따른 교정 공정을 설명하기 위한 개략적인 도면,
도 11a는 상기 실시예에 따른 교정 공정을 설명하기 위한 개략적인 도면,
도 11b는 상기 실시예에 따른 교정 공정을 설명하기 위한 개략적인 설명도,
도 12a는 상기 실시예에 따른 맵핑 공정을 설명하기 위한 흐름도,
도 12b는 상기 실시예에 따른 맵핑 공정을, 도 12a에 계속하여, 설명하기 위한 흐름도,
도 12c는 상기 실시예에 따른 맵핑 공정을, 도 12b에, 계속하여 설명하기 위한 흐름도,
도 13은 상기 실시예에 따른 맵핑 공정을 설명하기 위한 개략적인 도면,
도 14는 상기 실시예에 따른 맵핑 공정을 설명하기 위한 개략적인 도면,
도 15는 상기 실시예에 따른 맵핑 공정을 설명하기 위한 개략적인 도면,
도 16은 상기 실시예에 따른 맵핑 공정을 설명하기 위한 개략적인 도면,
도 17은 상기 실시예에 따른 맵핑 공정을 설명하기 위한 개략적인 도면,
도 18은 상기 실시예에 따른 맵핑 공정을 설명하기 위한 개략적인 도면,
도 19는 상기 실시예에 따른 반송 암의 동작을 설명하기 위한 흐름도,
도 20은 상기 실시예에 따른 반송 암의 동작을 설명하기 위한 흐름도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 제조 장치에 있어서의 반송 기구의 암 액세스 위치 검출 방법에 관한 것이다.
최근 반도체 제조 프로세스에 있어서, 반송 기구를 구비하는 반송실을 중심으로 하여, 그 주위에 스퍼터링, CVD 등의 증착 공정이나 RIE 등의 에칭 공정 등을 행하는 각종 처리실이나 피처리체를 외부에서 출납하기 위한 반입/반출실이 게이트를 사이에 두고 접속된, 소위 클러스터 도구(cluster tool)화된 멀티 챔버 방식의 낱장식 반도체 제조 장치가 이용되고 있다.
이 반도체 제조 장치에 있어서는, 우선 피처리체, 예를 들면 실리콘 반도체 웨이퍼(이하, 「웨이퍼」라 함)를 복수 수납하는 카세트를 반입/반출실 내의 이동이 가능한 스테이지 등에 탑재한다.
그리고, 반송실내에 구비된 반송 기구의 반송 암에 의해, 웨이퍼는 상기 카세트로부터 출력되고, 그 반송실내를 거쳐 지정된 처리실내로 반송된다.
상기 처리실내에 반송된 웨이퍼에는, 에칭 공정이나 스퍼터링 공정이나 CVD 공정 등의 소정 공정이 실시된다. 그리고, 소정 공정이 끝난 웨이퍼는, 반송실내(1)를 거쳐 다시 상기 카세트에 수납된다.
이 카세트는, 양 측면에 각각 복수의 슬롯이 마련되고 있고, 그들 슬롯에 1장씩의 웨이퍼가 수용되어, 예컨대 25장의 웨이퍼를 병렬로 수용하는 것이 가능하도록 구성되어 있다.
통상, 반입/반출실 내에 장전된 카세트의 웨이퍼를 반송실의 반송 기구로 출납하는 경우, 미리 카세트의 각 슬롯 위치에 액세스할 수 있도록 반송 암의 액세스 위치를 조정해야만 한다. 이 반송 암의 액세스 위치는, 예를 들면 반입/반출실 내에 배치된 광학 센서를 이용하여 검출하는데, 각 카세트마다 반송 암의 반송면에 형성된 피크에 대한,
(1) 최하위 슬롯의, 웨이퍼가 없을 때의 액세스 위치,
(2) 최하위 슬롯의, 웨이퍼가 있을 때의 액세스 위치,
(3) 최상위 슬롯의, 웨이퍼가 없을 때의 액세스 위치,
(4) 최상위 슬롯의, 웨이퍼가 있을 때의 액세스 위치,
의 4개의 액세스 위치가 있어, 이들 각 위치의 정보를 소정의 기억 장치에 기억시키고 있다.
그리고, 그들의 액세스 위치의 정보에 근거하여, 카세트가 장전(탑재)되어 있는 반입/반출실 내의 카세트 스테이지 및 반송 암이 소정의 작동을 하는 것에 의해, 웨이퍼의 반송이 원하는 상태로 수행된다.
그러나, 각 카세트마다 반송 암의 피크에 대한 4개의 액세스 위치를 구하는 경우에는, 그 위치를 검출 설정하는 방법이 대단히 복잡하여, 조작자에게 숙련도가 요구되고 있었다.
또한, 상기 검출 설정 방법에서는, 그 검출 전에 각 카세트의 각 슬롯마다 광빔의 조사 방향의 조정, 즉 광빔의 평행도를 조정해야 하기 때문에, 그 액세스 위치의 검출 개시까지 시간이 걸려, 제품 처리량이 감소하는 요인이 되고 있었다.
또한, 광빔의 평행도가 1슬롯만큼만 어긋나도, 반송 암은 액세스 위치를 잘못 검출해 버린다.

또한, 상술한 반송 암의 액세스 위치 검출 방법에서는, 예를 들어 웨이퍼가 경사진 2개의 슬롯에 걸쳐 수납되어 있는 경우에는, 크로스 슬롯(cross slot)의 검출이 대단히 어려웠다. 따라서, 그 크로스 슬롯이 발생하고 있는 장소에 반송 암이 진입하면, 웨이퍼를 파손해 버릴 가능성이 높았다.
또한, 카세트를 장기간에 걸쳐 사용하면, 그 기간 동안에 변형이 발생하기 때문에, 웨이퍼의 탑재 위치가 소정 위치로부터 서서히 어긋나 버린다고 하는 문제가 발생하였다. 그 결과, 웨이퍼를 소정의 탑재 위치에 탑재할 수가 없게 되고, 반송 암의 액세스 위치의 산출이 곤란해지기 때문에, 웨이퍼의 반송 오류가 증가할 수 있었다.
또한, 오리엔테이션 플랫부(orientation flat section)가 형성된 웨이퍼를 사용하는 경우에는, 웨이퍼의 중량 밸런스가 오리엔테이션 플랫부의 유무에 따라 달라지므로, 이 오리엔테이션 플랫부를 카세트의 배면 측에 가지런히 하여 수납하면, 웨이퍼의 전방이 아래로 늘어지는 상태로 될 수 있었다. 그 결과, 반송 암의 진입 시에 웨이퍼를 파손시키거나, 또한 반송 암이 웨이퍼에 부딪쳐 슬롯 사이로의 진입을 막아, 웨이퍼의 반송을 불가능하게 하였다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은, 반송 암의 액세스 위치의 검출 설정이 용이하고, 또한 크로스 슬롯(cross slot) 등의 반송 오류를 확실히 검출하여, 웨이퍼의 파손을 방지할 수 있음과 동시에, 변형이 발생한 카세트나 오리엔테이션 플랫부(orientation flat section) 등이 형성된 웨이퍼를 사용하는 경우에도, 최적의 액세스 위치를 산출하여 반송 효율을 향상시키는 것이 가능한, 신규의 개량된 암 액세스 위치 검출 방법을 제공하는 것이다.
복수의 웨이퍼 수납용 슬롯을 구비한 웨이퍼 카세트에 대한 암의 액세스 위치를 검출하는 암 액세스 위치 검출 방법으로서, 적어도 2장의 기준 웨이퍼를 기준 슬롯 내에 수납하여, 그 기준 웨이퍼의 위치를 광학적으로 검출함으로써, 현재의 웨이퍼 카세트 고유의 오프셋 값을 산출하는 교정(calibration) 공정과, 웨이퍼 카세트를 광학적으로 샘플링하여, 각 슬롯 내의 웨이퍼 유무 및 각 슬롯 내에 수납된 웨이퍼의 외견상 두께 정보(샘플링 두께)를 검출하는 맵핑 공정과, 검출된 샘플링 두께를 오프셋 값에 의해 보정하여, 암의 액세스 위치를 산출하는 암 액세스 위치 검출 공정으로 이루어지는 것을 특징으로 한다.

발명의 구성 및 작용

이하, 도면을 참조하여 본 발명의 실시예에 대하여 상세히 설명한다.
도 1 내지 도 3을 참조하여, 본 발명에 대한 암 액세스 위치 검출 방법을 클러스터 도구(cluster tool)화된 멀티 챔버형 제조 장치에 적용한 일 실시예에 대하여 상세히 설명한다.
또한, 이하 본 실시예의 설명에 있어서, 대략 동일한 기능 및 구성을 갖는 구성 요소에 대해서는, 동일 부호를 부여하고 그 설명을 생략한다.
도 1에 도시한 반도체 제조 장치(1)는, 반송 기구를 갖는 반송실(2)을 중심으로 하여 주위에, 예를 들면 2개의 처리실(4a, 4b)과, 2개의 반입/반출실(6a, 6b)로 접속되어 있다. 또한, 도 2에 도시한 바와 같이, 처리실(4a, 4b)과, 반입/반출실(6a, 6b)은, 각기 대응하는 게이트 밸브 G1, G2, G3 및 G4를 거쳐 반송실(2)에 각각 접속된다.
또한, 반송실(2)내에는, 예를 들면 다관절 암으로 이루어지는 반송 암(8)이 마련되어 있다. 이 반송 암(8)은 반송실(2)내와, 반입/반출실(6a, 6b)내 또는 처리실(4a, 4b)내와의 사이에서, 적절히 피처리체, 예를 들면 웨이퍼 W를 반송할 수 있는 위치에 배치되어 있다.
상기 반송 암(8)의 반송면에는, 웨이퍼 W의 이면을 지지하는 소정의 피크(8a)가 형성되어 있다. 또한, 이 반송 암(8)에는, 도시하지 않은 구동 기구가 접속되어 있음과 동시에, 이 구동 기구에는 도 2 및 도 3에 도시한 연산 제어 장치(10)가 접속되어 있다.
상기 처리실(4a, 4b)은, 웨이퍼 W의 피처리면에 소정의 처리를 연속하여 실시하기 위한 장치의 집합체로, 예컨대 에칭 장치나 스퍼터링 장치 등으로 구성되어 있다.
또한, 반입/반출실(6a, 6b)은 도 2 및 도 3에 도시한 바와 같이, 그 내부에 예를 들면, 25장의 웨이퍼 W를 동시에 수납할 수 있는 카세트(12)를 장전 또는 탑재할 수 있도록 구성된다. 또한, 반입/반출실(6a, 6b)의 카세트(12)의 반송 경로 측에는, 도 1 및 도 2에 도시한 바와 같이, 각각 대응하는 도어 밸브 D1, D2가 마련되어 있다. 따라서, 외부와 반입/반출실(6a, 6b)내는, 기밀하게 격리되는 구성으로 되어 있다.
또한, 반입/반출실(6a, 6b)내에는, 도 3에 도시한 바와 같이, 카세트(12)를 탑재하기 위한 스테이지(14)가, 상하 이동 및 회전이 자유롭게 마련되어 있다. 이 스테이지(14)는 지지 부재(16)를 거쳐 반입/반출실(6a, 6b) 외부에 마련된, 도시하지 않은 구동 기구에 접속되어 있음과 동시에, 이 구동 기구에는 도 2 및 도 3에 도시한 연산 제어 장치(10)가 접속되어 있다. 따라서, 스테이지(14)상에 탑재된 카세트(12)는, 연산 제어 장치(10)의 제어에 의해 자유롭게 상하 이동 및 회전하여, 원하는 위치에 배치되는 구성으로 되어 있다.
또한, 도 2 및 도 3에 도시한 바와 같이, 예컨대 반입/반출실(6a, 6b) 내부 측벽에는, 각각 대응하는 광학 센서(18a, 18b)가 마련되어 있다. 이들 광학 센서(18a, 18b)는, 각각 대응하는 발광부(20a, 20b)와 수광부(22a, 22b)로 구성되어 있다. 또한, 이들 발광부(20a, 20b)와 수광부(22a, 22b)는, 소정 광의 전달 가 능 위치에 배치되며, 또한 반송 암(8)의 반송면과 대략 동일한 수평면상에 대향 배치되어 있다.
또한, 광학 센서(18a, 18b)는 연산 제어 장치(10)에 접속되어 있고, 발광부(20a, 20b)와 수광부(22a, 22b) 사이의 광 전달 유무에 관한 정보가, 연산 제어 장치(10)에 전달되도록 구성되어 있다.
다음에, 본 실시예에 대한 암 액세스 위치 검출 방법에 대하여 설명한다. 우선, 본 실시예의 이해를 쉽게 하기 위해서, 본 명세서 중에서 사용하는 각 용어에 대하여 설명한다.

(1) 실제 웨이퍼 두께 : 웨이퍼 W의 실제 두께(도 4의 a10).
(2) 허용 한계값(allowed limit value) : 기준 슬롯 위치에 대한 맵핑 공정시의 각 웨이퍼 W의 중심 위치 어긋남 허용값(도 4의 a2).
(3) 슬롯 피치 허용값(slot pitch allowed value) : 슬롯 간격의 최소 허용값.
(4) 반송 허용 웨이퍼 두께 : 실제 웨이퍼 두께의 허용값(도 16).
(5) 업 오프셋 값 : 반송 암(8)으로 카세트(12)내의 웨이퍼 W를 반출할 때의 스테이지(14)의 상하 방향(인덱서 Z축 방향) 동작의 보정값(도 4의 a3).
(6) 다운 오프셋 값 : 반송 암(8)상의 웨이퍼 W를 카세트(12)내에 반입할 때의 인덱서 Z축의 보정값(도 5의 b1).
(7) 빈 카세트 오프셋 값 : 맵핑 공정 시에 웨이퍼 W가 존재하지 않을 경우의 후술하는 업 위치의 보정값.
(8) 베이스 위치 : 반송 암(8)과 최하위 슬롯 내의 웨이퍼 W 이면에 접하는 인덱서 Z축 위치(도 7a의 c3).
(9) 맵 위치 : 교정 공정 시에 구하는 최하위 슬롯의 웨이퍼 W 중심 위치.
(10) 맵 두께 : 교정 공정 시에 구하는 최하위 슬롯의 웨이퍼 W의 외견상 두께(도 11a, 도 11b).
(11) 기준 슬롯 위치 : 교정 공정 시에 구하는 각 슬롯의 중심 위치.
(12) 샘플링 두께 : 샘플링 시에 검출하는 웨이퍼 W의 외견상 두께(도 11a, 도 11b).
(13) 맵 웨이퍼 오프셋 값 : 각 슬롯의 맵핑 시에 있어서의 웨이퍼 W의 외견상 두께와, 교정 공정에서 구한 맵 두께와의 차.
(14) 업 위치 : 반송 암(8)으로 카세트(12)내의 웨이퍼 W를 반출할 때의 각 슬롯의 인덱서 Z축의 위치.
(15) 다운 위치 : 반송 암(8)상의 웨이퍼 W를 카세트(12)내에 반입할 때의 각 슬롯의 인덱서 Z축 위치.
또한, 본 명세서 중에 있어서의 반송 암(8)이나 카세트(12) 등에서의 각종 설정값에 대해서는, 도 4에 도시하는 바와 같이
a1 : 피치 간격,
a2 : 반송 암(8)(피크)의 삽입 최대 영역,
a3 : 업 오프셋 값,
a4 : 맵핑 정밀도,
a5 : 스테이지(14)의 상하 방향 동작 정밀도,
a6 : 상측 간극량,
a7 : 진동 간극량,
a8 : 피크 A8A'과 피크 B8a'의 고저차,
a9 : 최대 전측 수설(front droop)량,
a10 : 실제 웨이퍼의 두께,
a11 : 반송 암(8)(피크)의 배제 영역,
a12 : 하측 간극량,
a13 : 최대 피크 오차
로 한다. 마찬가지로, 도 5에 도시하는 바와 같이
b1 : 다운 오프셋 값,
b2 : 슬롯 테이퍼 각도,
b3 : 슬롯 홈 영역,
b4 : 슬롯 간극량
으로 한다.
다음에, 본 실시예에 대한 암 액세스 위치 검출 방법에 대하여 설명한다.
이 암 액세스 위치 검출 방법은, 후술하는 바와 같이, (A) 각종 부재의 조정 공정과, (B) 교정 공정과, (C) 맵핑 공정 및 암 액세스 위치 검출 공정의 3가지 공정으로 구성되어 있다.
우선 각종 부재의 조정 공정에서, 카세트(본 실시예에 있어서는, 조정 카세 트(12a)를 사용하는 것으로 함)나 반입/반출실(6a, 6b)내의 스테이지(14) 등을 조정한다.
이어서, 그들 조정된 각 부재를 이용하여, 교정 공정에서 조정 카세트(12a) 고유의 오프셋 값을 구한다. 이들 각종 부재의 조정 공정 및 교정 공정은, 일단 한 번 수행하면, 카세트가 반입/반출실(6a, 6b)내에 탑재될 때마다 매번 수행해야 할 필요는 없다.
그래서, 웨이퍼 W의 반송 처리 시에는, 다음 각 공정을 카세트(12)마다 수행하는 구성으로 되어 있다. 즉, 실제로 반송하는 웨이퍼 W를 탑재한 카세트(12) 및 그들 웨이퍼 W의 현재 상태를 맵핑 공정에 의해 검출한다.
다음에, 맵핑 공정에서 구한 값을, 각 부재의 고유값과 교정 공정에서 구한 값에 의해 보정하여, 반송 암(8)의 액세스 위치를 검출하는 암 액세스 위치 검출 공정을 수행한다.
그리고, 이 암 액세스 위치 검출 공정에서 구한 값에 근거하여, 반송 암(8) 및 스테이지(14)를 작동시킨다.
다음에, 상기 (A) 각종 부재의 조정 공정, (B) 교정 공정, (C) 맵핑 공정 및 암 액세스 위치 검출 공정에 대하여, 각 공정마다 순차적으로 상세히 설명한다.
(A) 각종 부재의 조정 공정에 있어서
각종 부재의 조정 공정은, 후술하는 교정 공정 전에 수행한다. 이 공정은 교정 공정으로 조정 카세트(12a)의 상태를, 또는 맵핑 공정으로 카세트(12)의 상태를 정확하고도 확실하게 검출하기 위한 중요한 프로세스이다. 그리고, 이 각종 부 재의 조정 공정은, [1]반송 암(8)의 평행도 조정 공정과, [2]스테이지(14)의 조정 공정과, [3]조정 카세트(12a)의 신뢰성 확인 공정과, [4]반송 암(8)의 동작 및 인덱서 Z축의 이동에 대한 수치의 티칭 공정으로 구성되어 있다. 여기

서, '티칭(teaching)'이란, 수치나 정보를 설정하고, 기억하며, 지시한다는 것을 의미한다.
이하에, 이들 각 공정에 대하여, 순차적으로 상세히 설명한다.
[1] 반송 암(8)의 평행도 조정 공정에 대하여 설명한다.
이 반송 암(8)의 평행도 조정 공정은, 도 2에 도시한 반송 암(8)의 반송면인 피크(8a)의 평행도를 소정 상태로 조정하는 공정으로, 반송 암(8)을 카세트(12) 또는 조정 카세트(12a)에 원하는 상태로 액세스시키기 위하여 수행된다. 그리고, 반송 암(8)의 조정은 우선, 반송 암(8)의 피크(8a)상에 웨이퍼 W를 탑재하여, 그 웨이퍼 W 이면과, 예를 들면 수평면인 반송실(2)의 내부 저면이 소정의 간격을 갖고 대략 평행 상태가 되도록 조정되는 구성으로 되어 있다.
[2] 스테이지(14)의 조정 공정에 대하여 설명한다.
이 스테이지(14)의 조정 공정은, 그 스테이지(14)의 탑재면상에 탑재되는 카세트(12) 또는 조정 카세트(12a)를, 원하는 위치에 배치하기 위하여 수행된다.
그리고, 이 공정에서는 도 3에 도시한 스테이지(14)를, 그 탑재면이 수평면상에 배치되도록 조정한다.
따라서, 스테이지(14)상에 탑재된 카세트(12) 또는 조정 카세트(12a)도, 수평면상에 배치되는 구성으로 되어 있다.
그러나, 예를 들면 오리엔테이션 플랫부(orientation flat section)나 노치부(notch section) 등이 형성된 웨이퍼 W를 사용하는 경우에는, 그 웨이퍼 W를 수용한 카세트(12)를 스테이지(14)에 탑재하면, 웨이퍼 W에 소위 전측 수설이 발생하는 경우가 있다.
이 경우에는, 스테이지(14)상에 카세트(12)가 탑재되었을 때에, 그 카세트내의 웨이퍼 W의 전측 수설을 보상하도록, 스테이지(14)를 소정의 유각(有角)으로 경사지게 하는 구성으로 하는 것도 가능하다.
[3] 조정 카세트(12a)의 신뢰성 확인 공정에 대하여 설명한다.
본 실시예에 대한 후술한 교정 공정에서는, 통상 사용하는 카세트(12) 대신에, 조정 카세트(12a)를 기준으로 하여 각종 조건이 설정된다. 따라서, 이 조정 카세트(12a)의 신뢰성이 대단히 중요한 파라미터로 된다. 그래서, 조정 카세트(12a)의 신뢰성을 다음과 같이 하여 조사한다.
우선 도 6a, 도 6b에 도시한 바와 같이, 조정 카세트(12a)내에 형성되어 있는 최상위 슬롯과 최하위 슬롯과 웨이퍼 W를 삽입한다.
이어서, 웨이퍼 W의 오리엔테이션 플랫부가 조정 카세트(12a)내의 배면에 배치되도록, 웨이퍼 W를 각 슬롯 내에 배치한다.
이어서, 도 6b에 도시한 바와 같이, 조정 카세트(12a)를 정반(fixed plate)(24)에 탑재한 다음, 각 거리,
A' : 최하위 슬롯 내 웨이퍼 W 이면의 조정 카세트(12a) 개구부 측의 소정의 A점과 정반(24) 상면과의 거리,
B' : 최하위 슬롯 내 웨이퍼 W 이면의 오리엔테이션 플랫부 측의 소정의 B점 과 정반(24) 상면과의 거리,
C', D' : 최하위 슬롯 내 웨이퍼 W 이면의 A점과 B점을 연결하는 직선을 사이에 두고, 조정 카세트(12a)의 반출입 측에서 소정의 대략 대칭의 위치에 설정된 C점 및 D점과, 정반(24) 상면과의 거리,
E' : 최하위 슬롯 내 웨이퍼 W의 C점과 D점의 거리,
α' : 최하위 슬롯 내 웨이퍼 W의 A점에 대응하는 최상위 슬롯 내 웨이퍼 W의 α점과 정반(24) 상면과의 거리,
β' : 최하위 슬롯 내 웨이퍼 W의 B점에 대응하는 최상위 슬롯 내 웨이퍼 W의 β점과 정반(24) 상면과의 거리를 각각 측정한다.
그리고, 이들 각 측정값을 기초로 하여, 최하위 슬롯의 A', B', C', D', E', (A'-B'), (C'-D')와, 최상위 슬롯의 α', β'와, 피치 간격의 {(α'+β')-(A'+B')}/2가, 소정의 기준치에 적합할지 여부, 또는 소정의 허용 범위 내인지 여부를 확인하고, 그들 조건을 모두 만족시키는 것만을 조정 카세트(12a)로서 사용한다.
[4] 반송 암(8)의 동작 및 인덱서 Z축의 이동에 대한 각 수치의 티칭 공정에 대하여 설명한다.
이 공정은, 반송 암(8)의 동작 및 인덱서 Z축의 이동(스테이지(14)의 상하 방향 이동)에 대한 각 수치를 연산 제어기(10)에 기억(티칭)시키는 공정이다. 그리고, 그들의 티칭은, 상술한 각종 조건을 만족하는 조정 카세트(12a)를 이용하여 다음과 같이 수행한다.
도 7a, 도 7b에 있어서, 각각,
c1 : 오리엔테이션 플랫부,
c2 : 전측 수설 상태,
c3 : 베이스 위치,
를 나타낸다. 또한, 도 8에 있어서는,
d1 : 베이스 위치의 티칭 위치,
d2 : 반송 암(8)의 반송실(2) 방향으로 소정 거리 이동시킨 위치,
d3 : 최하위 슬롯 내에 삽입된 웨이퍼 W의 티칭 좌표를 나타낸다.
(a) 우선, 도 7a에 도시한 조정 카세트(12a)내의 최상위 슬롯과 최하위 슬롯과 웨이퍼 W를 삽입하여, 그 오리엔테이션 플랫부가 조정 카세트(12a)의 배면에 접하도록 웨이퍼 W를 배치한다.
(b) 이어서, 웨이퍼 W를 수용한 조정 카세트(12a)를 스테이지(14)상에 탑재한다.
(c) 이어서, 연산 제어기(10)에 도 8에 도시한 반송 암(8)을 최하위 슬롯 내 웨이퍼 W의 통상 인출 위치로부터 반송실(2)측으로 소정 거리 이동시킨 위치, 즉 최하위 슬롯 내 웨이퍼 W의 이면과 반송 암(8)의 피크(8a)가 최초로 접하는 위치를 티칭한다. 이 때, 반송 암(8)의 배치는 웨이퍼 W의 크기를 기준으로 하여 설정되는 최하위 슬롯 내 웨이퍼 W의 티칭 좌표를 기초로 하여 설정된다.
(d) 그리고, 이 티칭된 위치가, 도 7a 중의 X부분을 확대한 도 7b에 도시한 바와 같이, 베이스 위치로 된다.
(e) 이어서, 스테이지(14)를 상하 방향(인덱서 Z축 방향)으로 약간 이동시키 고, 피크(8a)가 싱글 피크인 경우에는, 그 좌우의 고저차가 소정의 범위내인가를 확인한다.

(f) 또한, 피크가 트윈 피크(상측에 배치되는 것을 피크 A8A', 하측에 배치되는 것을 피크 B8a'로 한다)인 경우에는, 마찬가지로 하여 각 피크 A8A', B8a'의 좌우의 고저차를 확인함과 동시에, 도 9a, 도 9b에 도시한 바와 같이, 피크 A8A'과, 피크 B8a' 및 피크 A8A'과, 피크 B8a'의 고저차가 각각 소정 범위내인가를 확인한다.
도 9a, 도 9b에 있어서,
e1 : 피크 A8A'의 베이스 위치,
e2 : 피크 A8A'의 고저차,
e3 : 피크 B8a'의 베이스 위치,
e4 : 피크 A8a'의 고저차를 나타낸다.
(B) 교정 공정에 대하여 설명한다.
이 교정 공정은, 전술한 조정 카세트(12a)의 고유치를 산출하는 공정이다. 그리고, 그 수치를 산출하도록, 교정 공정은 [1] 맵핑 개시 위치의 티칭 공정과, [2] 기준 슬롯 위치의 산출 공정으로 구성되어 있다.
[1] 맵핑 개시 위치의 티칭 공정에 대하여 설명한다.
이 공정은, 조정 카세트(12a)를 이용하여, 맵핑의 개시 위치인 최상위 슬롯 상에서, 맵핑 빔이 발광부(20a, 20b)에서 수광부(22a, 22b)에 도달하는 위치를 구하는 공정이다.
그리고, 그 위치는 다음과 같이 하여 구한다.
(a) 우선, 최상위 슬롯 내에 웨이퍼 W를 탑재한 조정 카세트(12a)를 반입/반출실(6a, 6b)내의 스테이지(14)상에 탑재한다.
(b) 이어서, 조정 카세트(12a)의 웨이퍼 W의 반출입면이, 광학 센서(18a, 18b)의 발광부(20a, 20b)와 대향하고, 또한 조정 카세트(12a)의 오리엔테이션 플랫부 측면(배면)이 수광부(22a, 22b)와 대향하도록, 스테이지(14)를 회전시킨다(이하, 이 위치를 「측정 위치」로 함).
(c) 이어서, 스테이지(14)를 인덱서 Z축 방향으로 이동시키고, 발광부(20a, 20b)에서 발진되는 맵핑 빔이, 최상위 슬롯 상에서 수광부(22a, 22b)에 도달하는 위치를 연산 제어기(10)에 기억시킨다.
[2] 기준 슬롯 위치의 산출 공정에 대하여 설명한다.
이 기준 슬롯 위치의 검출 공정은, 상술한 크로스 슬롯이 발생한 경우나, 빔 슬롯 내로 웨이퍼 W를 반입하는 경우에 기준으로 되는, 기준 슬롯 위치를 산출하는 공정이다.
도 10에 나타내는 흐름도를 참조하여, 상기 기준 슬롯 위치를 구하는 방법에 대하여 설명한다.
우선, 최상위 및 최하위 슬롯 내에 웨이퍼 W가 탑재된 조정 카세트(12a)를 스테이지(14)상에 탑재하고, 상술한 바와 같이 이 조정 카세트(12a)를 측정 위치에 배치한 다음, 맵핑 빔의 조사를 시작한다.
이어서, 스테이지(14)를 상측으로 이동시키고, 최상위 슬롯(SL1)으로부터 최 하위 슬롯(SL25)까지의 맵핑 데이터를 샘플링(추출)한다(단계 S1).
이 샘플링된 맵핑 데이터는, 도 10a에 도시한 바와 같이 노이즈 성분을 포함하고 있기 때문에, 이 노이즈 성분을 제거한다(단계 S2).
이어서, 도 10b에 도시한 노이즈 성분이 제거된 맵핑 데이터를, 도 10b의 (c)에 도시한 바와 같이 소정의 파라미터에 의해 2진화한다(단계 S3).
도 10b의 (d)에 도시한 바와 같이, 차광된 부분의 각 중심 위치를 산출한다(단계 S4). 그들 2개의 중심 위치 사이의 거리를 슬롯 수-1로 나누어, 도 10b의 (e)에 도시한 바와 같이 기준 슬롯 위치를 구한다(단계 S5).
이들 기준 슬롯 위치를 연산 제어기(10)에 기억시킨다(단계 S6). 또한, 최하위 슬롯(S1)내에 수용되어 있는 1장 째의 웨이퍼 W의 중심 위치인 맵 위치와, 그 1장 째의 웨이퍼 W의 외견상 두께인 맵 두께를 연산 제어기(10)에 기억시킨다(단계 S7).
그리고, 상기 연산 제어기(10)로의 티칭이 완료된 다음, 교정 공정을 종료한다.
또한, 단계 S3에서 2진화했을 때의 데이터의 폭인, 각 슬롯의 샘플링 두께와 기준 웨이퍼 W의 맵 두께의 차를 측정하여 맵 웨이퍼 오프셋 값을 구한다.
즉, 맵 웨이퍼 오프셋 값은, 샘플링 두께가 맵 두께보다 큰 경우에는, 도 11a에 도시한 바와 같이, 기준 슬롯 위치를 기준으로 하여 맵 두께 폭 양측의 1/2 맵 웨이퍼 오프셋 값을 합산한 것이다.
또한, 샘플링 두께가 맵 두께보다 작은 경우에는, 도 11b에 도시한 바와 같 이, 기준 슬롯 위치를 기준으로 하여 샘플링 두께 양측의 -1/2 맵 웨이퍼 오프셋 값을 합산하여 그 값을 정의 값으로 한 것이다.
(C) 맵핑 공정 및 암 액세스 위치 검출 공정에 대하여 설명한다.
우선, 맵핑 공정은 반입/반출실(6a, 6b)내에 카세트(12)가 반입될 때마다 수행되어, 그 카세트(12) 및 카세트(12)내의 웨이퍼 W 상태를 검출하는 공정이다. 또한, 암 액세스 위치 검출 공정은, 각종 부재의 고유값, 교정 공정에서 산출한 각 수치 및 맵핑 공정에서 산출한 각 수치에 근거하여, 반송 암(8)의 액세스 위치를 구하는 공정이다.
이 맵핑 공정 및 암 액세스 위치 검출 공정은, 도 12a, 도 12b, 도 12c에 나타낸 흐름도 및 도 13을 참조하여 설명한다.
우선, 스테이지(14)상에 통상 사용되는 카세트(12)를 탑재한 후, 도시하지 않은 구동 기구의 작동에 의해 카세트(12)를 소정 위치로부터 상측으로 이동시킴과 동시에, 맵핑 빔의 조사를 개시한다.
그 구동 기구에 접속된 도시하지 않은 인코더로부터 발진되는 인코더 신호에 상기 맵핑 빔의 파장을 동기시켜서, 도 13의 (a)에 도시한 바와 같이, 최상위 슬롯(SL1)에서부터 최하위 슬롯(SL25)까지의 맵핑 빔의 차광 위치(맵핑 데이터)를 샘플링한다(단계 S11).
다음에, 도 13의 (b)에 도시하는 바와 같이 샘플링된 맵핑 데이터중의 노이즈 성분을 제거한다(단계 S12).

그리고 노이즈 성분이 제거된 맵핑 데이터를, 도 13의 (c)에 나타내는 바와 같이, 소정의 파라미터에 의해 2진화한다(단계 S13). 도 13의 (d)에 도시한 바와 같이, 차광된 부분의 각 중심 위치를 산출한다(단계 S14).
이어서, 도 13의 (e)에 도시한 바와 같이, 단계 S14에서 구한 각 중심 위치와, 상기 교정 공정에서 구한 기준 슬롯 위치±허용 한계값을 비교한다(단계 S15).
그리고, 각 중심 위치가 기준 슬롯 위치±허용 한계값 이하인가를 판단한다(단계 S16). 이 판단에 있어서, 각 중심 위치의 적어도 1개가 기준 슬롯 위치±허용 한계값 이상인 경우(NO), 예를 들면 도 14에 도시하는 슬롯 SL7 SL8과 같이 맵핑 오류가 발생한 경우에는, 사용자에 대하여 그 맵핑 오류를 보고하고(단계 S17), 오류 카세트인 카세트(12)를 외부로 배출한 다음 맵핑 공정을 종료한다.
또, 예를 들면 슬롯 피치 오차 등의 카세트 변형 허용량은, 상술한 조정 카세트(12a)의 최상위 슬롯 SL1에서부터 최하위 슬롯 SL25까지의 간격±허용 한계값으로 된다.
따라서, 변형이 발생되어 있는 카세트(12)를 사용할 때, 그 변형이 카세트 변형 허용량 미만인 경우에는, 사용 가능한 카세트(12)로 된다.
상기 단계 S16의 판단에 있어서, 각 중심 위치가 기준 슬롯 위치 상 허용 한계값 미만인 경우(YES), 각 슬롯의 외견상 두께와 교정 공정에서 구한 맵 두께와의 차, 즉 맵 웨이퍼 오프셋 값을 각 슬롯에 대하여 구한다(단계 S18).
단계 S14에서 구한 각 슬롯의 중심 위치를, 웨이퍼 W의 실제 두께인 실제 웨이퍼 두께에 각 맵 웨이퍼 오프셋 값의 절대값을 합산한 값을 이용하여 보정, 즉 각 슬롯 내 웨이퍼 두께를 보정한다(단계 S19).
다음에, 보정후의 슬롯 상단과 다음 슬롯 하단과의 거리, 즉, 슬롯 SL1내의 웨이퍼 W 하면과, 1개 아래의 슬롯 SL2내의 웨이퍼 W의 상면과의 거리(슬롯 피치)와, 슬롯 피치 허용값를 비교한다(단계 S20).
이 비교에 있어서, 각 슬롯의 슬롯 피치가, 슬롯 피치 허용값 이상인지 여부를 판단한다(단계 S21). 단, 최하위 슬롯 SL25에서의 슬롯 피치 오류의 판단은 수행하지 않은 것으로 하고, 또한 슬롯 SL1에 대하여 다른 슬롯 내에 웨이퍼 W가 수용되어 있지 않은 경우에도, 슬롯 피치 오류의 판단은 수행하지 않는 것으로 한다.
이 단계 S21의 판단에서, 각 슬롯 피치중의 슬롯 SL1의 슬롯 피치가 슬롯 피치 허용값 미만인 경우(NO), 예를 들면 도 15 중의 슬롯 SL6 SL7 사이와 같이 슬롯 피치 오류가 발생한 경우에는, 상기 단계 S21과 마찬가지로 맵핑 오류로서, 사용자에 대하여 그 맵핑 오류를 보고하여(단계 S17), 오류 카세트인 카세트(12)를 외부로 배출한 다음, 맵핑 공정을 종료한다.
그러나, 단계 S21의 판단에서, 각 슬롯 피치가 슬롯 피치 허용량 이상인 경우(YES), 보정후의 각 슬롯 내 웨이퍼 두께와, 반송 허용 웨이퍼 두께를 비교한다(단계 S22).
이어서, 각 슬롯 내 웨이퍼 두께가, 반송 허용 웨이퍼 두께 이하인가를 판단한다(단계 S23). 이 판단에서, 각 슬롯중의 슬롯 SL1내의 웨이퍼 두께가 반송 허용 웨이퍼 두께를 넘는 경우(NO), 예를 들면 도 16중의 SL3이나 SL6으로 나타낸 바와 같은 경우에는, 슬롯 내 두께 오류로 하고, 단계 S17로 이행하여 사용자에 대하여 맵핑 오류를 보고하고, 오류 카세트인 카세트(12)를 외부로 배출한 다음 맵핑 공정 을 종료한다.
또한 상기 단계 S23의 판단에서, 각 슬롯중의 각 슬롯 내 웨이퍼 두께가, 반송 허용 웨이퍼 두께 이하인 경우(YES), 상술한 단계 S23까지의 맵핑 공정으로 계속하여, 암 액세스 위치 검출 공정을 카세트(12)내의 슬롯수분에 대응하여 순차적으로 수행한다. 우선, 카세트(12)의 각 슬롯 내에 웨이퍼 W가 수납되어 있는지 여부를 확인한다(단계 S24).
이 확인에서, 각 슬롯 내에 웨이퍼 W가 수용되어 있는 경우(YES), 전술한 바와 같은 1/2 맵 웨이퍼 오프셋 값이 정(positive)인가를 판단한다(단계 S25).
이 때, 예를 들면 도 17에 도시하는 슬롯 SL1, SL2, SL4, SL6, SL7 및 SL8과 같이, 1/2 맵 웨이퍼 오프셋 값이 정의 값인 경우에는(YES), 반송 암(8)의 각 액세스 위치인 업(up) 위치 및 다운(down) 위치를 구한다(단계 S26).
우선, 반송 암(8)의 피크(8a)상에 웨이퍼 W가 탑재되어 있지 않은 경우의 반송 암(8)의 슬롯 액세스 위치, 즉 반송실(2)내에서 웨이퍼 W를 카세트(12)내로 반입한 후, 스테이지(14)(인덱서 Z축)가 하측으로 이동함에 따른 업 위치에 대해서는, 다음 수학식 1에 의해 구한다.

수학식 1

각 슬롯 중심 위치+(1/2 맵 웨이퍼 오프셋 값)-맵 위치+베이스 위치+업 오프셋 값

이어서, 반송 암(8)의 피크(8a)상에 웨이퍼 W가 탑재되어 있는 경우의 반송 암(8)의 슬롯 액세스 위치, 즉 반입/반출실(12)내에서 웨이퍼 W를 반송실(2)로 반출한 후, 스테이지(14)(인덱서 Z축)가 상측 이동함에 따른 다운 위치에 대해서는, 다음 수학식 2로 구할 수 있다.

수학식 2

각 슬롯 중심 위치-맵 위치+베이스 위치+다운 오프셋 값

한편, 도 17에 도시하는 바와 같이 슬롯 SL3 및 SL5와 같이, 1/2 맵 웨이퍼 오프셋 값이 부(negative)의 값인 경우(NO), 반송 암(8)의 각 액세스 위치인 업 위치 및 다운 위치를 구한다(단계 S27).
우선, 반송 암(8)의 피크(8a)상에 웨이퍼 W가 탑재되어 있지 않은 경우의 반송 암(8)의 슬롯 액세스 위치, 즉 반송실(2)내에서 웨이퍼 W를 카세트(12)내로 반입한 후, 스테이지(14)(인덱서 Z축)가 하측 이동함에 따른 업 위치에 대해서는, 다음 수학식 3에 의해 구한다.

수학식 3

각 슬롯 중심 위치+(-1/2 맵 웨이퍼 오프셋 값)-맵 위치+베이스 위치+업 오프셋 값

그리고 반송 암(8)의 피크(8a)상에 웨이퍼 W가 탑재되어 있는 경우의 반송 암(8)의 슬롯 액세스 위치, 즉 반입/반출실(12)내에서 웨이퍼 W를 반송실(2)내로 반출한 후, 스테이지(14)(인덱서 Z축)가 상측 이동함에 따른 다운 위치에 대해서는, 다음 수학식 4로 구한다.

수학식 4

각 슬롯 중심 위치-맵 위치+베이스 위치+다운 오프셋 값-(-1/2 맵 웨이퍼 오프세트)

또한, 단계 S24에 있어서, 카세트(12)의 각 슬롯 내에 웨이퍼 W가 수용되어 있지 않은 경우(NO), 즉 빔 카세트로의 웨이퍼 W 반입을 하는 경우에는, 반송 암(8)의 각 액세스 위치인 업 위치 및 다운 위치를 구한다(단계 S28).
즉, 도 18에 도시한 바와 같이, 상기 교정 공정에서 구한 기준 슬롯 위치에 대하여, 실제 웨이퍼 두께를 기준으로 다운 위치나 업 위치 등을 합산하여 반송 암(8)의 액세스 위치를 산출한다.
우선 업 위치는 수학식 5에 의해 설정된다.

수학식 5

각 슬롯 중심 위치-맵 위치+베이스 위치+업 오프셋 값 위치+빔 카세트 오프셋 값

또한, 다운 위치는, 상술한 카세트(12)내에 웨이퍼 W가 수용되어 있는 경우와 같이, 수학식 6에 의해 설정된다.

수학식 6

각 슬롯 중심 위치-맵 위치+베이스 위치+다운 오프셋 값

다음에, 상술한 단계 S26 및 단계 S27, 또는 단계 S28에 의해 구해진 각 업 위치 및 다운 위치는 연산 제어기(10)에 기억시킨다(단계 S29).
그리고, 슬롯수분을 반복하여 처리하고(단계 S30), 모든 슬롯에 대하여 위치 검출이 종료되었으면, 연산 제어기(10)에 각 업 위치 및 다운 위치가 티칭된 것에 의해, 암 액세스 위치 검출 공정이 종료된다.
다음에, 상술한 암 액세스 검출 공정에서 구해진 액세스 위치에 근거한, 반송 암(8)의 동작, 즉 카세트(12)와 반송실(2) 사이에서의 웨이퍼 W 반송에 대하여 설명한다.
반송 암(8)의 동작은, [1] 카세트(12)내에서 웨이퍼 W를 반출하는 경우와, [2] 카세트(12)내에 웨이퍼 W를 반입하는 경우로 구성되어 있다.
이하에, 이들 각 경우에 대하여, 순차적으로 상세히 설명한다.
[1] 카세트(12)내에서 웨이퍼 W를 반출하는 경우
도 19에 나타낸 흐름도를 참조하여, 카세트(12)내에서 웨이퍼 W를 반출하는 반송 동작에 대하여 설명한다.
우선, 연산 제어 장치(10)로부터의 신호에 의해, 도시하지 않은 구동 기구가 작동함에 따라, 반송실(2)내의 반송 암(8)은 반입/반출실(6a, 6b) 내에 진입하고, 동시에 연산 제어기(10)로부터의 지령에 의해, 스테이지(14)가 맵핑 공정에서 구해진 업 위치에 근거하여 이동하여, 반송 암(8)의 반송면이 소정 슬롯의 업 위치에 정지된다(단계 S31).
다음에, 반송 암(8)의 피크(8a)가 형성된 반송면이 수평 방향으로 이동하여 슬롯 n내로 진입한다(단계 S32).
그 후, 다시 연산 제어기(10)로부터의 지령에 의해 스테이지(14)가 이동하여, 반송 암(8)의 반송면은 다운 위치에 배치된다(단계 S33). 이 때, 반송 암(8)의 피크(8a)상에 웨이퍼 W가 탑재된다.
그리고, 다시 반송 암(8)이 반송실(2)내로 되돌아가(단계 S34), 상기 소정 슬롯 내에서 반송실(2)내로의 웨이퍼 W의 반출이 종료된다.
[2] 카세트(12)내에 웨이퍼 W를 반입하는 경우
도 20에 도시한 흐름도를 참조하여, 카세트(12)내에 웨이퍼 W를 반입하는 반 송 동작에 대하여 설명한다.
우선, 웨이퍼 W가 탑재되어 있는 반송 암(8)이 반송실(2)내에서 반입/반출실(6a) 또는 (6b)내로 진입하고, 그와 함께, 연산 제어 장치(10)의 제어 하에, 맵핑 공정에서 구한 다운 위치에 근거하여 스테이지(14)가 이동하고, 반송 암(8)의 반송면이 소정의 슬롯의 다운 위치에 대응하는 위치에 정지한다(단계 S41).
다음에, 반송 암(8)의 반송면이 소정의 슬롯 n내로 진입한다(단계 S42). 그리고, 맵핑 공정에서 구한 업 위치에 근거하여 스테이지(14)가 이동하여, 반송 암(8)의 반송면이 소정 슬롯의 업 위치에 배치된다(단계 S43). 이 때, 반송 암(8)의 피크(8a)상에 탑재되어 있던 웨이퍼 W가, 소정의 슬롯 내에 수용된다.
다음에, 다시 반송 암(8)이 반송실(2)내로 되돌아와(단계 S44), 슬롯 n으로의 웨이퍼 W 반입이 종료된다.
이상 설명한 바와 같이, 본 실시예의 암의 액세스 위치 검출 방법은, 카세트 고유의 오프셋 값을 미리 구하는 교정 공정과, 처리 시에 사용하는 각 카세트마다의 위치를 검출하는 맵핑 공정과, 교정 공정이나 맵핑 공정에서 산출한 각 수치로부터 반송 암의 액세스 위치를 검출하는 암의 액세스 위치 검출 공정으로 구성되어 있다.
따라서, 최상위 슬롯으로부터 최하위 슬롯에 이르기까지의 한 번의 맵핑 빔 조사만으로 최적의 반송 암의 액세스 위치를 검출할 수 있으므로, 스루풋의 향상을 도모할 수 있다.

또한, 본 실시예의 방법에 따르면, 카세트의 상태 및 카세트 내에 수용되어 있는 웨이퍼의 상태를 정확히 검출할 수 있으므로, 웨이퍼의 반송을 원하는 상태로 확실히 수행할 수 있다.
따라서, 카세트 내에서, 예를 들면 크로스 슬롯이 발생한 경우에도, 반송 암이 그 슬롯 내로 진입하여, 슬롯 내의 웨이퍼를 파손하는 등의 문제를 발생시키는 일이 없다.
또한, 맵 웨이퍼 오프셋 값에 의해 각 슬롯의 중심 위치 등을 보정하기 때문에, 각 카세트의 각 슬롯마다 맵핑 빔의 조사 방향, 예를 들면 맵핑 빔의 평행도를 조정할 필요가 없어, 반송 암의 액세스 위치 검출 시간을 단축할 수 있다.
이상, 본 발명의 바람직한 일 실시예에 대하여, 첨부 도면을 참조하면서 설명하였는데, 물론 본 발명은 이 구성에 한정되는 것이 아니라, 본 발명의 요지를 벗어나지 않은 범위에서의 변형예 등을 실시하는 것이 가능하다.
예컨대, 본 실시예에 있어서는, 오리엔테이션 플랫부가 형성되어 있는 웨이퍼를 이용하여 설명하였는데, 이것에 한정되지 않고, 오리엔테이션 플랫부 대신에 노치부 등의 각종 위치 결정 가공이 실시된 웨이퍼에 적용하는 것도 가능할 뿐만 아니라, 이러한 위치 결정 가공이 실시되어 있지 않은 웨이퍼에 적용하는 것도 가능하다.
또한, 본 발명은 웨이퍼의 반송에만 적용되는 것이 아니라, 예컨대 LCD용 유리 기판 등의 각종 피처리체의 반송에 대해서도 적용할 수 있다.
또한, 상기 실시예에 있어서, 반송 암의 피크가 싱글 피크인 경우나 트윈 피 크인 경우를 예로 들어 설명하였는데, 본 발명은 이러한 구성에 한정되는 것이 아니며, 또한 3개 이상의 피크가 마련되어 있는 반송 암을 사용하는 경우에도, 본 발명은 적용이 가능하다.
또한, 상기 실시예에 있어서, 반입/반출실 내에 한 쌍의 발광부와 수광부로 이루어지는 광학 센서를 마련한 구성을 예로 들어 설명하였는데, 본 발명은 이러한 구성에 한정되는 것이 아니라, 카세트를 수용하는 소정의 실내에 적어도 카세트의 각 슬롯 및 그들 각 슬롯 내에 수용되는 피처리체의 상태를 검출하는 것이 가능한 각종 센서가 마련되어 있으면, 본 발명을 실시할 수 있다.
또, 상기 실시예에 있어서, 클러스터 도구화된 멀티 실형 반도체 제조 장치에 적용한 예를 들어 설명하였는데, 이 구성에 한정되는 것이 아니라, 소정의 실내에 배치된 카세트내의 피처리체를 반송 암에 의해 반출하거나, 또는 그 카세트 내에 반송 암에 의해 피처리체를 반입하도록 구성된 장치이면, 본 발명은 적용이 가능하다.
본 발명에 따르면, 반송 암의 액세스 위치는 교정 공정에서 미리 구한 카세트 고유의 오프셋 값과, 맵핑 공정에서 처리시에 카세트마다 구한 카세트의 각 슬롯 내의 피처리체의 샘플링 두께를 기초로 하여, 암 액세스 위치 검출 공정에 의해 산출되는 구성으로 되어 있다.
따라서, 처리 시에는 카세트에 대하여 맵핑 빔을 1회 조사하는 것만으로 원하는 반송 암의 액세스 위치를 검출할 수 있으므로, 피처리체의 반송 개시까지 필요로 하는 시간이 단축되어, 스루풋을 향상시킬 수 있다.
또한, 본 발명에 의한 검출 방법은, 맵핑 빔과 카세트내의 각 슬롯과의 상대적인 위치 관계에 의해서, 해당 액세스 위치를 구하는 구성이기 때문에, 맵핑 빔의 엄밀한 평행도 조정을 필요로 하는 일없이, 해당 액세스 위치의 검출을 할 수 있다.
또한, 맵 웨이퍼 오프셋 값에 의해 각 위치를 보정하기 때문에, 각 카세트의 각 슬롯마다 맵핑 빔의 평행도의 조정을 할 필요가 없어, 반송 암의 액세스 위치 검출 시간을 단축할 수 있다. 또, 그 맵핑 빔의 평행도에 어긋남이 발생한 경우에도 맵 웨이퍼 오프셋 값에 의해 각 위치가 보정되어 있기 때문에, 해당 액세스 위치의 검출을 그대로 계속하여 수행할 수 있다.
또한, 카세트 및 카세트내의 웨이퍼의 상태를 확실히 검출할 수 있으므로, 반송 암을 카세트내의 각 슬롯에 대하여 정확히 액세스시킬 수 있어, 피처리체의 반송을 원하는 상태로 수행할 수 있다.
또한, 예컨대 카세트 내에서 크로스 슬롯이 발생한 경우에도, 그 크로스 슬롯의 발생을 확실히 검출할 수 있으므로, 반송 암이 그 슬롯에 진입하여 피처리체를 파손시키는 일이 없다.

발명의 효과

이상과 같이 본 발명은, 웨이퍼의 파손을 방지할 수 있을 뿐만 아니라, 변형이 발생한 카세트나 오리엔테이션 플랫부 등이 형성된 웨이퍼를 사용하는 경우에도, 최적의 액세스 위치를 산출하여 반송 효율을 향상시키는 효과가 있다.

(57) 청구의 범위

청구항 1.

웨이퍼를 수용하기 위한 복수의 슬롯을 구비한 웨이퍼 카세트에 대하여, 상기 웨이퍼를 반입 또는 반출하는 암의 액세스 위치를 검출하는 암 액세스 위치 검출 방법에 있어서,
적어도 2장의 기준 웨이퍼를 최상위 및 최하위의 기준 슬롯 내에 수용해서, 이들 기준 웨이퍼의 위치를 광학적으로 검출하여, 기준 웨이퍼 카세트 고유의 오프셋 값을 산출하는 교정 단계와,
처리 웨이퍼 카세트를 광학적으로 샘플링하여, 각 슬롯 내의 웨이퍼 유무와 상기 각 슬롯 내에 수용된 상기 웨이퍼의 외견상 두께(샘플링 두께)에 대한 정보를 검출하는 맵핑 단계와,
상기 오프셋 값에 근거하여 상기 샘플링 두께를 보정하는 것에 의해, 상기 암의 액세스 위치를 산출하는 암 액세스 위치 산출 단계
를 포함하는 암 액세스 위치 검출 방법.

청구항 2.

제 1 항에 있어서,
상기 교정 단계는
상기 암이 특정 위치에 도달할 때까지, 상기 기준 웨이퍼 카세트와 상기 기준 웨이퍼에 대하여 상기 암을 접근시켜, 상기 암의 기준 위치(베이스 위치)에 대 한 정보를 검출하는 단계를 포함하는
암 액세스 위치 검출 방법.

청구항 3.
제 1 항에 있어서,
상기 교정 단계는
상기 기준 카세트에 수용된 상기 2장의 기준 웨이퍼의 에지 측면 상으로 광빔을 조사하여, 상기 광빔 2개의 차광 중심 간 거리를 구하고, 상기 거리를 (전체 슬롯 수-1)로 제산하여 기준 슬롯 위치를 산출하는 단계를 포함하는
암 액세스 위치 검출 방법.

청구항 4.
제 1 항에 있어서,
상기 교정 단계는 상기 기준 웨이퍼의 중심 위치(맵 위치)와 외견 상의 두께(맵 두께)를 산출하는
암 액세스 위치 검출 방법.

청구항 5.
제 1 항에 있어서,
상기 맵핑 단계는
상기 처리 웨이퍼 카세트에 수용된 상기 웨이퍼의 에지 측면 상으로 광빔을 조사하여, 상기 웨이퍼에 관한 상기 광빔의 상기 차광 중심 위치와 상기 기준 슬롯 위치를 비교하고, 그 비교값이 소정의 허용값을 초과한 경우에는, 크로스 슬롯에 대해 에러 신호를 발생하는 단계를 포함하는
암 액세스 위치 검출 방법.

청구항 6.
제 4 항에 있어서,
상기 맵핑 단계는 상기 샘플링 두께와 상기 맵 두께간의 차분(맵 웨이퍼 오프셋 값)을 산출하는 단계를 포함하는
암 액세스 위치 검출 방법.

청구항 7.
제 6 항에 있어서,
상기 맵핑 단계는
상기 각 슬롯에 대하여 결정된 상기 맵 웨이퍼 오프셋 값에 근거하여 미리 설정된 실제 웨이퍼 두께를 보정하고, 상기 보정된 웨이퍼 두께 정보에 근거하여 피치 거리를 산출하는 단계를 포함하는
암 액세스 위치 검출 방법.

청구항 8.
제 7 항에 있어서,
상기 피치 거리 산출 단계는
산출된 거리를 미리 설정된 허용값(슬롯 피치 허용값)과 비교하여, 상기 산출된 거리가 상기 허용값을 초과한 경우에는 에러 신호를 발생하는 단계를 포함하는
암 액세스 위치 검출 방법.

청구항 9.
제 7 항에 있어서,
상기 맵핑 단계는
상기 보정된 웨이퍼 두께가 소정의 반송 허용 웨이퍼 두께보다 작은 경우에는 에러 신호를 발생하는 단계를 포함하는
암 액세스 위치 검출 방법.

청구항 10.
제 1 항에 있어서,
상기 암 액세스 위치 검출 단계는
상기 맵핑 단계에서 상기 웨이퍼가 전혀 존재하지 않는다고 판단된 경우에는, 상기 실제 웨이퍼 두께를 기준으로서 이용하는 오프셋 값에 근거하여, 상기 교 정 단계에서 결정된 상기 기준 슬롯 위치를 보정하는 단계를 포함하는
암 액세스 위치 검출 방법.

청구항 11.
제 1 항에 있어서,
상기 암 액세스 위치 검출 단계는
상기 맵핑 단계에서 상기 웨이퍼가 존재한다고 판단된 경우에는, 상기 맵핑 단계에서 보정된 웨이퍼 두께에 근거하여 상기 암의 액세스 위치를 산출하는
암 액세스 위치 검출 방법.

청구항 12.
제 1 항에 있어서,

상기 교정 단계는 상기 기준 웨이퍼 카세트가 배치되는 카세트 스테이지의 상기 수평도를 허용값의 범위 내로 조정하는 수평도 조정 단계를 포함하는
암 액세스 위치 검출 방법.

청구항 13.

제 1 항에 있어서,
상기 교정 단계는 상기 암의 수평도를 허용값 범위 내로 조정하는 수평도 조정 단계를 포함하는
암 액세스 위치 검출 방법.

청구항 14.

웨이퍼를 반송하는 암을 구비하는 반송 기구를 포함하는 반송실과, 상기 웨이퍼에 소정의 처리를 행하는 처리실과, 미처리 또는 처리 완료된 웨이퍼를 유지하는 처리 카세트를 수용하며 상기 웨이퍼의 에지 측면을 검출하는 광 센서를 갖는 반입/반출실이 접속-상기 처리실과 반입/반출실은 상기 반송실 주위에 배열됨-되는 처리 시스템에서, 상기 처리 웨이퍼 카세트에 대해 상기 암의 액세스 위치를 검출하는 방법에 있어서,
상기 암에 의해 유지된 상기 웨이퍼의 이동을 수평으로 조정하는 암 수평 조정 단계와,
상기 반입/반출실 내의 상기 처리 웨이퍼 카세트가 배치되는 스테이지의 탑재면을 수평으로 조정하는 스테이지 수평 조정 단계와,
조정 웨이퍼 카세트가 규정된 형상(오프세트)을 갖는지 여부를 검사하는 조정 웨이퍼 카세트 검사 단계와,
상기 조정 웨이퍼 카세트의 최상위 및 최하위 슬롯 내에 기준 웨이퍼를 수용하고, 상기 최하위 슬롯 내의 상기 웨이퍼 이면에 상기 암을 접근시켜, 상기 암이 상기 웨이퍼에 최초로 접촉한 위치를 베이스 위치로 결정하는 베이스 위치 검출 단계와,
상기 조정 웨이퍼 카세트의 최상위 슬롯에 수용된 상기 기준 웨이퍼의 위치 를 상기 광 센서로 검출하여 그 위치를 맵핑 개시 위치로서 설정하는 맵핑 개시 위치 설정 단계와,
상기 스테이지 상의 상기 조정 웨이퍼 카세트의 최상위 슬롯 및 최하위 슬롯 내에 상기 기준 웨이퍼의 위치를 상기 광 센서로 검출하여, 각각의 상기 기준 슬롯 위치를 산출하는 기준 슬롯 위치 산출 단계와,
처리 웨이퍼 카세트의 최상위 슬롯으로부터 최하위 슬롯까지 슬롯에 처리될 웨이퍼를 수용하고, 상기 스테이지 상에 상기 카세트를 탑재한 후, 상기 광 센서에 의해 처리될 웨이퍼의 위치를 검출하며, 처리될 웨이퍼의 유무와 두께 및 각 슬롯 위치를 산출하고, 상기 기준 슬롯 위치에 근거하여 상기 슬롯 위치가 사전 결정된 허용 범위 내인지 여부 및 상기 웨이퍼 카세트가 사용될 수 있는지 여부를 판정하는 맵핑 단계와,
상기 조정 웨이퍼 카세트를 이용하여 구한 기준 정보에 근거하여, 처리 웨이퍼 카세트 내의 상기 슬롯들의 위치를 보정하고, 상기 처리 카세트에 대해 처리될 웨이퍼를 반입/반출하는 암의 액세스 위치를 설정하는 암 액세스 위치 설정 단계
를 포함하는 암 액세스 위치 검출 방법.

청구항 15.

제 14 항에 있어서,
상기 암 수평 조정 단계는
상기 암의 피크 상에 웨이퍼를 탑재하고, 상기 웨이퍼 W의 이면이, 수평면 내에 설정된 반송실의 내측 저면과 소정 거리를 갖고 거의 평행할 수 있도록 상기 암을 조정하는
암 액세스 위치 검출 방법.

청구항 16.

제 14 항에 있어서,
상기 스테이지 수평 조정 단계는
상기 웨이퍼가 오리엔테이션 플랫부나 노치부와 같은 절결부를 갖고, 상기 절결부를 상기 조정 카세트의 개구부에 대향하는 이면을 따라 정렬하여 수용하되, 상기 웨이퍼가 슬롯 내에서 경사가 생긴 경우, 상기 스테이지를 그 경사를 따라 기울기 보상하는
암 액세스 위치 검출 방법.

청구항 17.

제 14 항에 있어서,
상기 조정 웨이퍼 카세트는
상기 최하위 슬롯 내의 웨이퍼 이면에서 상기 조정 웨이퍼 카세트의 개구부 정면 상의 소정 점 A와 상기 탑재면간의 거리 A',
상기 최하위 슬롯 내의 상기 웨이퍼 이면에서 상기 조정 웨이퍼 카세트의 이면부 상의 소정 점 B와 상기 탑재면간의 거리 B',
상기 소정 점 A와 점 B를 연결하는 선을 사이에 두고, 상기 조정 웨이퍼 카세트의 반입/반입 측면 상의 거의 대칭 위치에 설정된 점 C 및 점 D와, 상기 탑재면간의 각각의 거리 C' 및 거리 D',
상기 C점과 상기 D점간의 거리 E',
상기 최하위 슬롯 내의 웨이퍼 상의 상기 점 A에 대응하는 최상위 슬롯 내의 상기 웨이퍼 상의 점 α와 상기 탑재면간의 거리 α',
상기 최하위 슬롯 내의 웨이퍼 상의 상기 점 B에 대응하는 최상위 슬롯 내의 상기 웨이퍼 상의 점 β와 상기 탑재면간의 거리 β'일 경우,

상기 최하위 슬롯의 거리 A', B', C', D', E', (A'-B'), (C'-D')와, 상기 최상위 슬롯의 거리 α', β' 및 {(α'+β')-(A'+B')}/2의 피치 거리는 사전 결정된 기준값에 부합하거나, 또는 사전 설정된 허용 범위 내인
암 액세스 위치 검출 방법.

청구항 18.

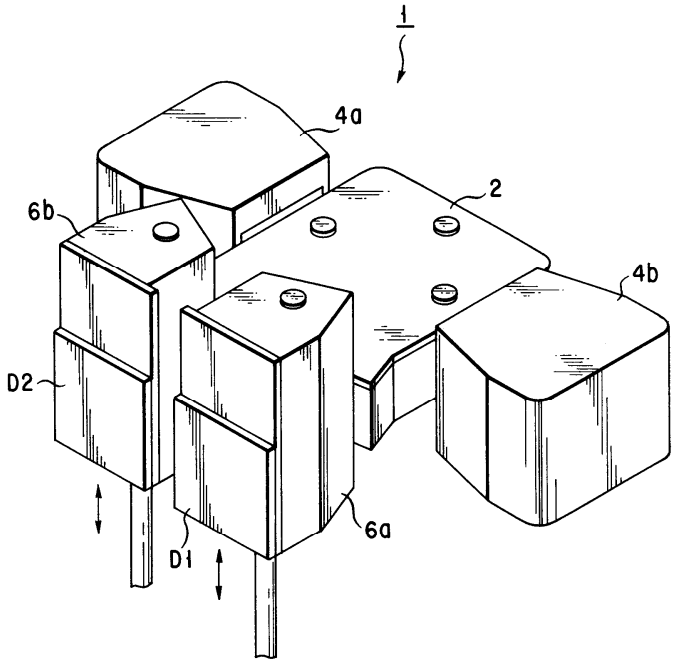
제 14 항에 있어서,
상기 맵핑 개시 위치 설정 단계는
상기 조정 웨이퍼 카세트의 개구부 정면을 그 이면부에 연결하는 선상에 배치된 광 센서로, 상기 조정 웨이퍼 카세트의 최상위 슬롯에 수용된 상기 기준 웨이퍼가 검출된 위치를 맵핑 개시 위치로서 설정하는
암 액세스 위치 검출 방법.

청구항 19.

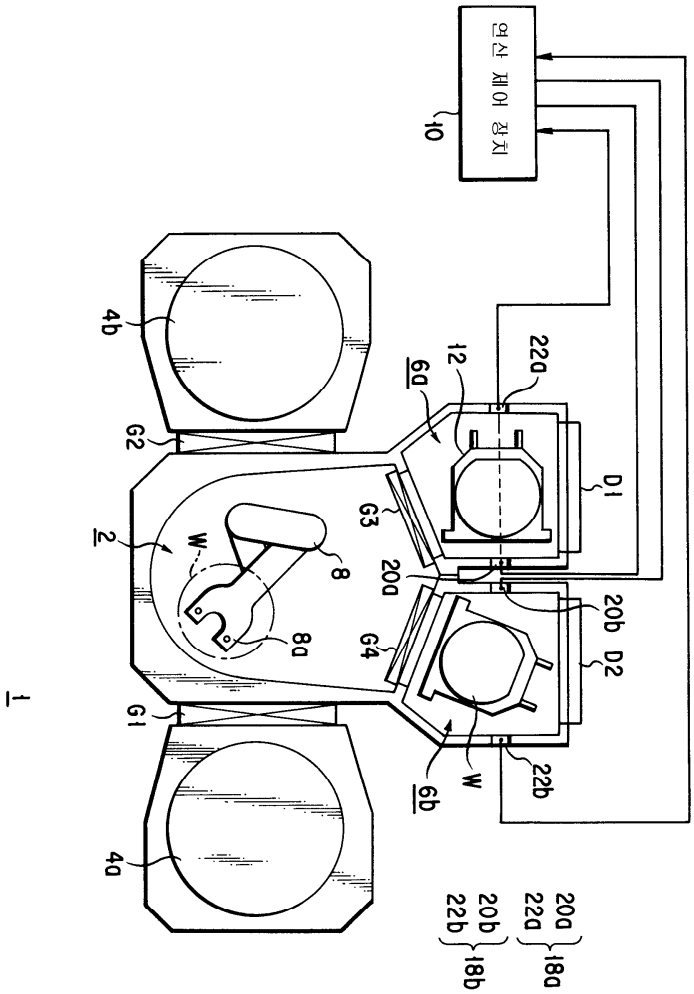
제 14 항에 있어서,
상기 기준 슬롯 위치 산출 단계는
최상위 슬롯 및 최하위 슬롯 내에 웨이퍼를 수용하는 상기 조정 웨이퍼 카세트를 상기 스테이지 상에 탑재하고,
상기 조정 웨이퍼 카세트를 상측으로 이동시켜, 최상위 슬롯에서부터 최하위 슬롯까지의 상기 웨이퍼 위치를 검출해서 2진화하여, 각 웨이퍼 중심 위치를 산출하며,
산출된 2개의 중심 위치간의 거리를 (슬롯 수-1)로 나누어 기준 슬롯 위치를 구하고, 맵 위치 또는 최하위 슬롯에 수용되는 웨이퍼의 중심 위치와, 맵 두께 또는 웨이퍼의 외견상 두께를 검출하여, 상기 맵 두께와 상기 기준 웨이퍼의 맵 두께간의 차를 측정해서, 맵 웨이퍼 오프셋을 산출하는
암 액세스 위치 검출 방법.

도면

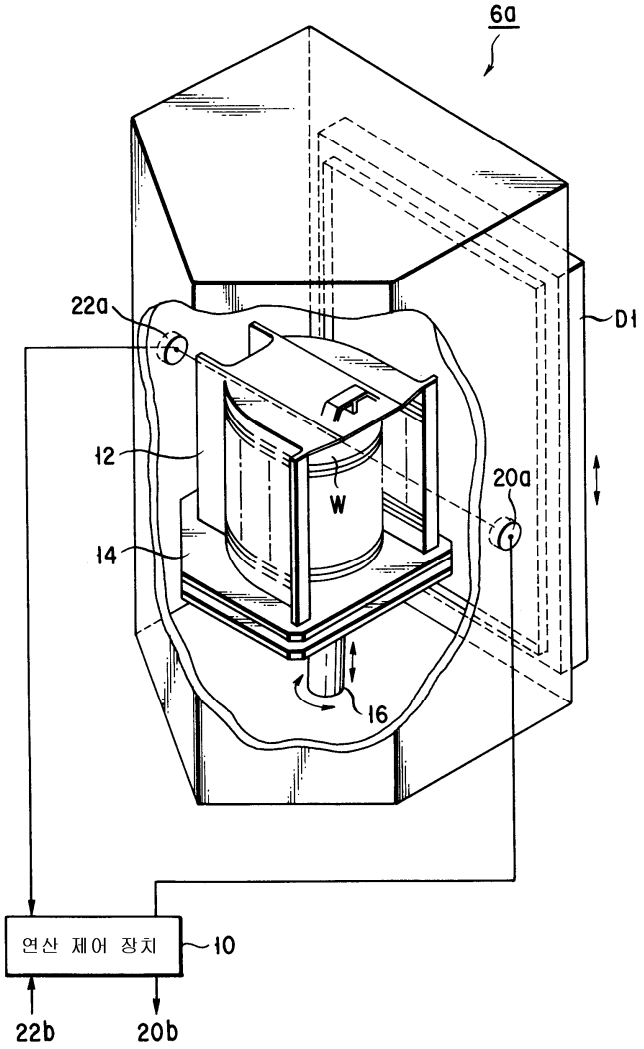
도면1



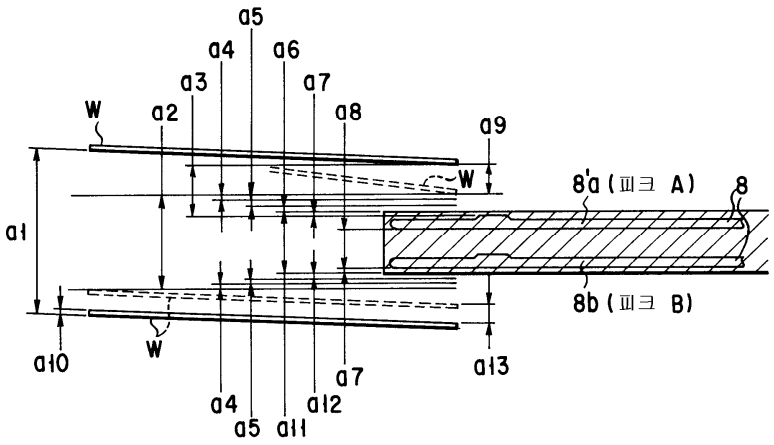
도면2


연산 제어 장치
10
4b
G2
2
W
8
8a
G1
4a
6a
12
22a
D1
G3
20a
20b
D2
G4
6b
W
22b
20a
22a
18a
20b
22b
18b
1

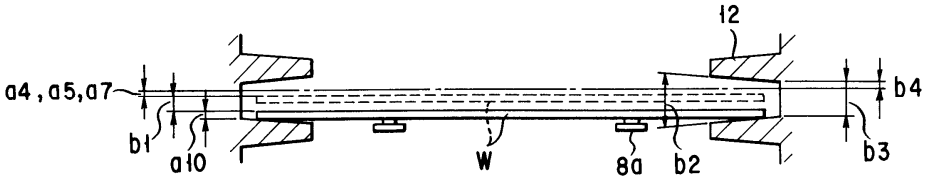
도면3


6a
22a
D1
12
W
20a
14
16
연산 제어 장치
10
22b
20b

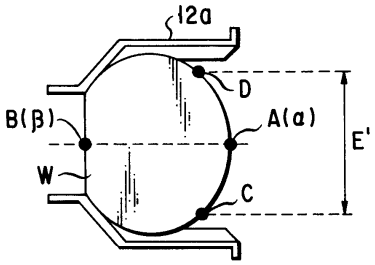
도면4


a5
a4
a6
a3
a7
W
a2
a8
a9
W
8'a (피크 A)
8
a1
8b (피크 B)
a10
W
a13
a7
a4
a12
a5
a11

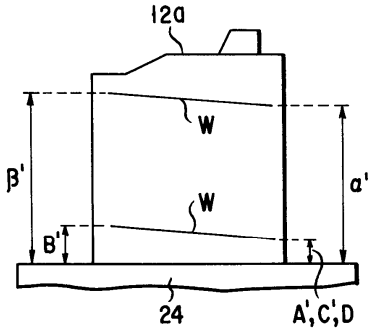
도면5


12
a4, a5, a7
b4
b1
a10
W
8a
b2
b3

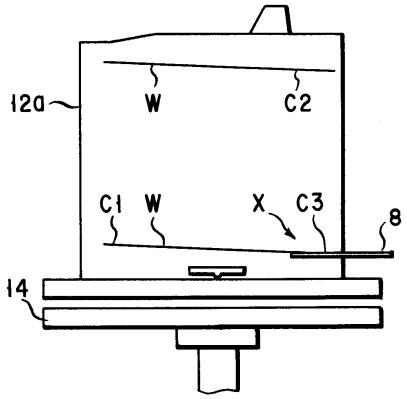
도면6a



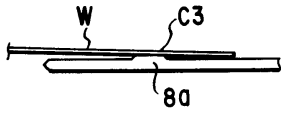
도면6b



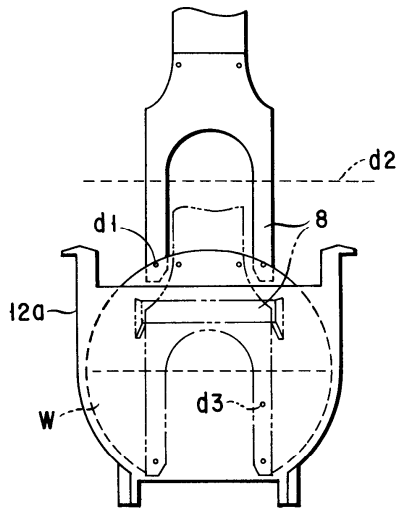
도면7a



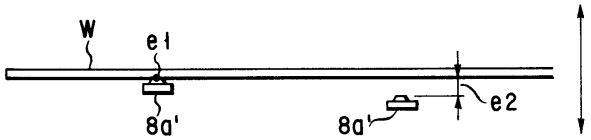
도면7b



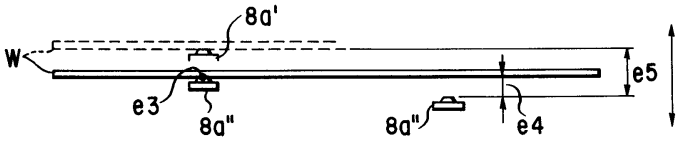
도면8



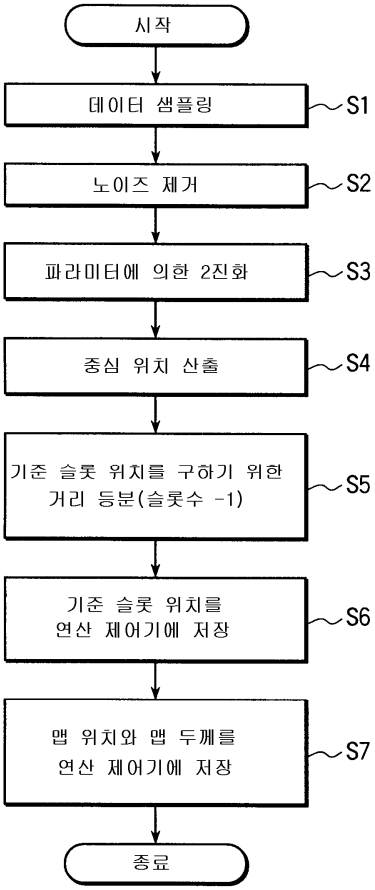
도면9a



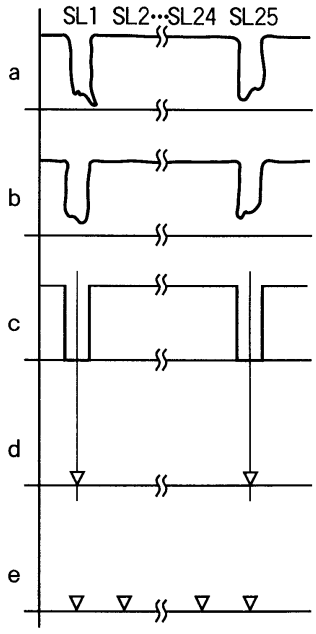
도면9b



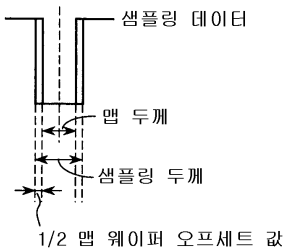
도면10a



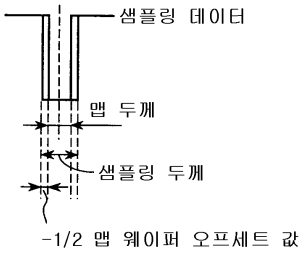
도면10b



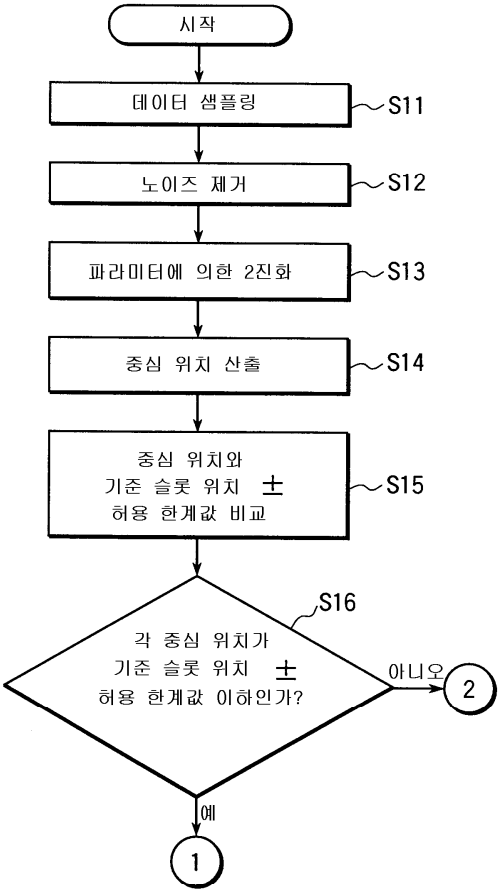
도면11a



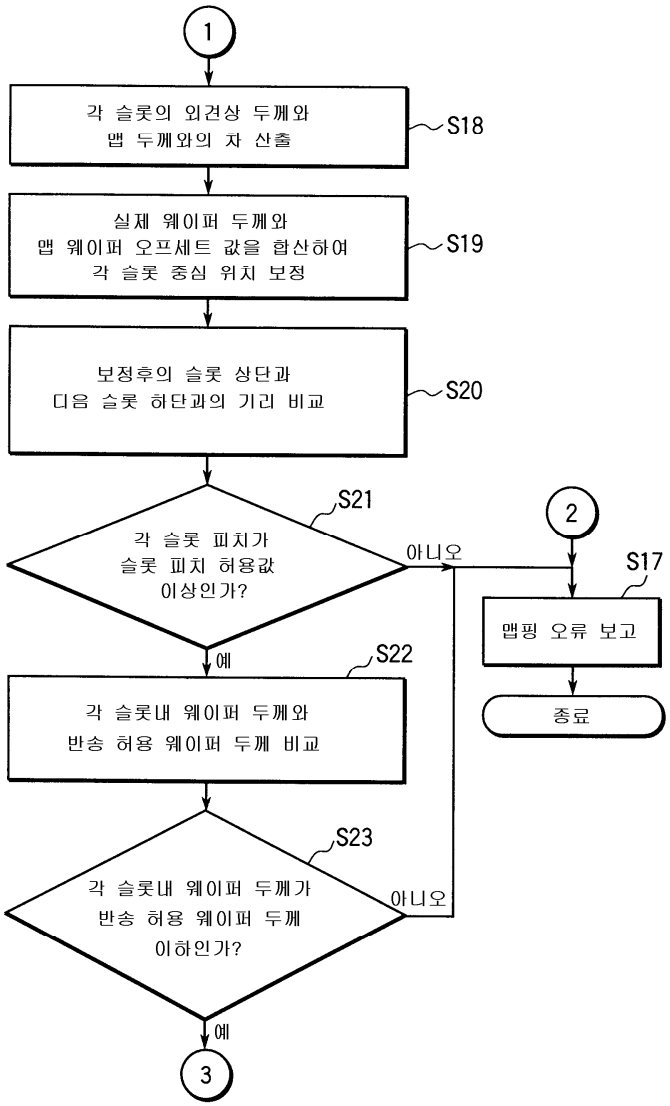
도면11b



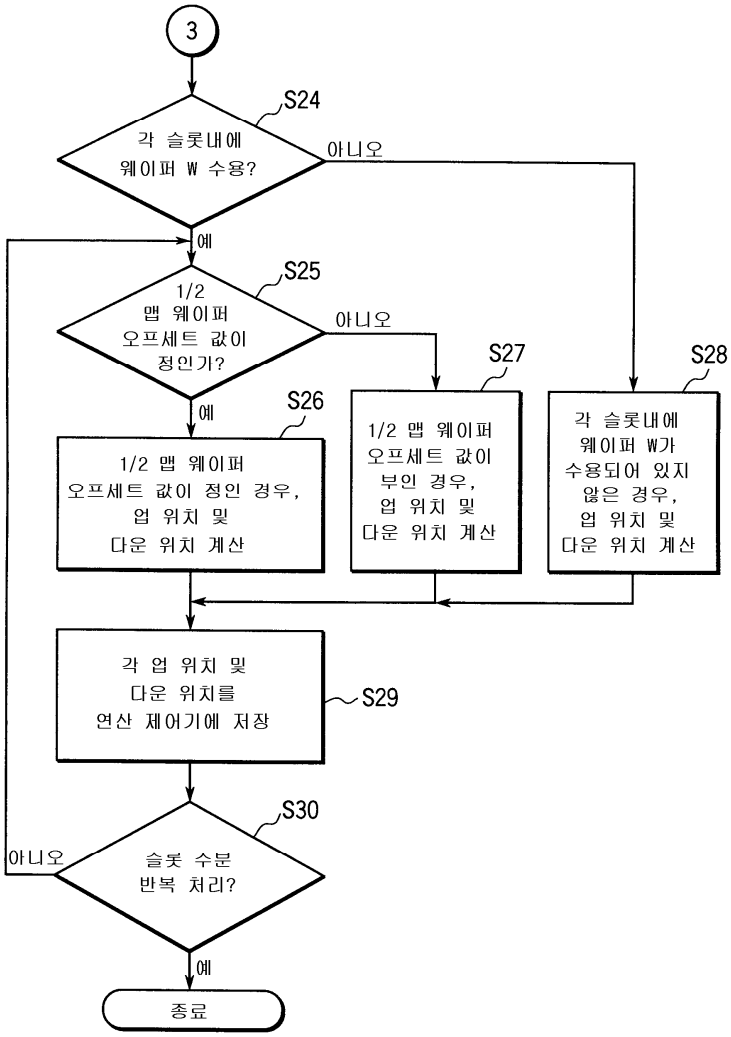
도면12a


시작
데이터 샘플링
S11
노이즈 제거
S12
파라미터에 의한 2진화
S13
중심 위치 산출
S14
중심 위치와
기준 슬롯 위치 ±
허용 한계값 비교
S15
S16
각 중심 위치가
기준 슬롯 위치 ±
허용 한계값 이하인가?
아니오
2
예
1

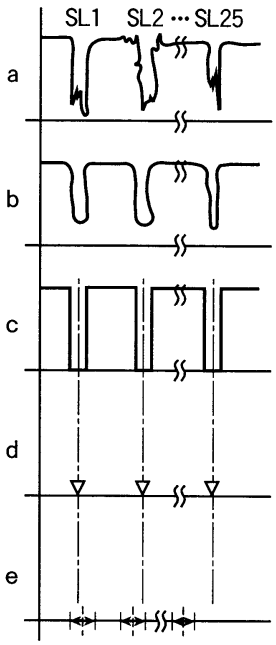
도면12b


1
각 슬롯의 외견상 두께와
맵 두께와의 차 산출
S18
실제 웨이퍼 두께와
맵 웨이퍼 오프세트 값을 합산하여
각 슬롯 중심 위치 보정
S19
보정후의 슬롯 상단과
다음 슬롯 하단과의 기리 비교
S20
S21
각 슬롯 피치가
슬롯 피치 허용값
이상인가?
아니오
2
S17
맵핑 오류 보고
종료
예
S22
각 슬롯내 웨이퍼 두께와
반송 허용 웨이퍼 두께 비교
S23
각 슬롯내 웨이퍼 두께가
반송 허용 웨이퍼 두께
이하인가?
아니오
예
3

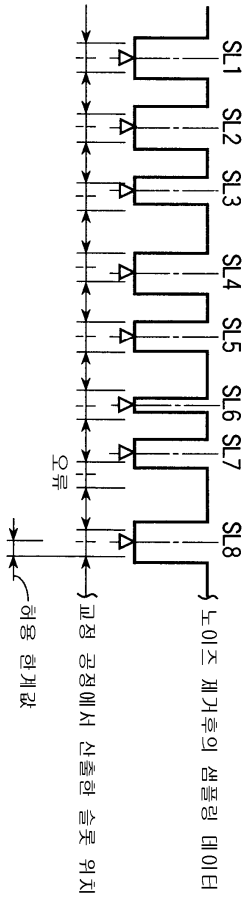
도면12c


3
S24
각 슬롯내에
웨이퍼 W 수용?
아니오
예
S25
1/2
맵 웨이퍼
오프세트 값이
정인기?
아니오
예
S26
1/2 맵 웨이퍼
오프세트 값이 정인 경우,
업 위치 및
다운 위치 계산
S27
1/2 맵 웨이퍼
오프세트 값이
부인 경우,
업 위치 및
다운 위치 계산
S28
각 슬롯내에
웨이퍼 W가
수용되어 있지
않은 경우,
업 위치 및
다운 위치 계산
각 업 위치 및
다운 위치를
연산 제어기에 저장
S29
S30
슬롯 수분
반복 처리?
아니오
예
종료

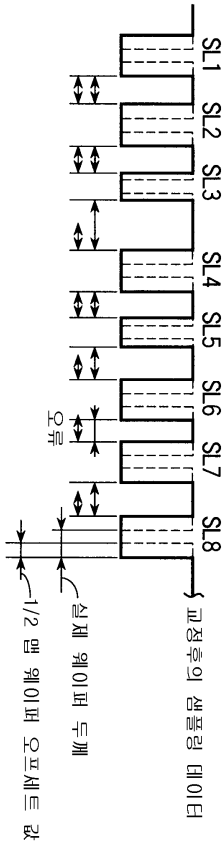
도면13


SL1 SL2 ··· SL25
a
b
c
d
e

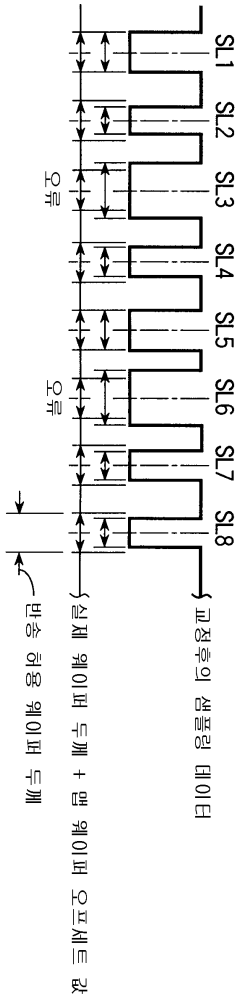
도면14


SL1
SL2
SL3
SL4
SL5
SL6
SL7
SL8
오류
노이즈 제거후의 샘플링 데이터
교점 공정에서 산출한 슬롯 위치
허용 한계값

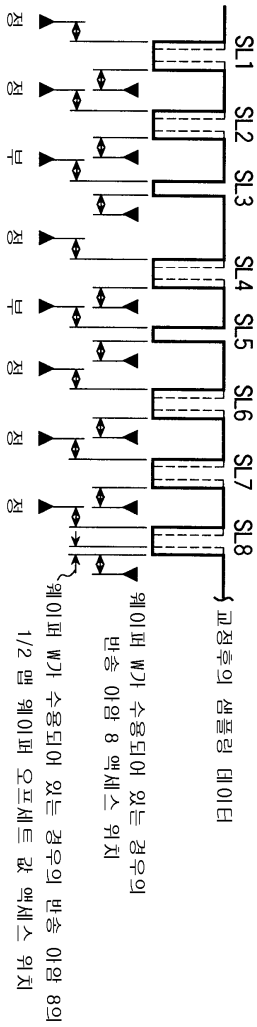
도면15


SL1
SL2
SL3
SL4
SL5
SL6
SL7
SL8
오류
교정후의 샘플링 데이터
실제 웨이퍼 두께
1/2 맵 웨이퍼 오프셋트 값

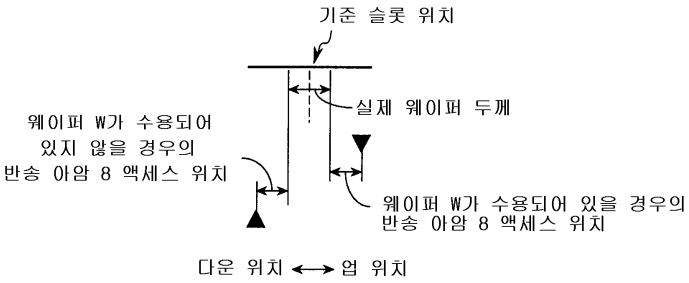
도면16


SL1
SL2
SL3
SL4
SL5
SL6
SL7
SL8
오류
오류
교정후의 샘플링 데이터
실제 웨이퍼 두께 + 맵 웨이퍼 오프셋트 값
반송 허용 웨이퍼 두께

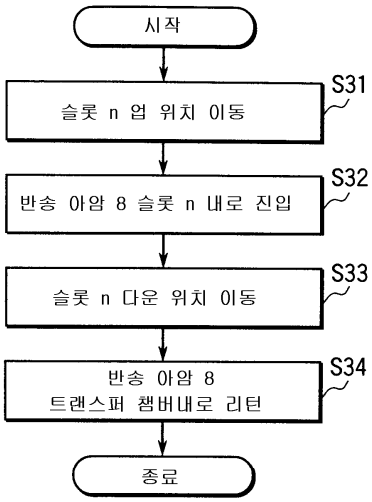
도면17


SL1
SL2
SL3
SL4
SL5
SL6
SL7
SL8
정
정
부
정
부
정
정
정
웨이퍼 W가 수용되어 있는 경우의 반송 아암 8의 1/2 랩 웨이퍼 오프셋트 값 액세스 위치
웨이퍼 W가 수용되어 있는 경우의 반송 아암 8 액세스 위치
교정후의 샘플링 데이터

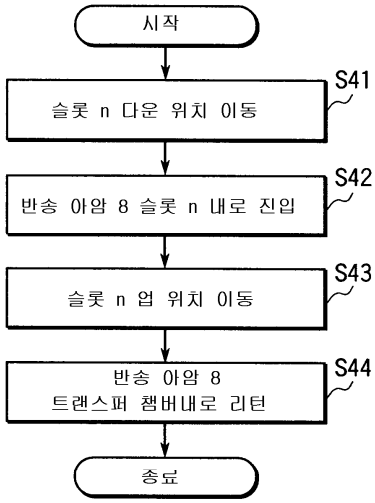
도면18


기준 슬롯 위치
실제 웨이퍼 두께
웨이퍼 W가 수용되어
있지 않을 경우의
반송 아암 8 액세스 위치
웨이퍼 W가 수용되어 있을 경우의
반송 아암 8 액세스 위치
다운 위치 ↔ 업 위치

도면19


시작
슬롯 n 업 위치 이동
S31
반송 아암 8 슬롯 n 내로 진입
S32
슬롯 n 다운 위치 이동
S33
반송 아암 8
트랜스퍼 챔버내로 리턴
S34
종료

도면20


시작
슬롯 n 다운 위치 이동
S41
반송 아암 8 슬롯 n 내로 진입
S42
슬롯 n 업 위치 이동
S43
반송 아암 8
트랜스퍼 챔버내로 리턴
S44
종료