

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7361008号  
(P7361008)

(45)発行日 令和5年10月13日(2023.10.13)

(24)登録日 令和5年10月4日(2023.10.4)

(51)国際特許分類 F I  
G 0 1 T 1/17 (2006.01) G 0 1 T 1/17 C  
H 0 4 N 5/32 (2023.01) H 0 4 N 5/32

請求項の数 6 (全17頁)

(21)出願番号	特願2020-174734(P2020-174734)	(73)特許権者	503382542 キャノン電子管デバイス株式会社 栃木県大田原市下石上1385番地
(22)出願日	令和2年10月16日(2020.10.16)	(74)代理人	100108062 弁理士 日向寺 雅彦
(65)公開番号	特開2022-65921(P2022-65921A)	(74)代理人	100168332 弁理士 小崎 純一
(43)公開日	令和4年4月28日(2022.4.28)	(74)代理人	100146592 弁理士 市川 浩
審査請求日	令和4年11月22日(2022.11.22)	(74)代理人	白井 達哲
		(74)代理人	100172188 弁理士 内田 敬人
		(74)代理人	100197538 弁理士 竹内 功

最終頁に続く

(54)【発明の名称】 放射線検出器

(57)【特許請求の範囲】

【請求項1】

第1の方向に延びる複数の制御ラインと、  
前記第1の方向に直交する第2の方向に延びる複数のデータラインと、  
前記複数の制御ラインと、前記複数のデータラインと、により画された複数の領域のそれぞれに設けられた光電変換部と、  
複数の前記光電変換部が設けられた領域の外側に並べて設けられた複数のノイズ検出部と、  
前記複数の光電変換部のそれぞれに設けられた第1の薄膜トランジスタと、前記複数のノイズ検出部のそれぞれに設けられた第2の薄膜トランジスタと、に制御信号を入力する制御回路と、  
前記複数の光電変換部から画像データ信号を読み出し、前記複数のノイズ検出部からノイズ信号を読み出す信号検出回路と、  
前記読み出された画像データ信号と、前記読み出されたノイズ信号と、に基づいて放射線画像を構成する画像構成回路と、  
を備え、  
前記信号検出回路は、前記ノイズ検出部に隣接する前記光電変換部からは前記画像データ信号を読み出さない、  
前記画像構成回路は、前記放射線画像を構成する際に、前記ノイズ検出部に隣接する前記光電変換部から読み出された前記画像データ信号を用いない、および、

10

20

前記ノイズ検出部に隣接する前記光電変換部が、前記制御回路および前記信号検出回路の少なくともいずれかと電氣的に接続されていない、  
の少なくともいずれかとなっている放射線検出器。

【請求項 2】

前記複数の光電変換部のそれぞれは、前記第 1 の薄膜トランジスタと電氣的に接続された電極を有する光電変換素子を有し、

前記複数のノイズ検出部のそれぞれは、前記第 2 の薄膜トランジスタと電氣的に接続された容量部を有し、

前記第 1 の方向および前記第 2 の方向の少なくともいずれかの方向において、前記容量部の長さは、前記電極の長さよりも短い請求項 1 記載の放射線検出器。

10

【請求項 3】

前記第 2 の薄膜トランジスタと前記容量部との間の隙間寸法は、前記第 1 の薄膜トランジスタと前記電極との間の隙間寸法と略同一である請求項 2 に記載の放射線検出器。

【請求項 4】

前記容量部は、前記電極と同じ材料を含んでいる請求項 2 または 3 に記載の放射線検出器。

【請求項 5】

前記複数のノイズ検出部は、前記データラインに沿って並べて設けられ、

前記容量部の前記第 1 の方向の長さは、前記電極の前記第 1 の方向の長さよりも短い請求項 2 ~ 4 のいずれか 1 つに記載の放射線検出器。

20

【請求項 6】

前記複数のノイズ検出部は、前記制御ラインに沿って並べて設けられ、

前記容量部の前記第 2 の方向の長さは、前記電極の前記第 2 の方向の長さよりも短い請求項 2 ~ 5 のいずれか 1 つに記載の放射線検出器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、放射線検出器に関する。

【背景技術】

【0002】

放射線検出器の一例に X 線検出器がある。X 線検出器には、例えば、複数の光電変換部を有するアレイ基板と、複数の光電変換部の上に設けられ X 線を蛍光に変換するシンチレータとが設けられている。また、光電変換部には、シンチレータからの蛍光を信号電荷に変換する光電変換素子、信号電荷の蓄積および放出のスイッチングを行う薄膜トランジスタ、信号電荷を蓄積する蓄積キャパシタなどが設けられている。

30

【0003】

一般的には、X 線検出器は、以下のようにして X 線画像を構成する。まず、外部から入力された信号により X 線の入射を認識する。次に、予め定められた時間の経過後に、読み出しを行う光電変換部の薄膜トランジスタをオン状態にして、蓄積された信号電荷を画像データ信号として読み出す。そして、各光電変換部毎に読み出された画像データ信号の値に基づいて X 線画像を構成する。

40

【0004】

ところが、各光電変換部毎に読み出された画像データ信号の値には、X 線の線量に応じた値と、ノイズに応じた値が含まれている。そのため、X 線画像を構成する際には、各光電変換部毎に読み出された画像データ信号の値からノイズに応じた値を差し引く、オフセット処理（オフセット補正）が行われる。

【0005】

この場合、ノイズには大きく分けて、ランダムノイズと横引きノイズがある。ランダムノイズは、X 線画像の全体に一様に分布して発生する。一方、横引きノイズは横方向もしくは縦方向に筋状に現われる。そのため、横引きノイズの方がランダムノイズよりも目立

50

ちやすくなるので、横引きノイズの低減が求められる。

この様な横引きノイズの低減を図るために、X線の入射時に信号電荷を発生しないノイズ検出部を複数設け、複数のノイズ検出部により横引きノイズを検出する技術が提案されている。複数のノイズ検出部は、複数の光電変換部が設けられた領域（有効画素領域）の外側に並べて設けられる。

【0006】

複数のノイズ検出部は、半導体製造プロセスを用いて、複数の光電変換部と一緒に形成することができる。ところが、信号電荷を発生しないノイズ検出部は、信号電荷を発生する光電変換部とは異なる構成を有しているので、ドライエッチングやウェットエッチングなどのプロセス条件が、複数の光電変換部が設けられた領域と、複数のノイズ検出部が設けられた領域とで異なるものとなる。

10

【0007】

プロセス条件が異なる領域の境界においては、形成される要素の寸法などが変動しやすくなる。そのため、複数の光電変換部が設けられた領域と、複数のノイズ検出部が設けられた領域との境界の近傍に設けられた光電変換部においては、寸法などの変動に起因する画像特性のばらつきや、断線などが発生し易くなるので、X線画像の品質が低下するおそれがある。

そこで、ノイズを検出することができ、且つ、X線画像の品質を維持することができる技術の開発が望まれていた。

【先行技術文献】

20

【特許文献】

【0008】

【文献】特開2011-97452号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

本発明が解決しようとする課題は、ノイズを検出することができ、且つ、放射線画像の品質を維持することができる放射線検出器を提供することである。

【課題を解決するための手段】

【0010】

30

実施形態に係る放射線検出器は、第1の方向に延びる複数の制御ラインと、前記第1の方向に直交する第2の方向に延びる複数のデータラインと、前記複数の制御ラインと、前記複数のデータラインと、により画された複数の領域のそれぞれに設けられた光電変換部と、複数の前記光電変換部が設けられた領域の外側に並べて設けられた複数のノイズ検出部と、前記複数の光電変換部のそれぞれに設けられた第1の薄膜トランジスタと、前記複数のノイズ検出部のそれぞれに設けられた第2の薄膜トランジスタと、に制御信号を入力する制御回路と、前記複数の光電変換部から画像データ信号を読み出し、前記複数のノイズ検出部からノイズ信号を読み出す信号検出回路と、前記読み出された画像データ信号と、前記読み出されたノイズ信号と、に基づいて放射線画像を構成する画像構成回路と、を備えている。前記信号検出回路は、前記ノイズ検出部に隣接する前記光電変換部からは前記画像データ信号を読み出さない、前記画像構成回路は、前記放射線画像を構成する際に、前記ノイズ検出部に隣接する前記光電変換部から読み出された前記画像データ信号を用いない、および、前記ノイズ検出部に隣接する前記光電変換部が、前記制御回路および前記信号検出回路の少なくともいずれかと電気的に接続されていない、の少なくともいずれかとなっている。

40

【図面の簡単な説明】

【0011】

【図1】X線検出器を例示するための模式斜視図である。

【図2】X線検出器のブロック図である。

【図3】アレイ基板の回路図である。

50

【図 4】ノイズ検出部を例示するための模式平面図である。

【図 5】ノイズ検出部を例示するための模式平面図である。

【図 6】(a)、(b)は、複数のノイズ検出部が設けられた領域の配置を例示するための模式平面図である。

【図 7】他の実施形態に係るノイズ検出部の配置を例示するための模式平面図である。

【図 8】他の実施形態に係るノイズ検出部の配置を例示するための模式平面図である。

【図 9】(a)、(b)は、複数のノイズ検出部が設けられた領域の配置を例示するための模式平面図である。

【図 10】他の実施形態に係るノイズ検出部を例示するための模式平面図である。

【図 11】他の実施形態に係るノイズ検出部を例示するための模式平面図である。

【図 12】複数のノイズ検出部が設けられた領域の配置を例示するための模式平面図である。

【発明を実施するための形態】

【0012】

以下、図面を参照しつつ、実施の形態について例示をする。なお、各図面中、同様の構成要素には同一の符号を付して詳細な説明は適宜省略する。

本実施の形態に係る放射線検出器は、X線のほかにも線などの各種放射線に適用させることができる。ここでは、一例として、放射線の中の代表的なものとしてX線に係る場合を例にとり説明をする。したがって、以下の実施形態の「X線」を「他の放射線」に置き換えることにより、他の放射線にも適用させることができる。

【0013】

以下に例示をするX線検出器1は、放射線画像であるX線画像を検出するX線平面センサである。

X線検出器1は、例えば、一般医療や非破壊検査などに用いることができるが、用途に限定はない。

【0014】

図1は、X線検出器1を例示するための模式斜視図である。

なお、図1においては、バイアスライン2c3などを省いて描いている。

図2は、X線検出器1のブロック図である。

図3は、アレイ基板2の回路図である。

図1～図3に示すように、X線検出器1には、例えば、アレイ基板2、信号処理回路3、画像構成回路4、およびシンチレータ5が設けられている。

【0015】

アレイ基板2は、シンチレータ5によりX線から変換された蛍光(可視光)を電気信号に変換する。

アレイ基板2は、例えば、基板2a、光電変換部2b、制御ライン(又はゲートライン)2c1、データライン(又はシグナルライン)2c2、バイアスライン2c3、およびノイズ検出部2gを有する。

なお、光電変換部2b、制御ライン2c1、データライン2c2、バイアスライン2c3、およびノイズ検出部2gの数などは例示をしたものに限定されるわけではない。

【0016】

基板2aは、板状を呈し、例えば、無アルカリガラスなどの透光性材料から形成されている。

光電変換部2bは、基板2aの一方の表面に複数設けられている。

光電変換部2bは、矩形状を呈し、複数の制御ライン2c1と、複数のデータライン2c2と、により画された複数の領域のそれぞれに設けられている。複数の光電変換部2bは、マトリクス状に並べられている。

なお、1つの光電変換部2bは、X線画像における1つの画素(pixel)に対応する。

【0017】

複数の光電変換部2bのそれぞれには、例えば、光電変換素子2b1と、スイッチング

10

20

30

40

50

素子である薄膜トランジスタ ( T F T ; Thin Film Transistor ) 2 b 2 ( 第 1 の薄膜トランジスタの一例に相当する ) が設けられている。また、図 3 に示すように、光電変換素子 2 b 1 において変換した信号電荷を蓄積する蓄積キャパシタ 2 b 3 を設けることができる。蓄積キャパシタ 2 b 3 は、例えば、平板状を呈し、各薄膜トランジスタ 2 b 2 の下に設けることができる。ただし、光電変換素子 2 b 1 の容量によっては、光電変換素子 2 b 1 が蓄積キャパシタ 2 b 3 を兼ねることができる。

#### 【 0 0 1 8 】

光電変換素子 2 b 1 は、例えば、フォトダイオードなどとすることができる。

薄膜トランジスタ 2 b 2 は、蛍光が光電変換素子 2 b 1 に入射することで生じた電荷の蓄積および放出のスイッチングを行う。薄膜トランジスタ 2 b 2 は、ゲート電極 2 b 2 a、ドレイン電極 2 b 2 b 及びソース電極 2 b 2 c を有している。薄膜トランジスタ 2 b 2 のゲート電極 2 b 2 a は、対応する制御ライン 2 c 1 と電氣的に接続される。薄膜トランジスタ 2 b 2 のドレイン電極 2 b 2 b は、対応するデータライン 2 c 2 と電氣的に接続される。薄膜トランジスタ 2 b 2 のソース電極 2 b 2 c は、対応する光電変換素子 2 b 1 ( 電極 2 b 1 b ) と蓄積キャパシタ 2 b 3 とに電氣的に接続される。また、光電変換素子 2 b 1 のアノード側と蓄積キャパシタ 2 b 3 は、対応するバイアスライン 2 c 3 と電氣的に接続される。

すなわち、薄膜トランジスタ 2 b 2 は、対応する制御ライン 2 c 1 と対応するデータライン 2 c 2 とに電氣的に接続されている。光電変換素子 2 b 1 の基板 2 a 側の電極 2 b 1 b は、薄膜トランジスタ 2 b 2 と電氣的に接続されている ( 図 5、図 7、図 8 を参照 ) 。

#### 【 0 0 1 9 】

制御ライン 2 c 1 は、所定の間隔をあけて互いに平行に複数設けられている。制御ライン 2 c 1 は、例えば、行方向 ( 第 1 の方向の一例に相当する ) に延びている。

1 つの制御ライン 2 c 1 は、基板 2 a の周縁近傍に設けられた複数の配線パッド 2 d 1 のうちの 1 つと電氣的に接続されている。1 つの配線パッド 2 d 1 には、フレキシブルプリント基板 2 e 1 に設けられた複数の配線のうちの 1 つが電氣的に接続されている。フレキシブルプリント基板 2 e 1 に設けられた複数の配線の他端は、信号処理回路 3 に設けられた制御回路 3 1 と電氣的に接続されている。

#### 【 0 0 2 0 】

データライン 2 c 2 は、所定の間隔をあけて互いに平行に複数設けられている。データライン 2 c 2 は、例えば、行方向に直交する列方向 ( 第 2 の方向の一例に相当する ) に延びている。

1 つのデータライン 2 c 2 は、基板 2 a の周縁近傍に設けられた複数の配線パッド 2 d 2 のうちの 1 つと電氣的に接続されている。1 つの配線パッド 2 d 2 には、フレキシブルプリント基板 2 e 2 に設けられた複数の配線のうちの 1 つが電氣的に接続されている。フレキシブルプリント基板 2 e 2 に設けられた複数の配線の他端は、信号処理回路 3 に設けられた信号検出回路 3 2 と電氣的に接続されている。

#### 【 0 0 2 1 】

バイアスライン 2 c 3 は、データライン 2 c 2 とデータライン 2 c 2 との間に、データライン 2 c 2 と平行に設けられている。

バイアスライン 2 c 3 には、図示しないバイアス電源が電氣的に接続されている。図示しないバイアス電源は、例えば、信号処理回路 3 などに設けることができる。

なお、バイアスライン 2 c 3 は、必ずしも必要ではなく、必要に応じて設けるようにすればよい。バイアスライン 2 c 3 が設けられない場合には、光電変換素子 2 b 1 のアノード側と蓄積キャパシタ 2 b 3 は、バイアスライン 2 c 3 に代えてグランドに電氣的に接続される。

#### 【 0 0 2 2 】

制御ライン 2 c 1、データライン 2 c 2、およびバイアスライン 2 c 3 は、例えば、アルミニウムやクロムなどの低抵抗金属を用いて形成することができる。

#### 【 0 0 2 3 】

10

20

30

40

50

保護層 2 f は、光電変換部 2 b、制御ライン 2 c 1、データライン 2 c 2、およびバイアスライン 2 c 3 を覆っている。

保護層 2 f は、例えば、酸化物絶縁材料、窒化物絶縁材料、酸窒化物絶縁材料、および樹脂材料の少なくとも 1 種を含む。

#### 【0024】

図 3 に示すように、ノイズ検出部 2 g は、複数設けられている。複数のノイズ検出部 2 g は、複数の光電変換部 2 b が設けられた領域（有効画素領域 2 0 1）の外側に並べて設けられている。複数のノイズ検出部 2 g は、制御ライン 2 c 1 およびデータライン 2 c 2 の少なくともいずれかに沿って並んでいる。例えば、図 3 に示すように、複数のノイズ検出部 2 g は、データライン 2 c 2 に沿って並べて設けることができる。複数のノイズ検出部 2 g は、例えば、制御ライン 2 c 1 に沿って並べて設けることもできる。複数のノイズ検出部 2 g は、例えば、制御ライン 2 c 1 およびデータライン 2 c 2 に沿って並べて設けることもできる。

10

図 3 に例示をしたものは、複数のノイズ検出部 2 g が、有効画素領域 2 0 1 の一方の外側に設けられているが、有効画素領域 2 0 1 の二方の外側、三方の外側、四方の外側に設けられていてもよい。

#### 【0025】

複数のノイズ検出部 2 g のそれぞれには、例えば、容量部 2 g 1、および薄膜トランジスタ 2 b 2（第 2 の薄膜トランジスタの一例に相当する）が設けられている。薄膜トランジスタ 2 b 2 は、対応する制御ライン 2 c 1 と対応するデータライン 2 c 2 とに電気的に接続されている。容量部 2 g 1 は薄膜トランジスタ 2 b 2 と電気的に接続されている。

20

なお、光電変換部 2 b に蓄積キャパシタ 2 b 3 が設けられる場合には、ノイズ検出部 2 g にも蓄積キャパシタ 2 b 3 を設けることもできる。蓄積キャパシタ 2 b 3 は、例えば、容量部 2 g 1 の下に設けることができる。

容量部 2 g 1 は、例えば、金属などの導電性材料から形成することができる。容量部 2 g 1 が導電性材料から形成されていれば、シンチレータ 5 で発生した蛍光が容量部 2 g 1 に入射したとしても信号電荷の発生はほとんどない。容量部 2 g 1 は、例えば、光電変換素子 2 b 1 の電極 2 b 1 b と同じ材料から形成することができる。容量部 2 g 1 は、例えば、アルミニウムやクロムなどの低抵抗金属を用いて形成することができる。

#### 【0026】

ノイズ検出部 2 g に設けられた薄膜トランジスタ 2 b 2 のゲート電極 2 b 2 a は、対応する制御ライン 2 c 1 と電気的に接続される。薄膜トランジスタ 2 b 2 のドレイン電極 2 b 2 b は、対応するデータライン 2 c 2 と電気的に接続される。薄膜トランジスタ 2 b 2 のソース電極 2 b 2 c は、対応する容量部 2 g 1 と蓄積キャパシタ 2 b 3 とに電気的に接続される。

30

なお、ノイズ検出部 2 g に関する詳細は後述する。

#### 【0027】

信号処理回路 3 は、アレイ基板 2 の、シンチレータ 5 側とは反対側に設けられている。図 2 に示すように、信号処理回路 3 には、例えば、制御回路 3 1 と、信号検出回路 3 2 とが設けられている。

40

制御回路 3 1 は、複数の光電変換部 2 b のそれぞれに設けられた薄膜トランジスタ 2 b 2 と、複数のノイズ検出部 2 g のそれぞれに設けられた薄膜トランジスタ 2 b 2 と、に制御信号 S a を入力する。制御回路 3 1 は、薄膜トランジスタ 2 b 2 のオン状態とオフ状態を切り替える。

#### 【0028】

制御回路 3 1 は、例えば、複数のゲートドライバ 3 1 a と行選択回路 3 1 b とを有する。

行選択回路 3 1 b には、画像構成回路 4 などから制御信号 S a が入力される。行選択回路 3 1 b は、X 線画像の走査方向に従って、対応するゲートドライバ 3 1 a に制御信号 S a を入力する。

ゲートドライバ 3 1 a は、対応する制御ライン 2 c 1 に制御信号 S a を入力する。

50

例えば、制御回路 3 1 は、フレキシブルプリント基板 2 e 1 を介して、制御信号 S a を各制御ライン 2 c 1 毎に順次入力する。

制御ライン 2 c 1 に入力された制御信号 S a により、光電変換部 2 b に設けられた薄膜トランジスタ 2 b 2 がオン状態となり、蓄積キャパシタ 2 b 3 からの信号電荷（画像データ信号 S b）が受信できるようになる。

【0029】

信号検出回路 3 2 は、複数の光電変換部 2 b から画像データ信号 S b を読み出し、複数のノイズ検出部 2 g からノイズ信号 N を読み出す。例えば、信号検出回路 3 2 は、薄膜トランジスタ 2 b 2 がオン状態の時に、画像構成回路 4 からのサンプリング信号に従って、データライン 2 c 2 およびフレキシブルプリント基板 2 e 2 を介して蓄積キャパシタ 2 b 3 から画像データ信号 S b を読み出す。

10

【0030】

例えば、画像データ信号 S b は、以下のようにして読み出すことができる。

まず、制御回路 3 1 によって薄膜トランジスタ 2 b 2 が順次オン状態となる。薄膜トランジスタ 2 b 2 がオン状態となることで、バイアスライン 2 c 3 を介して一定の電荷が蓄積キャパシタ 2 b 3 に蓄積される。次に、薄膜トランジスタ 2 b 2 をオフ状態にする。X 線が照射されると、シンチレータ 5 により X 線が蛍光に変換される。蛍光が光電変換素子 2 b 1 に入射すると、光電効果によって電荷（電子およびホール）が発生し、発生した電荷と、蓄積キャパシタ 2 b 3 に蓄積されている電荷（異種電荷）とが結合して蓄積されている電荷が減少する。次に、制御回路 3 1 は、薄膜トランジスタ 2 b 2 を順次オン状態にする。信号検出回路 3 2 は、サンプリング信号に従って各蓄積キャパシタ 2 b 3 に蓄積されている減少した電荷（画像データ信号 S b）をデータライン 2 c 2 を介して読み出す。

20

【0031】

また、信号検出回路 3 2 は、薄膜トランジスタ 2 b 2 がオフ状態の時に、データライン 2 c 2 およびフレキシブルプリント基板 2 e 2 を介してノイズ検出部 2 g からノイズ電流（ノイズ信号 N）を読み出す。

【0032】

画像構成回路 4 は、配線 4 a を介して、信号検出回路 3 2 と電気的に接続されている。なお、画像構成回路 4 は、信号処理回路 3 と一体化されていてもよいし、無線により信号検出回路 3 2 とデータ通信を行うようにしてもよい。

30

画像構成回路 4 は、読み出された画像データ信号 S b と、読み出されたノイズ信号 N とに基づいて、X 線画像を構成する。構成された X 線画像のデータは、画像構成回路 4 から外部の機器に向けて出力される。

【0033】

シンチレータ 5 は、複数の光電変換部 2 b が設けられた領域の上に設けられ、入射する X 線を蛍光に変換する。シンチレータ 5 は、基板 2 a 上の有効画素領域 2 0 1 を覆うように設けられている。なお、シンチレータ 5 は、複数の光電変換部 2 b と複数のノイズ検出部 2 g とが設けられた領域を覆うように設けることもできる。

シンチレータ 5 は、例えば、ヨウ化セシウム（CsI）：タリウム（Tl）、あるいはヨウ化ナトリウム（NaI）：タリウム（Tl）などを用いて形成することができる。この場合、真空蒸着法などを用いて、シンチレータ 5 を形成すれば、複数の柱状結晶の集合体からなるシンチレータ 5 が形成される。

40

また、シンチレータ 5 は、例えば、酸硫化ガドリニウム（Gd<sub>2</sub>O<sub>2</sub>S）などを用いて形成することもできる。この場合、各光電変換部 2 b ごとに四角柱状のシンチレータ 5 を設けることができる。

【0034】

その他、蛍光の利用効率を高めて感度特性を改善するために、シンチレータ 5 の表面側（X 線の入射面側）を覆うように図示しない反射層を設けることができる。

また、空気中に含まれる水蒸気により、シンチレータ 5 の特性と図示しない反射層の特性が劣化するのを抑制するために、シンチレータ 5 と図示しない反射層を覆う図示しない

50

防湿体を設けることができる。

【0035】

次に、ノイズ検出部2gについてさらに説明する。

X線画像に現れるノイズには、大きく分けてランダムノイズと横引きノイズがある。ランダムノイズは、X線画像の全体に様に分布して発生するため、特定の模様や輪郭を持たない。これに対して、横引きノイズは、X線画像の横方向もしくは縦方向に筋状に現われる。この場合、X線画像は人間が見るものであるため、模様や輪郭のないランダムノイズよりも、模様や輪郭を有する横引きノイズの方がX線画像の品質に与える影響が大きい。そのため、X線検出器においては、横引きノイズの低減が求められる。

【0036】

横引きノイズの発生源は、主に、制御回路31であると考えられている。例えば、制御回路31において発生したノイズや、制御回路31を駆動するための電源線のノイズが、制御ライン2c1に侵入する可能性がある。制御ライン2c1とデータライン2c2の間には、薄膜トランジスタ2b2が電氣的に接続されている。そのため、薄膜トランジスタ2b2がオフ状態となっていれば、制御ライン2c1からデータライン2c2にノイズが侵入しないとも考えられる。ところが、薄膜トランジスタ2b2の近傍には光電変換素子2b1が配置されている。そのため、光電変換素子2b1の電極2b1bと、薄膜トランジスタ2b2との間に線間容量(浮遊容量)が発生し、静電結合により、制御ライン2c1からデータライン2c2にノイズが侵入する可能性がある。制御ライン2c1からデータライン2c2にノイズが侵入すると、横引きノイズが発生する。

【0037】

この場合、制御回路31や電源線において発生するノイズを減らせば、横引きノイズを低減させることができる。しかしながら、このようなノイズ対策を講じれば、X線検出器1の構造が複雑となり、高価格化を招くことになる。

そのため、一般的には、横引きノイズを検出するノイズ検出部を複数設け、各光電変換部2bから出力された画像データ信号Sbの値から、検出された横引きノイズに応じた値を差し引く、オフセット処理が行われる。

【0038】

図4および図5は、ノイズ検出部2gを例示するための模式平面図である。

なお、図4および図5においては、バイアスライン2c3を省いて描いている。

図4および図5に示すように、光電変換部2bに設けられた光電変換素子2b1は、pn接合またはpin構造を有する半導体層2b1aと、半導体層2b1aの基板2a側に設けられた電極2b1bとを有する。電極2b1bは、薄膜トランジスタ2b2のソース電極2b2cと電氣的に接続されている。

【0039】

ノイズ検出部2gには半導体層2b1aが設けられていない。例えば、ノイズ検出部2gには、容量部2g1、薄膜トランジスタ2b2、および蓄積キャパシタ2b3が設けられている。ノイズ検出部2gには半導体層2b1aが設けられていないので、ノイズ検出部2gからの出力には、X線の線量に応じた値が含まれておらず、ノイズに応じた値が含まれている。

そのため、各光電変換部2bから出力された画像データ信号Sbの値から、ノイズ検出部2gから出力されたノイズ信号Nの値を差し引けば、横引きノイズが抑制されたX線画像を得ることができる。なお、オフセット処理に用いる値は、例えば、複数のノイズ検出部2gから出力されたノイズ信号Nの値の平均値とすることができる。

【0040】

前述したように、光電変換素子2b1の電極2b1bと、薄膜トランジスタ2b2との間に線間容量が発生すると、静電結合により、制御ライン2c1からデータライン2c2にノイズが侵入する。

そのため、容量部2g1と、薄膜トランジスタ2b2との間の線間容量が、電極2b1bと、薄膜トランジスタ2b2との間の線間容量と同程度となれば、横引きノイズの検出

10

20

30

40

50

精度を向上させることができる。

【0041】

同程度の線間容量が発生するようにするためには、容量部2g1と、薄膜トランジスタ2b2との間の寸法S3、S4が、電極2b1bと、薄膜トランジスタ2b2との間の寸法S1、S2とそれぞれ同じ程度となるようにすればよい。

すなわち、ノイズ検出部2gに設けられた薄膜トランジスタ2b2と容量部2g1との間の隙間寸法は、光電変換部2bに設けられた薄膜トランジスタ2b2と電極2b1bとの間の隙間寸法と略同一となるようにすればよい。なお、本明細書において、略同一とは製造誤差程度の違いを許容することである。

【0042】

この場合、容量部2g1の材料は、電極2b1bの材料と同じにすることが好ましい。容量部2g1の厚みは、電極2b1bの厚みと同程度となるようにすることが好ましい。

また、容量部2g1の、薄膜トランジスタ2b2と対峙する側の辺2g1a、2g1bの長さは、電極2b1bの、薄膜トランジスタ2b2と対峙する側の辺2b2d、2b2eの長さと同程度となるようにすることが好ましい。

【0043】

ここで、近年においては、X線検出器1の小型化が求められている。この場合、複数の光電変換部2bが設けられた有効画素領域201は、X線画像の撮影を行う領域であるため小さくすることは困難である。

一方、複数のノイズ検出部2gが設けられた領域202は、X線画像の撮影を行う領域ではないので、横引きノイズの検出ができるのであれば小さくすることは可能である。

また、容量部2g1の辺2g1aと対峙する辺2g1cの位置や、辺2g1bと対峙する辺2g1dの位置は、線間容量に与える影響が少ない。

【0044】

そのため、図4に示すように、複数のノイズ検出部2gをデータライン2c2に沿って並べる場合には、容量部2g1の、データライン2c2が延びる方向と直交する方向の長さLg1を、電極2b1bの、データライン2c2が延びる方向と直交する方向の長さLb1よりも短くすることができる。

また、図5に示すように、複数のノイズ検出部2gを制御ライン2c1に沿って並べる場合には、容量部2g1の、制御ライン2c1が延びる方向と直交する方向の長さLg2を、電極2b1bの、制御ライン2c1が延びる方向と直交する方向の長さLb2よりも短くすることができる。

なお、以上においては、長さLg1または長さLg2を短くする場合を例示したが、長さLg1および長さLg2を短くすることもできる。

すなわち、制御ライン2c1が延びる方向、および、データライン2c2が延びる方向の少なくともいずれかの方向において、容量部2g1の長さは、電極2b1bの長さよりも短くなっている。

容量部2g1は、電極2b1bの一部を切り欠いたものとしてもよい。この様にすれば、複数の容量部2g1と、複数の電極2b1bを同一の工程で形成することができるので、生産性の向上と製造コストの低減を図ることができる。

【0045】

図6(a)、(b)は、複数のノイズ検出部2gが設けられた領域202の配置を例示するための模式平面図である。

図6(a)、(b)に示すように、複数のノイズ検出部2gが設けられた領域202は、有効画素領域201の外側に設けることができる。

例えば、図6(a)は、図4に例示をした場合、すなわち、複数のノイズ検出部2gがデータライン2c2に沿って並べられている場合である。この場合、例えば、図6(a)に示すように、複数のデータライン2c2が並ぶ方向において、複数のノイズ検出部2gが設けられた領域202は、有効画素領域201の両側に1つずつ設けることができる。

【0046】

10

20

30

40

50

例えば、図6(b)は、図5に例示をした場合、すなわち、複数のノイズ検出部2gが制御ライン2c1に沿って並べられている場合である。この場合、例えば、図6(b)に示すように、複数の制御ライン2c1が並ぶ方向において、複数のノイズ検出部2gが設けられた領域202は、有効画素領域201の両側に1つずつ設けることができる。

【0047】

このようにすると、図6(a)に示すように、領域202が設けられた分だけX線検出器1が大きくなることになる。しかしながら、図4に示すように、容量部2g1の、データライン2c2が延びる方向と直交する方向の長さLg1が、電極2b1bの、データライン2c2が延びる方向と直交する方向の長さLb1よりも短くなっている。そのため、X線検出器1のサイズが大きくなるのを抑制することができる。

10

【0048】

また、図6(b)に示すように、領域202が設けられた分だけX線検出器1が大きくなることになる。しかしながら、図5に示すように、容量部2g1の、制御ライン2c1が延びる方向と直交する方向の長さLg2が、電極2b1bの、制御ライン2c1が延びる方向と直交する方向の長さLb2よりも短くなっている。そのため、X線検出器1のサイズが大きくなるのを抑制することができる。

【0049】

なお、複数のデータライン2c2が並ぶ方向、または、複数の制御ライン2c1が並ぶ方向において、有効画素領域201の片側に領域202を1つ設けることもできる。

このようにすれば、ノイズを検出することができ、且つ、X線検出器1のサイズが大きくなるのをさらに抑制することができる。

20

【0050】

また、複数のデータライン2c2が並ぶ方向、および複数の制御ライン2c1が並ぶ方向において、有効画素領域201の両側に領域202を1つずつ設けることもできる。すなわち、有効画素領域201を囲む様に領域202を設けることもできる。このような場合にも、X線検出器1のサイズが大きくなるのを抑制することができる。

以上に説明したように、有効画素領域201の外側の少なくとも一方の側に領域202を設けることができる。

【0051】

前述したように、オフセット処理に用いる値は、複数のノイズ検出部2gから出力されたノイズ信号Nの値の平均値とすることができる。そのため、ノイズ検出部2gの数を多くすれば、ノイズを精度良く検出することができ、ひいては横引きノイズの除去の精度を向上させることができる。この場合、領域202の数が多くなれば、ノイズ検出部2gの数を多くすることができる。

30

【0052】

ただし、領域202の数が増えれば、その分だけX線検出器1のサイズが大きくなることになる。しかしながら、前述したように、領域202は、サイズを小さくすることができる。そのため、領域202の数を増やしたとしてもX線検出器1のサイズが大きくなるのを抑制することができる。領域202の数や配置は、X線検出器1の仕様や用途などに応じて適宜決定することができる。

40

【0053】

以上に説明したように、本実施の形態に係るX線検出器1とすれば、横引きノイズを検出することができる。また、複数のノイズ検出部2gが設けられた領域202を小さくすることができる。そのため、ノイズを検出することができ、且つ、X線検出器1のサイズが大きくなるのを抑制することができる。

【0054】

ここで、前述したように、ノイズ検出部2gの数を多くすれば、ノイズを精度良く検出することができ、ひいては横引きノイズの除去の精度を向上させることができる。

例えば、複数のデータライン2c2のそれぞれに、複数のノイズ検出部2gを電氣的に接続することができる。例えば、複数の制御ライン2c1のそれぞれに、複数のノイズ検

50

出部 2 g を電氣的に接続することができる。すなわち、複数の領域 2 0 2 を並べて設けることができる。この様にすれば、ノイズ検出部 2 g の数を多くすることができるので、ノイズを精度良く検出することができ、ひいては横引きノイズの除去の精度を向上させることができる。

【 0 0 5 5 】

図 7 および図 8 は、他の実施形態に係るノイズ検出部 2 g の配置を例示するための模式平面図である。

なお、図 7 および図 8 においては、バイアスライン 2 c 3 を省いて描いている。

図 9 ( a )、( b ) は、複数のノイズ検出部 2 g が設けられた領域 2 0 2 の配置を例示するための模式平面図である。

図 7 に示すように、例えば、隣接する 2 本のデータライン 2 c 2 のそれぞれに、複数のノイズ検出部 2 g を電氣的に接続することができる。この場合、例えば、図 9 ( a ) に示すように、複数のデータライン 2 c 2 が並ぶ方向において、有効画素領域 2 0 1 の両側に領域 2 0 2 を 2 つずつ設けることができる。なお、例えば、複数のデータライン 2 c 2 が並ぶ方向において、有効画素領域 2 0 1 の片側に領域 2 0 2 を 2 つ設けることもできる。

【 0 0 5 6 】

図 8 に示すように、例えば、隣接する 2 本の制御ライン 2 c 1 のそれぞれに、複数のノイズ検出部 2 g を電氣的に接続することができる。この場合、例えば、図 9 ( b ) に示すように、複数の制御ライン 2 c 1 が並ぶ方向において、有効画素領域 2 0 1 の両側に領域 2 0 2 を 2 つずつ設けることができる。なお、例えば、複数の制御ライン 2 c 1 が並ぶ方向において、有効画素領域 2 0 1 の片側に領域 2 0 2 を 2 つ設けることもできる。

【 0 0 5 7 】

なお、複数のデータライン 2 c 2 が並ぶ方向、および複数の制御ライン 2 c 1 が並ぶ方向において、有効画素領域 2 0 1 の両側に領域 2 0 2 を 2 つずつ設けることもできる。すなわち、有効画素領域 2 0 1 を囲む様に領域 2 0 2 を 2 重に設けることができる。

なお、有効画素領域 2 0 1 の外側の少なくとも一方の側に領域 2 0 2 を 2 つ設ける場合を例示したが、領域 2 0 2 を 3 つ以上設けることもできる。

【 0 0 5 8 】

例えば、複数の光電変換部 2 b が設けられた有効画素領域 2 0 1 の外側に、複数のデータライン 2 c 2 を制御ライン 2 c 1 が延びる方向に並べて設け、この複数のデータライン 2 c 2 のそれぞれに複数のノイズ検出部 2 g を電氣的に接続することができる。

例えば、複数の光電変換部 2 b が設けられた有効画素領域 2 0 1 の外側に、複数の制御ライン 2 c 1 をデータライン 2 c 2 が延びる方向に並べて設け、この複数の制御ライン 2 c 1 のそれぞれに複数のノイズ検出部 2 g を電氣的に接続することができる。

【 0 0 5 9 】

ただし、領域 2 0 2 の数が増えれば、その分だけ X 線検出器 1 が大きくなることになる。しかしながら、前述したように、領域 2 0 2 は、サイズを小さくすることができる。そのため、領域 2 0 2 の数を増やしたとしても X 線検出器 1 のサイズが大きくなるのを抑制することができる。領域 2 0 2 の数や配置は、X 線検出器 1 の仕様や用途などに応じて適宜決定することができる。

【 0 0 6 0 】

図 1 0 および図 1 1 は、他の実施形態に係るノイズ検出部 2 g a を例示するための模式平面図である。

なお、図 1 0 および図 1 1 においては、バイアスライン 2 c 3 を省いて描いている。

図 1 0 および図 1 1 に示すように、ノイズ検出部 2 g a には、例えば、電極 2 b 1 b、薄膜トランジスタ 2 b 2、および蓄積キャパシタ 2 b 3 が設けられている。すなわち、ノイズ検出部 2 g a は、光電変換部 2 b から半導体層 2 b 1 a を削除したものとすることができる。この場合、ノイズ検出部 2 g a に設けられた電極 2 b 1 b が、前述したノイズ検出部 2 g に設けられた容量部 2 g 1 に相当する。

【 0 0 6 1 】

10

20

30

40

50

複数のノイズ検出部 2 g a は、例えば、有効画素領域 2 0 1 の外側に並べて設けられる。例えば、図 1 0 に示すように、複数のノイズ検出部 2 g a は、データライン 2 c 2 が延びる方向に並べて設けることができる。図 1 1 に示すように、複数のノイズ検出部 2 g a は、制御ライン 2 c 1 が延びる方向に並べて設けることもできる。また、複数のノイズ検出部 2 g a は、データライン 2 c 2 が延びる方向、および制御ライン 2 c 1 が延びる方向に並べて設けることもできる。

#### 【 0 0 6 2 】

図 1 2 は、複数のノイズ検出部 2 g a が設けられた領域 2 0 2 a の配置を例示するための模式平面図である。

図 1 2 に示すように、複数のノイズ検出部 2 g a が設けられた領域 2 0 2 a は、有効画素領域 2 0 1 の外側に設けられている。図 1 2 に例示をしたもの場合には、有効画素領域 2 0 1 の両側に領域 2 0 2 a が 1 つずつ設けられている。前述した領域 2 0 2 の場合と同様に、領域 2 0 2 a は、有効画素領域 2 0 1 の外側の少なくとも一方の側に設けることができる。

10

#### 【 0 0 6 3 】

前述したノイズ検出部 2 g の場合と同様に、ノイズ検出部 2 g a には半導体層 2 b 1 a が設けられていないので、ノイズ検出部 2 g a からの出力には、X 線の線量に応じた値が含まれておらず、ノイズに応じた値が含まれている。

そのため、各光電変換部 2 b から出力された画像データ信号 S b の値から、ノイズ検出部 2 g a から出力されたノイズ信号 N の値を差し引けば、横引きノイズが抑制された X 線画像を得ることができる。なお、オフセット処理に用いる値は、複数のノイズ検出部 2 g a から出力されたノイズ信号 N の値の平均値とすることができる。

20

#### 【 0 0 6 4 】

この場合、ノイズ検出部 2 g a が、光電変換部 2 b から半導体層 2 b 1 a を削除したものであれば、ノイズ検出部 2 g a における電極 2 b 1 b と、薄膜トランジスタ 2 b 2 との間の寸法 S 3 a、S 4 a が、光電変換部 2 b における電極 2 b 1 b と、薄膜トランジスタ 2 b 2 との間の寸法 S 1、S 2 とそれぞれ略同一となる。そのため、ノイズ検出部 2 g a における線間容量が、光電変換部 2 b における線間容量と略同一となるので、横引きノイズの検出精度を向上させるのが容易となる。

一方、X 線検出器 1 の小型化を考慮すると、前述したノイズ検出部 2 g とすることが好ましい。そのため、X 線検出器 1 の仕様や用途などに応じて、ノイズ検出部の形態を適宜選択することができる。

30

#### 【 0 0 6 5 】

ここで、複数の光電変換部 2 b、複数の制御ライン 2 c 1、複数のデータライン 2 c 2、複数のバイアスライン 2 c 3、および複数のノイズ検出部 2 g ( 2 g a ) は、スパッタリングなどの成膜法、フォトリソグラフィ法、ドライエッチングやウェットエッチングなどのエッチング法などの半導体製造プロセスを用いて基板 2 a の上に形成される。

#### 【 0 0 6 6 】

この場合、複数のノイズ検出部 2 g ( 2 g a ) は、複数の光電変換部 2 b と構成が似ているため、複数のノイズ検出部 2 g ( 2 g a ) と複数の光電変換部 2 b は、一緒に形成することができる。ところが、複数の光電変換部 2 b には、半導体層 2 b 1 a が形成されるが、複数のノイズ検出部 2 g ( 2 g a ) には、半導体層 2 b 1 a が形成されない。そのため、ドライエッチングやウェットエッチングなどのプロセス条件が、複数の光電変換部 2 b が設けられた有効画素領域 2 0 1 と、複数のノイズ検出部 2 g ( 2 g a ) が設けられた領域 2 0 2 ( 2 0 2 a ) とで異なるものとなる。

40

#### 【 0 0 6 7 】

プロセス条件が異なる有効画素領域 2 0 1 と領域 2 0 2 ( 2 0 2 a ) との境界の近傍においては、形成される要素の寸法などが変動しやすくなる。この場合、光電変換部 2 b において寸法などの変動が生じると、画像特性がばらついたり、断線が発生したりして、X 線画像の品質が低下するおそれがある。

50

## 【0068】

そこで、本実施の形態に係るX線検出器1は、以下の(1)~(3)の少なくともいずれかとなるようにしている。

(1) 信号検出回路32は、ノイズ検出部2g(2ga)に隣接する光電変換部2bからは画像データ信号Sbを読み出さない。

(2) 画像構成回路4は、X線画像を構成する際に、ノイズ検出部2g(2ga)に隣接する光電変換部2bから読み出された画像データ信号Sbを用いない。

(3) ノイズ検出部2g(2ga)に隣接する光電変換部2bが、制御回路31および信号検出回路32の少なくともいずれかと電氣的に接続されていない。

## 【0069】

(3)の場合には、例えば、ノイズ検出部2g(2ga)に隣接する光電変換部2bが、対応する制御ライン2c1および対応するデータライン2c2の少なくともいずれかと電氣的に接続されていないようにする。例えば、ノイズ検出部2g(2ga)に隣接する光電変換部2bに設けられた薄膜トランジスタ2b2の電極や配線を断線させる。例えば、ノイズ検出部2g(2ga)に隣接する光電変換部2bが接続されたデータライン2c2を断線させる。例えば、ノイズ検出部2g(2ga)に隣接する光電変換部2bが接続されたデータライン2c2とフレキシブルプリント基板2e2に設けられた配線とを接続しないようにする。

## 【0070】

(1)~(3)の少なくともいずれかとなるようにすれば、有効画素領域201と領域202(202a)との境界の近傍に形成された光電変換部2bにおいて寸法などの変動が生じたとしても、X線画像の品質を維持することができる。

## 【0071】

なお、ノイズ検出部2g(2ga)に隣接する第1の光電変換部2bと、第1の光電変換部2bを挟んでノイズ検出部2g(2ga)とは反対側に設けられた第2の光電変換部2bと、において、(1)~(3)の少なくともいずれかとなるようにすることもできる。

## 【0072】

以上、本発明のいくつかの実施形態を例示したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更などを行うことができる。これら実施形態やその変形例は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。また、前述の各実施形態は、相互に組み合わせて実施することができる。

## 【符号の説明】

## 【0073】

1 X線検出器、2 アレイ基板、2a 基板、2b 光電変換部、2b1 光電変換素子、2b1a 半導体層、2b1b 電極、2b2 薄膜トランジスタ、2c1 制御ライン、2c2 データライン、2g ノイズ検出部、2g1 容量部、2ga ノイズ検出部、3 信号処理回路、4 画像構成回路、5 シンチレータ、31 制御回路、32 信号検出回路、201 有効画素領域、202 領域、202a 領域

10

20

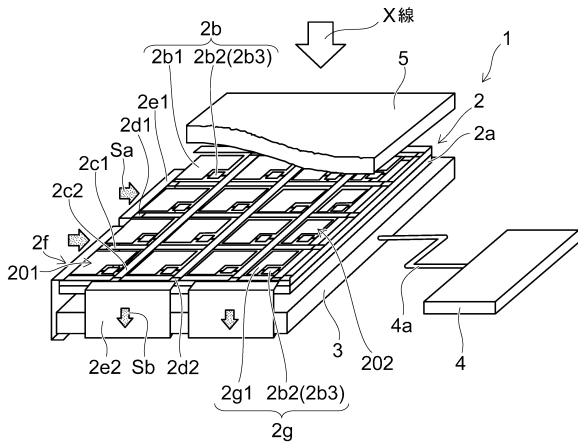
30

40

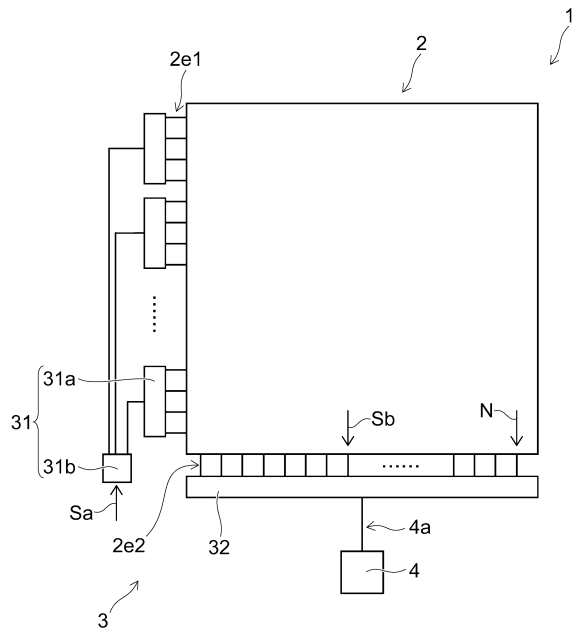
50

【 図面 】

【 図 1 】



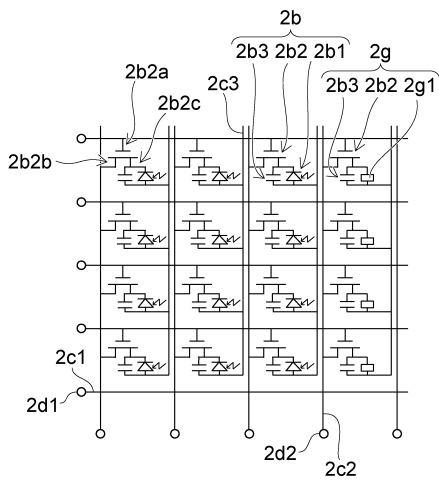
【 図 2 】



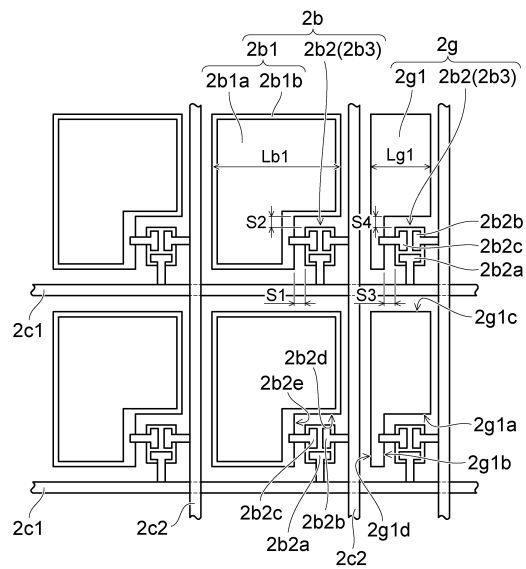
10

20

【 図 3 】



【 図 4 】

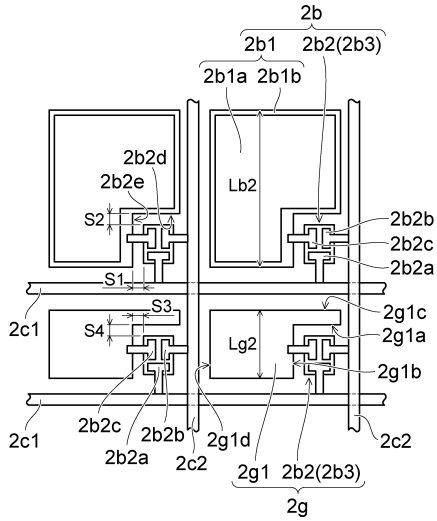


30

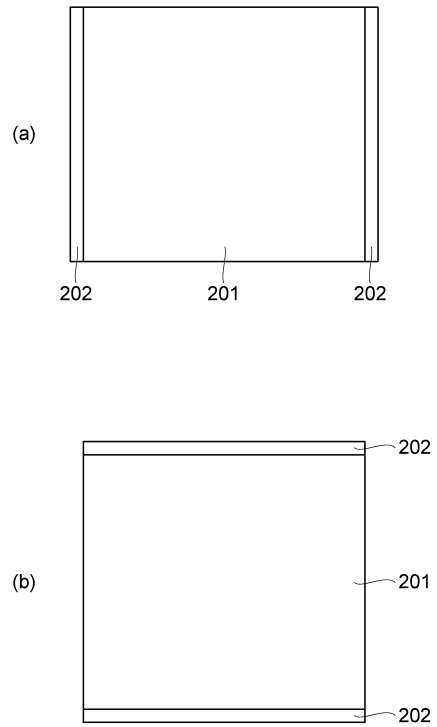
40

50

【 図 5 】



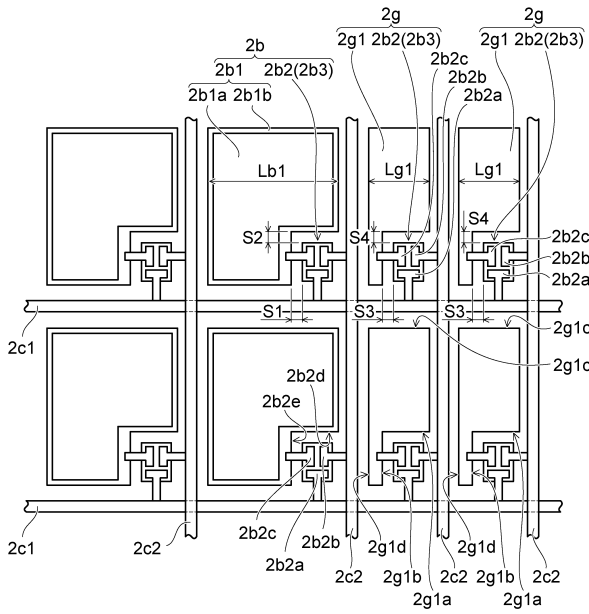
【 図 6 】



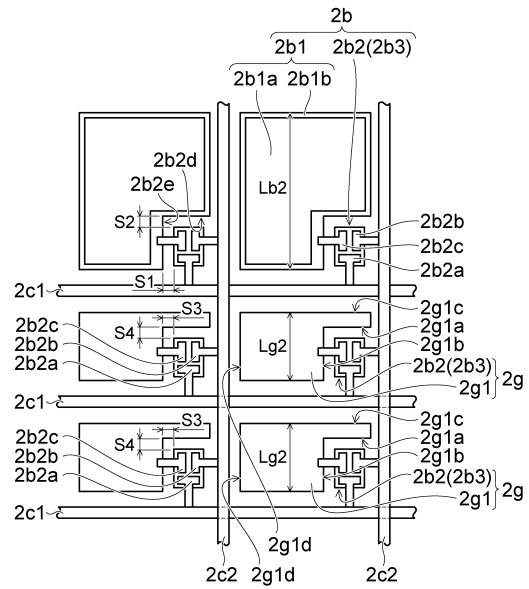
10

20

【 図 7 】



【 図 8 】

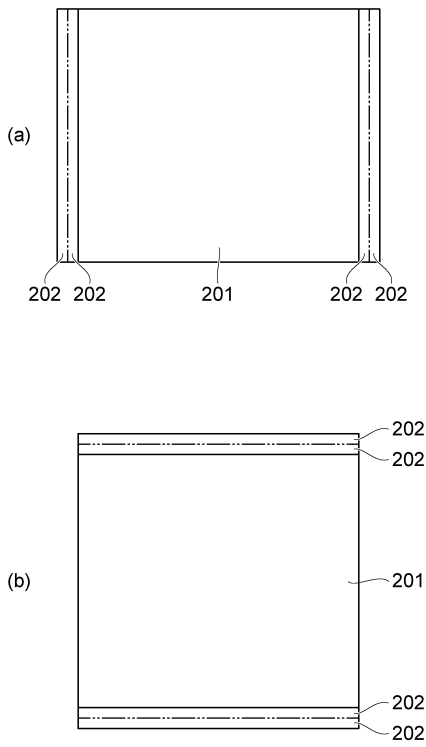


30

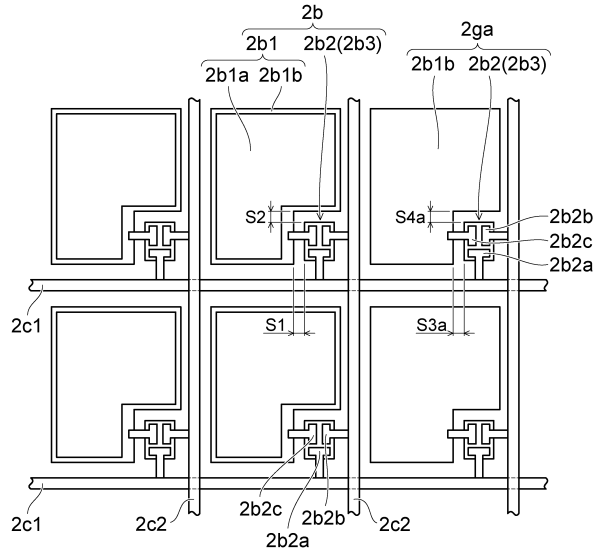
40

50

【 図 9 】



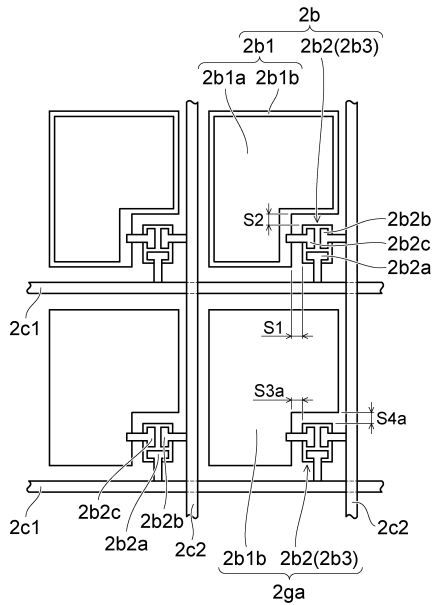
【 図 1 0 】



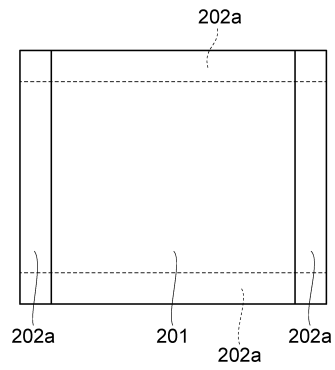
10

20

【 図 1 1 】



【 図 1 2 】



30

40

50

## フロントページの続き

- (72)発明者 高橋 佑太  
栃木県大田原市下石上1385番地 キヤノン電子管デバイス株式会社内
- (72)発明者 鬼橋 浩志  
栃木県大田原市下石上1385番地 キヤノン電子管デバイス株式会社内
- (72)発明者 身深 亮  
栃木県大田原市下石上1385番地 キヤノン電子管デバイス株式会社内
- (72)発明者 吉田 靖史  
栃木県大田原市下石上1385番地 キヤノン電子管デバイス株式会社内
- 審査官 藤本 加代子
- (56)参考文献 特開2001-340324(JP,A)  
特開2010-022420(JP,A)  
特開2001-061823(JP,A)  
特開2014-037984(JP,A)  
米国特許出願公開第2005/0219388(US,A1)  
米国特許出願公開第2007/0257196(US,A1)
- (58)調査した分野 (Int.Cl., DB名)  
G01T 1/00 - 1/16  
G01T 1/167 - 7/12  
H04N 5/32  
H04N 25/78  
H04N 25/76