



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2014년12월22일

(11) 등록번호 10-1475399

(24) 등록일자 2014년12월16일

(51) 국제특허분류(Int. Cl.)

H02H 7/12 (2006.01) H02M 3/28 (2006.01)

(21) 출원번호 10-2013-7008361

(22) 출원일자(국제) 2011년09월02일

심사청구일자 2013년04월01일

(85) 번역문제출일자 2013년04월01일

(65) 공개번호 10-2013-0064800

(43) 공개일자 2013년06월18일

(86) 국제출원번호 PCT/JP2011/069982

(87) 국제공개번호 WO 2012/029935

국제공개일자 2012년03월08일

(30) 우선권주장

JP-P-2010-197124 2010년09월02일 일본(JP)

(56) 선행기술조사문헌

JP2008035901 A*

W020050588819 A1*

JP2000032747 A

JP2010130792 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

가부시키가이샤 아이-오 데이타 기키

일본국 이시카와켄 가나자와시 사쿠라다마치 3-10

(72) 발명자

사카 다카시

일본국 이시카와켄 가나자와시 사쿠라다마치 3-10

가부시키가이샤 아이-오 데이타 기키나이

아키야마 시게타

일본국 이시카와켄 가나자와시 사쿠라다마치 3-10

가부시키가이샤 아이-오 데이타 기키나이

(뒷면에 계속)

(74) 대리인

리앤폭특허법인

전체 청구항 수 : 총 10 항

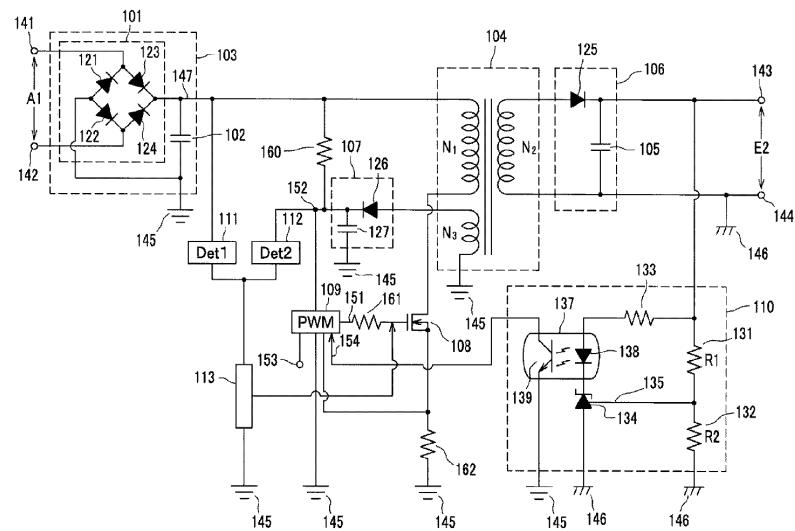
심사관 : 윤여민

(54) 발명의 명칭 보호 기능 부착된 스위칭 전원 회로

(57) 요 약

1차 권선과 2차 권선과 3차 권선을 갖는 트랜스, 교류 전력을 직류 전력으로 변환하여 평활화하는 1차측 정류 평활화 회로, 2차측의 전력을 평활화하는 2차측 정류 평활화 회로, 3차 권선의 전력을 평활화하는 3차측 정류 평활화 회로, 1차 권선을 개폐하는 스위칭 회로, 상기 스위칭 회로의 개폐를 제어하는 구동 신호의 펄스폭을 제어하는 펄스폭 제어 회로, 상기 2차측 전해 콘텐서의 열화를 검지하는 2차측 전해 콘텐서 열화 검지 회로를 구비하고, 상기 2차측 전해 콘텐서 열화 검지 회로는 상기 3차측 정류 평활화 회로의 출력 전압을 입력함으로써, 상기 2차측 전해 콘텐서의 열화를 검지하고 스위칭 전원 회로의 동작을 멈춘다.

내 표 도



(72) 발명자

마쓰다 가즈히로

일본국 이시카와켄 가나자와시 사쿠라다마치 3-10
가부시키가이샤 아이-오 데이타 기키나이

오츠카 가츠이치로

일본국 이시카와켄 가나자와시 사쿠라다마치 3-10
가부시키가이샤 아이-오 데이타 기키나이

특허청구의 범위

청구항 1

삭제

청구항 2

1차 권선과 2차 권선과 3차 권선을 갖는 트랜스;
 교류 전력을 직류 전력으로 변환하는 1차측 정류 회로;
 상기 1차측 정류 회로의 직류 전력을 평활화하는 1차측 전해 콘덴서;
 상기 트랜스의 2차 권선이 출력하는 교류 전력을 직류 전력으로 변환하는 2차측 정류 회로;
 상기 2차측 정류 회로가 출력하는 직류 전력을 평활화하는 2차측 전해 콘덴서;
 상기 트랜스의 3차 권선이 출력하는 교류 전력을 직류 전력으로 변환하여 평활화하는 3차측 정류 평활화 회로;
 상기 1차측 전해 콘덴서의 전압을 입력하는 상기 트랜스의 1차 권선의 개폐를 반복하는 스위칭 회로;
 상기 스위칭 회로의 개폐를 제어하는 구동 신호의 펄스폭을 제어하는 펄스폭 제어 회로;
 상기 2차측 전해 콘덴서의 열화를 검지하는 2차측 전해 콘덴서 열화 검지 회로;
 상기 2차측 전해 콘덴서 열화 검지 회로의 열화 검출 신호를 입력하는 정지 신호 발생 회로;를 구비하고,
 상기 2차측 전해 콘덴서 열화 검지 회로는 상기 3차측 정류 평활화 회로의 출력 전압을 입력하며, 상기 2차측 전해 콘덴서 열화 검지 회로의 열화 검출 신호에서 상기 정지 신호 발생 회로가 정지 신호를 발생함으로써, 상기 펄스폭 제어 회로로부터 상기 스위칭 회로에의 구동 신호의 공급이 정지됨으로써 스위칭 전원 회로의 동작을 멈추는 것을 특징으로 하는 보호 기능 부착된 스위칭 전원 회로.

청구항 3

1차 권선과 2차 권선과 3차 권선을 갖는 트랜스;
 교류 전력을 직류 전력으로 변환하는 1차측 정류 회로;
 상기 1차측 정류 회로의 직류 전력을 평활화하는 1차측 전해 콘덴서;
 상기 트랜스의 2차 권선이 출력하는 교류 전력을 직류 전력으로 변환하는 2차측 정류 회로;
 상기 2차측 정류 회로가 출력하는 직류 전력을 평활화하는 2차측 전해 콘덴서;
 상기 트랜스의 3차 권선이 출력하는 교류 전력을 직류 전력으로 변환하여 평활화하는 3차측 정류 평활화 회로;
 상기 1차측 전해 콘덴서의 전압을 입력하는 상기 트랜스의 1차 권선의 개폐를 반복하는 스위칭 회로;
 상기 스위칭 회로의 개폐를 제어하는 구동 신호의 펄스폭을 제어하는 펄스폭 제어 회로;
 상기 1차측 전해 콘덴서의 열화를 검지하는 1차측 전해 콘덴서 열화 검지 회로;
 상기 2차측 전해 콘덴서의 열화를 검지하는 2차측 전해 콘덴서 열화 검지 회로;
 상기 1차측 전해 콘덴서 열화 검지 회로와 상기 2차측 전해 콘덴서 열화 검지 회로의 열화 검출 신호를 입력하는 정지 신호 발생 회로;를 구비하고,
 상기 1차측 전해 콘덴서 열화 검지 회로는 상기 1차측 전해 콘덴서의 전압을 입력하고,
 상기 2차측 전해 콘덴서 열화 검지 회로는 상기 3차측 정류 평활화 회로의 출력 전압을 입력하며,
 상기 1차측 전해 콘덴서 열화 검지 회로 또는 상기 2차측 전해 콘덴서 열화 검지 회로의 열화 검출 신호에서 상기 정지 신호 발생 회로가 정지 신호를 발생함으로써, 상기 펄스폭 제어 회로로부터 상기 스위칭 회로에의 구동 신호의 공급이 금지됨으로써 스위칭 전원 회로의 동작을 멈추는 것을 특징으로 하는 보호 기능 부착된 스위칭

전원 회로.

청구항 4

청구항 2 또는 청구항 3에 있어서,

상기 정지 신호 발생 회로의 출력 단자가 상기 스위칭 회로의 제어 입력 단자에 접속되고, 상기 정지 신호 발생 회로로부터 정지 신호가 출력됨으로써, 상기 펄스폭 제어 회로로부터 상기 스위칭 회로에 출력되는 구동 신호가 금지되어 스위칭 전원 회로의 동작을 정지하는 것을 특징으로 하는 보호 기능 부착된 스위칭 전원 회로.

청구항 5

청구항 2 또는 청구항 3에 있어서,

상기 정지 신호 발생 회로의 출력 단자가 상기 펄스폭 제어 회로의 전원 단자에 접속되고, 상기 정지 신호 발생 회로로부터 정지 신호가 출력됨으로써, 상기 펄스폭 제어 회로에의 전원 공급이 정지되어 스위칭 전원 회로의 동작을 정지하는 것을 특징으로 하는 보호 기능 부착된 스위칭 전원 회로.

청구항 6

청구항 2 또는 청구항 3에 있어서,

상기 정지 신호 발생 회로의 출력 단자가 상기 펄스폭 제어 회로의 발진 정지 단자에 접속되고, 상기 정지 신호 발생 회로의 출력 신호가 1차측 어스와 동전위가 됨으로써, 상기 펄스폭 제어 회로의 발진이 정지하고, 상기 스위칭 회로에의 구동 신호의 공급이 정지되며, 스위칭 전원 회로의 동작을 정지하는 것을 특징으로 하는 보호 기능 부착된 스위칭 전원 회로.

청구항 7

청구항 3에 있어서,

상기 1차측 전해 콘덴서 열화 검지 회로 또는 상기 2차측 전해 콘덴서 열화 검지 회로는 제네 다이오드를 구비한 것을 특징으로 하는 보호 기능 부착된 스위칭 전원 회로.

청구항 8

청구항 7에 있어서,

상기 1차측 전해 콘덴서 열화 검지 회로는 콘덴서와 저항과 다이오드를 더 구비한 것을 특징으로 하는 보호 기능 부착된 스위칭 전원 회로.

청구항 9

청구항 3 또는 청구항 7 또는 청구항 8에 있어서,

상기 정지 신호 발생 회로는 사이리스터를 구비한 것을 특징으로 하는 보호 기능 부착된 스위칭 전원 회로.

청구항 10

삭제

청구항 11

청구항 3에 있어서,

상기 1차측 정류 회로와 상기 1차측 전해 콘덴서의 사이에 전원 투입시의 상기 1차측 전해 콘덴서 열화 검지 회로에 의한 상기 1차측 전해 콘덴서의 열화의 오검출을 방지하는 오검지 방지 회로를 더 구비한 것을 특징으로 하는 보호 기능 부착된 스위칭 전원 회로.

청구항 12

청구항 11에 있어서,

상기 오검지 방지 회로는,

상기 1차측 정류 회로의 제1 직류 출력 단자와 상기 1차측 전해 콘덴서의 1차측 직류 단자의 사이에 접속된 제1 저항;

상기 제1 직류 출력 단자에 일단이 접속된 제2 저항;

상기 제2 저항의 타단과 상기 1차측 전해 콘덴서의 1차측 어스의 사이에 접속된 제3 저항;

상기 제2 저항의 타단과 상기 1차측 전해 콘덴서의 1차측 어스의 사이에 접속된 콘덴서;

애노드가 상기 제1 직류 출력 단자에 접속되고, 캐소드가 상기 1차측 직류 단자에 접속되며, 게이트가 상기 제2 저항과 상기 콘덴서의 접속점에 접속된 사이리스터;를 구비하여 구성되는 것을 특징으로 하는 보호 기능 부착된 스위칭 전원 회로.

명세서

기술분야

[0001] 본 발명은 스위칭 전원 장치에 구비된 평활 회로용 전해 콘덴서의 열화를 검출하고 파손 사고를 미연에 회피하는 기술에 관한 것이다.

배경기술

[0002] 스위칭 전원 장치에 있어서, 평활 회로에 사용되는 전해 콘덴서는 대전류 충방전의 반복이나 경년 사용에 따라 열화가 진행된다. 그래서, 수명을 초과하여 계속해서 사용하면 전해 콘덴서의 열화에 따라 스위칭 전원 장치가 파손되고, 경우에 따라서는 불연, 불화 사고에 이를 위험성이 있다.

[0003] 또한, 스위칭 전원 회로에서의 회로 상의 연구에 의해 전해 콘덴서의 열화를 겸지하여 대처하는 기술도 다양하게 검토되어 있다.

[0004] 특허문헌 1에서는, 트랜스의 2차측 권선의 양단의 전압 차분에 의해 전해 콘덴서의 열화에 따른 등가 저렬 저항(ESR: Equivalent Series Resistance)의 증대를 검출하고, 포토 커플러(Photo Coupler)를 사용하여 1차측 회로로 피드백하여 겸지하는 기술이 개시되어 있다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 특허문헌 1 : 일본특개 2000-32747호 공보

발명의 내용

해결하려는 과제

[0006] 그러나, 전해 콘덴서의 열화에 따른 스위칭 전원 장치의 파손을 사전에 검출하는 대책은 반드시 충분하다고는 할 수 없는 문제가 있었다.

[0007] 또한, 특허문헌 1에 개시된 방법에서는, 트랜지스터를 이용한 리플 전압 검출 회로와 포토 커플러의 추가 등의 회로 변경이 필요하고, 비용 상승과 이 대책을 위해 비교적 큰 공간을 필요로 하는 문제가 있었다.

[0008] 그래서, 본 발명의 목적은 간단한 회로를 부가하는 것만으로 평활 회로의 전해 콘덴서의 열화를 겸지하여 전해 콘덴서의 열화로부터의 파손 사고를 미연에 회피하는 기능을 구비한 저비용의 스위칭 전원 장치를 제공하는 것이다.

과제의 해결 수단

[0009] 상기 과제를 해결하여 본 발명의 목적을 달성하기 위해 각 발명을 이하와 같은 구성으로 하였다.

[0010] 즉, 제1 발명은 1차 권선과 2차 권선과 3차 권선을 갖는 트랜스; 교류 전력을 직류 전력으로 변환하는 1차측 정

류 회로; 상기 1차측 정류 회로의 직류 전력을 평활화하는 1차측 전해 콘덴서; 상기 트랜스의 2차 권선이 출력하는 교류 전력을 직류 전력으로 변환하는 2차측 정류 회로; 상기 2차측 정류 회로가 출력하는 직류 전력을 평활화하는 2차측 전해 콘덴서; 상기 트랜스의 3차 권선이 출력하는 교류 전력을 직류 전력으로 변환하여 평활화하는 3차측 정류 평활화 회로; 상기 1차측 전해 콘덴서의 전압을 입력하는 상기 트랜스의 1차 권선의 개폐를 반복하는 스위칭 회로; 상기 스위칭 회로의 개폐를 제어하는 구동 신호의 펄스폭을 제어하는 펄스폭 제어 회로; 상기 2차측 전해 콘덴서의 열화를 검지하는 2차측 전해 콘덴서 열화 검지 회로; 상기 2차측 전해 콘덴서 열화 검지 회로의 열화 검출 신호를 입력하는 정지 신호 발생 회로;를 구비하고, 상기 2차측 전해 콘덴서 열화 검지 회로는 상기 3차측 정류 평활화 회로의 출력 전압을 입력하며, 상기 2차측 전해 콘덴서 열화 검지 회로의 열화 검출 신호에서 상기 정지 신호 발생 회로가 정지 신호를 발생함으로써, 상기 펄스폭 제어 회로로부터 상기 스위칭 회로에의 구동 신호의 공급이 정지됨으로써 스위칭 전원 회로의 동작을 멈추는 것을 특징으로 한다.

[0011] 또한, 제2 발명은 1차 권선과 2차 권선과 3차 권선을 갖는 트랜스; 교류 전력을 직류 전력으로 변환하는 1차측 정류 회로; 상기 1차측 정류 회로의 직류 전력을 평활화하는 1차측 전해 콘덴서; 상기 트랜스의 2차 권선이 출력하는 교류 전력을 직류 전력으로 변환하는 2차측 정류 회로; 상기 2차측 정류 회로가 출력하는 직류 전력을 평활화하는 2차측 전해 콘덴서; 상기 1차측 전해 콘덴서의 전압을 입력하는 상기 트랜스의 1차 권선의 개폐를 반복하는 스위칭 회로; 상기 스위칭 회로의 개폐를 제어하는 구동 신호의 펄스폭을 제어하는 펄스폭 제어 회로; 상기 1차측 전해 콘덴서의 열화를 검지하는 1차측 전해 콘덴서 열화 검지 회로; 상기 1차측 전해 콘덴서 열화 검지 회로의 열화 검출 신호를 입력하는 정지 신호 발생 회로;를 구비하고, 상기 1차측 전해 콘덴서 열화 검지 회로는 상기 1차측 전해 콘덴서의 전압을 입력하며, 상기 1차측 전해 콘덴서 열화 검지 회로의 열화 검출 신호에서 상기 정지 신호 발생 회로가 정지 신호를 발생함으로써, 상기 펄스폭 제어 회로로부터 상기 스위칭 회로에의 구동 신호의 공급이 정지됨으로써 스위칭 전원 회로의 동작을 멈추는 것을 특징으로 한다.

[0012] 또한, 제3 발명은 1차 권선과 2차 권선과 3차 권선을 갖는 트랜스; 교류 전력을 직류 전력으로 변환하는 1차측 정류 회로; 상기 1차측 정류 회로의 직류 전력을 평활화하는 1차측 전해 콘덴서; 상기 트랜스의 2차 권선이 출력하는 교류 전력을 직류 전력으로 변환하는 2차측 정류 회로; 상기 2차측 정류 회로가 출력하는 직류 전력을 평활화하는 2차측 전해 콘덴서; 상기 트랜스의 3차 권선이 출력하는 교류 전력을 직류 전력으로 변환하여 평활화하는 3차측 정류 평활화 회로; 상기 1차측 전해 콘덴서의 전압을 입력하는 상기 트랜스의 1차 권선의 개폐를 반복하는 스위칭 회로; 상기 스위칭 회로의 개폐를 제어하는 구동 신호의 펄스폭을 제어하는 펄스폭 제어 회로; 상기 1차측 전해 콘덴서의 열화를 검지하는 1차측 전해 콘덴서 열화 검지 회로; 상기 2차측 전해 콘덴서의 열화를 검지하는 2차측 전해 콘덴서 열화 검지 회로; 상기 1차측 전해 콘덴서 열화 검지 회로와 상기 2차측 전해 콘덴서 열화 검지 회로는 상기 1차측 전해 콘덴서의 전압을 입력하고, 상기 2차측 전해 콘덴서 열화 검지 회로는 상기 3차측 정류 평활화 회로의 출력 전압을 입력하며, 상기 1차측 전해 콘덴서 열화 검지 회로 또는 상기 2차측 전해 콘덴서 열화 검지 회로의 열화 검출 신호에서 상기 정지 신호 발생 회로가 정지 신호를 발생함으로써, 상기 펄스폭 제어 회로로부터 상기 스위칭 회로에의 구동 신호의 공급이 금지됨으로써 스위칭 전원 회로의 동작을 멈추는 것을 특징으로 한다.

[0013] 이러한 구성에 의해, 상기 2차측 전해 콘덴서가 한도를 초과하여 열화된 경우에는 2차 권선으로부터 3차 권선을 개재한 전압 상승을 통해 상기 2차측 전해 콘덴서 열화 검지 회로가 상기 2차측 전해 콘덴서의 열화를 검지하여 정지 신호 발생 회로가 상기 펄스폭 제어 회로에 정지 신호를 발생하고, 상기 펄스폭 제어 회로가 상기 스위칭 회로에의 구동 신호의 공급을 정지함으로써 스위칭 전원 회로의 동작을 멈추고 보호한다.

[0014] 또한, 이러한 구성에 의해, 상기 1차측 전해 콘덴서가 한도를 초과하여 열화된 경우에는 상기 1차측 전해 콘덴서 열화 검지 회로가 상기 1차측 전해 콘덴서의 열화를 검지하여 정지 신호 발생 회로가 상기 펄스폭 제어 회로에 정지 신호를 발생하고, 상기 펄스폭 제어 회로가 상기 스위칭 회로에의 구동 신호의 공급을 정지함으로써 스위칭 전원 회로의 동작을 멈추고 보호한다.

[0015] 또한, 이러한 구성에 의해, 상기 1차측 전해 콘덴서가 한도를 초과하여 열화된 경우에는 상기 1차측 전해 콘덴서 열화 검지 회로가 상기 1차측 전해 콘덴서의 열화를 검지하고, 상기 2차측 전해 콘덴서가 한도를 초과하여 열화된 경우에는 2차 권선으로부터 3차 권선을 개재한 전압 상승을 통해 상기 2차측 전해 콘덴서 열화 검지 회로가 상기 2차측 전해 콘덴서의 열화를 검지하여 정지 신호 발생 회로가 상기 펄스폭 제어 회로에 정지 신호를 발생하며, 상기 펄스폭 제어 회로가 상기 스위칭 회로에의 구동 신호의 공급을 정지함으로써 스위칭 전원 회로의 동작을 멈추고 보호한다.

발명의 효과

[0016] 본 발명에 따르면, 간단한 회로를 부가하는 것만으로 평활 회로의 전해 콘덴서의 열화를 검지하여 전해 콘덴서의 열화로부터의 과손 사고를 미연에 회피하는 기능을 구비한 저비용이며 공간 절약의 스위칭 전원 장치를 제공할 수 있다. 또한, 본 발명의 회로는 펄스폭 제어 회로와 일체화하여 집적 회로화하는 것도 가능하게 된다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 제1 실시형태의 구성을 도시한 회로도이다.

도 2는 본 발명의 제1 실시형태에서의 펄스폭 제어 회로가 스위칭 회로를 구동하는 펄스 파형과 2차측 직류 출력 전압의 개략 관계를 도시한 특성의 모식도이다.

도 3은 본 발명의 제1 실시형태에서의 1차측 전해 콘덴서 열화 검지 회로의 구성을 도시한 회로도이다.

도 4는 본 발명의 제1 실시형태에서의 2차측 전해 콘덴서 열화 검지 회로의 구성을 도시한 회로도이다.

도 5는 본 발명의 제1 실시형태에서의 정지 신호 발생 회로의 구성을 도시한 회로도이다.

도 6은 본 발명의 제2 실시형태의 구성을 도시한 회로도이다.

도 7은 본 발명의 제3 실시형태의 구성을 도시한 회로도이다.

도 8은 본 발명의 제1 실시형태의 1차측 정류 회로와 1차측 전해 콘덴서의 사이에 오검지 방지 회로를 삽입한 구성을 도시한 회로도이다.

도 9는 오검지 방지 회로의 상세한 구성예를 도시한 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0018] 아래에 본 발명의 실시형태에 대해 도면을 참조하여 설명한다.

[0019] (제1 실시형태)

[0020] 우선, 본 발명의 제1 실시형태의 회로 구성에 대해 설명한다.

[0021] <회로 구성 · 제1 실시형태>

[0022] 도 1은 본 발명의 보호 회로 부착된 스위칭 전원 회로의 제1 실시형태의 개략 구성을 도시한 회로도이다.

[0023] 도 1에서, 1차측 정류 회로(101)는 다이오드(121~124)의 브리지 회로 구성에 따라 입력 단자(141, 142)로부터 입력하는 교류 전력(교류 전압(A1))을 전파 정류하여 리플(ripple)을 포함하는 직류 전력을 1차측 직류 단자(147)와 1차측 어스(145)의 사이에 출력한다. 1차측 전해 콘덴서(102)는 1차측 직류 단자(147)와 1차측 어스(145)의 사이에 접속되어 있고, 1차측 정류 회로(101)가 출력한 리플을 포함하는 직류 전력을 평활화한다.

[0024] 또, 1차측 정류 회로(101)와 1차측 전해 콘덴서(102)에 의해 1차측 정류 평활화 회로(103)가 구성되어 있다.

[0025] 트랜스(104)는 1차 권선(N1)과 2차 권선(N2)과 3차 권선(N3)을 구비하고 있다. 여기서, 1차 권선(N1)과 2차 권선(N2)과 3차 권선(N3)의 권수의 비를 N1:N2:N3이라고 한다. 이 때, 1차 권선(N1)의 양단에 가해진 교류 전압은 2차 권선(N2)의 양단에 대개 N2/N1배의 교류 전압으로서 출력된다. 또한, 3차 권선(N3)의 양단에는 2차 권선(N2)의 양단의 전압의 대개 N3/N2배의 교류 전압이 출력된다.

[0026] 또, 1차 권선(N1)에 관한 회로를 1차측 회로, 2차 권선(N2)에 관한 회로를 2차측 회로, 3차 권선(N3)에 관한 회로를 3차측 회로라고 적절히 표기한다.

[0027] 1차 권선(N1)의 제1 단자는 1차측 직류 단자(147)에 접속되고, 다른 일단의 제2 단자는 스위칭 회로(108)를 구성하는 N형 MOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)의 드레인에 접속되며, N형 MOSFET의 소스는 저항(162)을 개재하여 1차측 어스(145)에 접속되어 있다.

[0028] 2차 권선(N2)의 제1 단자는 다이오드(125)의 애노드에 접속되고, 다이오드(125)의 캐소드는 2차측 직류 출력 단자(143)에 접속되어 있다. 2차 권선(N2)의 제2 단자는 어스측의 2차측 직류 출력 단자(144)에 접속되어 있다. 또한, 2차측 전해 콘덴서(105)는 2차측 직류 출력 단자(143)와 어스측의 2차측 직류 출력 단자(144)의 사이에 접속되어 있다.

- [0029] 다이오드(125)는 2차측 정류 회로(125)를 구성하고 있고, 2차 권선(N2)에 유기되는 교류 전력을 정류한다. 2차 측 전해 콘덴서(105)는 다이오드(125)가 출력하는 정류된 리플을 포함하는 직류 전력을 평활화한다. 다이오드(125)로 이루어지는 2차측 정류 회로(125)와 2차측 전해 콘덴서(105)에 의해 2차측 정류 평활화 회로(106)를 구성하고 있다. 이 2차측 정류 평활화 회로(106)에 의해, 2차측 직류 출력 단자(143)와 2차측 어스(146)에 접속된 2차측 직류 출력 단자(144)의 사이에 직류 전력(2차측 직류 출력 전압(E2))을 출력하고 있다.
- [0030] 또한, 상기한 바와 같이, 2차측 직류 출력 단자(144)는 2차측 어스(146)에 접속되어 있다. 1차측 어스(145)와 2차측 어스(146)는 모두 어스인데, 직류적으로 절연되어 있다.
- [0031] 3차 권선(N3)의 제1 단자는 다이오드(126)의 애노드에 접속되고, 3차 권선(N3)의 제2 단자는 1차측 어스(145)에 접속되어 있다. 다이오드(126)의 캐소드와 1차측 어스(145)의 사이에 평활 콘덴서(127)가 접속되어 있다. 다이오드(126)는 3차측 정류 회로(126)를 구성하고 있고, 3차 권선(N3)에 유기되는 교류 전력을 정류한다. 평활 콘덴서(127)는 다이오드(126)가 출력하는 정류된 리플을 포함하는 직류 전력을 평활화한다. 다이오드(126)로 이루어지는 3차측 정류 회로(126)와 평활 콘덴서(127)에 의해 3차측 정류 평활화 회로(107)를 구성하고 있다. 3차측 정류 평활화 회로(107)에 의해, 3차 권선(N3)에 유기되는 교류 전력으로부터 정류 평활화된 직류 전력을 얻고 있다.
- [0032] 출력 오차 검출 회로(110)는 2차측 직류 출력 단자(143, 144)의 사이에 출력되는 직류 전압(2차측 직류 출력 전압(E2))을 저항(131, 132)에 의해 분압하여 그 분압된 전압과 센트 레귤레이터에 내장되는 기준 전압의 오차(차분)를 검출하는 회로이다. 출력 오차 검출 회로(110)는 저항(131, 132, 133), 센트 레귤레이터(134), 또한 발광 다이오드(LED)와 포토 트랜지스터(139)(Photo Transistor)로 이루어지는 포토 커플러(Photo Coupler)(137)를 구비하여 구성된다.
- [0033] 2차측 직류 출력 전압(E2)을 저항(131)과 저항(132)으로 분압한 전압은 센트 레귤레이터(134)의 REF단자(135)에 입력되어 있다. 센트 레귤레이터(134)의 애노드는 2차측 어스(146)에 접속되고, 센트 레귤레이터(134)의 캐소드는 발광 다이오드(138)의 캐소드에 접속되어 있다. 발광 다이오드(138)의 애노드는 저항(133)의 제1 단자에 접속되고, 저항(133)의 제2 단자는 2차측 직류 출력 단자(143)에 접속되어 있다.
- [0034] 또한, 발광 다이오드(138)는 발광한 광의 출력을 포토 트랜지스터(139)의 베이스에 입력하고 있다. 포토 트랜지스터(139)의 이미터는 1차측 어스(145)에 접속되고, 컬렉터는 출력 오차 검출 회로(110)의 출력 단자가 되어 있다.
- [0035] 또, 발광 다이오드(138)와 포토 트랜지스터(139)로 이루어지는 포토 커플러(137)를 이용하는 것은 1차측 어스(145)와 2차측 어스(146)를 직류적으로 절연할 필요가 있고, 각각의 어스에서 사용하고 있는 회로 간에는 직접 전기 신호로 주고받을 수 없으므로 광신호로 변환하여 주고받기 때문이다.
- [0036] 이상의 구성에 있어서, 2차측 직류 출력 전압(E2)이 기준 전압의 $(R1+R2)/R2$ 배의 전압과 비교하여 높은지 낮은지를 판정하고 있다.
- [0037] 2차측 직류 출력 전압(E2)이 높은 경우에는 센트 레귤레이터(134)는 온(ON)되어 발광 다이오드(138)에 전류가 흐르고, 발광 다이오드(138)가 발광하여 광신호를 출력하며, 포토 트랜지스터(139)는 이를 수광(ON상태)한다.
- [0038] 또한, 2차측 직류 출력 전압(E2)이 낮은 경우에는 센트 레귤레이터(134)는 오프(OFF)되어 발광 다이오드(138)에 전류가 흐르지 않는다. 따라서, 발광 다이오드(138)가 발광하지 않으므로 포토 트랜지스터(139)는 오프(OFF상태)된다.
- [0039] 이상의 포토 트랜지스터(139)의 온 오프(ON · OFF)의 검출 신호가 포토 트랜지스터(139)의 컬렉터, 즉 출력 오차 검출 회로(110)의 출력 단자로부터 펄스폭 제어 회로(PWM)(109)의 제어용 입력 단자(154)로 보내진다.
- [0040] 또, 출력 오차 검출 회로를 이용한 것은 2차측 직류 출력 전압(E2)의 안정화를 위한 것으로, 후기하는 2차측 전해 콘덴서(105)의 열화를 방지하기 위해 이용하는 것은 아니다.
- [0041] 펄스폭 제어 회로(109)의 전원은 스위칭 전원 회로의 기동 시에는 저항(160)을 경유하여 정션(junction) (152)으로부터 공급되지만, 전원 기동 후에는 3차측 정류 평활화 회로(107)의 출력을 경유하여 정션 (152)으로부터 공급된다. 또한, 펄스폭 제어 회로(109)의 출력 단자(151)는 스위칭 회로(108)인 N형 MOSFET의 게이트(게이트 입력 단자)에 접속되어 있고, N형 MOSFET의 온 오프를 제어하고 있다.
- [0042] 또, 펄스폭 제어 회로(109)의 출력 단자(151)로부터 출력되는 구동 신호 파형의 펄스폭은 가변하도록 제어되어

있다.

[0043] 이상의 구성에 의해, 기존의 스위칭 전원 회로는 기본적으로 구성되어 있다.

[0044] 도 1에서, 1차측 전해 콘덴서 열화 겸지 회로(111), 2차측 전해 콘덴서 열화 겸지 회로(112), 정지 신호 발생 회로(113)는 본 실시형태의 특징인 보호 기능에 관한 회로인데, 스위칭 전원 회로로서의 기본적 기능에는 직접적으로 관여하지 않으므로 후기한다. 다음에, 우선 기존의 스위칭 전원 회로의 기본적인 동작에 대해 먼저 서술한다.

[0045] <스위칭 전원 회로의 개략 동작 · 제1 실시형태>

[0046] 상기한 바와 같이, 1차측 정류 평활화 회로(103)에 의해 교류 전력으로부터 정류 평활화된 직류 전력은 트랜스(104)의 1차 권선(N1)과 스위칭 회로(108)인 N형 MOSFET의 직렬 회로의 양단에 가해진다. N형 MOSFET의 게이트는 저항(161)을 경유하여 펄스폭 제어 회로(109)의 출력 단자(151)에 접속되고, 온 오프 제어되어 있다.

[0047] 따라서, 펄스폭 제어 회로(109)가 출력하는 구동 신호에 따라 트랜스(104)의 1차 권선(N1)에는 전류가 흐르거나 흐르지 않게 되거나 한다. 이는 1차측 전해 콘덴서에 축적되어 있는 직류 전력으로부터 단속적으로 전류가 흐르거나 흐르지 않게 되거나 하므로, 직류로부터 교류를 생성하는 것에 상당한다. 생성된 교류 성분은 트랜스(104)의 1차 권선(N1)으로부터 2차 권선(N2)으로 유기되어 전파된다. 이 트랜스(104)의 2차측으로 유기된 교류 전력을 2차측 정류 평활화 회로(106)에서 다시 직류 전력으로 변환하고, 2차측 직류 출력 단자(143, 144)의 사이에 2차측 직류 출력 전압(E2)의 직류 전력을 생성한다.

[0048] 이 2차측 직류 출력 전압(E2)은 출력 오차 검출 회로(110)의 센트 레귤레이터(134)에 내장되는 기준 전압과 분압 저항(R1, R2)에 의해 분압된 전압보다 높은지 낮은지를 비교하고, 그 결과를 출력 오차 검출 회로(110)의 출력 신호로서 펄스폭 제어 회로(109)로 보내고, 상기한 바와 같이 펄스폭 제어 회로(109)는 출력 오차 검출 회로(110)의 출력 신호를 반영하여 펄스폭을 변화시키며, 스위칭 회로(108)의 온 오프 시간을 제어함으로써, 2차측 직류 출력 전압(E2)을 조정하여 설정된 전압으로 유지한다.

[0049] 도 2는 스위칭 회로(108)의 온 오프에 따른 트랜스(104)의 1차 권선(N1)에 전류가 흐르거나 흐르지 않게 되거나 한 결과, 2차측 직류 출력 전압(E2)이 변화하는 모양을 도시한 개략 특성의 모식도이다. 또, 변화하는 모양을 도시한 것으로서, 2차측 직류 출력 전압(E2)의 값이나 제어 신호의 과형은 반드시 실태에 대응하는 것은 아니다.

[0050] 도 2에서, (b)는 온 오프하는 제어 과형(212)이 High의 구간(212H)과 Low의 구간(212L)이 같은 경우로서, 이 때 2차측 직류 출력 전압(E2)의 평균적인 값은 참조번호 210의 평균값이다.

[0051] 도 2에서, (a)는 온 오프하는 제어 과형(211)이 High의 구간(211H)이 Low의 구간(211L)보다 긴 경우로서, 이 때 2차측 직류 출력 전압(E2)의 평균적인 값은 참조번호 221의 평균값이 되고, 상기한 High의 구간(212H)과 Low의 구간(212L)이 같은 경우의 참조번호 210의 평균값보다 높아진다.

[0052] 도 2에서, (c)는 온 오프하는 제어 과형(213)이 High의 구간(213H)이 Low의 구간(213L)보다 짧은 경우로서, 이 때 2차측 직류 출력 전압(E2)의 평균적인 값은 참조번호 223의 평균값이 되고, 상기한 High의 구간(212H)과 Low의 구간(212L)이 같은 경우의 참조번호 210의 평균값보다 낮아진다.

[0053] 이와 같이 스위칭 회로(108)의 온 오프에 따른 트랜스(104)의 1차 권선(N1)에 전류가 흐르는 시간(펄스폭)을 제어함으로써, 2차측 직류 출력 전압(E2)이 바뀐다.

[0054] 이상과 같이 제어함으로써, 기존의 스위칭 전원 장치는 설정된 전압으로 2차측 직류 출력 전압(E2)을 유지하고 있다.

[0055] <스위칭 전원 회로의 보호 회로 · 제1 실시형태>

[0056] 다음에, 스위칭 전원 회로의 보호 회로에 대해 서술한다. 우선, 보호 회로가 필요해지는 원인인 스위칭 전원 회로에 이용하는 전해 콘덴서에 대해 서술한다.

[0057] 『전해 콘덴서에 대해, 제1 실시형태』

[0058] 스위칭 전원 회로(장치)는, 상기한 바와 같이 1차측 정류 평활화 회로(103)와 2차측 정류 평활화 회로(106)에 평활용 콘덴서로서 각각 1차측 전해 콘덴서(102)와 2차측 전해 콘덴서(105)가 탑재되어 있다. 이를 전해 콘덴서는 열화가 진행되면 등가 직렬 저항(ESR: Equivalent Series Resistance)의 증대와 정전용량의 저하가

일어난다.

[0059] 전해 콘덴서에 있어서, 등가 직렬 저항(R)의 증대가 일어나고, 또한 전류(i)를 흘려 보내면 줄열(i^2R)에 의해 전해 콘덴서 자신이 고열이 되는 경우나 내부 압력의 상승에 의해 폭발하는 경우가 있다.

[0060] 또한, 전해 콘덴서에서의 정전용량의 저하는 스위칭 전원 회로(장치)의 출력 특성의 저하나 다른 부품의 이상 발열을 일으키는 경우도 있다.

[0061] 따라서, 상기한 바와 같이 전해 콘덴서의 열화가 한도에 도달한 경우는 그 열화를 검지하여 대책을 취할 필요가 있다.

《보호 회로의 개요 · 제1 실시형태》

[0063] 이상에 의해, 도 1에서, 1차측 전해 콘덴서(102)의 열화를 검지하는 1차측 전해 콘덴서 열화 검지 회로(Det1)(111)와 2차측 전해 콘덴서(105)의 열화를 검지하는 2차측 전해 콘덴서 열화 검지 회로(Det2)(112)가 구비되어 있다.

[0064] 또한, 정지 신호 발생 회로(113)는, 1차측 전해 콘덴서 열화 검지 회로(111) 또는 2차측 전해 콘덴서 열화 검지 회로(112)의 열화 검지 신호에 의해 상기 정지 신호 발생 회로(113)의 출력이 스위칭 회로(108)의 N형 MOSFET의 게이트에 입력됨으로써 펄스폭 제어 회로(109)로부터 출력되는 구동 신호가 금지되고, 스위칭 전원 회로의 동작을 정지한다.

[0065] 이에 따라, 1차측 전해 콘덴서(102)와 2차측 전해 콘덴서(105)에 흐르는 리플 전류를 적게 한다. 이상에 따라, 1차측 전해 콘덴서(102) 또는 2차측 전해 콘덴서(105) 자신의 발열이나 폭발 및 그 주변 부품에의 영향을 미연에 방지한다.

《1차측 전해 콘덴서 열화 검지 회로 · 제1 실시형태》

[0066] 다음에, 1차측 전해 콘덴서 열화 검지 회로(111)의 구체적인 회로 구성에 대해 서술한다.

[0068] 도 3은 1차측 전해 콘덴서 열화 검지 회로(111)의 구성을 도시한 회로도이다.

[0069] 도 3에서, 콘덴서(310)의 제1 단자는 1차측 전해 콘덴서 열화 검지 회로(111)로서의 입력 단자(321)에 접속되어 있다. 콘덴서(310)의 제2 단자와 저항(R11)(311)의 제1 단자가 접속되어 있다. 저항(311)의 제2 단자와 1차측 어스(145)의 사이에 저항(R12)(312)이 접속되어 있다. 다이오드(313)의 애노드는 1차측 어스(145)에 접속되고, 캐소드는 저항(311)의 제2 단자에 접속되어 있다. 제너 다이오드(Zener diode)(314)의 캐소드는 저항(311)의 제2 단자에 접속되어 있다. 제너 다이오드(314)의 애노드는 1차측 전해 콘덴서 열화 검지 회로(111)로서의 출력 단자(322)에 접속되어 있다.

[0070] 콘덴서(310)에 의해 직류분을 커트하고, 저항(311), 저항(312)에 의해 전압을 적정한 값으로 분압하며, 입력 단자(321)로부터 입력하는 신호의 리플(교류 성분)을 분할점(323)에서 검출한다.

[0071] 또한, 다이오드(313)에 의해 신호의 마이너스 성분을 제거하고 플러스 성분만을 추출한다.

[0072] 또한, 제너 다이오드(314)는 전술한 바와 같이 검출한 신호의 리플이 일정한 전압(제너 전압, 항복 전압)을 초과한 경우에 온(ON, 애별란시 항복)되어 1차측 전해 콘덴서 열화 검지 회로(111)로서의 출력 단자(322)로부터 트리거 신호를 정지 신호 발생 회로(113)(도 1)에 출력한다.

[0073] 또, 1차측 전해 콘덴서 열화 검지 회로(111)로서의 입력 단자(321)에는 1차측 직류 단자(147)가 접속되어 있고, 1차측 전해 콘덴서(102)의 리플 전압으로부터 1차측 전해 콘덴서(102)의 열화 상태를 검지하고 있다. 이는 1차측 전해 콘덴서(102)가 열화되어 등가 직렬 저항의 증대나 정전용량의 감소가 발생하면 1차측 직류 단자(147)에서 리플 전압이 커지기 때문이다.

[0074] 또한, 저항(R11)(311), 저항(R12)(312)의 저항비(R11/R12)를 바꿈으로써, 분할점(323)의 전압(전위)을 바꾸어 제너 다이오드(314)에 가해지는 전압을 조정할 수 있다. 제너 다이오드(314)의 제너 전압 특성의 선택은 제약이 있으므로, 제너 다이오드(314)를 선택한 후에 이 제너 다이오드(314)의 특성에 적절한 전압이 가해지도록 상기 저항비(R11/R12)를 조정하면 된다.

《2차측 전해 콘덴서 열화 검지 회로 · 제1 실시형태》

[0076] 다음에, 2차측 전해 콘덴서 열화 검지 회로(112)의 구체적인 회로 구성에 대해 서술한다.

[0077] 도 4는 2차측 전해 콘덴서 열화 검지 회로(112)의 회로도로서, 제너 다이오드(414)로 구성되어 있다. 제너 다이오드(414)의 캐소드는 2차측 전해 콘덴서 열화 검지 회로(112)의 입력 단자(421)에 접속되어 있고, 또한 이 입력 단자(421)는 3차측 정류 평활화 회로(107)의 출력 단자(152)에 접속되어 있다. 또한, 제너 다이오드(414)의 애노드는 2차측 전해 콘덴서 열화 검지 회로(112)의 출력 단자(422)에 접속되어 있다.

[0078] 3차측 정류 평활화 회로(107)는 트랜스(104)의 3차 권선(N3)이 유기하는 교류 전력을 입력하고 있고, 3차 권선(N3)은 2차 권선(N2)의 교류 전력으로부터 유기되어 있다. 따라서, 2차측 전해 콘덴서(105)가 열화되어 등가 직렬 저항이 증대하면, 2차측 전해 콘덴서(105)의 양단에 발생하는 전압도 증대하고, 2차 권선(N2)으로부터 3차 권선(N3)으로 전파되며, 3차측 정류 평활화 회로(107)의 출력도 전압이 높아진다. 이 전압이 2차측 전해 콘덴서(105)의 열화에 따라 증대하고, 소정의 전압을 초과한 경우에 제너 다이오드(414)는 온하여 2차측 전해 콘덴서 열화 검지 회로(112)로서의 출력 단자(422)로부터 트리거 신호를 정지 신호 발생 회로(113)(도 1)에 출력한다.

[0079] 또, 2차측 전해 콘덴서 열화 검지 회로(112)가 1차측 전해 콘덴서 열화 검지 회로(111)와 비교하여 소자수가 적은 간단한 회로인 주요 이유는 트랜스의 특성을 이용하고 있기 때문이다.

[0080] 이는 3차측 정류 평활화 회로(107)의 출력으로 2차측 전해 콘덴서(105)의 열화를 검지하는 경우의 큰 장점이고, 비용과 설치 공간의 감소로 이어지는 이유이기도 하다.

[0081] 또, 2차측 전해 콘덴서(105)의 열화를 검지함에 있어서 인용문헌 1에 보이는 바와 같은 트랜지스터를 이용한 리플 전압 검출 회로나 포토 커플러를 이용하지 않으므로, 보다 저비용화 및 공간절약화를 도모할 수 있다.

『정지 신호 발생 회로 · 제1 실시형태』

[0083] 다음에, 정지 신호 발생 회로(113)의 구체적인 회로 구성에 대해 서술한다. 도 5는 정지 신호 발생 회로(113)의 구성을 도시한 회로도이다.

[0084] 도 5에서, 사이리스터(Thyristor)(501)의 캐소드는 1차측 어스(145)에 접속되고, 애노드와 게이트는 각각 정지 신호 발생 회로(113)의 출력 단자(532)와 입력 단자(531)에 접속되어 있다.

[0085] 저항(511)은 정지 신호 발생 회로(113)의 입력 단자(531)와 1차측 어스(145)의 사이에 접속되어 있다.

[0086] 또, 회로의 안정 동작(잡음에 의한 오동작 방지)을 위해, 콘덴서(512)를 정지 신호 발생 회로(113)의 입력 단자(531)와 1차측 어스(145)의 사이에 접속하는 경우도 있다.

[0087] 저항(511)은 입력 단자(531)의 바이어스 전압을 설정하고 있다.

[0088] 정지 신호 발생 회로(113)의 입력 단자(531)는, 1차측 전해 콘덴서 열화 검지 회로(111)의 출력 단자(322)와 2차측 전해 콘덴서 열화 검지 회로(112)의 출력 단자(422)에 접속되어 있다. 그 때문에, 1차측 전해 콘덴서 열화 검지 회로(111) 또는 2차측 전해 콘덴서 열화 검지 회로(112)로부터 열화 검지 신호인 트리거 신호가 있으면, 사이리스터(501)가 온한다. 그 결과, 정지 신호 발생 회로(113)의 출력 단자(532)는 대개 1차측 어스(145)와 동전위가 된다.

[0089] 정지 신호 발생 회로(113)의 출력 단자(532)는 도 1에서의 스위칭 회로(108)인 N형 MOSFET의 게이트에 접속되어 있다. 트리거 신호에 의해 출력 단자(532)가 대개 1차측 어스(145)와 동전위가 되면, N형 MOSFET의 게이트를 1차측 어스(145)의 전위에 고정하고 N형 MOSFET를 오프 상태로 한다. N형 MOSFET가 오프 상태가 됨으로써 1차 권선(N1)에는 전류가 흐르지 않게 되고 2차 권선(N2)에도 전류가 흐르지 않게 된다. 즉, 스위칭 전원 회로는 동작을 정지한다.

『보호 회로의 동작 · 제1 실시형태』

[0091] 이상에 있어서 개개의 회로 구성과 부분적인 동작에 대해 서술하였는데, 전체적으로의 동작의概要(概要)를 상기한 내용과 일부 중복되지만 이하에 서술한다.

[0092] 스위칭 전원 장치는 1차측 회로, 2차측 회로에 각각 평활용 콘덴서인 1차측 전해 콘덴서(102)와 2차측 전해 콘덴서(105)가 탑재되어 있다.

[0093] 1차측 전해 콘덴서(102)의 열화를 검지하는 수단으로서 1차측 전해 콘덴서 열화 검지 회로(111)가 있고, 2차측 전해 콘덴서(105)의 열화를 검지하는 수단으로서 2차측 전해 콘덴서 열화 검지 회로(112)가 있다.

[0094] 1차측 전해 콘덴서(102)가 열화되면 정전용량의 감소나 등가 직렬 저항(ESR)의 증대가 발생하고, 결과적으로 1

차측 전해 콘텐서(102)에 걸리는 리플 전압이 증대한다. 또한, 2차측 전해 콘텐서(105)가 열화되면 정전용량의 감소나 등가 직렬 저항(ESR)의 증대가 발생하고, 결과적으로 2차측 전해 콘텐서(105)의 양단에 걸리는 전압이 증대한다. 그래서, 그 리플 전압이나 단자 전압이 어떤 설정 전압을 초과하였음을 1차측 전해 콘텐서 열화 검지 회로(111) 또는 2차측 전해 콘텐서 열화 검지 회로(112)에서 검지하고, 트리거 신호를 정지 신호 발생 회로(113)로 보낸다. 정지 신호 발생 회로(113)는 상기 트리거 신호를 받아 펄스폭 제어 회로(109)의 출력 단자(151)로부터의 구동 신호를 금지, 즉 스위칭 회로(108)인 N형 MOSFET의 게이트를 대개 1차측 어스(145)와 동전위로 한다.

[0095] 이에 의해 스위칭 회로(108)의 스위칭 동작이 정지하고, 스위칭 전원 회로(장치)의 동작이 정지함과 동시에 출력도 정지한다. 스위칭 전원 회로의 동작이 정지하므로 1차측 전해 콘텐서(102)와 2차측 전해 콘텐서(105)에는 전류가 흐르지 않게 되고, 출열의 발생이 멈추며, 따라서 전해 콘텐서의 발열과 내부 압력의 상승이 회피되고 다른 부품의 이상 발열도 회피됨으로써 스위칭 전원 회로는 보호된다.

《제1 실시형태의 보충》

[0097] 또, 도 1에서, 스위칭 전원 회로에는 상기한 바와 같이 출력 오차 검출 회로(110)가 구비되어 있고, 2차측 직류 출력 전압(E2)은 설정된 전압을 유지하도록 제어되어 있다. 따라서, 1차측 전해 콘텐서(102) 또는 2차측 전해 콘텐서(105)의 약간의 열화나 고류 전원의 입력 전압(A1)의 변동, 직류 부하의 변동 또는 기타 요소의 변화, 변동이 있었다고 해도 2차측 직류 출력 전압(E2)은 소정의 전압을 유지하고 있다.

[0098] 단, 1차측 전해 콘텐서(102) 또는 2차측 전해 콘텐서(105)가 한도를 초과하여 열화를 일으키면, 1차측 전해 콘텐서 열화 검지 회로(111) 또는 2차측 전해 콘텐서 열화 검지 회로(112)가 이상을 검지한다.

(제2 실시형태)

[0100] 다음에, 본 발명의 제2 실시형태에 대해 서술한다.

<회로 구성 · 제2 실시형태>

[0102] 도 6에 본 발명의 제2 실시형태의 개략의 회로 구성을 도시한다.

[0103] 도 6의 회로 구성은 제1 실시형태의 회로 구성을 도시한 도 1을 기초로 하고 있으므로, 거의 동일한 회로이다. 다른 점은 정지 신호 발생 회로(113)의 출력 신호가 도 1에서는 스위칭 회로(108)의 N형 MOSFET의 게이트에 접속되어 있는 것에 대해, 도 6에서는 펄스폭 제어 회로(109)의 전원 단자인 3차측 정류 평활화 회로(107)의 출력 단자(152)에 접속되어 있는 것이다.

[0104] 다른 회로 구성은 도 6과 도 1은 동일하므로 설명은 생략한다.

<회로 동작 · 제2 실시형태>

[0106] 도 6에서, 1차측 전해 콘텐서 열화 검지 회로(111) 또는 2차측 전해 콘텐서 열화 검지 회로(112)가 1차측 전해 콘텐서(102) 또는 2차측 전해 콘텐서(105)의 열화를 검지하여 정지 신호 발생 회로(113)의 출력 신호가 대개 1차측 어스(145)와 동전위가 되면, 펄스폭 제어 회로(109)의 전원 단자인 3차측 정류 평활화 회로(107)의 출력 단자(152)도 대개 1차측 어스(145)와 동전위가 된다. 그러면, 펄스폭 제어 회로(109)는 전원이 사실상 공급되지 않게 되므로 동작을 정지하고, 출력 단자(151)로부터 스위칭 회로(108)인 N형 MOSFET의 게이트에의 구동 신호의 공급을 멎춘다. 이 결과, 스위칭 전원 회로의 동작이 정지하므로 1차측 전해 콘텐서(102)와 2차측 전해 콘텐서(105)에는 전류가 흐르지 않게 되고, 출열의 발생이 멈추며, 따라서 전해 콘텐서의 발열과 내부 압력의 상승이 회피되고 다른 부품의 이상 발열도 회피됨으로써 스위칭 전원 회로는 보호된다.

(제3 실시형태)

[0108] 다음에, 본 발명의 제3 실시형태에 대해 서술한다.

<회로 구성 · 제3 실시형태>

[0110] 도 7에 본 발명의 제3 실시형태의 개략의 회로 구성을 도시한다.

[0111] 도 7의 회로 구성은 제1 실시형태의 회로 구성을 도시한 도 1을 기초로 하고 있으므로, 거의 동일한 회로이다. 다른 점은 정지 신호 발생 회로(113)의 출력 신호가 도 1에서는 스위칭 회로(108)의 N형 MOSFET의 게이트에 접속되어 있는 것에 대해, 도 7에서는 펄스폭 제어 회로(109)의 출력 신호의 공급을 제어하는 제어 단자(153)에

접속되어 있는 것이다.

[0112] 다른 회로 구성은 도 7과 도 1은 동일하므로 설명은 생략한다.

[0113] <회로 동작 · 제3 실시형태>

[0114] 도 7에서, 1차측 전해 콘덴서 열화 검지 회로(111) 또는 2차측 전해 콘덴서 열화 검지 회로(112)가 1차측 전해 콘덴서(102) 또는 2차측 전해 콘덴서(105)의 열화를 검지하여 정지 신호 발생 회로(113)의 출력 신호가 대개 1 차측 어스(145)와 동전위가 되면, 펄스폭 제어 회로(109)의 제어 단자(153)는 대개 1차측 어스(145)와 동전위가 된다. 그러면, 펄스폭 제어 회로(109)는 출력 단자(151)로부터의 구동 신호의 공급을 정지한다.

[0115] 이 결과, 스위칭 회로(108)인 N형 MOSFET의 게이트에는 구동 신호의 공급이 정지되고, 대개 1차측 어스(145)의 전위로 고정된다. 그러면, 스위칭 전원 회로의 동작이 정지하므로 1차측 전해 콘덴서(102)와 2차측 전해 콘덴서(105)에는 전류가 흐르지 않게 되고, 출열의 발생이 멈추며, 따라서 전해 콘덴서의 발열과 내부 압력의 상승이 회피되고 다른 부품의 이상 발열도 회피됨으로써 스위칭 전원 회로는 보호된다.

[0116] (그 밖의 실시형태)

[0117] 도 3에서 1차측 전해 콘덴서 열화 검지 회로(111)가 저항(311)과 저항(312)을 구비한 회로를 나타내었지만, 1차측 회로의 직류 전압의 설정에 따라서는 어느 한쪽의 저항 또는 양쪽의 저항을 삭제하는 것이 가능하게 되는 경우도 있다.

[0118] 또한, 도 3, 도 4, 도 5에서 각각 1차측 전해 콘덴서 열화 검지 회로(111), 2차측 전해 콘덴서 열화 검지 회로(112), 정지 신호 발생 회로(113)의 회로예를 나타내었지만, 이들 회로는 일례에 불과하다. 동일한 기능을 갖는 다른 회로 구성을 이용해도 된다.

[0119] 또한, 이들 회로(111, 112, 113)를 펄스폭 제어 회로(109)와 일체화하여 집적회로화함으로써 전체적으로 점유 면적(부피), 회로 소자수를 컴팩트화해도 된다.

[0120] 또한, 도 1에서 스위칭 회로(108)는 N형 MOSFET를 이용한 예를 나타내었지만, 펄스폭 제어 회로(109)의 출력 단자(151)로부터 출력되는 구동 신호 파형의 구성을 바꾸면 P형 MOSFET을 이용해도 된다.

[0121] 또한, MOSFET에 한정되지 않고, 예를 들면 IGBT(Insulated Gate Bipolar Transistor, 절연 게이트 바이폴라 트랜지스터)를 이용해도 된다.

[0122] 또한, 1차측 전해 콘덴서(102), 2차측 전해 콘덴서(105)에 온도 퓨즈를 밀착시키고, 전해 콘덴서의 열화에 따른 온도 상승을 온도 퓨즈로 검지하며, 온도 퓨즈가 오프함으로써 펄스폭 제어 회로(109)의 구동 신호를 정지하고, 스위칭 전원 회로(장치)를 보호해도 된다.

[0123] 또한, 전원 투입시의 1차측 전해 콘덴서 열화 검지 회로(111)에 의한 1차측 전해 콘덴서(102)의 열화의 오검출을 방지하는 오검지 방지 회로(801)(도 8)를 1차측 정류 회로(101)와 1차측 전해 콘덴서(102)의 사이에 삽입해도 된다.

[0124] 전술한 바와 같이, 1차측 전해 콘덴서 열화 검지 회로(111)는 1차측 전해 콘덴서(102)의 양단에 발생하는 리플 전압이 소정의 기준 전압 이상이 되었을 때에 1차측 전해 콘덴서(102)가 열화되었다고 판정하여 펄스폭 제어 회로(109)에 의한 스위칭 회로(108)의 동작을 정지한다. 그러나, 검출하고자 하는 리플 전압의 주파수와 전원 투입시의 1차측 전해 콘덴서(102)의 단자 전압의 상승 시간(의 역수)을 주파수로 환산한 값은 근사하고 있고, 전원 투입시의 타이밍에 따라서는 1차측 전해 콘덴서 열화 검지 회로(111)가 오검지하여 스위칭 회로(108)의 동작을 멈춰 버릴 가능성이 있다. 따라서, 스위칭 전원 회로가 정상적으로 동작하지 않을 가능성이 있다.

[0125] 오검지 방지 회로(801)는 이 전원 투입시의 오검지를 방지하는 것이다.

[0126] 다음에, 이 오검지 방지 회로(801)를 도 8과 도 9를 참조하여 설명한다.

[0127] <<오검지 방지 회로>>

[0128] 도 8은 본 발명의 제1 실시형태의 1차측 정류 회로(101)와 1차측 전해 콘덴서(102)의 사이에 오검지 방지 회로(801)를 삽입한 구성을 도시한 회로도이다.

[0129] 도 9는 오검지 방지 회로(801)의 상세한 구성예를 도시한 회로도이다.

[0130] 도 9에서, 저항(제1 저항)(821)은 1차측 정류 회로(101)의 다이오드(123)(도 8)와 다이오드(124)(도 8) 각각의

캐소드의 접속점인 제1 직류 출력 단자(이하, 제1 직류 출력 단자라고 부름)와 1차측 직류 단자(147)의 사이에 접속되어 있다. 저항(제2 저항)(822)의 일단은 1차측 정류 회로(101)의 제1 직류 출력 단자에 접속되고, 타단은 콘텐서(831)의 일단에 접속되어 있다. 콘텐서(831)의 타단은 1차측 어스(145)에 접속되어 있다. 저항(제3 저항)(823)은 콘텐서(831)에 병렬로 접속되어 있다.

[0131] 또, 1차측 정류 회로(101)의 다이오드(121)(도 8)와 다이오드(122)(도 8) 각각의 애노드의 접속점인 제2 직류 출력 단자(이하, 제2 직류 출력 단자라고 부름)는 1차측 어스(145)에 접속되어 있다.

[0132] 사이리스터(811)의 애노드는 1차측 정류 회로(101)의 제1 직류 출력 단자에 접속되고, 캐소드는 1차측 직류 단자(147)에 접속되어 있다. 또한, 사이리스터(811)의 게이트는 직렬로 접속된 저항(822)과 콘텐서(831)의 접속점에 접속되어 있다.

[0133] 또한, 1차측 전해 콘텐서(102)는 도 8, 도 9에도 도시한 바와 같이 1차측 직류 단자(147)와 1차측 어스(145)의 사이에 접속되어 있다. 또, 1차측 어스(145)는 1차측 정류 회로(101)의 제2 직류 출력 단자에 접속되어 있다.

[0134] 또한, 도 9에서 1차측 정류 회로(101)는 도 8에서의 1차측 정류 회로(101)의 다이오드 브리지를 간략화하여 표기하고 있다.

[0135] 상기한 바와 같이, 1차측 정류 회로(101)의 제1 직류 출력 단자와 1차측 전해 콘텐서(102)의 사이에는 전원 투입 직후의 상승 시간을 천천히 하기 위해 저항(821)이 직렬로 삽입되어 있다.

[0136] 전원 투입 직후에 1차측 전해 콘텐서(102)의 양단의 전압은 저항(821)과 1차측 전해 콘텐서(102)의 전류 경로에 따라 상승하고, 저항(821)과 1차측 전해 콘텐서(102)에 의해 정해지는 시정수에 의해 상승한다. 또, 이 시정수는 1차측 전해 콘텐서(102)가 열화되었을 때에 양단에 발생하는 리플 전압의 주파수의 역수보다 충분히 큰 값으로 설정한다.

[0137] 또한, 전원 투입 직후에 사이리스터(811)의 게이트 전압도 저항(822)과 저항(823)과 콘텐서(831)에 의해 정해지는 시정수에 의해 천천히 상승한다. 전원 투입 직후는 콘텐서(831)에는 전하가 거의 축적되어 있지 않으므로 등가 임피던스는 저항(823)보다 충분히 작고, 전류 경로로서는 저항(823)보다 콘텐서(831)가 지배적이기 때문에 사이리스터(811)의 게이트 전압은 0(1차측 어스(145)의 전위)부터 저항(822)과 콘텐서(831)에 의해 정해지는 시정수로 천천히 상승한다. 따라서, 전원 투입 직후 사이리스터(811)는 오프하고 있다.

[0138] 전원 투입 후부터 저항(821)과 콘텐서(102)에 의해 정해지는 시정수에 비교하여 충분히 시간이 경과하면, 1차측 전해 콘텐서(102)의 양단의 전압은 스위칭 전원 회로를 동작시키는 데는 충분한 전압에 도달한다. 그러나, 저항(821)이 1차측 정류 회로(101)와 1차측 전해 콘텐서(102)의 사이에 존재하므로, 스위칭 전원 회로를 동작시키는 전류를 충분히 흘려 보내는 데는 장애가 되거나 또는 큰 에너지 손실원이 된다.

[0139] 전원 투입 후부터 콘텐서(831)에 전하가 축적됨에 따라 콘텐서(831)의 등가 임피던스가 증가하고, 사이리스터(811)의 게이트 전압은 저항(822)과 저항(823)과 콘텐서(831)에 의해 정해지는 시정수로 상승하여 곧 트리거 전압에 도달하면 사이리스터(811)는 온한다.

[0140] 온한 사이리스터(811)의 내부 저항의 저항값은 저항(821)의 저항값에 비교하여 매우 작고, 또한 저항(821)에 병렬로 접속되어 있으므로, 1차측 정류 회로(101)로부터 1차측 전해 콘텐서(102) 혹은 1차측 직류 단자(147)에 흐르는 전류는 사이리스터(811)를 경유하게 된다.

[0141] 또한, 온한 사이리스터(811)의 내부 저항은 충분히 작기 때문에, 오검지 방지 회로(801)를 구비한 것에 따른 에너지 손실은 매우 작다.

[0142] 또한, 콘텐서(831)에 전하가 충분히 축적되면, 등가 임피던스가 너무 높아져 사이리스터(811)의 게이트 전압이 불안정해질지도 모르고 전원을 차단하였을 때에 콘텐서(831)에 축적된 전하를 제외하기 때문에, 저항(823)을 콘텐서(831)에 병렬로 접속하고 있다. 또, 콘텐서(831)에 전하가 충분히 축적된 경우에는, 사이리스터(811)의 게이트 전압은 1차측 정류 회로(101)의 제1 직류 출력 단자와 직류 출력 단자 간의 전압이 저항(822)과 저항(823)에 의해 분압된 전압이 된다.

[0143] 이상의 구성의 오검지 방지 회로(801)를 구비함으로써, 전원 투입시의 1차측 전해 콘텐서 열화 검지 회로(111)의 오검지에 따른 스위칭 전원 회로의 오동작을 방지할 수 있다.

[0144] 또, 도 9에 도시한 오검지 방지 회로(801)는 회로 구성의 일례에 불과하다.

- [0145] 예를 들면, 저항(823)을 제외하고도 거의 동일한 회로 동작을 한다.
- [0146] 또한, 사이리스터(811) 대신에 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)나 IGBT(Insulated Gate Bipolar Transistor)를 이용하여 구성해도 된다.
- [0147] 또한, 도 8에 도시한 회로 구성은 도 1의 제1 실시형태에 대해 오겹지 방지 회로(801)를 삽입한 것인데, 도 6의 제2 실시형태나 도 7의 제3 실시형태에 대해서도 오겹지 방지 회로(801)를 마찬가지로 삽입해도 같은 효과가 있다.
- [0148] (본원발명, 실시형태의 보충)
- [0149] 이상, 본 실시형태의 보호 기능 부착된 스위칭 전원 회로는 1차측 회로와 2차측 회로에서의 평활 회로의 전해 콘덴서의 열화를 검지하고 자동으로 스위칭 전원 회로의 동작을 정지함으로써, 전해 콘덴서의 열화로부터의 파손 사고를 미연에 회피하는 기능을 구비하고 있다.
- [0150] 특히, 2차측 전해 콘덴서(105)의 열화를 3차측 정류 평활화 회로(107)의 출력 전압으로부터 제너 디이오드(41 4)에 의해 검지하는 방법과 회로에 의해, 2차측 전해 콘덴서 열화 검지 회로 및 회로 구성은 선행기술문현에 든 개시 기술과 비교하여 대폭으로 작감할 수 있고, 회로 소자수와 소자, 배선의 점유 면적(부피)의 컴팩트화가 가능하여 비용도 저감할 수 있는 큰 효과가 있다.
- [0151] 또한, 본 실시형태의 상기한 방법과 회로는 기존의 스위칭 전원 회로를 변경하지 않고 간단한 회로 소자를 부가하는 것만으로 실현한다는 특징이 있다.

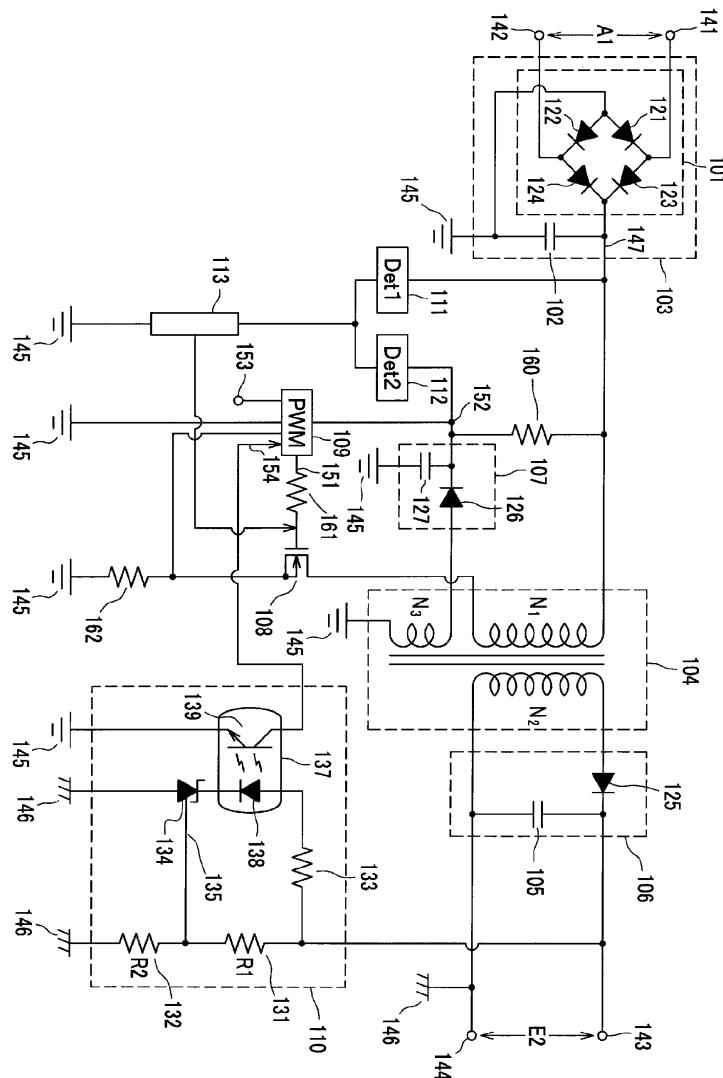
부호의 설명

- [0152]
- 101 1차측 정류 회로
 - 102 1차측 전해 콘덴서
 - 103 1차측 정류 평활화 회로
 - 104 트랜스
 - 105 2차측 전해 콘덴서
 - 106 2차측 정류 평활화 회로
 - 107 3차측 정류 평활화 회로
 - 108 스위칭 회로
 - 109 펄스폭 제어 회로(PWM)
 - 110 출력 오차 검출 회로
 - 111 1차측 전해 콘덴서 열화 검지 회로(Det1)
 - 112 2차측 전해 콘덴서 열화 검지 회로(Det2)
 - 113 정지 신호 발생 회로
 - 121, 122, 123, 124 디이오드
 - 125 디이오드, 2차측 정류 회로
 - 126 디이오드, 3차측 정류 회로
 - 127 평활 콘덴서
 - 131 저항(R1)
 - 132 저항(R2)
 - 133, 160, 161, 162, 511 저항
 - 134 션트 레귤레이터

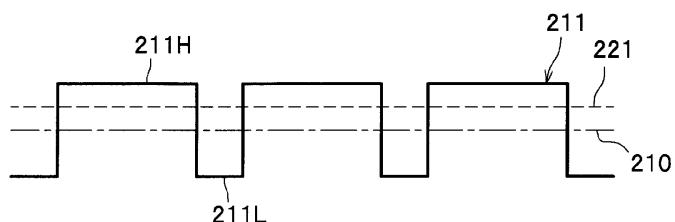
- 135 션트 레귤레이터 REF단자
- 137 포토 커플러
- 138 발광 다이오드
- 139 포토 트랜지스터
- 141, 142 교류 전원 단자
- 143, 144 2차측 직류 출력 단자
- 145 1차측 어스
- 146 2차측 어스
- 147 1차측 직류 단자
- 151 출력 단자
- 152 3차측 정류 평활화 회로의 출력 단자
- 153 제어 단자
- 154 제어용 입력 단자
- 310, 512, 831 콘덴서
- 311 저항(R11)
- 312 저항(R12)
- 313 다이오드
- 314, 414 제너 다이오드
- 321, 421, 531 입력 단자
- 322, 422, 532 출력 단자
- 323 분할점
- 501, 811 사이리스터
- 801 오검지 방지 회로
- 821 저항(제1 저항)
- 822 저항(제2 저항)
- 823 저항(제3 저항)
- A1 교류 전압, 입력 전압
- E2 2차측 직류 출력 전압
- N1 1차 권선, 1차 권선수
- N2 2차 권선, 2차 권선수
- N3 3차 권선, 3차 권선수

도면

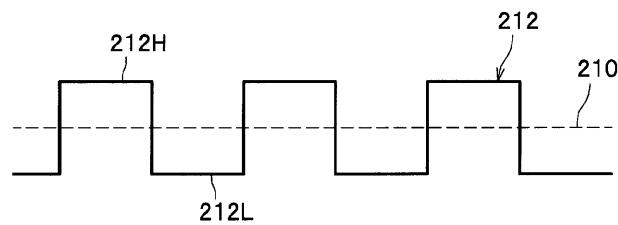
도면1



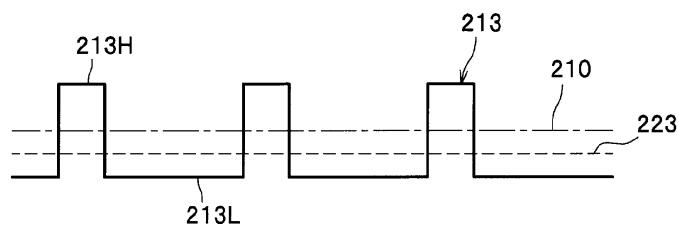
도면2a



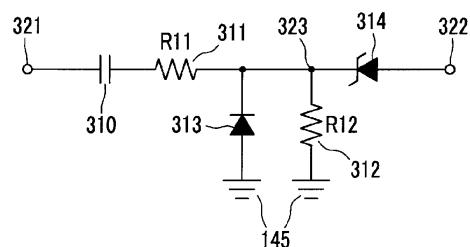
도면2b



도면2c



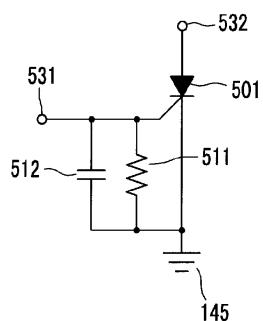
도면3



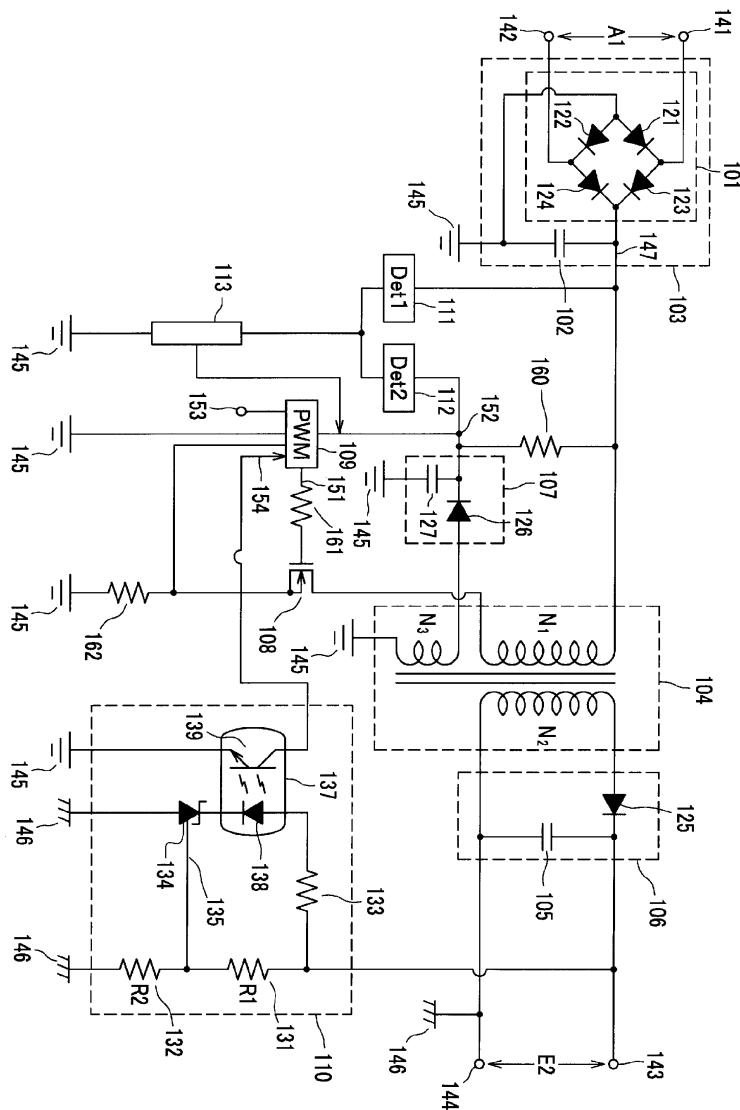
도면4



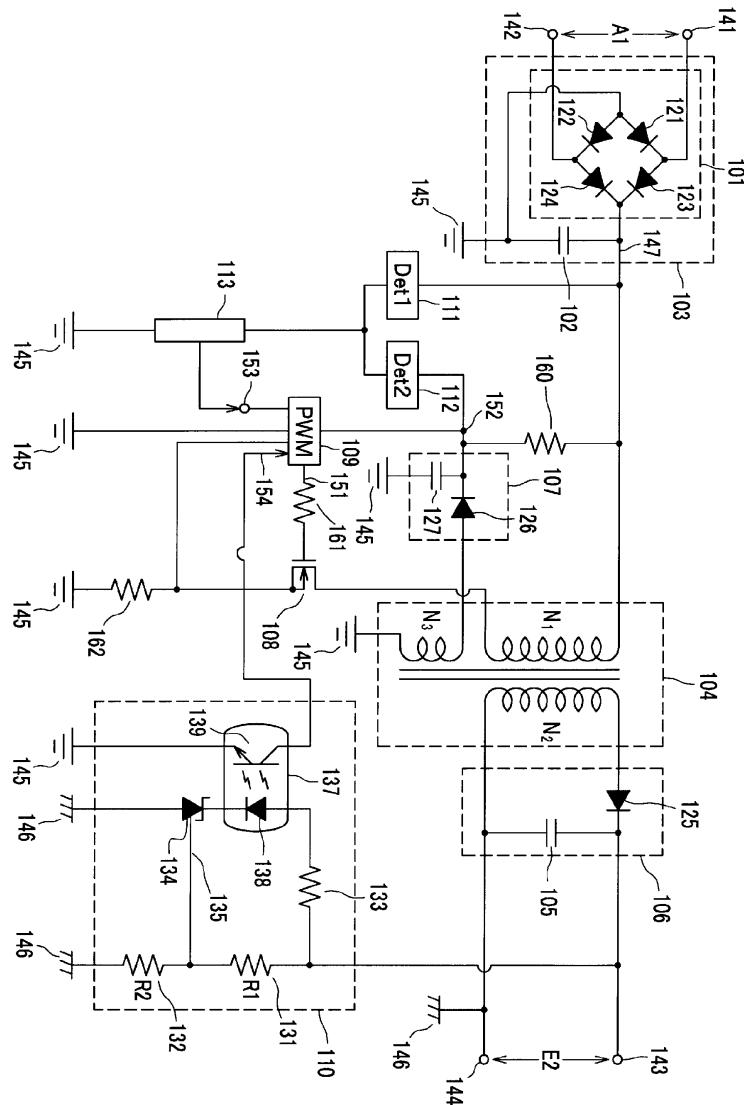
도면5



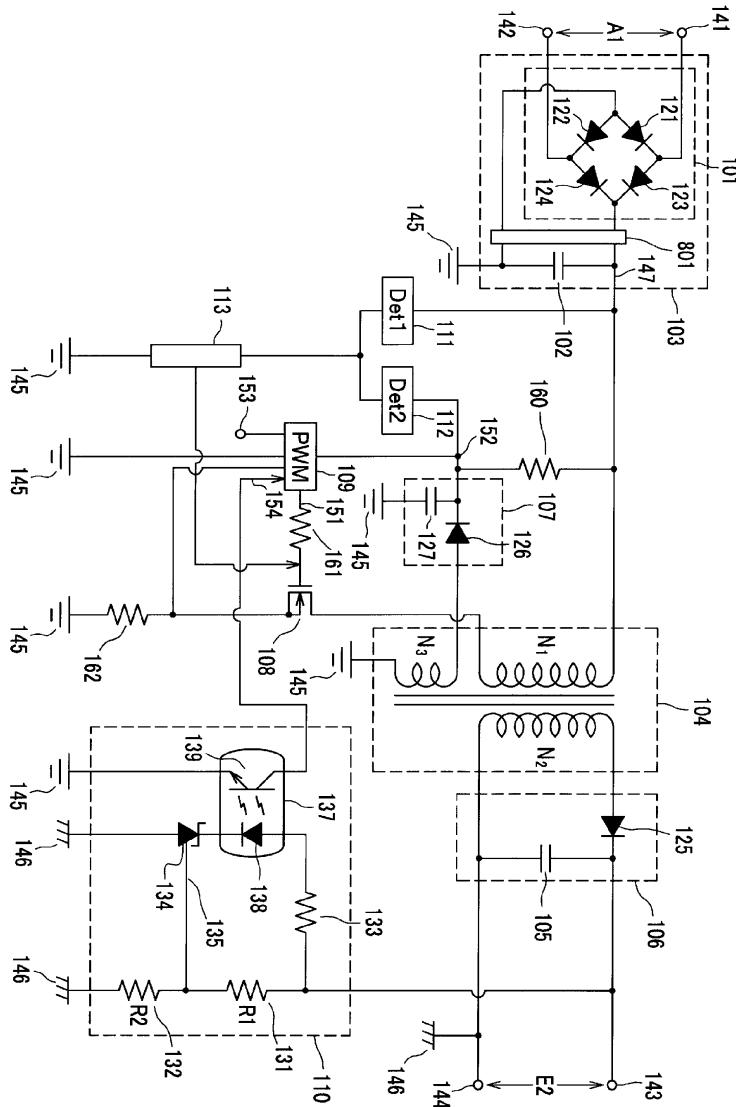
도면6



도면7



도면8



도면9

