

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成17年11月10日(2005.11.10)

【公開番号】特開2003-209539(P2003-209539A)

【公開日】平成15年7月25日(2003.7.25)

【出願番号】特願2002-303732(P2002-303732)

【国際特許分類第7版】

H 04 L 7/033

G 06 F 1/08

G 06 F 1/12

H 03 L 7/08

H 04 L 7/00

H 04 L 7/04

【F I】

H 04 L 7/02 B

H 04 L 7/00 Z

H 04 L 7/04 B

G 06 F 1/04 3 2 0 Z

G 06 F 1/04 3 4 0 D

H 03 L 7/08 H

【手続補正書】

【提出日】平成17年9月20日(2005.9.20)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】複数のデータ・チャネルを同期させるためのシステムであって、クロック分配回路を備え、前記クロック分配回路によって提供されるコア・クロック信号の周波数で、複数のデータ・ストリームを提供するコア回路と、

前記クロック分配回路によって提供される前記コア・クロック信号と同じ周波数及びほぼ同じ位相を有する第1のクロック信号を含む複数のクロック信号を発生する第1の位相ロック・ループ回路と、

前記コア回路及び前記第1の位相ロック・ループ回路に結合されて、前記第1のクロック信号の周波数で受信した前記複数のデータ・ストリームを、前記複数のクロック信号のうちの第2のクロック信号の周波数で複数の直列データ・ストリームに変換する複数のチャネル回路と、
を含むシステム。

【請求項2】さらに、前記コア回路に結合されて、前記コア・クロック信号を発生し、前記クロック分配回路に前記コア・クロック信号を提供する第2の位相ロック・ループ回路を含む、請求項1に記載のシステム。

【請求項3】前記第2の位相ロック・ループ回路が、前記クロック分配回路から前記コア・クロック信号のサンプル・バージョンを受信し、前記クロック分配回路に関連したタイミング差を補償する、請求項2に記載のシステム。

【請求項4】前記複数のクロック信号の少なくとも1つが、レジスタ間転送を介して、前記複数のチャネル回路の少なくともいくつかに分配する、請求項1に記載のシステム。

【請求項5】前記第1の位相ロック・ループ回路が、前記コア回路に結合されているこ

とと、前記第1の位相ロック・ループ回路が、前記クロック分配回路に前記コア・クロック信号を提供する、請求項1に記載のシステム。

【請求項6】複数のデータ・チャネルを同期する方法であって、

基準クロック信号を受信するステップと、

前記基準クロック信号に基づく複数のクロック信号を発生し、前記複数のクロック信号のうちのコア・クロック信号をコア回路に提供して、データが、複数のデータ経路を介して、前記コア・クロック信号のクロック・レートで、前記コア回路から転送されるようにするステップと、

前記複数のクロック信号のうち、前記コア・クロック信号と同じ周波数及びほぼ同じ位相を備えた第1のクロック信号のクロック・レートで、対応するチャネル回路によって、前記複数のデータ経路を介して転送された前記データを受信するステップと、

前記チャネル回路のそれぞれが受信した前記データを、前記複数のクロック信号のうちの第2のクロック信号のクロック・レートで、並列データ・ストリームから直列データ・ストリームに変換するステップと、
を含む方法。

【請求項7】前記複数のクロック信号が、互いに、及び、前記基準クロック信号に対して定義済みの周波数及び位相関係で発生する、請求項6に記載の方法。

【請求項8】さらに、前記コア回路内において前記コア・クロック信号のあるバージョンをサンプリングし、前記コア・クロック信号の位相を調整して、前記コア回路内におけるタイミング変動を補償するステップを含む、請求項6に記載の方法。

【請求項9】さらに、レジスタ間転送によって、前記チャネル回路のそれぞれに前記複数のクロック信号の少なくとも1つを分配するステップを含む、請求項6に記載の方法。

【請求項10】システムであって、

第1のクロック信号を含む複数のクロック信号を発生する第1の位相ロック・ループ回路と、

前記第1の位相ロック・ループ回路に結合されており、それぞれ、前記第1のクロック信号と同じ周波数及びほぼ同じ位相を備えたコア・クロック信号の周波数で、コア回路からデータ・ストリームを受信する複数のチャネル回路と、を含み、

前記複数のクロック信号の少なくとも1つが、レジスタ間転送を介して、前記複数のチャネル回路の少なくとも一部に分配される、

システム。