



NORGE

(19) [NO]

STYRET FOR DET
INDUSTRIELLE RETTSVERN

[B] (12) UTLEGNINGSSKRIFT (11) NR. 154366

(51) Int. Cl.⁴ H 04 L 11/20

(21) Patentsoknad nr. 813202
(22) Inngivelsesdag 21.09.81
(24) Lopedag 21.09.81
(62) Avdelt/utskilt fra soknad nr.

(86) Internasjonal soknad nr. -
(86) Internasjonal inngivelsesdag -
(85) Videreforingsdag -

(71)(73) Søker/Patenthaver SIEMENS AKTIENGESELLSCHAFT
BERLIN UND MÜNCHEN,
Wittelsbacherplatz 2,
D-8000 München 2, BRD.

(41) Alment tilgjengelig fra 25.03.82
(44) Utlegningsdag 26.05.86
(72) Oppfinner GERHARD MOSCHITZ, Wolfratshausen,
RICHARD SCHOONHOVEN, München, BRD.

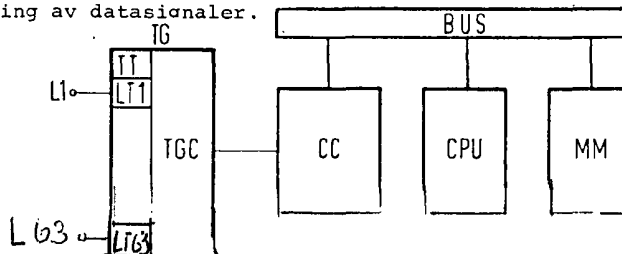
(74) Fullmektig Siv.ing. Per Onsager,
Onsagers Patentkontor AS, Oslo.

(30) Prioritet begjært 24.09.80, BRD, nr P 30 36 034.

(54) Oppfinnelsens benevnelse KOBLINGSANORDNING TIL FORBIGÅENDE LAGRING
AV BINÆRKODEDE INFORMASJONS- ELLER DATASIGNALER
I FORMIDLINGSANLEGG.

(57) Sammendrag

Oppfinnelsen gjelder en fremgangsmåte og en koblingsanordning til å oppta og mellomlagre datasignaler i et dataformidlingsanlegg. Dataformidlingsanlegget oppviser en dataoverførings-styreinnretning (CC) som datasignalene tilføres. Videre finnes et forbindelseslager (CM) som stiller informasjon om videreledning av datasignaler til rådighet for dataoverførings-styreinnretningen (CC). Sluttelig finnes en lagringsanordning (MM, DM) som tjener til lagring av datasignaler. Ved et slikt dataformidlingsanlegg skal det nødvendige utstyr til lagring og styring i dataoverførings-styreinnretningen (CC) for opptak av datasignaler reduseres. Til formålet går oppfinnelsen ut på i forbindelseslageret (CM) for hvert ledningsavsnitt (L1 til Lz) som datasignaler tilføres over, å lagre en adresse til et slikt lagerområde i lagringsanordningen (DM) som holdes parat for opptak og mellomlagring av datasignaler. Videre gis der anvisning på at der etter første påstyring av et slikt lagerområde (f.eks. MBL) stilles til rådighet for dataoverførings-styreinnretningen (CC) adressen (f.eks. AD3) til et ytterligere lagerområde (MB3) som det som etter påkrav tildeles et ytterligere ledningsavsnitt for en lagring av datasignaler.



(56) Anførte publikasjoner Ingen.

Oppfinnelsen angår en koblingsanordning til forbigående lagring av binærkodete informasjons- eller datasignaler tilført over ledningsavsnitt i formidlingsanlegg med en styreinnetning som styrer signaloverføringen, og som ledningsavsnittene er tilsluttet, med et forbindelseslager som stiller informasjon om videreledning av signalene til rådighet for styreinnetningen, samt med en lagringsanordning hvori der for de enkelte ledningsavsnitt stilles parat lagerområder til signallagring.

En koblingsanordning som angitt er allerede kjent ("Siemens-Zeitschrift" 51, 1977, hefte 1, side 18 til 23; firmapublikasjon "Siemens-System EDX Systembeschreibung", utgave 7/79, særlig fig. 4 og 10). Ved denne kjente koblingsanordning finnes der i dataoverføringsstyreinnetningen et buffertlager hvor der mellomlagres data som er blitt tilført fra et av ledningsavsnittene, innen vedkommende data sendes ut til et annet ledningsavsnitt. Et slikt lager er fast tilordnet hvert ledningsavsnitt. Lagringen av datasignaler i vedkommende buffertlagre skjer syklisk, og sentralprosessen må omlagre datasignalene før de behandles videre. I den forbindelse vil det forstås at vedkommende lagre må være desto større jo høyere overføringshastigheten på de enkelte ledningsavsnitt er. Omlagringen krever tilsvarende stor arbeidsprestasjon av dataformidlingsanleggets sentralprosessor.

Til grunn for oppfinnelsen ligger nu den oppgave å gi anvisning på en mulighet for å klare seg med en mindre belastning på sentralprosessen under behandlingen av datasignalsene og likevel å overholde de kritiske betingelser med hensyn til reell tid for tilordningen av buffertlagerområder.

Den angitte oppgave blir ved en koblingsanordning som angitt innledningsvis, ifølge oppfinnelsen løst ved

at forbindelseslageret for hvert ledningsavsnitt over hvilket der tilføres et signal, lagrer adressen til et av styreinnetningen reservert lagerområde hos lagringsanordningen for lagring av vedkommende signal,

og at der i styreinnetningen etter første påstyring av et slikt lagerområde er stillet til rådighet for forbindelseslageret adressen til et ytterligere lagerområde som et lagerområde som nå skal holdes parat.

154366

2

Oppfinnelsen medfører den fordel at sentralprosessen ikke lenger blir belastet i så stor grad som ved den ovenfor omtalte kjente metode. Den oppnådde avlastning av sentralprosessen beror på det forhold at de datasignaler som skal mellomlagres, ikke først må lagres i et buffertlager, men straks blir innført i lagerområdet hos den lagringsanordning som tjener som hovedlager. Da der i vedkommende lagerområde så ikke lenger skjer noen utbytning av signaler, blir det dermed overflødig å omlagre datasignalene. I det forhåndenværende forbindelseslager lagres adressene til lagerområder som kommer i betraktning for en lagring av datasignaler, og som kan være av forskjellig størrelse. Takket være det forhold at adressen til et ytterligere lagerområde hos lagringsanordningen blir stillet parat etter første påstyring av et lagerområde som er stillet til rådighet for en lagring av datasignaler, fås dessuten den fordel at der ikke behøves særskilte operasjoner når det gjelder å bestemme lagerområder til å oppta datasignalene. For de lagerområder som er disponible for en lagring av datasignaler i lagringsanordningen, lar seg på enkel måte fastslå ved en sammenkjedning som der så refereres til under lagringen av datasignaler som tilføres fra ledningsavsnittene, resp. under tildelingen av lagerområder til de enkelte ledningsavsnitt. I den forbindelse blir der fortrinnsvis også tildelt de forskjellige ledningsavsnitt forskjellige lagerområder i lagringsanordningen for lagring av datasignaler.

Hensiktsmessig er koblingsanordningen utformet slik at styreinnretningen først avhenter adressene til det ytterligere lagerområde fra det lagerområde hos lagringsanordningen som nettopp påstyres for første gang,

at den deretter lagrer vedkommende adresse i et bufferregister hos styreinnretningen,

og at den ved opptreden av et kravsignal om et ytterligere ledningsavsnitt som det ennå gjenstår å bestemme med hensyn til signaloverføringen, lagrer vedkommende adresse fra bufferregisteret på en til dette ledningsavsnitt hørende lagerplass i forbindelseslageret.

Dette betinger fordelene av en særlig enkel og rask levering av de adresser som betegner de lagerområder som benyttes

for en lagring av datasignaler.

Fortrinnsvis er bufferregisteret utført som skiftregister som avgir den adresse som det ennå inneholder, til forbindelseslageret ved hjelp av den fra lagringsanordningen avhentede ytterligere adresse. Derved fås fordelene av særlig rask og enkel funksjon når det gjelder å stille adressene parat.

Hensiktsmessig enører styreinnetningen med hvert ytterligere kravsignal som opptrer på det ledningsavsnitt som tilhører vedkommende lagerplass, den adresse som er lagret på en lagerplass i forbindelseslageret. Derved oppnår man den fordel at de lagerplasser som kommer i betraktning for en lagring av datasignaler i det respektive lagerområde, blir betegnet på særlig enkel måte, og at det også er mulig å ta hensyn til størrelsen av det respektive lagerområde.

Det kan eventuelt være hensiktsmessig at styreinnetningen endrer den adresse som overføres fra bufferregisteret til forbindelseslageret, i løpet av denne overføring.

En særlig hensiktsmessig utførelse av koblingsanordningen ifølge oppfinnelsen er karakterisert ved

at den med de enkelte ledningsavsnitt og med lagringsanordningen forbundne styreinnetning inneholder et bufferregister som er forbundet med forbindelseslageret, og som inngangssidig og utgangssidig kan forbindes med lagringsanordningen for å oppta adresser som etter krav betegner lagerområder som er stilt parat for en signallagring, og for å adressere det lagerområde som er betegnet ved den adresse som inneholdes i det, og fra hvilket der kan avhentes en adresse som betegner et ytterligere lagerområde,

og at forbindelseslageret med sin utgang som avgir adresser for de respektive lagerområder som skal benyttes, hos lagringsanordningen, er forbundet med sin adresseinnskrivningsinngang via en adresse-endringsinnetning.

Herved oppnås fordelene av en særlig liten koblingsteknisk påkostning når det gjelder dataoverførings-styreinnetningens oppbygning.

Hensiktsmessig oppviser forbindelseslageret enkelte lagerplasser som tilhører de enkelte ledningsavsnitt, og i hvilke der i tillegg til den adresse som betegner et lagerområde

resp. en lagerplass i lagringsanordningen, også inneholdes en markeringsbit som muliggjør en sontring mellom ledningsavsnitt som et lagerområde i lagringsanordningen allerede er tildelt, og ledningsavsnitt som først etter et krav skal få tildelt et tilsvarende lagerområde i lagringsanordningen. Herved oppnås fordelene av en særlig liten koblingsteknisk påkostning for styringen.

Fortrinnsvis oppviser forbindelseslageret en styretilslutning som under forløpet av overføringen av en adresse fra bufferregisteret til forbindelseslageret kan påstyres slik at det er mulig også å endre den markeringsbit som inneholdes i den lagerplass i forbindelseslageret som er anordnet for å oppta vedkommende adresse. Denne forholdsregel medfører den fordel at dataoverføringsstyreinnetningen på særlig enkel måte kan samarbeide med forbindelseslageret. Den nevnte markeringsbit vil forøvrig også kunne endres på grunnlag av andre styresignaler, f.eks. fra sentralprosessen.

Hensiktsmessig er styreinnetningen forbundet med lagringsanordningen via en aksessstyreinnetning som muliggjør direkte lageraksess. Dette medfører fordelene av særlig enkel samvirking mellom dataoverføringsstyreinnetningen og lagringsanordningen.

Forbindelseslagerets enkelte lagerplasser lar seg hensiktsmessig adressere sammen med en avspørring av de enkelte ledningsavsnitt med sikte på bestemmelse av opptreden av forbindelseskrav- resp. datasignaler. Derved oppnår man fordelene av særlig lite utstyr til påstyring for ledningsavsnittene og forbindelseslageret.

Oppfinnelsen vil i det følgende bli nærmere belyst ved et eksempel under henvisning til tegningen.

Fig. 1 viser i blokkskjema et dataformidlingsanlegg hvor oppfinnelsen kan anvendes.

Fig. 2 viser i et blokkskjema en koblingsanordning ifølge oppfinnelsen slik den kan anvendes i dataformidlingsanlegget på fig. 1.

Blokkskjemaet på fig. 1 viser et dataformidlingsanlegg som det der allerede ble omtalt som kjent innledningsvis. På fig. 1 finnes riktignok bare én ledningstilslutningsgruppe TG som omfatter en testledningstilslutning TT og 63 ledningstilslutninger LT1 til LT63. Til disse ledningstilslutninger er der koblet ledningsavsnitt L1 til L63. Til de ledningstilslutninger som hører til ledningstilslutningsgruppen, og den tilhørende testledningstilslutning hører en ledningsgruppestyreenhet TGC.

Ledningstilslutningsgruppen TG står i forbindelse med en dataoverførings-styreinnretning CC. Denne styreinnretning CC er tilkoblet en bussledning BUS. Til busledningen er der videre koblet en sentral prosessor CPU og et hovedlager MM.

Slik det er kjent fra de innledningsvis omtalte publikasjoner, skjer overføringen av datasignaler mellom forskjellige ledningsavsnitt i anlegget på fig. 1 under medvirkning av dataoverførings-styreinnretningen CC. Denne styreinnretning avspør ledningsavsnittene resp. ledningstilslutningene med hensyn til opptredende forbindelseskrav resp. datasignaler for så etter mellomlagring å lede disse til de ønskede ledningsavsnitt. Informasjonen om hvorhen de respektive opptatte datasignaler skal ledes videre, er lagret i et forbindelseslager hos vedkommende dataoverførings-styreinnretning CC. Slike informasjoner blir fastslått ved begynnelsen av hver dataforbindelse og lagret tilsvarende.

Den sentrale prosessor CPU som forekommer på fig. 1, og som også kan betegnes som sentralprosessor, tjener til å styre driften av dataoverførings-styreinnretningene CC og hovedlageret MM. De

prosesser som finner sted i den forbindelse, er det imidlertid ikke nødvendig å gå nærmere inn på her, da de allerede kan forutsettes kjent.

Blokkskjemaet på fig. 2 viser en mulig oppbygning av en koblingsanordning som inneholdes i de dataoverførings-styreinnretninger som er antydnet på fig. 1. Styreinnretningen er på fig. 2 igjen generelt betegnet med CC. Vedkommende styreinnretning CC er via forbindelsesledninger La, Lb, Lc forbundet med en ledningstilslutningsgruppe TG hvor der i henhold til fig. 2 er tilsluttet ledningsavsnitt Ll til Lz som er istand til å overføre signaler såvel i ankommende som i utgående retning. På fig. 2 er hvert slikt ledningsavsnitt forbundet med to OG-porter G1, G2 i ledningstilslutningsgruppen TG. Disse sammenknytningsledd G1, G2 er med hver sine inngang tilkoblet en adresseledning som er forbundet med ledningen La. Utgangen fra OG-leddet G1 er forbundet med ledningen Lb, og den ene inngang til OG-leddet G2 er forbundet med ledningen Lc. Ledningene La, Lb og Lc kan likedan som alle øvrige ledninger som er vist med tykke opptrukne linjer på fig. 2, hver innbefatte et større antall enkeltledninger, f.eks. åtte og åtte enkeltledninger. De ovennevnte OG-ledd vil da være anordnet i et tilsvarende antall for å kunne overføre de bits som danner de forskjellige datasignaler, parallelt.

Dataoverførings-styreinnretningen CC på fig. 2 er videre forbundet med et busledningssystem som innbefatter en adressebusledning AB, en styrebusledning CB og en databusledning DB. Hver av disse busledninger omfatter et antall enkeltledninger f.eks. åtte. Til vedkommende busledninger er der i henhold til fig. 8 koblet en sentral prosessor CPU og to lagre DM, PM, som f.eks. kan danne det hovedlager som er betegnet med MM på fig. 1. Lageret PM på fig. 2 utgjør et programmlager og kan f.eks. være et ROM-lager. Lageret DM på fig. 2 utgjør det egentlige datalager, som i det følgende også vil bli betegnet som lagringsanordning. Dette lager DM kan være et RAM-lager. Med en lageraksess-styreinnretning ACC2 er det koblet til de nevnte tre busledninger AB, CB, DB.

Dataoverførings-styreinnretningen CC har et forbindelseslager CM som omfatter de lagerplasser som hører til de enkelte lednings-

avsnitt L1 til Lz. Disse lagerplasser blir ved adressering av de enkelte ledningsavsnitt L1 til Lz likeledes adressert. Til dette tjener en adressegenerator Ag som med sin adresseutgang - som kan føre et antall enkeltledninger, f.eks. 12 - er tilkoblet en adresseledning som for det første den allerede nevnte adresseledning La er koblet til, og med hvilken der for det annet er forbundet en adresseinngang ia til lageraksess-styreinnretningen ACC1 resp. til forbindelseslageret CM.

Lageraksess-styreinnretningen ACC1 hos forbindelseslageret CM er med en inngang/utgang iol koblet både til en inngang til et OG-ledd G4 og til utgangen fra et ELLER-ledd G7. OG-leddet G4 er med en ytterligere inngang koblet til utgangen fra et sperreledd G3. Dette sperreledd er med en signalinngang koblet til en ytterligere inngang/utgang io2 for lageraksess-styreinnretningen ACC1 hos forbindelseslageret CM. Med en sperre-inngang er sperreleddet G3 koblet til en styreledning cll som er tilsluttet en utgang fra en lageraksess-styreinnretning DMAC anordnet for en direkte lageraksess. Til den ovennevnte inngang/utgang io2 for forbindelseslageret CM er dessuten et ELLER-ledd G11 koblet med sin utgang.

Det ovennevnte OG-ledd G4 er med enda en utgang koblet til den likeledes ovennevnte ledning Lb. Til denne ledning er videre et OG-ledd G4 koblet med en inngang. Dette OG-ledd G5 er med en sperreinngang tilsluttet utgangen fra det likeledes allerede nevnte sperreledd G3. Med enda en utgang er OG-leddet G5 koblet til utgangen fra et buffertregister Breg.

OG-leddet G5 er med sin utgang koblet til en inngang til et ELLER-ledd G8 som med en ytterligere inngang er forbundet med utgangen fra OG-leddet G4. Utgangen fra ELLER-leddet G8 er koblet til en inngang til aksess-styreinnretningen DMAC. Utgangen fra OG-leddet G4 er videre forbundet med en inngang til et OG-ledd G6 som med en ytterligere inngang er koblet til en inngang/utgang iol for forbindelseslageret CM.

En tilvekstkobling Inc er med sin inngangsside forbundet med utgangen fra OG-leddet G6. Tilvekstkoblingen Inc tjener til å høyne et signal som tilføres den - det kan her dreie seg om en adresse som det vil fremgå nærmere senere - med hensyn til verdi, f.eks. med +1. Utgangssiden av tilvekstkoblingen Inc er forbundet med en inngang til det ovennevnte ELLER-ledd G7. En annen inngang til ELLER-leddet G7 er forbundet med utgangen fra

154366

8

et OG-ledd G9. Dette OG-ledd G9 er med en inngang koblet til utgangen fra buffertregisteret Breg og med en annen inngang sammen med en inngang til registeret Breg koblet til styreledningen c11. Som antydnet ved en stiplet linje på fig. 2 kan tilvekstkoblingen Inc på sin inngangsside eventuelt også være forbundet med utgangen fra OG-leddet G9.

En ytterligere inngang til ELLER-leddet G7 er via en ledning Ly koblet til en utgang fra en innstillingskobling Ec. Denne innstillingskobling kan f.eks. bestå av OG-ledd G13, G14, en sammenligner G15 og et register Reg. OG-leddene fører ved sine ene inngang "0"-signaler. Med sine andre innganger er OG-leddene koblet til utgangen fra sammenligner G15. Sammenligner G15 er med sin ene inngangsside via en ledning Lx koblet til inngangen/utgangen iol for forbindelseslageret CM og med sin annen inngangsside koblet til utgangen fra registeret Reg. Dette register er på sin inngangsside via en ledning Lc koblet til datasignalet utgangen og med en ytterligere inngang koblet til en styreutgang fra lageraksess-styreinnretningen DMAC via en styreledning c12. Med en tilbakesetningsinngang er vedkommende register koblet til utgangen fra OG-leddet G14. Den nevnte styreledning c12 resp. en dermed forbundet styreledning er forbundet med en stans- resp. stopp-inngang st til adressegeneratoren Ag. Vedkommende adressegenerator Ag vil ved tilførsel av et signal ved den nevnte inngang st opphøre med å avgi adresser. I så fall kan en adresse som tilføres sammenligner G15 fra registeret Reg, sammenlignes med en adresse som via ledningen Lx tilføres fra forbindelseslageret CM, slik det vil fremgå nærmere senere. Her skal det bare bemerkes at der i tilfelle at der fastslås overensstemmelse mellom sammenlignede adresser via ledningene Lu og Ly resp. sammenknytningsledninger G11 og G7, blir avgitt "0"-signaler til inngangene/utgangene io2 og iol for forbindelseslageret CM, som disse signaler blir innskrevet i på den lagerplass som ennå adresseres av adressegeneratoren Ag.

Koblingsanordningen på fig. 2 oppviser videre et OG-ledd G10. Dette OG-ledd er på sin utgangsside koblet til en inngang til ELLER-leddet G11. Ved en inngang fører OG-leddet G10 et "1"-signal. Men sin annen inngang er OG-leddet G10 koblet til den allerede nevnte styreledning c11.

Buffertregisteret Breg er med en inngang som ennå ikke er

omtalt, koblet til den ovennevnte ledning Lc. Via denne ledning Lc får buffertregisteret Breg adresser tilført for mellomlagring. Disse adresser utkalles fra lagringsanordningen DM, som det vil fremgå nærmere senere. Før man går inn på prosessen i den forbindelse, skal der imidlertid først gjøres rede for hvorledes lagringsanordningen DM er organisert.

Lagringsanordningen DM er inndelt i et antall lagerområder som på fig. 2 er betegnet med MB1, MB2 og MB3. Disse lagerområder kan være av forskjellig størrelse. Til vedkommende lagerområder hører forskjellige adresser. Således hører adressen MB1 til lagerområdet MB1, adressen ADR2 til lagerområdet MB2 og adressen ADR3 til lagerområdet MB3. Ved adressering av lagringsanordningen DM med en av disse adresser er stadig det tilhørende lagringsområde adressert. I den forbindelse går man her frem slik at der ved opp-treden av en av vedkommende adresser bare blir adressert en første lagerplass innen vedkommende lagerområde. I tilfellet av lagerområdet MB1 er dette et lagerområde hvor adressen ADR3 står. Er lagerområdet MB3 det lagerområde som er betegnet med adressen ADR3, står adressen ADR2 på vedkommende lagerplass. I det lagerområde MB2 som er betegnet med denne adresse ADR2, står adressen ADR1 på den tilsvarende lagerplass. Denne adresse henviser igjen til første lagerområde MB1. Hensiktsmessig er der i vedkommende lagerplass imidlertid ikke innført noen adresse hvis der fra siste lagerområde av lagringsanordningen DM ikke uten videre skal kunne gås over til det nevnte første lagerområde. Forøvrig kan lagringsanordningen DM være organisert slik at der med den respektive forhøyede adresse er adressert en av de øvrige lagerplasser innen det respektive lagerområde. Således betegner f.eks. de med +1 til +m høynede adresser de øvrige lagerplasser ADR1+1 til ADR1+m i lagerområdet MB1. På tilsvarende måte betegner de med +1 til +n høynede adresser de øvrige lagerplasser ADR2+1 til ADR2+n i lagerområdet MB2. Sluttelig betegner de med +1 til +x høynede adresser de øvrige lagerplasser ADR3+1 til ADR3+x i lagerområdet MB3.

De enkelte lagerområder hos lagringsanordningen oppviser ennvidere markeringsbitplasser F1, F2 resp. F3 som angir om den i vedkommende lagerområde lagrede adresse er disponibel. I det foreliggende eksempel er markeringsbiten resp. markeringsbitplassene F1 og F3 slettet og bitplassen F2 er satt. Det vil der

1
54366

10

også bli gjort nærmere rede for senere.

Virkemåten av koblingsanordningen på fig. 2 vil nu bli nærmere forklart. Det skal først antas at forbindelseslageret CM ikke inneholder noen som helst lagerområdeadresser på sine lagerplasser og bare inneholder "0"-bits på sine markeringsfelter, som på fig. 2 er antydnet med ZUTa resp. ZUTz. Mangel på adresse er på fig. 2 antydnet ved 0 0 i forbindelseslageret CM. Det skal dog påpekes at det i tilfellet av en anvendelse av Tristate-komponenter faktisk i det hele tatt ikke behøves å inneholdes noen adresseinformasjon i forbindelseslageret CM. Forøvrig blir det forutsatt at der i buffertregisteret Breg holdes parat en adresse, f.eks. ADRL, til et lagerområde hos lagringsanordningen DM som det lagerområde som akkurat kan stilles til rådighet for opptak og mellomlagring av datasignaler i lagringsanordningen DM.

Under de ovenfor antydede forutsetninger skal det nu antas at der over ledningen Lb blir tilført et kravsignal om datasignallagring, og at det ledningsavsnitt som dette kravsignal er tilført over, på grunnlag av dette skal få tildelt et lagerområde i lagringsanordningen DM. Den adresse som betegner dette ledningsavsnitt, og som avgis av adressegeneratoren Ag, betegner også den lagerplass i forbindelseslageret CM som hører til vedkommende ledningsavsnitt. Da der ennå ikke er tildelt dette ledningsavsnitt noe lagerområde i lagringsanordningen DM, vil markeringsbiten ZUT for vedkommende lagerplass være en "0"-bit. Det fører til at der fra utgangen fra sperreleddet G3 blir avgitt et "0"signal som bare kan bringe OG-leddet G5 i overføringsdyktig tilstand. Dette OG-ledd G5 får kravsignalet tilført ved den inngang som er forbundet med ledningen Lb, og får ved den inngang som er forbundet med utgangen fra buffertregisteret Breg, tilført adressen for det lagerområde i lagringsanordningen DM som holdes parat for en tildeling.

Den ovennevnte adresse - hvor det ifølge forutsetningene kan dreie seg om adressen ADRL - blir fra utgangen fra OG-leddet G5 via ELLER-leddet G8 avgitt til aksessstyreinnretningen DMAC. Denne aksess-styreinnretning DMAC bevirker nu direkte lageraksess til lagringsanordningen DM. Det betyr at aksess-styreinnretningen DMAC styrer den sentrale prosessor CPU til uvirksom tilstand fra nu av og trer i forbindelse med lagringsanordningen DM. Dette fører til at lagerområdet MBl av lagringsanordningen DM blir adressert. I dette lagerområde MBl adresseres spesielt den

første lagerplass som inneholder adressen ADR3 og eventuelt den slettede sluttmarkeringsbit. Denne adresse blir som reaksjon på den nevnte påstyring hentet ut av aksess-styreinnretningen DMAC, og det feilfritt. Adressen ADR3 forblir altså på vedkommende lagerplass i lagerområdet MB1, og dessuten blir den avgitt av aksess-styreinnretningen DMAC over ledningen Lc. Via denne ledning Lc kommer adressen ADR3 til adresseinngangen til buffertregisteret Breg, hvor denne adresse blir innskrevet idet der på styreledningen c11 opptrer et "1"-styresignal som svarer til den tilhørende markeringsbit. I og med at dette "1"-styresignal opptrer, blir forøvrig den adresse ADRI som avgis av utgangen fra buffertregisteret Breg - hvor der f.eks. kan dreie seg om et skiftregister - via det nu overføringsdyktige OG-ledd G9 og ELLER-leddet G7 avgitt til inngangen/utgangen io1 for forbindelseslageret CM. Via denne inngang/utgang io1 blir vedkommende adresse så skrevet inn i den lagerplass hos forbindelseslageret CM som - fremdeles adressert av adressegeneratoren Ag - hører til det ledningsavsnitt som kravsignalet tidligere var opptatt over. Det torde innses at den sekvens hvormed adressegeneratoren Ag avgir sine adresser, vil være kronologisk tilpasset de ovenfor betraktete prosesser. Forøvrig skal det her også nevnes at den adresse ADRI som avgis over OG-leddet G9, eventuelt ledes over tilvekstkoblingen Inc for å få sin verdi høynet f.eks. med +1. Som allerede antydnet ovenfor vil man gjøre bruk av en slik forholdsregel dersom den adresse som avgis av utgangen fra OG-leddet G9, bare betegner første lagerplass i et lagerområde av lagringsanordningen DM.

I og med at der opptrer et "1"-styresignal på styreledningen c11, er dessuten OG-leddet G10 overføringsdyktig, så der ved dets utgang opptrer et "1"-signal. Dette "1"-signal kommer via OG-leddet G11 til inngangen/utgangen io2 for forbindelseslageret CM. Via denne inngang/utgang io2 blir vedkommende "1"-signal skrevet inn i markeringsbitposisjon, f.eks. ZUTz, på den lagerplass som hører til det ledningsavsnitt som tidligere hadde avgitt et kravsignal. Vedkommende markeringsbitposisjon er i den forbindelse bare en bitposisjon i den lagerplass som den ovennevnte adresse ADRI på forhånd var innskrevet i. I tilslutning til denne prosess inneholder forbindelseslageret CM så på vedkommende lagerplass en adresse som den der f.eks.

154366

12

er betegnet med ADR i venstre del av forbindelseslageret CM og en markeringsbit "1" som antydnet i markeringsbitposisjonen ZUTa. Når det gjelder vedkommende adresse, kan det f.eks. dreie seg om adressen ADRL eller ADRL+1. I buffertregisteret Breg står fra nu av adressen ADRL3.

Før et ytterligere ledningsavsnitt blir adressert av adressegeneratoren Ag, kan der forøvrig også av aksess-styreinnretningen DMAC via ledningen Lc avgis et signal som angir koblingsanordningens opptaksberedskap med hensyn til opptak og mellomlagring av datasignaler. Et slik signal kan så i den innretning som har avgitt det nevnte kravsignal, tolkes som sendeoppfordrings-signal, hvorpå der så blir avgitt datasignaler fra vedkommende innretning.

Hvis der nu over det ledningsavsnitt i hvis tilhørende lagerplass i forbindelseslageret CM der på forhånd var innskrevet en adresse og en "1"-markeringsbit, blir tilført datasignaler, så betyr forekomsten av slike datasignaler at disse ved tilsvarende påstyring av ledningsgruppen TG ledes videre over ledningen Lb fra adressegeneratoren Ag. Ved hjelp av den adresse som på vedkommende tidspunkt avgis av adressegeneratoren Ag, blir så den tilhørende lagerplass i forbindelseslageret CM adressert. Derved opptrer der fra nu av ved inngangen/utgangen io2 for dette forbindelseslager en "1"-bit som pga. mangel på et styresignal ved sperreinngangen til sperreleddet G3 fører til at der blir avgitt et "1"-signal fra dette sperreledds utgang. Dermed er OG-leddet G4 forberedt for en overføring. Dette OG-ledd får ved den inngang som er forbundet med inngangen/utgangen io1 for forbindelseslageret CM, tilført adressebitene for den adresse som utkalles fra den nettopp adresserte lagerplass i forbindelseslageret CM. Med denne adresse skjer der nu via aksess-styreinnretningen DMAC en adressering av lagringsanordningen DM. I den således adresserte lagerplass resp. det således adresserte lagerområde i lagringsanordningen DM blir så de datasignalbits som deretter mottas over ledningen Lb, innført for lagring. Den adresse som i den forbindelse avgis av utgangen fra OG-leddet G4, kommer via OG-leddet G6 ennvidere til tilvekstkoblingen Inc, som igjen avgir en med hensyn til verdi endret, i det foreliggende tilfelle høynet, adresse via OG-leddet G7 til forbindelseslageret

CM. I dette forbindelseslager CM blir vedkommende adresse så igjen skrevet inn på den lagerplass som ennå er adressert av adressegeneratoren Ag.

På den ovenfor beskrevne måte blir der nu lagret data-signaler på lagerplassene i lagerområdet MBl, og i den forbindelse blir der i forbindelseslageret CM til enhver tid igjen innskrevet adressen til den lagerplass i lagerområdet MBl som skal adresseres som neste lagerplass for opptak av data-signaler. Disse prosesser avviker seg i den forbindelse med hensyn til ett og samme ledningsavsnitt. Skal der derimot tas opp datasignaler over et annet ledningsavsnitt enn det nettopp betraktete, blir der over dette ledningsavsnitt først tilført et påkravsignal som så utløser avvikling av prosesser svarende til de ovennente. Det betyr at forekomsten av et slikt ytterligere påkravsignal først fører til at OG-leddet G5 blir styrt til overføringsdyktig tilstand. Grunnen til det er at forbindelseslageret CM bare har lagret et null resp. har slettet en innført bit i markeringsbitposisjonen (ZUTa til ZUTz) i den lagerplass som hører til vedkommende ledningsavsnitt. Derved blir lagerområdet MB3 av lagringsanordningen DM adressert med den adresse som inneholdes i buffertregisteret Breg - forutsetningsvis adressen ADR3. Følgelig blir der fra første lagerplass i dette lagerområde MB3 - likeledes feilfritt - hentet ut adressen ADR2, som tilføres buffertregisteret Breg. I og med lagringen av denne adresse ADR2 som den adresse som betegner et ytterligere lagerområde av lagringsanordningen DM for en ytterligere lagring av datasignaler, blir den adresse ADR3 som ennå inneholdes i buffertregisteret Breg, via OG-leddet G9 og ELLER-leddet G7 skrevet inn i forbindelseslageret CM. Ved adresseinngangen ia til forbindelseslageret CM står da ennå den adresse som betegner det forbindelsesavsnitt som kravsignalet nettopp ble opptatt over. Dermed blir der i forbindelseslageret CM adressert en adresseplass som hører til vedkommende ledningsavsnitt, og hvor adressen ADR3 nu blir skrevet inn. Dessuten blir den tilhørende markeringsbit for denne lagerplass satt på "1".

Prosesser som helt ut svarer til dem som er betraktet ovenfor, avviker seg i koblingsanordningen på fig. 2 når der over enda ett ytterligere ledningsavsnitt blir tilført et kravsignal. I så fall vil der bli adressert et lagerområde MB2 hvorfra adressen ADR1 så vil kunne hentes ut som adressen til det lager-

område som så vil stå parat for en videre tildeling. En slik metode vil imidlertid innbefatte at datasignaler innholdt i lagerområdet MBl - som er betegnet med adressen ADRI - ville kunne fortrenses av nye datasignaler. For å unngå vanskeligheter i den forbindelse er det sørget for at markeringsbitfeltene i de på en måte sammenkjedede lagerområder av lagringsanordningen DM er satt på "0", hvorved det indikeres at vedkommende lagerområder er disponible under den suksessive tildeling av lagerområder. Bare siste lagerområde blant de således sammenkjedede lagerområder inneholder som markeringsbit en "1"-bit som indikerer at slutten av lagerområdekjeden er nådd. I henhold til fig. 2 oppviser markeringsbitposisjonene F1 og F3 ett og ett "0", mens markeringsbitposisjonen F2 oppviser et "1". Antar man i første omgang at siste lagerområde blant de sammenkjedede lagerområder av lagringsanordningen DM er stillet til rådighet for opptak og mellomlagring av datasignaler, vil ytterligere påkrav om tildeling av tilsvarende lagerområder kunne neglisjeres så lenge til adressen ADRI igjen er innskrevet i buffertregisteret Breg. Dette skjer ved hjelp av den sentrale prosessor CPU på fig. 2 når der for denne foreligger en informasjon om at datasignalene i det minste fra lagerområdet MBl er blitt utlest.

Den sentrale prosessor CPU på fig. 2 styrer dessuten slettelsen av de i forbindelseslageret CM lagrede opplysninger for det tilfelle at behandlingen av datasignaler er avsluttet når det gjelder et ledningsavsnitt som har fått tildelt et lagerområde i lagringsanordningen DM. I så fall avgir den sentrale prosessor CPU vedkommende lagerområdes adresse sammen med et styresignal til dataoverførings-styreinnretningen CC. Vedkommende adresse står til rådighet for den sentrale prosessor CPU på grunnlag av det forhold at vedkommende lagerområde på forhånd er betjent under medvirkning av den sentrale prosessor CPU for å lede videre de datasignaler det inneholdt.

De signaler som dermed avgis av den sentrale prosessor CPU, bevirker via aksess-styreinnretningen DMAC at der opptrer et tidsstyresignal på styreledningen CL1, og at den nevnte adresse opptrer på ledningen Lc. Vedkommende styresignal bevirker at adressen blir innført for lagring i registeret Reg hos innstillingskoblingen Ec. Dessuten bevirker vedkommende styresignal at adressegeneratoren Ag kortvarig opphører med å avgi adresser.

Derved er det sikret at vedkommende adresse ikke forårsaker noen som helst forstyrrelser via ledningen Lc.

Derpå blir den adresse som inneholdes i registeret Reg, ved hjelp av sammenlignerinnretningen G15 sammenlignet med de adresser som etter tur avgis av forbindelseslageret CM over ledningen Lx. Disse adresser blir stillet parat av adressegeneratoren Ag ved suksessiv adressering av forbindelseslageret CM. Fastslår sammenlignerinnretningen G15 overensstemmelse mellom de adresser som således sammenlignes, avgir den et "1"-signal på sin utgangsside. Dette signal bevirker at OG-leddene G13 og G14 kommer i overføringsdyktig tilstand og avgir "0"-signaler over ledningene Ly og Lu til inngangene/utgangene io1, io2 for forbindelseslageret CM, hvor vedkommende "0"-signaler blir innskrevet på den lagerplass som er betegnet av den adresse som ennu avgis av adressegeneratoren Ag. Det dreier seg om adressen til den lagerplass som er tildelt det ledningsavsnitt som hadde fått tildelt det lagerområde hvis adresse nettopp er lagret i registeret Reg. Avgivelsen av et "0"-utgangssignal fra OG-leddet G14 bevirker forøvrig at innholdet av registeret Reg så blir slettet. Dermed kan der så igjen etter tilsvarende påkrav tildeles vedkommende ledningsavsnitt et lagerområde i lagringsanordningen DM.

Der skal nu dessuten påpekes at det er i dataoverføringsstyreinnetningen CC på fig. 2 bare er vist enkelte sammenknytningsledd selv for det tilfelle at der på disse sammenknytningsledds inngangsside resp. utgangsside opptrer signaler resp. adresser bestående av et antall bits. Det torde innses at vedkommende sammenknytningsledd i hvert tilfelle vil representere et tilsvarende antall sammenknytningsledd som muliggjør parallell overføring av de respektive bits som tilføres dem. Forøvrig skal det henvises til at man for å realisere den koblingsanordning som er vist på fig. 2 for dataoverføringsstyreinnetningen CC, ville kunne anvende et mikroprocessorsystem som lageraksessstyreinnetningen DMAC og ledningstilslutningsgruppen TG var forbundet med.

Når det gjelder de ovenfor belyste innstillings- resp. sletteprosesser i forbindelseslageret CM og lagringsanordningen DM, skal det dessuten påpekes at det prinsipielt vil være mulig å frembringe de nødvendige innstillings- resp. slettesignaler på

154366

16

annen måte enn forklart. Således kan den markeringsbit som inneholdes i forbindelseslageret CM og angir mulighet for å tildele et lagerområde av lagringsanordningen DM, settes tilbake av styresignaler (f.eks. blokksluttsignaler) som overføres over det ennå tilhørende ledningsavsnitt, eller av den sentrale prosessor CPU eller av interne signaler hos styreinnretningen CC når slutten av et dataområde nås. Påfølgende krav som gjelder lagring av datasignaler og tilført over ledningsavsnittene, bevirker da en tildeling av slike lagerområder hos lagringsanordningen DM som igjen kan tildeles.

Til avslutning skal det henvises til at der i det foregående bare har være tale om én lagringsanordning, men at det uten videre også er mulig å anvende flere lagringsanordninger med lagerområder av innbyrdes forskjellig størrelse. I så fall ville man benytte et særskilt buffertregister (Breg) for hver lagringsanordning. Utvalget av det respektive buffertregister kan fortrinnsvis skje ved hjelp av ekstra styremerkeringsbits som kunne lagres i forbindelseslageret CM.

P a t e n t k r a v:

1. Koblingsanordning til forbigående lagring av binærkodete informasjons- eller datasignaler tilført over ledningsavsnitt i formidlingsanlegg med en styreinnretning som styrer signaloverføringen, og som ledningsavsnittene er tilsluttet, med et forbindelseslager som stiller informasjon om videreledning av signalene til rådighet for styreinnretningen, samt med en lagringsanordning hvori der for de enkelte ledningsavsnitt stilles parat lagerområder til signallagring,

k a r a k t e r i s e r t v e d

at forbindelseslageret (CM) for hvert ledningsavsnitt (L1 til Lz) over hvilket der tilføres et signal, lagrer adressen til et av styreinnretningen (CC) reservert lagerområde hos lagringsanordningen (DM) for lagring av vedkommende signal,

og at der i styreinnretningen (CC) etter første påstyring av et slikt lagerområde (f.eks. MB1) er stillet til rådighet for forbindelseslageret (CM) adressen (f.eks. ADR3) til et ytterligere lagerområde (MB3) som et lagerområde som nå skal holdes parat.

2. Koblingsanordning som angitt i krav 1,

k a r a k t e r i s e r t v e d

at styreinnretningen (CC) først avhenter adressene (ADR3) til det ytterligere lagerområde (MB3) fra det lagerområde (MB1) hos lagringsanordningen (DM) som nettcpp påstyres for første gang,

at den deretter lagrer vedkommende adresse (ADR3) i et bufferregister (Breg) hos styreinnretningen (CC),

og at den ved opptreden av et kravsignal om et ytterligere ledningsavsnitt som det endnu gjenstår å bestemme med hensyn til signaloverføringen, lagrer vedkommende adresse (ADR3) fra bufferregisteret (Breg) på en til dette ledningsavsnitt hørende lagerplass i forbindelseslageret (CM).

3. Koblingsanordning som angitt i krav 2,

k a r a k t e r i s e r t v e d

at bufferregisteret (Breg) er utført som skiftregister som avgir den adresse (ADR1) som det endnu inneholder, til for-

bindelseslageret (CM) ved hjelp av den fra lagringsanordningen (DM) avhentede ytterligere adresse (ADR3).

4. Koblingsanordning som angitt i krav 3, k a r a k t e - r i s e r t v e d at styreinnretningen (CC) med hvert ytterligere kravsignal som opptrer på det ledningsavsnitt (f.eks. L1) som tilhører vedkommende lagerplass, endrer den adresse (f.eks. ADR1) som er lagret på en lagerplass i forbindelseslageret (CM).

5. Koblingsanordning som angitt i krav 3 eller 4, k a r a k t e r i s e r t v e d at styreinnretningen (CC) endrer den adresse som overføres fra bufferregisteret (Breg) til forbindelseslageret (CM), i løpet av denne overføring.

6. Koblingsanordning som angitt i et av kravene 1-5, k a r a k t e r i s e r t v e d at den med de enkelte ledningsavsnitt (L1-Lz) og med lagringsanordningen (DM) forbundne styreinnretning (CC) inneholder et bufferregister (Breg) som er forbundet med forbindelseslageret (CM), og som inngangssidig og utgangssidig kan forbindes med lagringsanordningen (DM) for å oppta adresser som etter krav betegner lagerområder (MB1, MB2, MB3) som er stilt parat for signallagring, og for å adressere det lagerområde (f.eks. MB1) som er betegnet ved den adresse (ADR1) som inneholdes i det, og fra hvilket der kan avhentes en adresse (ADR3) som betegner et ytterligere lagerområde (MB3),

og at forbindelseslageret (CM) med sin utgang (io1) som avgir adresser for de respektive lagerområder som skal benyttes, hos lagringsanordningen (DM), er forbundet med sin adresseinnskrivningsinngang (io1) via en adresse-endringsinnretning (Inc).

7. Koblingsanordning som angitt i krav 6, k a r a k t e - r i s e r t v e d at forbindelseslageret (CM) oppviser enkelte lagerplasser som tilhører de enkelte ledningsavsnitt

(L1-Lz), og i hvilke der i tillegg til den adresse som betegner et lagerområde resp. en lagerplass i lagringsanordningen (DM), også inneholdes en markeringsbit (ZUTa og ZUTz) som muliggjør en sontring mellom ledningsavsnitt som et lagerområde i lagringsanordningen (DM) allerede er tildelt, og ledningsavsnitt som først etter et krav skal få tildelt et tilsvarende lagerområde i lagringsanordningen (DM).

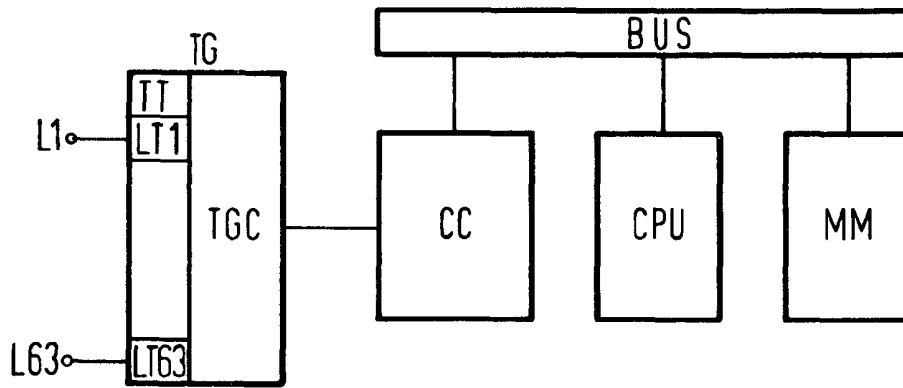
8. Koblingsanordning som angitt i krav 7, k a r a k t e r i s e r t v e d at forbindelseslageret (CM) oppviser en styretilslutning (io2) som under forløpet av overføringen av en adresse fra bufferregisteret (Breg) til forbindelseslageret (CM) kan påstyres slik at det er mulig også å endre den markeringsbit (ZUTa til ZUTz) som inneholdes i den lagerplass i forbindelseslageret (CM) som er anordnet for å oppta vedkommende adresse.

9. Koblingsanordning som angitt i krav 6, 7 eller 8, k a r a k t e r i s e r t v e d at styreinnetningen (CC) er forbundet med lagringsanordningen (DM) via en aksessstyreinnetning (DMAC) som muliggjør direkte lageraksess.

10. Koblingsanordning som angitt i et av kravene 6-9, k a r a k t e r i s e r t v e d at forbindelseslagerets (CM) enkelte lagerplasser kan adresseres sammen med en avspørring av de enkelte ledningsavsnitt (L1-Lz) med sikte på bestemmelse av opptreden av forbindelseskrav- resp. data-signaler.

154366

FIG 1



154366

