

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-28445

(P2010-28445A)

(43) 公開日 平成22年2月4日(2010.2.4)

(51) Int.Cl.

H03F 3/34 (2006.01)

F I

H03F 3/34

A

テーマコード (参考)

5J500

審査請求 未請求 請求項の数 5 O L (全 12 頁)

(21) 出願番号 特願2008-187316 (P2008-187316)
 (22) 出願日 平成20年7月18日 (2008.7.18)

(71) 出願人 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100075812
 弁理士 吉武 賢次
 (74) 代理人 100082991
 弁理士 佐藤 泰和
 (74) 代理人 100096921
 弁理士 吉元 弘
 (74) 代理人 100103263
 弁理士 川崎 康
 (74) 代理人 100137523
 弁理士 出口 智也

最終頁に続く

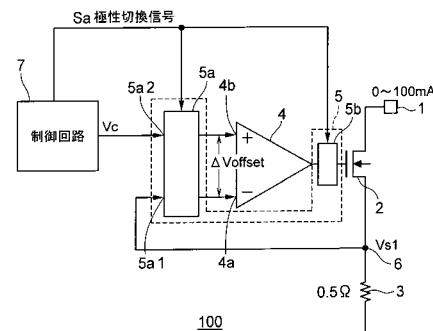
(54) 【発明の名称】 電流ドライバ回路

(57) 【要約】

【課題】出力電流をより精度よく制御することが可能な電流ドライバ回路を提供する。

【解決手段】電流ドライバ回路の制御回路は、第1の入力端子の電位が第2の入力端子の電位よりもオフセット電圧分低くなる場合には、通常動作する通常動作モードにおいて、第1の接点の電圧を第1の入力端子に入力させるとともに制御電圧を第2の入力端子に入力させるように極性切換回路を制御し、一方、第1の入力端子の電位が第2の入力端子の電位よりもオフセット電圧分高くなる場合には、通常動作モードにおいて、第1の接点の電圧を第2の入力端子に入力させるとともに制御電圧を第1の入力端子に入力させ、増幅信号の極性を反転させるように極性切換回路を制御する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

電流が出力される電流出力端子と、
前記電流出力端子に一端が接続された第 1 のトランジスタと、
前記第 1 のトランジスタの他端と接地との間に接続された第 1 のセンス抵抗と、
前記第 1 のトランジスタの第 1 の制御電極に出力が接続され、第 1 の入力端子と第 2 の入力端子とを有し、前記第 1 の入力端子に入力される電圧と前記第 2 の入力端子に入力される電圧とに基づいて、前記第 1 の制御電極に信号を出力するオペアンプと、
前記第 1 のセンス抵抗と前記第 1 のトランジスタとの間の第 1 の接点の電圧が入力される第 1 の切換端子と、前記電流出力端子から出力される電流を制御するための制御電圧が入力される第 2 の切換端子と、を有し、前記第 1 の切換端子に入力された電圧と前記第 2 の切換端子に入力された電圧とを相互に切り換えて前記第 1 の入力端子と前記第 2 の入力端子に出力可能であり、前記オペアンプから出力される増幅信号の極性を反転させることが可能な極性切換回路と、

目標となる出力電流の値に対応して設定された設定電圧に、前記第 1 の入力端子と前記第 2 の入力端子との間の前記オペアンプのオフセット電圧を加算することにより得られた前記制御電圧を出力する制御回路と、を備え、

前記制御回路は、

前記第 1 の入力端子の電位が前記第 2 の入力端子の電位よりも前記オフセット電圧分低くなる場合には、通常動作する通常動作モードにおいて、前記第 1 の接点の電圧を前記第 1 の入力端子に入力させるとともに前記制御電圧を前記第 2 の入力端子に入力させるように前記極性切換回路を制御し、

一方、前記第 1 の入力端子の電位が前記第 2 の入力端子の電位よりも前記オフセット電圧分高くなる場合には、前記通常動作モードにおいて、前記第 1 の接点の電圧を前記第 2 の入力端子に入力させるとともに前記制御電圧を前記第 1 の入力端子に入力させ、前記増幅信号の極性を反転させるように前記極性切換回路を制御する

ことを特徴とする電流ドライバ回路。

【請求項 2】

前記オペアンプの出力と前記第 1 の制御電極との間に接続され、前記制御回路によりオン／オフが制御される第 1 のスイッチ素子と、

前記第 1 の切換端子と前記第 1 の接点との間に接続され、前記制御回路によりオン／オフが制御される第 2 のスイッチ素子と、

電源と前記接地との間に接続された第 2 のトランジスタと、

前記第 2 のトランジスタと前記接地との間に接続され、前記制御回路によりオン／オフが制御される第 2 のセンス抵抗と、

前記電源と前記第 2 のトランジスタとの間に接続され、前記制御回路によりオン／オフが制御される変換抵抗と、

前記オペアンプの出力と前記第 2 のトランジスタの第 2 の制御電極との間に接続され、前記制御回路によりオン／オフが制御される第 3 のスイッチ素子と、

前記第 2 のセンス抵抗と前記第 2 のトランジスタとの間の第 2 の接点と、前記第 1 の切換端子との間に接続され、前記制御回路によりオン／オフが制御される第 4 のスイッチ素子と、をさらに備え、

前記制御回路は、

オフセット電圧を検出するオフセット検出モードにおいて、

前記第 1 のスイッチ素子および前記第 2 のスイッチ素子をオフし、前記第 3 のスイッチ素子および前記第 4 のスイッチ素子をオンして、前記増幅信号が前記第 2 の制御電極に入力されるとともに前記第 1 の切換端子に前記第 2 の接点の電圧が入力されるようにし、

前記第 2 のセンス抵抗および前記変換抵抗に電流が流れる大ききの検出用電圧を前記第 2 の切換端子に出力し、

前記第 2 の接点の電圧を前記第 1 の入力端子に入力させるとともに前記検出用電圧を前

記第 2 の入力端子に入力させるように前記極性切換回路を制御し、この状態で、前記変換抵抗における第 1 の電位差を取得し、

前記第 2 の接点の電圧を前記第 2 の入力端子に入力させるとともに前記検出用電圧を前記第 1 の入力端子に入力させ、前記増幅信号の極性を反転させるように前記極性切換回路を制御し、この状態で、前記変換抵抗における第 2 の電位差を取得し、

前記第 2 のセンス抵抗と前記変換抵抗との抵抗比に基づいて、前記第 1 の電位差に対応する前記第 2 の接点の第 1 のセンス電圧を算出し、

前記抵抗比に基づいて、前記第 2 の電位差に対応する前記第 2 の接点の第 2 のセンス電圧を算出し、

前記第 1 のセンス電圧と前記第 2 のセンス電圧との間の電位差の 2 分の 1 の絶対値を前記オフセット電圧として算出し、 10

前記通常動作モードにおいて、

前記第 1 のスイッチ素子および前記第 2 のスイッチ素子をオンし、前記第 3 のスイッチ素子および前記第 4 のスイッチ素子をオフして、前記増幅信号が前記第 1 の制御電極に入力されるとともに前記第 1 の切換端子に前記第 1 の接点の電圧が入力されるようにし、

前記第 1 の電位差が前記第 2 の電位差よりも大きい場合には、前記第 1 の接点の電圧を前記第 1 の入力端子に入力させるとともに前記制御電圧を前記第 2 の入力端子に入力させるように前記極性切換回路を制御し、

一方、前記第 1 の電位差が前記第 2 の電位差よりも小さい場合には、前記第 1 の接点の電圧を前記第 2 の入力端子に入力させるとともに前記制御電圧を前記第 1 の入力端子に入力させ、前記増幅信号の極性を反転させるように前記極性切換回路を制御する 20

ことを特徴とする請求項 1 に記載の電流ドライバ回路。

【請求項 3】

前記変換抵抗における電位差を検出し、その検出結果を前記制御回路に出力する検出回路をさらに備え、

前記制御回路は、

前記検出結果に基づいて、前記変換抵抗における電位差を取得する

ことを特徴とする請求項 2 に記載の電流ドライバ回路。

【請求項 4】

前記第 2 のセンス抵抗の温度特性は、前記第 1 のセンス抵抗の温度特性と等しく設定されている 30

ことを特徴とする請求項 2 ないし 3 の何れかに記載の電流ドライバ回路。

【請求項 5】

前記第 1 のセンス抵抗が $1\ \Omega$ 以下、または、前記電流出力端子の電圧が $0.2\ \text{V}$ 以下である

ことを特徴とする請求項 2 ないし 3 の何れかに記載の電流ドライバ回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、出力電流を制御する電流ドライバ回路に関するものである。 40

【背景技術】

【0002】

従来、携帯電話、デジカメ等に使用されている A F（オートフォーカス）の方式に、V C M（ボイスコイルモータ）を適用するものがある。

【0003】

この V C M は、電流駆動でレンズの移動をするものである。また、V C M は、携帯電話等へ応用では、バッテリ動作の観点から電源電圧として、例えば、 $2.3\ \text{V} \sim 5.5\ \text{V}$ と幅広い範囲の電圧動作が必要である。

【0004】

また、V C M は、低消費電力かつ高精度な電流値駆動が求められている。V C M の動作特 50

性により、例えば、最大100mA程度の駆動電流が必要である。

【0005】

そのため、特に、例えば、電源電圧2.3Vなどの低電圧動作の場合には、VCMに供給される電流を制御する電流ドライバ回路の電流駆動端子の電圧は0.1~0.2V程度になる。

【0006】

ここで、従来の電流ドライバ回路には、出力電流を検出し、調整する出力電流の電流値（電圧値）を記憶するものがある。この電流ドライバ回路は、偏差アンプの出力ゼロを検出するコンパレータを有し、このコンパレータの検出結果に基づいて該偏差アンプのオフセットを調整する（例えば、特許文献1参照。）。 10

【0007】

既述のように、電流出力端子の電圧を低くする必要がある。このため、出力電流を検出するセンス抵抗は、例えば、0.5Ω程度とかなり低い抵抗を有する。

【0008】

そのため、例えば、センス抵抗による検出値が小さくなり、オペアンプ自体が持つオフセットが無視できなくなる。さらに、オペアンプのオフセットが大きい場合には、出力電流の誤差が生じ、また、小さい出力電流の設定が困難になる問題がある。

【0009】

また、他の従来技術には、オペアンプの差動入力オフセット電圧を直接コンパレータで検出し、その結果に基づいてオペアンプの差動入力にオフセット補正電流を加算して補正する方法がある。この場合、オペアンプは、例えば、フォールステッドカスコードタイプのオペアンプが使用され、折り返した差動ペアのトランジスタに外から該オフセット補正電流を流す。 20

【0010】

しかしながら、上記他の従来技術では、オペアンプのオフセット電圧を直接検出するために、かなり小さい電圧の差を検出可能な高精度なコンパレータが必要となる。

【0011】

また、フォールステッドカスコードタイプのオペアンプでは、オフセット調整を電流値で行う。このために、電流型のDAC（Digital to Analog Converter）を内蔵しなければならない。加えて、2.2V~5.5Vの広範囲の電圧範囲でオペアンプを精度よく動作させるために、オペアンプの電流源等をカスコード構成にする必要がある。 30

【0012】

その結果、オペアンプの構造が複雑になり、回路規模が増大し、消費電力が増加する問題につながっていた。

【0013】

さらに、オペアンプのオフセット電圧を直接検出する方式では、オフセット調整用DACの出力値が電源／温度変動によって変化する場合に補正ができない。このため、この変動の影響が出力電流のオフセットとして現れる問題があった。

【特許文献1】特許4022059号公報 40

【発明の開示】

【発明が解決しようとする課題】

【0014】

本発明は、出力電流をより精度よく制御することが可能な電流ドライバ回路を提供することを目的とする。

【課題を解決するための手段】

【0015】

本発明の一態様に係る実施例に従った電流ドライバ回路は、
電流が出力される電流出力端子と、
前記電流出力端子に一端が接続された第1のトランジスタと、 50

前記第1のトランジスタの他端と接地との間に接続された第1のセンス抵抗と、

前記第1のトランジスタの第1の制御電極に出力が接続され、第1の入力端子と第2の入力端子とを有し、前記第1の入力端子に入力される電圧と前記第2の入力端子に入力される電圧とに基づいて、前記第1の制御電極に信号を出力するオペアンプと、

前記第1のセンス抵抗と前記第1のトランジスタとの間の第1の接点の電圧が入力される第1の切換端子と、前記電流出力端子から出力される電流を制御するための制御電圧が入力される第2の切換端子と、を有し、前記第1の切換端子に入力された電圧と前記第2の切換端子に入力された電圧とを相互に切り換えて前記第1の入力端子と前記第2の入力端子に出力可能であり、前記オペアンプから出力される増幅信号の極性を反転させることが可能な極性切換回路と、

10

目標となる出力電流の値に対応して設定された設定電圧に、前記第1の入力端子と前記第2の入力端子との間の前記オペアンプのオフセット電圧を加算することにより得られた前記制御電圧を出力する制御回路と、を備え、

前記制御回路は、

前記第1の入力端子の電位が前記第2の入力端子の電位よりも前記オフセット電圧分低くなる場合には、通常動作する通常動作モードにおいて、前記第1の接点の電圧を前記第1の入力端子に入力させるとともに前記制御電圧を前記第2の入力端子に入力させるように前記極性切換回路を制御し、

一方、前記第1の入力端子の電位が前記第2の入力端子の電位よりも前記オフセット電圧分高くなる場合には、前記通常動作モードにおいて、前記第1の接点の電圧を前記第2の入力端子に入力させるとともに前記制御電圧を前記第1の入力端子に入力させ、前記増幅信号の極性を反転させるように前記極性切換回路を制御する

20

ことを特徴とする。

【発明の効果】

【0016】

本発明の電流ドライバ回路によれば、出力電流をより精度よく制御することができる。

【発明を実施するための最良の形態】

【0017】

以下、本発明に係る各実施例について図面に基づいて説明する。

【実施例1】

30

【0018】

図1は、本発明の一態様である実施例1に係る電流ドライバ回路100の構成の一例を示す回路図である。また、図2は、電流ドライバ回路100の出力電流と、設定電圧および制御電圧との関係を示す図である。

【0019】

図1に示すように、電流ドライバ回路100は、電流出力端子1と、第1のトランジスタ2と、第1のセンス抵抗3と、オペアンプ4と、極性切換回路5と、制御回路7と、を備える。

【0020】

電流出力端子1は、例えば、100mA以下の出力電流が出力されるようになっている。この電流出力端子1には、既述のように、負荷として、例えば、VCMに接続され、このVCMへ電流が供給される。この電流出力端子1の電圧が、例えば、0.2V以下（望ましくは、0.1V～0.2V）の範囲で、電流ドライバ回路100は動作できるようになっている。

40

【0021】

第1のトランジスタ2は、電流出力端子1に一端（ドレイン）が接続された駆動用のnMOSトランジスタである。なお、この第1のトランジスタ2は、必要に応じて、pMOSトランジスタでもよく、バイポーラトランジスタでもよい。

【0022】

第1のセンス抵抗3は、第1のトランジスタ2の他端（ソース）と接地との間に接続さ

50

れている。この第1のセンス抵抗3の抵抗値は、 $1\ \Omega$ 以下（例えば、 $0.5\ \Omega$ 程度）である。

【0023】

オペアンプ4は、第1のトランジスタ2のゲート電極（制御電極）に、極性切換回路5を介して、出力が接続されている。このオペアンプ4は、第1の入力端子である反転入力端子4aと第2の入力端子である非反転入力端子4bとを有する。このオペアンプ4は、反転入力端子4aに入力される電圧と非反転入力端子4bに入力される電圧とに基づいて、極性切換回路5を介して、第1のトランジスタ2のゲート電極に増幅信号を出力する。

【0024】

極性切換回路5は、入力極性切換部5aと、出力極性切換部5bと、を含む。

10

【0025】

入力極性切換部5aは、第1のセンス抵抗3と第1のトランジスタ2との間の第1の接点6の電圧が入力される第1の切換端子5a1と、制御回路7から出力された制御電圧Vcが入力される第2の切換端子5a2と、を有する。

【0026】

この入力極性切換部5aは、制御回路7から出力される極性切換信号Saに応じて、第1の切換端子5a1に入力された電圧と第2の切換端子5a2に入力された電圧とを相互に切り換えて、反転入力端子4aと非反転入力端子4bに出力可能である。

【0027】

また、出力極性切換部5bは、極性切換信号Saに応じて、オペアンプ4から出力される出力信号（増幅信号）の極性を反転させることが可能であり、この反転させた信号を第1のトランジスタ2のゲート電極に出力する。

20

【0028】

なお、上記のようにオペアンプ4の極性を反転させる場合には、極性切換回路5は、必要に応じて、オペアンプ4が所望の差動動作ができるように、オペアンプ4の内部回路（図示せず）の接続も切り換える。

【0029】

制御回路7は、目標となる出力電流の値に対応して設定された設定電圧に、反転入力端子4aと非反転入力端子4bとの間のオペアンプ4のオフセット電圧 ΔV_{offset} を加算することにより得られた制御電圧Vcを出力するようになっている。後述のように、この制御電圧Vcに応じて、電流出力端子1から出力される電流が制御される。なお、該設定電圧は、制御回路7に外部回路（図示せず）等から入力される。

30

【0030】

また、制御回路7は、オフセット電圧 V_{offset} に関するデータを、外部回路（図示せず）から取得し、または、制御回路7の内部の不揮発性メモリ（図示せず）から取得する。

【0031】

なお、電流ドライバ回路100のオペアンプ4のオフセット電圧 V_{offset} は、例えば、オペアンプ4に入力される電圧を変化させて、テスト回路（図示せず）により電流出力端子1の電流を測定することにより、得られる。このとき、オペアンプ4の反転入力端子4aの電位と非反転入力端子4bの電位のどちらが高いかも判別される。

40

【0032】

ここで、以上のような構成を有する電流ドライバ回路100の動作の一例について説明する。なお、ここでは、電流ドライバ回路100が通常動作する通常動作モードについて説明する。

【0033】

まず、外部回路（図示せず）から制御回路7に設定電圧に関する情報が入力され、出力電流の目標値が設定される。

【0034】

次に、制御回路7は、該設定電圧にオペアンプ4のオフセット電圧 V_{offset} を加

50

算して制御電圧 V_c を得る。

【0035】

次に、制御回路 7 は、反転入力端子 4 a の電位が非反転入力端子 4 b の電位よりもオフセット電圧 V_{offset} 分低くなる場合には、該通常動作モードにおいて、第 1 の接点 6 の電圧 V_{s1} を反転入力端子 4 a に入力させるとともに、制御電圧 V_c を非反転入力端子 4 b に入力させるように極性切換回路 5 を制御する。

【0036】

一方、制御回路 7 は、反転入力端子 4 a の電位が非反転入力端子 4 b の電位よりもオフセット電圧 V_{offset} 分高くなる場合には、該通常動作モードにおいて、第 1 の接点 6 の電圧 V_{s1} を非反転入力端子 4 b に入力させるとともに、制御電圧 V_c を第 1 の入力端子に入力させ、増幅信号の極性を反転させるように極性切換回路 5 を制御する。

【0037】

既述のように、制御回路 7 は、目標となる出力電流の値に対応して設定された設定電圧に、オペアンプ 4 のオフセット電圧 V_{offset} を加算することにより、制御電圧 V_s を得る。すなわち、制御回路 7 は、制御電圧 V_s を高くする方向に調整する（図 2）。このとき、オペアンプ 4 の極性切り替えを組み合わせることにより、オフセット電圧に対応した調整が可能となる。

【0038】

このように、電流ドライバ回路 100 は、従来技術のようにオペアンプに直接オフセット電流を加算しない。このため、オペアンプの構造を簡単にすることができる。すなわち、電流ドライバ回路 100 の消費電力、面積を小さくすることが可能となる。

【0039】

以上のようにして、オフセット電圧に対する調整を行うことにより、オペアンプ 4 は、設定電圧（すなわち、制御電圧からオフセット電圧を引いた電圧）と第 1 の接点 6 の電圧 V_{s1} とが等しくなるように、第 1 のトランジスタ 2 を制御する。これにより、設定電圧に対応した目標となる出力電流が、電流出力端子 1 から出力される。すなわち、電流ドライバ回路 100 は、出力電流のオフセット電流を低減することができる。

【0040】

以上のように、本実施例に係る電流ドライバ回路によれば、出力電流をより精度よく制御することができる。

【実施例 2】

【0041】

本実施例 2 では、特に、電流ドライバ回路の内部で、オペアンプのオフセット電圧を調整する構成について説明する。

【0042】

図 3 は、本発明の一態様である実施例 2 に係る電流ドライバ回路 200 の構成の一例を示す回路図である。

【0043】

図 3 に示すように、電流ドライバ回路 200 は、実施例 1 の電流ドライバ回路 100 と比較して、第 2 のトランジスタ 202 と、第 2 のセンス抵抗 203 と、第 1 のスイッチ素子 204 a と、第 2 のスイッチ素子 204 b と、第 3 のスイッチ素子 205 a と、第 4 のスイッチ素子 205 b と、変換抵抗 208 と、検出回路 210 と、をさらに備える。

【0044】

第 1 のスイッチ素子 204 a は、オペアンプ 4 の出力と第 1 のトランジスタ 2 のゲート電極との間に接続されている。この第 1 のスイッチ素子 204 a は、制御回路 7 が出力するモード切換信号 S_m に応じて、オン／オフが制御されるようになっている。

【0045】

第 2 のスイッチ素子 204 b は、第 1 の切換端子 5 a 1 と第 1 の接点 6 との間に接続されている。この第 2 のスイッチ素子 204 b は、制御回路 7 が出力するモード切換信号 S_m に応じて、オン／オフが制御されるようになっている。

【0046】

第2のトランジスタ202は、電源VDDと接地との間に接続されたnMOSトランジスタである。この第2のトランジスタ202は、必要に応じて、pMOSトランジスタでもよく、バイポーラトランジスタでもよい。

【0047】

第2のセンス抵抗203は、第2のトランジスタ202のソースと接地との間に接続されている。この第2のセンス抵抗203は、制御回路7が出力するモード切換信号Smに応じて、オン／オフが制御されるようになっている。

【0048】

なお、第2のセンス抵抗203の温度特性は、第1のセンス抵抗3の温度特性と等しく設定されている。

【0049】

また、第2のセンス抵抗203の抵抗値は、例えば、100Ωである。すなわち、第2のセンス抵抗203の抵抗値は、第1のセンス抵抗3の抵抗値よりも大きくなるように設定されている。

【0050】

第3のスイッチ素子205aは、オペアンプ4の出力と第2のトランジスタ202のゲート電極との間に接続されている。この第3のスイッチ素子205aは、制御回路7が出力するモード切換信号Smに応じて、オン／オフが制御されるようになっている。

【0051】

第4のスイッチ素子205bは、第2のセンス抵抗203と第2のトランジスタ202との間の第2の接点206と、第1の切換端子5a1との間に接続されている。この第4のスイッチ素子205bは、制御回路7が出力するモード切換信号Smに応じて、オン／オフが制御されるようになっている。

【0052】

変換抵抗208は、電源VDDと第2のトランジスタ202のドレインとの間に接続されている。

【0053】

なお、この変換抵抗208の抵抗値は、例えば、10kΩ程度に設定される。すなわち、変換抵抗208の抵抗値は、第2のセンス抵抗203の抵抗値よりも大きくなるように設定される。

【0054】

抵抗209は、電源VDDと変換抵抗208との間に接続されている。

【0055】

検出回路210は、変換抵抗208における電位差を検出し、その検出結果を制御回路7に出力するようになっている。制御回路7は、該検出結果に基づいて、変換抵抗208における電位差を取得する。

【0056】

なお、これらの第2のセンス抵抗203、第2のトランジスタ202、変換抵抗208、検出回路210は、オフセット電圧Voffsetを検出するための系である。

【0057】

ここで、以上のような構成を有する電流ドライバ回路200の動作の一例について説明する。

【0058】

まず、電流ドライバ回路200がオペアンプ4のオフセット電圧Voffsetを検出するオフセット検出モードについて説明する。

【0059】

このオフセット検出モードにおいて、制御回路7は、モード切換信号Smにより、第1のスイッチ素子204aおよび第2のスイッチ素子204bをオフし、第3のスイッチ素子205aおよび第4のスイッチ素子205bをオンする。これにより、制御回路7は、

10

20

30

40

50

該増幅信号が第2のトランジスタ202のゲート電極に入力されるとともに第1の切換端子4aに第2の接点206の電圧 V_{s2} が入力されるようにする。

【0060】

次に、制御回路7は、少なくとも第2のセンス抵抗203および変換抵抗208に電流が流れる大きさの検出用電圧 V_d を第2の切換端子に出力する。すなわち、制御回路7は、電流ドライバ回路200が所望のフィードバック動作をしている状態で、変換抵抗208における電位差を検出できるようにする。すなわち、検出用電圧 V_d の大きさは、例えば、予想されるオフセット電圧 V_{offset} よりも大きく設定される。

【0061】

次に、制御回路7は、極性切換信号 S_a により、第2の接点206の電圧 V_{s2} を第1の入力端子5a1に入力させるとともに該検出用電圧 V_d を第2の入力端子5a2に入力させるように、極性切換回路5を制御する。そして、この状態で、制御回路7は、検出回路210を用いて、変換抵抗208における第1の電位差 ΔV_1 を取得する。

10

【0062】

ここで、制御回路7は、第2のセンス抵抗203と変換抵抗208との抵抗比に基づいて、第1の電位差 ΔV_1 に対応する第2の接点206の第1のセンス電圧 V_{sense1} を算出する。

【0063】

次に、制御回路7は、極性切換信号 S_a により、第2の接点206の電圧 V_{s2} を第2の入力端子5a2に入力させるとともに該検出用電圧 V_d を第1の入力端子5a1に入力させ、該増幅信号の極性を反転させるように、極性切換回路5を制御する。そして、この状態で、制御回路7は、検出回路210を用いて、変換抵抗208における第2の電位差 ΔV_2 を取得する。

20

【0064】

ここで、制御回路7は、該抵抗比に基づいて、第2の電位差 ΔV_2 に対応する第2の接点206の第2のセンス電圧 V_{sense2} を算出する。

【0065】

そして、制御回路7は、第1のセンス電圧 V_{sense1} と第2のセンス電圧 V_{sense2} との間の電位差の2分の1の絶対値を該オフセット電圧 V_{offset} として算出する。

30

【0066】

以上により、制御回路7は、オフセット電圧 V_{offset} を取得する。

【0067】

次に、電流ドライバ回路200が、得られたオフセット電圧の影響を低減して通常動作する通常動作モードについて説明する。

【0068】

まず、外部回路（図示せず）から制御回路7に設定電圧に関する情報が入力され、出力電流の目標値が設定される。

【0069】

次に、制御回路7は、該設定電圧にオペアンプ4のオフセット電圧 V_{offset} を加算して制御電圧 V_c を得る。

40

【0070】

次に、この通常動作モードにおいて、制御回路7は、第1のスイッチ素子204aおよび第2のスイッチ素子204bをオンし、第3のスイッチ素子205aおよび第4のスイッチ素子205bをオフする。これにより、制御回路7は、該増幅信号が第1のトランジスタ2のゲート電極に入力されるとともに第1の切換端子5a1に第1の接点6の電圧 V_{s1} が入力されるようにする。

【0071】

そして、制御回路7は、第1の電位差 ΔV_1 が第2の電位差 ΔV_2 よりも大きい場合には、この通常動作モードにおいて、極性切換信号 S_a により、第1の接点6の電圧 V_{s1}

50

を第1の入力端子5a1に入力させるとともに制御電圧 V_c を第2の入力端子5a2に入力させるように極性切換回路5を制御する。

【0072】

一方、制御回路7は、第1の電位差 ΔV_1 が第2の電位差 ΔV_2 よりも小さい場合には、この通常動作モードにおいて、極性切換信号 S_a により、第1の接点6の電圧 V_{s1} を第2の入力端子5a2に入力させるとともに制御電圧 V_c を第1の入力端子5a1に入力させるように極性切換回路5を制御する。さらに、制御回路7は、極性切換信号 S_a により、増幅信号の極性を反転させるように極性切換回路5を制御する。

【0073】

ここで、既述のように、第2のセンス抵抗203の温度特性は、第1のセンス抵抗3の温度特性と等しい。

10

【0074】

これにより、オフセット電圧 V_{offset} の検出に対する温度変動の影響を低減することができる。したがって、オフセット電圧 V_{offset} の検出の精度が向上し、温度変動の影響が少ない電流出力を得ることができる。

【0075】

また、既述のように、第2のセンス抵抗203の抵抗値は、第1のセンス抵抗3の抵抗値よりも大きい。

【0076】

これにより、該オフセット検出モードにおいて、小さな消費電流で第2のセンス抵抗203に所望の電圧降下を発生させることができる。

20

【0077】

また、既述のように、変換抵抗208の抵抗値は、第2のセンス抵抗203の抵抗値よりも大きい。すなわち、本実施例2では、第2のセンス抵抗203と変換抵抗208との抵抗比は $100\Omega : 10k\Omega$ であるので、変換抵抗208における電位差 ΔV は、第2のセンス抵抗203における電位差の100倍になる。

【0078】

これにより、直接、第2のセンス抵抗203における電位差を検出する場合と比較して、検出回路210が変換抵抗208における電位差を検出するのに要求される精度を低く設定することができる。すなわち、検出回路210の構成をより簡単にすることができる。

30

【0079】

以上のようにして、オフセット電圧 V_{offset} に対する調整を行うことにより、オペアンプ4は、設定電圧（すなわち、制御電圧からオフセット電圧を引いた電圧）と第1の接点6の電圧 V_{s1} とが等しくなるように、第1のトランジスタ2を制御する。これにより、設定電圧に対応した目標となる出力電流が、電流出力端子1から出力される。すなわち、電流ドライバ回路200は、出力電流のオフセット電流を低減することができる。

【0080】

以上のように、本実施例に係る電流ドライバ回路によれば、出力電流をより精度よく制御することができる。

40

【図面の簡単な説明】

【0081】

【図1】本発明の一態様である実施例1に係る電流ドライバ回路100の構成の一例を示す回路図である。

【図2】電流ドライバ回路100の出力電流と、設定電圧および制御電圧との関係を示す図である。

【図3】本発明の一態様である実施例2に係る電流ドライバ回路200の構成の一例を示す回路図である。

【符号の説明】

【0082】

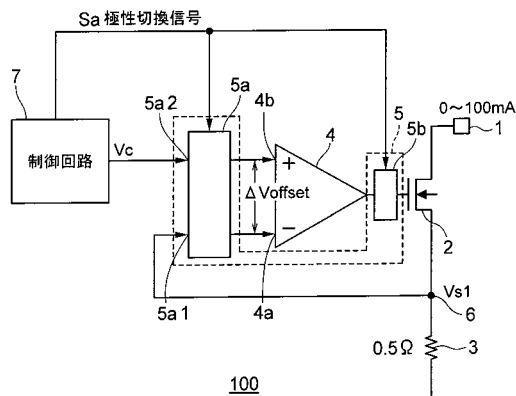
50

- 1 電流出力端子
- 2 第1のトランジスタ
- 3 第1のセンス抵抗
- 4 オペアンプ
- 4 a 反転入力端子
- 4 b 非反転入力端子
- 5 極性切換回路5
- 5 a 入力極性切換部
- 5 a 1 第1の切換端子
- 5 a 2 第2の切換端子
- 5 b 出力極性切換部
- 6 第1の接点
- 7 制御回路
- 100、200 電流ドライバ回路
- 202 第2のトランジスタ
- 203 第2のセンス抵抗
- 204 a 第1のスイッチ素子
- 204 b 第2のスイッチ素子
- 205 a 第3のスイッチ素子
- 205 b 第4のスイッチ素子
- 206 第2の接点
- 208 変換抵抗
- 209 抵抗
- 210 検出回路

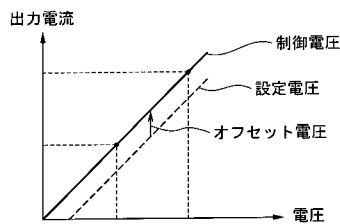
10

20

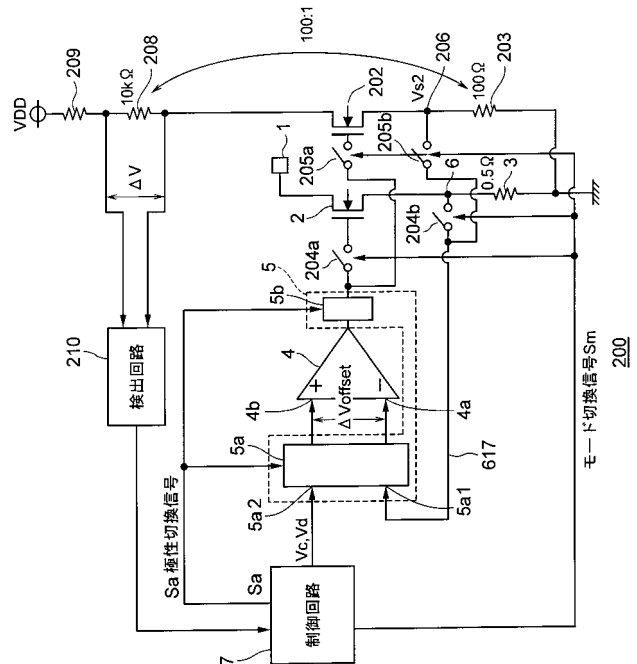
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 桑 原 真 帆

東京都港区芝浦一丁目1番1号 株式会社東芝内

(72)発明者 野 口 久美子

東京都港区芝浦一丁目1番1号 株式会社東芝内

Fターム(参考) 5J500 AA01 AA42 AC13 AF17 AF18 AH10 AH25 AH38 AK01 AM13
AM21 AS11 AT02 NM01 NN13