



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I472166 B

(45)公告日：中華民國 104 (2015) 年 02 月 01 日

(21)申請案號：098141652

(22)申請日：中華民國 98 (2009) 年 12 月 04 日

(51)Int. Cl. : H04B1/10 (2006.01) H04B15/00 (2006.01)

(30)優先權：2008/12/04 美國 12/327,990

(71)申請人：高通公司 (美國) QUALCOMM INCORPORATED (US)
美國

(72)發明人：高 塞 C KWOK, SAI C. (US)

(74)代理人：陳長文

(56)參考文獻：

WO 0219551A2

WO 2004042937A2

WO 2005099109A1

審查人員：黃冠霖

申請專利範圍項數：27 項 圖式數：10 共 43 頁

(54)名稱

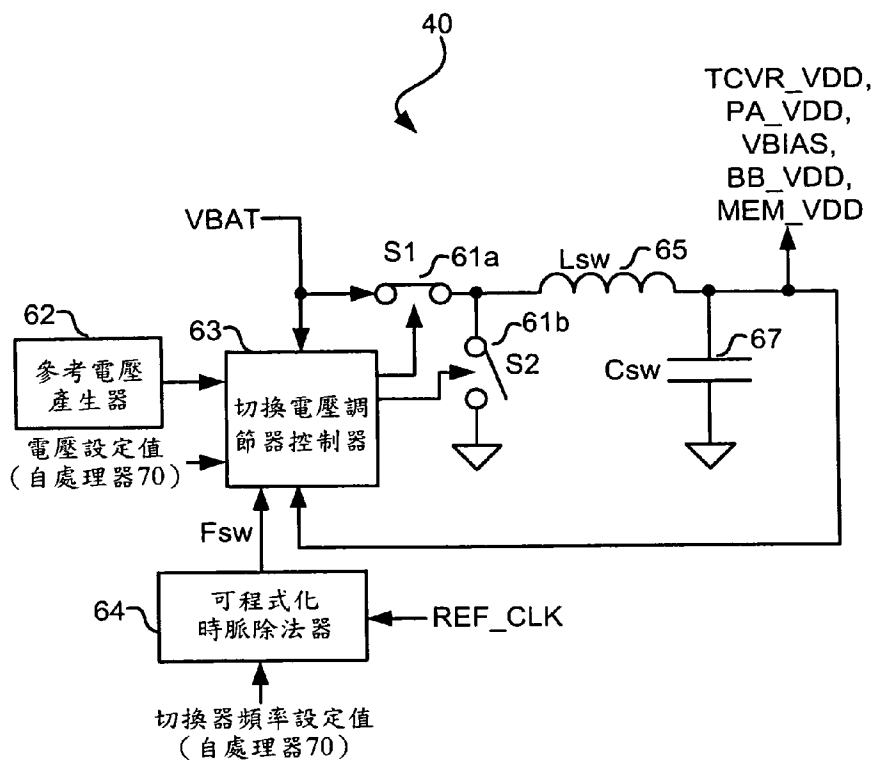
具有頻率選擇之切換電壓調節器

SWITCHING VOLTAGE REGULATOR WITH FREQUENCY SELECTION

(57)摘要

本發明提供用於藉由智慧地變化一切換電壓調節器之切換器頻率而減輕來自該切換電壓調節器之干擾的技術。在一態樣中，藉由調節至一可程式化時脈除法器之一頻率設定輸入而設定該切換器頻率。在另一態樣中，一處理器驅動一可程式化時脈除法器，該可程式化時脈除法器接收代表一除法因數之一值，將一參考時脈頻率信號除以該除法因數，以產生用於該切換電壓調節器之一所要切換器頻率。選擇性地變化該可程式化時脈除法器之值，以達成最佳效能且減輕一或多個給定操作條件下切換器頻率假性含量之效應。

Techniques for mitigating interference from a switching voltage regulator by intelligently varying the switcher frequency of the switching voltage regulator are provided. In one aspect, the switcher frequency is set by adjusting a frequency setting input to a programmable clock divider. In a further aspect, a processor drives a programmable clock divider which receives a value representative of a dividing factor by which to divide a reference clock frequency signal to generate a desired switcher frequency for the switching voltage regulator. Values of the programmable clock divider are selectively varied to achieve optimal performance and mitigate the effect of switcher frequency spurious content for a given operating condition or conditions.



- 40 . . . 切換電壓調節器/切換器
- 61a . . . 開關
- 61b . . . 開關
- 62 . . . 參考電壓產生器/參考電壓調節器
- 63 . . . 切換電壓調節器控制器
- 64 . . . 可程式化時脈除法器
- 65 . . . 串聯電感器 Lsw
- 67 . . . 分路濾波電容器 Csw

圖 6

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：98141652

※申請日：98.12.4

※IPC 分類：H04B 1/10 (2006.01)

H04B 15/00 (2006.01)

一、發明名稱：(中文/英文)

具有頻率選擇之切換電壓調節器

SWITCHING VOLTAGE REGULATOR WITH FREQUENCY SELECTION

二、中文發明摘要：

本發明提供用於藉由智慧地變化一切換電壓調節器之切換器頻率而減輕來自該切換電壓調節器之干擾的技術。在一態樣中，藉由調節至一可程式化時脈除法器之一頻率設定輸入而設定該切換器頻率。在另一態樣中，一處理器驅動一可程式化時脈除法器，該可程式化時脈除法器接收代表一除法因數之一值，將一參考時脈頻率信號除以該除法因數，以產生用於該切換電壓調節器之一所要切換器頻率。選擇性地變化該可程式化時脈除法器之值，以達成最佳效能且減輕一或多個給定操作條件下切換器頻率假性含量之效應。

三、英文發明摘要：

Techniques for mitigating interference from a switching voltage regulator by intelligently varying the switcher frequency of the switching voltage regulator are provided. In one aspect, the switcher frequency is set by adjusting a frequency setting input to a programmable clock divider. In a further aspect, a processor drives a programmable clock divider which receives a value representative of a dividing factor by which to divide a reference clock frequency signal to generate a desired switcher frequency for the switching voltage regulator. Values of the programmable clock divider are selectively varied to achieve optimal performance and mitigate the effect of switcher frequency spurious content for a given operating condition or conditions.

四、指定代表圖：

(一)本案指定代表圖為：第(6)圖。

(二)本代表圖之元件符號簡單說明：

40	切換電壓調節器/切換器
61a	開關
61b	開關
62	參考電壓產生器/參考電壓調節器
63	切換電壓調節器控制器
64	可程式化時脈除法器
65	串聯電感器 L_{sw}
67	分路濾波電容器 C_{sw}

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明大體而言係關於積體電路，且更特定言之，係關於無線通信裝置中之切換電壓調節器。

【先前技術】

無線通信裝置需要電池組或外部DC電源供應器作為電源。在無線通信裝置內，存在積體電路(IC)。此等IC通常在比附接至無線通信裝置之電池組或外部DC電源供應器低得多之DC電壓下操作。為了促進在低操作電壓下之積體電路操作，通常需要切換電壓調節器以將外部DC電源供應器或電池組電壓轉換成積體電路的較低供應電壓。

在電池組電壓(VBAT)與積體電路供應電壓(VDD)之間的差大於幾百毫伏時，切換電壓調節器提供最高功率效率。在一特定實例中，電池組係由具有3.6 V標稱電壓之鋰離子電池構成，且積體電路在1.8 V下操作。因此，電池組電壓與積體電路電壓之間的差為3.6 V-1.8 V或1.8 V。在此特定實例中，切換電壓調節器比線性調節器好得多。線性調節器將經歷電池組與負載之間的全部1.8 V電壓降。由線性調節器耗散之功率等於 $1.8\text{ V} \times \text{IDD}$ (積體電路之負載電流)。因而，切換電壓調節器可僅耗散由積體電路使用之能量的10%(在廣泛範圍之負載電流上)，而線性調節器將耗散由積體電路使用之能量的100%而與負載電流無關。出於此原因，常常將切換電壓調節器用於無線通信裝置中。

[5]

切換電壓調節器可使用結合能量儲存裝置(電感器或電容器)之一或多個電子開關而在較高輸入電壓與較低輸出電壓之間轉換以在較高外部DC電源供應器電壓與較低積體電路電壓之間傳送能量。

按背景而言，切換電壓調節器輸出電壓(V_o)與切換電壓調節器輸入電壓(V_i)之間的比率設定了切換電壓調節器之工作循環(D)($D=V_o/V_i$)。切換電壓調節器頻率係由輸出電壓漣波要求、切換電壓調節器內之串聯電感器及負載濾波電容器之大小、輸出DC負載電流及切換電壓調節器之所要功率效率支配。在切換電壓調節器耦接至其他射頻(RF)收發器電路的狀況下，切換電壓調節器之切換器頻率可產生對無線通信裝置中之其他該等組件的干擾。此干擾呈現為RF收發器電路之VDD及接地連接上之電壓漣波。此電壓漣波係由離散頻率分量構成。每一頻率分量為切換電壓調節器之切換器頻率之諧波。每一諧波之功率位準取決於以下各項：(i)切換電壓調節器之切換器頻率之工作循環；(ii)輸出電壓之電容性濾波的程度；以及(iii)切換電壓調節器與RF收發器電路之間的耦接之類型。

射頻(RF)電壓控制振盪器(VCO)通常嵌入於RF收發器中且充當本端振盪器(LO)以將通信信號自基頻增頻轉換至RF或將通信信號自RF降頻轉換至基頻。在切換電壓調節器直接或間接耦接至RF VCO的典型組態中，在切換電壓調節器之輸出處的電壓漣波可與RF VCO之頻率調諧元件電壓組合而在等於切換電壓調節器的切換器頻率之諧波的偏移

下產生對RF VCO輸出之頻率調變(FM)。切換電壓調節器誘發的對RF VCO之FM使得出現在自RF VCO之基本輸出載波頻率之偏移下的諧波假性含量(harmonic spurious content)。

由切換電壓調節器(直接或間接耦接至RF VCO)誘發之此諧波假性含量可在特定操作條件下干擾無線通信裝置之效能。舉例而言，弱接收信號強度、在自所要接收頻道之特定頻率偏移處之外部干擾信號的存在，及/或至全雙工收發器中之接收路徑之傳輸洩漏皆可在存在切換電壓調節器的情況下促使對待增頻轉換至射頻之類比信號或待自射頻降頻轉換之類比信號之更大干擾。

減小由無線通信裝置中之切換電壓調節器造成之切換器頻率假性含量(frequency spurious content)的效應之已知方式包括：(i)使用脈衝寬度調變、脈衝密度調變或跳頻來連續調節切換電壓調節器之頻率；b)在無線通信收發器之僅接收模式期間在切換電壓調節器與線性調節器之間雙態觸發；及(iii)將切換電壓調節器儘可能地移動遠離(使用屏蔽及差動信號路徑以實現改良之隔離)敏感的VCO及其他組件，所有此等方式皆引入電路板或積體電路區域之一定程度的設計複雜性或低效率使用。

需要在無習知技術之缺點的情況下減小無線通信裝置中來自切換電壓調節器之干擾之效應的改良之方式。

【發明內容】

本發明提供用於藉由智慧地變化一切換電壓調節器之切

換器頻率而減輕來自該切換電壓調節器之干擾的技術。在一態樣中，藉由調節至一可程式化時脈除法器之一頻率設定輸入而設定該切換器頻率。在另一態樣中，一處理器驅動一可程式化時脈除法器，該可程式化時脈除法器接收代表一除法因數之一值，將一參考時脈頻率信號除以該除法因數，以產生用於該切換電壓調節器之一所要切換器頻率。選擇性地變化該可程式化時脈除法器之值以達成最佳效能，且減輕一或多個給定操作條件下切換器頻率假性含量之效應。

在下文中進一步詳細地描述本發明之各種其他態樣及實施例。

[發明內容]不意欲亦不應被解釋為表示本發明之完整範圍及範疇，本發明之此等及額外態樣將自[實施方式](尤其當連同附加之圖式一起閱讀時)變得更容易顯而易見。

【實施方式】

本文中所描述之裝置可用於各種無線通信頻帶，諸如，蜂巢式、PCS及IMT及諸如CDMA、TDMA、FDMA、OFDMA及SC-FDMA之空中介面。除了蜂巢式、PCS或IMT網路標準及頻帶之外，此裝置可用於區域網路或個人區域網路標準、WLAN、藍芽(Bluetooth)及超寬頻(UWB)。

圖1為根據如所展示之本發明之實施例之無線通信裝置10的方塊圖。無線通信裝置10包括連接至RF前端14之射頻(RF)天線12。RF前端14將傳輸及接收RF信號路徑分離，且提供放大及信號分配。在收發器20與RF前端14之間傳遞 [S]

用於傳輸之RF信號TX_RF及用於接收之RF信號RX_RF。

收發器20經組態以將RX_RF信號自RF降頻轉換至用於由處理器70(其可為基頻數據機或其類似物)進行基頻I/Q解調變之信號。收發器20經類似組態以使用基頻I/Q調變而將來自處理器70之信號增頻轉換至TX_RF信號。待自基頻I/Q調變增頻轉換及待降頻轉換至基頻I/Q調變之信號被展示為連接於收發器20與處理器70之間。

記憶體75儲存處理器程式及資料，且可經實施為單一積體電路(IC)(如所展示)。

處理器70經組態以解調變傳入之基頻接收I/Q信號、編碼且調變基頻傳輸I/Q信號，且執行來自儲存器(諸如，記憶體75)的應用程式以處理資料或發送資料及命令以啟用各種電路區塊(皆以已知方式)。

另外，處理器70經由資料匯流排、串列匯流排或專用信號集合而產生至收發器20之控制信號。該等控制信號可包括(例如)接通及關斷收發器20、量測所接收之信號強度、設定傳輸RF信號功率或接收信號路徑增益、改變RF頻道、偵測接收器信號干擾信號，及在高功率模式與省電模式之間切換傳輸/接收信號區塊。

處理器70亦經組態以讀取收發器20之狀態，且同時亦自收發器20接收一或多個中斷信號(未圖示)。中斷信號係用以在收發器與處理器70之間開始命令及演算法。

應瞭解，熟習此項技術者熟知並理解處理器70、收發器20及記憶體75之一般操作，且實施相關聯之功能的各種方[5]

式(包括跨越幾個積體電路(IC)或甚至在單一IC內提供或組合功能)亦為熟知的。

圖1之處理器70、收發器20、記憶體75及RF前端14通常需要DC電源供應器來操作。習知地，自通用DC電源60提供DC電力。DC電源60可由外部DC電源供應器61a(輸出電壓經標記為VEXT)或電池組61b(輸出電壓經標記為VBAT)組成。來自DC電源供應器61a之輸出電壓VEXT或來自電池組61b之輸出電壓VBAT將供應電壓驅動至切換電壓調節器40中。切換電壓調節器40經組態以將VEXT或VBAT之供應電壓轉換至用於向處理器70(BB_VDD)、收發器20(TCVR_VDD)、記憶體75(MEM_VDD)及RF前端14(PA_VDD及VBIAS)中之每一者供電之個別供應電壓。切換電壓調節器40亦可按需要將供應電壓提供至其他區塊(未圖示)。

切換電壓調節器40經組態以藉由在切換器頻率(在下文中「Fsw」)下閉合及斷開(toggle on/off)與能量儲存裝置(電感器或電容器)結合之一或多個開關而在較高輸入電壓與較低輸出電壓之間轉換以在較高輸入電壓與較低輸出電壓之間傳送能量。

在一態樣中，處理器70取決於收發器20之一或多個條件而控制切換電壓調節器40之切換器頻率Fsw。如先前在本發明之背景中所描述，切換電壓調節器40可能干擾收發器20的操作。

收發器20之條件包括具有相關聯之接收信號頻寬之操作

[5]

模式 (CDMA、TDMA、FDMA、OFDMA、SC-FDMA、GPS...)、操作頻帶 (US 蜂巢式、US PCS、IMT...) 及接收干擾偵測電路 (存在之干擾信號、干擾信號功率位準，及自所要接收信號之干擾信號頻率偏移)。

在無線通信裝置 10 內，切換電壓調節器 40、收發器 20 及處理器 70 共用一參考時脈振盪器 80。參考時脈振盪器 80 產生參考時脈頻率信號 REF_CLK，如將在隨後圖 2、圖 3 及圖 6 中所示。

自功能或電路設計角度而言，RF 前端 14、收發器 20、切換電壓調節器 40、處理器 70、記憶體 75 及參考時脈振盪器 80 可在適當時駐留於共同矽上、共同封裝基板上之單獨矽上、作為單獨經封裝之裝置，或其組合。

圖 2 為根據如所展示之本發明之實施例之圖 1 之射頻 (RF) 收發器 (收發器 20) 的方塊圖。收發器 20 包括傳輸信號處理區塊 22、接收信號處理區塊 24、RF 本端振盪器 (RF LO) 產生區塊 28，及控制及狀態區塊 26。控制及狀態區塊 26 與處理器 70 之間往來提供包括干擾信號偵測信號之數位控制邏輯。來自參考時脈振盪器 80 之 REF_CLK 饋入至 RF LO 產生區塊 28 中。

雖然收發器 20 僅被展示為具有一個傳輸及接收信號處理區塊，但亦可存在具有多個接收區塊、多個傳輸區塊，或任何數目之可能的傳輸及接收信號處理區塊組態之任何組合的收發器 20。舉例而言，傳輸信號處理器區塊 22 及接收信號處理區塊 24 經展示為單獨功能區塊，但在半雙工無線 [5]

電裝置模式中可在某種程度上組合。類似地，雖然將RF LO產生區塊28邏輯地展示為安置於傳輸信號處理區塊22與接收信號處理區塊24之間的單獨共同區塊，但也涵蓋其他組態。可在不脫離本文中所描述之較佳實施例之範疇的情況下類似地重新組態控制及狀態區塊26。

圖3為根據如所展示之本發明之實施例之圖2之射頻(RF)本端振盪器(LO)產生區塊28的圖。RF LO產生區塊28包括一RX LO產生區塊29及一TX LO產生區塊37。RX LO產生區塊29包括一包含一RF PLL及迴路濾波器之頻道選擇調諧區塊31。頻道選擇調諧區塊31比較來自參考時脈振盪器80之REF_CLK與來自RF VCO 33之輸出信號RX_VCO以將RF VCO 33鎖定至所要頻率。來自頻道選擇調諧區塊31之輸出Vt為用於調諧RF VCO 33之輸出信號RX_VCO之頻率的類比控制信號。

輸出信號RX_VCO由LO產生區塊35進一步處理且經頻率轉換至所要接收RF頻道頻率RX_LO。可使用頻率除法器、混頻器、開關或所有三種類型元件之組合來實施LO產生區塊35，以在信號RX_VCO與RX_LO之間產生各種頻率倍增(frequency multiplication)或頻率除比率(frequency division ratio)。在特定操作頻帶(US蜂巢式、US-PCS、IMT、GPS等等)中RX_LO信號頻率等於所要RX RF頻道頻率。RX_LO信號連接至圖2之接收信號處理區塊24。

為簡潔起見而未展示TX LO產生37之等效區塊。應容易理解，如針對RX LO產生區塊29所展示之類似區塊可用於 [5]

TX LO產生區塊37，且可利用與RX與TX兩者或僅RX之多個信號處理區塊所需一樣多的LO產生區塊。

圖4為根據如所展示之本發明之實施例之圖3之射頻電壓控制振盪器RF VCO 33的示意圖。RF VCO 33包括一固定電感器 L_{vco} 43，其與兩個可變電抗器元件41(VCAP1及VCAP2)並聯以使輸出信號RX_VCO之頻率移位(shift)。此頻率(以弧度/秒為單位)等於 $\sqrt{\frac{1}{L_{vco} * C_{vcap}}}$ ，其中 C_{vcap} 為兩個可變電抗器元件41(VCAP1及VCAP2)之總電容。藉由調節來自頻道選擇調諧區塊31之輸出 V_t (其跨越VCAP1及VCAP2輸入)而變化總電容而達成頻率調諧。接著將RF VCO 33之輸出RX_VCO輸入回至頻道選擇調諧區塊31及至LO產生區塊35中，如圖3所示。

可跨越與RX與TX兩者之多個路徑所需一樣多的RF VCO而應用圖4所示之電路。或者，只要不需要在多個頻帶中之同時操作，一個RF VCO可涵蓋多個模式及操作頻帶。已知可使RF VCO之輸出頻率移位，但在功能上係等效的其他電路拓撲。

圖5為根據如所展示之本發明之實施例的圖4之RF VCO輸出頻率對調諧電壓(V_t)的圖形說明。在此實例設計中，RF VCO 33之頻率調諧範圍係由處於0伏特與0.7伏特DC之間的調諧電壓 V_t 連續地調節。可藉由改變電路拓撲及元件值而變更 V_t 調諧斜率(tuning slope)($K_v = \text{MHz/V}$)及絕對頻率調諧範圍，但在功能上係等效的。

如在圖5中顯而易見， V_t 調諧斜率($K_v = \text{MHz/V}$)係極大的

[5]

(大約 $KV=5,000$ MHz/V)。作為大 V_t 調諧斜率的結果，RF VCO 33 極易受調諧電壓 V_t 上之雜訊影響。舉例而言，若在 2 MHz(F_{sw}) 下之 1 μ V (一伏特之百萬分之一) 之正弦漣波耦合至具有 0.2 V DC 調諧電壓之 V_t 上，則 RF VCO 33 之輸出將由為 2.57 GHz 之基本頻率 (如在曲線圖中針對 $V_t=0.2$ V DC 所示) 及每隔 2 MHz 間隔開的頻譜分量 (假性含量) 構成。

可使用用於 RF VCO 33 之頻率調變 (FM) 之貝塞爾函數 (Bessel function) $J_n(\beta)$ 來計算假性含量之相對振幅，其中 n 等於切換電壓調節器 40 之切換器頻率 F_{sw} 之諧波指數 (1、2、3...) 且 β 為調變指數 ($\beta = K_v * \text{漣波} / F_{sw}$)。對於 $K_v=5000$ MHz/V、電壓漣波 = 1 μ V 及 $F_{sw}=2$ MHz 之值而言，自 RF VCO 基本頻率偏移 2 MHz 的第一頻譜分量 ($n=1$) 將為 -58 dBc。

隨著更多電壓漣波耦合至 V_t 上，在 RF VCO 33 輸出上量測到之假性含量之振幅之相對振幅亦將增加。如將隨後在圖 7 及圖 8 中所展示，此假性含量可在不同的操作條件下使收發器 20 的無線電效能降級。

圖 6 為根據圖 1 之較佳實施例之切換電壓調節器 40 的示意圖。切換電壓調節器 40 包括一來自圖 1 之電源 61b 之電壓源輸入 VBAT；及圖 1 之針對收發器 20 之電壓輸出 TCVR_VDD、針對 RF 前端 14 之電壓輸出 PA_VDD 及 VBIAS、針對處理器 70 之電壓輸出 BB_VDD 及針對記憶體 75 之電壓輸出 MEM_VDD。若替代輸入電壓 VEXT 由圖 1 中之切換器 40 或處理器 70 選擇，則亦可使用替代輸入電壓 VEXT。若需要

[5]

不同的供應電壓，則可藉由額外切換電壓調節器單獨產生諸如 PA_VDD、VBIAS、BB_VDD 及 MEM_VDD 之個別輸出電壓。

在切換電壓調節器 40 輸入與輸出，VEXT 與 TCVR_VDD(連同 PA_VDD、VBIAS、BB_VDD 及 MEM_VDD)之間分別為開關 61a 及 61b 連同切換電壓調節器控制器 63、可程式化時脈除法器 64、串聯電感器 L_{sw} 65 及分路濾波電容器 C_{sw} 67。

切換電壓調節器控制器 63 基於參考電壓產生器 62 輸出電壓將輸出電壓 TCVR_VDD(連同 PA_VDD、VBIAS、BB_VDD 及 MEM_VDD)與可程式化電壓設定值比較，且調節 S1 及 S2 之工作循環使得輸出電壓 TCVR_VDD(連同 PA_VDD、VBIAS、BB_VDD 及 MEM_VDD)收斂(converge)至該經程式化之電壓設定值。經程式化之電壓設定值係由處理器 70 設定或可經硬體組態為切換電壓調節器 40 內部之固定值。至切換電壓調節器控制器 63 之切換器頻率 F_{sw} 係由用於可程式化時脈除法器 64 之切換器頻率設定值設定。

可程式化時脈除法器 64 可為在 REF_CLK(在此實例中來自參考時脈振盪器 80)與用以控制開關 61a 及 61b 之切換器頻率 F_{sw} 之間的整數頻率除法器。在一實施例中，REF_CLK 輸出頻率為 19.2 MHz，且取決於隨後在圖 9 中所示之程序，可程式化時脈除法器 64 設定在 3 個不同的頻率設定值之間(除以 6、7 或 8)。

切換電壓調節器 40 經由供應電壓 TCVR_VDD 而直接耦接

至收發器20，如圖1及圖6所示。切換電壓調節器40之切換器頻率 F_{sw} 可干擾收發器20之效能。該干擾呈現為TCVR_VDD上之電壓漣波。該電壓漣波係由離散頻率分量構成。每一頻率分量為切換電壓調節器40之切換器頻率 F_{sw} 之諧波。每一諧波之功率位準取決於以下各項：(i)切換電壓調節器40之切換器頻率 F_{sw} 之工作循環；(ii)輸出電壓TCVR_VDD之電容性濾波的程度；以及(iii)在TCVR_VDD與收發器20內之敏感電路之間的耦接之方法。

如先前參考圖5所提及，收發器20內之最敏感的電路中之一者為RF VCO 33。切換電壓調節器40之輸出處之電壓漣波可與RF VCO 33之調諧電壓 V_t 組合以在等於切換電壓調節器40之切換器頻率 F_{sw} 之諧波的頻率偏移處產生對RF VCO 33輸出RX_VCO之頻率調變(FM)。

切換電壓調節器40(直接或間接耦接至RF VCO 33)之切換器頻率 F_{sw} 可在特定操作條件下干擾無線通信裝置10之效能。現將針對不同操作條件描述根據本發明之較佳實施例的用於可調節地選擇用於圖1及圖6中所示之切換電壓調節器40之操作切換器頻率的技術。

在切換電壓調節器40為圖1之無線通信裝置10之一部分的狀況下，第一操作條件係基於當前操作技術模式(GSM、CDMA、WCDMA等等)。每一技術模式已與先前經判定之RF頻道頻寬(F_{ch})相關聯。對於GSM而言，RF頻道頻寬(F_{ch_gsm})為200 kHz。對於CDMA而言，RF頻道頻寬(F_{ch_cdma})為1.23 MHz。對於WCDMA而言，RF頻道頻寬

(F_{ch_wcdma})為 3.84 MHz，等等。

在本文中之一態樣中，與給定技術模式相關聯之切換電壓調節器 40 之切換器頻率 F_{sw} 被調節，使得 F_{sw} 大於 RF 頻道頻寬之一半 ($F_{sw} > F_{ch}/2$)。此切換器頻率調節減小或消除了切換器電壓調節器 40 對收發器 20 之干擾，使之不出現在基頻類比接收信號(圖 2 中之 RX_I_FILT 及 RX_Q_FILT)及傳輸信號(圖 2 之 TX_I 、 TX_Q)上。

在無線通信裝置 10 在全雙工模式中操作的狀況下，將切換電壓調節器 40 之切換器頻率設定成高於 RF 頻道頻寬的一半 ($F_{sw} > F_{ch}/2$) 在減輕干擾方面尤其有用。全雙工模式之一個實例為在傳輸 RF 頻道(在 F_{tx} 處)與接收 RF 頻道(在 F_{rx} 處)之間的頻率分離等於 D ($D = F_{rx} - F_{tx}$) 且傳輸 RF 頻道與接收 RF 頻道兩者在同一時刻起作用的情況。基於與無線通信裝置 10 相關聯之操作頻帶而設定 D 。在單一頻帶無線通信裝置 10 中，RF 操作頻帶僅包括彼技術模式所關注的一個頻帶 (US 蜂巢式、US PCS、IMT 頻帶中之 CDMA，等等)。在多頻帶無線通信裝置 10 (例如，US 蜂巢式、US PCS 及 / 或 CDMA (IMT) 能力) 的狀況下，操作頻帶為若干可能的頻帶中之一者。對於 US 蜂巢式而言， $D = 45$ MHz。對於 US PCS 而言， $D = 80$ MHz。對於 IMT 頻帶中之 CDMA 而言， $D = 190$ MHz，等等。

在理想情況下，傳輸 RF 頻道(在 F_{tx} 處)必須不與假性含量(來自切換電壓調節器 40)混合，因為其可在接收 RF 頻道頻率處(在 F_{rx} 處)產生干擾。事實上，切換電壓調節器 40 之

切換器頻率 F_{sw} 必須不落在使得 $D - F_{ch} < N * F_{sw} < D + F_{ch}$ 之頻率範圍內，其中 $N * F_{sw}$ 為至 D 之最近的整數切換器頻率諧波。藉由根據本文中之一態樣選擇切換器頻率，來自切換電壓調節器 40 之對傳輸 RF 頻道及接收 RF 頻道中之任一者的干擾得以減輕。

圖 7 為根據如所展示之本發明之實施例之圖 2 中的接收信號處理區塊 24 的方塊圖。接收信號處理區塊 24 包括 RX RF I/Q 降頻轉換器 55、一對基頻類比低通濾波器 57a 及 57b，及干擾偵測區塊 59。替代實施例可包括低雜訊放大器、RF 濾波、多 RF 頻帶及各種形式之增益控制電路。

在使用 I/Q 降頻轉換器 55 內之直接轉換 (RF 至基頻) I/Q 混頻器而降頻轉換來自 (圖 1 之) RF 前端區塊 14 之 RX_RF 信號之前，該接收 RF 信號以及 RX 頻帶外干擾饋入至 I/Q 降頻轉換器 55 中。I/Q 降頻轉換器 55 之輸出 RX_I 及 RX_Q 在於類比域 (在收發器 20 或處理器 70 上) 或數位域 (在藉由收發器 20 或處理器 70 上之類比至數位轉換器進行轉換之後) 中之任一者中受到進一步處理之前由低通濾波器 57a 及 57b 濾波。雖然未在圖 7 中展示，但低通濾波器 57a 及 57b 可包括固定或可變增益，以在處理器 70 中之類比至數位轉換之前調節 RX_I_FILT 及 RX_Q_FILT 的振幅。

干擾偵測電路 59 發送干擾信號偵測信號，在干擾信號 (其為自選定接收頻道的頻率偏移) 存在時，干擾信號偵測信號之值被傳達至處理器 70。干擾偵測電路 59 可在類比低通濾波器 57a 及 / 或 57b 之前或之後在基頻類比域中進行量 [S]

測以偵測在頻率上自RX_I及RX_Q信號偏移之干擾信號的存在。或者，干擾偵測區塊59可在處理器70中於數位域中實施或分開在收發器20與處理器70之間。

在RX_RF信號路徑中之在自所要接收RF頻道之一或兩個不同頻率偏移處之一或兩個干擾信號的存在可在與存在於(圖2至圖4之)RX_VCO及RF_LO信號上之假性含量混合時干擾所要RF頻道。此非所要之混合產物可落於在基頻接收信號路徑(圖7之RX_I、RX_Q、RX_I_FILT及RX_Q_FILT)處所量測之接收信號頻寬內。

在本文中之另一態樣中，設定切換電壓調節器40之切換器頻率，以便在基頻接收信號路徑中存在超過預定義及可偵測臨限值的一或多個干擾信號時在基頻接收信號路徑中減輕此干擾。可圖形地說明作用於如上文結合圖2及圖7所描述之接收信號處理區塊24之假性含量問題。

圖8為根據如所展示之本發明之實施例之針對圖1至圖7的展示在干擾信號存在的情況下來自切換電壓調節器之干擾對(i)RF_LO輸出、(ii)傳輸RF頻道洩漏及(iii)接收器效能的影響的圖形說明。說明90包括經放大/經濾波之RX_RF信號輸入，其中Fr_x處之接收信號、Ft_x處之傳輸信號洩漏及Fj₁處之干擾信號(來自圖7之區塊53)作為至(圖7之)I/Q降頻轉換器55之輸入。說明90亦包括RX_LO信號(來自圖3之區塊35)，其中在對應於N*F_{sw}(其中N=-2、-1、+1、+2、+3及+4)之頻率偏移處的切換器頻率假性含量作為至(圖7之)I/Q降頻轉換器55之第二輸入。說明90亦包括 [5]

來自圖7之I/Q降頻轉換器55之同相或I降頻轉換器之RX_I信號。

所說明之RX_I信號在I/Q降頻轉換器55基頻輸出處展示RX_RF與RX_LO輸入信號之混合產物。RX_I信號路徑中之所要接收基頻頻道RX_BB以DC為中心。在高於RX_BB信號頻寬之頻率處，存在在J1頻率處之干擾信號及在Dtx頻率處之TX信號洩漏之偏移處的頻譜分量。另外，存在落於接收頻道RX_BB內之假性含量，特定言之， $J1-3 \cdot F_{sw}$ 及 $Dtx-N \cdot F_{sw}$ (其中N為整數， $N \cdot F_{sw}$ 為切換電壓調節器40之切換器頻率之諧波)。在將RX_BB信號解調變之前無法濾波或移除在接收頻道頻寬內之假性含量，且該假性含量干擾由處理器70進行之適當RX_BB解調變。

取決於在TX頻率與RX頻率之間的頻帶偏移(D)、切換電壓調節器40之切換器頻率(F_{sw})及偏移干擾信號頻率(在此例子中之J1)，可能存在如在I/Q降頻轉換器55之基頻輸出處(RX_I或RX_Q)所量測的多個接收信號處理干擾源。藉由調節切換電壓調節器40之切換器頻率 F_{sw} ，可針對不同操作條件最小化接收信號處理干擾(如下文更詳細解釋)。

圖9為根據一較佳實施例之利用切換電壓調節器控制器來選擇用於切換電壓調節器之切換器頻率之程序的操作流程圖。操作流程圖100以處理器70識別當前操作條件(例如，當前操作頻帶、操作模式及/或干擾信號偵測值)開始(區塊101)。處理器70接著在當前操作條件的基礎上產生切
[5]
換器頻率設定值(區塊103)。可程式化時脈除法器64接收且

處理與參考頻率時脈信號REF_CLK組合之切換器頻率設定值，且產生所要切換頻率(區塊105)。切換電壓調節器控制器63自可程式化時脈除法器64接收切換頻率、(例如)自處理器70接收電壓設定值，且自參考電壓調節器62接收信號，以產生開關信號(區塊107)。該等開關信號係用以雙態觸發具有調節切換電壓調節器40之輸出電壓之效應的開關(61a、61b)(區塊109)。在任何時候，若當前操作條件改變，則操作流程圖100可重新開始(返回至區塊101)。下文中進一步描述針對多頻帶CDMA無線通信裝置之更特定操作流程圖。

圖10為根據一較佳實施例之在用於CDMA模式之不同操作頻帶中選擇用於切換電壓調節器之最佳切換器頻率 F_{sw} 之程序的操作流程圖。操作流程圖200以開始區塊(區塊201)開始，後續接著針對待使用之特定操作頻帶而將收發器20內之一或多個暫存器程式化(區塊203)。一旦判定操作頻帶，則將切換電壓調節器40中之可程式化時脈除法器64設定成三個不同值6、7或8中之一者，使得切換電壓調節器40之切換器頻率(F_{sw})基於為19.2 MHz之參考時脈頻率信號REF_CLK而等於2.4 MHz(CDMA PCS頻帶)、2.74 MHz(CDMA450/800頻帶)或3.2 MHz(CDMA IMT頻帶)(區塊205)。

基於多個參數計算切換器頻率 F_{sw} 。第一準則為所要頻道頻寬(對於CDMA， $F_{ch}=1.23$ MHz)。 F_{sw} 必須大於 F_{ch} 的一半以確保切換雜訊不會直接耦合至如圖1、圖2、圖7及

圖 8 所示之基頻 I/Q 類比信號中。以下之表 1 展示用於不同操作模式之 Fch。可包括額外操作模式。將操作流程圖 200 簡化成一種操作模式 CDMA。額外準則將要求在接收器輸入處存在傳輸信號洩漏及/或干擾載頻調時將切換器頻率 Fsw調節至更高值。

操作模式	頻道頻寬Fch
GSM/EDGE	200 kHz
CDMA	1.23 MHz
UMTS	3.92 MHz

表 1.實例操作模式及頻道頻寬(Fch)

第二準則為傳輸 RF 頻道洩漏(在諸如 CDMA 之全雙工系統中)不破壞接收 RF 頻道。如先前所描述， RF LO 產生區塊 28 將被來自切換電壓調節器 40 之切換器頻率電壓漣波及對應之諧波頻率污染。若切換器頻率諧波處於接近於傳輸 RF 頻道與接收 RF 頻道之間的頻率分離之頻率偏移處，則特定切換器諧波將在 I/Q 降頻轉換器 55 處與傳輸 RF 頻道洩漏混合(在切換器頻率電壓漣波已耦合至 RF VCO 33(RX_VCO 與 RX_LO 信號)中之後)，且產生接收信號處理干擾。同樣地，切換器頻率電壓漣波及對應之諧波頻率可在 TX LO 產生區塊 37 內耦合至 RF VCO 且在收發器 20 之傳輸信號處理區塊 22 之輸出中產生假性含量。此傳輸假性含量可落在接收 RF 頻道內且產生接收 RF 頻道干擾。

以下在表 2 中展示針對不同操作頻帶之接收 RF 頻道與傳輸 RF 頻道的分離。藉由確保 Fsw滿足方程式 $|N * F_{sw} - D| > F_{ch}/2$ (其中 N 為整數)，切換器頻率諧波將不直接耦合至如 S1

圖 7 至 圖 8 所示之接收基頻 I/Q 類比信號 RX_I 及 / 或 RX_Q 中。為了滿足以上方程式， F_{sw} 亦必須大於 F_{ch} (而非 $F_{ch}/2$)。

操作頻帶	RX-TX 分離 D
CDMA450	10 MHz
US 蜂巢式	45 MHz
US PCS	80 MHz
IMT	190 MHz

表 2. 實例操作頻帶及 RX-TX 頻道分離 (D)

第三準則係基於在頻率上接近於所要接收 RF 頻道之干擾信號干擾的存在。基本切換器頻率 (耦合至 RF VCO 33 上) 可與偏移干擾載頻調 (圖 8 之在 RF 處之 FJ1、在基頻處之 J1) 混合而在接收基頻頻道頻寬 (圖 8 之 RX_BB) 內產生無法濾除或消除之干擾。可應用針對不同操作頻帶及模式之接收信號處理區塊 24 干擾規格 (jamming specification)，使得無線裝置符合公開之最小效能標準。在 CDMA 之狀況下，如以下表 3 中按以下操作頻帶指定自所要 RX RF 頻道之干擾信號頻率偏移 (對於單載頻調測試為 J1 偏移或對於雙載頻調測試為 J1+J2 偏移)。

CDMA 頻帶	J1 頻率偏移	J2 頻率偏移
CDMA450	900 kHz	1.7 MHz
US 蜂巢式	900 kHz	1.7 MHz
US PCS	1.25 MHz	2.05 MHz
IMT	2.5 MHz	4.9 MHz

表 3. 針對不同 CDMA 操作頻帶之干擾偏移 (J1 或 J1+J2)

假定接收信號處理區塊 24 具有 (圖 7 之) 干擾偵測電路 59，則可調節切換器頻率使得 $F_{sw} > (J1 \text{ 或 } J2) + F_{ch}/2$ 。取決 [5]

於所允許之最大切換器頻率，可針對以上 F_{sw} 公式自表3選擇J1或J2頻率偏移。若不存在滿足第二或第三準則兩者之切換器頻率，則干擾信號干擾之存在比TX信號洩漏(第二準則)更為優先。

應用該三個約束，同時假定將19.2 MHz時脈頻率信號REF_CLK輸入至(圖6之)可程式化時脈除法器64，則可針對CDMA模式中之多個操作條件計算最佳切換器頻率 F_{sw} 且將其如以下表4中所示而儲存。2.4 MHz係藉由將19.2 MHz除以8而產生；2.74 MHz係藉由將19.2 MHz除以7而產生；且3.2 MHz係藉由將19.2 MHz除以6而產生。在一實施例中，針對具有干擾信號及不具有干擾信號之不同CDMA頻帶選擇為6、7及8之切換器頻率值。

CDMA頻帶	不具有干擾信號	具有干擾信號	切換器頻率值
CDMA450	2.74 MHz	2.74 MHz	7
US蜂巢式	2.74 MHz	2.74 MHz	7
US PCS	2.4 MHz	2.74 MHz	8(不具有干擾信號) 7(具有干擾信號)
IMT	3.2 MHz	3.2 MHz	6

表4. 針對具有干擾信號干擾及不具有干擾信號干擾之不同CDMA操作頻帶之切換頻率 F_{sw}

一旦將 F_{sw} 程式化，則干擾偵測電路59經輪詢或用作中斷(區塊107)。當在CDMA-PCS模式中干擾信號偵測信號有效(高邏輯位準)(根據表4)時，藉由將切換器頻率值自8改變至7而將切換器頻率(F_{sw})自2.4 MHz改變至2.74 MHz(區塊109)。一旦干擾信號不再存在，則干擾信號偵測轉變至低邏輯位準，且藉由將切換器頻率值改變至8，切換器頻

率(F_{sw})將改變回至2.4 MHz(重複區塊105)且干擾偵測電路59將繼續監視(區塊107, 等等)。可取決於可用參考時脈頻率信號REF_CLK及可程式化時脈除法器64之除法器比率而使用其他切換器頻率, 以使得最佳地滿足三個準則。

熟習此項技術者應理解, 可使用各種不同的技術中之任一者來表示信號。舉例而言, 可貫穿以上描述而參考之資料、指令、信號可由電壓、電流、電磁波、磁場或磁粒子或其任何組合來表示。

熟習此項技術者應進一步瞭解, 結合本文中之揭示內容而描述之各種說明性射頻或類比電路區塊在執行與本發明中所描述功能相同的功能時, 可在各種不同電路拓撲中、在一或多個積體電路上, 與邏輯電路及系統分離或與邏輯電路及系統組合而實施。

熟習此項技術者應進一步瞭解, 結合本文中之揭示內容而描述之各種說明性邏輯區塊、模組、電路及演算法步驟可經實施為電子硬體、電腦軟體或兩者之組合。為了清楚地說明硬體及軟體之此可互換性, 各種說明性組件、區塊、模組、電路及步驟已在上文大體按其功能性予以描述。該功能性經實施為硬體還是軟體取決於特定應用及強加於整個系統上之設計約束。熟習此項技術者可針對每一特定應用以變化之方式來實施所描述之功能性, 但該等實施決策不應被解釋為引起脫離本發明之範疇。

可藉由通用處理器、數位信號處理器(DSP)、特殊應用積體電路(ASIC)、場可程式化閘陣列(FPGA)或其他可程式

化邏輯裝置、離散閘或電晶體邏輯、離散硬體組件或其經設計以執行本文中所描述之功能的任何組合來實施或執行結合本文中之揭示內容而描述的各種說明性邏輯區塊、模組及電路。通用處理器可為微處理器，但在替代例中，處理器可為任何習知處理器、控制器、微控制器或狀態機。亦可將處理器實施為計算裝置之組合，例如，DSP與微處理器之組合、複數個微處理器、結合DSP核心之一或多個微處理器，或任何其他此組態。

結合本文中之揭示內容而描述的方法或演算法之步驟可直接以硬體、以由處理器執行之軟體模組或以兩者之組合體現。軟體模組可駐留於RAM記憶體、快閃記憶體、ROM記憶體、EPROM記憶體、EEPROM記憶體、暫存器、硬碟、抽取式磁碟、CD-ROM，或此項技術中已知之任何其他形式的儲存媒體中。例示性儲存媒體耦接至處理器，使得處理器可自儲存媒體讀取資訊及將資訊寫入至儲存媒體。在替代例中，儲存媒體可與處理器成一體。處理器及儲存媒體可駐留於ASIC中。ASIC可駐留於使用者終端機中。在替代例中，處理器及儲存媒體可作為離散組件而駐留於使用者終端機中。

提供本發明之先前描述以使任何熟習此項技術者能夠製作或使用本發明。對於熟習此項技術者而言，對本發明之各種修改將為容易顯而易見的，且可在不脫離本發明之範疇的情況下將本文中所定義之一般原理應用於其他變化。

因此，本發明不意欲限於本文中所描述之實例及設計，而

[S1]

應符合與本文中所揭示之原理及新穎特徵一致的最廣範疇。

【圖式簡單說明】

圖1為無線通信裝置之方塊圖；

圖2為射頻(RF)收發器之方塊圖；

圖3為射頻(RF)本端震盪器(LO)產生區塊之圖；

圖4為射頻電壓控制振盪器之示意圖；

圖5為RF VCO輸出頻率對RF VCO調諧電壓(V_t)的圖形說明；

圖6為根據較佳實施例之切換電壓調節器的方塊圖；

圖7展示圖2之接收信號處理區塊的方塊圖；

圖8為展示在存在干擾信號的情況下來自切換電壓調節器之干擾對(i)RF LO輸出、(ii)傳輸RF頻道洩漏及(iii)接收器效能之影響的圖形說明；

圖9為根據一較佳實施例之利用切換電壓調節器控制器來選擇用於切換電壓調節器之切換器頻率之程序的操作流程圖；及

圖10為根據一較佳實施例之在針對CDMA模式之不同操作頻帶中選擇用於切換電壓調節器之最佳切換器頻率 F_{sw} 之程序的操作流程圖。

為了便於理解，在可能的情況下已使用相同參考數字來表示圖式中共有之相同元件，只是在適當時可能添加了字尾來區分該等元件。諸圖中之影像出於說明性目的而被簡化，且未必按比例描繪。

[5]

附加之圖式說明本發明之例示性組態，且因而，不應被視為限制本發明之範疇，本發明之範疇可容許其他同等有效的組態。相應地，已預期，在無進一步敘述的情況下一些組態之特徵可有益地併入於其他組態中。

【主要元件符號說明】

10	無線通信裝置
12	射頻(RF)天線
14	RF前端
20	射頻(RF)收發器
22	傳輸信號處理區塊/傳輸信號處理器 區塊
24	接收信號處理區塊
26	控制及狀態區塊
28	射頻(RF)本端振盪器(LO)產生區塊
29	RX LO產生區塊
31	頻道選擇調諧區塊
33	射頻電壓控制振盪器 RF VCO
35	LO產生區塊
37	TX LO產生區塊
40	切換電壓調節器/切換器
41	可變電抗器元件
43	固定電感器 L_{vco}
55	RX RF I/Q降頻轉換器
57a	基頻類比低通濾波器

[S]

57b	基頻類比低通濾波器
59	干擾偵測電路
60	通用DC電源
61a	外部DC電源供應器(圖1)/開關(圖6)
61b	電池組(圖1)/開關(圖6)
62	參考電壓產生器/參考電壓調節器
63	切換電壓調節器控制器
64	可程式化時脈除法器
65	串聯電感器L _{sw}
67	分路濾波電容器C _{sw}
70	處理器
75	記憶體
80	參考時脈振盪器
90	說明
100	操作流程圖
200	操作流程圖
BB_VDD	供應電壓
MEM_VDD	供應電壓
PA_VDD	供應電壓
REF_CLK	參考時脈頻率信號
RX_I_FILT	基頻類比接收信號
RX_LO	RF頻道頻率
RX_Q_FILT	基頻類比接收信號
RX_RF	用於接收之RF信號

RX_VCO	輸出信號
TCVR_VDD	供應電壓
TX_I	傳輸信號
TX_Q	傳輸信號
TX_RF	用於傳輸之RF信號
VBAT	輸出電壓
VBIAS	供應電壓
VEXT	輸出電壓
Vt	調諧電壓

七、申請專利範圍：

1. 一種包括用於產生一輸出電壓之一切換電壓調節器之裝置，其包含：

一可程式化時脈除法器，其經組態以回應於一參考時脈頻率信號及代表至少一當前操作模式條件之一切換器頻率設定值，而產生一切換器頻率；及

一切換電壓調節器控制器，其經組態以回應於由該可程式化時脈除法器所產生之該切換器頻率及一參考電壓，而調節該輸出電壓，其中：

該切換電壓調節器控制器比較該輸出電壓與該當前操作模式條件及基於該比較之一結果以調整一或多個開關之一工作循環，及

該當前操作模式條件係由一不同組之預定操作模式所選擇之一操作模式。

2. 如請求項1之裝置，其中該切換器頻率設定值係部分地基於一接收頻道頻寬。
3. 如請求項1之裝置，其中該切換器頻率設定值係部分地基於在全雙工操作模式期間之一傳輸頻道與接收頻道間之頻率分離量。
4. 如請求項1之裝置，其進一步包含用以產生一干擾信號偵測值之一干擾偵測電路，其中該切換器頻率設定值係另外部分地基於該干擾信號偵測值。
5. 如請求項4之裝置，其中該干擾信號偵測值表示自該接收頻道頻率偏移之干擾信號之存在。

6. 如請求項5之裝置，其進一步包含一處理器，該處理器回應於該干擾信號偵測值，而產生該切換器頻率設定值。
7. 如請求項1之裝置，其中該裝置為一積體電路。
8. 一種用於產生一切換電壓調節器之一輸出電壓之積體電路(IC)，其包含：

一可程式化時脈除法器，其經組態以回應於一參考時脈頻率信號及代表至少一當前操作模式條件之一切換器頻率設定值，而產生一切換器頻率；及

一切換電壓調節器控制器，其經組態以回應於由該可程式化時脈除法器所產生之該切換器頻率及一參考電壓，而調節該輸出電壓，其中：

該切換電壓調節器控制器比較該輸出電壓與該當前操作模式條件及基於該比較之一結果以調整一或多個開關之一工作循環，及

該當前操作模式條件係由一不同組之預定操作模式所選擇之一操作模式。

9. 如請求項8之IC，其中該切換器頻率設定值係部分地基於一接收頻道頻寬。
10. 如請求項8之IC，其中該切換器頻率設定值係部分地基於在全雙工操作模式期間之一傳輸頻道與接收頻道間之頻率分離量。
11. 如請求項8之IC，其進一步包含用以產生一干擾信號偵測值之一干擾偵測電路，其中該切換器頻率設定值係另

外部分地基於該干擾信號偵測值。

12. 如請求項11之IC，其中該干擾信號偵測值表示自該接收頻道頻率偏移之干擾信號之存在。
13. 如請求項12之IC，其進一步包含一處理器，該處理器回應於該干擾信號偵測值，而產生該切換器頻率設定值。
14. 一種用於產生一切換電壓調節器之一輸出電壓之裝置，其包含：

回應於一參考時脈頻率信號及代表至少一當前操作模式條件之一切換器頻率設定值而產生一切換器頻率之構件；及

回應於由該產生一切換器頻率之構件所產生之該切換器頻率及一參考電壓而調節該輸出電壓之構件，

其中該產生一切換器頻率之構件包含：

比較該輸出電壓與該當前操作模式條件之構件，該當前操作模式條件係由一不同組之預定操作模式所選擇；及

基於該比較之一結果以調整一或多個開關之一工作循環之構件。

15. 如請求項14之裝置，其中該切換器頻率設定值係部分地基於一接收頻道頻寬。
16. 如請求項14之裝置，其中該切換器頻率設定值係部分地基於在全雙工操作模式期間之一傳輸頻道與接收頻道間之頻率分離量。
17. 如請求項14之裝置，其進一步包含用於產生一干擾信號偵測值之構件，其中該切換器頻率設定值係另外部分地

基於該干擾信號偵測值。

18. 如請求項17之裝置，其中該干擾信號偵測值表示自該接收頻道頻率偏移之干擾信號之存在。

19. 如請求項18之裝置，其進一步包含回應於該干擾信號偵測值而產生該切換器頻率設定值之構件。

20. 一種調節一切換電壓調節器之一輸出電壓之方法，其包含：

識別一當前操作模式條件；

在該當前操作模式條件的基礎上產生一切換器頻率設定，該當前操作模式條件係由一不同組之預定操作模式所選擇；

使用一可程式化時脈除法器，使用該切換器頻率設定值及一參考頻率時脈信號來產生一切換器頻率；

在由該可程式化時脈除法器所產生之至少該切換器頻率的基礎上使用一切換電壓調節器控制器來產生開關信號；及

雙態觸發耦接至該切換電壓調節器控制器之輸出之開關以調節該輸出電壓，

其中產生一切換器頻率包含比較該輸出電壓與該當前操作模式條件，及基於該比較之一結果以調整一或多個開關之一工作循環。

21. 如請求項20之方法，其中該切換器頻率設定值係部分地基於一接收頻道頻寬。

22. 如請求項20之方法，其中該切換器頻率設定值係部分地

基於在全雙工操作模式期間之一傳輸頻道與接收頻道間之頻率分離量。

23. 如請求項20之方法，其進一步包含產生一干擾信號偵測值，其中該切換器頻率設定值係另外部分地基於該干擾信號偵測值。
24. 如請求項23之方法，其中該干擾信號偵測值表示自該接收頻道頻率偏移之干擾信號之存在。
25. 如請求項24之方法，其進一步包含回應於該干擾信號偵測值而產生該切換器頻率設定值。
26. 一種經組態以用於連同一干擾偵測電路及一切換電壓調節器一起操作之處理器，其包含：

自該干擾偵測電路接收一干擾信號偵測值之構件；

接收代表一當前操作模式條件之一值之構件，該當前操作模式條件係由一不同組之預定操作模式所選擇；及

回應於該干擾信號偵測值及代表該當前操作模式條件之值而產生一切換器頻率設定值之構件，該切換器頻率設定值係與該切換電壓調節器之一操作切換頻率相關聯，

其中產生一切換器頻率設定值之構件包含比較該輸出電壓與該當前操作模式條件之構件，及基於該比較之一結果以調整一或多個開關之一工作循環之構件。

27. 一種具有處理器可執行軟體指令儲存於其上之非過渡電腦可讀儲存媒體，該等處理器可執行軟體指令經組態以使一無線通信裝置處理器執行以下操作：

識別一當前操作模式條件；

在該當前操作模式條件的基礎上產生一切換器頻率設定，該當前操作模式條件係由一不同組之預定操作模式所選擇；

使用一可程式化時脈除法器，回應於該切換器頻率設定值及一參考頻率時脈信號來產生一切換器頻率；及

回應於該切換器頻率以使用一切換電壓調節器控制器來產生開關信號，該切換器頻率係由該可程式化時脈除法器及一參考電壓所產生；及

雙態觸發耦接至該切換電壓調節器控制器之輸出之開關以回應於該等開關信號來調節輸出電壓，

其中產生開關信號包含比較該輸出電壓與該當前操作模式條件，及基於該比較之一結果以調整一或多個開關之一工作循環。

八、圖式：

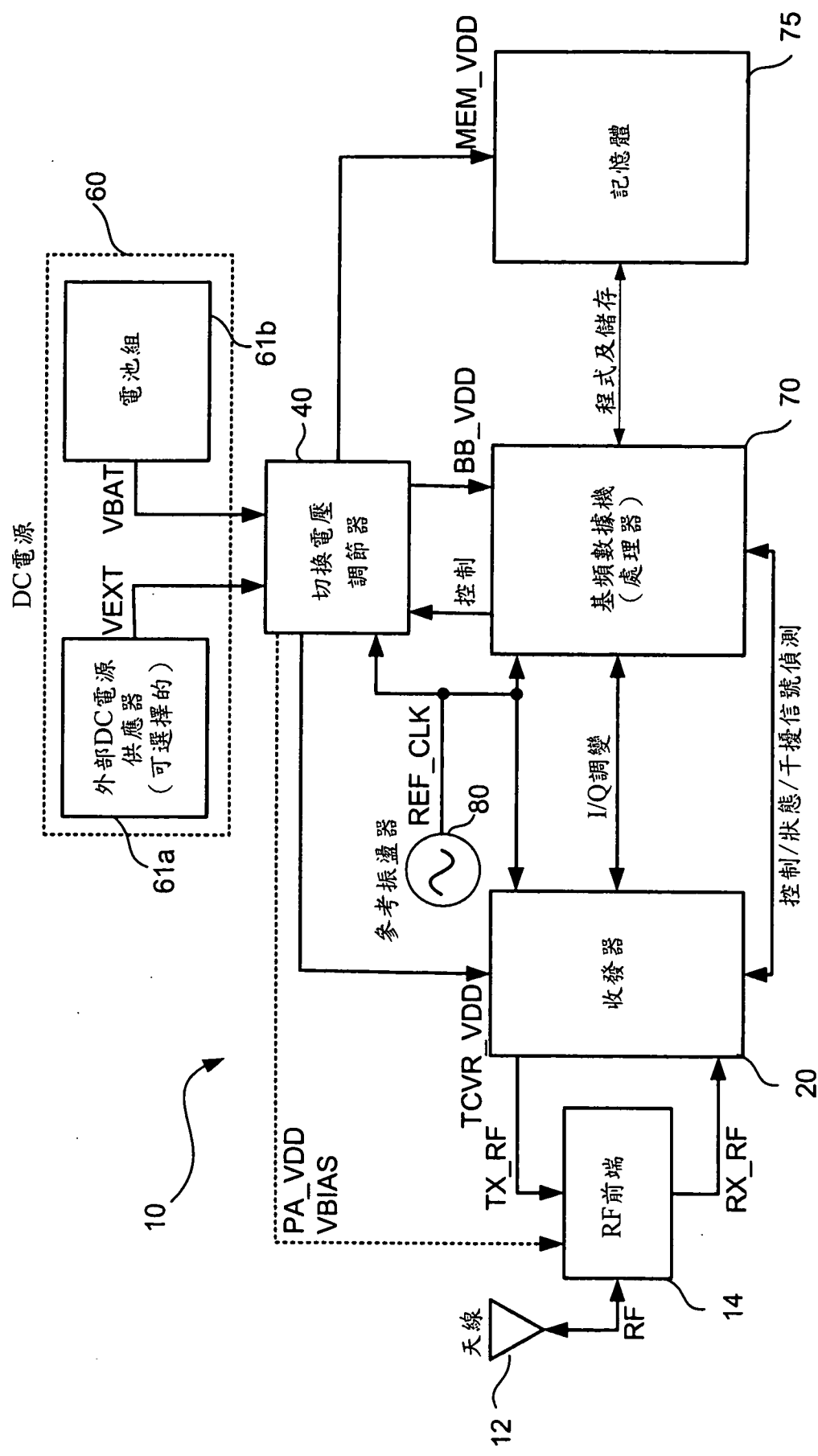


圖1

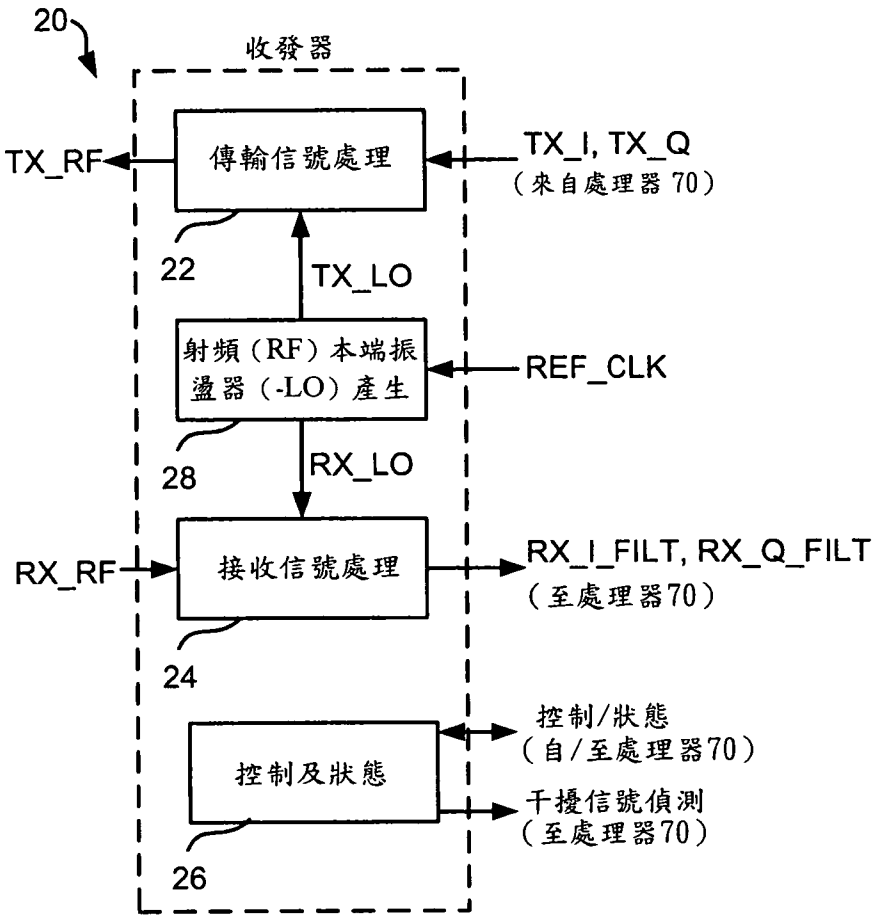


圖2

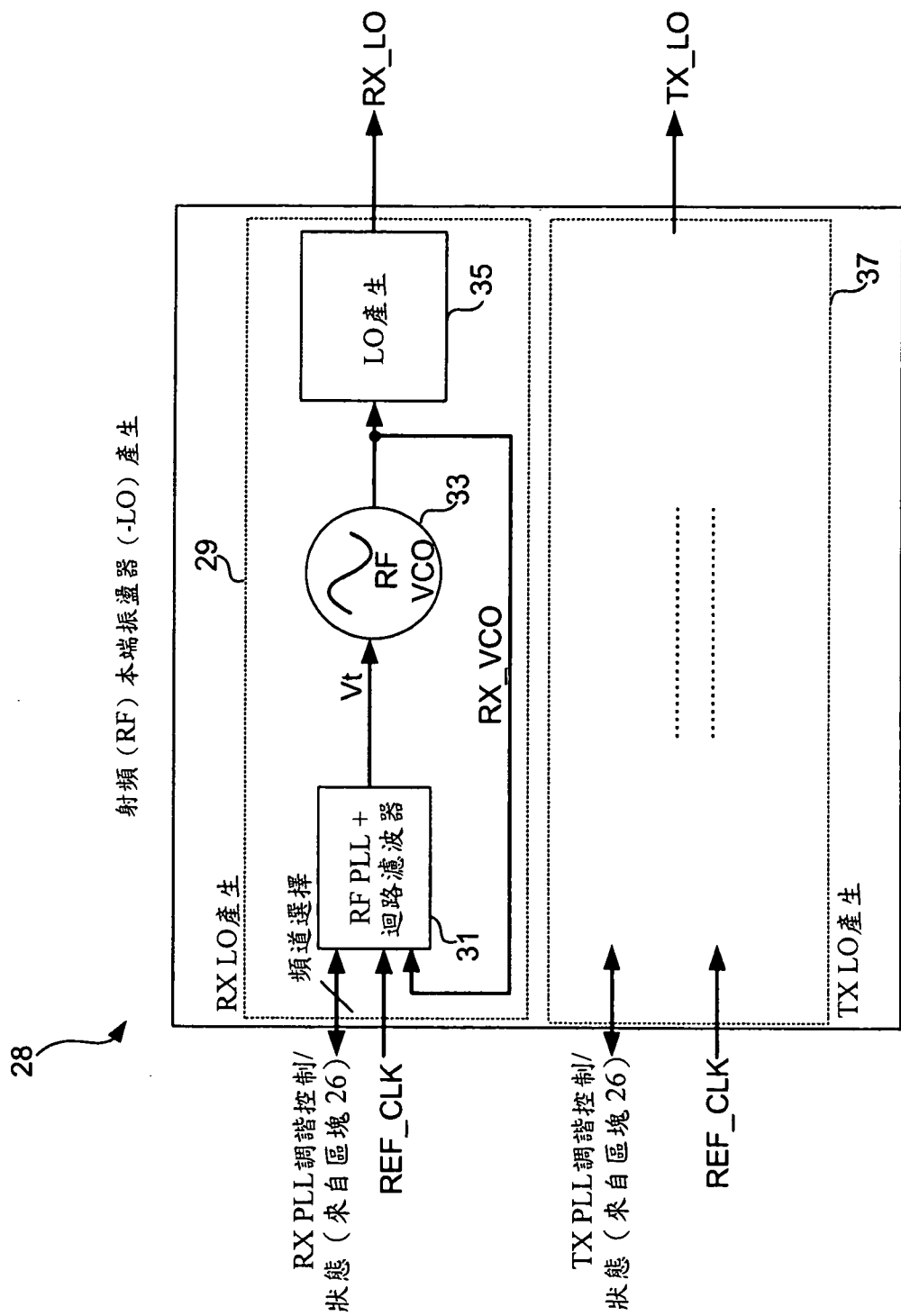


圖3

[3]

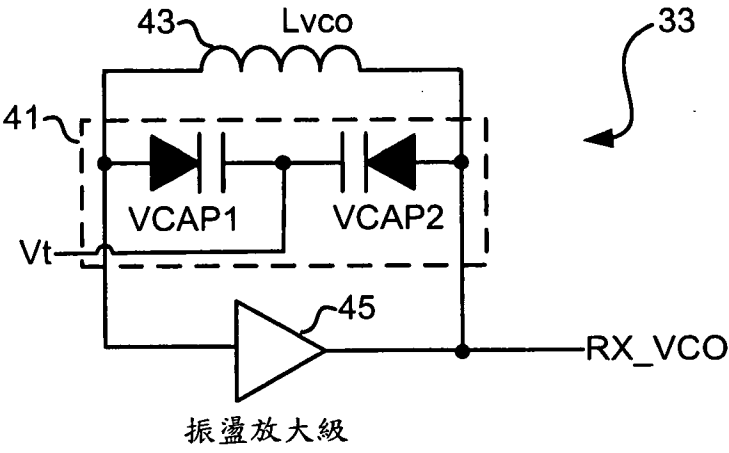


圖 4

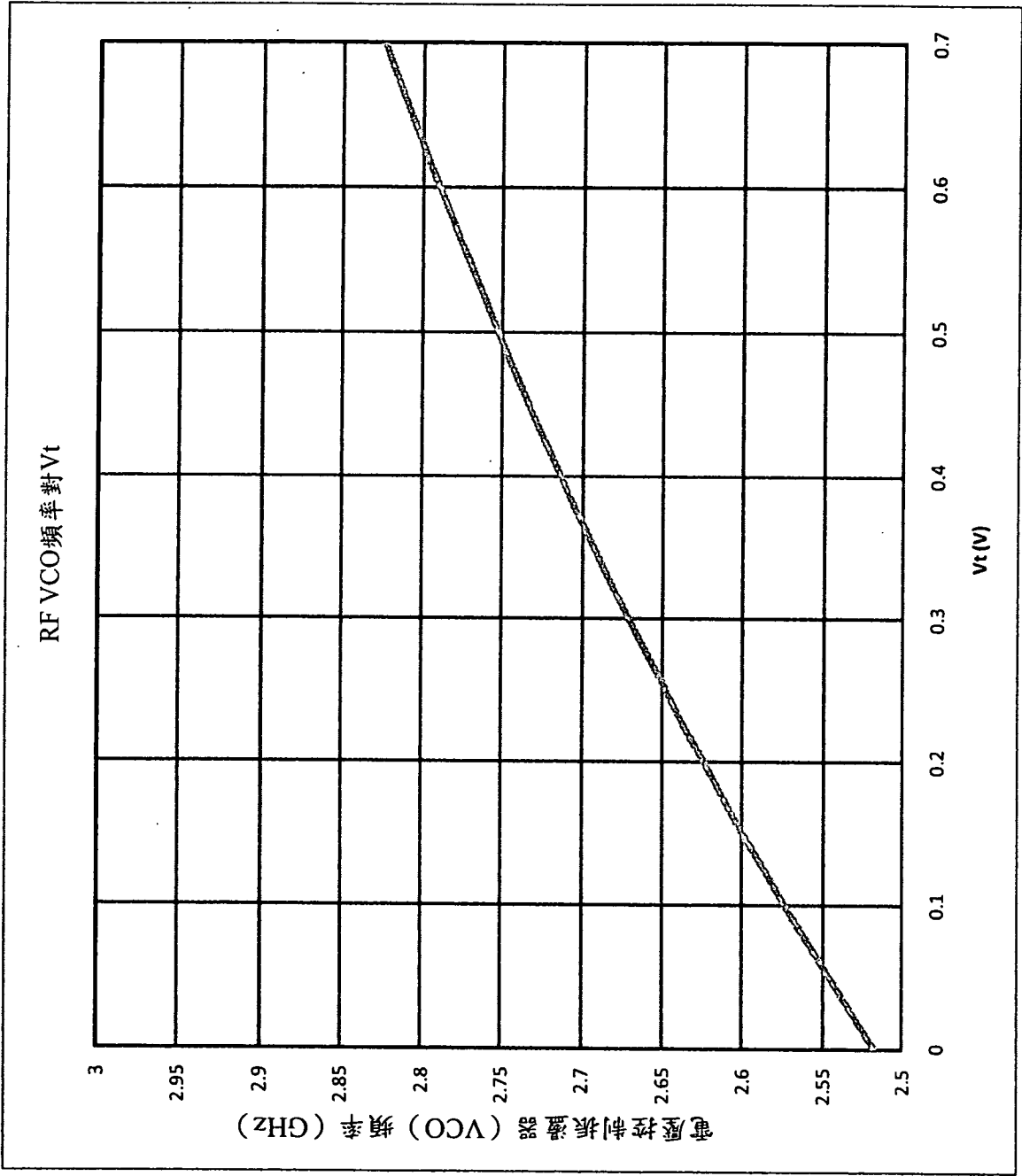


圖5

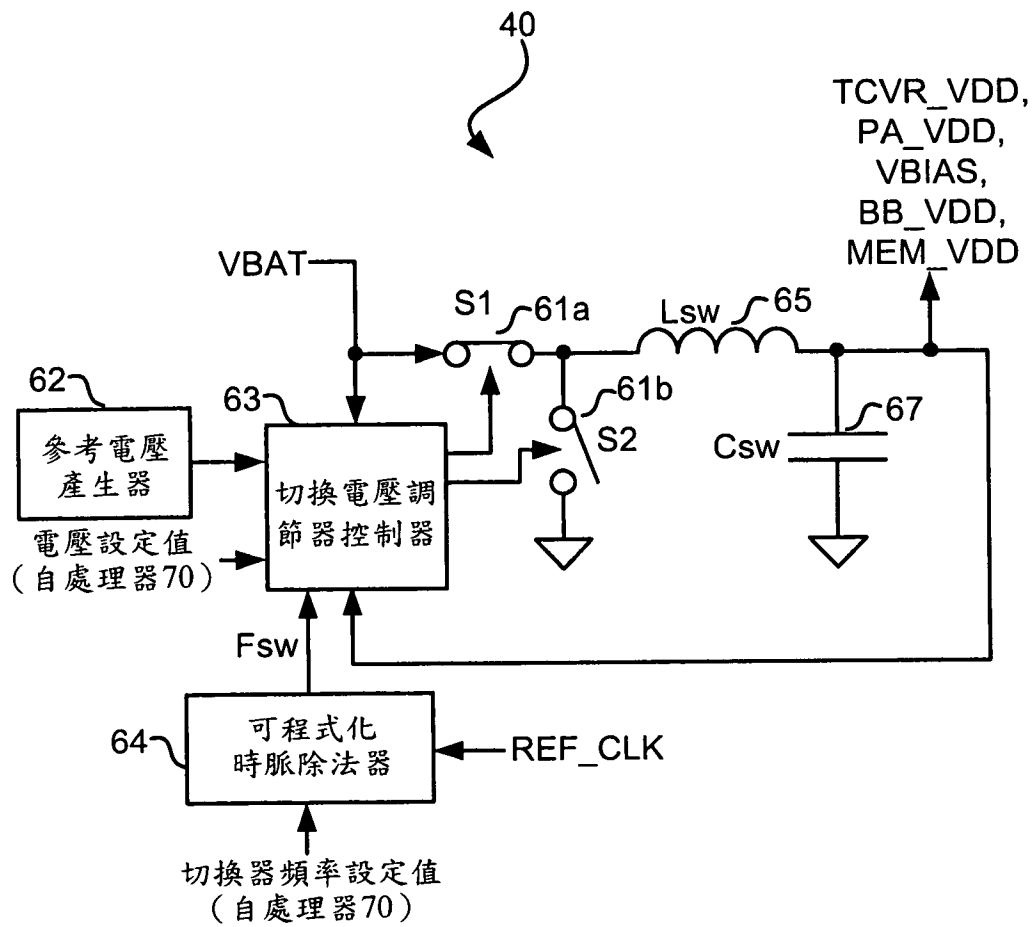


圖6

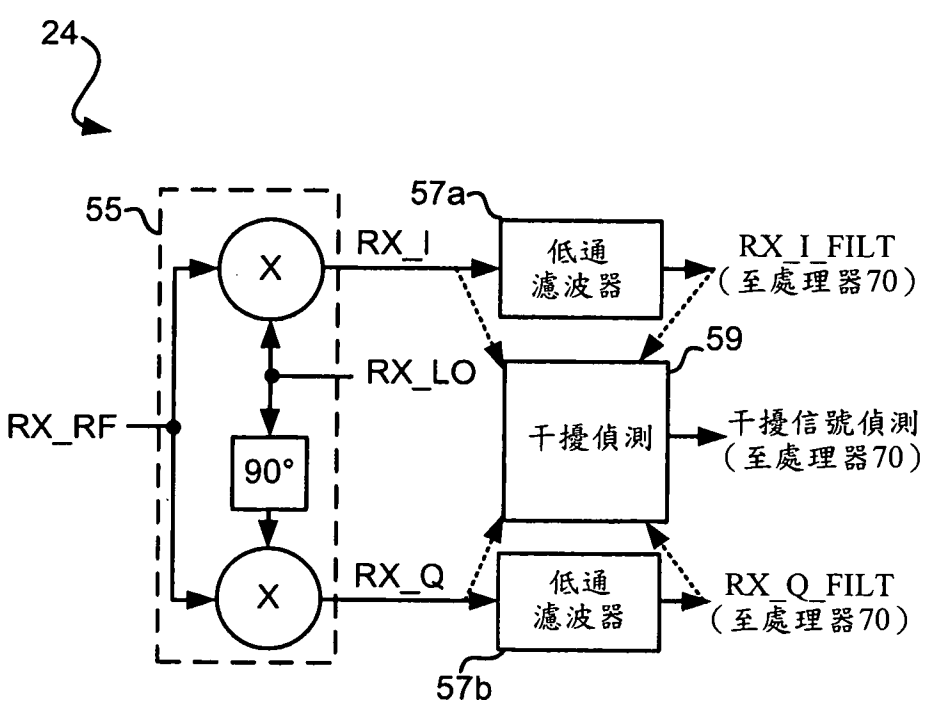


圖 7

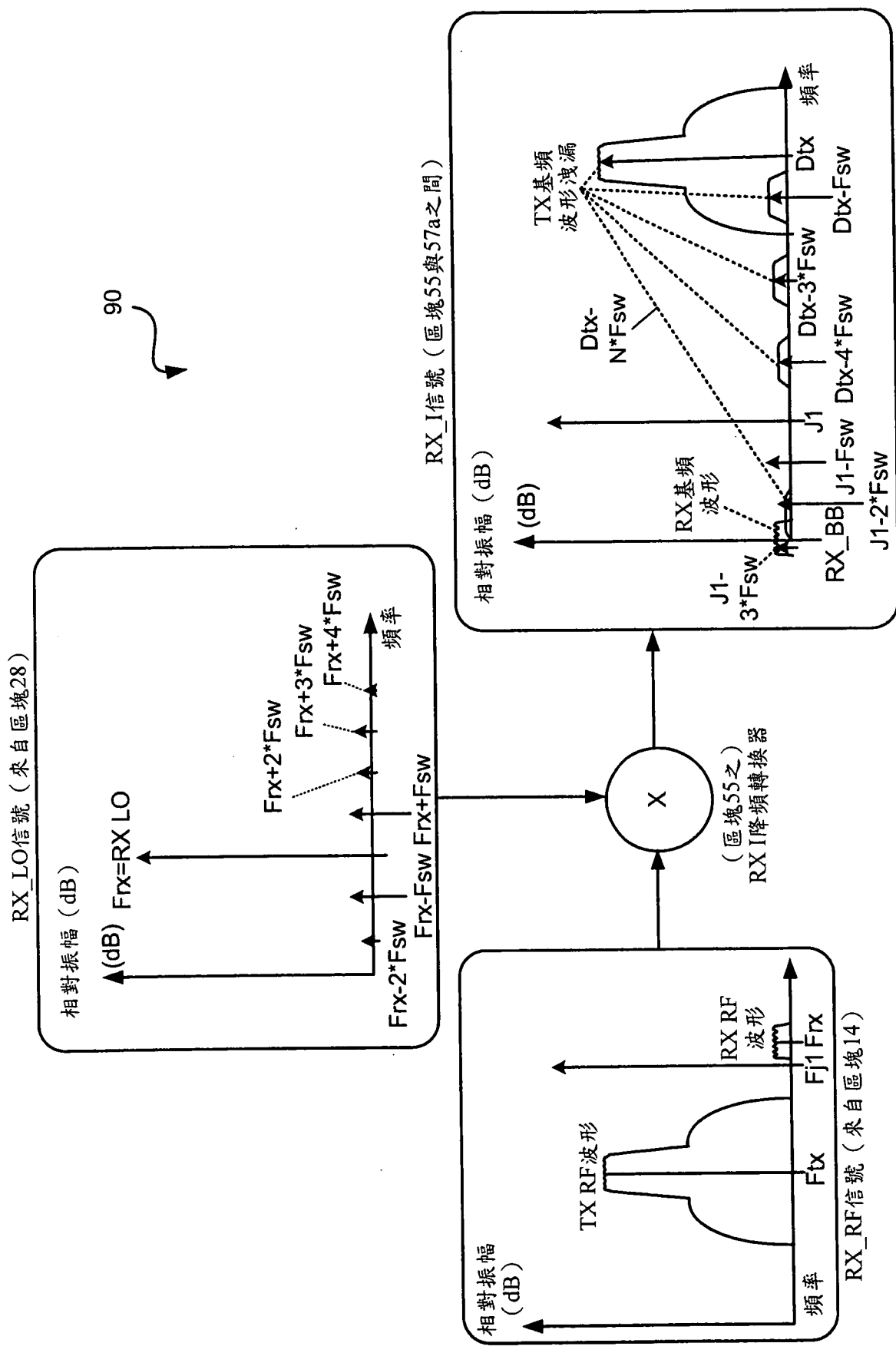


圖8

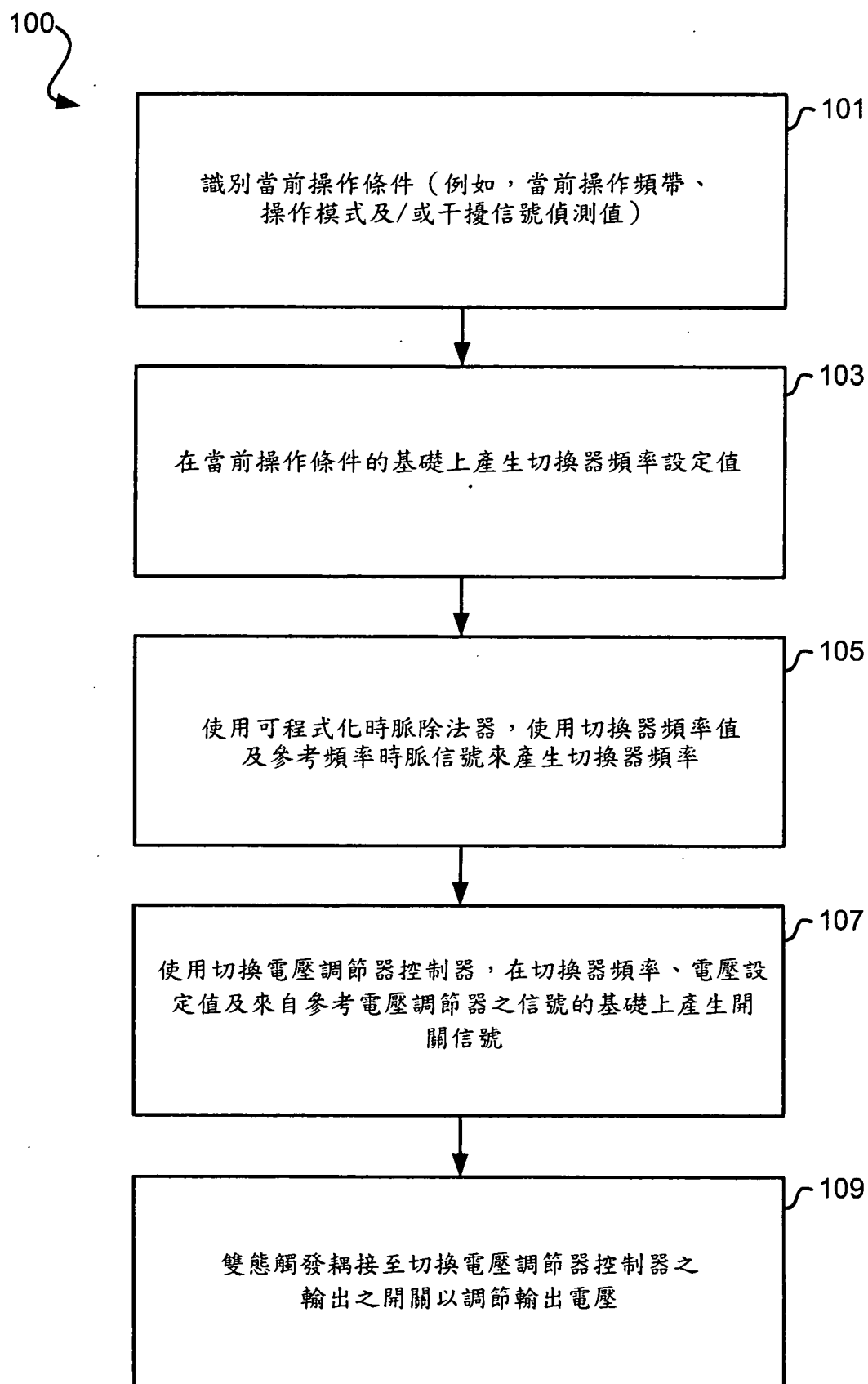


圖9

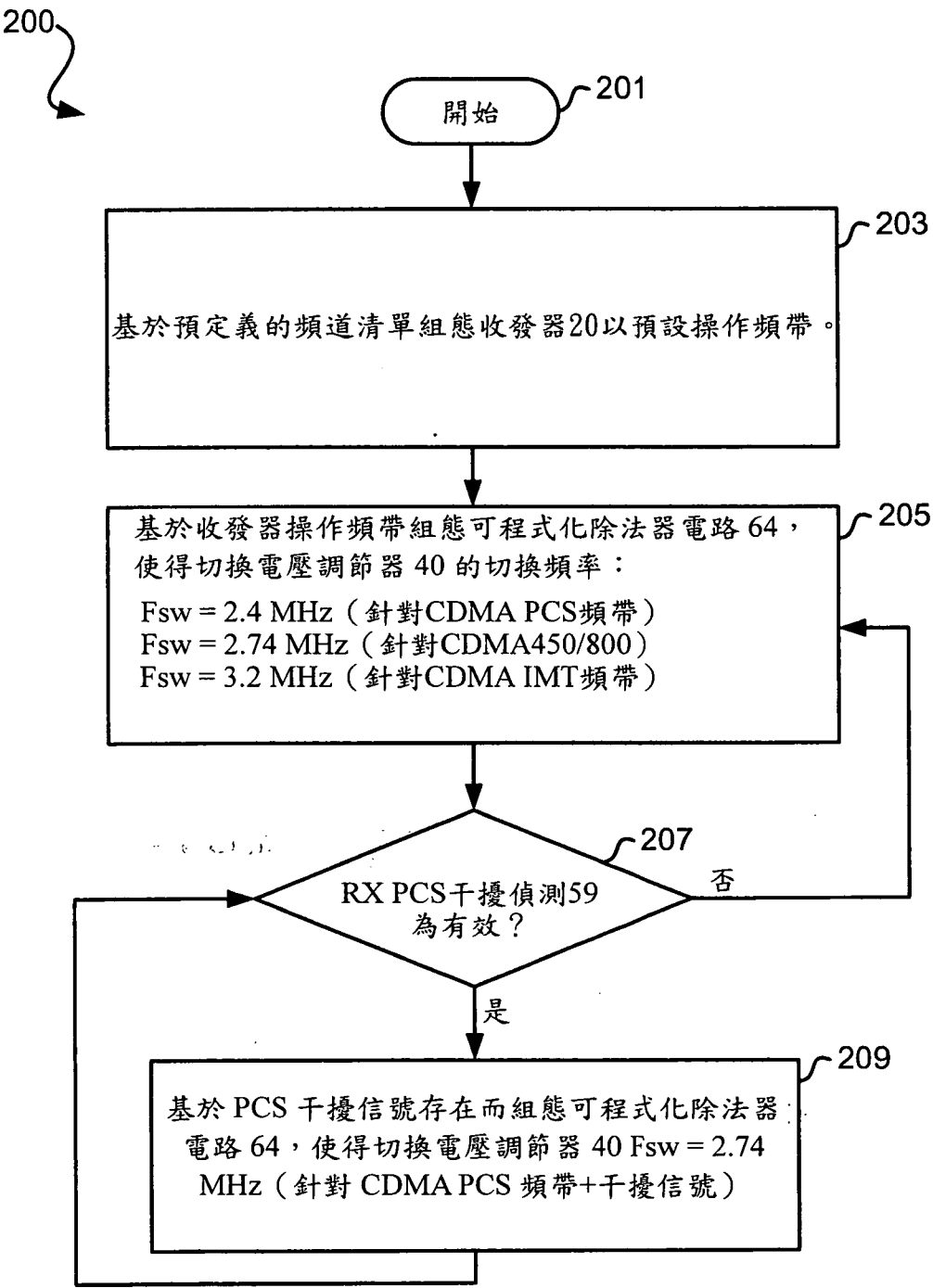


圖 10