(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)特許出願公表番号
特表2017-509304
(P2017-509304A)
(43)公表日　平成29年3月30日(2017.3.30)

(51)Int.Cl.		F I			テーマコード（参考）
H02M 3/155	(2006.01)	H02M	3/155	K	5H730

審査請求 有　予備審査請求 未請求　（全 22 頁）

(21)出願番号　特願2016-557117 (P2016-557117)
(86)(22)出願日　平成26年3月28日 (2014.3.28)
(85)翻訳文提出日　平成28年9月13日 (2016.9.13)
(86)国際出願番号　PCT/CN2014/074311
(87)国際公開番号　WO2015/143721
(87)国際公開日　平成27年10月1日 (2015.10.1)

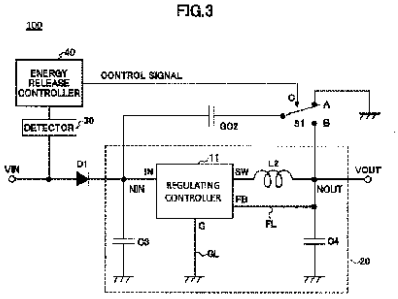
(71)出願人　501263810
トムソン　ライセンシング
Ｔｈｏｍｓｏｎ　Ｌｉｃｅｎｓｉｎｇ
フランス国，　９２１３０　イツシー　レ　ムーリノー，　ル　ジヤンヌ　ダルク，　１－５
１－５，　ｒｕｅ　Ｊｅａｎｎｅ　ｄ’Ａｒｃ，　９２１３０　ＩＳＳＹ　ＬＥＳ　ＭＯＵＬＩＮＥＡＵＸ，　Ｆｒａｎｃｅ
(74)代理人　100107766
弁理士　伊東　忠重
(74)代理人　100070150
弁理士　伊東　忠彦
(74)代理人　100091214
弁理士　大貫　進介

最終頁に続く

(54)【発明の名称】ＤＣ／ＤＣコンバータ及びＤＣ／ＤＣコンバータの駆動方法

(57)【要約】
ＤＣ／ＤＣコンバータ（１００）は、入力電圧を受ける入力ノード及び出力電圧を出力する出力ノードを備え、入力電圧を出力電圧に変換してその出力電圧を出力ノードから出力するよう構成される電圧変換部（２０）と、正電極である第１電極及び負電極である第２電極を含む電気エネルギ保持部（ＧＣ２）とを含む。第１電極は、電圧変換部の入力ノードへ電気的に接続される。ＤＣ／ＤＣコンバータは、電気エネルギ保持部の第２電極を選択的に接地及び電圧変換部の出力ノードのうちの一方へ電気的に接続するよう構成されるスイッチング部（Ｓ１）を更に含む。スイッチング部は、入力電圧が所定の閾電圧よりも低い場合に電気エネルギ保持部の第２電極を出力ノードへ接続する。

FIG.3



【特許請求の範囲】
【請求項１】
入力電圧を受ける入力ノード及び出力電圧を出力する出力ノードを備え、前記入力電圧を前記出力電圧に変換して該出力電圧を前記出力ノードから出力するよう構成される電圧変換部と、
前記電圧変換部の前記入力ノードへ電気的に接続される、正電極である第１電極、及び負電極である第２電極を含む電気エネルギ保持部と、
前記電気エネルギ保持部の前記第２電極へ電気的に接続され、前記電気エネルギ保持部の前記第２電極を選択的に接地及び前記電圧変換部の前記出力ノードのうちの一方へ電気的に接続するよう構成され、前記入力電圧が所定の閾電圧よりも低い場合に前記電気エネルギ保持部の前記第２電極を前記出力ノードへ接続するよう構成されるスイッチング部と
を有するＤＣ／ＤＣコンバータ。
【請求項２】
前記入力ノードが前記入力電圧を受けるより前に該入力電圧を受けるよう前記入力ノードへ電気的に接続される当該ＤＣ／ＤＣコンバータの入力部と、
当該ＤＣ／ＤＣコンバータの前記入力部へ電気的に接続され、前記入力電圧を検出するよう構成される電圧検出部と、
前記電圧検出部へ電気的に接続され、該電圧検出部によって検出された前記入力電圧に基づき前記スイッチング部のスイッチング動作を制御するよう構成される制御部と
を更に有する請求項１に記載のＤＣ／ＤＣコンバータ。
【請求項３】
前記制御部は、前記入力電圧が前記所定の閾電圧よりも低いことを示す前記電圧検出部からの検出信号に応答して、前記電気エネルギ保持部の前記第２電極を前記電圧変換部の前記出力ノードへ接続するように、前記スイッチング部を制御するよう構成される、
請求項２に記載のＤＣ／ＤＣコンバータ。
【請求項４】
アノード及びカソードを備え、当該ＤＣ／ＤＣコンバータの前記入力部と前記電圧変換部の前記入力ノードとの間に挿入され、前記アノードが前記電圧検出部及び前記入力部へ電気的に接続され、前記カソードが前記電圧変換部の前記入力ノードへ電気的に接続されるダイオード
を更に有する請求項２に記載のＤＣ／ＤＣコンバータ。
【請求項５】
前記スイッチング部は半導体スイッチングデバイスである、
請求項２に記載のＤＣ／ＤＣコンバータ。
【請求項６】
前記電圧検出部の一部及び前記制御部は、単一のＣＰＵに組み入れられる、
請求項２に記載のＤＣ／ＤＣコンバータ。
【請求項７】
前記電気エネルギ保持部はキャパシタである、
請求項１に記載のＤＣ／ＤＣコンバータ。
【請求項８】
前記電気エネルギ保持部はバッテリである、
請求項１に記載のＤＣ／ＤＣコンバータ。
【請求項９】
前記電圧変換部は、前記入力電圧よりも低い所定の出力電圧を出力するよう構成される、
請求項１に記載のＤＣ／ＤＣコンバータ。
【請求項１０】
前記電圧変換部は、該電圧変換部の前記出力ノードへ電気的に接続される第１の端部を備えたインダクタと、前記接地及び前記電圧変換部の前記出力ノードへ電気的に接続され

るキャパシタと、前記電圧変換部の前記入力ノード、前記インダクタの第２の端部、直接に前記電圧変換部の前記出力ノード、及び前記接地へ電気的に接続される調整用制御部とを含み、
前記調整用制御部は、スイッチングパルスのデューティサイクルを調整することによって前記所定の出力電圧を出力するよう前記スイッチングパルスを前記インダクタへ供給する、
請求項９に記載のＤＣ／ＤＣコンバータ。
【請求項１１】
ＤＣ／ＤＣコンバータを駆動する方法であって、
電圧変換部の入力ノードに入力された入力電圧を変換することによって、所定の出力電圧を前記電圧変換部の出力ノードに出力するステップと、
前記電圧変換部の前記入力ノードへ及びスイッチング部を通じて接地へ接続される電気エネルギ保持部に電気エネルギを蓄積するステップであり、前記スイッチング部は、前記電気エネルギ保持部を選択的に前記接地及び前記電圧変換部の前記出力ノードのうちの一方へ電気的に接続するよう構成される、ステップと、
前記入力電圧が所定の閾電圧よりも低い場合に前記スイッチング部のスイッチング動作によって前記電気エネルギ保持部を前記電圧変換部の前記出力ノードに接続するステップと
を有する方法。
【請求項１２】
前記入力電圧が電圧検出部によって検出され、
前記スイッチング部の前記スイッチング動作が、前記電圧検出部によって検出された前記入力電圧に基づき制御信号を前記スイッチング部に出力するよう構成されたコントローラによって制御される、
請求項１１に記載の方法。
【請求項１３】
前記スイッチング部がＭＯＳトランジスタを含み、
前記接続するステップが、前記ＭＯＳトランジスタをオンするよう高位電圧又は低位電圧を有する前記制御信号を供給することによって実施される、
請求項１２に記載の方法。
【請求項１４】
前記電圧変換部が、前記入力電圧を下げることによって前記所定の出力電圧を出力する、
請求項１１に記載の方法。
【請求項１５】
前記電気エネルギ保持部がキャパシタであり、
前記蓄積するステップが、前記電気エネルギを前記キャパシタに蓄えることによって実施される、
請求項１１に記載の方法。

【発明の詳細な説明】
【技術分野】
【０００１】
開示される装置は、ＤＣ／ＤＣコンバータに関係があり、開示される方法は、ＤＣ／ＤＣコンバータを駆動する方法に関係がある。
【背景技術】
【０００２】
従来、ステップダウンＤＣ／ＤＣ（直流－直流）コンバータは、その入力部と設置との間にキャパシタを含み、直流電圧を入力部に入力する。
【０００３】

図１は、典型的な従来のステップダウンＤＣ／ＤＣコンバータの回路構成を示す。図１を参照すると、キャパシタＧＣ１は、入力部ＶＩＮと接地との間に設けられている。然るに、入力電圧は、キャパシタＧＣ１の電圧に等しい。入力電圧が入力部ＶＩＮに入力される場合に、従来のステップダウンＤＣ／ＤＣコンバータは、入力電圧よりも低い所定の出力電圧を出力する。

【０００４】

図１に示される従来のステップダウンＤＣ／ＤＣコンバータでは、入力電圧は、電荷が十分にキャパシタに蓄えられている場合にキャパシタＧＣ１の電圧と同じであって、ＤＣ／ＤＣコンバータを適切に作動させるために出力電圧よりも高い。すなわち、所定の出力電圧を出力するために、入力電圧は所定の出力電圧よりも高い。更に、出力電圧を安定に出力するよう、入力電圧は、出力電圧よりも十分に高くなければならない。

【０００５】

そのような構成では、電源異常のような何らかのアクシデントに起因して入力電圧が出力電圧に近くなる場合に、ステップダウンＤＣ／ＤＣコンバータから出力される出力電圧は不安定になる。多くの場合に、出力ＶＯＵＴは、コンピュータのＣＰＵ又は同様のものを含む何らかの電気機器へ接続される。然るに、入力電圧が出力電圧よりも低い場合に出力電圧を供給することができないＤＣ／ＤＣコンバータは、そのようなアクシデントが何らかの理由により時々起こり得るので、好ましくない。

【０００６】

キャパシタＧＣ１は、入力電圧の低下を防ぐようコントローラ１０の入力端子ＩＮへ電荷を供給する。しかし、キャパシタＧＣ１の電圧が下がるにつれて、ＤＣ／ＤＣコンバータは出力電圧を供給することができない。

【発明の概要】

【０００７】

本発明の実施形態は、上記に問題の１つ以上を解決する、新規且つ有用なＤＣ／ＤＣコンバータ及びＤＣ／ＤＣコンバータの駆動方法を提供してよい。

【０００８】

本発明の態様に従って、入力電圧を受ける入力ノード及び出力電圧を出力する出力ノードを備え、前記入力電圧を前記出力電圧に変換して該出力電圧を前記出力ノードから出力するよう構成される電圧変換部と、正電極である第１電極及び負電極である第２電極を含む電気エネルギ保持部とを含むＤＣ／ＤＣコンバータが提供される。前記第１電極は、前記電圧変換部の前記入力ノードへ電気的に接続される。当該ＤＣ／ＤＣコンバータは、前記電気エネルギ保持部の前記第２電極へ電気的に接続され、前記電気エネルギ保持部の前記第２電極を選択的に接地及び前記電圧変換部の前記出力ノードのうちの一方へ電気的に接続するよう構成されるスイッチング部を更に含む。前記スイッチング部は、前記入力電圧が所定の閾電圧よりも低い場合に前記電気エネルギ保持部の前記第２電極を前記出力ノードへ接続するよう構成される。

【０００９】

本発明の他の態様に従って、ＤＣ／ＤＣコンバータを駆動する方法が提供される。当該方法において、電圧変換部は、その入力ノードに入力された入力電圧を変換することによって、所定の出力電圧をその出力ノードに出力する。電気エネルギ保持部は、前記電圧変換部の前記入力ノードへ及びスイッチング部を通じて接地へ接続され、そこに電気エネルギを蓄積する。前記スイッチング部は、前記電気エネルギ保持部を選択的に前記接地及び前記電圧変換部の前記出力ノードのうちの一方へ電気的に接続するよう構成される。前記入力電圧が所定の閾電圧よりも低い場合に、前記電気エネルギ保持部は、前記スイッチング部のスイッチング動作によって前記電圧変換部の前記出力ノードに接続される。

【図面の簡単な説明】

【００１０】

本発明のそれら及び他の態様、特徴及び利点は、添付の図面に関連して以下の記載から明らかになるであろう。

【図１】典型的な従来のステップダウンＤＣ／ＤＣコンバータの回路構成を示す図である。
【図２】本発明の実施形態の一般概念を表す概略図である。
【図３】本発明の第１実施形態に従うＤＣ／ＤＣコンバータの回路構成を表す図である。
【図４】本発明の第２実施形態に従うＤＣ／ＤＣコンバータの回路構成を表す図である。
【図５】本発明の第３実施形態に従うＤＣ／ＤＣコンバータの回路構成を表す図である。
【発明を実施するための形態】
【００１１】
以降、本発明の実施形態は、図面を参照して記載される。
【００１２】
図２は、本発明の実施形態の一般概念を表す概略図である。
【００１３】
図２を参照すると、入力電圧は、コントローラ１０の入力端子ＩＮに入力される。キャパシタＣ１は入力キャパシタである。イネーブル信号（ＥＮＡＢＬＥ）がコントローラ１０のイネーブル端子ＥＮに入力される場合に、コントローラ１０は作動して、入力電圧を出力電圧に変換する。特に、コントローラ１０は、インダクタＬ１にスイッチングパルスを供給するよう、スイッチング端子ＳＷから所定のデューティサイクルのスイッチングパルスを出力する。スイッチングパルスが高位電圧である場合に、インダクタＬ１は、インダクタＬ１に流れ込む直流を受けることによって、電気エネルギを蓄える。スイッチングパルスが低位電圧である場合に、インダクタＬ１は、起電力を発生させることによって、直流を保持しやすい。起電力は、出力電圧として出力され、キャパシタＣ２に出力電圧と同じ電圧を持たせる。出力電圧は、コントローラ１０によって、キャパシタＣ２の正側に接続されているそのフィードバック端子ＦＢを通じてモニタされる。スイッチングパルスのデューティサイクルは、出力電圧を所定の値に保つよう制御される。
【００１４】
キャパシタＧＣ１を接地と入力部ＶＩＮとの間の位置から入力部ＶＩＮと出力部ＶＯＵＴとの間の位置に動かすことによって、入力部ＶＩＮの電圧は、キャパシタＧＣ１の電圧が出力部ＶＯＵＴの電圧に加えられるので、出力部ＶＯＵＴの電圧よりも高くなる。より具体的には、入力部ＶＩＮ、キャパシタＧＣ１、及び出力部ＶＯＵＴの電圧に関して、次の式が成立する。

ＶＩＮ＝ＶＯＵＴ＋ＶＢ１（ＶＢ１はキャパシタＧＣ１の電圧）

然るに、キャパシタＧＣ１の電圧は、入力部ＶＩＮの電圧よりも高い必要はない。従って、キャパシタＧＣ１は、たとえキャパシタＧＣ１の電圧が出力部ＶＯＵＴの電圧よりも低いとしても、電力を供給し続けることができる。このことは、キャパシタＧＣ１に蓄えられる電気エネルギの電力効率を改善することができる。以下の実施形態では、そのような考えが、より詳細な例に適用される。ここで、そのようなキャパシタは電源異常の間に使用される。その期間は“ダイイング・ガスプ（dying gasp）”期間と呼ばれ、キャパシタは“ダイイング・ガスプ・キャパシタ”と呼ばれる。以下の記載において、そのようなキャパシタはダイイング・ガスプ・キャパシタと呼ばれることがある。
【００１５】
［第１実施形態］
図３は、本発明の第１実施形態に従うＤＣ／ＤＣコンバータの回路構成を表す図である。
【００１６】
図３を参照すると、第１実施形態のＤＣ／ＤＣコンバータ１００は、入力ＤＣ（direct-current）電圧を、入力電圧よりも低い出力ＤＣ電圧に変換するＤＣ／ＤＣステップダウンコンバータであるよう構成される。ＤＣ／ＤＣコンバータ１００は、ＤＣ／ＤＣコンバータ１００の外から入力ＤＣ電圧を受ける入力部ＶＩＮと、出力ＤＣ電圧を出力して、出

力部ＶＯＵＴに接続されている電気負荷に印加する出力部ＶＯＵＴとを備える。ＤＣ／ＤＣコンバータ１００は、電圧変換部２０、キャパシタＧＣ２、及びスイッチング部Ｓ１を含む。

【００１７】

電圧変換部２０は、入力ノードＮＩＮ及び出力ノードＮＯＵＴを備える。入力ノードＮＩＮは、ダイオードＤ１のカソードと、キャパシタＣ３の電極と、キャパシタＧＣ２の電極との接続点である。入力ノードＮＩＮは、ＤＣ／ＤＣコンバータ１００の入力部ＶＩＮから入力電圧を受けるよう、ＤＣ／ＤＣコンバータ１００の入力部ＶＩＮへ電気的に接続されている。通常、ＤＣ／ＤＣコンバータ１００の入力部ＶＩＮの電圧値は、電源電圧と同じである。すなわち、入力部ＶＩＮの電圧ラインは電源ラインである。然るに、入力ノードＮＩＮの電圧値は、電圧変換部２０が正常に働く場合に電源電圧と同じである。

【００１８】

出力ノードＮＯＵＴは、インダクタＬ２の端部と、キャパシタＣ４の電極と、調整コントローラ１１のフィードバック端子と、スイッチング部Ｓ１と、ＤＣ／ＤＣコンバータ１００の出力部ＶＯＵＴとの接続点である。電圧変換部２０は、変換された電圧を電圧変換部２０の出力電圧として出力ノードＮＯＵＴへ出力し、次いで、出力電圧は、ＤＣ／ＤＣコンバータ１００の出力電圧として如何なる変化もなしで出力部ＶＯＵＴから出力される。すなわち、出力ノードＮＯＵＴ及び出力部ＶＯＵＴは、電圧変換部２０によって変換された出力電圧を出力する電圧ラインである。通常動作では、所定の出力電圧が出力部ＶＯＵＴから出力される。

【００１９】

出力部ＶＯＵＴは、通常は、コンピュータのＣＰＵ（Central Processing Unit）又は同様のものを含む何らかの電気機器の電気負荷へ接続される。すなわち、電圧変換部２０は、通常は、所定の電圧を電気負荷へ供給するために使用される。多くの場合に、電気負荷はＣＰＵを含むので、出力電圧が極めて短時間に急落する場合に、ＣＰＵは、データセービングのようなシャットダウンプロシージャを適切に完了することができない。然るに、たとえ入力電圧が落ちるとしても、ＤＣ／ＤＣコンバータ１００は、入力電圧が落ちた後に電気負荷のＣＰＵがシャットダウンプロシージャを終了するまで、電力を電気負荷に供給し続ける機能を備えることが好ましい。

【００２０】

キャパシタＧＣ２は、入力電圧が落ちる場合に電気エネルギを電圧変換部２０に供給するよう電気エネルギを保持する電気エネルギ保持部として働く。すなわち、キャパシタＧＣ２は、いわゆるダイイング・ガスプ・キャパシタである。キャパシタＧＣ２の１つの電極は、電圧変換部２０の入力ノードＮＩＮに電気的に接続されている。入力ノードＮＩＮに電気的に接続されているキャパシタＧＣ２の電極は、正電極としてそこで正電荷を保つ。然るに、入力電圧が落ちる場合に、キャパシタＧＣ２は、そこで保持されている電力を調整コントローラ１１の入力端子へ入力ノードＮＩＮを通じて供給することができる。この時点で、ダイオードＤ１は、キャパシタＧＣ２から流れる電流が入力部ＶＩＮへ流れることを防ぐよう逆流阻止ダイオードとして働く。

【００２１】

スイッチング部Ｓ１は、キャパシタＧＣ２の他の電極を選択的に接地及び出力ノードＮＯＵＴへ電気的に接続するよう構成されるスイッチングデバイスである。図３において、スイッチング部Ｓ１は、接地へ接続されている接点Ａと、出力ノードＮＯＵＴへ接続されている接点Ｂとを備える。接点Ａと接点Ｂとの間を切り替えることによって、キャパシタＧＣ２の他の電極は接地又は出力ノードＮＯＵＴへ接続される。スイッチング部Ｓ１のスイッチング動作は、エネルギ解放コントローラ４０（単に“コントローラ”とも呼ばれることがある。）によって制御されてよい。例えば、エネルギ解放コントローラ４０は、スイッチング部Ｓ１へ制御信号を送ることによって、スイッチング部Ｓ１のスイッチング動作を制御する。ここで、制御信号は、信号を受信する状態及び信号を受信しない状態がスイッチング部Ｓ１について区別可能であることから、無信号状態を含む。

【００２２】
スイッチング部Ｓ１は、バイポーラ・トランジスタ、ＭＯＳ（Metal Oxide Semiconductor）トランジスタ、又はＣＭＯＳ（Complementary Metal Oxide Semiconductor）トランジスタのような、半導体スイッチングデバイスから成ってよい。例えば、エネルギ解放コントローラ４０は、ＭＯＳトランジスタがスイッチング部Ｓ１として使用される場合に、高位電圧又は低位電圧をＭＯＳトランジスタのゲートへ送ることによって、スイッチング動作を制御することができる。
【００２３】
入力電圧が正常である場合に、スイッチング部Ｓ１は、キャパシタＧＣ２の他の電極（負側）を接地（接点Ａ）へ電気的に接続する。これを行うことによって、入力ノードＮＩＮの入力電圧（ここでは、Ｖｉと表される。）に等しい電圧値が、キャパシタＧＣ２の両方の電極の間（すなわち、両端）に印加され、キャパシタＧＣ２は電荷（＝ＣＶｉ）及び入力電圧Ｖｉに等しいエネルギ（＝（１／２）ＣＶｉ^2）をそこで蓄える。
【００２４】
対照的に、入力電圧が落ちる場合に、スイッチング部Ｓ１は、キャパシタＧＣ２の他の電極を出力ノードＮＯＵＴ（接点Ｂ）へ電気的に接続する。これを行うことによって、キャパシタＧＣ２の入力電圧Ｖｉは、出力ノードＮＯＵＴの出力電圧（ここで、Ｖｏと表される。）に加えられ、（Ｖｉ＋Ｖｏ）を生じさせる。然るに、キャパシタＧＣ２は、その蓄えられたエネルギを有効に使用することができる。より具体的には、キャパシタＧＣ２は、キャパシタＧＣ２に蓄えられている電気エネルギが電流を入力ノードＮＩＮに供給するために十分に使用され得るので、従来のＤＣ／ＤＣコンバータ１００よりも長い期間、電流を調整コントローラ１１の端子ＩＮへ入力ノードＮＩＮを通じて供給し続けることができる。
【００２５】
ＤＣ／ＤＣコンバータ１００は電圧検出器３０を含んでよい。電圧検出器３０は、ＤＣ／ＤＣコンバータ１００の入力部ＶＩＮ及びダイオードＤ１のアノードへ電気的に接続されてよい。電圧検出器３０は、電圧検出器３０が入力部ＶＩＮの入力電圧を検出することができる限り、様々な種類の電圧検出部のうちの１つであってよい。例えば、電圧検出器３０は、入力部ＶＩＮへ電気的に接続された分圧回路と、該分圧回路によって検出された分圧値から入力電圧を計算する測定部とを含んでよい。電圧検出器３０の測定部は、エネルギ解放コントローラ４０に組み込まれてよい。
【００２６】
エネルギ解放コントローラ４０は、電気回路又はＣＰＵから成る。エネルギ解放コントローラ４０は、キャパシタＧＣ２の他の電極の電気接続が接地との接続（接点Ａ）から入力ノードＮＯＵＴとの接続（接点Ｂ）へ切り替えられるべきかどうかを、電圧検出器３０によって検出された入力電圧に基づき判定する。エネルギ解放コントローラ４０は、キャパシタＧＣ２の他の電極が出力ノードＮＯＵＴ（接点Ｂ）へ接続されるべきかどうかを、所定の閾電圧に基づき判定してよい。より具体的に、例えば、閾電圧が前もって設定される場合に、エネルギ解放コントローラ４０は、入力電圧Ｖｉが所定の閾電圧よりも低いことを示す電圧検出器３０からの信号に応答して、キャパシタＧＣ２の他の電極が出力ノードＮＯＵＴ（接点Ｂ）へ接続されるべきであると決定してよい。
【００２７】
閾電圧は、キャパシタＧＣ２に蓄えられている電気エネルギが解放されるべき適切なタイミングを考慮しながら、任意に設定されてよい。一般に、閾電圧は、安全のために電源電圧によって決定された入力電圧の正常範囲において下限よりも高い或る電圧に設定されてよい。なお、蓄えられている電気エネルギを後の段階で解放すれば十分であるならば、閾電圧は、入力電圧の正常範囲の下限以下の或る電圧値に設定されてよい。このように、閾電圧は、意図された目的のために如何なる適切な値にも設定されてよい。
【００２８】
ダイオードＤ１は、電圧検出器３０と入力ノードＮＩＮとの間に挿入されている。その

アノードは電圧検出器３０へ接続されており、そのカソードは入力ノードＮＩＮへ接続されている。ダイオードＤ１は、キャパシタＧＣ２からの電流が電圧検出器３０に流れ込むことを防ぎ、且つ、キャパシタＧＣ２が電流を調整コントローラ１１の端子ＩＮの方へ流れるようにする。

【００２９】

電圧変換部２０は、入力ノードＮＩＮでの入力電圧Ｖｉを出力電圧に変換し、変換された出力電圧を出力ノードＮＯＵＴへ出力する。電圧変換部２０は、キャパシタＣ３、調整コントローラ１１、インダクタＬ２、キャパシタＣ４、フィードバックラインＦＬ、及び接地ラインＧＬを含む。

【００３０】

調整コントローラ１１は、スイッチングパルスをインダクタＬ２へ供給するよう構成される。調整コントローラ１１は、入力端子ＩＮ、スイッチング端子ＳＷ、フィードバック端子ＦＢ及び接地端子Ｇを含む少なくとも４つの端子を備える。入力端子ＩＮは、入力ノードＮＩＮから入力された入力電圧Ｖｉを受ける。調整コントローラ１１は、入力電圧からスイッチングパルスを生成する。例えば、調整コントローラ１１は、スイッチングパルスを生成するようバイポーラ・トランジスタ、ＭＯＳトランジスタ及び同様のもの（図３に図示せず。）のような半導体スイッチングデバイスを含んでよい。スイッチングパルスは、調整コントローラ１１のスイッチング端子ＳＷから出力され、インダクタＬ２へ供給される。スイッチングパルスが高位電圧である場合に、インダクタＬ２は、スイッチング端子ＳＷから出力ノードＮＯＵＴへ流れる電流によって電気エネルギを蓄える。スイッチングパルスが低位電圧である場合に、インダクタＬ２は、電流がスイッチング端子ＳＷから出力ノードＮＯＵＴへ流れ続けるようにする逆起電力を発生させる。これによって、出力電圧は出力ノードＮＯＵＴへ出力される。キャパシタＣ４は、出力電圧Ｖｏからノイズを除くよう出力ノードＮＯＵＴと接地との間に挿入される。出力ノードＮＯＵＴは、フィードバックラインＦＬを通じてフィードバック端子ＦＢへ電気的に接続される。従って、出力ノードＮＯＵＴでの出力電圧Ｖｏは調整コントローラ１１によってモニタされ、調整コントローラ１１は、モニタされた出力電圧Ｖｏに基づき、出力電圧Ｖｏを一定の所定の電圧に保つようにスイッチングパルスのデューティサイクルを調整する。調整コントローラ１１は、接地端子Ｇ及び接地ラインＧＬを通じて接地へも接続されている。調整コントローラ１１は、接地端子Ｇへ接続されているアノード及び調整コントローラ１１内の入力電圧ラインに接続されているカソードを備えたダイオード（図示せず。）を含んでよい。

【００３１】

キャパシタＣ３は入力キャパシタであり、平滑化キャパシタとして入力電圧Ｖｉからノイズを除去するために使用される。

【００３２】

次に、より詳細な記載は、ＤＣ／ＤＣコンバータ１００の動作について以下で与えられる。最初に、入力部ＶＩＮから入力電圧を受ける場合に、電圧検出器３０は入力電圧の電圧値を検出する。電圧検出器３０は、検出された入力電圧値を示す検出信号をエネルギ解放コントローラ４０へ送る。入力電圧値が所定の閾電圧以上である場合に、エネルギ解放コントローラ４０は、制御信号をスイッチング部Ｓ１へ送って、スイッチング部Ｓ１に、接地に接続された接点Ａにキャパシタ ＧＣ２の負側を接続させる。これを行うことによって、入力部ＶＩＮでの入力電圧と同じである入力ノードＮＩＮでの入力電圧は、キャパシタＧＣ２に印加される。キャパシタＧＣ２は、入力電圧に対応する電気エネルギを蓄え、この状態は、電圧検出器３０によって検出される入力電圧が閾電圧以上である限り続く。

【００３３】

電圧検出器３０が所定の閾値よりも低い入力電圧を検出する場合に、エネルギ解放コントローラ４０は、制御信号をスイッチング部Ｓ１へ送って、スイッチング部Ｓ１に、出力ノードＮＯＵＴに接続された接点Ｂにキャパシタ ＧＣ２の負側を接続させる。これを行うことによって、キャパシタＧＣ２は、それに蓄えられている電気エネルギを解放し、キャパシタＧＣ２からの電流は、入力ノードＮＩＮを通じて調整コントローラ１１の入力端子

ＩＮに流れ込む。キャパシタＧＣ２の電圧は出力ノードＮＯＵＴでの電圧よりも高いので、電気エネルギは調整コントローラ１１へ十分に供給され得る。

【００３４】

上述されたように、第１実施形態のＤＣ／ＤＣコンバータ１００に従って、ダイイング・ガスプ・キャパシタに蓄えられるエネルギは、ダイイング・ガスプ期間に有効に使用され得る。

【００３５】

［第２実施形態］

図４は、本発明の第２実施形態に従うＤＣ／ＤＣコンバータの回路構成を表す図である。

【００３６】

図４を参照すると、第２実施形態のＤＣ／ＤＣコンバータ２００は、入力部ＶＩＮ、入力ラインＩＬ、キャパシタＣ５、分圧回路３１、ダイオードＤ２乃至Ｄ４、抵抗Ｒ３、キャパシタＧＣ３乃至ＧＣ５、スイッチング部Ｓ２、電圧変換部２１、エネルギ解放コントローラ４１、抵抗Ｒ８及びＲ９、出力ラインＯＬ、並びに出力部ＶＯＵＴを含む。

【００３７】

第２実施形態において、記載は、特定の入力及び出力電圧を一例として与えることによって、以下で与えられる。より具体的に、入力電圧は１２Ｖに設定され、入力電圧は、第１実施形態と同様に、電源電圧ＶＣＣと同じである。出力電圧は７．７Ｖに設定される。入力電圧及び出力電圧は第２実施形態におけるそれらの値に制限されないが、特定の値が一例としてある場合に実施形態を理解することが容易であるので、上記の電圧値は、説明の便宜上、例として与えられる。入力ラインＩＬは電源ラインＶＣＣと実質的に同じであるから、入力ラインは電源ラインＶＣＣとも呼ばれてよい。

【００３８】

キャパシタＣ５は、接地と入力部ＶＩＮとの間に設けられ、それらに電気的に接続されている。キャパシタＣ５は、入力電圧からノイズを除去する平滑化キャパシタである。

【００３９】

分圧回路３１は、入力電圧を検出するよう設けられる。分圧回路３１は抵抗Ｒ１及びＲ２を含む。抵抗Ｒ１及びＲ２は、互いに直列に電気的に接続されており、入力ラインＩＬと接地との間に挿入されてそれらに電気的に接続されている。キャパシタＣ６の電極は、抵抗Ｒ１及びＲ２の間に電気的に接続されており、他の電極は、抵抗Ｒ２と並列に、接地へ接続されている。

【００４０】

抵抗Ｒ２及びキャパシタＣ６の高電圧側は、エネルギ解放コントローラ４１内の電圧検出部３２へ電気的に接続されている。電圧検出部３２は、抵抗Ｒ２の分圧値を測定し、その分圧値に基づき入力電圧の電圧値を検出する。分圧回路３１及び電圧検出部３２は、図１の第１実施形態における電圧検出器３０に対応する電圧検出器を構成する。このように、電圧検出器の部分はエネルギ解放コントローラ４１に組み込まれてよい。

【００４１】

例えば、分圧回路３１及び電圧検出部３２から成る電圧検出器が、入力電圧が所定の閾値よりも低いことを検出する場合に、ダイイング・ガスプ制御が実施され得る。これに関して、詳細な記載は後で与えられる。

【００４２】

ダイオードＤ２は、図３のダイオードＤ１に対応する逆流阻止ダイオードである。ダイオードＤ２のアノードは、入力部ＶＩＮ及び分圧回路３１へ電気的に接続されており、入力電圧検出エラーを防ぐよう、ダイイング・ガスプ・キャパシタ（キャパシタＧＣ３乃至ＧＣ５）から流れる電流が分圧回路３１に流れ込まないようにする。

【００４３】

ダイオードＤ３、抵抗Ｒ３及びダイオードＤ４は保護回路を構成する。ダイオードＤ３はショットキーバリア・ダイオードであり、そのカソードは、ダイオードＤ２のカソード

及び入力ノードＮＩＮへ電気的に接続されており、そのアノードは、ダイイング・ガスプ・キャパシタＧＣ３乃至ＧＣ５へ電気的に接続されている。抵抗Ｒ３はダイオードＤ３へ並列に接続されている。ダイオードＤ４のアノードは、ダイオードＤ３のアノード、抵抗Ｒ３及びダイイング・ガスプ・キャパシタＧＣ３乃至ＧＣ５へ電気的に接続されており、ダイオードＤ４のカソードは、ダイオードＤ３のカソード、抵抗Ｒ３及び入力ノードＮＩＮへ電気的に接続されている。入力部ＶＩＮからの入力電流が、ダイイング・ガスプ・キャパシタＧＣ３乃至ＧＣ５に電気エネルギを蓄えさせるようダイイング・ガスプ・キャパシタＧＣ３乃至ＧＣ５へ流れ込む場合に、電流はダイオードＤ３及びＤ４により抵抗Ｒ３を通って流れるので、電流は、たとえ電流がサージ電流のように高いとしても、ダイイング・ガスプ・キャパシタＧＣ３乃至ＧＣ５に突然には流れ込まない。

【００４４】

キャパシタＧＣ３乃至ＧＣ５は、ダイイング・ガスプ動作のために設けられる、いわゆるダイイング・ガスプ・キャパシタである。図４では、３つのキャパシタＧＣ３乃至ＧＣ５が、並列に入力ラインＩＬへ電気的に接続されている。より具体的には、キャパシタＧＣ３乃至ＧＣ５の夫々の１つの電極は、入力ラインＩＬへ電気的に接続され、キャパシタＧＣ３乃至ＧＣ５の夫々の他の電極は、並列にスイッチング部Ｓ２のＭＯＳトランジスタＭ１及びＭ２のドレインへ接続される。上述されたように、キャパシタＧＣ３乃至ＧＣ５は、電源電圧ＶＣＣと同じである入力電圧を入力部が受ける場合に、自身に電気エネルギを蓄える。電流は、入力部ＶＩＮからキャパシタＧＣ３乃至ＧＣ５にダイオードＤ２及び抵抗Ｒ３を通じて流れ込む。ここで、図４では、３つのキャパシタＧＣ３乃至ＧＣ５がダイイング・ガスプ・キャパシタとして設けられているが、単一のキャパシタを含め、ダイイング・ガスプ・キャパシタはいくつ設けられてもよい。更に、キャパシタＧＣ３乃至ＧＣ５のキャパシタンスは、意図される使用に応じて、様々な値に設定されてよい。

【００４５】

スイッチング部Ｓ２は、キャパシタＧＣ３乃至ＧＣ５の負側を選択的に接地及び出力ノードＮＯＵＴのうちの１つへ接続するスイッチング動作を実施する。図４では、スイッチング部Ｓ２は、ＮチャネルＭＯＳトランジスタＭ１及びＰチャネルＭＯＳトランジスタＭ２から成る。ＭＯＳトランジスタＭ１及びＭ２のゲートは互いに電気的に接続されており、スイッチング部Ｓ２の入力部を構成する。同様に、ＮチャネルＭＯＳトランジスタＭ１のドレイン及びＰチャネルＭＯＳトランジスタＭ２のソースはいずれも、キャパシタＧＣ３乃至ＧＣ５の負側に電気的に接続されている。ＮチャネルＭＯＳトランジスタＭ１のソースは、出力ラインＯＬ（すなわち、高位側）へ接続されており、ＰチャネルＭＯＳトランジスタＭ２のドレインは接地（すなわち、低位側）へ接続されている。高位電圧がゲートに入力される場合に、ＮチャネルＭＯＳトランジスタＭ１はオンし、キャパシタＧＣ３乃至ＧＣ５の負側は出力ラインＯＬへ電気的に接続される。対照的に、低位電圧がゲート入力される場合に、ＰチャネルＭＯＳトランジスタＭ２はオンし、キャパシタＧＣ３乃至ＧＣ５の負側は接地へ電気的に接続される。

【００４６】

入力電圧が正常である場合に、ＰチャネルＭＯＳトランジスタＭ２はオンし、スイッチング部Ｓ２はキャパシタＧＣ３乃至ＧＣ５を接地へ電気的に接続する。然るに、入力電圧が正常である場合に、キャパシタＧＣ３乃至ＧＣ５は、入力部ＶＩＮからキャパシタＧＣ３乃至ＧＣ５に流れ込む電流を受けることによって自身に電気エネルギを蓄え、キャパシタＧＣ３乃至ＧＣ５の電圧は入力電圧（例えば、１２Ｖ）に保たれる。ダイイング・ガスプ動作に関して、記載は後で与えられる。

【００４７】

電圧変換部２１は、入力ＤＣ電圧を所定の値のＤＣ出力電圧（例えば、７．７Ｖ）に変換する。実施形態において、電圧変換部２１は、入力電圧の電圧値を所定の出力電圧まで下げるステップダウンＤＣ／ＤＣコンバータであるよう構成される。電圧変換部２１は、入力ノードＮＩＮ、キャパシタＣ７及びＣ８、抵抗Ｒ４及びＲ５、調整コントローラ１２、ダイオードＤ５、インダクタＬ３、分圧回路２２、キャパシタＣ１０、並びに出力ノー

ドＮＯＵＴを含む。
【００４８】
入力ノードＮＩＮは、入力部ＶＩＮからダイオードＤ２及び保護回路を通じて入力電圧を受け、入力電圧は、電源電圧ＶＣＣ（例えば、１２Ｖ）と同じである。
【００４９】
キャパシタＣ７は、入力電圧からノイズを除去する平滑化キャパシタであって、図３のキャパシタＣ３に対応する。キャパシタＣ７は、入力ノードＮＩＮと接地との間に挿入されており、それらに電気的に接続されている。入力電圧は、調整コントローラ１２の電圧入力端子ＩＮに入力される。
【００５０】
調整コントローラ１２は、電圧入力端子ＩＮ、イネーブル端子ＥＮ、スイッチング端子ＳＷ、電圧フィードバック端子ＶＦＢ、及び接地端子ＧＮＤを備える。調整コントローラ１２は、図３の調整コントローラ１１に対応する。上述されたように、電圧入力端子ＩＮは、入力ノードＮＩＮに電気的に接続されており、入力ノードＮＩＮから入力電圧を受ける。
【００５１】
イネーブル端子ＥＮは、調整コントローラ１２が動作することを可能にするイネーブル信号を受信する。抵抗Ｒ４及びキャパシタＣ８から成るＲＣ直列回路がイネーブル端子ＥＮに接続されている。より具体的には、抵抗Ｒ４の一方の端部は、入力ノードＮＩＮ及び電圧入力端子ＩＮへ電気的に接続されており、抵抗Ｒ４の他方の端部は、キャパシタＣ８の１つの電極及びコントローラ１２のイネーブル端子ＥＮへ接続されており、キャパシタＣ８の他の電極は接地へ電気的に接続されている。
【００５２】
インダクタＬ３の一方の端部は、調整コントローラ１２のスイッチング端子ＳＷへ電気的に接続されており、インダクタＬ３の他方の端部は、出力ノードＮＯＵＴへ電気的に接続されている。コントローラ１２は、インダクタＬ３に電気エネルギを自身に蓄えさせるよう、スイッチングパルスをインダクタＬ３へ供給する。より具体的には、第１実施形態で記載されるように、スイッチングパルスが高位電圧である場合に、インダクタＬ３は、スイッチング端子ＳＷから供給される電流によって、自身に電気エネルギを蓄える。スイッチングパルスが低位電圧である場合に、インダクタＬ３は、電流が出力ノードＮＯＵＴへ流れ続けるようにする逆起電力を発生させ、逆起電力によって生成された電流は、ダイオードＤ５を通じて出力ノードＮＯＵＴの方へ流れる。ダイオードＤ５のアノードは接地へ電気的に接続されており、カソードは、インダクタＬ３の端部及びスイッチング端子ＳＷへ電気的に接続されている。
【００５３】
コントローラ１２の電圧フィードバック端子ＶＦＢは、抵抗Ｒ５を介して分圧回路２２へ接続されている。電圧フィードバック端子ＶＦＢは、出力ノードＮＯＵＴでの出力電圧の電圧値を検出及びモニタリングする。分圧回路２２は、互いに直列に接続された抵抗Ｒ６及びＲ７を含み、出力ノードＮＯＵＴと接地との間に挿入されており、それらに電気的に接続されている。キャパシタＣ９は、出力電圧からノイズを除去する平滑化キャパシタであって、出力ノードＮＯＵＴと調整コントローラ１２の電圧フィードバック端子ＶＦＢとの間で並列に抵抗Ｒ６へ電気的に接続されている。電圧フィードバック端子ＶＦＢは、キャパシタＣ９の負側と、抵抗Ｒ６及びＲ７の間の接続点とへ、抵抗Ｒ５を介して電気的に接続されている。電圧フィードバック端子ＶＦＢは、抵抗Ｒ７の分圧電圧を測定し、抵抗Ｒ７の分圧電圧に基づき出力ノードＮＯＵＴでの出力電圧を検出する。調整コントローラ１２は、電圧フィードバック端子ＶＦＢを通じて検出される出力電圧が所定の出力電圧になるようにスイッチングパルスのデューティサイクルを調整してよい。第２実施形態では、例えば、調整コントローラ１２は、一例として上述されたように、出力電圧が７．７Ｖになるように、スイッチングパルスのデューティサイクルを制御する。
【００５４】

キャパシタＣ１０は、図３のキャパシタＣ４に対応する出力キャパシタである。電圧変換部２１の出力電圧は、出力ノードから出力され、出力ラインＯＬを通じてＤＣ／ＤＣコンバータ２００の出力部へ直接に送られる。

【００５５】

入力電圧が十分に高い（例えば、１２Ｖ以上）場合に、調整コントローラ１２は所定の出力電圧（例えば、７．７Ｖ）を出力する。

【００５６】

エネルギ解放コントローラ４１は、ダイイング・ガスプ動作を制御する。上述されたように、エネルギ解放コントローラ４１は、抵抗Ｒ１及びＲ２の分圧入力電圧を受け、電圧検出部３２によってＤＣ／ＤＣコンバータ２００の入力電圧を検出する。入力電圧が所定の閾電圧よりも低い場合に、エネルギ解放コントローラ４１は、ダイイング・ガスプ動作が実施されるべきことを示す制御信号を出力する。従って、閾電圧は、意図された使用に応じて設定されてよい。一般に、閾電圧は、安定した動作のために入力電圧の正常範囲の下限の分圧電圧よりも高い如何なる値にも設定される。なお、ダイイング・ガスプ動作を後の段階で開始すれば十分である場合に、閾電圧は、入力電圧の正常範囲の下限の分圧電圧よりも低い値に設定されてよい。このように、ダイイング・ガスプ動作を実施するための閾電圧は、意図された使用に応じて如何なる値にも設定される。

【００５７】

第２実施形態において、エネルギ解放コントローラ４１が、入力電圧が所定の閾電圧よりも低いことを検出する場合に、エネルギ解放コントローラ４１は、低位電圧を有する制御信号を出力する。すなわち、エネルギ解放コントローラ４１は、高位電圧を出力するのを止める。入力電圧が正常である場合に、エネルギ解放コントローラ４１は、抵抗Ｒ８を通じてトランジスタＱ１へ高位電圧を出力し続け、高位電圧は、トランジスタＱ１がＮＰＮトランジスタであるから、バイポーラ・トランジスタＱ１をオンする。トランジスタＱ１がオンされる場合に、スイッチング部Ｓ２のゲートは低位電圧を受け、キャパシタＧＣ３乃至ＧＣ５は、ＰチャネルＭＯＳトランジスタＭ２がオンし且つＮチャネルＭＯＳトランジスタＭ１がオフするので、接地へ接続される。

【００５８】

他方で、入力電圧が閾電圧よりも低い場合に、エネルギ解放コントローラ４１は低位電圧の制御信号を出力するか、あるいは、高位電圧（制御信号とも呼ばれる。）を出力するのを単に中止する。高位電圧がないことにより、バイポーラ・トランジスタＱ１はオフする。トランジスタＱ１がオフする場合に、スイッチング部Ｓ２のゲートはＮＯＵＴから高位電圧を受け、ＮチャネルＭＯＳトランジスタＭ１はオンし、ＰチャネルＭＯＳトランジスタＭ２はオフする。スイッチング動作によって、キャパシタＧＣ３乃至ＧＣ５の負側は、出力ノードＮＯＵＴの出力電圧へ電気的に接続される。次いで、キャパシタＧＣ３乃至ＧＣ５は、電流を入力ノードＮＩＮへダイオードＤ４を通じて供給することによって、それらに蓄えられている電気エネルギを電圧変換部２１の入力ノードＮＩＮへ供給する。キャパシタＧＣ３乃至ＧＣ５の電圧は出力電圧に加えられるので、キャパシタＧＣ３乃至ＧＣ５に蓄えられている電気エネルギは十分に使用され得る。このようにして、ダイイング・ガスプ動作において、キャパシタＧＣ３乃至ＧＣ５に蓄えられている電気エネルギは、ダイイング・ガスプ期間の間に有効に使用され得る。

【００５９】

第２実施形態のＤＣ／ＤＣコンバータ２００の動作は第１の実施形態のそれに類似しており、コンポーネントの具体的な動作は上述されたとおりである。従って、第２実施形態におけるＤＣ／ＤＣコンバータ２００の動作の個々の記載は、ここでは省略される。

【００６０】

更に、入力電圧及び出力電圧の値は、前述の記載において使用された具体的な値にかかわらず、意図された使用に従って如何なる値にも設定され得る。

【００６１】

第２実施形態に従って、電気エネルギ及び電荷は、実際的なＤＣ／ＤＣコンバータ２０

０においてダイイング・ガスプ動作のために有効に使用され得る。

【００６２】

［第３実施形態］

図５は、本発明の第３実施形態に従うＤＣ／ＤＣコンバータを表す。

【００６３】

図５を参照すると、第３実施形態に従うＤＣ／ＤＣコンバータ３００は、キャパシタＧＣ２がバッテリＢ１により置換されている点で、第１実施形態と相違する。バッテリＢ１の正電極は、電圧変換部２０の入力ノードＮＩＮへ電気的に接続されており、バッテリＢ１の負電極は、スイッチング部Ｓ１へ電気的に接続されている。他のコンポーネント及びその構成は第１実施形態と同じであるから、同じ番号が同じコンポーネントに付けられている。

【００６４】

第１及び第２実施形態において、キャパシタＧＣ２乃至ＧＣ５は、それらに電気エネルギを保持する電気エネルギ保持部として働く。しかし、図５に表されているように、ダイイング・ガスプ・キャパシタＧＣ２はバッテリＢ１により置換され得る。バッテリＢ１は最初から電気エネルギを保持しているので、バッテリＢ１は、第１及び第２実施形態で記載されたような如何なる電気エネルギ保持プロセスも実施することなしに、それ自体が電気エネルギ保持部として働く。ダイイング・ガスプ動作は、第１実施形態で記載されたのと同じように実施され得る。図５のＤＣ／ＤＣコンバータ３００において、バッテリＢ１は電流を電圧変換部２０の入力ノードＮＩＮへ続けざまに供給することができるので、ダイイング・ガスプ動作は、出力部ＶＯＵＴに接続されている電気負荷がシャットダウンプロシージャを完了するまで確実に続けられ得る。

【００６５】

上述されたように、他のコンポーネントは第１実施形態と同じであるから、それらの記載は省略される。

【００６６】

第３実施形態のＤＣ／ＤＣコンバータ３００に従って、ダイイング・ガスプ動作は、電気負荷がシャットダウンプロシージャを終了するまで確実に続けられ得る。

【００６７】

第１乃至第３実施形態において、記載は、ステップダウンＤＣ／ＤＣコンバータについて与えられている。しかし、電圧変換部の回路構成を変更することによって、本発明の実施形態は、ステップアップＤＣ／ＤＣコンバータに適用され得る。

【００６８】

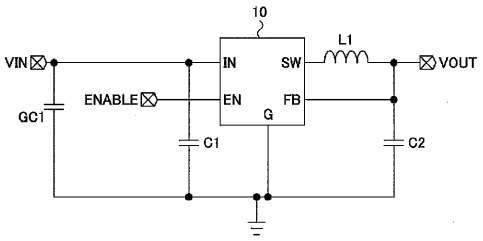
本発明の実施形態に従うＤＣ／ＤＣコンバータは、ダイイング・ガスプ・キャパシタで保持されている電気エネルギをダイイング・ガスプ期間に有効に使用することができる。

【００６９】

本願で挙げられている全ての例及び条件付き言語は、当該技術の促進に本発明によって寄与される概念及び発明を読者が理解するのを助ける教育上の目的を意図され、そのような具体的に挙げられている例及び条件に制限されないと解釈されるべきであり、明細書におけるそのような例の編成は、本発明の優劣の説明と無関係である。本発明の実施形態は詳細に記載されてきたが、様々な変更、置換、及び代替が、本発明の主旨及び適用範囲から外れることなしにそれらに対して行われ得ることが理解されるべきである。

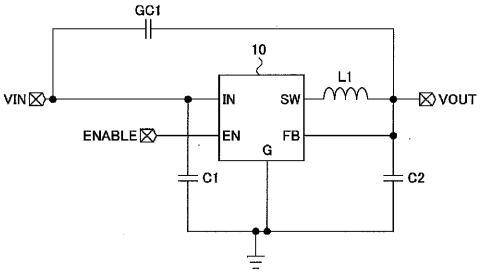
【図１】

FIG.1

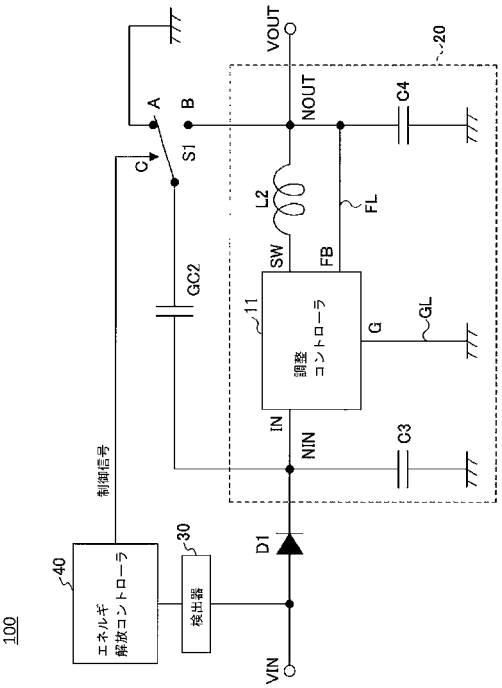


【図２】

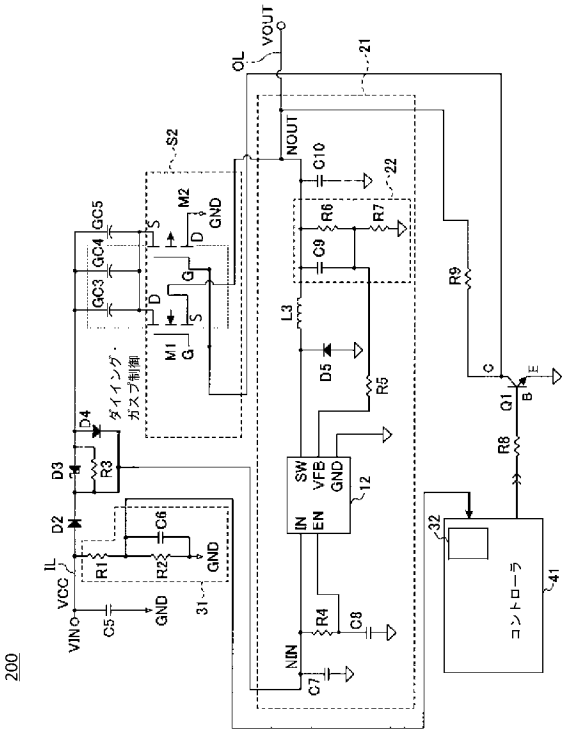
FIG.2



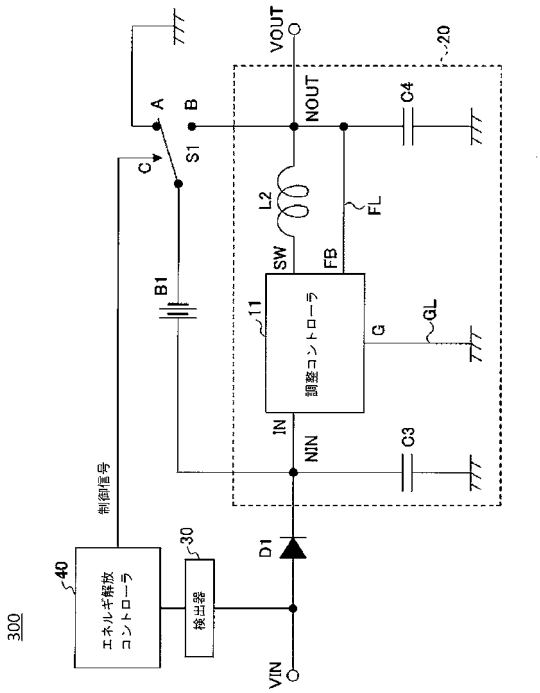
【図３】



【図４】



【図５】



【手続補正書】
【提出日】平成28年9月30日(2016.9.30)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
入力電圧を受ける入力ノード及び出力電圧を出力する出力ノードを備え、前記入力電圧を前記出力電圧に変換して該出力電圧を前記出力ノードから出力するよう構成される電圧変換部であり、前記入力電圧は前記出力電圧よりも高い、前記電圧変換部と、
前記電圧変換部の前記入力ノードへ電気的に接続される、正電極である第１電極、及び負電極である第２電極を含む電気エネルギ保持部と、
前記電気エネルギ保持部の前記第２電極へ電気的に接続され、前記電気エネルギ保持部の前記第２電極を選択的に接地及び前記電圧変換部の前記出力ノードのうちの一方へ電気的に接続するよう構成され、前記入力電圧が閾電圧よりも低い場合に、前記出力電圧と前記電気エネルギ保持部の電圧との和に等しい電圧を前記入力ノードへ供給するために、前記電気エネルギ保持部の前記第２電極を前記出力ノードへ接続するよう構成されるスイッチング部と
を有するＤＣ／ＤＣコンバータ。
【請求項２】
前記入力ノードが前記入力電圧を受けるより前に該入力電圧を受けるよう前記入力ノードへ電気的に接続される当該ＤＣ／ＤＣコンバータの入力部と、
当該ＤＣ／ＤＣコンバータの前記入力部へ電気的に接続され、前記入力電圧を検出するよう構成される電圧検出部と、
前記電圧検出部へ電気的に接続され、該電圧検出部によって検出された前記入力電圧に基づき前記スイッチング部のスイッチング動作を制御するよう構成される制御部と
を更に有する請求項１に記載のＤＣ／ＤＣコンバータ。
【請求項３】
前記制御部は、前記入力電圧が前記閾電圧よりも低いことを示す前記電圧検出部からの検出信号に応答して、前記電気エネルギ保持部の前記第２電極を前記電圧変換部の前記出力ノードへ接続するように、前記スイッチング部を制御するよう構成される、
請求項２に記載のＤＣ／ＤＣコンバータ。
【請求項４】
アノード及びカソードを備え、当該ＤＣ／ＤＣコンバータの前記入力部と前記電圧変換部の前記入力ノードとの間に挿入され、前記アノードが前記電圧検出部及び前記入力部へ電気的に接続され、前記カソードが前記電圧変換部の前記入力ノードへ電気的に接続されるダイオード
を更に有する請求項２に記載のＤＣ／ＤＣコンバータ。
【請求項５】
前記スイッチング部は半導体スイッチングデバイスである、
請求項２に記載のＤＣ／ＤＣコンバータ。
【請求項６】
前記電圧検出部の一部及び前記制御部は、単一のＣＰＵに組み入れられる、
請求項２に記載のＤＣ／ＤＣコンバータ。
【請求項７】
前記電気エネルギ保持部はキャパシタである、
請求項１に記載のＤＣ／ＤＣコンバータ。
【請求項８】

前記電気エネルギ保持部はバッテリである、
請求項１に記載のＤＣ／ＤＣコンバータ。
【請求項９】
前記電圧変換部は、該電圧変換部の前記出力ノードへ電気的に接続される第１の端部を備えたインダクタと、前記接地及び前記電圧変換部の前記出力ノードへ電気的に接続されるキャパシタと、前記電圧変換部の前記入力ノード、前記インダクタの第２の端部、直接に前記電圧変換部の前記出力ノード、及び前記接地へ電気的に接続される調整用制御部とを含み、
前記調整用制御部は、スイッチングパルスのデューティサイクルを調整することによって前記出力電圧を出力するよう前記スイッチングパルスを前記インダクタへ供給する、
請求項１に記載のＤＣ／ＤＣコンバータ。
【請求項１０】
ＤＣ／ＤＣコンバータを駆動する方法であって、
電圧変換部の入力ノードに入力された入力電圧を変換することによって、出力電圧を前記電圧変換部の出力ノードに出力するステップであり、前記入力電圧は前記出力電圧よりも高い、ステップと、
前記電圧変換部の前記入力ノードへ及びスイッチング部を通じて接地へ接続される電気エネルギ保持部に電気エネルギを蓄積するステップであり、前記スイッチング部は、前記電気エネルギ保持部を選択的に前記接地及び前記電圧変換部の前記出力ノードのうちの一方へ電気的に接続するよう構成される、ステップと、
前記入力電圧が閾電圧よりも低い場合に、前記出力電圧と前記電気エネルギ保持部の電圧との和に等しい電圧を前記入力ノードへ供給するために、前記スイッチング部のスイッチング動作によって前記電気エネルギ保持部を前記電圧変換部の前記出力ノードに接続するステップと
を有する方法。
【請求項１１】
前記入力電圧が電圧検出部によって検出され、
前記スイッチング部の前記スイッチング動作が、前記電圧検出部によって検出された前記入力電圧に基づき制御信号を前記スイッチング部に出力するよう構成されたコントローラによって制御される、
請求項１０に記載の方法。
【請求項１２】
前記スイッチング部がＭＯＳトランジスタを含み、
前記接続するステップが、前記ＭＯＳトランジスタをオンするよう高位電圧又は低位電圧を有する前記制御信号を供給することによって実施される、
請求項１１に記載の方法。
【請求項１３】
前記電圧変換部が、前記入力電圧を下げることによって前記出力電圧を出力する、
請求項１０に記載の方法。
【請求項１４】
前記電気エネルギ保持部がキャパシタであり、
前記蓄積するステップが、前記電気エネルギを前記キャパシタに蓄えることによって実施される、
請求項１０に記載の方法。
【請求項１５】
入力電圧を受ける入力ノード及び出力電圧を出力する出力ノードを備え、前記入力電圧を前記出力電圧に変換して該出力電圧を前記出力ノードから出力するよう構成される電圧変換部であり、前記入力電圧は前記出力電圧よりも高い、前記電圧変換部と、
前記電圧変換部の前記入力ノードへ電気的に接続される、正電極である第１電極、及び負電極である第２電極を含む電気エネルギ保持部と、

前記電気エネルギ保持部の前記第２電極へ電気的に接続され、前記電気エネルギ保持部の前記第２電極を選択的に接地及び前記電圧変換部の前記出力ノードのうちの一方へ電気的に接続するよう構成され、前記入力電圧が閾電圧よりも低い場合に、前記出力電圧と前記電気エネルギ保持部の電圧との和に等しい電圧を前記入力ノードへ供給するために、前記電気エネルギ保持部の前記第２電極を前記出力ノードへ接続するよう構成されるスイッチング部と
を有するＤＣ／ＤＣコンバータを備える電子機器。

【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００６９
【補正方法】変更
【補正の内容】
【００６９】
本願で挙げられている全ての例及び条件付き言語は、当該技術の促進に本発明によって寄与される概念及び発明を読者が理解するのを助ける教育上の目的を意図され、そのような具体的に挙げられている例及び条件に制限されないと解釈されるべきであり、明細書におけるそのような例の編成は、本発明の優劣の説明と無関係である。本発明の実施形態は詳細に記載されてきたが、様々な変更、置換、及び代替が、本発明の主旨及び適用範囲から外れることなしにそれらに対して行われ得ることが理解されるべきである。
上記の実施形態に加えて、以下の付記を開示する。
（付記１）
入力電圧を受ける入力ノード及び出力電圧を出力する出力ノードを備え、前記入力電圧を前記出力電圧に変換して該出力電圧を前記出力ノードから出力するよう構成される電圧変換部と、
前記電圧変換部の前記入力ノードへ電気的に接続される、正電極である第１電極、及び負電極である第２電極を含む電気エネルギ保持部と、
前記電気エネルギ保持部の前記第２電極へ電気的に接続され、前記電気エネルギ保持部の前記第２電極を選択的に接地及び前記電圧変換部の前記出力ノードのうちの一方へ電気的に接続するよう構成され、前記入力電圧が所定の閾電圧よりも低い場合に前記電気エネルギ保持部の前記第２電極を前記出力ノードへ接続するよう構成されるスイッチング部と
を有するＤＣ／ＤＣコンバータ。
（付記２）
前記入力ノードが前記入力電圧を受けるより前に該入力電圧を受けるよう前記入力ノードへ電気的に接続される当該ＤＣ／ＤＣコンバータの入力部と、
当該ＤＣ／ＤＣコンバータの前記入力部へ電気的に接続され、前記入力電圧を検出するよう構成される電圧検出部と、
前記電圧検出部へ電気的に接続され、該電圧検出部によって検出された前記入力電圧に基づき前記スイッチング部のスイッチング動作を制御するよう構成される制御部と
を更に有する付記１に記載のＤＣ／ＤＣコンバータ。
（付記３）
前記制御部は、前記入力電圧が前記所定の閾電圧よりも低いことを示す前記電圧検出部からの検出信号に応答して、前記電気エネルギ保持部の前記第２電極を前記電圧変換部の前記出力ノードへ接続するように、前記スイッチング部を制御するよう構成される、
付記２に記載のＤＣ／ＤＣコンバータ。
（付記４）
アノード及びカソードを備え、当該ＤＣ／ＤＣコンバータの前記入力部と前記電圧変換部の前記入力ノードとの間に挿入され、前記アノードが前記電圧検出部及び前記入力部へ電気的に接続され、前記カソードが前記電圧変換部の前記入力ノードへ電気的に接続されるダイオード

を更に有する付記２に記載のＤＣ／ＤＣコンバータ。
（付記５）
前記スイッチング部は半導体スイッチングデバイスである、
付記２に記載のＤＣ／ＤＣコンバータ。
（付記６）
前記電圧検出部の一部及び前記制御部は、単一のＣＰＵに組み入れられる、
付記２に記載のＤＣ／ＤＣコンバータ。
（付記７）
前記電気エネルギ保持部はキャパシタである、
付記１に記載のＤＣ／ＤＣコンバータ。
（付記８）
前記電気エネルギ保持部はバッテリである、
付記１に記載のＤＣ／ＤＣコンバータ。
（付記９）
前記電圧変換部は、前記入力電圧よりも低い所定の出力電圧を出力するよう構成される、
付記１に記載のＤＣ／ＤＣコンバータ。
（付記１０）
前記電圧変換部は、該電圧変換部の前記出力ノードへ電気的に接続される第１の端部を備えたインダクタと、前記接地及び前記電圧変換部の前記出力ノードへ電気的に接続されるキャパシタと、前記電圧変換部の前記入力ノード、前記インダクタの第２の端部、直接に前記電圧変換部の前記出力ノード、及び前記接地へ電気的に接続される調整用制御部とを含み、
前記調整用制御部は、スイッチングパルスのデューティサイクルを調整することによって前記所定の出力電圧を出力するよう前記スイッチングパルスを前記インダクタへ供給する、
付記９に記載のＤＣ／ＤＣコンバータ。
（付記１１）
ＤＣ／ＤＣコンバータを駆動する方法であって、
電圧変換部の入力ノードに入力された入力電圧を変換することによって、所定の出力電圧を前記電圧変換部の出力ノードに出力するステップと、
前記電圧変換部の前記入力ノードへ及びスイッチング部を通じて接地へ接続される電気エネルギ保持部に電気エネルギを蓄積するステップであり、前記スイッチング部は、前記電気エネルギ保持部を選択的に前記接地及び前記電圧変換部の前記出力ノードのうちの一方へ電気的に接続するよう構成される、ステップと、
前記入力電圧が所定の閾電圧よりも低い場合に前記スイッチング部のスイッチング動作によって前記電気エネルギ保持部を前記電圧変換部の前記出力ノードに接続するステップと
を有する方法。
（付記１２）
前記入力電圧が電圧検出部によって検出され、
前記スイッチング部の前記スイッチング動作が、前記電圧検出部によって検出された前記入力電圧に基づき制御信号を前記スイッチング部に出力するよう構成されたコントローラによって制御される、
付記１１に記載の方法。
（付記１３）
前記スイッチング部がＭＯＳトランジスタを含み、
前記接続するステップが、前記ＭＯＳトランジスタをオンするよう高位電圧又は低位電圧を有する前記制御信号を供給することによって実施される、
付記１２に記載の方法。

（付記１４）
前記電圧変換部が、前記入力電圧を下げることによって前記所定の出力電圧を出力する、
付記１１に記載の方法。
（付記１５）
前記電気エネルギ保持部がキャパシタであり、
前記蓄積するステップが、前記電気エネルギを前記キャパシタに蓄えることによって実施される、
付記１１に記載の方法。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/074311

A. CLASSIFICATION OF SUBJECT MATTER

H02M 3/07(2006.01)i; H02M 3/155(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPODOC,WPI,CNABS,CNTXT,USTXT,CNKI,IEEE:input,voltage,decease,lower,buck,step 1w down,bypass,pump,compens +,capacitor.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6411531 B1 (LINEAR TECHNOLOGY CORPORATION) 25 June 2002 (2002-06-25) description, page 12, line 50 to page 13, line 45, figure 7A	1-15
X	CN 101765963 A (RICOH COMPANY, LTD.) 30 June 2010 (2010-06-30) description, paragraphs [0022]-[0031], figures 1-2C	1-15
A	CN 103441669 A (MA, DONGLIN) 11 December 2013 (2013-12-11) the whole document	1-15
A	CN 101854115 A (EMERSON NETWORK POWER CO., LTD.) 06 October 2010 (2010-10-06) the whole document	1-15
A	CN 103178711 A (LEADCORE TECHNOLOGY CO., LTD.) 26 June 2013 (2013-06-26) the whole document	1-15

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
01 December 2014	**05 January 2015**
Name and mailing address of the ISA/CN **STATE INTELLECTUAL PROPERTY OFFICE OF THE P.R.CHINA(ISA/CN)** **6,Xitucheng Rd., Jimen Bridge, Haidian District, Beijing 100088 China**	Authorized officer **WANG,Xun**
Facsimile No. **(86-10)62019451**	Telephone No. **(86-10)62413643**

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/074311

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	6411531	B1	25 June 2002		Non	e	
CN	101765963	A	30 June 2010	JP	5063299	B2	31 October 2012
				CN	101765963	B	03 April 2013
				KR	20100025590	A	09 March 2010
				US	2010188065	A1	29 July 2010
				WO	2009060699	A1	14 May 2009
				JP	2009118592	A	28 May 2009
				KR	101115190	B1	24 February 2012
				US	8295064	B2	23 October 2012
CN	103441669	A	11 December 2013		Non	e	
CN	101854115	A	06 October 2010	CN	101854115	B	06 March 2013
CN	103178711	A	26 June 2013		Non	e	

Form PCT/ISA/210 (patent family annex) (July 2009)

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US

(72)発明者 ジュ，ジャンビン
中華人民共和国，ベイジン １００１９２，ハイディアン・ディストリクト，シュ・チン・ロード ８，テクノロジー・フォーチュン・センター，ビルディング エイ，８ フロア，テクニカラー・（チャイナ）・テクノロジー・カンパニー・リミテッド内

Ｆターム(参考) 5H730 AS05 BB13 BB98 CC13 DD04 EE57 FD01 FD11 FG05