(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년06월10일
(11) 등록번호 10-1525913
(24) 등록일자 2015년05월29일

(51) 국제특허분류(Int. Cl.)
H01L 33/36 (2010.01)
(21) 출원번호 10-2010-0058964
(22) 출원일자 2010년06월22일
심사청구일자 2014년03월31일
(65) 공개번호 10-2011-0138839
(43) 공개일자 2011년12월28일
(56) 선행기술조사문헌
KR1020030062445 A
KR1020090117904 A
KR1020100044726 A

(73) 특허권자
순천대학교 산학협력단
전라남도 순천시 매곡동 315
(72) 발명자
곽준섭
전라남도 순천시 중앙로 255, 인쇄전자공학과 28호관 (매곡동, 순천대학교)
박민주
전라남도 순천시 중앙로 255, 인쇄전자공학과 28호관 (매곡동, 순천대학교)
오승규
전라남도 순천시 중앙로 255, 인쇄전자공학과 28호관 (매곡동, 순천대학교)
(74) 대리인
안준형

전체 청구항 수 : 총 3 항 심사관 : 김태연

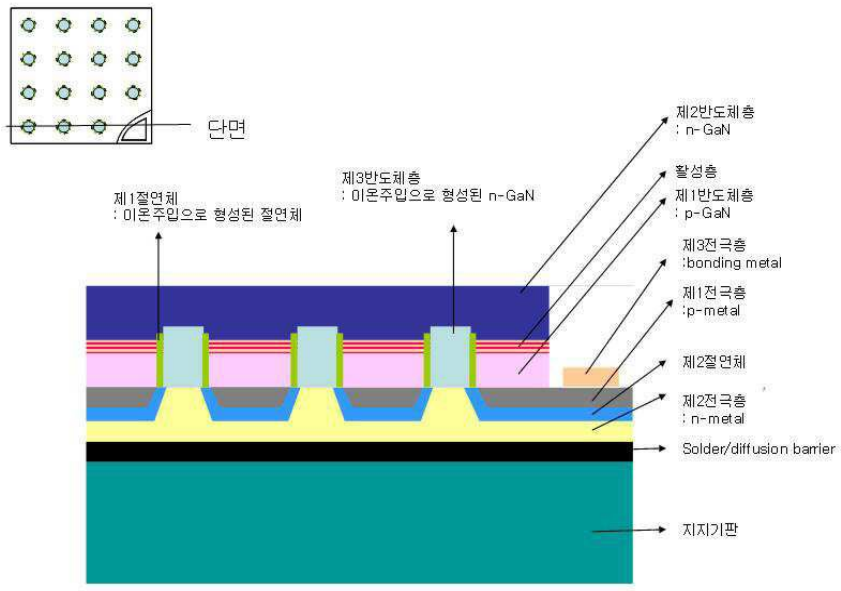
(54) 발명의 명칭 **수직구조 발광다이오드 및 이의 제조방법**

(57) 요 약

최적화된 칩 구조 및 전극 구조를 갖는 질화물 반도체 발광소자로 이루어진 수직구조 발광다이오드 및 이의 제조방법이 개시된다. 본 발명의 일 실시예에 따른 발광다이오드는 도전성 기판, 상기 도전성 기판 상에 순차적으로 형성된 제1 반도체층, 활성층 및 제2 반도체층을 구비하는 발광구조물, 부분적으로 상기 제1 반도체층 및 활성층

(뒷면에 계속)

대 표 도 - 도2



을 관통하여 이온주입으로 형성된 제3 반도체층, 상기 제3 반도체층 주위로, 상기 제1 반도체층 및 활성층을 관통하여 이온주입으로 형성된 제1 절연체, 상기 제1 반도체층에 형성되며 상기 발광구조물의 외부로 노출된 전기 연결부를 구비하는 제1 전극층, 상기 제3 반도체층에 형성되며 상기 발광구조물의 외부로 노출된 전기 연결부를 구비하는 제2 전극층, 상기 제1 전극층을 상기 도전성 기판, 제3 반도체층 및 제2 전극층과 전기적으로 분리시키기 위한 제2 절연체, 그리고 상기 활성층에서 방출된 빛의 경로 상에 형성된 요철 구조를 포함한다. 이와 같은 구성에 의하면 제3 반도체층의 단차가 발생하지 않고 제2 전극층이 평평하고 쉽게 형성될 수 있다.

명 세 서

청구범위

청구항 1

지지 기판;

상기 지지 기판 상에 순차적으로 형성된 제1 반도체층, 활성층 및 제2 반도체층을 구비하는 발광구조물;

상기 제1 반도체층 및 활성층에 이온주입하여 상기 제1 반도체층 및 활성층을 관통하도록 형성되고, 서로 이격된 복수의 제3 반도체층;

상기 제3 반도체층 주위로, 상기 제1 반도체층 및 활성층에 이온주입하여 상기 제1 반도체층 및 활성층을 관통하도록 형성되어, 상기 제3 반도체층과 상기 제1 반도체층 사이, 및 상기 제3 반도체층과 상기 활성층 사이를 절연시키는 제1 절연체;

상기 제1 반도체층에 컨택되며, 상기 발광구조물의 외부로 노출된 전기 연결부를 구비하는 제1 전극층;

상기 제3 반도체층에 컨택되며, 상기 발광구조물의 외부로 노출된 전기 연결부를 구비하는 제2 전극층;

상기 제1 전극층과 상기 제2 전극층 사이에 제공되어 서로 절연시키는 제2 절연체; 및

상기 지지 기판과 상기 제2 전극층 사이에 제공되는 솔더/ 확산방지(Solder/Diffusion Barier)층;을 포함하는 수직구조 발광다이오드.

청구항 2

제1항에 있어서,

상기 제3 반도체층과 상기 제2 전극층 사이에 오믹컨택층을 더 포함하는 수직구조 발광다이오드.

청구항 3

제1항에 있어서,

상기 발광구조물은 상기 지지 기판 상면 중 일부 위에만 형성되고,

적어도 상기 지지 기판 상면 중 상기 발광구조물이 형성되지 않은 영역 위에는 상기 발광구조물을 이루는반도체 물질과 식각 특성이 상이한 식각저지층이 형성된 것을 특징으로 하는 수직구조 발광다이오드.

청구항 4

삭제

발명의 설명

기 술 분 야

[0001] 수직구조 발광다이오드 및 이의 제조방법이 개시된다. 보다 자세하게는 최적화된 칩 구조 및 전극 구조를 갖는 질화물 반도체 발광소자로 이루어진 수직구조 발광다이오드 및 이의 제조방법이 개시된다.

배 경 기 술

[0002] 반도체 발광소자는 전류가 가해지면 p, n형 반도체의 접합 부분에서 전자와 정공의 재결합에 기하여, 다양한 색상의 빛을 발생시킬 수 있는 반도체 장치이다. 이러한 반도체 발광소자는 필라멘트에 기초한 발광소자에 비해

긴 수명, 낮은 전원, 우수한 초기 구동 특성, 높은 진동 저항 등의 여러 장점을 갖기 때문에 그 수요가 지속적으로 증가하고 있다. 특히, 최근에는, 청색 계열의 단파장 영역의 빛을 발광할 수 있는 III족 질화물 반도체가 각광을 받고 있다.

[0003] 이러한 III족 질화물 반도체를 이용한 발광소자를 구성하는 질화물 단결정은 사파이어 또는 SiC 기판과 같이 특정의 단결정 성장용 기판 상에서 형성된다. 하지만, 사파이어와 같이 절연성 기판을 사용하는 경우에는 전극의 배열에 큰 제약을 받게 된다. 즉, 종래의 질화물 반도체 발광소자는 전극이 수평방향으로 배열되는 것이 일반적이므로, 전류흐름이 협소 해지게 된다. 이러한 협소한 전류 흐름으로 인해, 발광소자의 동작 전압(Vf)이 증가하여 전류효율이 저하되며, 이와 더불어 정전기 방전(Electrostatic discharge)에 취약해지는 문제가 있다. 이러한 문제를 해결하기 위해서, 최적화된 칩 구조 및 전극 구조를 갖는 질화물 반도체 발광소자가 요구된다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 일 실시예에 따르면, 식각이 없이 이온주입방법을 통하여 전극층의 단차가 발생하지 않고, 제 2 전극층이 기존의 구조보다 평평하고 쉽게 형성될 수 있는 수직구조 발광다이오드 및 이의 제조방법이 개시된다.

과제의 해결 수단

[0005] 본 발명의 일 실시예에 따른 발광다이오드는 지지 기판, 상기 지지 기판 상에 순차적으로 형성된 제1 반도체층, 활성층 및 제2 반도체층을 구비하는 발광구조물, 부분적으로 상기 제1 반도체층 및 활성층을 관통하여 이온주입으로 형성된 제3 반도체층, 상기 제3 반도체층 주위로, 상기 제1 반도체층 및 활성층을 관통하여 이온주입으로 형성된 제1 절연체, 상기 제1 반도체층에 형성되며 상기 발광구조물의 외부로 노출된 전기 연결부를 구비하는 제1 전극층, 상기 제3 반도체층에 형성되며 상기 발광구조물의 외부로 노출된 전기 연결부를 구비하는 제2 전극층, 상기 제1 전극층을 상기 지지 기판, 제3 반도체층 및 제2 전극층과 전기적으로 분리시키기 위한 제2 절연체, 그리고 상기 활성층에서 방출된 빛의 경로 상에 형성된 요철 구조를 포함한다.

[0006] 일측에 따르면, 상기 제2 반도체층과 상기 제2 전극층 사이에 오믹컨택층을 더 포함할 수 있다.

[0007] 일측에 따르면, 상기 발광구조물은 상기 지지 기판 상면 중 일부 위에만 형성되고, 적어도 상기 지지 기판 상면 중 상기 발광구조물이 형성되지 않은 영역 위에는 상기 발광구조물을 이루는 반도체 물질과 식각 특성이 상이한 식각저지층이 형성될 수 있다.

[0008] 일측에 따르면, 제2 반도체층의 상면에는 요철 구조가 형성될 수 있다.

발명의 효과

[0009] 본 발명의 일 실시예에 따르면, 이온주입방법을 통해 제 3 반도체층을 형성하므로 단차가 발생하지 않는다.

[0010] 또한, 식각이 없어 제 2 전극층을 쉽게 형성할 수 있고 기존의 구조보다 평평하게 하는 것이 용이하다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 일 실시예에 따른 발광다이오드의 상부 모습을 개략적으로 도시한 도면, 그리고

도 2는 본 발명의 일 실시예에 따른 발광다이오드의 개략적인 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0012] 이하, 본 발명의 실시예를 첨부된 도면을 참조하여 상세하게 설명한다.

[0013] 사파이어기판에 MQCVD (metal organic chemical vapor deposition)를 이용하여 buffer GaN, u-GaN, n-GaN, MQWs(multi Quantum well),p-GaN을 순서대로 성장한다. 이후 상부에 패턴을 형성한 다음 이온주입방법을 이용하여 제3반도체층을 형성한다. 이온주입방법을 이용할 때 반응성 이온으로 Si, Te, Zn, Mg, Ca, Ar, Be, Au, Ti, C, H, He, Al, In, B, Se, O, S, Mg, C, N 중 적어도 하나의 반응성 이온 또는 기체분자로 이온주입 방법을 이용하여 제3반도체층(이온주입으로 형성된 n-GaN)을 형성한다. 제3반도체층은 제1반도체층(p-GaN)에서 활성층(MQW)까지 형성한다. 그런 후 형성시킨 제3반도체층 주위로 도넛형태의 패턴을 형성한 후 이온주입을 통하여 제1절연체(이온주입으로 형성된 절연체)를 형성한다. 이때 절연체는 O, N, F, P, Ar, He, H, C, Li, P, Mg, Be

중 적어도 하나의 반응성 이온 또는 기체분자로 이온주입 방법을 이용하여 제1절연체를 형성한다. 이후 p 전극으로 반사층을 형성하고, 제3반도체층도 반사막을 이용하여 전극을 형성한다. 이후 PECVD나 증착장비를 이용하여 제2절연체를 형성한다. 그후 제2전극층(n-metal)을 형성한다. 그 후 지지기판 및 제2전극층에 Solder과 Diffusion Barrier를 형성하여 지지기판과 제2전극층을 접합 한다. 그런다음 사파이어기판을 Laser lift-off 방법을 이용하여 사파이어기판을 제거한다. 그리고 제3전극층을 형성 하기 위하여 건식식각 방법이나 습식식각방법을 이용하여 제2반도체층, 활성층, 제1반도체층을 제1전극층이 노출될 때 까지 식각한다. 그리고 제3전극층을 형성한다. 이에 대한 설명은 아래의 그림에서 제시한다.

[0014] 본 발명의 기술적인 특징은 이온주입방법을 이용하여 제3반도체층을 형성하는 것이다. 이때 이온주입에 사용된 반응성 이온으로 Si, Te, Zn, Mg, Ca, Ar, Be, Au, Ti, C, H, He, Al, In, B, Se, O, S, Mg, C, N 중 적어도 하나의 반응성 이온 또는 기체분자로 이온주입 방법을 이용하여 제3반도체층(이온주입으로 형성된 n-GaN)을 형성한다.

[0015] 기존의 발광다이오드 제작에서 건식식각으로 제1반도체층, 활성층을 건식식각이나 습식식각으로 제거한 다음 금속물질로 식각된 부분을 채운 구조로 되어 있다. 하지만 식각 후 깊은 Via를 평평하게 채워야 하는 문제점이 있으며, 이를 해결 하기 위하여 많은 연구가 필요하다.

[0016] 하지만, 본 발명의 일 실시예에 따르면, 이온주입방법을 통하여 제3반도체층을 형성 하였으며, 식각이 없어 Via를 평평하게 채워야 하는 문제를 가지고 있지 않다. 본 발명은 제2전극층의 단차를 보상 해야 하는 문제 및 평평하게 채워야는 문제를 보완 하였다. 또한 wafer bonding 시 발생할 수 있는 공기의 침투를 제거하여 LLO 공정 시 발생 할 수 있는 사파이어 기판의 깨짐 현상을 줄일 수 있어 수율을 높일 수 있다.

[0017] 두 번째 장점으로 제3반도체층은 제1반도체층(p-GaN)에서 활성층(MQW)까지 형성한다. 그런 후 형성시킨 제3반도체층 주위로 도넛형태의 패턴을 형성한 후 이온주입을 통하여 제1절연체(이온주입으로 형성된 절연체)를 형성한다. 이때 절연체는 O, N, F, P, Ar, He, H, C, Li, P, Mg, Be 중 적어도 하나의 반응성 이온 또는 기체분자로 이온주입 방법을 이용하여 제1절연체를 형성한다. 이때 형성된 제1절연체는 종래의 증착 방법과는 확실히 구분되는 방법이다. 이는 제3반도체층과 제1반도체층, 활성층사이를 확실히 절연할 수 있는 방법이라 할 수 있으며, 이또한 큰 장점을 가지고 있다.

[0018] 제1반도체층 및 제2반도체층은 각각 p형 및 n형 반도체층일 수 있다.

[0019] 또한, 상기 이온주입의 과정 이후에 열처리를 더 실시할 수도 있다.

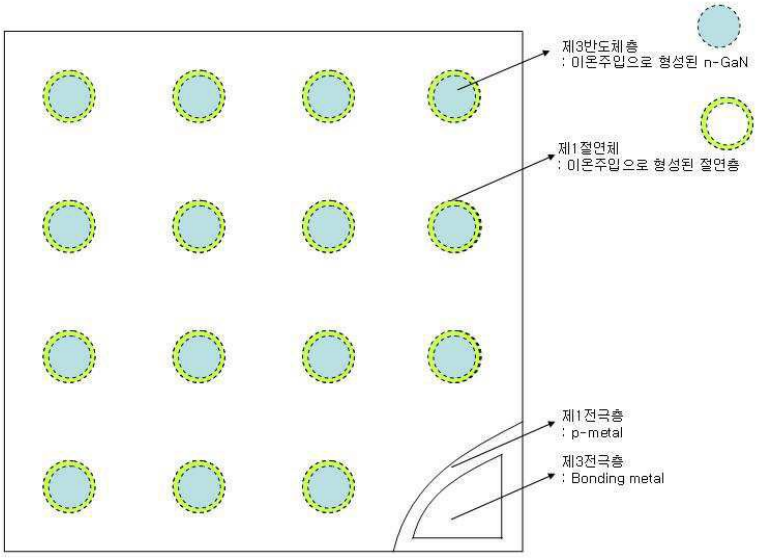
[0020] 상기 발광구조물 중 상기 활성층의 측면을 덮도록 형성된 패시베이션층을 더 구비할 수 있다. 이때, 패시베이션층은 O, N, F, P, Ar, He, H, C, Li, P, Mg, Be 중 적어도 하나를 포함하는 이온, 분자들의 이온주입을 통하여 형성될 수 있다.

[0021] 이상과 같이 본 발명은 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상의 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.

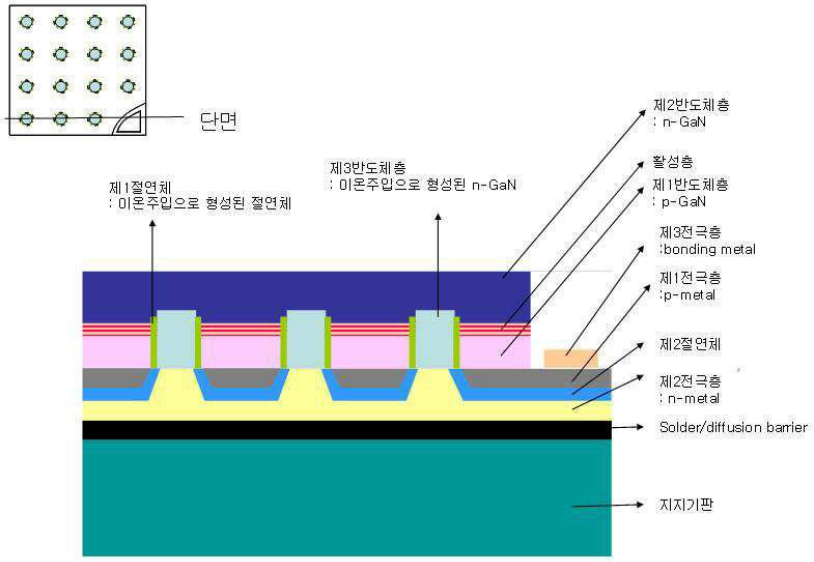
[0022] 그러므로, 본 발명의 범위는 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등한 것들에 의해 정해져야 한다.

도면

도면1


제3반도체층
: 이온주입으로 형성된 n-GaN
제1절연체
: 이온주입으로 형성된 절연층
제1전극층
: p-metal
제3전극층
: Bonding metal

도면2


단면
제1절연체
: 이온주입으로 형성된 절연체
제3반도체층
: 이온주입으로 형성된 n-GaN
제2반도체층
: n-GaN
활성층
제1반도체층
: p-GaN
제3전극층
:bonding metal
제1전극층
:p-metal
제2절연체
제2전극층
: n-metal
Solder/diffusion barrier
지지기판