

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5635613号
(P5635613)

(45) 発行日 平成26年12月3日(2014. 12. 3)

(24) 登録日 平成26年10月24日(2014. 10. 24)

(51) Int.Cl.		F I			
H05K	3/20	(2006.01)	H05K	3/20	B
H05K	3/24	(2006.01)	H05K	3/24	A

請求項の数 14 (全 9 頁)

(21) 出願番号	特願2012-533067 (P2012-533067)	(73) 特許権者	510039426
(86) (22) 出願日	平成22年8月5日 (2010. 8. 5)		エルジー イノテック カンパニー リミテッド
(65) 公表番号	特表2013-507763 (P2013-507763A)		大韓民国, 100-714, ソウル, チュンク, ハンガンデロ, 416, ソウルスクエア
(43) 公表日	平成25年3月4日 (2013. 3. 4)	(74) 代理人	100099759
(86) 国際出願番号	PCT/KR2010/005124		弁理士 青木 篤
(87) 国際公開番号	W02011/043537	(74) 代理人	100092624
(87) 国際公開日	平成23年4月14日 (2011. 4. 14)		弁理士 鶴田 準一
審査請求日	平成25年8月2日 (2013. 8. 2)	(74) 代理人	100114018
(31) 優先権主張番号	10-2009-0095840		弁理士 南山 知広
(32) 優先日	平成21年10月8日 (2009. 10. 8)	(74) 代理人	100151459
(33) 優先権主張国	韓国 (KR)		弁理士 中村 健一

最終頁に続く

(54) 【発明の名称】 プリント回路基板及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

一方の面に形成されたシード層と、内部に埋め込まれた少なくとも1つの金属パターンと、を有する第1絶縁層を形成する第1ステップと、

前記第1絶縁層とベース基板との間に第2絶縁層を挿入させて、前記第1絶縁層と、内部回路を有する前記ベース基板と、を積層する第2ステップと、を含み、

前記第1絶縁層は、

前記シード層が外部に露出するように、前記第1絶縁層の他方の面が前記第2絶縁層に接触することにより前記第2絶縁層に積層されることを特徴とする埋め込み型プリント回路基板の製造方法。

【請求項 2】

前記第1ステップは、

a 1) 一方の面に前記シード層が形成された第1絶縁層に金型で凹パターンを形成するステップと、

a 2) 前記凹パターンに金属材料を充填するステップと、

を含む、請求項 1 に記載の埋め込み型プリント回路基板の製造方法。

【請求項 3】

前記ステップ a 2) は、前記シード層が露出するように化学的又は物理的エッチングを行うステップをさらに含む、請求項 2 に記載の埋め込み型プリント回路基板の製造方法。

【請求項 4】

前記第 1 絶縁層の厚さが前記金型のパターンの厚さに等しい、請求項 2 または 3 に記載の埋め込み型プリント回路基板の製造方法。

【請求項 5】

前記シード層の厚さが前記第 1 絶縁層の厚さ未満である、請求項 2 乃至 4 のいずれか一項に記載の埋め込み型プリント回路基板の製造方法。

【請求項 6】

前記ステップ a 2) は、前記の露出したシード層を用いて電解又は無電解メッキで前記凹パターンに前記金属材料を充填するステップである、請求項 4 または 5 に記載の埋め込み型プリント回路基板の製造方法。

【請求項 7】

前記ステップ a 2) の前又は後に、前記第 1 絶縁層に粗面を形成するステップをさらに含む、請求項 2 乃至 6 のいずれか一項に記載の埋め込み型プリント回路基板の製造方法。

【請求項 8】

前記第 2 ステップは、前記第 1 絶縁層、前記第 2 絶縁層、及び前記内部回路を備えた前記ベース基板を順次積層し、前記の積層構造に熱及び圧力を加えるステップである、請求項 1 乃至 7 のいずれか一項に記載の埋め込み型プリント回路基板の製造方法。

【請求項 9】

前記第 2 ステップの後に、前記第 1 絶縁層の一方の面に形成された前記シード層を除去する第 3 ステップをさらに有する、請求項 8 に記載の埋め込み型プリント回路基板の製造方法。

【請求項 10】

前記第 3 ステップの後に、前記プリント回路基板の所定の領域にビアホールを形成し、前記ビアホールの内部を充填するステップをさらに含む、請求項 9 に記載の埋め込み型プリント回路基板の製造方法。

【請求項 11】

前記ビアホールは、前記プリント回路基板上にフォトレジストを塗布し、前記フォトレジストの露光、現像、及びエッチングによるフォトリソグラフィを実行することにより形成される、請求項 10 に記載の埋め込み型プリント回路基板の製造方法。

【請求項 12】

第 1 絶縁層の内部に埋め込まれた少なくとも 1 つの金属パターンと、
前記第 1 絶縁層の下部に形成された第 2 絶縁層と、
前記第 2 絶縁層の下部に形成され、前記第 2 絶縁層の内部に埋め込まれた内部回路パターンを備えるベース基板と、を含み、
前記第 1 絶縁層の一方の面にはシード層が形成され、
前記第 1 絶縁層は、
前記シード層が外部に露出するように、前記第 1 絶縁層の他方の面が前記第 2 絶縁層に接触することにより前記第 2 絶縁層に積層されることを特徴とする埋め込み型プリント回路基板。

【請求項 13】

前記金属パターンの厚さは前記第 1 絶縁層の厚さを超えない、請求項 12 に記載の埋め込み型プリント回路基板。

【請求項 14】

前記第 2 絶縁層内に埋め込まれた前記内部回路パターンと電氣的に接続されたビアホールをさらに備える、請求項 12 または 13 に記載の埋め込み型プリント回路基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、基板内部に埋め込まれた回路パターンを有するプリント回路基板及びその製造方法に関する。

【背景技術】

【 0 0 0 2 】

高密度パターンの信頼性を向上させるために、ビアおよびパターンを絶縁層内に埋め込む技術が広く用いられてきている。埋め込み型プリント回路基板を製造する方法は大きく2つに分けられる。第1の方法は、先ず回路パターンを形成し、絶縁層にその回路パターンを埋め込み、回路パターンを形成するために使用したシード層を除去して最終的な回路を得る方法である。第2の方法は、回路形状に対応した凸パターンを備えた金型を作製し、その金型を用いて絶縁層に凹パターンを形成し、その凹パターンに導電材料を充填し、絶縁層の表面を研磨して最終的な回路を得る方法である。

【 0 0 0 3 】

図2は、回路パターンを形成し、絶縁層にその回路パターンを埋め込む前者の方法を示す。

10

【 0 0 0 4 】

具体的には、(a)ビアホール14及び内部回路12を備えたコア層10を用意し、(b)その裏面に付着したキャリアフィルム24を備えたシード層20上に回路パターン22を形成することによりそれぞれ作製された2枚の基板を準備する。(c)コア層10の両面に、その2枚の基板を配置して圧着し、キャリアフィルムを除去する。(d)ビアホールが形成される領域をDFR露光により決め、(e)その領域に対応するシード層20の部分を選択的に除去する。(f)その後、シード層20の除去された部分に表面銅メッキ52を施し、(g)DFRを用いて、シード層20の所定の部分を選択的に除去して、ビアホール60を形成する。(h)DFRを剥離し、半田ペーストを塗布し、(i)接続ビア54及び接続パッド62を形成する。

20

【 0 0 0 5 】

この方法は、上述したように、埋め込まれたパターンを形成するために、回路パターン22が形成された基板を予め作製しなければならず、そのために、製造工程が複雑となり、生産性が低下する。

【 0 0 0 6 】

図1を参照して、従来の金型を用いる方式によれば、(a)絶縁樹脂を塗布した絶縁層2と金属金型1とを用意し、(b)金属金型1を絶縁層2に圧着する。その後、(c)金属金型を除去し、(d)絶縁樹脂上にビアホール4を形成する。(e)絶縁層2上に無電解銅メッキ層5を形成し、(f)無電解銅メッキ層5上に電解銅メッキ層6を形成する。(g)得られた

30

【 0 0 0 7 】

しかしながら、このような方式は、金型を用いて凹パターンを作製し、導電材料で凹パターンを充填する高度な技術を必要とする。従って、製造プロセスは非効率であり、長時間を要する。さらに、表面研磨が必須となり、それゆえ回路の精度が低下する。

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 8 】

本発明の目的は、絶縁層に埋め込まれた回路を備えた、高密度かつ信頼性が高いプリント回路基板を提供することにある。

40

【 0 0 0 9 】

本発明の他の目的は、埋め込みのための回路の製造工程を省略するために金型を使用し、シード層の形成のための工程を省略するためにシード層が結合された絶縁層を形成し、製造工程を簡略化するために表面研磨などの複雑な工程を排除するプリント回路基板の製造方法を提供することにある。

【 課題を解決するための手段 】

【 0 0 1 0 】

上述した目的を達成するために、一方の面に形成されたシード層と、内部に埋め込まれた少なくとも1つの金属パターンと、を有する第1絶縁層を形成する第1ステップと、第1絶縁層とベース基板との間に第2絶縁層を挿入させて、第1絶縁層と、内部回路を有す

50

るベース基板と、を積層する第2ステップと、を含む埋め込み型プリント回路基板の製造方法が提供される。

【0011】

特に、上記の第1ステップは、a1)一方の面にシード層が形成された第1絶縁層に金型を用いて凹パターンを形成するステップと、a2)凹パターンに金属材料を充填するステップと、をさらに含んでもよい。さらに、ステップa2)は、シード層が露出するように化学的又は物理的エッチングを行うステップをさらに含んでもよい。この場合、第1絶縁層の厚さと金型のパターンの厚さとが等しくてもよい。また、シード層の厚さは第1絶縁層の厚さ未満であってもよい。

【0012】

なお、上記のステップa2)では、露出したシード層を用いて電解又は無電解メッキで凹パターンに金属材料を充填してもよい。

【0013】

ステップa2)の前又は後に、第1絶縁層に粗面を形成するステップをさらに含んで、第2絶縁層の積層能力を高めるようにしてもよい。

【0014】

なお、第2ステップでは、第1絶縁層、第2絶縁層、及び内部回路を備えたベース基板を順次積層し、その積層構造に熱及び圧力を加えるようにしてもよい。

【0015】

上記の方法は、第2ステップの後に、第1絶縁層の一方の面に形成されたシード層を除去する第3ステップをさらに含んでもよい。上記の方法は、第3ステップの後に、プリント回路基板の所定の領域にビアホールを形成し、ビアホールを充填するステップをさらに含んでもよい。ビアホールは、プリント回路基板上にフォトレジストを塗布し、フォトレジストの露光、現像、及びエッチングによるフォトリソグラフィを実行することにより形成されるようにしてもよい。

【0016】

上述した製造方法により、次のような埋め込み型プリント回路基板が得られる。

【0017】

埋め込み型プリント回路基板は、第1絶縁層の内部に埋め込まれた少なくとも1つの金属パターンと、第1絶縁層の下部に形成された第2絶縁層と、第2絶縁層の下部に形成され、第2絶縁層に内部に埋め込まれた内部回路パターンを備えるベース基板と、を含むことを特徴とする。

【0018】

埋め込み型プリント回路基板は、第1絶縁層上に形成されたシード層をさらに含んでもよい。シード層は後で除去してもよい。

【0019】

金属パターンの厚さは第1絶縁層の厚さを超えないようにしてもよい。埋め込み型プリント回路基板は、第2絶縁層内に埋め込まれた内部回路パターンと電氣的に接続されたビアホールをさらに備えていてもよい。

【発明の効果】

【0020】

本発明によると、絶縁層内に埋め込まれた回路を有するプリント回路基板が提供され、これにより高密度かつ信頼性が高いプリント回路基板が得られる。さらに、金型を用いてプリント回路基板が製造されるため、埋め込みのための回路製造工程、シード層の形成のための工程、及び表面研磨などの複雑な工程が省略され、製造工程を簡略化することができる。

【図面の簡単な説明】

【0021】

【図1】従来のプリント回路基板の製造方法を示す図である。

【図2】従来のプリント回路基板の製造方法を示す図である。

10

20

30

40

50

【図 3】本発明に係るプリント回路基板の製造方法を示す図である。

【図 4】本発明に係るプリント回路基板の製造方法を示す図である。

【図 5】本発明に係るプリント回路基板のビアホール形成工程を示す図である。

【発明を実施するための形態】

【0022】

本発明の埋め込み型プリント回路基板の製造方法は、一方の面に形成されたシード層と、内部に埋め込まれた少なくとも 1 つの金属パターンと、を有する第 1 絶縁層を形成する第 1 ステップと、第 1 絶縁層とベース基板との間に第 2 絶縁層を挿入させて、第 1 絶縁層と、内部回路を有するベース基板と、を積層する第 2 ステップと、を含む。シード層を除去するようにしてもよく、あるいはビアホール形成工程を加えてもよい。

10

【0023】

本方法によって製造される埋め込み型プリント回路基板は、第 1 絶縁層の内部に埋め込まれた少なくとも 1 つの金属パターンと、第 1 絶縁層の下部に形成された第 2 絶縁層と、第 2 絶縁層の下部に形成され、第 2 絶縁層の内部に埋め込まれた内部回路パターンを備えたベース基板と、を含む。

【0024】

(実施の形態)

以下、本発明の実施例が示された添付の図面を参照して本発明についてさらに詳細に説明する。明細書全体に亘って図中の同様の構成要素については同様の符号を付し、これについての重複説明は省略する。様々な構成要素を説明するために「第 1」及び「第 2」が使用されるが、構成要素はそれらの用語には限定されず、それらの用語は 1 つの構成要素を他の構成要素と区別するためにのみ用いられる。

20

【0025】

図 3 および図 4 は、本発明に係るプリント回路基板の製造方法を示す。

【0026】

本発明に係るプリント回路基板の製造方法は、一方の面に形成されたシード層と、内部に埋め込まれた金属パターンと、を有する第 1 絶縁層を形成する第 1 ステップと、第 1 絶縁層とベース基板との間に第 2 絶縁層を挿入させて、第 1 絶縁層と、内部回路を有するベース基板と、を積層する第 2 ステップと、を含む。第 2 ステップの後、シード層を除去してもよく、あるいはビアホール形成工程を加えてもよい。

30

【0027】

1. 第 1 絶縁層の形成ステップ

ステップ S 1 では、一方の面にシード層 120 が形成された第 1 絶縁層 110 を形成する。所定の凸状の回路パターンを有する金型 P を用意し、第 1 絶縁層 110 と目合わせする。金型 P のパターンをフォトリソグラフィー、もしくはレーザ加工等により形成してもよい。

【0028】

ステップ S 2 では、金型 P の凸状の回路パターンと、シード層 120 が形成されていない第 1 絶縁層 110 の面とが互いに向き合うようにして、金型 P を第 1 絶縁膜 110 上に配置し、金型 P と第 1 絶縁層 110 とを圧着して、第 1 絶縁層 110 上に金型 P の回路パターンを刻印する。この場合、金型 P の回路パターンの最大の厚さは、第 1 絶縁層 110 の厚さに制限される。さらに、回路パターンの厚さは、第 1 絶縁層の厚さと等しくてもよい。さらに、シード層 120 の厚さは、第 1 絶縁層 110 の厚さと同一であるか、より薄くてもよい。

40

【0029】

ステップ S 3 において、金型は第 1 絶縁層 110 から分離され、第 1 絶縁層 110 に凹パターンが形成される。シード層 120 を露出するために、化学的又は物理的表面処理等の表面処理を追加して行ってもよい。

【0030】

ステップ S 4 において、第 1 絶縁層 110 の凹パターンは金属材料で充填される。

50

【 0 0 3 1 】

金属材料は、第 1 絶縁層 1 1 0 の一方の面に形成されたシード層 1 2 0 を用いて電解及び無電解メッキを施して充填することができる。第 1 絶縁層 1 1 0 の凹パターンは金属材料で充填されて金属パターン 1 3 0 が形成される。金属パターン 1 3 0 の厚さは、第 1 絶縁層 1 1 0 の厚さと等しくてもよい。特に、金属パターン 1 3 0 の厚さは第 1 絶縁層 1 1 0 の厚さ未満であってもよい。

【 0 0 3 2 】

特に、本方法は、第 1 絶縁層と、後に第 1 絶縁層上に形成される第 2 絶縁層 2 0 0 との密着性を高めるために、第 1 絶縁層 1 1 0 のシード層が形成されていない面に粗面を形成するステップをさらに含んでもよい。粗面形成ステップは、ステップ S 1 ~ S 4 のうちいずれかに含ませてもよい。

10

【 0 0 3 3 】

2. 第 2 絶縁層の積層ステップ

次いで、ステップ S 5 において、第 1 絶縁層 1 1 0 の下部に、第 2 絶縁層 2 0 0 と、内部回路 3 1 0 が形成されたベース基板 3 0 0 と、を配置する。その後、ステップ S 6 において、第 2 絶縁層 2 0 0 とベース基板 3 0 0 とを加熱圧着してプリント回路基板を形成する。ステップ 6 の後に、フォトリソグラフィーによりプリント回路基板の所定の領域にビアホールを形成し、ビアホールを充填するステップを加えてもよい。

【 0 0 3 4 】

図 5 は、図 4 に示したステップ S 6 で形成されたプリント回路基板にビアホールを形成する工程を示す。

20

【 0 0 3 5 】

具体的には、ステップ S 7 において、プリント回路基板の上部にフォトレジスト 1 4 0 を塗布し、ステップ S 8、9 及び 1 0 において、露光、現像、及びエッチングによりビアホール H を形成する。ステップ S 1 1 及び S 1 2 において、ビアホールに金属材料 1 6 0 を充填して導電性パスを形成する。その後、ステップ S 1 3 において、シード層を除去してもよい。

【 0 0 3 6 】

上述した製造工程により作製されたプリント回路基板の構造について説明する。

【 0 0 3 7 】

本発明の実施例によれば、プリント回路基板は、第 1 絶縁層の内部に形成された少なくとも 1 つの金属パターンと、第 1 絶縁層の下部に形成された第 2 絶縁層と、第 2 絶縁層の内部に埋め込まれた内部回路パターンを有するベース基板と、を含み、図 4 のステップ S 6 で得られる。即ち、プリント回路基板は、2 層の絶縁層を有する。この場合、シード層を第 1 絶縁層の上部に形成してもよい。さらに、上述したように、ビアホールを形成することにより導電性パスを形成した後、シード層を除去してもよい。

30

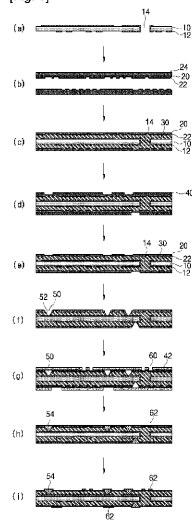
【 0 0 3 8 】

実施例を参照しながら本発明について具体的に説明してきたが、特許請求の範囲に規定された本発明の精神及び範囲から逸脱せずに、種々の変形を形式的に、及び詳細に実行可能であることが理解されるであろう。

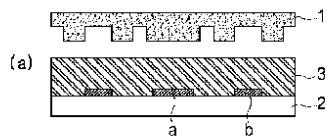
40

【図 1】

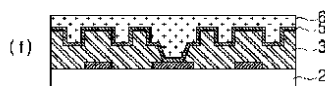
[Fig. 1]



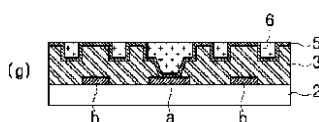
【図 2 (a)】



【図 2 (f)】

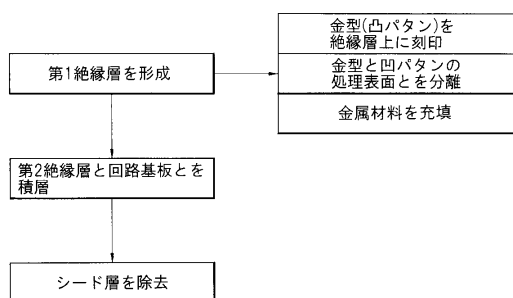


【図 2 (g)】

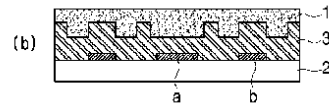


【図 3】

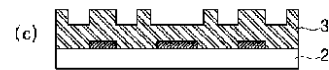
図 3



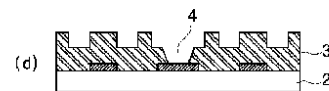
【図 2 (b)】



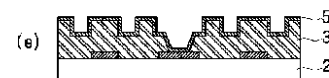
【図 2 (c)】



【図 2 (d)】

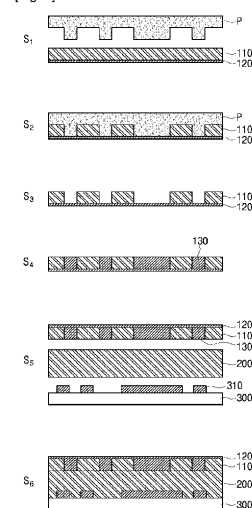


【図 2 (e)】



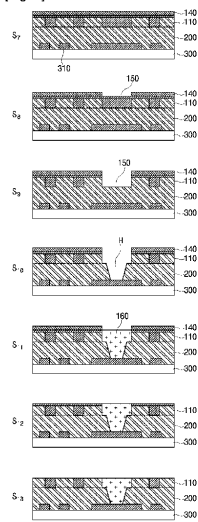
【図 4】

[Fig. 4]



【図 5】

[Fig. 5]



フロントページの続き

- (72)発明者 キム ジン ス
大韓民国, ギョンギ - ド 435 - 050, グンポ - シ, クムジョン - ドン 849, 12 / 7,
ムグンファ ジュゴン アパートメント 108 - 1216
- (72)発明者 ナム ミヨン ファ
大韓民国, ギョンギ - ド 430 - 750, アンヤン - シ, マナン - ク, アンヤン 9 - ドン, プ
ラザ アパートメント, 2 - 1110
- (72)発明者 ソ ヨン ウク
大韓民国, インチョン 406 - 050, ヨンス - ク, オンニョン - ドン, ヒュンダイ アパート
メント, 406 - 502
- (72)発明者 アン チ ヘ
大韓民国, ギョンギ - ド 445 - 788, ファソン - シ, ヌン - ドン, 1134, プランマウル
ポスコ ザ シャープ アパートメント, 908 - 170

審査官 吉澤 秀明

- (56)参考文献 特開2008 - 306077 (JP, A)
特開2008 - 124339 (JP, A)
特開2008 - 218459 (JP, A)
特開2003 - 31925 (JP, A)
特開2008 - 109140 (JP, A)
特開2009 - 177005 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H05K 3 / 20
H05K 3 / 24
H05K 3 / 46
H05K 3 / 10
H05K 1 / 14
H01L 23 / 12