

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成29年6月8日(2017.6.8)

【公開番号】特開2016-208078(P2016-208078A)

【公開日】平成28年12月8日(2016.12.8)

【年通号数】公開・登録公報2016-067

【出願番号】特願2015-83318(P2015-83318)

【国際特許分類】

H 03 K 17/16 (2006.01)

H 02 M 1/08 (2006.01)

【F I】

H 03 K 17/16 D

H 02 M 1/08 B

【手続補正書】

【提出日】平成29年4月21日(2017.4.21)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

トランス(11)と、

二値レベルで変化する入力信号が第1レベルを示す期間に、前記トランスの1次側コイル(L1)に一方向の電流を流すパルス信号を、前記入力信号の変化周期よりも速い周期で発生させ、

前記入力信号が第2レベルを示す期間に、前記1次側コイルに前記方向とは逆方向の電流を流すパルス信号を、前記入力信号の変化周期よりも速い周期で発生させる1次側回路(12)と、

前記トランスの2次側コイル(L2)に発生する極性が異なる電圧に応じて前記第1及び第2レベルを判別することで、前記入力信号を再生する2次側回路(13)とを備え、

前記1次側回路は、前記入力信号が第1レベルを示す期間と第2レベルを示す期間とで、前記パルス信号を発生させる周期を変化させる信号伝達回路。

【請求項2】

前記1次側回路は、前記入力信号の変化周期よりも速い周期の第1クロック信号を出力する発振回路と、

前記第1クロック信号を分周して第2クロック信号を出力する分周器(17)と、

前記入力信号が第1レベルを示す期間だけ、前記第1又は第2クロック信号の一方を出力させるようにゲート制御する第1論理回路(14及び15, 16)と、

前記入力信号が第2レベルを示す期間だけ、前記第1又は第2クロック信号の他方を出力させるようにゲート制御する第2論理回路(16, 14及び15)と、

各出力端子が前記1次側コイルの両端に接続されるHブリッジ回路(20)と、

前記第1論理回路を介して出力されるクロック信号の一方の変化エッジに同期して、前記Hブリッジ回路により前記1次側コイルに前記一方向の電流を流すパルス信号を発生させるため、前記Hブリッジ回路を構成するスイッチング素子(21, 22)に第1オン信号を出力する第1オン信号出力回路(18(P1) - 19(N1), 18(P2) - 19(N2))と、

前記第2論理回路を介して出力されるクロック信号の一方の変化エッジに同期して、前

記 H ブリッジ回路により前記 1 次側コイルに前記逆方向の電流を流すパルス信号を発生させるため、前記 H ブリッジ回路を構成するスイッチング素子に第 2 オン信号を出力する第 2 オン信号出力回路 (18 (P2) - 19 (N2), 18 (P1) - 19 (N1)) とを備えることを特徴とする請求項 1 記載の信号伝達回路。

【請求項 3】

トランス (11) と、

二値レベルで変化する入力信号が第 1 レベルを示す際に、前記トランスの 1 次側コイル (L1) に一方向の電流を流すようにパルス信号を発生させ、

前記入力信号が第 2 レベルを示す期間に、前記 1 次側コイルに前記方向とは逆方向の電流を流すパルス信号を、前記入力信号の変化周期よりも速い周期で発生させる 1 次側回路 (32) と、

前記トランスの 2 次側コイルに発生する極性が異なる電圧に応じて前記第 1 及び第 2 レベルを判別することで、前記入力信号を再生する 2 次側回路 (13) とを備え、

前記 1 次側回路は、前記入力信号の変化周期よりも速い周期のクロック信号を出力する発振回路と、

前記入力信号のレベルを反転させた反転信号を出力する反転信号出力回路 (14) と、前記入力信号が第 2 レベルを示す期間だけ、前記クロック信号を出力させるようにゲート制御する論理回路 (15) と、

各出力端子が前記 1 次側コイルの両端に接続される H ブリッジ回路 (20) と、

前記入力信号の一方の変化エッジに同期して、前記 H ブリッジ回路により前記 1 次側コイルに前記一方向の電流を流すパルス信号を発生させるため、前記 H ブリッジ回路を構成するスイッチング素子 (21, 22) に第 1 オン信号を出力する第 1 オン信号出力回路 (18 (P1) - 19 (N1)) と、

前記論理回路を介して出力されるクロック信号の一方の変化エッジに同期して、前記 H ブリッジ回路により前記 1 次側コイルに前記逆方向の電流を流すパルス信号を発生させるため、前記 H ブリッジ回路を構成するスイッチング素子に第 2 オン信号を出力する第 2 オン信号出力回路 (18 (P2) - 19 (N2)) とを備える信号伝達回路。

【請求項 4】

前記 2 次側回路は、前記 2 次側コイルに発生する電圧が一方の極性を示す際に、セット信号を発生させるセット信号発生回路 (24R) と、

前記 2 次側コイルに発生する電圧が他方の極性を示す際に、リセット信号を発生させるリセット信号発生回路 (24F) と、

前記セット信号及び前記リセット信号が入力される RS フリップフロップ (27) とを備える請求項 1 から 3 の何れか一項に記載の信号伝達回路。

【請求項 5】

請求項 1 から 4 の何れか一項に記載の信号伝達回路を備え、

この信号伝達回路の 2 次側回路により再生された入力信号により、スイッチング素子 (3) を駆動制御するスイッチング素子の駆動装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

また、請求項 1 記載の信号伝達回路によれば、1 次側回路は、入力信号が第 1 レベルを示す期間と第 2 レベルを示す期間とで、パルス信号を発生させる周期を変化させる。例えば、2 次側回路により再生された入力信号を用いてスイッチング素子のオンオフ制御を行うことを想定する。この場合、スイッチング素子は、入力信号が示す二値レベルの何れか一方でオンし、他方でオフする。そして、一般に、(1) オン状態のスイッチング素子がノイズの影響を受けてターンオフする方が、(2) オフ状態のスイッチング素子がターン

オンするケースよりも安全性が高いと言える。例えば、2つのスイッチング素子が直列に接続されている場合、(2)のケースでは短絡電流が流れる可能性が有るからである。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

請求項3記載の信号伝達回路によれば、1次側回路は、二値レベルで変化する入力信号が第1レベルを示す期間に、トランスの1次側コイルに一方向の電流を流すようにパルス信号を発生させる。また、入力信号が第2レベルを示す期間に、1次側コイルに前記方向とは逆方向の電流を流すパルス信号を、同じく入力信号の変化周期よりも速い周期で発生させる。そして、2次側回路は、トランスの2次側コイルに発生する極性が異なる電圧に応じて第1及び第2レベルを判別することで、入力信号を再生する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

ここで、請求項1について説明のため用いた例示を請求項3に適用した場合は、第1レベルでスイッチング素子をオンさせ、第2レベルでスイッチング素子をオフさせるようとする。これにより、スイッチング素子がオンしている期間の入力信号は1次側回路により変調されないので、その期間内にノイズの影響を受けて信号レベルが反転するとスイッチング素子はターンオフして、入力信号が次に第1レベルを示すまでターンオンしない。この状態を許容できる場合は、消費電力を低減する効果を請求項1以上に得ることができる。そして、信号が第2レベルを示す期間については、請求項1と同様の効果が得られる。

また、請求項3記載の信号伝達回路によれば、前記1次側回路は、前記入力信号の変化周期よりも速い周期のクロック信号を出力する発振回路と、前記入力信号のレベルを反転させた反転信号を出力する反転信号出力回路と、前記入力信号が第2レベルを示す期間だけ、前記クロック信号を出力させるようにゲート制御する論理回路と、各出力端子が前記1次側コイルの両端に接続されるHブリッジ回路と、前記入力信号の一方の変化エッジに同期して、前記Hブリッジ回路により前記1次側コイルに前記一方向の電流を流すパルス信号を発生させるため、前記Hブリッジ回路を構成するスイッチング素子に第1オン信号を出力する第1オン信号出力回路と、前記論理回路を介して出力されるクロック信号の一方の変化エッジに同期して、前記Hブリッジ回路により前記1次側コイルに前記逆方向の電流を流すパルス信号を発生させるため、前記Hブリッジ回路を構成するスイッチング素子に第2オン信号を出力する第2オン信号出力回路とを備える。