

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H01J 9/02

(11) 공개번호 특2000-0035592
(43) 공개일자 2000년06월26일

| | |
|------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| (21) 출원번호 | 10-1999-0051582 |
| (22) 출원일자 | 1999년11월19일 |
| (30) 우선권주장 | 98-346538 1998년11월19일 일본(JP) |
| (71) 출원인 | 닛폰 덴키 주식회사 가네코 히사시 일본 도쿄도 미나토구 시바 5-7-1 |
| (72) 발명자 | 다케무라히사시 일본도쿄도미나토구시바5-7-1닛폰덴키 주식회사내 야마모토히로노리 일본도쿄도미나토구시바5-7-1닛폰덴키 주식회사내 바바카주히로 일본도쿄도미나토구시바5-7-1닛폰덴키 주식회사내 요시키마사유키 일본도쿄도미나토구시바5-7-1닛폰덴키 주식회사내 |
| (74) 대리인 | 이병호 |

심사청구 : 있음

(54) 카본 재료와 그 제조 방법 및, 카본 재료를 이용한 전계방출형 냉음극과 그 제조 방법

요약

이미터로 카본 재료를 사용한 전계 방출형 냉음극은 다수의 침형 카본막 돌기를 기판 전극위에 가지고 있어서, 다량의 전류를 갖게 되는 성질이 있다.

또한, 수소 대기에서, ECR 플라즈마 처리를 실행하여, 이러한 전계 방출형 냉음극이 탄소로 구성된 침형 이미터가 촘촘히 배치된 형태로, 기판 전극 위에 형성된 카본막 위에 쉽게 형성된다.

대표도

도 1c

색인어

전계 방출형 냉음극, 이미터, 플라즈마

명세서

도면의 간단한 설명

도 1a, 1b, 및 1c 는 본 발명의 제 1 실시예에 따른 전계 방출형 냉음극 및 이를 제조하는 제조 단계를 도시한 개략적인 단면도.

도 2a, 2b, 및 2c 는 본 발명의 제 2 실시예에 따른 전계 방출형 냉음극 및 이를 제조하는 제조 단계를 도시한 개략적인 단면도.

도 3a, 3b 및 3c 는 본 발명의 제 3 실시예에 따른 전계 방출형 냉음극 및 이를 제조하는 제조 단계를 도시한 개략적인 단면도.

도 4 는 본 발명의 제 4 실시예를 도시한 개략적인 단면도.

도 5a, 5b 및 5c 는 본 발명의 제 5 실시예에 따른 전계 방출형 냉음극을 제조하는 일련의 제조 단계를 도시한 단면도.

도 6a, 6b 및 6c 는 본 발명의 제 6 실시예에 따른 전계 방출형 냉음극을 제조하는 일련의 제조 단계를 도시한 단면도.

도 7a, 7b 및 7c 는 본 발명의 제 7 실시예에 따른 전계 방출형 냉음극을 제조하는 일련의 제조 단계를 도시한 단면도.

도 8a, 8b 및 8c 는 본 발명의 제 8 실시예에 따른 전계 방출형 냉음극을 제조하는 일련의 제조 단계를

도시한 단면도.

도 9 는 에칭으로 침형 돌기 구조가 형성된 카본막을 보여주는 포토그래프.

도 10a, 10b, 10c, 10d 및 10e 는 종래의 전계 방출형 냉음극 및 이를 제조하는 일련의 제조 단계를 도시한 단면도.

* 도면의 주요부분에 대한 부호의 설명*

1: 기판 전극 2: 카본막

2a: sp² 구조의 탄소 3: sp³ 구조의 탄소

4: 전연막 5: 게이트 전극

6: 다이아몬드막 7: 알루미늄층

8: 도전성 재료 9: 표면 도전성막

10: 지지 기판

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 카본 재료, 카본 재료의 제조 방법, 카본 재료를 사용한 전계 방출형 냉음극 및 그 제조 방법에 관한 것이며, 특히, 전자를 방출하는 이미터를 가진 전계 방출형 냉음극 및 카본막으로서 카본 재료를 사용한 이미터를 가진 전계 방출형 냉음극에서 침형 이미터를 형성하는 방법에 관한 것이다.

전계 방출형 냉음극은 전계를 이미터에 걸어주면 진공 상태에서 전자를 방출할 수 있는 전자총으로서, 열음극을 대신해서 사용할 수 있기 때문에 상당한 관심사였다. 특히, 미소한 원추 형태를 가진 원추형 이미터 및 이미터 재료로 다이아몬드를 사용하는 방법에 관심이 주목되었다. 미소한 원뿔 형태를 가진 원뿔형 이미터는 최근에 진전된 반도체 소자의 미세 가공 기술인 마이크로리소그래피(microlithography)에 의해 제조되며, 상기 기술로 미소한 전자원이 쉽게 형성된다. 한편, 다이아몬드 재료는 높은 경도, 화학적 안정성, 및 진공 상태에서의 에너지 준위보다 반도체 표면에서의 에너지 준위가 낮은 음전자 친화력이 있어서 전자 방출 소자로서 유리한 특성을 가지고 있다. 다이아몬드의 음전자 친화력은 전자들이 표면에 도달하기 위해 다이아몬드의 도전 밴드에 공급될때, 진공 상태에서 전자들이 방출되는 이점을 제공한다.

그래서, 상기 기술들은 다이아몬드를 이미터 재료로 사용하도록 제안하고 있다. 예를 들어, 상기 기술 방법 중 하나에 따라, 원뿔형의 미소한 전자원 표면은 다이아몬드 박막으로 덮여있거나 다이아몬드같은 탄소 박막으로 덮여있다. 이런 방법에서는 CVD(기상 성장;Chemical Vapor Deposition)법 등으로 원뿔 첨단에 다이아몬드 박막을 씌우는 단계를 추가하여 원뿔형 전계 방출형 냉음극을 제조할 수 있는 이점이 있다. 또한 다이아몬드막에 직접 에칭하는 다른 방법이 제안된다. 이것은 일본 특개평 6-132254 호에 개시되어 있다.

상기 방법에 의하면, 알루미늄과 같은 마스크 재료를 다이아몬드막 표면에 형성하고 그 다음에 아르곤 및 산소가 포함된 혼합 가스를 사용하여 다이아몬드막 위의 플라즈마를 선택적으로 에칭한다. 상기 방법은 마스크 재료 및 다이아몬드간의 선택비가 높아지는 이점이 있어서, 미세 가공 정도를 높일 수 있다. 또한, 상기 방법이 산소 가스를 사용한 플라즈마 에칭에 적용되면, 마스크 재료의 선택비는 실제로 높아지나, 다이아몬드 표면의 평탄성이 낮아져, 10-50 nm 크기의 원기둥 구조를 생성하게 된다.

돌기형 이미터 첨단에 다이아몬드막을 형성하는 또 다른 방법이 일본 특개평 9-265892 호에 개시되어 있다.

도 10 은 종래 방법의 실례를 일련의 단계로 도시한 단면도이다. 도면에 도시된 구조에 따라, 예를 들어 실리콘 기판으로 구성된 기판 전극 위에 예를 들어 실리콘으로 구성된 돌기형 도전성 재료(8)가 형성되고, 상기 도전 재료의 첨단에 다이아몬드가 형성된다. 이런 제조 방법을 일련의 단계에 따라 이하에서 설명한다. 먼저, 도 10a 에 도시된 바와 같이, 기판 전극(1)위에 CVD 법을 사용하여 다이아몬드막(6)을 공급한다. 다음에, 도 10b 에 도시된 바와 같이, 다이아몬드를 처리시 마스크로 작용하는 알루미늄층(7)을 진공 증착법으로 형성한다. 다음에, 도 10c 에 도시된 바와 같이, 포토리소그래픽(photolithographic) 방법을 사용하여 예를 들어 포토-레지스트를 에칭하여 20 미크론 간격마다 5 미크론 직경을 갖도록 패턴을 형성하고, 또한 상기 포토-레지스트를 마스크로 사용하여 알루미늄층(7)을 가공한다. 다음에, 도 10d 에 도시된 바와 같이, 알루미늄층이 마스크로 사용되기 때문에, 다이아몬드(6)은 산소 가스를 사용하는 비활성 이온 에칭에 의해서 가공된다. 다음에, 도 10e 에 도시된 바와 같이, 알루미늄층(7)은 제거되고 그 다음에, 다이아몬드(6)를 마스크로 사용하여, 비활성 이온 에칭으로 기판 전극(1)을 에칭하여, 돌기 구조의 도전성 재료(8)를 형성한다. 이러한 단계로 다이아몬드(6)가 돌기 구조의 도전 재료 위에 형성되는 이미터를 가진 전계 방출형 냉음극을 형성한다. 도전 구조가 쉽게 에칭되는 도전 재료로 구성되고, 상기 돌기 구조의 도전성 재료(8) 위에만 다이아몬드가 형성되기 때문에, 상기 방법에 따른 처리가 다소 용이해진다.

선택적으로 성장한 흑연으로 구성된 나노-피버(nano-fiber)를 형성하는 단계를 포함하는 또 다른 방법이 1998년 출판된 Applied Physic Letters 중 15번, 제 73 권의 2119p-2121p에 공개되어 있다.

상기 방법에 따라, 질소 및 아세틸렌이 포함된 대기에서, 플라즈마 어시스티드(plasma-assisted) CVD 법을 니켈로 구성된 기판위에 실행하여, 섬유같은 흑연이 기판위에서 성장하게 된다. 상기 방법으로, 30 나

지 100 nm 길이의 나노-피버가 형성된다는 것이 알려졌다.

도 10 에 도시된 종래 기술의 제 1 문제점은 원뿔형 이미터가 형성되고 그 다음에 다이아몬드로 구성된 카본막이 상기 원뿔형 이미터를 덮고 있기 때문에, 이미터 첨단부의 곡률 반경이 다소 커져서, 전자의 방출을 불리하게 만드는 것이다. 전계 방출 성질은 일반적으로 곡률 반경 및 이미터 재료 첨단에서의 작용 함수에 크게 의존하고 있다. 그래서, 다이아몬드 또는 전자를 방출할 수 있는 유사 재료로 원뿔형 이미터의 표면을 코팅할 때, 첨단부의 곡률 반경은 코팅된 막의 두께만큼 증가한다. 결과적으로, 방출 성능이 코팅 재료에 의해 개선되더라도, 상기 첨단부의 곡률 반경은 커지게 되어, 방출 성능을 낮추게 된다.

도 10 에 도시된 종래 기술의 제 2 문제점은 산소 가스를 다이아몬드의 에칭 가스로 주로 사용하기 때문에, 다이아몬드 표면을 산소 종단처리된 구조를 가진다는 것이다. 산소 가스는 실제로 다이아몬드에 대해 더 높은 에칭율을 보이고 또한 마스크 재료인 알루미늄 같은 재료에 대해 높은 선택비를 갖는 이점이 있다. 산소 가스가 다이아몬드 에칭에 사용될 때, 다이아몬드 표면이 산소 종단처리된 구조를 가지나, 결국 수소 종단처리로 얻어지는 음전자 친화력을 확보할 수 없어서, 방출 성능이 낮아지는 문제가 있다. 게다가, 수소 종단처리된 다이아몬드 표면은 높은 도전성을 가지고 있고 쉽게 이미터 첨단에서 방출 전자를 공급하지만, 산소 종단처리된 표면은 이미터의 첨단에서 낮은 도전성을 가진 다이아몬드 벌크를 통해 방출 전자를 공급하므로, 이미터가 단지 다이아몬드로만 형성되면 다량의 방출 전류를 얻기 힘들다.

제 3 문제점은 주로 에칭 가스로 산소 가스를 사용하여 처리된 다이아몬드가 마스크 재료에 높은 선택비를 제공하더라도, 생성된 원기둥 구조때문에 본래 돌기형 이미터 첨단에 전계를 인가하기가 어렵게 된다는 것이다. 상술된 바와 같이, 방출 성질은 이미터 첨단부의 곡률 반경에 크게 의존하고 있기 때문에, 양호한 방출 성질을 보이기 위해서는 작은 곡률 반경을 가진 날카로운 첨단을 가지는 것이 유리하다. 산소를 에칭에 사용하면, 원기둥 구조의 평탄한 첨단을 형성하게 되어, 방출에 이점이 있다.

제 4 문제점은 다소 쉽게 형성되는 재료로, 돌기형 이미터의 첨단에 다이아몬드로 씌우는 방식으로 상기 이미터를 형성하기 때문에, 첨단에 형성된 다이아몬드 형태는 다이아몬드를 형성하는 포토리소그래픽 방법에 의해 결정되고, 상기 방법에 의해서 첨단을 미세 가공하는 것과 내부 이미터 거리를 줄이는 것이 어려워진다. 포토그래피에 의한 미세 가공은 직경 및 내부 이미터 거리가 1미크론 이하의 차수 갖는 것에 한계가 있다. 상기 종래 기술로는 원뿔형의 미소한 이미터가 약 10 nm 정도의 10배이상 곡률 반경을 가지게 되므로, 방출에 불리하다. 더구나, 이미터가 늘어날수록 전자 방출이 쉬워질지라도, 내부 이미터 거리가 제한되어, 방출 성능 개선을 제한할 수 있다.

제 5 문제점은 나노-피버를 형성하는 방법으로 흑연 섬유로 구성된 침형 이미터를 형성하면, 결과적으로 단지 흑연 막의 성질이 얻어져서, 어떤 경우에 다이아몬드로 인해 얻어진 음전자 친화력을 갖기 힘들게 된다. 또한, 형태가 섬유 구조에 제한되므로, 결과적으로 첨단의 직경이 최소 약 30 nm 로 얻어질지라도, 주로 약 60-70 nm 의 직경을 갖게 되어, 첨단의 미세한 처리를 제한하게 된다.

발명이 이루고자 하는 기술적 과제

상술한 바대로, 본 발명의 목적은 개선된 방출 지점 및 방출 성질을 가진, 다이아몬드와 같은 카본막으로 구성된 다수의 날카로운 형태를 띄는 전계 방출형 냉음극을 제공하여, 낮은 전압에서조차도 다량의 방출 전류를 얻을 수 있게 하는 것이다.

본 발명의 제 1 양상에 따라, 카본막의 표면이 탄소로 형성된 침형 돌기 구조로 덮여있다.

전술한 바와 같이, 카본막 표면을 탄소로 형성된 침형 돌기형 구조로 덮는 것이 바람직하다.

또한, 본 발명의 제 2 양상에 따라, 수소 대기 상태에서 플라즈마 처리를 카본막 위에서 실행하는 단계를 포함하는 카본 재료의 제조 방법이 제공되어, 상기 카본막 표면에 침형 카본막을 형성한다.

전술한 제 2 양상에서, 카본 재료의 제조 방법이 수소 대기 상태에서 플라즈마 처리를 실행하는 단계 전후에 산소 대기 상태에서 플라즈마 처리를 실행하는 단계를 포함하는 것이 바람직하다.

또한, 카본 재료의 제조 방법이 플라즈마 처리 동안에 상기 카본막을 에칭하여 침형 카본막을 형성하는 단계를 포함하는 것이 바람직하다.

또한, 카본 재료의 제조 방법이 카본막의 에칭 동안에 낮은 에칭율을 갖는 재료를 마스크로서 사용하여, 결과적으로 자기정합 방식으로 침형 이미터를 형성하도록, 수소 대기 상태에서 플라즈마 처리 동안에 상기 탄소의 표면 안이나 위에 다른 에칭율을 가진 재료를 형성하는 단계를 포함하는 것이 바람직하다.

또한, 카본 재료의 제조 방법이 상기 카본막이 sp² 구조를 갖거나 상기 카본막 안에 혼합된 sp³ 구조를 갖게 되는 방식으로 상기 카본막을 형성하는 단계를 포함하는 것이 바람직하다.

또한, 상기 플라즈마 처리를 ECR(Electron Cyclotron Resonance) 플라즈마를 사용하여 실행하는 것이 바람직하다.

또한, 상기 ECR 플라즈마 처리를 처리 장치에 있는 기관에 바이어스를 인가하여 실행하는 것이 바람직하다.

또한, 본 발명의 제 3 양상에 따라, 본 발명의 제 3 양상에 따른 카본 재료로 이미터로서 가지는 전계 방출형 냉음극이 제공된다.

또한, 본 발명의 제 4 양상에 따라, 전계 방출형 냉음극을 제조하는 방법이 상기 제 3 양상에 따른 상기 카본 재료의 제조 방법을 사용하여, 이미터를 제공하는 침형 돌기 구조를 형성하는 단계를 포함하는 것이 바람직하다.

전술한 제 4 양상에서, 다수의 날카로운 침형 첨단을 가진 카본막으로 구성된 이미터를 형성함으로써, 이미터 첨단 및 다수의 이미터 지점에 높은 전계 강도를 인가할 수 있으므로, 낮은 전압에서조차도 다량의

방출 전류를 얻게 되는 고성능 전계 방출형 냉음극을 제공하는 것이 가능하다.

또한, sp3 구조의 카본막처럼, 향상된 방출 성능을 가진 다이아몬드막, 및 sp2 구조의 카본막처럼, 높은 도전성을 가진 흑연 막을 결합하여 이미터 재료로서 복합 카본막을 사용하여, 높은 도전성을 가지고 다량의 전류를 방출 성질을 가진 전계 방출형 냉음극을 제공한다. 상기 제조 방법은 이미터 첨단에 sp3 구조의 카본막을 배치하여 더욱 향상된 방출 성질을 제공하는 것이 가능하다.

또한, 다수의 날카로운 침형 이미터를 쉽게 형성하기 위해 수소 대기 상태에서 플라즈마 처리를 카본막 위에 실행하는 것이 가능하다.

상술된 제조 방법들로부터, 카본막들이 수소 플라즈마 처리에서 형성될 때, 높은 에칭율을 가진 sp2 구조의 카본막과 낮은 에칭율을 가진 또다른 카본막을 동시에 형성하는 동일한 막 형성 장치에 의해서, 카본막 형성을 위한 마스크 및 이미터 형성을 위한 마스크를 형성하게 된다. 더구나, 향상된 방출 성질을 가진 sp3 구조의 카본막이 자기 정합 방식으로 이미터의 첨단에 형성되기 때문에, 이미터의 방출 성질이 마찬가지로 개선된다.

또한, 수소 플라즈마 처리를 ECR 플라즈마를 사용하여 실행하기 때문에, 플라즈마에 날카로운 침형 이미터가 쉽게 형성되는 성능을 얻을 수 있다.

또한, 수소 플라즈마 처리가 실행되면, 침형 이미터 표면을 비결정 카본막을 갖거나 탄소로 구성된 양호한 sp2 구조의 도전막으로 덮게 되어, 높은 도전성을 가진 전계 방출형 냉음극을 형성하게 된다.

또한, 침형 이미터가 낮은 기판 전극에 이르는 구조를 제공함으로써, 높은 도전성을 가진 전계 방출형 냉음극을 형성한다.

발명의 구성 및 작용

본 발명에 따른 양호한 실시예를 첨부한 도면을 참조로 이하 설명한다. 도 1c 에 도시된 바와 같이, 본 발명의 제 1 실시예는 도전성 음극 기판을 제공하는 기판 전극(1)의 상단 표면 위에, 날카로운 침형 돌기형 구조를 갖는 카본막(2)이 형성되는 구조를 갖는다. 상기 침형 돌기형 구조는 밑바닥 너비가 약 수 nm 에서 200 nm 에 이르고 밑바닥 너비와 거의 같은 정도로 높이가 약 10 nm 에서 1 μ m 에 이르는, 원뿔 형태 또는 피라미드 형태를 띄고 있다. 날카로운 첨단을 가진 침형 카본막으로 구성된 이미터가 촘촘히 붙어 있는 구조를 제공하여, 이미터의 첨단들이 날카롭기 때문에 각각의 이미터로부터 다량의 전류를 얻게 되고 또한 다수의 상기 이미터가 촘촘히 배열되기 때문에 다량의 방출 전류를 얻게 된다. 또한, 높은 sp3 성질을 갖는 막이 카본막으로 사용되므로, 방출 성질을 더욱 개선하게 하는 다이아몬드 특성이 얻어진다. 여기에 수소 종단처리된 표면을 갖는 구조를 제공함으로써, 다이아몬드 표면의 전기 도전성이 개선되어, 방출 전류가 더욱 얻기 쉽게 얻어진다.

다음에, 제조 방법이 후술된다. 도 1a 에 도시된 바와 같이, 예를 들어 n 형 실리콘 기판이 기판 전극(1)으로 제공된다. 상기 기판이 실리콘으로 구성될지라도, 다른 재료로 구성된 어떤 적절한 기판 전극, 예를 들어, 표시된 적용 필드에서 유리 기판 위에 금속을 가진 것도 사용 가능하다.

다음에, 도 1b 에 도시된 바와 같이, 열-필라멘트(hot-filament) 방법을 사용하여, 기판 전극(1) 위에, 카본막(2)을 약 5 μ m 정도 덮는다. 카본막을 형성하는 상태에 대한 한 실시예에 따라, 약 1 μ m 직경의 미세한 다이아몬드 가루를 상기 기판 전극(1) 표면에 스크래치(scratch) 처리를 실행하여 부착하고, 상기 처리에서 전극(1)은 교대로 약 10^{-6} torr 까지 낮게 소모되는 열-필라멘트 CVD 연소실에 놓여지며, 예를 들어, 처리 안에서는, 20 torr 압력으로 카본막을 형성하며 메탄/수소 가 약 5 sccm /500 sccm 의 유동비를 갖게 된다. 이런 경우에, 필라멘트 온도는 약 2200 $^{\circ}$ C 이고 기판 온도는 약 800 $^{\circ}$ C 이다. 상술된 단계를 실행하여, 높은 sp3 성질을 가진 다결정(polycrystalline) 카본막을 구성하는 것이 로만 평가(Raman evaluation)에 근거하여 공지되어 있다. 상기 실시예에서, 막 형성 단계 전에, 다이아몬드 가루를 스크래치 처리를 통해 기판 전극에 부착하였지만, 또 다른 적절한 방법을 사용하여 부착할 수 있고, 또한 가루를 스크래칭하지 않고 막을 형성할 수 있다. 상술된 처리는 막 형성을 위해 열 필라멘트 CVD 법을 적용하였지만, 예를 들어, 마이크로파 플라즈마 CVD 법, 직류 아아크 방법, 또는 불꽃 연소 방법같은 다른 방법들을 사용하여 막을 형성할 수 있다.

다음에, 도 1c 에 도시된 바와 같이, 약 850-900 gaussses 의 자기장 및 약 2.5 GHz 주파수의 마이크로파를 약 10^{-4} 내지 10^{-3} torr 의 압력에서 ECR 이온원에 인가하면, 약 500 watts 의 전력을 가진 ECR 플라즈마가 발생하는 처리를 실행하기 위해서 수소는 약 40 sccm 의 유동비를 갖게 된다. 그래서, 촘촘히 형성된 침형 구조를 가진 카본막이 제공된다. 상기 침형 구조는, EDR 플라즈마 처리로, 카본막의 구조 또는 막 위의 모양 또는 재성장 물질이 카본막을 에칭하기 위해 마스크로 작용하는 경우와 카본막의 표면 방향에서 차이 혹은 다결정 구조 알갱이에 대한 에칭율로 인해 카본막이 선택한 형태로 변하는 다른 경우로, 현상들이 독립적으로 또는 복합적으로 일어난다.

또한, 본 발명에 따른 에칭에서 에칭시 재료에 무관한 에칭율을 가진 아르곤 가스를 주성분으로 사용하지 않아서, 에칭시 마스크 재료가 신속히 제거되는 것을 막게 되고, 결과적으로 높은 비율 양상을 가진 돌기를 형성하게 되는 이점이 있다. 또한, 본 발명은 높은 선택비를 가진 산소 가스를 에칭시 주성분으로 사용하지 않으면, 에칭율이 산소에서처럼 높지 않기 때문에, 가시 구조와는 다른 원기둥 구조가 형성되는 것을 막고 또한 침형 구조를 형성하기 전에 에칭에 의해 카본막이 제거되는 것을 막게 된다. 도 9 는 에칭 후에 카본막의 포도그래프를 보여준다.

이제, 본 발명의 제 2 실시예가 설명된다. 도 2c 에 도시된 바와 같이, 본 발명에 따른 제 2 실시예는 상단 표면이 돌기형 구조로 덮여있는 카본막(2)이 도전성 음극 전극을 제공하는 기판 전극(1) 위에 형성되고, 상기 막(2)의 첨단이 날카로운 형태를 가진 sp3 구조의 탄소(3)로 구성되는 구조를 가지고 있다. 돌기형 구조는 수 nm 내지 200 nm의 밑바닥 너비 및 약 10 nm 내지 1 μ m의 높이를 가진 원뿔 또는 피라미드 형태를 가진다. 가시 모양 구조의 첨단은 상기 sp3 구조의 카본막으로 구성되어, 다이아몬드 같은 성

질이 얻어진다. 이런 sp^3 구조의 탄소(3)는 100 nm 이하의 곡률 반경, 양호하게는 10 nm 정도를 가지고 있다. 이런 것은 침형 이미터의 방출 성질이 침단의 곡률 반경에 크게 의존하고 있기 때문이다. 또한, 카본막(2)이 sp^2 구조일 때, 낮은 저항의 흑연같은 성질이 얻어져, 카본막(2)이 sp^2 구조일 경우에 대해 방출점으로 작용하는 침형 구조에 전류가 공급되는 이점이 있다.

다음에, 본 발명의 제 2 실시예에 따른 제조 방법이 후술된다. 도 2a 에 도시된 바와 같이, 예를 들어, 5 μm 두께로 열-필라멘트 CVD 법에 의해 형성된 카본막(2)이 기판 전극(1) 위에 형성된다. 그러면, 도 2b 에 도시된 바와 같이, 알갱이 같은 sp^3 구조의 탄소(3)가 스크래치 방법에 의해 카본막 표면에 형성된다. 그러면, 도 2c 에 도시된 바와 같이, 수소 가스를 사용하여 EDR 플라즈마 처리를 실행하여, 카본막(2)을 마스크로 사용하여 카본막(2)을 에칭한다. 이런 단계에서, 카본막(2) 대신에 sp^3 구조의 흑연막을 사용함으로써, sp^3 구조의 표면 카본막과 함께 적절한 수치의 선택비를 얻게 되고, 카본막(2)이 깊이 방향으로 에칭되고, sp^3 구조의 탄소(3)가 또한 에칭되어 공간이 줄어들기 때문에, 침단에 sp^3 구조의 카본막(3)이 덮인 돌기 모양의 구조를 얻게 된다.

여기서 ECR 플라즈마 처리 시간을 연장함으로써, 침단에 카본막(3)이 덮인 sp^3 구조의 탄소(3)를 또한 제거할 수 있다. 그래서, 본 발명에 따른 전계 방출형 냉음극이 형성된다. 상술한 바와 같이, 본 실시예에서 sp^3 구조의 다이아몬드가 균일한 높이로 배열된, 다량의 방출 전류를 성질을 갖는 침형 이미터들의 침단을, 쉬운 방식으로 선택적으로 형성한다. 비록, 본 실시예에서, sp^3 구조의 카본막(3)이 스크래치 처리로 형성된 예가 표시되지 않았지만, 불가능하지 않다. 대안적으로, 열-필라멘트 CVD 법은 약 600도의 기판 온도에서 카본막(2) 표면에 카본막을 형성하여, sp^2 구조 및 sp^3 구조가 혼합된 카본막을 만든다. 그러므로, 상기 막위에 형성된 sp^3 구조의 탄소를 마스크로 사용한다. 이런 방법으로, sp^3 구조의 탄소의 드레인 직경을 막형성 상태에 의존하여 제어하여, 스크래치 경우보다 더욱 정밀하게 직경을 제어한다. 또한, 상기 막은 카본막(2)의 형성후에 형성되기 때문에, 처리가 간단해지고, 이것을 본 발명의 또 다른 이점이다.

다음에, 본 발명의 제 3 실시예가 설명된다. 도 3c 에 도시된 바와 같이, 본 발명의 제 3 실시예는 상기 표면이 sp^3 구조의 탄소(3)를 포함하는 돌기형 구조로 덮여있는 카본막(2)이 도전성 음극 전극을 제공하는 기판 전극(1) 위에 형성되는 구조를 가진다. 또한, 도면에 도시된 바와 같이, sp^3 구조의 탄소(3)가 침형 돌기 침단에 놓여져 이미터가 제공된다. 상기 돌기형 구조는 수 nm 내지 200 nm 의 밑바닥 너비 및 10 nm 내지 1 μm 의 높이를 가지고, 밑바닥 너비와 동일한 피치로 배열된, 원뿔 또는 피라미드 형태이다. 양호하게, 상기 실시예에서 카본막(2)은 주로 sp^2 구조이다. 주로 sp^2 구조를 가진 카본막(2)을 구성함으로써, 방출 전류를 공급하는데 유리한 낮은 저항의 침형 돌기를 구성할 수 있다. 더구나, sp^3 구조의 카본막으로 구성된 침형 구조 침단이 제공되어서, 다이아몬드 같은 방출 성질이 얻어진다.

다음에, 본 발명의 제 3 실시예에 따른 제조 방법이 후술된다. 도 3a 에 도시된 바와 같이, 예를 들어, 주로 수소 플라즈마 처리에서 sp^3 구조의 탄소에 비해 낮은 에칭율을 가진 sp^2 구조로, 약 5 μm 두께를 가진 카본막(2)이 실리콘 기판으로 구성된 기판 전극(1) 위에 형성된다. 다음에, 도 3b 및 3c 에 도시된 바와 같이, 카본막(2)은 수소 가스를 사용하는 ECR 처리에서 에칭된다. ECR 처리에서의 중도 형태가, 도 3b 에 도시된 바와같이, 막 안에 포함된 sp^3 구조의 탄소가 노출되고 낮은 에칭율을 가져 마스크로 작용하는 동안에, 카본막(2)은 점차적으로 에칭되어, 침형 구조를 형성하게 된다. 적절한 선택비를 얻기 위해서 ECR 플라즈마 상태 또는 막 성질을 설정하여, 카본막을 깊이 방향으로 에칭하고, 동시에, sp^3 구조의 카본막(3)을 에칭하여 크기를 줄이고, 침단에 sp^3 구조의 탄소를 가진 침형 구조를 얻게 된다. ECR 처리가 계속 실행되면, 깊이 형성된 sp^3 구조의 카본막(3)은 도 3 에 도시된 바와 같이 노출되고, 결과적으로 침형 돌기를 형성하기 위해 마스크로서 작용한다. 그래서, 다른 높이를 가진 침형 돌기수는가 표면 어디서나 형성된다.

여기서 상기 방법은 sp^3 구조의 카본막(3)을 ECR 플라즈마 처리 시간을 연장하여 제거한다. 또한 산소 플라즈마 처리에 의해 침형 돌기 높이를 조절한다. 또한, 카본막에 포함된 sp^3 구조의 탄소(3) 알갱이 직경은 최종적으로 10 nm 이하가 되어 이미터 침단의 직경을 결정한다. 100이상의 양상 비율을 가지는 침형 돌기를 형성기 위해서, 선택 비는 10 정도 되어야 한다. 이런 경우에, sp^3 구조의 탄소(3)가 ECR 플라즈마 처리에서 아이소트로픽(isotropic) 방식으로 에칭되면, 알갱이 직경이 선택비에 이미터 침단의 직경을 곱한 값이 된다. 그러므로, 100 nm 정도로 양호해진다.

이런 방법은 카본막(2)이 형성될 때, 침형 돌기를 형성하기 위해 마스크로 작용하는 sp^3 구조의 탄소(3)가 또한 동시에 형성되어, 요구되는 단계가 줄어드는 이점이 있다. 또한, 막 안에 포함된 sp^3 구조의 탄소(3)는 마스크로 사용되어 다량의 방출 전류 성질을 갖는 sp^3 구조의 카본막(3)이 침형 돌기, 즉 이미터 침단에 자기 정합 방식으로 배열된다. 또한, 상기 구조에서, 침형 돌기를 형성하기 위한 마스크로서 작용하는 sp^3 구조의 탄소(3)가 카본막(2)의 깊이 방향으로 배열되어, 침형 돌기 사이에서 침형 돌기를 형성하고, 그러므로 침형 돌기의 내표면 밀도를 크게 개선한다.

다음에, 본 발명의 제 4 실시예가 후술된다. 도 4 에 도시된 바와 같은 상기 구조에서, 상단 표면이 약 10 μm 높이를 가진 돌기 구조로 덮여있는 카본막(2)이 도전성 음극 전극을 제공하는 기판 전극(1) 위에 형성되고, 상기 카본막 위에 약 800 nm 구경을 산소막으로 구성된 절연막(4)을 통해 약 200 nm 두께를 가진 금속막으로 구성된 게이트 전극(5)이 형성된다. 이미터를 제공하는 침형 돌기를 가진 예시된 카본막(3)의 구조가 본 발명에 따른 제 1 실시예에 따른 도 1에 도시되더라도, 이것은 제 1 실시예에 제한되지 않고 제 2 및 3 실시예에 따라 적용된 이미터에도 적용된다. 예를 들어, 본 발명의 제 4 실시예에 따른 구조에서, 게이트 전극(5)은 이미터 부근에 배열되어, 낮은 전압에서 이미터 침단에 원하는 전계를 인가하여 높은 방출 성질을 쉽게 얻을 수 있다.

다음에, 본 발명의 제 5 실시예가 도면을 참조로 자세히 설명된다. 도 5d 는 본 발명의 제 5 실시예에 따른 전계 방출형 냉음극의 단면을 도시한다. 기판 전극(1)은 냉음극 재료가 덮일 때, 베이스로 작용하는 재료이며, 또한 낮은 전극으로 작용한다. 제 5 실시예에 사용된 기판 전극(1)은 반도체 기판 또는 예를 들어, Si, Mo, Fe, Ni, Pt 같은 어떤 도체로 구성된다. 또는 금속막이 부착되거나, 증발되거나 혹은 도포되는, 유리같은 절연 기판이 기판 전극으로 사용된다. 냉음극 재료를 제공하는 카본막(2)은 n 침형 돌기 구조의 표면을 가지고 있다. 표면 도전성막(9)은 sp^2 구조를 포함한 카본막으로 구성되어, 카본막(2)에

비하여 높은 전도성뿐만 아니라 10 nm 이하의 두께 및 $10^5 \Omega\text{cm}$ 이하의 두께를 가지게 된다. 표면 도전성막(9)은 전자를 공급하는 통로 부분을 구성하며, 양호하게, 예를 들어 $10^5 \Omega\text{cm}$ 이하의 낮은 저항을 갖는다. 절연막(4)은 전기적으로 카본막(2)과 게이트 전극(5)을 서로 격리시키는 절연 재료이며, 주로 산화막으로 구성되어 있다.

도 5a 에 도시된 바와 같이, n 형 실리콘은 기판 전극(1)으로 사용된다. 다음에, 도 5b 에 도시된 바와 같이, CVD 법을 사용하여 카본막(2)으로 다결정 다이아몬드를, 5μ 두께로 기판 전극(1) 위에 형성한다. 다음에, 도 5c 에 도시된 바와 같이, 카본막(2)의 표면은 수소 플라즈마에 노출된다. 발생된 플라즈마 처리는 ECR 형이다. 이런 처리에서, CVD 다결정 다이아몬드막에 존재하는 불순물 및 미세한 결함은 선택적으로 에칭되어, 결과적으로 침형 구조를 이룬다. 상기 방법은 냉음극 재료를 스스로 처리하기 위해 리소그래픽 단계를 필요로 하지 않는다. 또한, 에칭 단계에서, 수소 플라즈마는 카본막(2)을 깎아내어, 비결정 카본막을 포함한 표면 도전성막 또는 카본막(2) 표면과 침형 돌기 구조의 표면 모두에 sp² 구조를 포함하는 카본막을 양호하게 구성한다. 다음에, 도 5d 에 도시된 바와 같이, 절연막(4)과 게이트 전극을 제공하는 금속막이 덮인 후에, 절연막(4)과 게이트 전극(5)은 가공되어 리소그래픽 단계를 실행하는 바람직한 형태를 지닌다. 본 발명에 따른, 수소 플라즈마 처리만 침형 구조를 형성하기 위해 실행되더라도, 산소 플라즈마 처리가 수소 플라즈마 처리 전에 실행될 수 있다. 그러므로 산소 플라즈마 처리를 실행함으로써, 얇은 카본막(2)을 가지는 침형 돌기 구조가 수소 플라즈마 처리에 의해 형성되어, 기판 전극 표면에서 성장하는 침형 돌기 구조를 쉽게 형성되는 이점을 가지고 있다. 수소 플라즈마를 사용하여 카본막(2)에 침형 구조를 형성한 후에 상술된 과정이 절연막 및 게이트 전극을 형성할지라도, 절연막(4)과 게이트 전극(5)은 먼저 형성되고 그 다음에 카본막(2)이 처리되어 돌기 형태를 갖는다. 또한, 본 실시예에서, 절연막(4) 아래의 카본막(2)에 침형 구조가 적게 형성되더라도, 절연막(4)이 형성되기 이전에, 절연막(4)아래 카본막(2)의 침형 구조는 산소 플라즈마 에칭으로 미리 제거하여 평탄한 구조를 제공한다.

다음에, 본 발명에 제 5 실시예에 따른 전계 방출형 냉음극의 작동이 도 5d 를 참조로 자세히 설명된다. 본 발명에 따른 전계 방출형 냉음극을 작동하기 위해서, 음극성 바이어스 또는 양극성 바이어스를 기판 전극(1) 또는 게이트 전극(5)에 각각 인가한다. 그러면, 전계가 침형 돌기 구조의 집중되어, 기판 전극(1) 또는 게이트 전극(5)에 인가되는 전압을 낮출 수 있다. 표 1 은, 수소 플라즈마 처리 전의 성장 다이아몬드막(샘플1), sp² 구조가 포함된 표면에 수소 플라즈마 처리하여 침형 구조의 다이아몬드막이 덮여있는 다른 다이아몬드막(샘플2), 및 산화 매개물 및 산소 플라즈마에 의해 sp² 구조를 제거하여 얻어지는 또 다른 다이아몬드막(샘플3)의 임계 전계 강도를 표시한다. 이런 경우에 적용된 참조 전류 밀도는 $10 \mu \text{A}/\text{cm}^2$ 이다. 결과에 의하여, 샘플 2 가 최소 임계 전압 강도를 가지며, 향상된 전계 방출 성능을 갖는다는 것이 발견된다.

[표 1]

| | 샘플 1 | 샘플 2 | 샘플 3 |
|----------|---------------------|-------------------|-------------------|
| 임계 전계 강도 | 120V/ μm | 1V/ μm | 7V/ μm |

다음에, 본 발명에 따른 제 6 실시예가 도면을 참조로 상세히 설명된다. 도 6d 는 본 발명의 제 6 실시예에 관한 단면도이다. 기판 전극(1)은 낮은 전극을 구성한다. 상기 기판 전극(1)은 반도체 기판으로 구성되거나 예를 들어 Si, Fe, Ni, 또는 Pt 같은 도체로 구성된다. 카본막(2)은 sp³ 구조의 탄소가 양호하게 포함된, 음극 재료로 구성된다. 상기 카본막(2)은 표면에 침형 돌기형 구조를 가진다. 표면 도전막(9)은 비결정의 카본막 또는 sp² 가 양호하게 포함된 카본막으로 구성되어, 10 nm 이하의 두께 및 $10^5 \Omega\text{cm}$ 이하의 표면 저항을 가질뿐 아니라 카본막(2)에 비해 높은 전도성을 가지게 된다. 표면 도전막(9)은 전자를 공급하는 통로 부분이므로, 예를 들어, 저항이 $10^5 \Omega\text{cm}$ 정도로 낮은 것이 바람직하다. 전기적으로 카본막(2)과 게이트 전극(5)을 격리시키기 위해서, 절연막(4)은 산화막 같은 절연 재료로 구성된다. 게이트 전극(5)은 금속 박막으로 구성된, 카본막(2)으로부터 전자를 끌어당기기 위해 제공된다. 지지 기판(10)은 유리, 플라스틱, 세라믹 등의 절연 재료로 구성된 전계 방출형 냉음극을 위해 베이스를 구성한다.

도 6a 에 도시된 바와 같이, 예를 들어, CVD 법을 사용하여 냉음극 재료로 다결정 다이아몬드를 포함한 카본막(2)을 Mo 로 구성된 기판 전극(1) 위에 형성한다. 이런 경우에, 카본막(2)은 약 $5 \mu\text{m}$ 두께로 형성된다. 다음에, 절연막(4)을 제공하는 산화막 및 게이트 전극(5)을 제공하는 금속막이 덮인다. 다음에, 도 6b 에 도시된 바와 같이, 절연막(4) 및 게이트 전극(5)은 처리되어 리소그래픽 단계를 실행하는 임의의 형태를 띤다. 다음에, 도 6c 에 도시된 바와 같이, 카본막(2)의 표면이 수소 플라즈마에 노출된다. 상기 플라즈마 처리 동안에, CVD 다결정 다이아몬드 존재하는 불순물 및 미세한 결함은 선택적으로 에칭되고, 침형 돌기 구조를 제공한다. 상기 에칭에서, 침형 돌기 구조가 카본막(2)으로 부터 기판 전극에 맞닿아 있는 구조가 된다. 기판 전극(1)에서 표면 부분까지 에칭되는 다른 구조가 된다. 상기 에칭 단계에서, 카본막(2)을 깎아내는 수소 플라즈마 처리 상태를 제공하여, 비결정 카본막 혹은 sp² 구조를 양호하게 포함한 카본막으로 구성된 표면 도전성막(9)은 카본막(2) 표면과 침형 돌기 구조의 표면에 형성된다. 본 발명의 실시예에서, 절연막(4) 및 게이트 전극(5)은 카본막(2)상에서 형성되고 다음에 침형 구조를 형성하기 위하여 수소 플라즈마 처리를 진행하고, 그 카본막(2)은 침형 구조를 제공하기 위하여 수소 플라즈마 처리를 미리 진행할 수 있어서, 절연막(4) 및 게이트 전극(5)을 순차적으로 형성한다. 최종적으로, 도 6d에서 도시된 것처럼, 지지 베이스를 제공하는 그 지지 기판(10)은 기판 전극(1)의 뒷쪽에 얇은 판으로 적층된다.

다음에, 본 발명의 제 6 실시예에 따른 전계 방출형 냉음극의 역할이 도 6d를 참조하여 자세히 서술된다. 본 발명에 따른 전계-방출형 냉음극을 동작시키기 위하여, 음의 바이어스 또는 양의 바이어스가 기판 전극(1) 또는 게이트 전극(5)에 각각이 인가된다. 이와 함께, 전계는 카본막(2) 표면의 침단에 응집되고 그 표면은 동시에 침형 돌기 구조가 되고, 그 침형 돌기 구조는 기판 전극(1)에 이르러서, 전자들은 기판으로부터 쉽게 공급되어서, 기판 전극(1) 또는 게이트 전극(5)에 인가되는 전압을 감소시킨다.

다음에, 본 발명의 제 7 실시예는 도면들을 참조하여 자세히 서술될 것이다. 도 7d는 본 발명의 제 7 실시예에 따른 전계-방출형 냉음극의 단면도를 도시한다.

기판 전극(1)은 냉음극 재료를 증착하기 위하여 베이스를 제공하는 기판이고, 또한 더 낮은 전극으로서 역할을 한다. 이 기판 전극(1)은 반도체 물질 또는 예를 들어, Si, Mo, Fe, Ni, 또는 Pt와 같은, 다른 도체로 제조될 수 있다. 또한, 부착되고, 증발되거나 또는 증착되는 금속 막상에서, 기판처럼 유리나 같은 반도체 기판이 사용될 수 있다. 그 냉음극 재료를 제공하는 그 카본막(2)은 전자들을 방출하기 위하여 제공된다. 이 카본막(2)은 전자들을 방사하고 탄소 3개로 이루어진 sp³와 탄소 2개로 이루어진 sp²를 포함하는 음극 재료이다. 그 카본막(2)은 침형 돌기 표면을 갖는다. 표면 도전막(9)은 아몰퍼스 카본막 또는 바람직하게는 sp² 구조를 포함하는 카본막으로 이루어지고, 10nm 두께 또는 그 이하의, 그리고 10⁵ Ω cm의 표면 저항 또는 그 이하의 저항 뿐만 아니라 카본막 2에 비교하여서 높은 도전성을 갖는다. 그 표면 도전 막(9)은 전자를 발생하는 경로의 부분이기 때문에, 그것의 저항성은 낮은 것이, 예를 들어 10⁵ Ω cm 인 것이 바람직하다. 주로 산화 막들로 형성된 그 절연 막(4)은 카본막(2)과 게이트 전극(5)을 전기적으로 절연하는 절연 재료이다. 그 게이트 전극(5)은 카본막(2)으로부터 전자들을 방출하기 위하여 제공되며, 금속 박막으로 구성된다.

도 7a에서 도시된 것처럼, n-형 실리콘 기판은 기판 전극(1)으로써 사용된다. 도 7b에서 도시된 것처럼, 이 기판 전극(1)상에서, 그 카본막(2)은 CVD 법 또는 스퍼터링 방법을 사용하여 형성된다. 본 실시예에서, 기판 전극(1)상에서, 냉음극 재료인 카본막(2)처럼 3μm의 예상 두께로 다이아몬드와 유사한 카본막이 형성된다. 이 카본막은 탄소 2개의 sp² 구조에서 탄소 3개의 sp³ 구조로 도드된 탄소 2개의 sp² 구조를 갖는다. 다음에, 도 7c에서 도시된 것처럼, 카본막(2)의 표면은 수소 플라즈마에 노출된다. 이 수소 플라즈마 처리동안에, 탄소 3개의 sp³ 구조는 탄소 2개의 sp² 구조를 선택적으로 에칭하기 위하여 마스크 크로스의 역할을 하고 따라서, 침형 돌기 구조를 제공한다. sp² 구조의 접착력과 비교하여 sp³ 구조의 강한 접착력이 선택적인 에칭을 발생시키도록 야기하기 때문이다. 세팅에 의해, 에칭 처리에서, 그러한 환경에는 수소 플라즈마가 카본막(2)을 손상시키도록 야기할때, 아몰퍼스 카본막 또는 바람직하게는 sp² 구조를 포함하는 카본막으로 구성되는 표면 도전막(9)이 카본막(2)의 표면 및 침형 돌기 구조의 표면에 형성된다. 다음에 도 7d에서 도시된 것처럼, 그 절연막(4)은 카본막(2)으로부터 전자들을 뽑아내기 위하여 금속 박막으로 이루어진다. 카본막(2)의 침형 돌기 구조가 본 실시예에서, 카본막(2)이 베이스상에 남아있는 구조를 가짐에도 불구하고, 그 침형 돌기 구조는 기판 전극(1)로부터 직접적으로 형성될 수 있다.

다음에, 본 발명의 제 7 실시예에 따라 전계-방출형 냉음극의 역할은 도(7d)를 참조하여 자세히 서술될 것이다. 제 7 실시예에 따라 그 전계-방출형 냉음극 다바이스를 동작시키기 위하여, 음의 바이어스 또는 양의 바이어스가 기판 전극(1)의 침단 또는 게이트 전극(5)에 각각이 인가된다. 이것으로, 전계는 동시에, 침형 돌기 모양으로 되는 표면의 카본막(2)의 침단에서 응집되고, 그 카본막(2)의 침형 돌기 부분의 표면은 표면 도전 막(9)으로 덮혀서, 전자들은 기판으로부터 쉽게 공급되고, 기판 전극(1) 또는 게이트 전극(5)에 인가되는 전압을 감소시키는 것을 가능하게 한다.

다음에, 본 발명의 제 8 실시예는 도면을 참조로 자세히 서술될 것이다. 도 8d는 본 발명의 제 8 실시예에서 주어진 전계 방출형 냉음극의 단면도이다. 더 낮은 전극으로 구성된, 기판 전극(1)은, 예를 들면 Si, Mo, Fe, Ni, 또는 Pt와 같은 반도체 물질 또는 임의의 도전체로 될 수 있다. 냉음극 재료를 제공하는 카본막(2)은 전자들을 방출하기 위해 제공된다. 이 카본막(2)은 전자들을 방출하고, sp² 구조로된 탄소(2a) 및 sp³ 구조로된 탄소(3)를 포함하기 위한 음극 재료이다. 또한, 이 카본막(2)은 침형 돌기 구조로된 표면을 갖는다. 도전막 표면(9)은 sp² 구조를 포함하고, 카본막(2)과 비교하여 높은 도전성을 갖고 10 nm 또는 그 이하의 두께와 10⁵ Ω cm 또는 그 이하의 표면 저항성을 갖는 카본막으로 이루어진다. 도전막 표면(9)이 전극들을 공급하기 위한 경로의 일부이기 때문에, 바람직하게도, 그것의 저항성은 예를 들면 10⁵ Ω cm 또는 그 이하로 낮다. 그러므로, sp² 구조로된 카본막보다도 오히려, 바람직하게 비결정 카본막이 쓰이고, 더 바람직하게 낮은 저항성 sp² 구조로된 카본막이 쓰인다. 주로 산화막 등으로 형성된, 절연막(4)은 카본막(2)과 게이트 전극(5)을 전기적으로 절연하는 절연 재료이다. 금속막으로 이루어진, 게이트 전극(5)은 카본막(2)으로부터 전극들을 끌어당기기 위해 제공된다. 지지 기판(10)은 유리, 플라스틱, 또는 세라믹과 같은 절연 재료로 만들어진, 전계 방출형 냉음극 장치에 대한 베이스로 이루어진다.

도 8a에 도시된 바와같이, 기판 전극을 제공하는 스퍼터 방법을 사용하여 Mo로 증착된 지지 기판(10)은 유리로 만들어진다. 그런 후, 도 8b에 도시된 바와같이, 카본막(2)은 CVD 또는 스퍼터 방법을 사용하는 이 기판 전극(1)위에 형성된다. 본 실시예에, 다이아몬드 같은 카본막은 기판 전극(1)위에 냉음극 재료로 형성되고, 3μm의 두께로 추정된다. 도시된 바와같이, 카본막(2)은 그 안에서 sp² 구조로된 탄소(2)와 sp³ 구조로된 탄소(3)를 혼합한 것과 같은 막 구조를 갖는다. 그런 후, 도 8c에 도시된 바와같이, 절연막(4)을 제공하는 산화막과 게이트 전극(5)을 제공하는 금속막은 증착되고, 그 다음, 절연막(4d)와 게이트 전극(5d)는 리소그래픽 단계를 실행함으로써 임의의 형태로 처리된다. 그 다음 도 8d에 도시된 바와같이, 냉음극 재료의 표면(2d)은 수소 플라즈마에 노출된다. 이 노출의 단계에서, sp³ 구조로된 탄소(3)는 침형 돌기 구조안에 sp² 구조로된 탄소(2a)를 선택적으로 에칭하기 위한 마스크로 반응한다. 이 에칭 단계에서, 카본막(2)을 손상시키기 위해 수소 플라즈마를 일으키는 그런 조건들을 설정함으로써, sp² 구조를 포함하는 카본막으로 이루어진 도전막 표면(9)은 카본막(2)의 표면과 침형 돌기 구조의 표면에 형성된다.

다음에, 본 발명의 제 8 실시예를 따르는 전계 방출형 냉음극 장치의 작용은 다음의 도 8d를 참조로 상세히 설명된다. 본 실시예를 따르는 전계 방출형 냉음극의 작동을 위해서, 음 바이어스 또는 양 바이어스는

기판 전극(1) 또는 게이트 전극(5)에 각각 인가된다. 이와 함께, 전자 전계는 표면이 바늘형 돌기 형태로 된, 카본막 표면 첨단에 집중되고, 동시에, 침형 돌기 부분은 기판 전극(1)에 이르게 되어, 전자는 기판으로부터 쉽게 공급될 수 있으므로, 기판 전극(1d) 또는 게이트 전극(4d)에 인가되는 전압을 쉽게 감소시킬 수 있다.

상술한 바와 같이, 본 발명에 따른 전계 방출형 냉음극은 저 전압에서조차도 큰 방출-전류 특성을 쉽게 이룩할 수 있는 효과를 갖는다.

이는 카본막으로 형성된 복수의 에미터 각각이 예리하며 침형으로 형성되기 때문이다. 따라서, 에미터의 첨단에서 적용되는 전계 강도를 강화하고 동시에 많은 수의 방출점을 형성한다.

더우기, 고 방출을 성능을 갖는 다이아몬드막 즉, sp³-구조의 카본막 및 높은 도전성을 갖는 흑연막 즉, sp²-구조의 흑연막과 결합된 카본막을 에미터 재료로 사용함으로써, 도전성 및 방출 성능을 증가시키는 것이 가능하다.

또한, 에미터 첨단에서 sp³-구조의 카본막을 배열함으로써, 방출 성능도 개선될 수 있다.

또한, 본 발명에 따라, 많은 방출-전류 특성을 쉽게 이룩할 수 있는 전계-방출 형 냉음극의 제조 방법을 제공하는 것이 가능하다. 이는 카본막은 플라즈마 처리가 가능하기 때문으로서, 동시에 예리하며 침형의 복수의 에미터를 쉽게 형성할 수 있다.

특히, 수소 플라즈마 처리동안 카본막내 또는 카본막 표면에 상이한 에칭율을 갖는 복수의 재료를 혼합함으로써, 카본막이 에칭될 때 낮은 에칭율을 갖는 재료는 마스크로서 동작할 수 있으므로, 자기-정합 방식으로 침형 에미터가 형성된다.

또한, 수소 플라즈마 처리동안에 동시에 더 높은 에칭율을 가지는 sp²-구조의 카본막이 형성되고, 상기 카본막이 형성될 때 더 낮은 에칭율을 가지는 다른 카본막이 형성되므로, 카본막 및 에미터 형성용 마스크 재료를 형성하기 위한 장비를 형성하는 동일한 막을 사용하는 것이 가능하다.

특히, sp³ 구조 또는 수소 플라즈마를 사용하는 sp³ 구조를 포함하는 카본막을 처리함으로써, 포토리소그래피를 사용하지 않고 냉음극 재료의 표면을 양호하게 도안할 수 있다.

이는 미세한 결합, 불순물 또는 sp²-구조부가 선택적으로 에칭되기 때문이다. 따라서, 침형 구조를 형성함에 있어서, sp³-구조부가 마스크로서 동작하도록 하는 원인이 된다.

또한, 많은 방출-전류 특성을 갖는 sp³ 구조를 가지는 카본막이 자기-정합 방식으로 에미터의 첨단에 형성될 수 있기 때문에, 에미터의 성능도 개선된다.

특히, sp³ 구조의 표면 또는 sp³ 구조 침형-구조를 포함하는 카본막을 형성함으로써, 낮은 전계로도 큰 전류 특성을 이룩할 수 있다.

이는 전계 집중의 효과가 냉음극 재료의 침형-구조 표면에 의해 강화되기 때문이다.

또한, ECR 형 수소 플라즈마 처리를 실행함으로써, 더 양호한 플라즈마 실행이 가능하게 되어, 예리하며 침형의 에미터가 쉽게 형성된다.

또한, 침형 구조를 형성하는 동안, 수소 플라즈마에 의한 손실에 의한 비결정질 카본막 또는 sp²-구조의 막을 갖는 침형 구조의 표면을 커버함으로써, 많은 전자가 방출된다.

이는 sp²-구조의 막이 침형 구조의 첨단에 전자를 쉽게 공급하도록 하기 때문이다.

따라서, 본 발명은 상기 실시예로 제한되어서는 안되며, 본 발명의 범위와 정신을 벗어나지 않고 많은 수정 및 변경이 가능함은 물론이다.

발명의 효과

지금까지 본 발명에 따라, 개선된 방출 지점 및 방출 성질을 가진, 다이아몬드와 같은 카본막으로 구성된 다수의 날카로운 형태를 띠는 전계 방출형 냉음극을 제공하여, 낮은 전압에서조차도 다량의 방출 전류를 얻을 수 있다.

또한, sp³ 구조의 카본막처럼, 향상된 방출 성능을 가진 다이아몬드막, 및 sp² 구조의 카본막처럼, 높은 도전성을 가진 흑연 막을 결합하여 이미터 재료로서 복합 카본막을 사용하여, 높은 도전성을 가지고 다량의 전류를 방출 성질을 가진 전계 방출형 냉음극을 제공한다.

상기 제조 방법은 이미터 첨단에 sp³ 구조의 카본막을 배치하여 더욱 향상된 방출 성질을 제공하는 효과가 있다.

상술된 제조 방법들로부터, 카본막들이 수소 플라즈마 처리에서 형성될 때, 높은 에칭율을 가진 sp² 구조의 카본막과 낮은 에칭율을 가진 또다른 카본막을 동시에 형성하는 동일한 막 형성 장치에 의해서, 카본막 형성을 위한 마스크 및 이미터 형성을 위한 마스크를 형성하게 된다.

또한, 향상된 방출 성질을 가진 sp³ 구조의 카본막이 자기 정합 방식으로 이미터의 첨단에 형성되기 때문에, 이미터의 방출 성질이 마찬가지로 개선된다.

또한, 수소 플라즈마 처리를 ECR 플라즈마를 사용하여 실행하기 때문에, 플라즈마에 날카로운 침형 이미터가 쉽게 형성되는 성능을 얻을 수 있다.

(57) 청구의 범위

청구항 1

카본막의 표면이 탄소로 형성된 침형 돌기 구조로 덮여있는 카본 재료.

청구항 2

카본막의 표면이 침형 돌기 구조로 구성되고, 상기 침형 구조의 표면이 비결정 카본막으로 덮여있는 카본 재료.

청구항 3

카본막의 표면이 침형 돌기 구조로 구성되고 상기 침형 구조의 표면이 sp² 구조를 포함하는 도전막으로 덮여있는 카본 재료.

청구항 4

제 1 항에 청구된 카본 재료를 이미터로서 갖고 있는 전계 방출형 냉음극.

청구항 5

제 4 항에 있어서, 상기 카본막이 sp² 구조 및 sp³ 구조가 결합된 복합 구조를 가진 전계 방출형 냉음극.

청구항 6

제 5 항에 있어서, sp³ 구조가 상기 카본막 아래에 형성되는 전계 방출형 냉음극.

청구항 7

기판 전극의 표면에 제공된 탄소로 구성된 침형 돌기 구조를 이미터로서 갖고 있는 가진 전계 방출형 냉음극.

청구항 8

제 7 항에 있어서, 상기 침형 돌기 구조의 첨단이 sp³ 구조로 구성된 전계 방출형 냉음극.

청구항 9

제 8 항에 있어서, 상기 sp³ 구조의 곡률 반경이 1nm 내지 100nm인 전계 방출형 냉음극.

청구항 10

제 8 항에 있어서, 상기 침형 돌기 구조는 높이가 10nm 내지 1 μ m 인 원뿔 또는 피라미드 형태를 갖고 있는 전계 방출형 냉음극

청구항 11

제 2 항에 있어서, 카본 재료가 이미터로 사용되는 전계 방출형 냉음극.

청구항 12

제 11 항에 있어서, 상기 카본 재료가 다이아몬드인 전계 방출형 냉음극.

청구항 13

제 11 항에 있어서, 상기 카본 재료가 다이아몬드 같은 탄소인 전계 방출형 냉음극.

청구항 14

제 11 항에 있어서, 상기 카본 재료의 침형 구조가 낮은 기판 전극에 도달하는 전계 방출형 냉음극.

청구항 15

제 11 항에 있어서, 상기 도전막의 두께가 10 nm 이하인 전계 방출형 냉음극.

청구항 16

제 12 항에 있어서, 상기 도전막의 저항이 10⁵ Ω m 이하인 전계 방출형 냉음극.

청구항 17

제 3 항에 있어서, 카본 재료가 이미터로 사용되는 전계 방출형 냉음극.

청구항 18

제 17 항에 있어서, 상기 카본 재료가 다이아몬드인 전계 방출형 냉음극.

청구항 19

제 17 항에 있어서, 상기 카본 재료가 다이아몬드 같은 탄소인 전계 방출형 냉음극.

청구항 20

제 17 항에 있어서, 상기 카본 재료의 침형 구조가 낮은 기판 전극에 도달하는 전계 방출형 냉음극.

청구항 21

제 17 항에 있어서, 상기 도전막의 두께가 10 nm 이하인 전계 방출형 냉음극.

청구항 22

제 18 항에 있어서, 상기 도전막의 저항이 $10^5 \Omega\text{cm}$ 이하인 전계 방출형 냉음극.

청구항 23

침형 카본막을 형성하도록, 수소 대기 상태에서 플라즈마 처리를 카본막 위에서 실행하는 단계를 포함하는 카본 재료의 제조 방법.

청구항 24

제 23 항에 있어서, 수소 대기 상태에서, 플라즈마 처리를 실행하는 단계 전후에, 산소 대기 상태에서 플라즈마 처리를 실행하는 단계를 포함하는 카본 재료의 제조 방법.

청구항 25

제 23 항에 있어서, 침형 카본막을 형성하기 위해, 상기 플라즈마 처리 동안에, 상기 카본막을 에칭하는 단계를 포함하는 카본 재료의 제조 방법.

청구항 26

제 25 항에 있어서, 상기 카본막의 표면 안이나 위에서 다른 에칭을 가진 재료를 형성하는 단계를 포함하는 카본 재료의 제조 방법.

청구항 27

제 26 항에 있어서, 상기 카본막이 sp^2 구조 및 이에 혼합된 sp^3 구조를 갖는 방식으로, 상기 카본막을 형성하는 단계를 포함하는 카본 재료의 제조 방법.

청구항 28

제 24 항에 있어서, 상기 플라즈마 처리를 ECR(Electron Cyclotron Resonance) 플라즈마를 사용하여 실행하는 카본 재료의 제조 방법.

청구항 29

제 28 항에 있어서, 상기 ECR 플라즈마 처리는 처리 장치에 있는 기판에 바이어스를 인가하여 실행하는 카본 재료의 제조 방법.

청구항 30

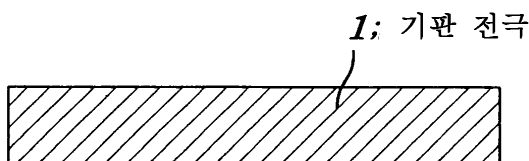
제 23 항에 청구된 카본 재료의 제조 방법을 사용하여, 이미터를 제공하는 침형 돌기 구조를 형성하는 단계를 포함하는 전계 방출형 냉음극의 제조 방법.

청구항 31

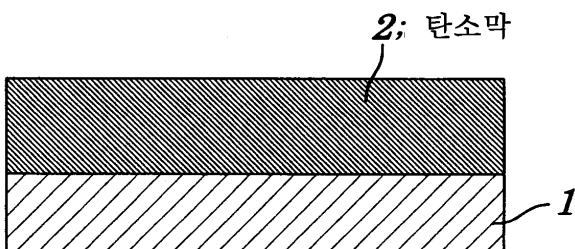
기판 전극 표면에 침형 카본막을 형성하기 위해, 상기 카본막을 기판 전극 위에 제공하여, 수소 대기 상태에서 플라즈마 처리를 상기 카본막 위에서 실행하는 단계를 포함하는 전계 방출형 냉음극의 제조 방법.

도면

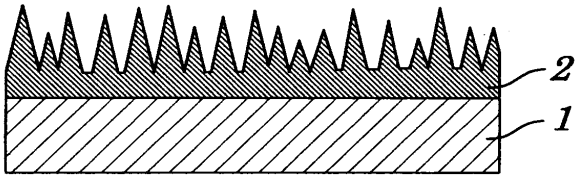
도면 1a



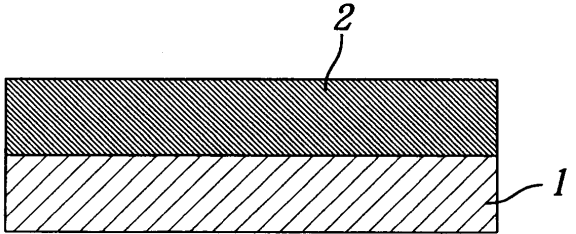
도면 1b



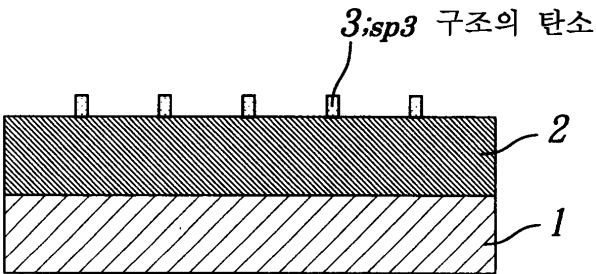
도면1c



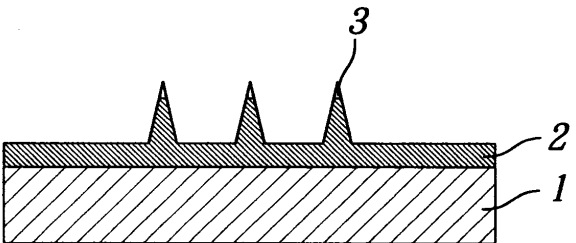
도면2a



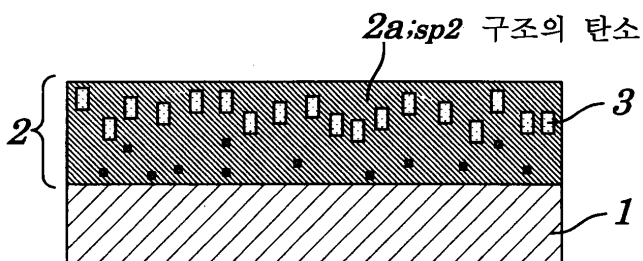
도면2b



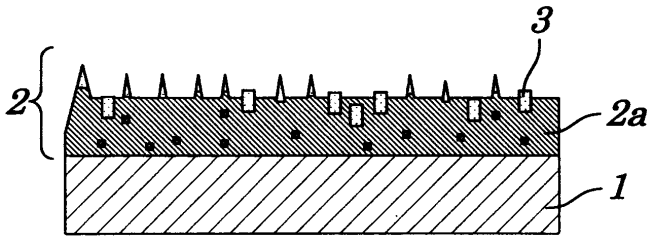
도면2c



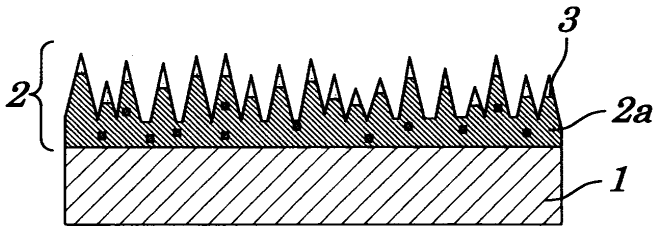
도면3a



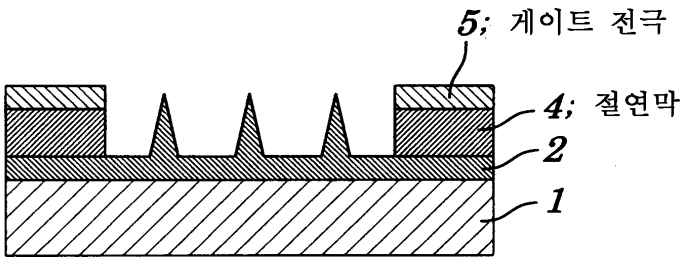
도면3b



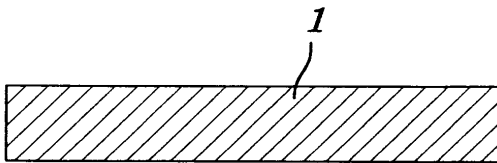
도면3c



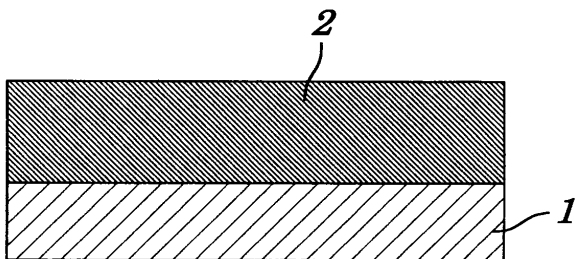
도면4



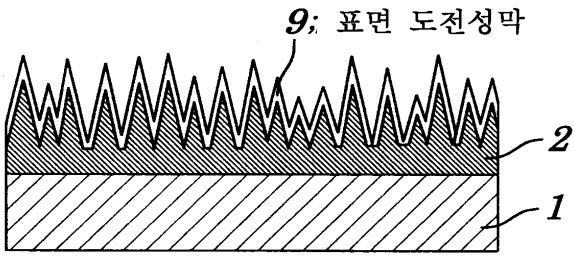
도면5a



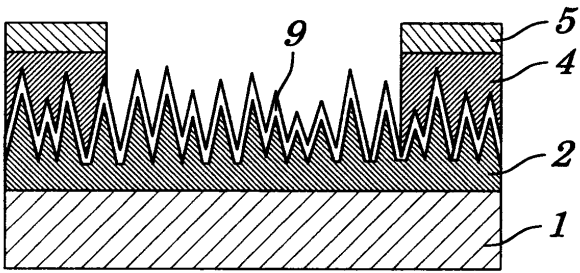
도면5b



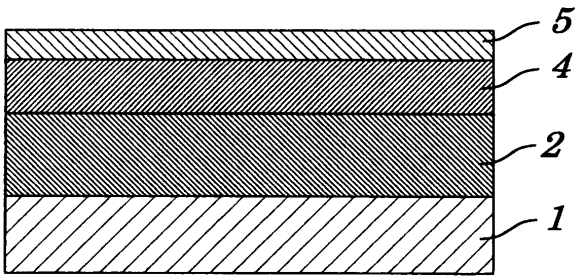
도면5c



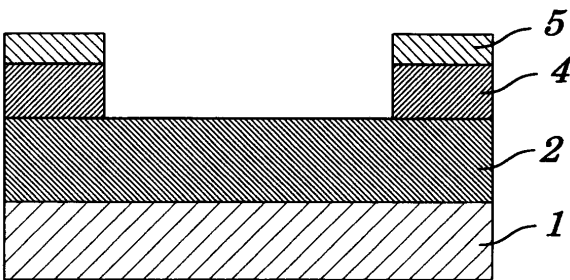
도면5d



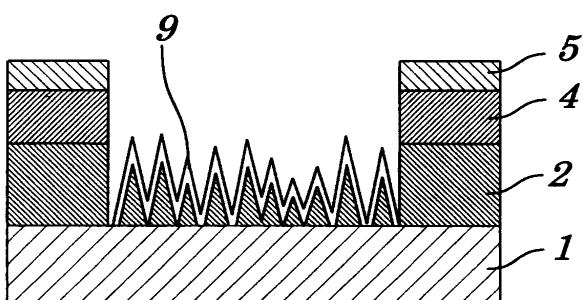
도면6a



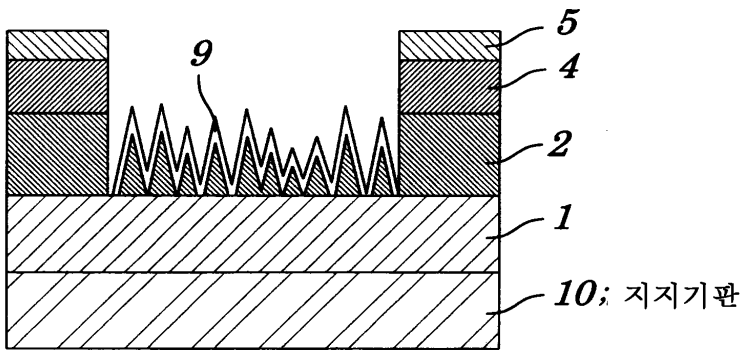
도면6b



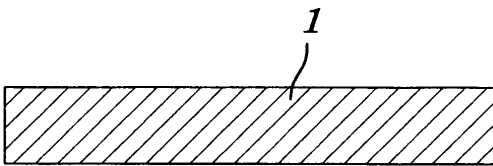
도면6c



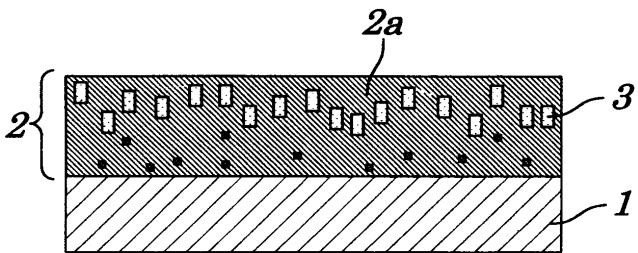
도면6d



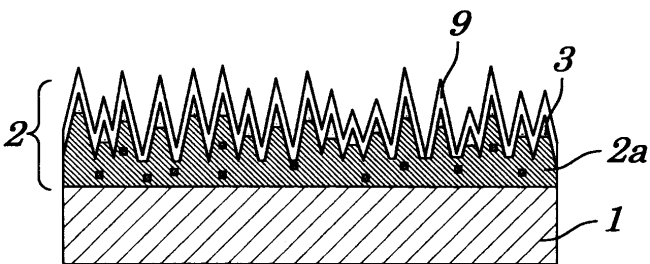
도면7a



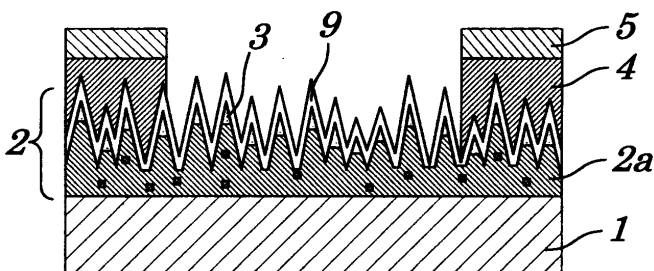
도면7b



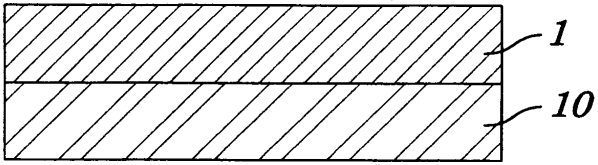
도면7c



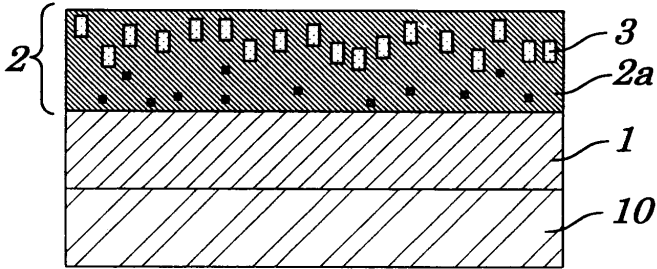
도면7d



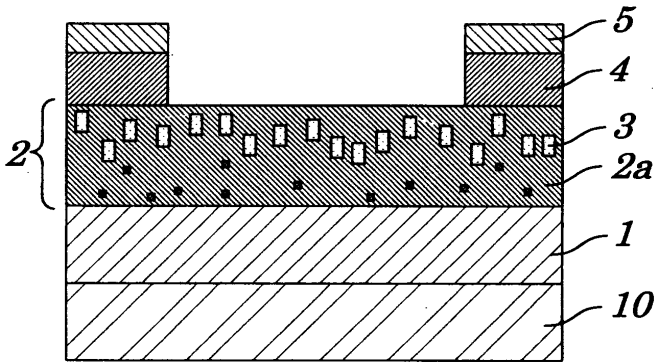
도면8a



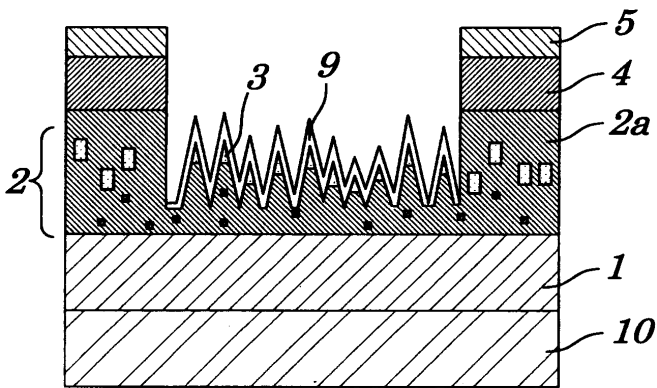
도면8b



도면8c



도면8d

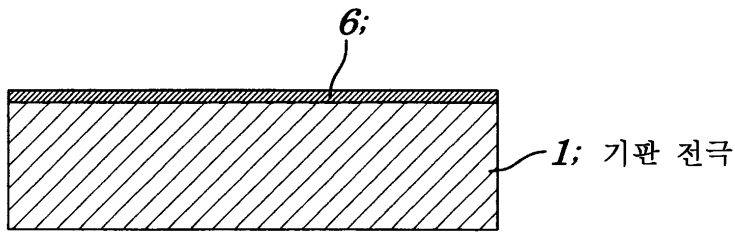


도면9



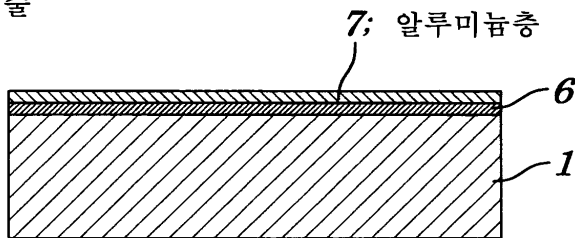
도면10a

종래기술



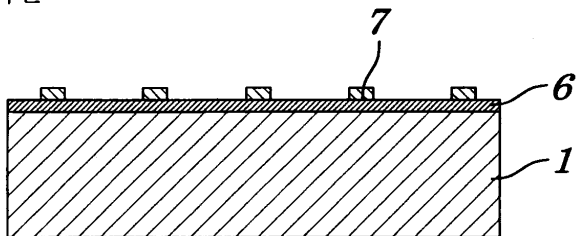
도면10b

종래기술



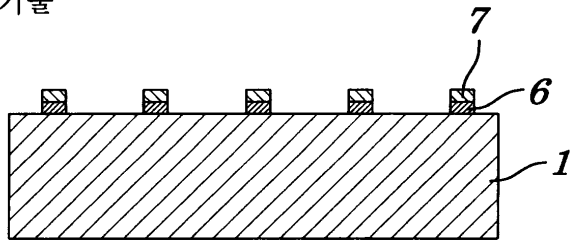
도면10c

종래기술



도면 10d

종래기술



도면 10e

종래기술

