



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년03월25일
(11) 등록번호 10-1025112
(24) 등록일자 2011년03월18일

(51) Int. Cl.

H04B 15/00 (2006.01) H04B 7/26 (2006.01)

(21) 출원번호 10-2007-7016903

(22) 출원일자(국제출원일자) 2005년12월22일

심사청구일자 2007년07월23일

(85) 번역문제출일자 2007년07월23일

(65) 공개번호 10-2007-0094007

(43) 공개일자 2007년09월19일

(86) 국제출원번호 PCT/US2005/046736

(87) 국제공개번호 WO 2006/071760

국제공개일자 2006년07월06일

(30) 우선권주장

11/192,787 2005년07월29일 미국(US)

60/638,666 2004년12월23일 미국(US)

(56) 선행기술조사문헌

WO239597 A2*

US20020021682 A1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

퀄컴 인코포레이티드

미국 캘리포니아 샌디에고 모어하우스
드라이브5775 (우 92121-1714)

(72) 발명자

토마신, 스테파노

이탈리아 아이-30121 베네치아 칸나레지오 3175

피스터, 헨리 데이비드

미국 92122 캘리포니아 샌디에고 #에프151 거버너
드라이브 3368

(뒷면에 계속)

(74) 대리인

남상선

전체 청구항 수 : 총 30 항

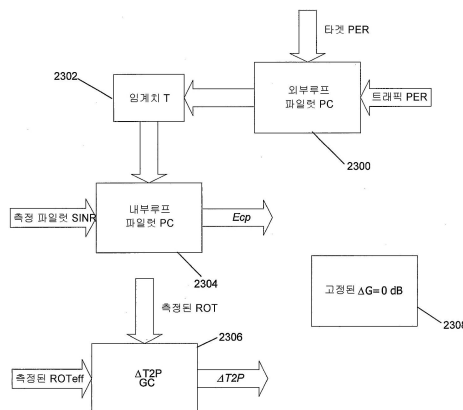
심사관 : 이명진

(54) 전송 서브채널 전력을 제어하기 위한 방법 및 장치

(57) 요약

간접 소거(IC)를 위한 방법 및 시스템이 제시된다. 본 발명의 일 양상은 트래픽 간접 소거와 관련된다. 또 다른 양상은 파일럿, 오버헤드 및 데이터에 대한 조인트 IC와 관련된다. 또 다른 양상은 개선된 채널 추정과 관련된다. 또 다른 양상은 트래픽 서브채널 이득 수정과 관련된다.

대표도



(72) 발명자

호우, 질레이

미국 92009 캘리포니아 칼스베드 비콘 베이 드라이브 1014

스미, 존 에드워드

미국 92122 캘리포니아 샌디에고 #에프-406 토스타나 웨이 5340

특허청구의 범위

청구항 1

전송 서브채널 전력을 제어하기 위한 방법으로서,

복수의 액세스 단말들로부터 수신된 신호들의 데이터 샘플들을 저장하는 단계 - 여기서, 상기 샘플들은 파일럿 채널 데이터, 오버헤드 채널 데이터, 및 트래픽 채널 데이터를 포함함 - ;

하나 이상의 액세스 단말들에 대한 오버헤드 채널 데이터 및 트래픽 채널 데이터를 복조하는 단계;

복조된 오버헤드 채널 데이터 및 트래픽 채널 데이터를 디코딩하여 어떤 오버헤드 채널 데이터 및 트래픽 채널 데이터가 정확하게 디코딩되었는지를 결정하는 단계;

정확하게 디코딩된 오버헤드 채널 데이터 및 트래픽 채널 데이터에 대한 오버헤드 채널 데이터 및 트래픽 채널 데이터를 재건하고, 채널 추정들을 사용하여 파일럿 채널 데이터를 추가로 재건하는 단계;

저장된 샘플들로부터 재건된 파일럿 채널 데이터, 재건된 오버헤드 채널 데이터, 및 재건된 트래픽 채널 데이터를 감산하는 단계;

재건된 파일럿 채널 데이터, 재건된 오버헤드 채널 데이터, 및 재건된 트래픽 채널 데이터가 저장된 샘플들로부터 감산된 후 적어도 하나의 액세스 단말의 파일럿 채널 전력을 조정하는 단계; 및

소거되는 측정 간섭에 기반하여 트래픽 대 파일럿(T2P) 비의 변경을 제어하는 단계를 포함하는, 전송 서브채널 전력 제어 방법.

청구항 2

제1항에 있어서,

상기 신호들은 코드 분할 다중 접속(CDMA) 신호들을 포함하는 전송 서브채널 전력 제어 방법.

청구항 3

삭제

청구항 4

제1항에 있어서,

상기 오버헤드 채널은 역방향 레이트 표시기(RRI) 채널, 보조 파일럿 채널, 데이터 요청 제어(DRC) 채널, 데이터 소스 제어(DSC) 채널, 및 확인응답(ACK) 채널 중 적어도 하나를 포함하는 전송 서브채널 전력 제어 방법.

청구항 5

제1항에 있어서,

상기 오버헤드 채널은 전용 물리 제어 채널(DPCCH), 강화된 전용 물리 제어 채널(E-DPCCH), 및 고속 전용 물리 제어 채널(HS-DPCCH) 중 적어도 하나를 포함하는 전송 서브채널 전력 제어 방법.

청구항 6

제1항에 있어서,

상기 오버헤드 채널은 보조 파일럿 채널을 포함하며, 상기 방법은 채널 추정에 기반하여 상기 보조 파일럿 채널을 재건하는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

제1항에 있어서,

트래픽 채널 데이터가 감소될 때, 오버헤드 채널 이득을 증가시키는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 11

삭제

청구항 12

제1항에 있어서,

임계치 값에 대해 총수신전력 대 열잡음 비(ROT) 값을 제어하는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 13

제1항에 있어서,

파일럿 채널 전력을 제어하는 상기 단계는

내부 루프 및 외부 루프를 구비한 페루프 파일럿 채널 전력 제어 메커니즘을 사용하는 단계를 포함하는 전송 서브채널 전력 제어 방법.

청구항 14

제13항에 있어서,

상기 외부 루프는 측정된 트래픽 패킷 에러율을 타겟 트래픽 패킷 에러율과 비교하는 것인 전송 서브채널 전력 제어 방법.

청구항 15

제13항에 있어서,

상기 외부 루프는 오버헤드 채널의 측정된 소거율과 상기 오버헤드 채널의 타겟 소거율을 비교하는 것인 전송 서브채널 전력 제어 방법.

청구항 16

제15항에 있어서,

상기 오버헤드 채널은 데이터 레이트 제어(DRC) 채널인 전송 서브채널 전력 제어 방법.

청구항 17

제15항에 있어서,

상기 오버헤드 채널은 강화된 전용 물리 제어 채널(E-DPCCH)을 포함하는 전송 서브채널 전력 제어 방법.

청구항 18

제15항에 있어서,

상기 오버헤드 채널은 전용 물리 제어 채널(DPCCH)을 포함하는 전송 서브채널 전력 제어 방법.

청구항 19

제1항에 있어서,

트래픽 대 파일럿(T2P) 비의 변경을 제어하는 상기 단계는

파일럿, 오버헤드, 및 트래픽 데이터 채널들 중 적어도 하나를 소거한 후에 신호 전력을 측정하는 단계; 및

상기 소거 후의 측정된 신호 전력에 기반하여 트래픽 대 파일럿(T2P) 비의 변경을 조정하기 위해서 페루프 이득 제어를 사용하는 단계를 포함하는 전송 서브채널 전력 제어 방법.

청구항 20

제19항에 있어서,

트래픽 대 파일럿(T2P) 비의 상기 조정된 변경을 갖는 메시지를 적어도 하나의 액세스 단말로 주기적으로 전송하는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 21

제19항에 있어서, T2P 비의 상기 변경은 확인응답(ACK) 순방향 채널을 통해 조정되는 전송 서브채널 전력 제어 방법.

청구항 22

제1항에 있어서,

그 길이가 전력 제어 갱신 주기의 적어도 2배에 달하는 평균 윈도우를 사용하여 유효 총수신전력 대 열잡음 비(ROT)를 측정하는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 23

제1항에 있어서,

파일럿 채널 전력을 제어하는 상기 단계는 페루프 파일럿 전력 제어를 포함하는 전송 서브채널 전력 제어 방법.

청구항 24

제23항에 있어서,

상기 페루프 전력 제어는 임계치 값에 따라 파일럿 전력을 조정하는 내부 루프를 포함하는 전송 서브채널 전력 제어 방법.

청구항 25

제24항에 있어서,

데이터 레이트 제어(DRC) 소거율이 제2 임계치를 초과하면 상기 임계치 값을 증가시키는 단계; 및

상기 DRC 소거율이 상기 제2 임계치 미만이면 상기 임계치 값을 감소시키는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 26

제1항에 있어서,

트래픽 대 파일럿(T2P) 비의 변경을 제어하는 상기 단계는

측정된 트래픽 패킷 에러율이 임계치를 초과하면 트래픽 대 파일럿(T2P) 비의 변경을 증가시키는 단계; 및

상기 측정된 트래픽 패킷 에러율이 상기 임계치 미만이면 트래픽 대 파일럿(T2P) 비의 변경을 감소시키는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 27

제1항에 있어서,

상기 신호들 중 하나의 트래픽 패킷 에러율(PER), 파일럿 신호 대 간섭 및 잡음비(SINR) 및 신호들의 총 전력 중 적어도 하나를 측정하는 단계; 및

상기 측정된 적어도 하나의 트래픽 패킷 에러율, 파일럿 신호 대 간섭 및 잡음비(SINR), 및 신호들의 총 전력에 따라 오버헤드 채널 이득들을 수정하는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 28

제27항에 있어서,

오버헤드 채널 이득들을 수정하는 상기 단계는 측정된 총수신전력 대 열잡음 비(ROT) 값을 타겟 총수신전력 대 열잡음 비(ROT) 값과 비교하는 단계를 포함하는 전송 서브채널 전력 제어 방법.

청구항 29

제27항에 있어서,

오버헤드 채널 이득들을 수정하는 상기 단계는 측정된 데이터 레이트 제어(DRC) 소거율과 타겟 데이터 레이트 제어(DRC) 소거율을 비교하는 단계를 포함하는 전송 서브채널 전력 제어 방법.

청구항 30

제1항에 있어서,

복수의 섹터들로부터 복수의 요청들을 액세스 단말로 전송하는 단계로서, 각각의 요청은 액세스 단말에게 트래픽 대 파일럿(T2P) 비를 감소시키도록 요청하는 것인, 전송 단계; 및

트래픽 대 파일럿(T2P) 비에서의 가장 낮은 감소를 갖는 완전히 로딩된 섹터들로부터의 복수의 요청들 중 하나의 요청을 식별하는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 31

제30항에 있어서,

완전히 로딩된 섹터들을 식별하는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 32

제1항에 있어서,

복수의 섹터들로부터 복수의 요청들을 액세스 단말로 전송하는 단계로서, 각각의 요청은 액세스 단말에게 트래픽 대 파일럿(T2P) 비를 감소시키도록 요청하는 것인, 전송 단계; 및

상기 액세스 단말과 관련된 서빙 섹터로부터의 복수의 요청들 중 하나의 요청을 식별하는 단계를 더 포함하는 전송 서브채널 전력 제어 방법.

청구항 33

제1항에 있어서,

이득 및 전력 중 적어도 하나를 제어하는 상기 단계는

상기 오버헤드 및 트래픽 채널들의 이득을 제어하는 단계를 포함하는 전송 서브채널 전력 제어 방법.

청구항 34

복수의 액세스 단말들로부터 수신된 신호들의 데이터 샘플들을 저장하는 메모리로서, 상기 샘플들은 파일럿 채널 데이터, 오버헤드 채널 데이터, 및 트래픽 채널 데이터를 포함하는, 메모리;

하나 이상의 액세스 단말들에 대한 오버헤드 채널 데이터 및 트래픽 채널 데이터를 복조하는 복조기;

복조된 오버헤드 채널 데이터 및 트래픽 채널 데이터를 디코딩하여 어떤 오버헤드 채널 데이터 및 트래픽 채널

데이터가 정확하게 디코딩되었는지를 결정하는 디코더;

정확하게 디코딩된 오버헤드 채널 데이터 및 트래픽 채널 데이터에 대한 오버헤드 채널 데이터 및 트래픽 채널 데이터를 재건하고, 채널 추정들을 사용하여 파일럿 채널 데이터를 재건하는 재건 유닛;

상기 메모리에 저장된 샘플들로부터 재건된 파일럿 채널 데이터, 재건된 오버헤드 채널 데이터, 및 재건된 트래픽 채널 데이터를 감산하는 감산기;

재건된 파일럿 채널 데이터, 재건된 오버헤드 채널 데이터, 및 재건된 트래픽 채널 데이터가 상기 메모리에 저장된 샘플들로부터 감산된 후 적어도 하나의 액세스 단말의 파일럿 채널 전력을 조정하는 전력 제어 유닛; 및

소거되는 측정 간섭에 기반하여 트래픽 대 파일럿(T2P) 비의 변경을 제어하는 이득 제어 유닛을 포함하는, 기지국.

청구항 35

전송 서브채널 전력을 제어하기 위한 장치로서,

복수의 액세스 단말들로부터 수신된 신호들의 데이터 샘플들을 저장하기 위한 수단 - 여기서, 상기 샘플들은 파일럿 채널 데이터, 오버헤드 채널 데이터, 및 트래픽 채널 데이터를 포함함 - ;

하나 이상의 액세스 단말들에 대한 오버헤드 채널 데이터 및 트래픽 채널 데이터를 복조하기 위한 수단;

복조된 오버헤드 채널 데이터 및 트래픽 채널 데이터를 디코딩하여 어떤 오버헤드 채널 데이터 및 트래픽 채널 데이터가 정확하게 디코딩되었는지를 결정하기 위한 수단;

정확하게 디코딩된 오버헤드 채널 데이터 및 트래픽 채널 데이터에 대한 오버헤드 채널 데이터 및 트래픽 채널 데이터를 재건하고, 채널 추정들을 사용하여 파일럿 채널 데이터를 추가로 재건하기 위한 수단;

저장된 샘플들로부터 재건된 파일럿 채널 데이터, 재건된 오버헤드 채널 데이터, 및 재건된 트래픽 채널 데이터를 감산하기 위한 수단;

재건된 파일럿 채널 데이터, 재건된 오버헤드 채널 데이터, 및 재건된 트래픽 채널 데이터가 저장된 샘플들로부터 감산된 후 적어도 하나의 액세스 단말의 파일럿 채널 전력을 조정하기 위한 수단; 및

소거되는 측정 간섭에 기반하여 트래픽 대 파일럿(T2P) 비의 변경을 제어하기 위한 수단을 포함하는, 전송 서브채널 전력 제어 장치.

명세서

기술분야

[0001] 본 발명은 일반적으로 무선 통신 시스템에 관한 것으로서, 특히 무선 통신 시스템에서 트래픽 간섭 소거에 관한 것이다.

배경기술

[0002] 통신 시스템은 기지국들 및 액세스 단말들 사이에서 통신을 제공한다. 순방향 링크 또는 다운링크는 기지국으로부터 액세스 단말로의 통신을 지칭한다. 역방향 링크 또는 업링크는 액세스 단말로부터 기지국으로의 통신을 지칭한다. 각 액세스 단말은 액세스 단말이 활성 상태인지 여부 및 액세스 단말이 소프트 핸드오프 상태인지 여부에 따라 주어진 순간에 순방향 및 역방향 링크들 상에서 하나 이상의 기지국들과 통신한다.

발명의 상세한 설명

[0003] 본 발명의 특징, 속성, 및 장점들은 하기 도면을 참조하여 설명될 것이다. 유사한 참조 번호는 동일 또는 유사한 객체들을 식별한다.

실시예

[0038] 여기서 제시되는 실시예들이 다른 실시예들에 비해 선호되는 것으로 반드시 해석될 필요는 없다. 본 발명의 다양한 양상들이 도면에서 제시된다.

- [0039] 도1은 무선 통신 시스템(100)을 보여주며, 이러한 무선 통신 시스템(100)은 시스템 제어기(102), 기지국(104a-104b), 및 복수의 액세스 단말들(106a-106h)을 포함한다. 상기 시스템(100)은 임의의 수의 제어기(102), 기지국(104), 및 액세스 단말들(106)을 가질 수 있다. 본 발명의 다양한 양상들 및 실시예들이 이러한 시스템(100)에서 구현될 수 있다.
- [0040] 액세스 단말들(106)은 이동국 또는 정지국일 수 있으며, 도1의 통신 시스템(100) 전역에 분포될 수 있다. 액세스 단말(106)은 컴퓨팅 장치(예를 들면, 랩톱 개인 컴퓨터)에 연결되거나, 컴퓨팅 장치 내에서 구현될 수 있다. 대안적으로, 액세스 단말은 자체 데이터 장치(예를 들면, 개인 휴대 단말기)일 수 있다. 액세스 단말(106)은 유선 전화, 무선 전화, 셀룰러 전화, 랩톱 컴퓨터, 무선 통신 개인 컴퓨터(PC) 카드, PDA, 외부 또는 내부 모뎀 등과 같은 다양한 타입의 장치들을 지칭한다. 액세스 단말은 무선 채널 또는 유선 채널(예를 들면, 광섬유 또는 동축 케이블)을 통해 통신함으로써 사용자로 데이터 연결을 제공하는 임의의 장치일 수 있다. 액세스 단말은 이동국, 액세스 유닛, 가입자 유닛, 이동 장치, 이동 단말, 이동 유닛, 이동 전화, 원격국, 원격 단말, 원격 유닛, 사용자 장치, 사용자 장비, 휴대 장치 등과 같이 다양한 명칭을 가질 수 있다.
- [0041] 시스템(100)은 다수의 셀들에 대한 통신을 제공하며, 여기서 각 셀은 하나 이상의 기지국들(104)에 의해 서비스된다. 기지국(104)은 또한 기지국 트랜시버 시스템(BTS), 액세스 포인트, 액세스 네트워크의 일부, 모뎀 풀 트랜시버(MPT), 또는 노드 B로 지칭될 수 있다. 액세스 네트워크는 패킷 교환 데이터 네트워크(예를 들면, 인터넷) 및 액세스 단말들(106) 사이에서 데이터 연결을 제공하는 네트워크 장비이다.
- [0042] 순방향 링크(FL) 또는 다운링크는 기지국(104)으로부터 액세스 단말(106)로의 전송을 지칭한다. 역방향 링크(RL) 또는 업링크는 액세스 단말(106)로부터 기지국(104)으로의 전송을 지칭한다.
- [0043] 기지국(104)은 한 세트의 상이한 데이터 레이트들로부터 선택된 데이터 레이트를 사용하여 액세스 단말(106)로 데이터를 전송한다. 액세스 단말(106)은 기지국(104)에 의해 전송된 파일럿 신호의 신호 대 간섭 및 잡음비(SINR)를 측정하여, 기지국(104)이 액세스 단말(106)로 데이터를 전송하는데 요구되는 데이터 레이트를 결정한다. 액세스 단말(106)은 데이터 요청 채널 또는 데이터 레이트 제어(DRC) 메시지를 기지국(104)으로 전송하여 요구되는 데이터 레이트를 기지국(104)에 통보한다.
- [0044] 시스템 제어기(102)(기지국 제어기(BSC)로 지칭됨)는 기지국(104)에 대한 조정 및 제어를 제공하며, 기지국(104)을 통해 액세스 단말(106)로의 호출 라우팅을 제어한다. 시스템 제어기(102)는 이동 교환 센터(MSC)를 통해 공중 교환 전화망(PSTN)에 추가적으로 연결되며, 패킷 데이터 서빙 노드(PDSN)를 통해 패킷 데이터 네트워크에 추가적으로 연결된다.
- [0045] 통신 시스템(100)은 코드 분할 다중 접속(CDMA), IS-95, 고속 레이트 패킷 데이터(HRPD)("cdma2000 고속 레이트 패킷 데이터 에어 인터페이스 규격"에 규정되는 바와 같이 고속 데이터 레이트(HDR)로 지칭되기도 함), TIA/EIA/IS-856, CDMA 1x 에볼루션 데이터 최적화(EV-DO), 1xEV-DV, 광역 CDMA(WCDMA), 범용 이동 통신 시스템(UMTS), 시분할 동기 CDMA(TD-CDMA), 직교 주파수 분할 멀티플렉싱(OFDM), 등과 같은 하나 이상의 통신 기술들을 사용할 수 있다. 아래에 제시된 예들은 이해를 돕기 위해 상세내용을 제공한다. 여기서 제시된 사항은 또한 다른 시스템들에 사용될 수 있으며, 제시된 예들은 본 발명을 제한하려는 의도가 아니라 단순한 예일 뿐이다.
- [0046] 도2는 도1의 액세스 단말(106)에서 구현되는 전송기 구조 및/또는 처리의 일 예를 보여주는 도이다. 도2에 제시된 기능들 및 성분들은 소프트웨어, 하드웨어, 또는 이들의 결합에 의해 구현될 수 있다. 다른 기능들이 도2에 제시된 기능들을 대신하여, 또는 이에 부가하여 도2에 추가될 수 있다.
- [0047] 데이터 소스(200)는 인코더(202)에 데이터를 제공하고, 인코더(202)는 하나 이상의 인코딩 방식들을 사용하여 데이터 비트들을 인코딩하여 코딩된 데이터 칩들을 제공한다. 각 인코딩 방식은 순환 중복 검사(CRC), 컨벌루션 서널 코딩, 터보 코딩, 블록 코딩, 다른 타입의 코딩 등과 같은 다양한 타입의 코딩들을 포함할 수 있다. 다른 코딩 방식들은 자동 반복 요청(ARQ), 하이브리드 ARQ(H-ARQ), 및 중복적 리던던시 반복 기술들을 포함한다. 상이한 타입의 데이터가 상이한 코딩 방식들을 사용하여 코딩될 수 있다. 인터리버(204)는 페이딩에 대한 방지책으로써 코딩된 데이터 비트들을 인터리빙한다.
- [0048] 변조기(206)는 코딩 및 인터리빙된 데이터를 변조하여 변조된 데이터를 생성한다. 변조 기술들의 예는 이진 위상 편이 방식(BPSK) 및 직교 위상 편이 방식(QPSK)을 포함한다. 변조기(206)는 또한 변조된 데이터 시퀀스를 반복할 수 있고, 심벌 펄처(puncture) 유닛은 심벌 비트들을 펄처링할 수 있다. 변조기(206)는 또한 변조된 데이터를 월쉬 커버(즉, 월쉬 코드)를 사용하여 확산하여 데이터 칩들을 생성한다. 변조기(206)는 또한 파일럿

칩들 및 MAC 칩들을 사용하여 데이터 칩들을 시-분할 멀티플렉싱하여 칩들 스트림을 생성한다. 변조기(206)는 또한 의사 랜덤 잡음(PN) 확산기를 사용하여 하나 이상의 PN 코드들(예를 들면, 짧은 코드, 긴 코드)로 칩들 스트림을 확산한다.

[0049] 기저대역 대 무선 주파수(RF) 변환 유닛(208)은 하나 이상의 기저국(104)들로 무선 통신 링크 상에서 안테나(210)를 통해 전송하기 위해서 기저대역 신호를 RF 신호들로 변환한다.

[0050] 도3은 도1의 기저국(104)에서 구현될 수 있는 수신기 처리 및/또는 구조의 일 예를 보여주는 도이다. 도3에 제시되는 기능들 및 성분들은 소프트웨어, 하드웨어, 또는 이들의 조합에 의해 구현될 수 있다. 다른 기능들이 도3에 제시된 기능들을 대신하여, 또는 이들에 추가하여 도3에 추가될 수 있다.

[0051] 하나 이상의 안테나들(300)은 하나 이상의 액세스 단말들(106)로부터 역방향 링크 변조 신호들을 수신한다. 다수의 안테나들이 페이딩과 같은 열악한 경로 효과를 극복하기 위한 공간 다이버시티를 제공할 수 있다. 각각의 수신된 신호는 각각의 수신기 또는 RF 대 기저대역 변환 유닛(302)으로 제공되며, RF 대 기저대역 변환 유닛(302)은 수신된 신호를 컨디셔닝(예를 들면, 필터링, 증폭, 다운 컨버팅) 및 디지털화하여 그 수신 신호에 대한 데이터 샘플들을 생성한다.

[0052] 복조기(304)는 수신된 신호들을 복조하여 복원된 심벌들을 제공한다. CDMA2000에서, 복조는 (1) 수신된 데이터 및 파일럿을 그들 각각의 코드 채널들 상으로 이격 및 채널화하기 위해서 역확산 샘플들을 채널화하고, (2) 복조된 데이터를 제공하기 위해서 복원된 파일럿을 사용하여 채널화된 데이터를 코히어런트하게 복조함으로써 데이터 전송을 복원하고자 한다. 복조기(304)는 모든 사용자/액세스 단말들에 대한 수신된 신호들의 샘플들을 저장하기 위한 수신 샘플 버퍼(312)(또한 조인트 프론트-엔드 RAM(FERAM) 또는 샘플 RAM으로 지칭됨), 다수의 신호 인스턴스들을 역확산 및 처리하기 위한 레이크 수신기(314), 및 복조 심벌 버퍼(316)(또한 백-엔드 RAM(BERAM) 또는 복조 심벌 RAM으로 지칭됨)을 포함할 수 있다. 다수의 사용자들/액세스 단말들에 대응하기 위해서 다수의 복조 심벌 버퍼들(316)이 존재할 수 있다.

[0053] 디인터리버(306)는 복조기(304)로부터 데이터를 디인터리빙한다.

[0054] 디코더(308)는 복조된 데이터를 디코딩하여 액세스 단말(106)에 의해 전송된 디코딩된 데이터 비트들을 복원한다. 디코딩된 데이터는 데이터 싱크(310)로 제공된다.

[0055] 도4는 기저국 수신기 처리 또는 구조의 또 다른 실시예를 보여준다. 도4에서, 성공적으로 디코딩된 사용자의 데이터 비트들은 간섭 재건 유닛(400)으로 입력되고, 간섭 재건 유닛(400)은 인코더(402), 인터리버(404), 변조기(406), 및 필터(408)를 포함한다. 인코더(402), 인터리버(404), 및 변조기(406)는 도2의 인코더(202), 인터리버(204), 및 변조기(206)와 유사하다. 필터(408)는 FERAM 분해능(resolution)에서 디코딩된 사용자 샘플들을 형성하고, 예를 들면 칩 레이트에서 2x 칩 레이트로 변경한다. FERAM에 대한 디코딩된 사용자의 기여분은 FERAM(312)으로부터 제거 또는 소거된다.

[0056] 기저국(104)에서의 간섭 소거가 아래에서 설명되지만, 여기서 제시된 사상은 액세스 단말(106) 또는 통신 시스템의 다른 성분들에 적용될 수 있다.

[0057] 트래픽 간섭 소거

[0058] CDMA 역방향 링크의 용량은 사용자들 사이의 간섭에 의해 제한되는데, 왜냐하면 상이한 사용자들에 의해 전송되는 신호들은 BTS(104)에서 직교하지 않기 때문이다. 따라서, 사용자들 사이에서 간섭을 감소시키는 기술은 CDMA 역방향 링크의 시스템 성능을 개선할 것이다. 여기서 CDMA2000 1xEV-DO RevA 와 같은 개선된 CDMA 시스템들에서 간섭 소거의 효율적인 구현을 제공하는 기술들이 제시된다.

[0059] 각각의 DO RevA 사용자는 트래픽, 파일럿, 및 오버헤드 신호들을 전송하고, 이들 모두는 다른 사용자들에 대한 간섭을 야기한다. 도4에 제시된 바와 같이, 신호들은 재건되고 BTS(104)의 프론트-엔드 RAM(312)으로부터 감산된다. 전송된 파일럿 신호는 BTS(104)에서 공지되며 채널에 대한 지식에 기반하여 재건될 수 있다. 그러나, 오버헤드 신호들(예를 들면, 역방향 레이트 표시기(RRI), 데이터 요청 채널 또는 데이터 레이트 제어(DRC), 데이터 소스 채널(DSC), 확인응답(ACK))이 먼저 복조 및 검출되고, 전송된 오버헤드 및 트래픽 칩들을 결정하기 위해서 전송된 데이터 신호들이 BTS(104)에서 복조, 디인터리빙, 및 디코딩된다. 주어진 신호에 대한 전송된 칩들의 결정에 기반하여, 재건 유닛(400)은 채널 지식에 기반하여 FERAM(312)에 대한 기여분(contribution)을 재건한다.

[0060] 데이터 소스(200)로부터의 데이터 패킷 비트들은 기저국(104)으로의 전송을 위해 다수의 대응하는 "서브패킷

들"로 인코더(202), 인터리버(204), 및/또는 변조기(206)에 의해 반복 및 처리된다. 기지국(104)이 높은 신호 대 잡음비 신호를 수신하면, 제1 서브패킷은 기지국(104)이 원 데이터 패킷을 디코딩 및 유도하는데 충분한 정보를 갖는다. 예를 들어, 데이터 소스(200)로부터의 데이터 패킷이 4개의 서브패킷들로 반복 및 처리될 수 있다. 사용자 단말(106)은 제1 서브패킷을 기지국(104)으로 전송한다. 기지국(104)은 제1 수신 서브패킷으로부터 원 데이터 패킷을 정확하게 디코딩 및 유도할 상대적으로 낮은 확률을 갖는다. 그러나, 기지국(104)이 제2, 제3, 및 제4 서브패킷을 수신하고 각각의 수신된 서브패킷으로부터 유도된 정보를 결합함에 따라, 원 데이터 패킷을 디코딩 및 유도할 확률이 증가하게 된다. 기지국(104)이 (예를 들어, 순환 중복 검사(CRC) 또는 다른 여러 검출 기술을 사용하여) 원 패킷을 정확하게 디코딩하자마자, 기지국(104)은 확인 응답(ACK) 신호를 사용자 단말(106)로 전송하여 서브패킷 전송을 중단시킨다. 그러면, 사용자 단말(106)은 새로운 패킷의 제1 서브패킷을 전송한다.

[0061] DO-RevA의 역방향 링크는 H-ARQ를 사용하며(도7), 여기서 각각의 16-슬롯 패킷은 4개의 서브패킷들로 분할되며, 동일한 인터레이스의 서브패킷들 사이에 8 슬롯들을 갖는 인터레이스된 구조로 전송된다. 또한, 상이한 사용자/액세스 단말들(106)의 상이한 슬롯 경계들에서 그 전송들을 개시하며, 따라서 상이한 사용자들의 4-슬롯 서브패킷들은 BTS에서 비동기적으로 도달한다. 이러한 비동기화의 효과 및 H-ARQ 및 CDMA에 대한 간섭 소거 수신기술의 효율적인 설계는 아래에서 설명된다.

[0062] 간섭 소거로부터의 이득은 신호들이 FERAM(312)으로부터 제거되는 순서(order)에 의존한다. 여기서 제시되는 기술들은 트래픽 대 파일럿(T2P) 비, 유효 SINR, 또는 디코딩 확률에 기반한 사용자 디코딩(및 CRC가 통과되면 감산)에 관련된다. 다른 사용자들이 FERAM(312)으로부터 제거된 후에 사용자들의 복조 및 디코딩을 재시도하는 다양한 방법들이 여기서 제시된다. BTS FERAM(312)으로부터의 간섭 소거는 사용자들이 하이브리드-ARQ를 사용하여 파일럿 신호들, 제어 신호들, 및 트래픽 신호들을 전송하는 비동기 CDMA 시스템(예를 들면, EV-DO RevA)을 고려하도록 효율적으로 구현된다. 본 발명은 또한 EV-DO Rel D, W-CDMA EUL, 및 cdma2000에 적용될 수 있다.

[0063] 트래픽 간섭 소거(TIC)는 사용자가 정확하게 디코딩된 후에 FERAM(312)에 대한 그 사용자 데이터의 기여분을 제거하는 감산적 간섭 소거로서 정의된다. 실제 CDMA 시스템(예를 들면, CDMA2000, EV-DO, EV-DV, 및 WCDMA)상에서 TIC와 관련된 실제 문제들 중 일부가 여기서 다뤄진다. 이러한 문제들 중 다수는 실제 시스템들이 사용자 비동기(asynchrony) 및 하이브리드 ARQ를 갖는다는 사실로부터 비롯된다. 예를 들어, CDMA2000은 백홀 네트워크에서 과도한 지연을 방지하기 위해서 사용자 데이터 프레임들을 시간상에서 균일하게 의도적으로 확산한다. EV-DO RevA, EV-DV RelD, 및 WCDMA EUL 역시 하나 이상의 가능한 데이터 길이를 도입하는 하이브리드 ARQ를 사용한다.

[0064] 다중-사용자 검출은 TIC가 속하는 알고리즘들의 주 카테고리이고, 상호작용하는 2개의 상이한 사용자들의 검출을 허용함으로써 성능을 개선하고자하는 임의의 알고리즘을 지칭한다. TIC 방법은 연속적인 간섭 소거(순차적인 간섭 소거 또는 SIC로 지칭됨) 및 병렬 간섭 소거의 혼합(hybrid)을 포함한다. "연속적인 간섭 소거"는 사용자들을 순차적으로 디코딩하고 이전에 디코딩된 사용자들의 데이터를 사용하여 성능을 개선하는 임의의 알고리즘을 지칭한다. "병렬 간섭 소거"는 동시에 사용자들을 디코딩하고 모든 디코딩된 사용자들을 동시에 감산하는 것을 지칭한다.

[0065] TIC는 파일럿 간섭 소거(PIC)와 다를 수 있다. TIC 및 PIC 사이의 일 차이점은 전송된 파일럿 신호는 미리 수신기에 의해 완전하게 알려진다는 것이다. 따라서, PIC는 단지 채널 추정치만을 사용하여 수신된 신호에 대한 파일럿 기여분을 감산한다. 두 번째 큰 차이점은 송신기 및 수신기가 H-ARQ 메커니즘을 통해 트래픽 채널 상에서 근접하게 상호작용한다는 것이다. 수신기는 사용자가 성공적으로 디코딩될때 까지 전송된 데이터 시퀀스를 알지 못한다.

[0066] 유사하게, 오버헤드 간섭 소거(OIC)로 지칭되는 기술을 통해, 프론트-엔드 RAM으로부터 오버헤드 채널들을 제거하는 것이 바람직하다. 오버헤드 채널들은 BTS(104)가 전송된 오버헤드 데이터를 알 때까지는 제거될 수 없으며, 이는 오버헤드 메시지를 디코딩 및 재형성함으로써 결정된다.

[0067] 연속적인 간섭 소거는 한 클래스의 방법들을 정의한다. 상호 정보의 체인 룰(chain rule)은 이상적인 조건하에서 연속적인 간섭 소거가 다중 액세스 채널의 용량을 달성함을 보여준다. 이에 대한 주요 조건들은 모든 사용자들이 프레임 동기화되고, 각 사용자의 채널이 아주 미미한 에러로 추정된다는 것이다.

[0068] 도5는 3개의 사용자들(사용자 1,2,3)의 전력 분배에 대한 일 예를 보여주며, 여기서 사용자들은 프레임을 동기적으로 전송하며(모든 사용자들로부터의 프레임들은 동시에 수신됨), 각 사용자는 동일한 데이터 레이트에서 전

송한다. 각 사용자에게는 특정 전송 전력을 사용하도록 지시되며, 예를 들어 사용자 3은 잡음과 실질적으로 동일한 전력에서 전송하고, 사용자 2는 사용자 3의 전력 + 잡음과 실질적으로 동일한 전력에서 전송하며, 사용자 1은 사용자 2 + 사용자 3 + 잡음과 실질적으로 동일한 전력에서 전송한다.

[0069] 수신기는 전송 전력인 높은 사용자들로부터 차례로 신호들을 처리한다. $k=1$ (가장 높은 전력을 갖는 사용자 1)에서 시작하여, 수신기는 사용자 1에 대한 디코딩을 시도한다. 디코딩이 성공적이면, 수신된 신호에 대한 사용자 1의 기여분이 그 채널 추정치에 기반하여 형성되고 감산된다. 이는 프레임 동기 순차 간섭 소거로 지칭된다. 수신기는 모든 사용자들에 대한 디코딩이 시도될 때까지 계속한다. 이전에 디코딩된 사용자의 연속적인 간섭 소거에 대한 간섭 소거 후에 각 사용자는 동일한 SINR을 갖는다.

[0070] 불행히도, 이러한 방법은 디코딩 에러에 매우 민감하다. 하나의 큰 전력 사용자(예를 들어 사용자 1)가 정확하게 디코딩되지 않으면, 모든 이후 사용자들에 대한 신호 대 간섭 + 잡음 비(SINR)가 매우 심하게 저하된다. 이는 이러한 시점 이후에 모든 사용자들이 디코딩되지 못하게 한다. 이러한 방법의 다른 단점은 사용자들이 수신기에서 특정한 상대전력을 가질 것을 필요로 하며, 이는 페이딩 채널에서 매우 어렵다.

[0071] **프레임 비동기 및 간섭 소거, 예를 들어 cdma2000**

[0072] 사용자 프레임 오프셋들이 서로에 대해 의도적으로 스태거(stagger)되는 경우를 가정한다. 이러한 프레임 비동기 동작은 전체적으로 시스템에 대해 많은 장점을 갖는다. 예를 들어, 수신기에서 처리 전력 및 네트워크 대역폭은 시간 상에서 보다 균일한 사용 프로파일을 갖는다. 대조적으로, 사용자들 사이의 프레임 동기화는 각 프레임 경계의 말단에서 처리 전력 및 네트워크 자원들의 버스트(burst)를 필요로 하는데, 왜냐하면 모든 사용자들이 동시에 한 패킷을 종료하기 때문이다. 프레임 비동기화를 사용함으로써, BTS(104)는 가장 큰 전력을 갖는 사용자가 아니라, 가장 먼저 도달하는 사용자를 먼저 디코딩할 수 있다.

[0073] 도6은 동일한 전송 전력을 갖는 사용자들에 대한 프레임 비동기 TIC에서의 균일한 시간-오프셋 분포를 보여준다. 도6은 사용자 1의 프레임이 디코딩되기 바로 전의 시간 인스턴스에서의 스냅샷을 보여준다. 프레임 0가 이미 디코딩되었고, 모든 사용자들에 대해 소거되었기 때문에, 간섭에 대한 그 기여분은 크로스해치(crosshatch)된 것으로 제시된다(사용자 2 및 3). 일반적으로, 이러한 방법은 인자 2만큼 간섭을 감소시킨다. 간섭의 절반은 사용자 1의 프레임 1 디코딩 전에 TIC에 의해 제거되었다.

[0074] 다른 실시예에서, 도6의 사용자들은 여러 그룹의 사용자들(사용자 그룹 1, 사용자 그룹 2, 사용자 그룹 3)을 지칭한다.

[0075] 비동기화 및 간섭 소거의 이점은 사용자들이 유사한 데이터 레이트들을 원하는 경우 전력 레벨들 및 에러 통계치들의 관점에서 사용자들 사이의 상대적인 대칭성에 있다. 동일한 사용자 데이터 레이트를 갖는 일반적인 순차적 간섭 소거에서, 최종 사용자는 매우 낮은 전력으로 수신되고, 또한 모든 이전 사용자들의 성공적인 디코딩에 상당히 의존한다.

[0076] **비동기화, 하이브리드 ARQ 및 인터레이싱, 예를 들면, EV-DO RevA**

[0077] 도7은 RL 데이터 패킷들 및 FL ARQ 채널에서 사용되는 인터레이싱 구조(예를 들면, 1xEV-DO RevA)를 보여준다. 각각의 인터레이스(인터레이스 1,2,3)는 한 세트의 시간-스태거링된 세그먼트들을 포함한다. 본 예에서, 각 세그먼트는 4 시간 슬롯 길이를 갖는다. 각 세그먼트 동안, 사용자 단말은 기지국으로 하나의 서브패킷을 전송한다. 3개의 인터레이스들이 존재하며, 각 세그먼트는 4 시간 슬롯 길이를 갖는다. 따라서, 주어진 인터레이스의 서브패킷의 말단과 동일한 인터레이스의 다음 서브패킷의 시작부 사이에 8개의 시간 슬롯들이 존재한다. 이는 수신기가 서브패킷을 수신하고 ACK 또는 NAK를 전송기로 중계하는데 충분한 시간을 제공한다.

[0078] 하이브리드 ARQ는 페이딩 채널들의 시변 특성을 이용한다. 채널 조건이 첫 번째 1,2, 또는 3 서브패킷들에 대해 양호하면, 데이터 프레임은 단지 이들 서브패킷들만을 사용하여 디코딩되고, 수신기는 ACK를 전송기로 전송한다. ACK는 전송기가 잔존하는 서브패킷(들)을 전송하지 말고, 필요한 경우 새로운 패킷을 전송을 시작할 것을 지시한다.

[0079] **간섭 소거를 위한 수신기 구조**

[0080] TIC를 사용하는 경우, 디코딩된 사용자들의 데이터가 재전송 및 감산되어(도4) BTS(104)는 디코딩된 사용자들의 데이터가 다른 사용자들에 대해 야기하는 간섭을 제거한다. TIC 수신기에는 2개의 순환 메모리들(FERAM(312) 및 BERAM(316))이 제공된다.

- [0081] FERAM(312)은 수신된 샘플들을 (예를 들어, 2x 칩 레이트에서) 저장하고, 모든 사용자들에게 공통적이다. 비-TIC 수신기는 (복조 처리에서의 지연들을 수용하기 위해서) 대략 1-2 슬롯의 FERAM만을 사용하는데, 왜냐하면 트래픽 또는 오버헤드 간섭에 대한 어떠한 감산도 일어나지 않기 때문이다. H-ARQ를 사용하는 시스템의 TIC 수신기에서, FERAM은 많은 슬롯들(예를 들면, 40 슬롯들)을 스캔(span)하며, 디코딩된 사용자들의 간섭 감산을 통해 TIC에 의해 갱신된다. 또 다른 구현에서, FERAM(312)은 폴 패킷보다 작은 크기를 스캔하는 길이를 가지며, 예를 들어 패킷의 서브패킷의 시작부 및 그 패킷의 뒤이은 서브패킷의 말단부까지의 시간 주기를 스캔하는 길이를 갖는다.
- [0082] BERAM(316)은 복조기의 레이크 수신기(314)에 의해 생성된 수신된 비트들의 복조된 심벌들을 저장한다. 각 사용자는 상이한 BERAM을 가지는데, 왜냐하면 복조된 심벌들은 사용자-특정 PN 시퀀스를 통해 확산하고, 레이크 수신기들에 대해 결합하는 과정을 통해 획득되기 때문이다. TIC 및 비-TIC 수신기 모두 BERAM(316)을 사용한다. TIC의 BERAM(316)은 FERAM(312)이 모든 서브패킷들을 스캔하지 않는 경우 FERAM(312)에 더 이상 저장되지 않는 이전 서브패킷들의 복조된 심벌들을 저장하는데 사용된다. BERAM(316)은 디코딩 시도가 일어날 때마다 또는 하나의 슬롯이 FERAM(312)으로부터 존재할 때마다 갱신될 수 있다.
- [0083] **FERAM 길이 선택 방법**
- [0084] BERAM(316) 및 FERAM(312)의 크기는 요구되는 처리 전력, 메모리들로부터 프로세서들로의 전달 대역폭, 지연 및 시스템 성능 사이의 다양한 트레이드 오프들에 따라 결정된다. 일반적으로, 보다 짧은 FERAM(312)을 사용하면, TIC의 이점이 제한되는데, 왜냐하면 가장 오래된 서브패킷이 갱신되지 않을 것이기 때문이다. 다른 한편으로, 보다 짧은 FERAM(312)은 감소된 수의 복조, 감산, 및 낮은 전달 대역폭을 초래한다.
- [0085] RevA 인터레이싱을 사용하는 경우, 16-슬롯 패킷(4개의 서브패킷들, 각 서브패킷은 4 슬롯에서 전송됨)은 40 슬롯에 미친다. 따라서, 40 슬롯 FERAM이 모든 영향을 받은 슬롯들로부터 사용자를 제거하기 위해서 사용된다.
- [0086] 도8은 EV-DO RevA에 대해 완전한 16-슬롯 패킷을 스캔하는 40-슬롯 FERAM(312)을 보여주는 도이다. 새로운 패킷이 수신될 때마다, FERAM(312)에 저장된 모든 가용한 서브패킷들을 사용하여 그 패킷에 대해 디코딩이 시도된다. 디코딩이 성공적이면, 모든 컴포넌트 서브패킷들(1,2,3, 또는 4)의 기여분을 재건 및 감산함으로써 그 패킷에 대한 기여분이 FERAM(312)으로부터 소거된다. DO-RevA에서 4, 16, 28, 또는 40 슬롯의 FERAM 길이들은 각각 1, 2, 3, 또는 4 서브패킷들을 스캔한다. 수신기에서 구현되는 FERAM의 길이는 복잡도 고려사항, 다양한 사용자 도달 시간들을 지원하기 위한 필요성, 및 이전 프레임 오프셋들 상의 사용자들의 복조 및 디코딩의 재수행 능력에 의존할 수 있다.
- [0087] 도9A는 어떠한 지연된 디코딩 없는 순차적인 간섭 소거(SIC)의 일 예에 대한 TIC의 일반적인 방법을 보여준다. 다른 개선점들은 아래에서 설명된다. 상기 처리는 블록(900)에서 시작하며 지연을 선택하기 위해서 블록(902)으로 진행한다. SIC에서, 지연 선택 블록(902)이 생략될 수 있다. 블록(903)에서, BTS(104)는 현재 슬롯에서 서브패킷을 종료한 사용자들 사이에서 하나의 사용자(또는 한 그룹의 사용자들)를 선택한다.
- [0088] 블록(904)에서, 복조기(304)는 컨스텔레이션(constellation) 크기뿐만 아니라, 사용자의 확산 및 스캐램블링 시퀀스에 따라 FERAM(312)에 저장된 일부 또는 모든 시간 세그먼트들에 대한 선택된 사용자 서브패킷들의 샘플들을 복조한다. 블록(906)에서, 디코더(308)는 BERAM(316)에 저장된 이전에 복조된 심벌들 및 복조된 FERAM 샘플들을 사용하여 사용자 패킷 디코딩을 시도한다.
- [0089] 블록(910)에서, 디코더(308) 또는 다른 유닛은 사용자(들)의 패킷이 성공적으로 디코딩되었는지(즉, 순환 중복코드(CRC) 등을 사용하여 에러 검사를 통과하였는지)를 결정한다.
- [0090] 사용자 패킷이 디코딩에 실패하면, NAK이 블록(918)에서 액세스 단말(106)로 전송된다. 사용자 패킷이 정확하게 디코딩되면, ACK가 블록(908)에서 액세스 단말(106)로 전송되고, 간섭 소거(IC)가 블록(912-914)에서 수행된다. 블록(912)은 디코딩된 신호, 채널 임펄스 응답 및 전송기/수신기 필터에 따라 사용자 신호를 재생성한다. 블록(914)은 FERAM(312)으로부터 사용자의 기여분을 감산하고, 따라서 아직 디코딩되지 않은 사용자들에 대한 그 간섭을 감소시킨다.
- [0091] 디코딩에서의 실패 및 성공 둘 모두에 대해, 수신기는 블록(916)에서 디코딩될 다음 사용자로 진행한다. 디코딩 시도가 모든 사용자들에 대해 수행되었다면, 새로운 슬롯이 FERAM(312)으로 삽입되고, 전체 처리가 다음 슬롯에 대해 반복된다. 샘플들은 실시간으로 FERAM(312)에 기록되고, 즉 2x 칩 레이트 샘플들이 매 1/2 칩마다 기록된다.

- [0092] 도9B는 도9A의 방법을 수행하기 위한 수단(930-946)들을 포함하는 장치를 보여준다. 도9B의 수단들(930-946)은 하드웨어, 소프트웨어, 또는 이들의 조합에 의해 구현될 수 있다.
- [0093] **디코딩 순서 결정 방법**
- [0094] 블록(903)은 TIC가 각 사용자에게 순차적으로 또는 사용자 그룹들에 대해 병렬적으로 적용될 수 있음을 표시한다. 그룹들이 커짐에 따라, 구현 복잡도가 감소하지만, TIC의 이점들은 TIC가 아래에서 제시된 바와 같이 반복되지 않으면 감소된다.
- [0095] 사용자들이 그룹화되고 또는 정렬되는 기준은 채널 변동(variation) 레이트, 트래픽 타입, 및 가용 처리 전력에 따라 가변한다. 양호한 디코딩 순서들은 제거하는 것이 가장 유용하고, 디코딩될 확률이 가장 높은 사용자들을 먼저 디코딩하는 것이다. TIC로부터 가장 큰 이득을 달성하는 기준은 다음을 포함한다:
- [0096] A. 페이로드 사이즈 및 T2P : BTS(104)는 페이로드 사이즈에 따라 사용자들을 그룹화 또는 정렬하고, 가장 높은 전송 전력을 갖는 사용자들로부터 시작하여, 즉 가장 높은 T2P를 갖는 사용자로부터 가장 낮은 T2P를 갖는 사용자들의 순서로 디코딩한다. FERAM(312)으로부터 높은 T2P 사용자들을 디코딩 및 제거하는 것은 가장 큰 이점을 갖는데, 왜냐하면 이들이 다른 사용자들에 대해 가장 큰 간섭을 야기하기 때문이다.
- [0097] B. SINR : BTS(104)는 낮은 SINR을 갖는 사용자들에 앞서 높은 SINR을 갖는 사용자들을 디코딩하는데, 왜냐하면 높은 SINR을 갖는 사용자들이 보다 높은 디코딩 확률을 가지기 때문이다. 또한, 유사한 SINR을 갖는 사용자들은 함께 그룹화된다. 페이딩 채널의 경우, SINR은 패킷에 걸쳐 시변하고, 따라서 등가의 SINR이 적절한 순서를 결정하기 위해서 계산된다.
- [0098] C. 시간 : BTS(104)는 "새로운" 패킷들에 앞서 "오래된" 패킷들을 디코딩한다(즉, BTS(104)에서 보다 많은 서브패킷들이 수신된 패킷이 먼저 디코딩됨). 이러한 선택은 주어진 T2P 비율 및 ARQ 종료 목표에 있어서, 보다 많은 서브패킷을 갖는 패킷들이 디코딩될 확률이 높다는 가정을 반영한다.
- [0099] **디코딩 재-시도 방법**
- [0100] 사용자가 정확하게 디코딩될 때마다, 그 간섭 기여분은 FERAM(312)으로부터 감산되고, 따라서 일부 슬롯들을 공유하는 모든 사용자들을 정확하게 디코딩할 가능성을 증가시킨다. 이전에 실패한 사용자들을 디코딩하는 시도를 반복하는 것이 유익한데, 왜냐하면 이들이 겪는 간섭이 상당히 감소하였기 때문이다. 지연 선택 블록(902)은 IC 및 디코딩을 위한 기준으로 (현재 또는 과거에) 사용되는 슬롯을 선택한다. 사용자 선택 블록(903)은 선택된 지연의 슬롯에서 서브패킷을 종료한 사용자들을 선택할 것이다. 지연의 선택은 다음 옵션들에 기반할 수 있다.
- [0101] A. 현재 디코딩은 모든 사용자들이 디코딩을 위해 시도되었다면 다음(차후) 슬롯으로 이동하는 선택을 표시하고, 다음 슬롯은 FERAM(312)에서 가용하다. 이러한 경우, 각 사용자는 처리된 슬롯당 한번 디코딩이 시도되고, 이는 연속적인 간섭 소거에 대응한다.
- [0102] B. 반복 디코딩은 처리된 슬롯당 2번 이상 사용자들을 디코딩하는 것을 시도한다. 제2 및 뒤이은 디코딩 반복은 이전 반복들에서 디코딩된 사용자들의 소거된 간섭으로 인해 이점을 얻는다. 반복 디코딩은 IC 개입 없이 다수의 사용자들이 병렬적으로 디코딩될 때 이점을 얻는다. 현재 슬롯에 대한 순수한 반복 디코딩을 사용하는 경우, 지연 선택 블록(902)은 동일한 슬롯(즉, 지연)을 여러 번 단순히 선택한다.
- [0103] C. 역방향 디코딩: 수신기는 서브패킷들을 복조하고 패킷에 대응하는 FERAM의 모든 가용한 서브패킷들에 대한 복조에 기반하여 그 패킷에 대한 디코딩을 시도한다. 현재 시간 슬롯에서 종료하는 서브패킷을 갖는 패킷들(현재 프레임 오프셋 상의 사용자들)에 대한 디코딩을 시도한 후에, 수신기는 이전 슬롯에서 디코딩에 실패한 패킷들(즉, 이전 프레임 오프셋 상의 사용자들)에 대한 디코딩을 시도한다. 비동기 사용자들 사이의 부분적인 오버랩으로 인해, 현재 슬롯에서 종료하는 서브패킷들에 대한 제거된 간섭은 과거 서브패킷들을 디코딩할 확률을 개선할 것이다. 이러한 처리는 보다 많은 슬롯들로 되돌아감으로써 반복될 수 있다. 순방향 링크 ACK/NAK 전송에서의 최대 지연은 역방향 디코딩을 제한한다.
- [0104] D. 순방향 디코딩 : 현재 슬롯에서 종료하는 서브패킷들을 갖는 모든 패킷들에 대한 디코딩을 시도한 후에, 수신기는 최종 사용자들의 풀 서브패킷들이 FERAM 내로 기록되기 전에, 이러한 최종 사용자들에 대한 디코딩을 시도한다. 예를 들어, 수신기는 최종 서브패킷들의 사용자들의 4개의 슬롯들 중 3개가 수신된 후에 사용자들에 대한 디코딩을 시도할 수 있다.

[0105] **BERAM을 갱신하는 방법**

[0106] 비-TIC BTS 수신기에서, 패킷들은 단지 BERAM에 저장된 복조된 심벌들에 기반하여서만 디코딩되고, FERAM은 단지 가장 최근 시간 세그먼트들로부터의 사용자들을 복조하는데만 사용된다. TIC를 사용하는 경우, FERAM(312)은 수신기가 새로운 사용자에 대한 복조를 시도할 때마다 액세스된다. 그러나, TIC를 사용하는 경우, FERAM(312)은 사용자 기여분에 대한 재건 및 감산에 기반하여 그 사용자가 정확하게 디코딩된 후에 갱신된다. 복잡도 고려사항으로 인해, FERAM 버퍼 길이를 패킷 스펜보다 작도록 선택하는 것이 바람직하다(예를 들어, EV-DO RevA에서 16 슬롯 패킷을 스캔하는데 40 슬롯들이 필요함). 새로운 슬롯들이 FERAM(312)에 기록될 때, 이들은 순환 버퍼의 가장 오래된 샘플들에 오버라이트(overwrite)된다. 따라서, 새로운 슬롯들이 수신될 때, 가장 오래된 슬롯들은 오버라이트되어지고, 디코더(308)는 이러한 오래된 슬롯들을 위해 BERAM(316)을 사용할 것이다. 비록 주어진 서브패킷들이 FERAM(312)에 위치되더라도, BERAM(316)은 인터리빙 및 디코딩 처리의 중간 단계로서 그 서브패킷에 대한 복조기의 가장 최근 복조된 심벌들(FERAM(312)으로부터 결정됨)을 저장하는데 사용됨을 주의하여야 한다. BERAM(316)의 갱신에 대한 2개의 주요한 옵션들이 존재한다:

[0107] A. 사용자 기반 갱신: 사용자에 대한 BERAM(316)은 단지 그 사용자에 대해 시도된 디코딩과 관련하여 갱신된다. 이러한 경우, 주어진 사용자가 적절한 시기에 디코딩되지 않으면 오래된 FERAM 슬롯들에 대한 갱신은 이러한 주어진 사용자에 대한 BERAM(316)에 도움을 주지 못한다(즉, 갱신된 FERAM 슬롯은 그 사용자에 대한 디코딩 시도에 앞서 FERAM(312)으로부터 벗어난다).

[0108] B. 슬롯-기반 갱신: TIC의 이점을 완전히 이용하기 위해서, 모든 영향을 받은 사용자들에 대한 BERAM(316)은 슬롯이 FERAM(312)을 벗어날 때마다 갱신된다. 이러한 경우, BERAM(316)의 콘텐츠는 FERAM(312)에 대해 이뤄진 모든 간섭 감산을 포함한다.

[0109] **상실된 ACK 데드라인에 기인하여 도달하는 서브패킷들로부터의 간섭을 소거하는 방법**

[0110] 일반적으로, TIC에 의해 사용되는 추가적인 처리는 디코딩 처리에서 지연을 도입하고, 이는 반복 또는 역방향 방식이 사용되는 경우에 특히 그러하다. 이러한 지연은 동일한 패킷에 관련된 서브패킷들의 전송을 중단시키기 위해서 전송기로 ACK가 전송되는 최대 지연을 초과한다. 이러한 경우, 수신기는 과거 서브패킷들 뿐만 아니라, 상실 ACK로 인해 가까운 미래에 수신될 서브패킷들을 감산하기 위해서 디코딩된 데이터를 사용함으로써 성공적인 디코딩을 이용할 수 있다.

[0111] TIC를 사용하는 경우, 디코딩된 사용자들의 데이터는 재건 및 감산되어 기지국(104)은 다른 사용자의 서브패킷들에 대해 야기되는 간섭을 제거한다. H-ARQ를 사용하는 경우, 새로운 서브패킷이 수신될 때마다, 원 패킷에 대한 디코딩이 시도된다. 디코딩이 성공적이면, TIC를 사용하는 H-ARQ에 있어서, 그 성분 서브패킷들을 재건 및 감산함으로써 그 패킷에 대한 기여분이 수신된 샘플들로부터 소거될 수 있다. 복잡도 고려사항에 따라, 보다 긴 샘플들 히스토리를 저장함으로써 1, 2, 3, 또는 4개의 서브패킷들로부터 간섭을 소거하는 것이 가능하다. 일반적으로, IC는 순차적으로 각 사용자에 대해 또는 사용자 그룹들에 대해 적용될 수 있다.

[0112] 도10은 3개의 시간 인스턴스들(슬롯 시간 n , $n+12$ 슬롯들, 및 $n+24$ 슬롯들)에서 수신기 샘플 버퍼(312)를 보여준다. 예시를 위해, 도10은 H-ARQ를 이용한 간섭 소거 동작을 강조하기 위해서 동일한 프레임 오프셋 상의 3개의 사용자들로부터의 서브패킷들을 갖는 단일 인터레이스를 보여준다. 도10의 수신기 샘플 버퍼(312)는 모두 4개의 서브패킷들을 스캔한다(이는 EX-DO RevA에 대해 40-슬롯 버퍼에 의해 달성되는데, 왜냐하면 각각의 4-슬롯 서브패킷들에 사이에 8 슬롯들이 존재하기 때문이다). 디코딩되지 않은 서브패킷들은 음영(shade)으로 표시된다. 디코딩된 서브패킷들은 40 슬롯 버퍼에서 비음영(unshade)으로 표시되며, 소거된다. 각각의 시간 인스턴스는 인터레이스 상의 다른 서브패킷의 도달에 대응한다. 슬롯 시간 n 에서, 사용자 1의 4개의 저장된 서브패킷들이 정확하게 디코딩되고, 사용자 2 및 3으로부터의 최근 서브패킷들은 디코딩에 실패한다.

[0113] 시간 인스턴스 $n+12$ 슬롯들에서, 인터레이스의 연속적인 서브패킷들은 사용자 1의 디코딩된(비음영) 서브패킷들 2, 3, 및 4의 간섭 소거를 가지고 도달한다. 시간 인스턴스 $n+12$ 슬롯들 동안, 사용자 2 및 3으로부터의 패킷들이 성공적으로 디코딩된다. 도10은 IC를 동일한 프레임 오프셋 상의 사용자들 그룹들에 적용하지만, 그 그룹 내에서 연속적인 간섭 소거를 수행하지 않는다. 고전적인 그룹 IC에서, 동일한 그룹 내의 사용자들은 상호 간섭 소거를 경험하지 않는다. 따라서, 그룹 내의 사용자들의 수가 크게 증가하면, 구현 복잡도는 감소하지만 동일한 디코딩 시도에 대한 동일한 그룹 사용자들 사이의 간섭 소거 부족으로 인한 손실이 존재한다. 그러나, H-ARQ를 사용하는 경우, 수신기는 각각의 새로운 서브패킷이 도달한 후에 그 그룹 내의 모든 사용자들에 대한 디코딩을 시도하여, 동일 그룹 내의 사용자들이 상호 간섭 소거를 달성할 수 있도록 하여준다. 예를 들어, 사용

자 1의 패킷이 시간 n 에서 디코딩되면, 이는 사용자 2 및 3의 패킷들이 시간 $n+12$ 에서 디코딩되는 것을 도와주며, 이는 사용자 1이 시간 $n+24$ 에서 디코딩되는 것을 도와준다. 다른 사용자들의 다음 서브패킷이 도달할 때 이러한 다른 사용자들에 대한 디코딩 시도에 앞서 이전에 디코딩된 패킷의 모든 서브패킷들이 소거될 수 있다. 중요한 점은, 비록 특정 사용자들이 항상 동일 그룹 내에 존재하더라도, 그들의 서브패킷은 다른 그룹 멤버가 디코딩될 때 IC 이득을 경험한다는 것이다.

[0114] **파일럿, 오버헤드, 및 트래픽 채널들의 조인트 간섭 소거**

[0115] 본 섹션에서 다루어지는 문제는 기지국 수신기에서 다중-사용자 간섭을 효율적으로 추정 및 소거함으로써 CDMA RL의 시스템 용량을 개선하는 것이다. 일반적으로, RL 사용자 신호는 파일럿, 오버헤드 및 트래픽 채널들로 구성된다. 본 섹션은 모든 사용자들에 대한 조인트 파일럿, 오버헤드, 및 트래픽 IC 방식을 기술한다.

[0116] 2가지 양상이 제시된다. 첫째로, 오버헤드 IC(OIC)가 도입된다. 역방향 링크 상에서, 각 사용자로부터의 오버헤드는 모든 다른 사용자들에 대한 신호들에 대한 간섭으로 작용한다. 각 사용자에 있어서, 모든 다른 사용자들에 의한 오버헤드에 기인한 총 간섭은 이러한 사용자에 의해 경험되는 총 간섭의 큰 퍼센티지를 차지한다. 이러한 총 오버헤드 간섭의 제거는 시스템 성능을 추가로 개선하고(예를 들면, CDMA2000 1xEV DO RevA 시스템에서), PIC 및 TIC에 의해 달성되는 용량 및 성능 이상으로 역방향 링크 용량을 증가시킬 수 있다.

[0117] 둘째로, 시스템 성능 및 하드웨어(HW) 설계 트레이드 오프를 통해 PIC, OIC, 및 TIC 사이의 중요한 상호작용들이 제시된다. 몇 가지 방식들이 모든 3개의 소거 절차들을 최선의 방식으로 결합하는 방법의 관점에서 제시된다. 일부는 보다 큰 성능 이득을 가지며, 일부는 보다 큰 복잡도 이점을 갖는다. 예를 들어, 여기서 제시된 방법들 중 하나의 방법은 임의의 오버헤드 및 트래픽 채널들을 디코딩하기에 앞서 모든 파일럿 신호들을 제거하고, 그리고 나서 순차적인 방식으로 사용자의 오버헤드 및 트래픽 채널들을 디코딩 및 소거한다.

[0118] 본 섹션은 CDMA 1xEV DO RevA 시스템에 기반하며, 일반적으로 다른 CDMA 시스템(예를 들면, W-CDMA, CDMA2000 1x, 및 CDMA2000 1xEV-DV)에 적용될 수 있다.

[0119] **오버헤드 채널 소거 방법**

[0120] 도11은 예를 들면, EV-DO RevA에 대한 RL 오버헤드 채널들 구조를 보여준다. 2개의 오버헤드 채널들 타입이 존재한다; 일 타입은 RRI(역방향 레이트 표시자) 채널 및 보조 파일럿 채널(페이로드 사이즈가 3072 비트 이상일 경우 사용됨)을 포함하는 RL 복조/디코딩을 지원하기 위한 것이다; 다른 타입은 DRC(데이터 레이트 제어) 채널, DSC(데이터 소스 제어), 및 ACK(확인응답) 채널을 포함하는 순방향 링크(FL) 기능을 용이하게 하기 위한 것이다. 도11에 제시된 바와 같이, ACK 및 DSC 채널들은 슬롯 단위로 시간-멀티플렉싱된다. ACK 채널은 FL 상의 동일 사용자에게 전송된 패킷을 확인응답할 때에만 전송된다.

[0121] 오버헤드 채널들 중에서, 보조 파일럿 채널의 데이터는 수신기에 사전에 알려진다. 따라서, 주 파일럿 채널과 유사하게, 이러한 채널에 대한 어떠한 복조 및 디코딩도 필요하지 않고, 보조 파일럿 채널은 그 채널에 대한 지식에 기반하여 재건될 수 있다. 재건된 보조 파일럿은 $2x$ 칩레이트를 가지며, (하나의 세그먼트에 대해) 다음과 같이 표현될 수 있다;

$$p_f[2n + \delta_f] = \sum_{\mu=-M}^M c_f[n - \mu] w_{f,aux}[n - \mu] \cdot G_{aux} \cdot (h_f \phi[8\mu - \alpha_f]), n = 0, \dots, 511$$

$$p_f[2n + \delta_f + 1] = \sum_{\mu=-M}^M c_f[n - \mu] w_{f,aux}[n - \mu] \cdot G_{aux} \cdot (h_f \phi[8\mu + 4 - \alpha_f]), n = 0, \dots, 511$$

[0122]

[0123] 등식 1 : 재건된 보조 파일럿 신호들

[0124] 여기서 n 은 칩x1 샘플링 레이트이며, f 는 핑거 수이고, c_f 는 PN 시퀀스이며, $w_{f,aux}$ 는 보조 파일럿 채널

에 할당된 윌쉬 코드이며, G_{aux} 는 주 파일럿 채널에 대한 이러한 채널의 상대 이득이며, h_f 는 하나의 세그먼트에 대해 일정한 것으로 가정되는 추정된 채널 계수(또는 채널 응답)이며, ϕ 는 칩x8 분해능 수신기 로우패

스 필터 및 전송 펄스의 컨벌루션 또는 필터 함수이며(ϕ 는 범위에서 무시할 만한 값이

$$[-MT_c, MT_c]$$

아니라고 가정함), γ_f 는 이러한 핑거의 칩x8 시간 오프셋이며, 여기서 $\alpha_f = \gamma_f \bmod 4$ 이고, $\delta_f = \lfloor \gamma_f / 4 \rfloor$ 이다.

[0125] DRC, DSC, 및 RRI 채널들을 포함하는 제2 그룹의 오버헤드 채널들은 이진-직교 코드들 또는 심플렉스(simplex) 코드들에 의해 인코딩된다. 수신기 측에서, 각 채널에 대해, 복조된 출력들이 먼저 임계치와 비교된다. 출력이 임계치 이하이면, 소거(erasure)가 선언되고 그 신호에 대해 어떠한 재건도 시도되지 않는다. 그렇지 않으면, 복조된 출력들은 도4의 디코더(308)의 내부에 위치하는 심벌-기반 최대우도(ML) 검출기에 의해 디코딩된다. 디코딩된 출력 비트들은 도4에 제시된 바와 같이 대응하는 채널의 재건을 위해 사용된다. 이러한 채널들에 대한 재건된 신호들은 다음과 같이 주어진다;

$$o_f[2n + \delta_f] = \sum_{\mu=-M}^M c_f[n - \mu] w_{f,o}[n - \mu] \cdot d_o G_o \cdot (h_f \phi[8\mu - \alpha_f]), n = 0, \dots, 511$$

$$o_f[2n + \delta_f + 1] = \sum_{\mu=-M}^M c_f[n - \mu] w_{f,o}[n - \mu] \cdot d_o G_o \cdot (h_f \phi[8\mu + 4 - \alpha_f]), n = 0, \dots, 511$$

[0126]

[0127] 등식 2: 재건된 오버헤드(DRC, DSC, 및 RRI) 신호들

[0128] 등식1과 비교해보면, 하나의 새로운 항 d_o 가 존재하고, 이는 오버헤드 채널 데이터이며, $w_{f,o}$ 는 윌쉬 커버이며, G_{aux} 는 주 파일럿에 대한 상대적인 오버헤드 채널 이득을 나타낸다.

[0129] 나머지 오버헤드 채널은 1-비트 ACK 채널이다. 이는 BPSK 변조되고, 무-코딩되며, 1/2 슬롯에 대해 반복된다. 수신기는 신호를 복조하고 ACK 채널 데이터에 대한 경관정(hard-decision)을 수행한다. 재건된 신호 모델은 등식2와 동일하다.

[0130] ACK 채널 신호를 재건하기 위한 또 다른 방법은 정규화(normalization) 후에, 복조 및 누적된 ACK 신호가 다음과 같이 표현될 수 있다고 가정한다:

$$y = x + z,$$

[0131]

[0132] 여기서 x는 전송된 신호이고, z는 분산 σ^2 를 갖는 스케일링된 잡음 항이다. 그리고 나서, y의 로그-우도비(LLR)는 다음과 같이 주어진다:

$$L = \ln \frac{\Pr(x=1|y)}{\Pr(x=-1|y)} = \frac{2}{\sigma^2} y$$

[0133]

[0134] 그리고 나서, 재건 목적으로, 전송된 비트에 대한 연관정(soft-decision)은 다음과 같이 계산될 수 있다:

$$\hat{x} = \Pr(x=1) \cdot 1 + \Pr(x=-1) \cdot (-1) = \frac{\exp(L) - 1}{\exp(L) + 1} = \tanh(L) = \tanh\left(\frac{2}{\sigma^2} y\right)$$

[0135]

[0136] 여기서 $\tanh$ 함수는 테이블로 작성될 수 있다. 재건된 ACK 신호는 d_o 가 $\hat{x}$ 로 대체된다는 점을 제외하고는, 등식 2와 매우 유사하다. 일반적으로, 소프트 추정 및 소거 방법은 보다 양호한 소거 성능을 제공하여야 하는데, 왜냐하면 수신기가 확실히 데이터를 알지 못하고 본 방법이 신뢰도 레벨을 그림으로 제공하기 때문이다. 일반적으로 이러한 방법은 상술한 오버헤드 채널들로 확장될 수 있다. 그러나, 각 비트에 대한 LLR을

획득하기 위해서 최대 사후 확률(MAP) 검출기의 복잡도는 하나의 코드 심벌 내의 정보 비트들의 수에 따라 지수적으로(exponentially) 증가하게 된다.

[0137] 오버헤드 채널 재건을 구현하기 위한 효율적인 일 방법은 하나의 핑거가 각 디코딩된 오버헤드 신호를 그 상대 이득으로 스케일링하고, 이를 월쉬 코드로 커버링하며, 이들을 함께 합산하고, 그리고 나서 하나의 PN 시퀀스로

확산하고 한꺼번에 모두 채널 스케일링된 필터 $h\phi$ 를 통해 필터링하는 것이다. 이러한 방법은 감산 목적으로 계산 복잡성 및 메모리 대역폭 모두를 절약할 수 있다.

[0138]
$$\sum_f c_f d_f \cdot h_f \phi \quad \text{는} \quad \left(\sum_f c_f d_f \cdot h_f \right) \phi \quad \text{이 됨.}$$

[0139] **조인트 PIC,OIC, 및 TIC**

[0140] 조인트 PIC,OIC, 및 TIC는 고성능을 달성하고, 시스템 용량을 증가시키기 위해서 수행된다. PIC,OIC, 및 TIC에 대한 상이한 디코딩 및 소거 순서들은 상이한 시스템 성능 및 하드웨어 설계 복잡도에 대한 상이한 영향들을 야기한다.

[0141] **PIC를 먼저하고, OIC 및TIC를 함께(제1 방법)**

[0142] 도12A는 PIC를 먼저 수행하고, 그리고 나서 OIC 및 TIC를 함께 수행하는 방법을 보여준다. 시작 블록(1200) 후에, 수신기는 블록(1202)에서 모든 사용자들에 대한 채널 추정을 유도하고, 전력 제어를 수행한다. 모든 사용자들에 대한 파일럿 데이터는 BTS에 알려지기 때문에, 이들은 자신의 채널들이 PIC 블록(1204)에서 일단 추정되면 감산될 수 있다. 따라서, 모든 사용자들의 트래픽 채널들 및 어떠한 오버헤드 채널들은 보다 적은 간섭을 경험하며, 앞선 파일럿 소거로부터 이득을 볼 수 있다.

[0143] 블록(1206)은 디코딩되지 않은 사용자들 그룹(G), 예를 들면, 그 패킷들 또는 서브패킷들이 현재 슬롯 경계에서 종료하는 한 그룹의 사용자들을 선택한다. 블록(1208-1210)은 오버헤드/트래픽 채널 복조 및 디코딩을 수행한다. 블록(1212)에서, 단지 성공적으로 디코딩된 채널 데이터만이 재건되고, 모든 사용자들에 의해 공유된 프론트 엔드 RAM(FERAM)(312)으로부터 감산된다. 블록(1214)은 디코딩될 추가적인 사용자들이 존재하는지 여부를 검사한다. 블록(1216)은 상기 처리를 종료한다.

[0144] 디코딩/재건/소거는 한 그룹 내의 일 사용자로부터 그 그룹 내의 다음 사용자로 순차적으로 이뤄지고, 이는 연속적인 간섭 소거로 지칭된다. 이러한 방법에서, 동일 그룹 내의 늦은 디코딩 순서상의 사용자들은 이전 디코딩 순서상의 사용자들의 소거에 의해 이점을 누리게 된다. 간략화된 방법은 동일 그룹 내의 모든 사용자들을 먼저 디코딩하고, 그리고 나서 한꺼번에 모두 그들의 간섭 기여분들을 감산하는 것이다. 제2 방법(아래에서 설명됨)은 낮은 메모리 대역폭 및 보다 효율적인 파이프라인 구조 모두를 허용한다. 양자 모두, 동일 슬롯 경계에서 종료하지 않지만 이러한 패킷들 그룹과 오버랩하는 사용자 패킷들은 이러한 소거로부터 이점을 누린다. 이러한 소거는 비동기 CDMA 시스템에서 소거 이득의 큰 부분을 차지하게 된다.

[0145] 도12B는 도12A의 방법을 수행하기 위한 수단(1230-1244)을 포함하는 장치를 보여준다. 도12B의 수단들(1230-1244)은 하드웨어, 소프트웨어, 또는 이들의 조합에 의해 구현될 수 있다.

[0146] 도13A는 도12A의 방법에 대한 변형예를 보여준다. 블록(1204-1210)은 블록(1202)의 초기 채널 추정에 기반하여 신호를 제거한다. 블록(1300)은 데이터-기반 채널 추정 또는 정밀 채널 추정을 유도한다. 데이터-기반 채널 추정은 아래에서 설명되는 바와 같이 보다 양호한 채널 추정을 제공한다. 블록(1302)은 잔류 PIC를 수행하고, 즉 블록(1300)의 정밀 채널 추정에 기반하여 신호의 수정된 추정치를 제거한다.

[0147] 예를 들어, 블록(1204-1210)은 수신된 샘플들로부터 초기 신호 추정치(예를 들면, 파일럿 신호) $P1[n]$ 을 제거하였다 가정해본다. 그러면, 블록(1300)에서 유도된 보다 양호한 채널 추정치에 기반하여, 상기 방법은 수정된 신호 추정치 $P2[n]$ 을 형성한다. 그리고 나서, 상기 방법은 RAM(312)의 샘플 위치들로부터 그 증분 $P2[n] - P1[n]$ 차이를 제거한다.

[0148] 도13B는 도13A의 방법을 수행하기 위한 수단(1230-1244,1310,1312)을 포함하는 장치를 보여준다. 도13B의 수단(1230-1244,1310,1312)은 하드웨어, 소프트웨어, 또는 이들의 조합에 의해 구현될 수 있다.

[0149] **PIC를 먼저하고, 그리고 나서 OIC, 그리고 나서 TIC(제2 방법)**

[0150] 제2 방법은 임의의 트래픽 채널들이 복조 및 디코딩에 앞서 동일 그룹의 사용자들의 오버헤드 채널들이 먼저 복조 및 디코딩된다는 점을 제외하고는 도12A와 유사하다. 이러한 방법은 비-인터레이스 시스템에 적합한데, 왜냐하면 어떠한 엄격한 ACK 데드라인도 부가되지 않기 때문이다. 인터레이스 시스템의 경우(예를 들면, DO Rev.A), ACK/NAK 신호들은 트래픽 채널 서브패킷들에 응답하기 때문에, 일반적으로 트래픽 채널에 대한 허용가능한 디코딩 지연은 수개의 슬롯들(1슬롯 = 1.67ms) 범위 내로 제한된다. 따라서, 어떤 오버헤드 채널들이 이러한 시간 스케일 이상으로 확산하면, 이러한 방법은 적용될 수 없다. 특히, DO RevA에서, 보조 파일럿 채널 및 ACK 채널은 짧은 듀레이션 포맷으로 존재하고, TIC에 앞서 감산될 수 있다.

[0151] **조인트 파일럿/오버헤드/트래픽 채널 소거(제3 방법)**

[0152] 도14A는 조인트 PIC, OIC, 및 TIC를 수행하는 방법을 보여준다. 시작 블록(1400) 후에, 블록(1402)에서 수신기는 모든 사용자들에 대한 채널 추정을 유도하고, 전력 제어를 수행한다. 블록(1404)은 디코딩되지 않은 사용자들의 그룹(G)을 선택한다. 블록(1406)은 파일럿들로부터 채널을 재-추정한다. 블록(1408-1410)은 오버헤드/트래픽 채널 복조 및 디코딩 수행을 시도한다. 블록(1412)은 모든 사용자들에 대해 PIC를 수행하고, 성공적으로 디코딩된 채널 데이터를 갖는 사용자들에 대해서만 OIC 및 TIC를 수행한다.

[0153] 상술한 제1 방법(도12A)과는 달리, 모든 사용자들에 대한 채널 추정(1402) 후에, 파일럿들은 즉시 FERAM(312)으로부터 감산되지 않고, 채널 추정치가 비-IC 방법으로써 전력 제어를 위해 사용된다. 그리고 나서, 동일 패킷/서브패킷 경계에서 종료한 한 그룹의 사용자들에 대해서, 상기 방법은 주어진 순서로 순차적인 디코딩(1408 및 1410)을 수행한다.

[0154] 시도된 사용자 디코딩에 있어서, 상기 방법은 먼저 파일럿으로부터 채널을 재-추정한다(1402). 파일럿은 디코딩될 트래픽 패킷과 오버래핑하는 이전에 디코딩된 패킷들의 간섭 소거로 인해 전력 제어를 위해 복조된 시점(1402)과 비교하여 적은 간섭을 경험한다. 따라서, 채널 추정 품질이 개선되고, 이는 트래픽 채널 디코딩 및 소거 성능에 있어서 이점을 부여한다. 이러한 새로운 채널 추정은 임의의 오버헤드 채널(예를 들면, EV-DO의 RRI 채널) 디코딩(1408)뿐만 아니라, 트래픽 채널 디코딩(1410)을 위해 사용된다. 블록(1402)에서 하나의 사용자에 대한 디코딩 처리가 완료되면, 상기 방법은 파일럿 채널 및 임의의 디코딩된 오버헤드/트래픽 채널을 포함하는, FERAM(312)으로부터 이러한 사용자 간섭 기여분을 감산할 것이다.

[0155] 블록(1414)은 디코딩될 추가적인 사용자들이 존재하는지 여부를 검사한다. 블록(1416)은 처리를 종료한다.

[0156] 도14B는 도14A의 방법을 수행하기 위한 수단(1420-1436)을 포함하는 장치를 보여준다. 도14B의 수단(1420-1436)은 하드웨어, 소프트웨어, 또는 이들의 조합에 의해 구현될 수 있다.

[0157] 도15A는 도14A의 방법의 변형예이다. 블록(1500)은 데이터-기반 채널 추정치들을 유도한다. 블록(1502)은 도13A에서와 같이 선택적인 잔류 PIC를 수행한다.

[0158] 도15B는 도15A의 방법을 수행하기 위한 수단(1420-1436, 1510, 1512)을 포함하는 장치를 보여준다. 도15B의 수단(1420-1436, 1510, 1512)은 하드웨어, 소프트웨어, 또는 이들의 조합에 의해 구현될 수 있다.

[0159] **제1 및 제3 방법들 사이의 트레이드 오프**

[0160] 파일럿 신호들이 BTS에 알려지기 때문에, 그리고 이들을 먼저 제거하는 것이 논리상 맞기 때문에, 제1 방법이 제3 방법에 비해 성능면에서 우수한 것으로 보여진다. 양 방법 모두가 동일한 소거 품질을 갖는다고 가정하면, 제1 방법은 모든 데이터 레이트들에 대해서 제3 방법의 성능에 비해 양호한 성능을 제공할 것이다. 그러나, 제1 방법의 경우, 파일럿 채널 추정이 트래픽 데이터 복조에 비해 보다 큰 간섭을 경험하기 때문에, 재전 목적으로 사용되는 추정된 채널 계수들(파일럿 및 오버헤드/트래픽 모두에 대해서)의 잡음이 보다 커지게 된다. 그러나, 제3 방법의 경우, 파일럿 채널 추정이 트래픽 데이터 복조/디코딩에 바로 앞서 재수행되기 때문에, 이러한 정교한 채널 추정에 의해 관측되는 간섭 레벨은 트래픽 데이터 복조와 동일하다. 그러면, 평균적으로, 제3 방식의 소거 품질이 제1 방법보다 더 양호할 수 있다.

[0161] 하드웨어 설계의 관점에서 보면, 제3 방법은 약간의 장점을 갖는다: 이러한 방법은 파일럿 및 디코딩된 오버헤드 및 트래픽 채널 데이터를 합산하고, 이들을 함께 소거하기 때문에, 이러한 방법은 메모리 대역폭을 절약한다. 다른 한편으로, 파일럿의 재-추정은 오버헤드 채널 복조 또는 트래픽 채널 복조 중 하나와 함께 수행되고(메모리로부터의 샘플들 판독의 관점에서), 따라서 메모리 대역폭 요건에 대한 증가가 존재하지 않는다.

- [0162] 제1 방법이 제3 방법의 80% 또는 90% 소거 품질을 갖는다고 가정하면, 사용자당 데이터 레이트 대 다수의 사용자들에 대한 이득 사이에 트레이드 오프가 존재한다. 일반적으로, 모든 사용자들이 낮은 데이터 레이트 영역에 존재하면 제1 방법이 선호되고, 사용자들의 데이터 레이트가 모두 높으면, 제3 방법이 선호된다. 이러한 방법은 또한 하나의 데이터 패킷이 디코딩되면 트래픽 채널로부터 그 채널을 재-추정할 수 있다. 트래픽 채널이 파일럿 채널에 비해 (훨씬) 높은 SNR에서 동작하기 때문에, 소거 품질이 개선될 수 있을 것이다.
- [0163] 오버헤드 채널들은 이들이 성공적으로 복조되면 제거(소거)될 수 있고, 트래픽 채널들은 이들이 성공적으로 복조 및 디코딩되면 제거될 수 있다. 시간상의 일부 시점에서 모든 액세스 단말들의 오버헤드 및 트래픽 채널들을 기지국이 성공적으로 복조/디코딩하는 것이 가능하다. 이것(PIC,OIC,TIC)이 발생하면, FERAM은 단지 잔류 간섭 및 잡음만을 포함하게 된다. 파일럿, 오버헤드 및 트래픽 채널 데이터는 다양한 순서로 소거될 수 있고, 액세스 단말들의 서브셋들에 대해 소거될 수 있다.
- [0164] 일 방법은 RAM(312)으로부터 한번에 하나의 사용자에 대해 (PIC,TIC, 및 OIC의 임의의 조합의) 간섭 소거를 수행하는 것이다. 또 다른 방법은 한 그룹의 사용자들에 대해 (PIC,TIC, 및 OIC의 임의의 조합의) 재건된 신호들을 누적하고, 그리고 나서 동시에 그 그룹에 대해 간섭 소거를 수행하는 것이다. 이러한 2개의 방법들은 여기서 제시된 임의의 방법 및 처리에 적용될 수 있다.
- [0165] **간섭 소거를 위한 채널 추정 개선**
- [0166] 수신된 샘플들을 정확하게 재건하는 능력은 전송된 데이터의 다양한 컴포넌트들을 재건 및 제거함으로써 간섭 소거를 구현하는 CDMA 수신기의 시스템 성능에 큰 영향을 미친다. 레이크 수신기에서, 다중경로 채널은 파일럿 시퀀스에 대해 PN 역확산을 수행하고, 그리고 나서 적절한 시간 주기상에서 파일럿 필터링(즉, 누적)을 수행함으로써 추정된다. 파일럿 필터링의 길이는 적절히 타협하여 선택되는데, 일반적으로 보다 많은 샘플들을 누적함으로써 추정 SNR은 증가되지만, 채널의 시간 변동에 의해 추정 SNR이 저하될 수 있기 때문에 너무 길게 누적하여서는 않된다. 그리고 나서, 파일럿 필터 출력으로부터의 채널 추정치는 데이터 복조를 수행하는데 사용된다.
- [0167] 도4에서 제시된 바와 같이, CDMA 수신기에서 간섭 소거를 구현하는 일 방법은 (예를 들면, 칩x2) FERAM 샘플들에 대한 다양한 전송된 칩x1 스트림들의 기여분을 재건하는 것이다. 이는 전송된 칩 스트림, 및 전송기 칩들과 수신기 샘플들 사이의 전체 채널의 추정치를 결정하는 것을 포함한다. 레이크 핑거들로부터의 채널 추정치들은 다중경로 채널 그 자체를 표현하기 때문에, 전체 채널 추정치는 전송기 및 수신기 필터링의 존재를 고려하여야 한다.
- [0168] 본 섹션은 CDMA 수신기에서 간섭 소거를 위한 이러한 전체 채널 추정을 개선하는 기술들을 제시한다. 이러한 기술들은 CDMA2000, 1xEV-DO, 1xEV-DV, WCDMA에 적용될 수 있다.
- [0169] 정확하게 디코딩되는 패킷의 TIC를 수행하기 위해서, 도4의 수신기는 디코더 출력으로부터 정보 비트들을 취하고, 재인코딩, 재인터리빙, 데이터 채널 이득 재적용, 및 재확산에 의해 전송된 칩 스트림을 재건한다. 파일럿 채널 추정치를 이용하는 TIC를 위해 수신된 샘플들을 추정하기 위해서, 전송 칩 스트림은 전송기 및 수신기 모델, 그리고 파일럿 PN 시퀀스로의 역확산으로부터의 레이크 수신기의 채널 추정치와 컨벌브(convolve)된다.
- [0170] 파일럿 채널 추정을 사용하는 대신, (각 레이크 핑거 지연에서) 개선된 채널 추정은 재건된 데이터 칩들 자체를 이용하여 역확산함으로써 달성된다. 패킷이 이미 정확하게 디코딩되었기 때문에, 이러한 개선된 채널 추정치는 패킷 데이터 복조에는 유용하지 않고, 프론트-엔드 샘플들에 대한 이러한 패킷의 기여분을 재건하는데에만 사용된다. 이러한 기술을 통해, 레이크 핑거들의 지연들 각각에 대해서(예를 들면, 칩x8 분해능), 이러한 방법은 재건된 데이터 칩 스트림을 사용하여 수신된 샘플들(예를 들면, 칩x8로 내삽됨)을 "역확산" 하고, 적절한 시간 주기상에서 누적한다. 이는 채널 추정치를 개선시키는데, 왜냐하면 트래픽 채널이 파일럿 채널에 비해 높은 전력에서 전송되기 때문이다(이러한 트래픽 대 파일럿 T2P 비율은 데이터 레이트의 함수이다). TIC를 위해 채널을 추정하기 위해서 데이터 칩들을 사용하는 것은 높은 정확성으로 소거하는 것이 가장 중요한 높은 전력의 사용자들에 대해 보다 정확한 채널 추정을 달성한다.
- [0171] 레이크 핑거 지연들 각각에서 다중경로 채널을 추정하는 대신, 본 섹션은 전송기 필터, 다중경로 채널, 및 수신기 필터의 결합된 효과를 명확하게 추정하는 채널 추정 과정을 설명한다. 이러한 추정은 오버샘플링된 프론트-엔드 샘플들과 동일한 분해능(예를 들면, 칩x2 FERAM)에서 이뤄진다. 채널 추정은 채널 추정 정확성에서 T2P 이득을 달성하기 위해서 프론트-엔드 샘플들을 재건된 전송 데이터 칩들로 역확산함으로써 달성된다. 균일하게 이격된 채널 추정치들의 시간 스패는 레이크 핑거 지연들에 대한 정보, 및 전송기 및 수신기 필터의 결합된 응

답에 대한 사전 추정치에 기반하여 선택될 수 있다. 또한, 레이크 핑거들로부터의 정보가 균일하게 이격된 채널 추정치들을 정교하게 하는데 사용될 수 있다.

[0172] 도16은 전송 필터 $p(t)$, 전체/합성 채널 $h(t)$ (vs. 아래에서 설명되는 다중경로 채널 $g(t)$), 및 수신기 필터 $q(t)$ 를 구비한 전송 시스템 모델을 보여준다. 무선 통신 채널의 디지털 기저대역 표현은 L 개의 이산 다중 경로 성분들

$$g(t) = \sum_{l=1}^L a_l \delta(t - \tau_l)$$

[0173] 등식 3

[0174] 에 의해 모델링될 수 있다. 여기서, 복소(complex) 경로 진폭들은 대응하는 지연 τ_l 를 갖는 a_l 이다. 전송기 및 수신기 필터들의 결합된 효과는 $\phi(t)$ 로 정의되며, 여기서

$$\phi(t) = p(t) \otimes q(t)$$

[0175] 등식 4

[0176] 이고, $\otimes$ 는 컨볼루션을 지칭한다. 결합된 $\phi(t)$ 는 종종 레이즈드(raised) 코사인 응답과 유사하게 선택된다. 예를 들어, CDMA2000 및 그 유사한 시스템에서, 응답은 도17에 제시된 예시적인 $\phi(t)$ 와 유사하다. 전체 채널 추정은 다음과 같이 주어진다.

$$\hat{h}(t) = g(t) \otimes \phi(t) = \sum_{l=1}^L a_l \phi(t - \tau_l)$$

[0177] 등식 5

[0178] 도18A 및 18B는 3개의 레이크 핑거들 각각에서 추정된 다중경로 채널에 기반한 채널 추정치(실수 및 허수 성분들)의 예를 보여준다. 이러한 예에서, 실제 채널은 실선으로 제시되고, a_l 은 별표로 표시된다. 재건(점선)은 상기 등식 3에서 a_l 사용에 기반한다. 도18A 및 18B의 레이크 핑거 채널 추정치들은 파일럿 칩들을 통한 역확산에 기반한다(여기서 전체 파일럿 SNR은 -24dB임).

[0179] **파일럿 칩들 대신에 재생성된 데이터 칩들을 사용하여 레이크 핑거 지연들에서 역확산**

[0180] 채널 추정의 품질은 수신된 신호에 대한 사용자 기여분 재건의 충실도에 직접적인 영향을 준다. 간섭 소거를 구현하는 CDMA 시스템들의 성능을 개선하기 위해서, 사용자의 재건된 데이터 칩들을 사용하여 개선된 채널 추정을 결정하는 것이 가능하다. 이는 간섭 감산의 정확도를 개선한다. CDMA 시스템에 대한 일 기술은 고전적인 "사용자의 전송된 파일럿 칩들에 대한 역확산" 대신에 "사용자의 전송된 데이터 칩들에 대한 역확산"으로서 설명된다.

[0181] 도18A-18B에서 레이크 핑거 채널 추정치가 파일럿 칩들을 통한 역확산에 기반함을 상기하라(여기서, 전체 파일럿 SNR은 -24dB임). 도19A-19B는 레이크 핑거들, 데이터 칩들을 통한 역확산에 기반한 개선된 채널 추정치의 예를 보여주며, 여기서 데이터 칩들은 파일럿 칩들보다 10dB 높은 전력으로 전송된다.

[0182] 도20A는 재생성된 데이터 칩들을 통한 레이크 핑거 지연들에서 역확산 방법을 보여준다. 블록(2000)에서, 레이크 수신기(314;도4)는 프론트-엔드 샘플들을 파일럿 PN 칩들로 역확산하여 레이크 핑거 값들을 획득한다. 블록(2002)에서, 복조기(304)는 데이터 복조를 수행한다. 블록(2004)에서, 디코더(308)는 데이터 디코딩을 수행하고 CRC를 검사한다. 블록(2006)에서, CRC가 통과되면, 유닛(400)은 재인코딩, 재인터리빙, 재변조 및 재확산에 의해 전송된 데이터 칩들을 결정한다. 블록(2008)에서, 유닛(400)은 프론트 엔드 샘플들을 전송된 데이터 칩들로 역확산하여 각 핑거 지연에서 개선된 채널 추정치를 획득한다. 블록(2010)에서, 유닛(400)은 개선된 채널 추정

치를 이용하여 프론트 엔드 샘플들에 대한 사용자의 트래픽 및 오버헤드 기여분을 재건한다.

[0183] 도20B는 도20A의 방법을 수행하기 위한 수단(2020-2030)을 포함하는 장치를 보여준다. 도20B의 수단(2020-2030)은 하드웨어, 소프트웨어, 또는 이들의 결합에 의해 구현될 수 있다.

[0184] **재건된 데이터 칩들을 통해 FERAM 분해능에서 합성 채널의 추정**

[0185] 고전적인 CDMA 수신기들은 레이크 핑거 지연들 각각에서 다중경로 채널의 복소 값을 추정한다. 레이크 수신기에 앞선 수신기 프론트-엔드는 전송기 필터($p(t)$)에 매칭되는 로우패스 수신기 필터($q(t)$)를 포함한다. 따라서, 수신기가 채널 출력에 매칭되는 필터를 구현하기 위해서, 레이크 수신기 자신은 다중경로 채널($g(t)$)에 대한 매칭을 시도한다. 레이크 핑거들의 지연들은 일반적으로 최소 이격 요건 내에서(예를 들어, 핑거들은 적어도 1칩만큼 이격됨) 독립적인 시간 트래킹 루프로부터 유도된다. 그러나, 물리적인 다중경로 채널 자체는 종종 일련의 지연들에서 에너지를 갖는다. 따라서, 일 방법은 프론트 엔드 샘플들의 분해능(예를 들면, 칩x2 FERAM)에서 합성 채널($h(t)$)을 추정한다.

[0186] CDMA 역방향 링크 상에서의 전송 전력 제어를 사용함으로써, 모든 다중경로들 및 수신기 안테나들로부터의 결합된 핑거 SNR은 일반적으로 특정 범위 내로 유지되도록 제어된다. 이러한 SNR 범위는 상대적으로 큰 추정 변동을 갖는 역확산 파일럿 칩들로부터 유도되는 합성 채널 추정을 초래한다. 이것이 에너지 지연 프로파일의 "피크들"에서 레이크 수신기가 핑거들을 위치시키도록 시도하는 이유이다. 그러나, 재건된 데이터 칩들을 통한 역확산의 T2P 이점을 사용함으로써, 합성 채널 추정치는 $\phi(t)$ 모델과 결합된 $g(t)$ 의 직접 추정보다 $h(t)$ 의 보다 양호한 추정을 초래한다.

[0187] 여기서 설명되는 채널 추정 과정은 전송기 필터, 다중경로 채널, 및 수신기 필터의 결합된 효과를 명확하게 추정한다. 이러한 추정은 오버샘플링된 프론트 엔드 샘플들과 동일한 분해능(예를 들면, 칩x2 FERAM)에서 이뤄진다. 채널 추정은 채널 추정 정확도에서 T2P 이득을 달성하기 위해서 재건된 전송 데이터 칩들을 통해 프론트 엔드 샘플들을 역확산함으로써 달성된다. 균일하게 이격된 채널 추정치들의 시간 스패는 레이크 핑거 지연들에 대한 정보, 및 전송기 및 수신기 필터들의 결합된 응답에 대한 선험적(priori) 추정에 기반하여 선택된다. 또한, 레이크 핑거들로부터의 정보는 균일하게 이격된 채널 추정치들을 정교하게 하는데 사용된다. 합성 채널 그 자체를 추정하는 기술이 또한 유용한데, 왜냐하면 이는 $\phi(t)$ 에 대한 선험적 추정치를 사용하는 설계를 요구하지 않기 때문이다.

[0188] 도21A 및 21B는 칩x2 분해능에서 균일하게 이격된 샘플들을 사용하여 합성 채널을 추정하는 일 예를 보여준다. 도21A 및 21B에서, 데이터 칩들의 SNR은 -4dB이고, 이는 -24dB의 파일럿 SNR 및 20dB의 T2P에 상응한다. 균일한 채널 추정은 단지 레이크 핑거 위치들에서 데이터 칩들을 통한 역확산에 비해 보다 양호한 품질을 제공한다. 높은 SNR에서, "팻패스(fatpath)" 효과들은 레이크 핑거 위치들을 사용하여 채널을 정확하게 재건하는 능력을 제한한다. 균일 샘플링 방식은 특히 추정 SNR이 높은 경우(이는 높은 T2P에 대한 데이터 칩들을 이용한 역확산의 경우에 대응함)에 특히 유용하다. 특정 사용자에 대해 T2P가 높은 경우, 채널 재건 충실도는 중요하다.

[0189] 도22A는 재건된 데이터 칩들을 사용하여 균일 분해능에서 합성 채널을 추정하는 방법을 보여준다. 블록(2000-2006 및 2010)은 도20A와 유사하다. 블록(2200)에서, 레이크 수신기(314;도4) 또는 다른 컴포넌트는 레이크 핑거 지연들에 기반하여 균일한 재건을 위한 시간-스팬을 결정한다. 블록(2202)에서, 복조기(304) 또는 다른 컴포넌트는 적절한 시간-스팬동안 균일 지연들에서 전송된 데이터 칩들로 프론트-엔드 샘플들을 역확산함으로써 개선된 채널 추정을 결정한다.

[0190] 도22B는 도22A의 방법을 수행하기 위한 수단(2020-2030, 2220, 2222)을 포함하는 장치를 보여준다. 도22B의 수단(2020-2030)은 하드웨어, 소프트웨어, 또는 이들의 결합을 통해 구현될 수 있다.

[0191] 상기 설명에서, $g(t)$ 는 무선 다중경로 채널 그 자체이고, $h(t)$ 는 전송기 및 수신기 필터링뿐만 아니라 무선 다중경로 채널을 포함한다; $h(t)$ 는 $\phi(t)$ 와 컨벌브된 $g(t)$ 임.

[0192] 상기 설명에서, "샘플들"은 임의의 레이트일 수 있지만(예를 들면, 칩 당 2번), "데이터 칩들"은 칩 당 하나이다.

[0193] "재생성된 데이터 칩들"은 도20A의 블록(2006)에서 제시된 바와 같이, 재인코딩, 재인터리빙, 재변조, 및 재확산에 의해 형성된다. 원칙적으로, "재생성"은 정보 비트들이 이동 전송기(엑세스 단말)에서 경험한 처리를 모방한다.

[0194] "재건된 샘플들"은 FERAM(312) 또는 수신기의 FERAM(312)이외의 별도의 메모리에 저장된 샘플들을 나타낸다(예

를 들면, 칩 당 2번). 이러한 재건된 샘플들은 (재생성된) 전송 데이터 칩들을 채널 추정치와 컨벌브(convolve)함으로써 형성된다.

[0195] 용어 "재건" 및 "재생성"은 그 내용이 전송된 데이터 칩들을 재형성하거나, 또는 수신된 샘플들을 재형성하는 것과 관련되는 경우 동일한 용어로 사용된다. 샘플들 또는 칩들은 재형성될 수 있는데, 왜냐하면 "칩들"은 재인코딩 등에 의해 재형성될 수 있고, "샘플들"은 재형성된 샘플들을 사용하고, 무선 채널(채널 추정), 그리고 전송기 및 수신기 필터링의 효과들을 통합함으로써 재형성될 수 있기 때문이다. "재건" 및 "재생성" 모두 본질적으로 다시 건설하거나 다시 형성하는 것을 의미한다. 기술적인 구분은 존재하지 않는다. 일 실시예는 데이터 칩들에 대해 "재생성"을 사용하고, 샘플들에 대해 "재건"을 사용한다. 그러면, 수신기는 데이터 칩 재생성 유닛 및 샘플 재건 유닛을 가지게 된다.

[0196] 간섭 소거를 이용하는 CDMA 시스템의 역방향 링크 상의 전송 서브채널 이득의 수정

[0197] 다중-사용자 간섭은 CDMA 전송 시스템에서 제한 요소이고, 이러한 간섭을 완화하는 수신기 기술은 달성가능한 처리율에서의 상당한 개선을 제공한다. 본 섹션은 IC를 이용하는 시스템의 전송 서브채널 이득 수정 기술을 설명한다.

[0198] 역방향 링크 전송에서, 각 사용자는 파일럿, 오버헤드 및 트래픽 신호들을 전송한다. 파일럿은 전송 채널의 추정 및 동기화를 제공한다. 오버헤드 서브채널들(예를 들면, RRI, DRC, DSC, ACK)에게는 MAC 및 트래픽 디코딩 셋업이 요구된다. 파일럿, 오버헤드 및 트래픽 서브채널들은 신호 대 간섭 + 잡음비(SINR)에 대한 상이한 요건들을 갖는다. CDMA 시스템에서, 단일 전력 제어는 파일럿들의 전송 전력을 수정하고, 오버헤드 및 트래픽 서브채널들의 전력은 파일럿에 대한 고정 이득을 갖는다. BTS에게 PIC, OIC, 및 TIC가 구비되면, 다양한 서브채널들은 IC들의 순서 및 소거 능력에 기반하여 상이한 레벨의 간섭을 경험하게 된다. 이러한 경우, 서브채널 이득들 사이의 정적인 관계는 시스템 성능에 악영향을 초래한다.

[0199] 본 섹션은 IC를 실행하는 시스템에서 상이한 논리 서브채널들에 대한 새로운 이득 제어 전력을 설명한다. 이러한 기술들은 예를 들면, EV-DO RevA와 같은 CDMA 시스템에 기반하고, EV-DV Re1D, W-CDMA EUL, 및 cdma2000에도 적용될 수 있다.

[0200] 상술한 기술들은 패킷 에러율, SINR 또는 간섭 전력의 관점에서 측정된 성능에 따라 각 서브채널의 이득을 적응적으로 변경시킴으로써 상이한 서브채널들에 대한 전력 및 이득 제어를 수행한다. 시변 분산(dispersive) 서브채널에서 전송에 대한 견고함을 제공하면서, IC의 잠재력을 완전히 이용하도록 하는 신뢰성 있는 전력 및 이득 제어 메커니즘을 제공하는 것이 그 목적이다.

[0201] 간섭 소거는 차후에 디코딩될 다른 신호들에 대한 간섭을 감소시키기 위해서 논리 서브채널들이 디코딩된 후에 이러한 논리 서브채널들의 프론트 엔드 샘플들에 대한 기여분을 제거하는 것을 지칭한다. PIC에서, 전송된 파일럿 신호는 BTS에 알려지고, 수신된 파일럿은 채널 추정을 이용하여 재건된다. TIC 또는 OIC에서, 간섭은 BTS에서의 디코딩된 버전을 통해 수신된 서브채널을 재건함으로써 제거된다.

[0202] 현재 BTS(IC를 이용하지 않음)는 트래픽 채널의 에러율 요건을 만족시키기 위해서 파일럿 서브채널의 전력(E_{cp})을 제어한다. 트래픽 서브채널의 전력은 고정된 인자 T2P에 의해 파일럿들과 관련되며, 이러한 고정된 인자 T2P는 페이로드 타입 및 타겟 종료 목적들에 의존한다. 파일럿 전력의 수정은 내부 및 외부 루프를 포함하는 페루프 전력 제어 메커니즘에 의해 수행된다. 내부 루프는 파일럿들의 SINR(E_{cp}/N_t)을 임계 레벨(T)로 유지하는 것을 목적으로 하며, 외부 루프 전력 제어는 예를 들어, 패킷 에러율(PER)에 기반하여 이러한 임계 레벨(T)을 변경한다.

[0203] IC가 수신기에서 수행되는 경우(도4), 서브채널 이득들을 수정하는 것이 시스템에 유리하다. 사실, 각 서브채널은 상이한 레벨의 간섭을 경험하기 때문에, 바람직한 성능을 제공하기 위해서 파일럿들에 대한 그들의 이득은 그에 따라 수정되어야 한다. 본 섹션은 오버헤드 및 파일럿 서브채널들에 대한 이득 제어 문제를 해결하며, IC를 완전히 이용함으로써 시스템의 처리율을 증가시키는 T2P의 수정을 위한 기술들이 설명된다.

[0204] IC를 이용하는 시스템에서의 중요 파라미터들

[0205] 조정될 수 있는 2개의 파라미터들은 오버헤드 서브채널 이득들 및 트래픽 대 파일럿(T2P) 이득이다. TIC가 활성화상태이면, 오버헤드 서브채널 이득들은 파일럿 및 오버헤드 성능들 사이의 보다 유연한 트레이드 오프를 허용하기 위해서 (비-TIC에 비해 상대적으로) 증가된다. 현재 시스템에서 사용되는 베이스라인 G를 G로 표시함으로써, 오버헤드 채널의 새로운 값은 다음과 같이 된다:

$$G' = G \cdot \Delta_G$$

[0206]

[0207]

비-IC 방식에서, 오버헤드/파일럿 서브채널들은 트래픽 채널과 동일한 간섭 레벨을 경험하게 되고, 특정 비율 T2P/G가 파일럿 채널 추정뿐만 아니라, 오버헤드 및 트래픽 채널 성능 모두에 대해 만족스러운 성능을 제공할 수 있다. IC가 사용되는 경우, 간섭 레벨은 오버헤드/파일럿 및 트래픽에 대해 서로 상이하고, T2P는 2가지 타입의 서브채널들의 코히어런트한 성능을 허용하기 위해서 감소될 수 있다. 주어진 페이로드에 있어서, 본 방법

은 요구조건들을 만족시키기 위해서 테이블 값에 대해 인자 Δ_{T2P} 만큼 T2P가 감소되도록 한다. 현재 시스템의 특정 페이로드에 사용되는 베이스라인 T2P를 T2P로 표시함으로써, T2P의 새로운 값은 다음과 같이 된다:

$$T2P' = T2P \cdot \Delta_{T2P}$$

[0208]

상기 파라미터 Δ_{T2P} 는 한 세트의 유한 또는 이산 값들(예를 들면, -0.1dB 내지 -1.0dB)로 양자화될 수 있고, 액세스 단말(106)로 전송될 수 있다.

[0210]

제어하에 유지되는 일부 값들은 트래픽 PER, 파일럿 SINR, 및 총수신전력 대 열잡음 비(rise over thermal)이다. 파일럿 SINR은 양호한 채널 추정을 위해 요구되는 최소 레벨 이하로 떨어져서는 않된다. 총수신전력 대 열잡음 비(ROT)는 전력 제어된 CDMA 역방향 링크의 링크-예산 및 안정성을 보장하는데 중요하다. 비-TIC 수신기들에서, ROT는 수신 신호에 대해 정의된다. 일반적으로, ROT는 양호한 성능/커버리지 트레이드 오프를 위해 소정 범위 내로 유지되어야 한다.

[0211]

총수신전력 대 열잡음 비(ROT) 제어

[0212]

I_0 는 수신기의 입력에서의 신호 전력을 표시한다. 수신된 신호로부터의 간섭 소거는 전력의 감소를 야기한다. I_0' 는 IC 후에 복조기(304)의 입력에서의 평균 신호 전력을 표시한다:

[0213]

$$I_0' \leq I_0.$$

[0214]

I_0' 의 값은 IC를 통해 갱신된 이후에 프론트 엔드 샘플들로부터 측정된다. IC가 수행되는 경우, ROT는 오버헤드 서브채널들에 대해 여전히 중요하고,

[0215]

$$ROT = \frac{I_0}{N_0} < ROT_{thr}$$

[0216]

를 보장하기 위해서 임계치에 대해 ROT가 제어되어야 하며, 여기서 N_0 는 잡음 전력이다.

[0217]

그러나, 트래픽 및 일부 오버헤드 서브채널들은 IC로 인해 이득을 본다. 이러한 서브채널들의 디코딩 성능은 IC후에 측정된 ROT와 관련된다. 유효 ROT는 IC 후의 신호 전력 및 잡음 전력 사이의 비율이다. 유효 ROT는 임계치에 의해 다음과 같이 제어된다:

[0218]

$$ROT_{eff} = \frac{I_0'}{N_0} < ROT_{thr}^{(eff)}$$

[0219] ROT_{eff} : 에 대한 제한은 잡음 레벨이 $I_0' \leq I_0^{(thr)}$ 를 변경시키지 않는다는 가정하에서 I_0' 에 대한 제한과 등가적으로 설명될 수 있다. 한편, 여기서 $I_0^{(thr)}$ 는 $ROT_{thr}^{(eff)}$ 에 대응하는 신호 전력 임계치이다.

[0220] 고정된 오버헤드 이득 기술들

[0221] ROT가 증가하는 경우, 파일럿 및 (IC로부터 이득을 보지 못하는) 오버헤드 채널들의 SINR은 감소하며, 따라서 소거율의 잠재적인 증가를 초래한다. 이러한 효과를 보상하기 위해서 오버헤드 채널 이득들이 고정 값에 의해 또는 특정 시스템 조건에 따른 가변 값에 의해 증가될 수 있다.

[0222] 오버헤드 서브채널의 이득이 파일럿들에 대해 고정되는 기술들이 설명된다. 제안된 기술들은 각 사용자에게 대한 Δ_{T2P} 및 파일럿 서브채널의 레벨 모두를 변경한다.

[0223] 고정된 $\Delta_G = 0$ dB 를 갖는 T2P 페루프 전력

[0224] 도23은 E_{cp} 및 Δ_{T2P} , 그리고 고정된 $\Delta_G = 0$ dB (블록 2308)에 대한 페루프 전력 제어(PC)를 보여준다. Δ_{T2P} 및 E_{cp} 의 수정을 위한 제1 방법은 다음을 포함한다:

[0225] A. 내부 및 외부 루프(2300,2302)는 E_{cp} 수정을 위해 기존의 방식으로 전력 제어를 수행한다. 외부 루프(2300)는 타겟 PER 및 트래픽 PER을 수신한다. 내부 루프(2304)는 임계치 T(2302) 및 측정된 파일럿 SINR을 수신하여 E_{cp} 를 출력한다.

[0226] B. 페루프 이득 제어(GC)(2306)는 제거된 간섭의 측정치에 기반하여 Δ_{T2P} 를 수정한다. 이득 제어(2306)는 측정된 ROT 및 측정된 ROTeff를 수신하여 Δ_{T2P} 를 출력한다. 수신기는 IC 방식에 의해 제거된 간섭을 측정하고, Δ_{T2P} 를 수정한다.

[0227] C. Δ_{T2P} 는 섹터 내의 모든 액세스 단말들(106)로 주기적으로 메시지 형태로 전송될 수 있다.

[0228] Δ_{T2P} 의 수정에 있어서, IC 이후의 간섭이 I_0 에서 I_0' 로 감소되면, T2P는 결과적으로 다음과 같이 감소될 수 있다:

$$\Delta_{T2P} = \frac{I_0'}{I_0} \approx \frac{ROT_{eff}}{ROT},$$

[0230] E_{cp} 는 (PC 루프(2304)를 통해) 다음과 같이 증가될 것이다:

$$E_{cp}' = \frac{I_0}{I_0^{(thr)}} E_{cp}$$

[0231]

[0232] IC를 사용하는 시스템 및 IC를 사용하지 않는 시스템에 대한 총 전송 전력 사이의 비율은 다음과 같이 될 것이다:

$$C = \frac{E_{cp}(1+G+T2P)}{E_{cp}'(1+G+T2P')};$$

[0233]

[0234] 여기서 G는 오버헤드 채널 이득이다. (G에 비해) 큰 값의 T2P에 있어서, 비율 C는 다음과 같이 근사화될 수 있다:

$$C \approx \frac{I_0^{(thr)}}{I_0'}$$

[0235]

[0236] 유효 ROT 추정에 있어서, 유효 ROT는 채널 조건들에서의 변경 및 PC 모두에 기인하여 빠르게 변경된다. 대신,

Δ_{T2P} 는 $ROT_{eff.}$ 의 느린 변동을 반영한다. 따라서, Δ_{T2P} 선택에 있어서, 유효 ROT는 IC 이후에 신호의 긴 평균화 윈도우에 의해 측정된다. 이러한 평균화 윈도우는 전력 제어 갱신 주기의 적어도 2배 길이를 갖는다.

[0237] 고정된 $\Delta_G > 0$ dB를 이용하는 T2P의 페루프 제어

[0238] 도24는 이득 제어(2306)가 임계치 유효 ROT를 수신하고, $\Delta_G > 0$ dB (2404)라는 점을 제외하고는 도23과

동일하다. Δ_{T2P} 수정을 위한 이러한 대안적인 방법은 IC 시스템 및 비-IC 시스템들 모두에 대해 동일한

셀 커버리지를 갖도록 하는 요청에 기반한다. E_{cp} 분포(distribution)는 양자 모두 동일하다. IC의 효과는

완전히 로딩된 시스템에 대해 이중적(twofold)이다: i) IC 전의 신호 전력(I_0)은 비-IC 시스템의 신호 전력

에 비해 증가될 것이다; ii) PER 제어에 의한 페루프 전력 제어로 인해, I_0' 는 비-IC 시스템의 신호 전력과

유사하게 되는 경향이 있을 것이다. Δ_{T2P} 는 다음과 같이 수정된다:

$$\Delta_{T2P} = \frac{I_0^{(thr)}}{I_0'} \approx \frac{ROT_{thr}^{(eff)}}{ROT_{eff}}$$

[0239]

[0240] Δ_{T2P} 의 ACK-기반 제어

[0241] 도25는 고정된 오버헤드 서브채널 이득(2506)을 갖는 ACK 서브채널에 기반하여 E_{cp} 및 Δ_{T2P} 에 대한 PC를 보여준다.

[0242] Δ_{T2P} 의 페루프 GC는 BTS로부터 AT로의 피드백 신호를 필요로 하고, 여기서 모든 AT들은 BTS로부터 동일한

Δ_{T2P} 방송 값을 수신한다. 대안적인 해법은 Δ_{T2P} 의 개방 루프 GC(2510) 및 파일럿들에 대한 페루프 PC(2500,2504)에 기반한다. 페루프 파일럿 PC는 임계치 $To(2502)$ 에 따라 E_{cp} 를 조정하는 내부 루프(2504)를 포함한다. 외부 루프 제어(2500)는 오버헤드 서브채널들의 소거율(예를 들면, 데이터 레이트 제어(DRC) 서브채널 에러 확률 또는 DRC 소거율)에 의해 지시된다. To 는 DRC 소거율이 임계치를 초과하는 경우 증가되고, DRC 소거율이 임계치 이하인 경우 점진적으로 감소된다.

[0243] Δ_{T2P} 는 ACK 순방향 서브채널을 통해 수정된다. 특히, ACK 및 NACK의 통계치를 측정함으로써, AT는 BTS에서 트래픽 PER을 평가할 수 있다(2508). 이득 제어(2510)는 타겟 트래픽 PER 및 측정된 PER을 비교한다. PER이

임계치를 초과할 때마다, Δ_{T2P} 는 $T2P'$ 가 비-IC 시스템의 베이스라인 값 $T2P$ 에 도달할 때까지 증가된다. 다른 한편으로, 낮은 PER에 있어서, Δ_{T2P} 는 IC 처리를 완전히 이용하기 위해서 증가된다.

[0244] 가변 오버헤드 이득 기술들

[0245] 트랜시버의 추가적인 최적화는 Δ_{T2P} 뿐만 아니라 IC 처리에 대한 오버헤드 서브채널 이득들(G 오버헤드)을 수정함으로써 달성될 수 있다. 이러한 경우, 여분의 피드백 신호가 요구된다. Δ_G 의 값들은 0dB에서 0.5dB로 양자화될 수 있다.

[0246] 간접 전력-기반 오버헤드 이득 제어

[0247] 도26은 오버헤드 GC(2600)을 제외하고는 도24와 유사하다. 오버헤드 서브채널(2600)의 GC 방법은 IC 후에 측정된 신호 전력에 기반한다. 이러한 경우, 비-IC 시스템과 동일한 셀 커버리지를 제공하기 위해서 E_{cp} 가 가정된다. IC 전의 신호는 증가된 전력 I_0 를 가지며 오버헤드 이득은 증가된 간섭을 보상한다. 이러한 구현은

$$\Delta_G = \frac{I_0}{I_0^{(thr)}} \approx \frac{ROT}{ROT_{thr}}$$

[0248]로 설정함으로써 오버헤드 이득을 수정한다.

[0249] Δ_G 는 0dB 이하로 떨어지지 않도록 제어되는데, 왜냐하면 이는 도움이 되지 않는 오버헤드 서브채널 전력 감소에 대응하기 때문이다.

[0251] 이득 및 전력 제어 방법은 도23에 제시된 바와 같이 E_{cp} 에 대해 내부 및 외부 루프 PC(2304,2300), Δ_G 에 대해 GC 루프(2600), Δ_{T2P} 에 대해 개방 루프 GC(2306)를 포함하며, 여기서 Δ_{T2P} 는 PER이 타겟 값을 초과할 때마다 증가되며, PER이 타겟 이하일 때마다 감소된다. Δ_{T2P} 의 최대 레벨이 허용되며, 이는 비-IC 수신기의 레벨에 대응한다.

[0252] DRC-전용 오버헤드 이득 제어

[0253] 도27은 DRC-전용 오버헤드 이득 제어(2702)를 이용하는 도26의 변형예를 보여준다.

[0254] 오버헤드 서브채널 이득이 수정되는 경우라도, Δ_{T2P} 의 이득 제어(2700)는 상술한 바와 같이 페루프를 통해 수행될 수 있다. 이러한 경우, E_{cp} 및 Δ_{T2P} 는 도23의 방식으로 제어되고, 오버헤드 서브채널 이득(2702)의 수정은 DRC 소거율을 통해 수행된다. 특히, DRC 소거율이 임계치 이상이면, 오버헤드 서브채널 이득(2702)이 증가된다. DRC 소거율이 임계치 이하이면, 오버헤드 이득(2702)은 점차적으로 감소된다.

[0255] 멀티-섹터 멀티-셀 네트워크에서 T2P 제어

[0256] Δ_{T2P} 의 GC는 셀 레벨에서 수행되고, AT(106)는 소프트 핸드오프에 존재할 수 있기 때문에, 다양한 섹터들이 상이한 수정 요청들을 생성할 수 있다. 이러한 경우, Δ_{T2P} 의 선택 요청이 AT로 전송되는 다양한 옵션들이 고려될 수 있다. 셀 레벨에서, 일 방법은 완전히 로딩된 섹터들에 의해 요청된 것들 중 T2P의 최소 감소를 선택하고, 즉

$$\Delta_{T2P}^{(cell)} = \max_{s \in \{\text{loaded sectors}\}} \{\Delta_{T2P}^{(s)}\} \quad \text{이며,}$$

[0257]

[0258] 여기서, $\Delta_{T2P}^{(s)}$ 는 섹터 s에 의해 요구되는 Δ_{T2P} 이다. AT는 다양한 셀들로부터 상이한 요청들을 수신하고, 또한 이 경우에 다양한 기준이 적용될 수 있다. 일 방법은 자신과 가장 신뢰성 있는 통신을 보장하기 위해서 서빙 섹터에 대응하는 Δ_{T2P} 를 선택하는 것이다.

[0259] 셀 및 AT 모두에서 Δ_{T2P} 의 선택에 있어서, 요청된 값들 중에서 최소, 최대, 또는 평균값을 포함하는 다양한 선택들이 고려될 수 있다.

[0260] 하나의 중요한 양상은 이동국들이 $T2P' = T2P \times \Delta_{T2P}$ 를 사용하는 것이고, 여기서 Δ_{T2P} 는 I_o 및 I_o' (가능하게는 I_o^{thr} 에 대한 지식)의 측정치에 기반하여 BTS에서 계산되며, $G' = G \times \Delta_G$ 이고, 여기서 Δ_G 는 BTS에서 계산된다. BTS에서 계산된 이러한 델타_인자들을 사용함으로써, 이들은 모든 액세스 단말들로 각 BTS에 의해 방송되며, 모든 액세스 단말들은 그에 따라 반응한다.

[0261] 여기서 제시된 기술적 사상은 전용 물리 제어 채널(DPCCH), 강화된 전용 물리 제어 채널(E-DPCCH), 또는 고속 전용 물리 채널(HS-DPCCH)과 같은 오버헤드 채널들을 사용하는 WCDMA 시스템에 적용될 수 있다. WCDMA 시스템은 전용 물리 데이터 채널(DPDCH) 포맷 및/또는 강화된 전용 물리 데이터 채널(E-DPDCH) 포맷을 사용할 수 있다.

[0262] 여기서 제시된 내용은 2개의 상이한 인터레이스 구조들(예를 들면, 2ms 전송 시간 인터벌 및 10ms 전송 시간 인터벌)을 갖는 WCDMA 시스템들에 적용될 수 있다. 따라서, 프론트-엔드 메모리, 복조기, 및 감산기는 상이한 전송 시간 인터벌들을 갖는 패킷들의 하나 이상의 서브패킷들을 스캔하도록 구성될 수 있다.

[0263] TIC에 있어서, 트래픽 데이터가 EV-DO Release 0 포맷 또는 EV-DO Revision A 포맷 중 적어도 하나로 하나 이상의 사용자들에 의해 전송될 수 있다.

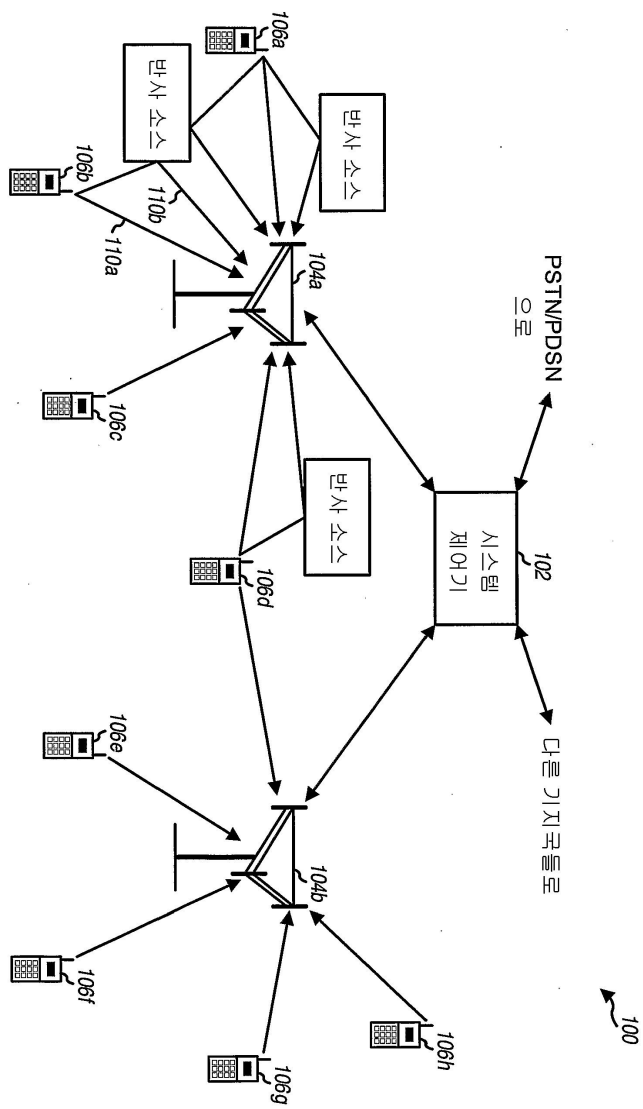
[0264] 여기서 제시된 특정 디코딩 순서들은 복조 및 디코딩에 대한 순서에 상응한다. 패킷의 재-디코딩은 재복조로부터 시작하는데 왜냐하면 FERAM(312)으로부터의 패킷 복조 처리가 간섭 소거를 보다 양호한 디코더 입력으로 전환하기 때문이다.

- [0265] 당업자는 정보 및 신호들이 다양한 타입의 상이한 기술들을 사용하여 표현될 수 있음을 잘 이해할 것이다. 예를 들어, 본 명세서상에 제시된 데이터, 지령, 명령, 정보, 신호, 비트, 심벌, 및 칩은 전압, 전류, 전자기파, 자기장 또는 입자, 광 펄스 또는 입자, 또는 이들의 임의의 조합으로 표현될 수 있다.
- [0266] 당업자는 상술한 다양한 예시적인 논리블록, 모듈, 회로, 및 알고리즘 단계들이 전자 하드웨어, 컴퓨터 소프트웨어, 또는 이들의 조합으로서 구현될 수 있음을 잘 이해할 것이다. 하드웨어 및 소프트웨어의 상호 호환성을 명확히 하기 위해, 다양한 예시적인 소자들, 블록, 모듈, 회로, 및 단계들이 그들의 기능적 관점에서 기술되었다. 이러한 기능이 하드웨어로 구현되는지, 또는 소프트웨어로 구현되는지는 특정 애플리케이션 및 전체 시스템에 대해 부가된 설계 제한들에 의존한다. 당업자는 이러한 기능들을 각각의 특정 애플리케이션에 대해 다양한 방식으로 구현할 수 있지만, 이러한 구현 결정이 본 발명의 영역을 벗어나는 것은 아니다.
- [0267] 다양한 예시적인 논리 블록들, 모듈들, 및 회로들이 범용 프로세서; 디지털 신호 처리기, DSP; 주문형 집적회로, ASIC; 필드 프로그램어블 게이트 어레이, FPGA; 또는 다른 프로그램어블 논리 장치; 이산 게이트 또는 트랜지스터 논리; 이산 하드웨어 컴포넌트들; 또는 이러한 기능들을 구현하도록 설계된 것들의 조합을 통해 구현 또는 수행될 수 있다. 범용 프로세서는 마이크로 프로세서 일 수 있지만; 대안적 실시예에서, 이러한 프로세서는 기존 프로세서, 제어기, 마이크로 제어기, 또는 상태 머신일 수 있다. 프로세서는 예를 들어, DSP 및 마이크로프로세서, 복수의 마이크로프로세서들, DSP 코어와 결합된 하나 이상의 마이크로 프로세서, 또는 이러한 구성들의 조합과 같이 계산 장치들의 조합으로서 구현될 수 있다.
- [0268] 상술한 방법의 단계들 및 알고리즘은 하드웨어에서, 프로세서에 의해 실행되는 소프트웨어 모듈에서, 또는 이들의 조합에 의해 직접 구현될 수 있다. 소프트웨어 모듈들은 랜덤 액세스 메모리(RAM); 플래시 메모리; 판독 전용 메모리(ROM); 전기적 프로그램어블 ROM(EPROM); 전기적 삭제가능한 프로그램어블 ROM(EEPROM); 레지스터; 하드디스크; 휴대용 디스크; 콤팩트 디스크 ROM(CD-ROM); 또는 공지된 저장 매체의 임의의 형태로서 존재한다. 예시적인 저장매체는 프로세서와 결합되어, 프로세서는 저장매체로부터 정보를 판독하여 저장매체에 정보를 기록한다. 대안적으로, 저장 매체는 프로세서의 구성요소일 수 있다. 이러한 프로세서 및 저장매체는 ASIC 에 위치한다. ASIC 는 사용자 단말에 위치할 수 있다. 대안적으로, 프로세서 및 저장 매체는 사용자 단말에서 이산 컴포넌트로서 존재할 수 있다.
- [0269] 여기서 머릿말들이 특정 섹션의 위치를 파악하는 것을 돕기 위해서 포함된다. 이러한 머릿말들은 그 아래에 설명된 발명의 범위를 제한하려는 것이 아니며, 이러한 기술적 사상은 다른 섹션들에서도 적용될 수 있다.
- [0270] 상술한 실시예들은 당업자가 본원발명을 보다 용이하게 실시할 수 있도록 하기 위해 기술되었다. 이러한 실시예들에 대한 다양한 변형들을 당업자는 잘 이해할 수 있을 것이며, 여기서 정의된 원리들은 본 발명의 영역을 벗어남이 없이, 다양한 실시예들에 적용될 수 있다. 따라서, 본 발명의 범위는 하기 청구범위에 제시된 내용에 의해서만 제한될 뿐이다.
- 도면의 간단한 설명**
- [0004] 도1은 기지국 및 액세스 단말들을 구비한 무선 통신 시스템을 보여주는 도이다.
- [0005] 도2는 도1의 액세스 단말에서 구현될 수 있는 전송기 구조 및/또는 처리의 일 예를 보여주는 도이다.
- [0006] 도3은 도1의 기지국에서 구현될 수 있는 수신기 처리 및/또는 구조의 일 예를 보여주는 도이다.
- [0007] 도4는 기지국 수신기 처리 또는 구조의 또 다른 일 예를 보여주는 도이다.
- [0008] 도5는 도1의 시스템의 3개의 사용자들의 전력 분배에 대한 일 예를 보여주는 도이다.
- [0009] 도6은 동일한 전송 전력을 갖는 사용자들에 대한 프레임 비동기 트래픽 간섭 소거를 위한 균일한 시간-오프셋 분포에 대한 일 예를 보여주는 도이다.
- [0010] 도7은 역방향 링크 데이터 패킷들 및 순방향 링크 자동 반복 요청 채널에 대해 사용되는 인터레이스(interlace) 구조에 대한 일 예를 보여주는 도이다.
- [0011] 도8은 완전한 16-슬롯 패킷에 이르는 메모리를 보여주는 도이다.
- [0012] 도9A는 어떠한 지연된 디코딩 없이 순차적인 간섭 소거(SIC)의 일 예에 대한 트래픽 간섭 소거의 방법을 보여주는 도이다.

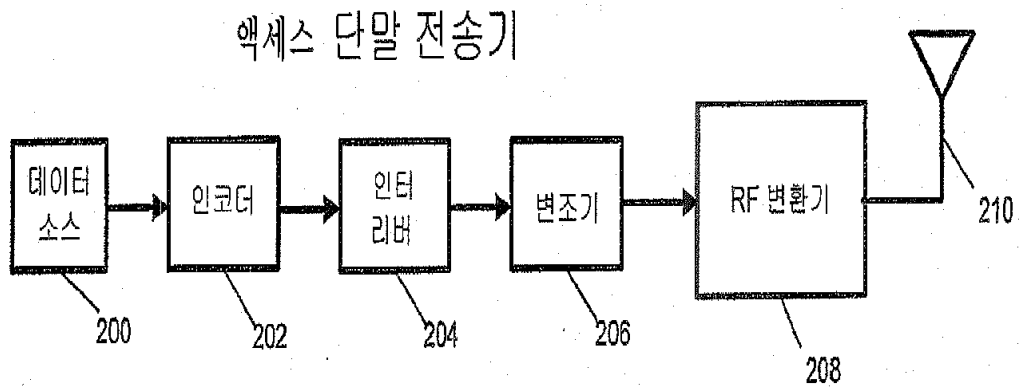
- [0013] 도9B는 도9A의 방법을 수행하기 위한 장치를 보여주는 도이다.
- [0014] 도10은 디코딩된 서브패킷들의 간섭 소거를 이용하는 인터레이스의 연속적인 서브패킷들의 도달 후에 수신기 샘플 버퍼를 보여주는 도이다.
- [0015] 도11은 오버헤드 채널들 구조를 보여주는 도이다.
- [0016] 도12A는 먼저 파일럿 IC(PIC)를 수행하고, 그리고나서 오버헤드 IC(OIC) 및 트래픽 IC(TIC)를 함께 수행하는 방법을 보여주는 도이다.
- [0017] 도12B는 도12A의 방법을 수행하기 위한 장치를 보여주는 도이다.
- [0018] 도13A는 도12A의 방법에 대한 변형예를 보여주는 도이다.
- [0019] 도13B는 도13A의 방법을 수행하기 위한 장치를 보여주는 도이다.
- [0020] 도14A는 PIC, OIC, 및 TIC를 함께 수행하는 방법을 보여주는 도이다.
- [0021] 도14B는 도14A의 방법을 수행하기 위한 장치를 보여주는 도이다.
- [0022] 도15A는 도14A의 방법의 변형예를 보여주는 도이다.
- [0023] 도15B는 도15A의 방법을 수행하기 위한 장치를 보여주는 도이다.
- [0024] 도16은 전송 시스템의 모델을 보여주는 도이다.
- [0025] 도17은 결합된 전송 및 수신 필터링의 예시적인 응답을 보여주는 도이다.
- [0026] 도18A 및 18B는 3개의 레이크 핑거들 각각에서 추정된 다중 경로 채널에 기반한 채널 추정(실수 및 허수 성분)의 일 예를 보여주는 도이다.
- [0027] 도19A-19B는 레이크 핑거들 및 데이터 칩들을 통한 역확산에 기반한 개선된 채널 추정의 일 예를 보여주는 도이다.
- [0028] 도20A는 재생성된 데이터 칩을 통해 레이크 핑거 지연들에서 역확산하기 위한 방법을 보여주는 도이다.
- [0029] 도20B는 도20A의 방법을 수행하기 위한 장치를 보여주는 도이다.
- [0030] 도21A 및 21B는 칩X2 분해능에서 균일하게 이격된 샘플들을 사용하여 합성 채널을 추정하는 일 예를 보여주는 도이다.
- [0031] 도22A는 재생성된 데이터 칩들을 사용하여 균일한 분해능에서 합성 채널을 추정하는 방법을 보여주는 도이다.
- [0032] 도22B는 도22A의 방법을 수행하기 위한 장치를 보여주는 도이다.
- [0033] 도23은 고정된 오버헤드 서브채널 이득을 이용한 이득 제어 및 페루프 전력 제어를 보여주는 도이다.
- [0034] 도24는 고정된 오버헤드 서브채널 이득을 이용한 도23 이득 제어 및 전력 제어의 변형예를 보여주는 도이다.
- [0035] 도25는 고정된 오버헤드 서브채널 이득을 이용한 전력 제어의 일 예를 보여주는 도이다.
- [0036] 도26은 오버헤드 이득 제어를 제외하고 도24와 유사한 도이다.
- [0037] 도27은 DRC-전용(only) 오버헤드 이득 제어를 이용한 도26의 변형예를 보여주는 도이다.

도면

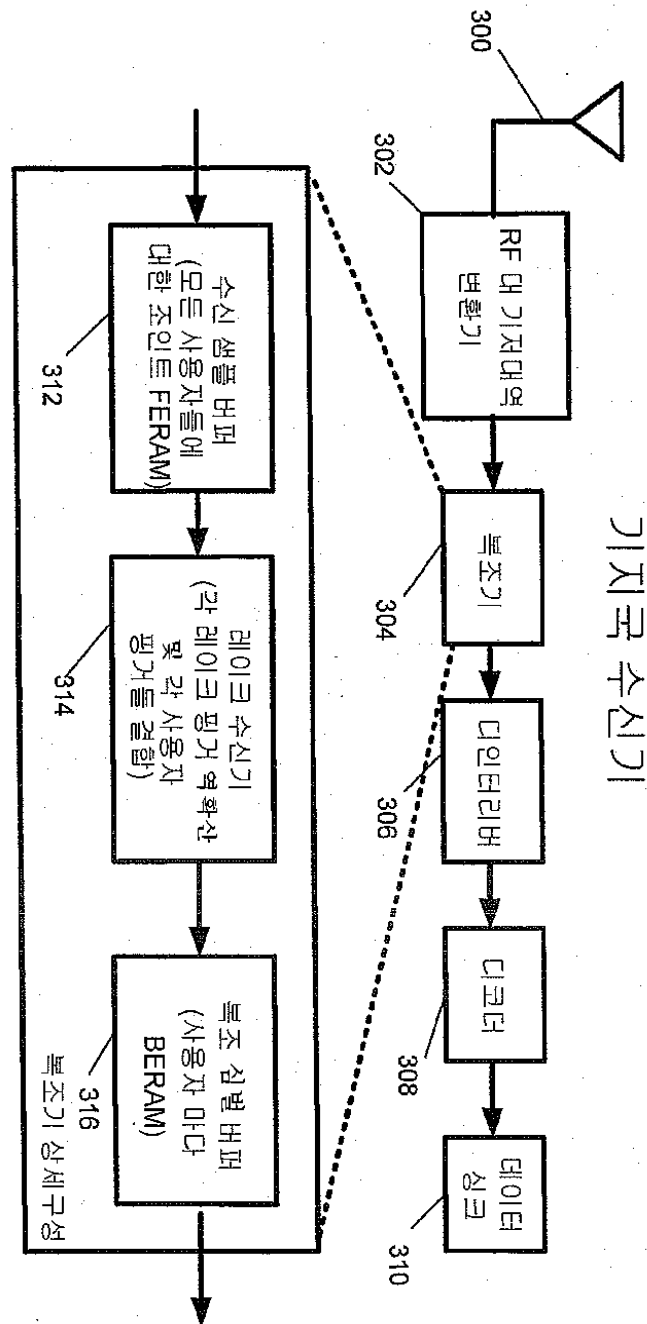
도면1



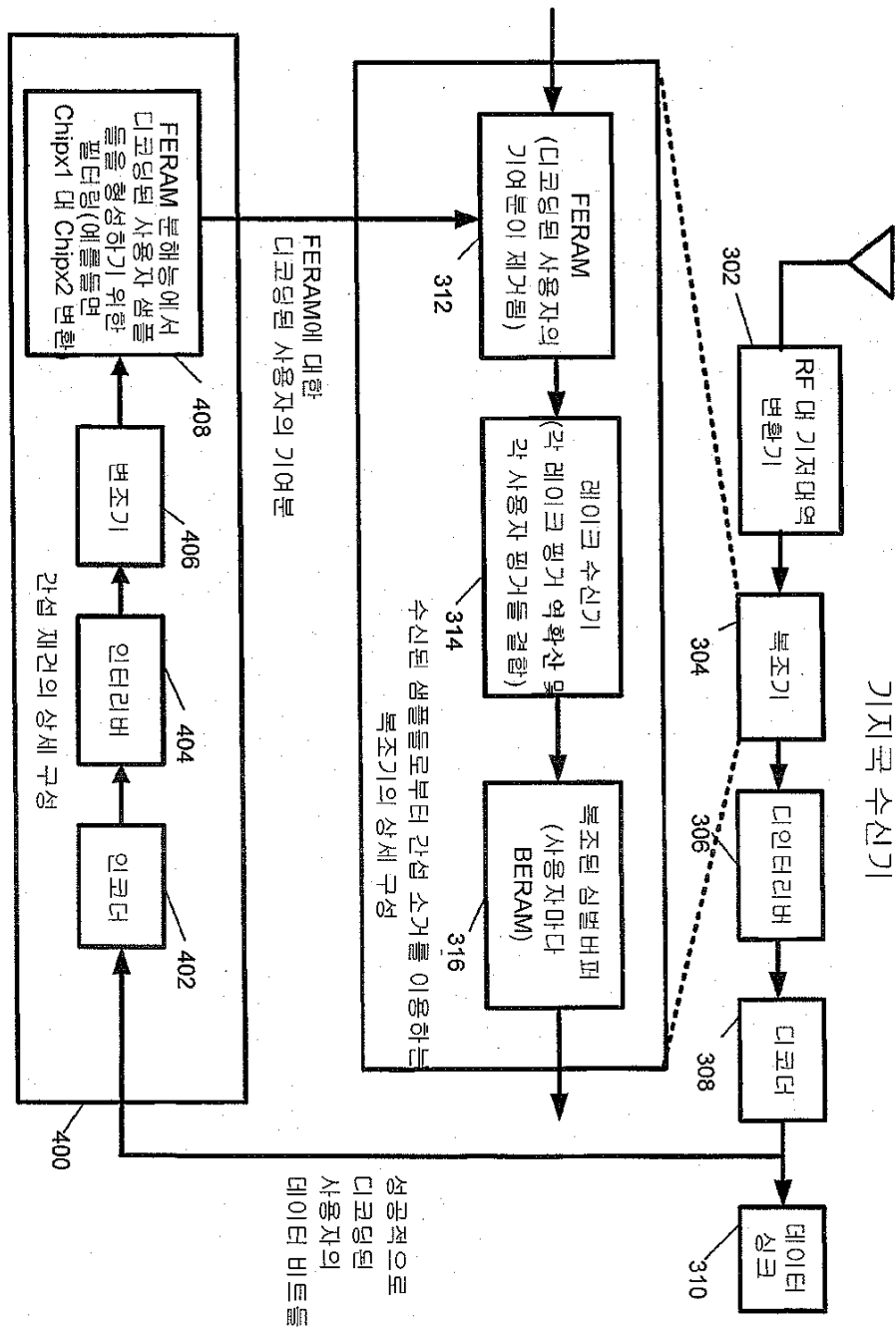
도면2



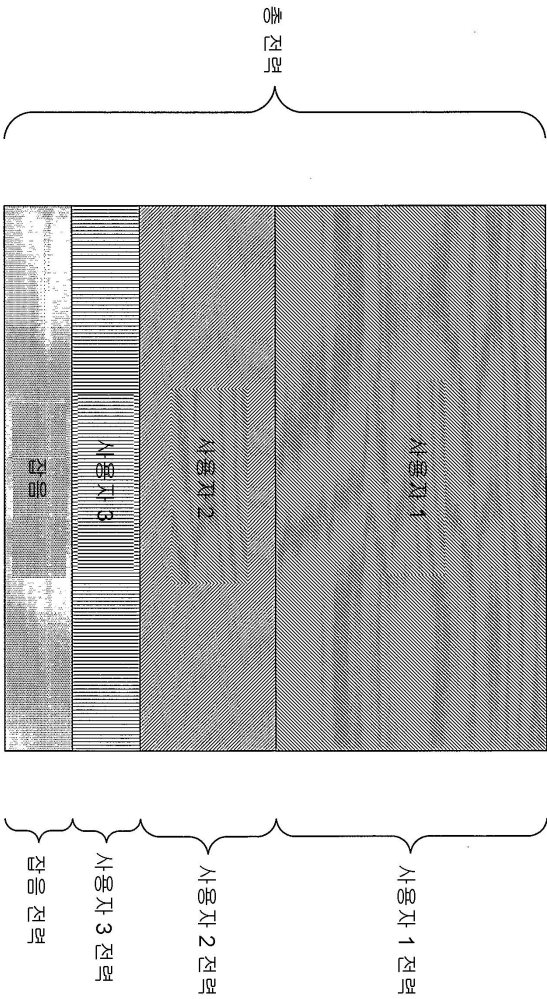
도면3



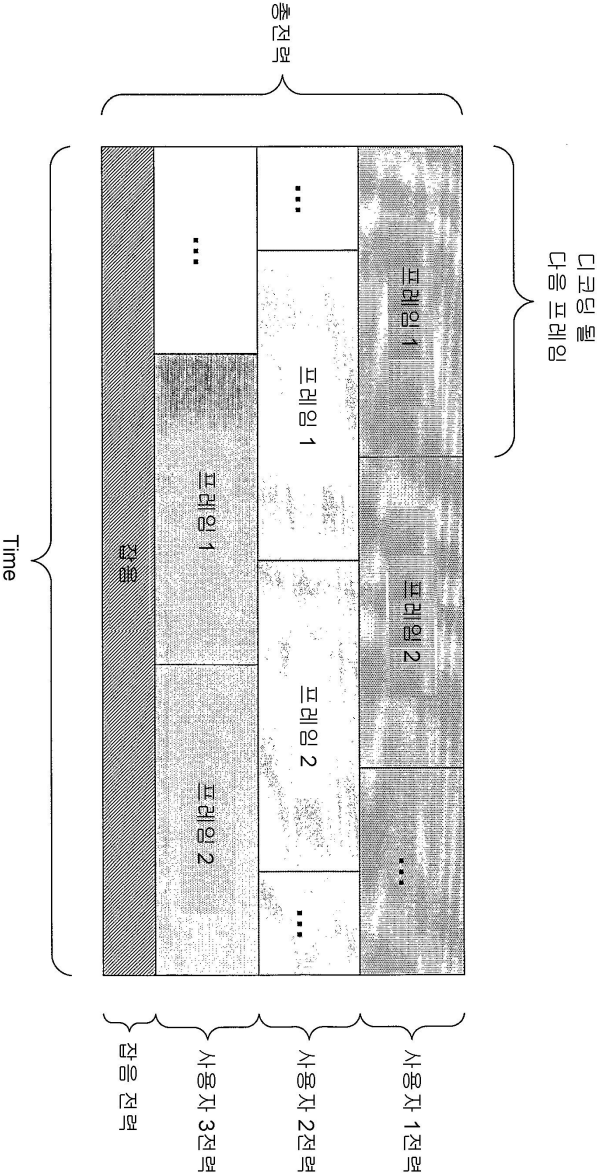
도면4



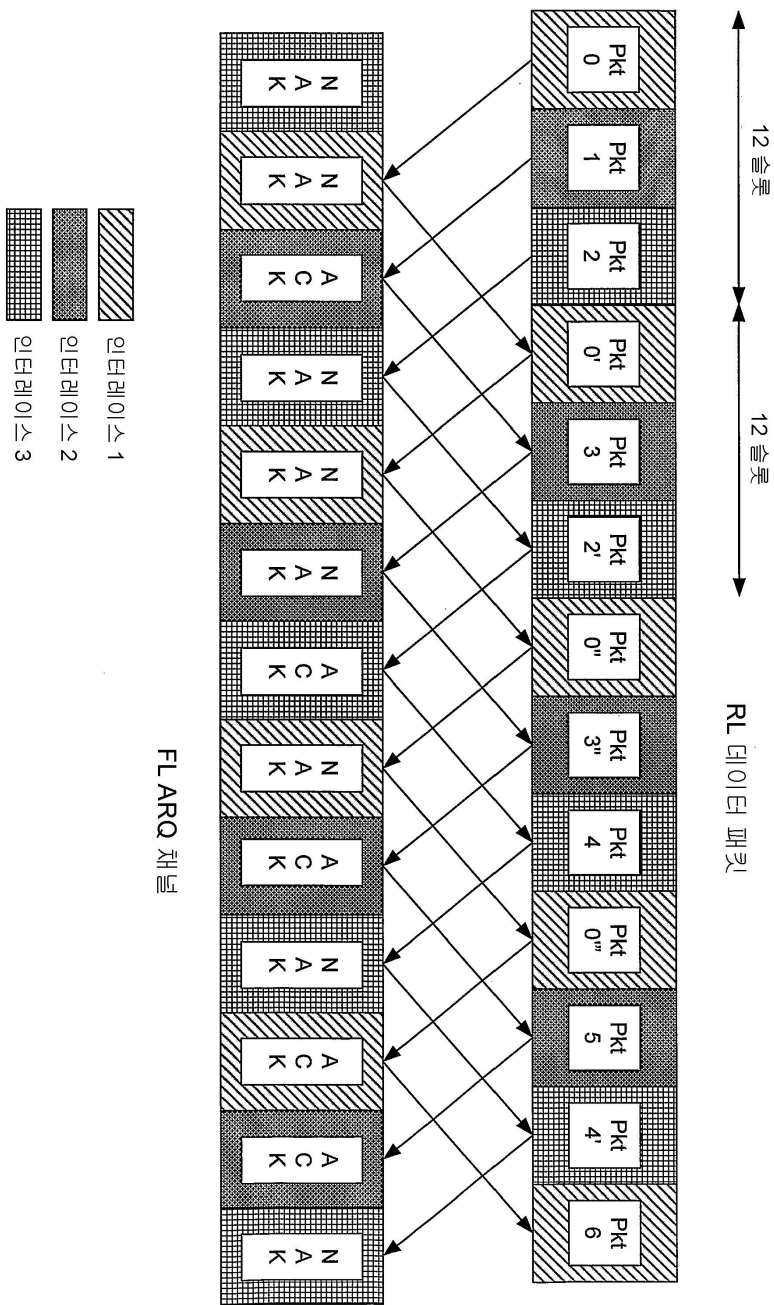
도면5



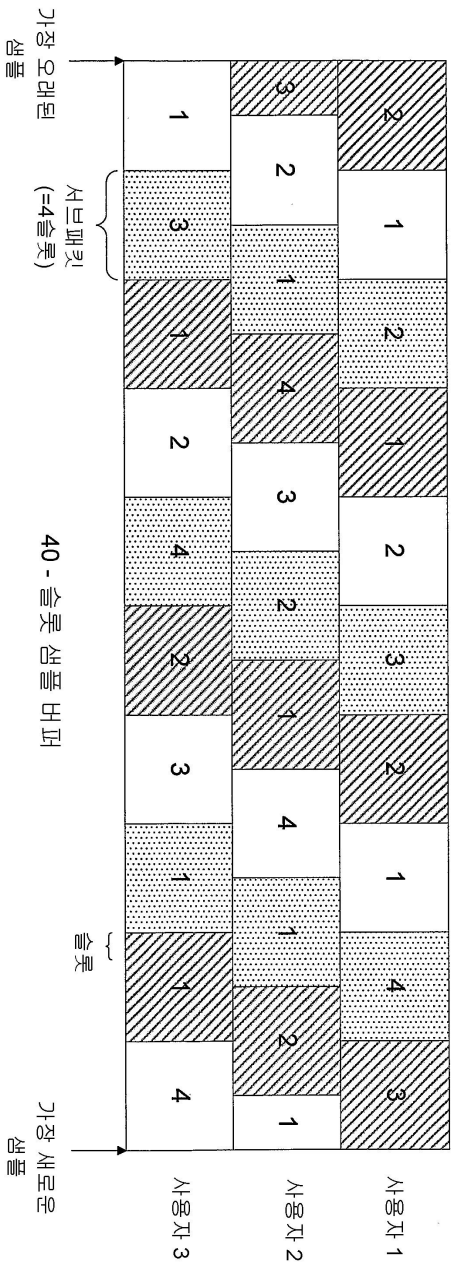
도면6



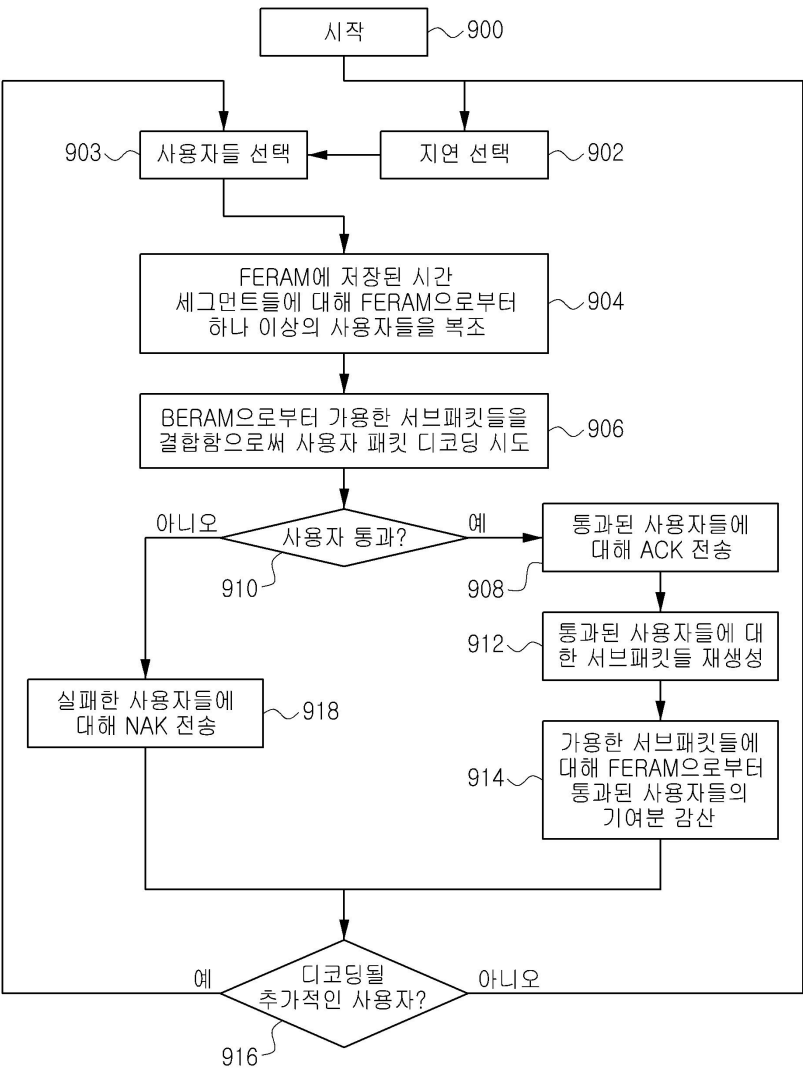
도면7



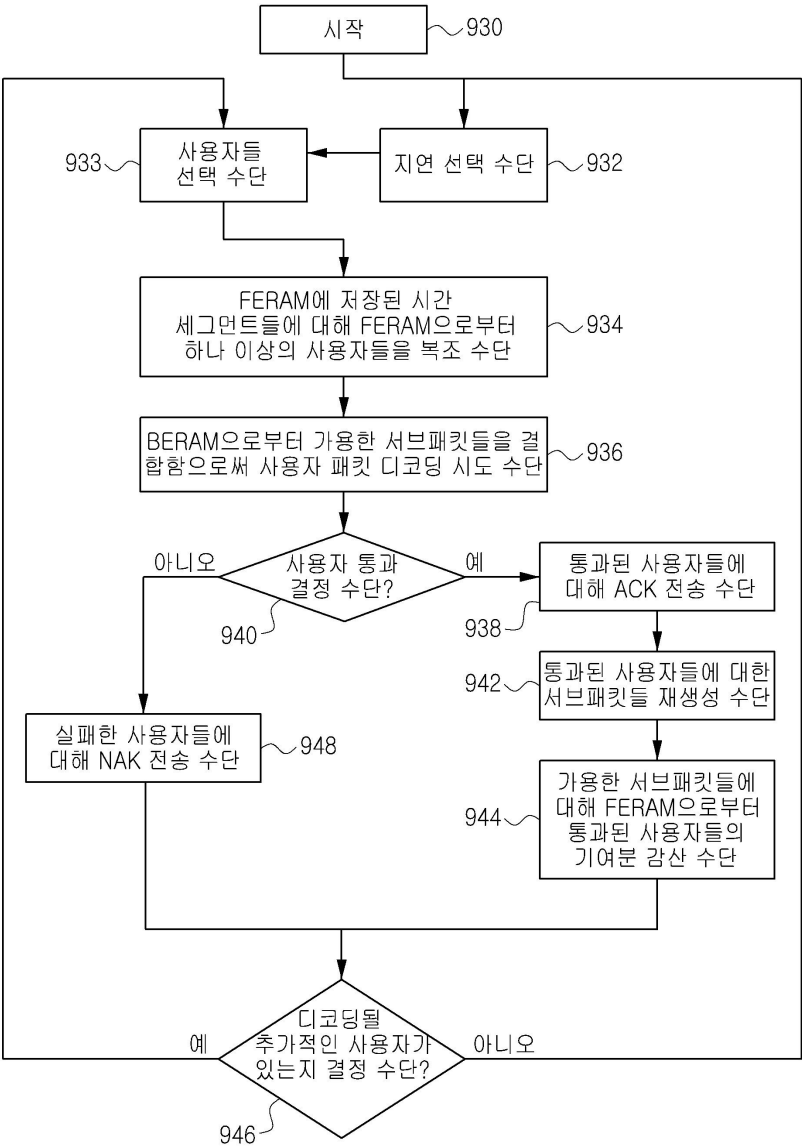
도면8



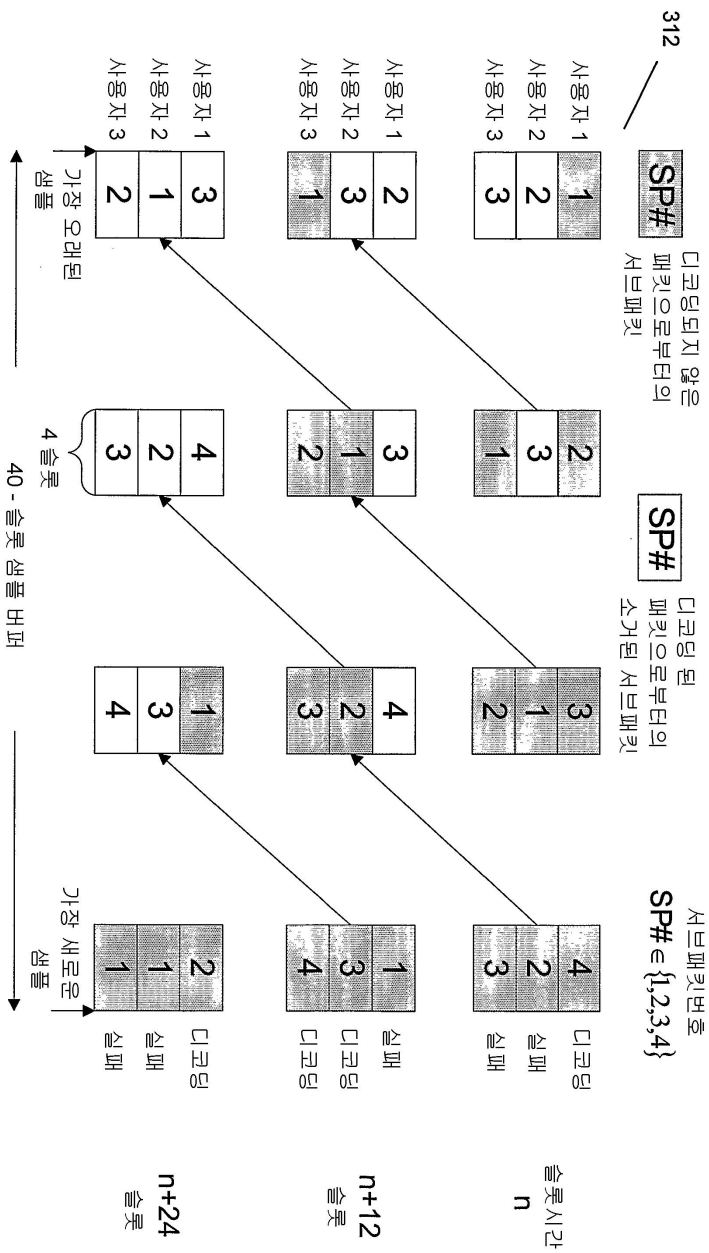
도면9A



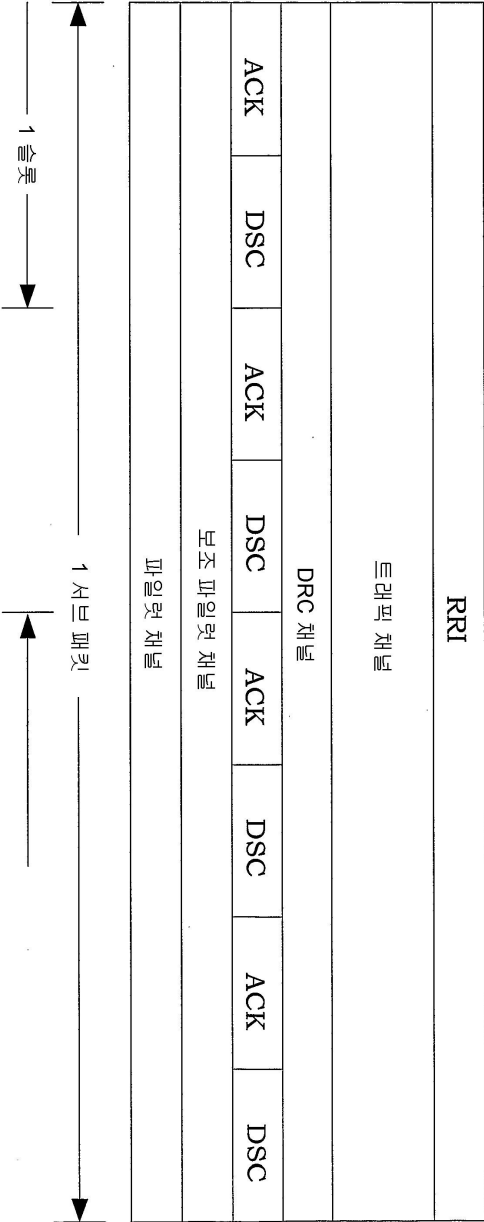
도면9B



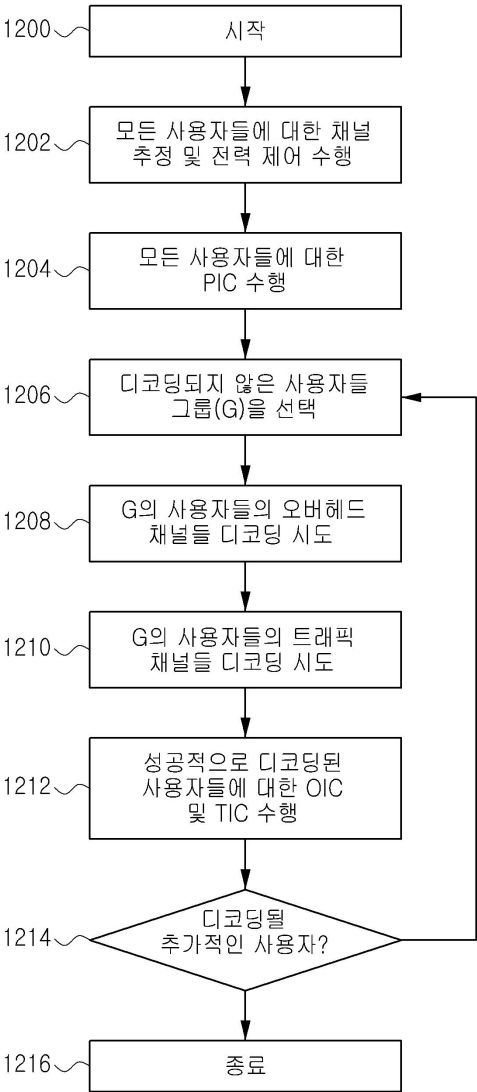
도면10



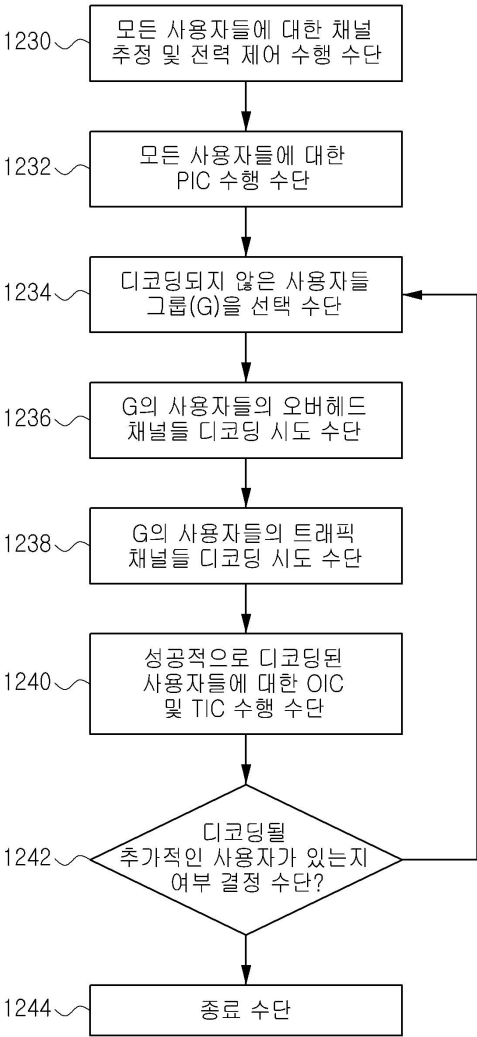
도면11



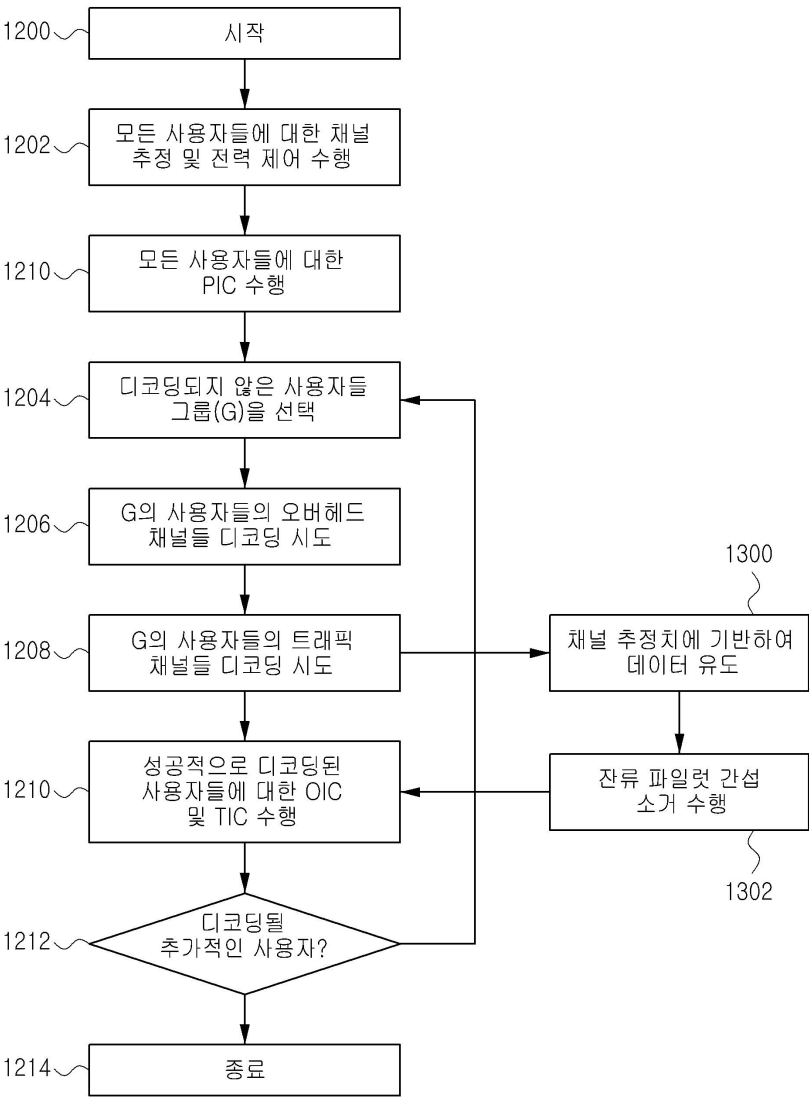
도면12A



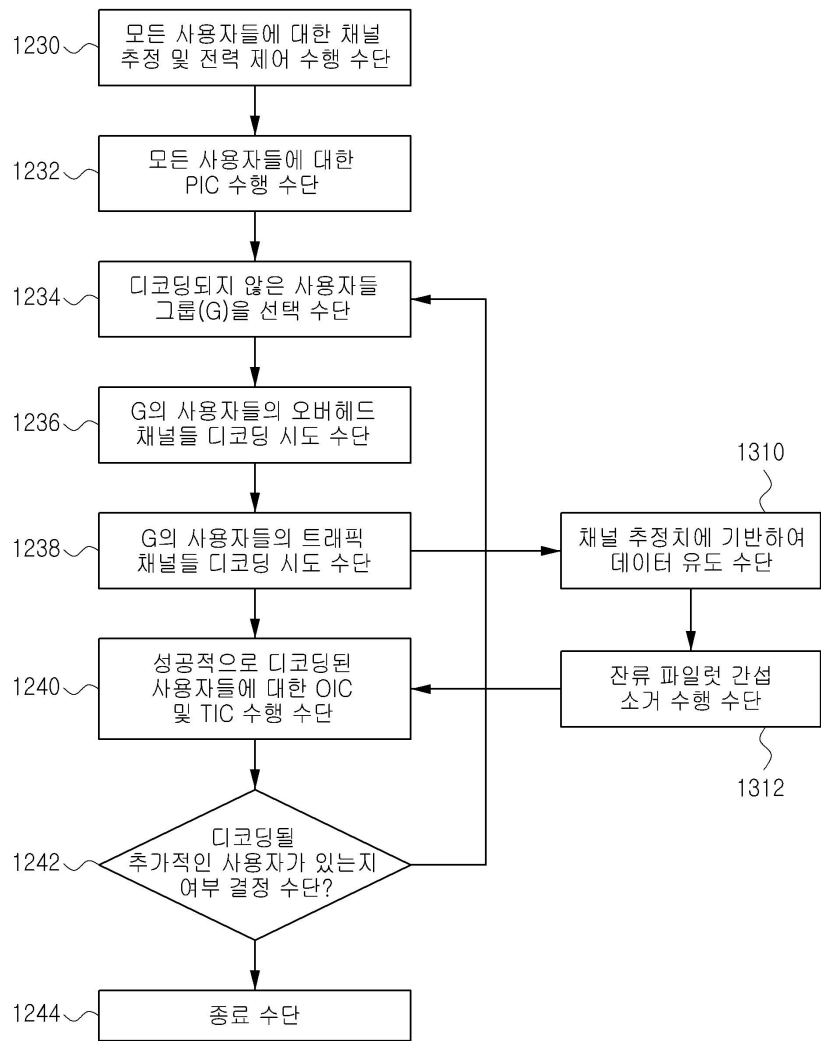
도면12B



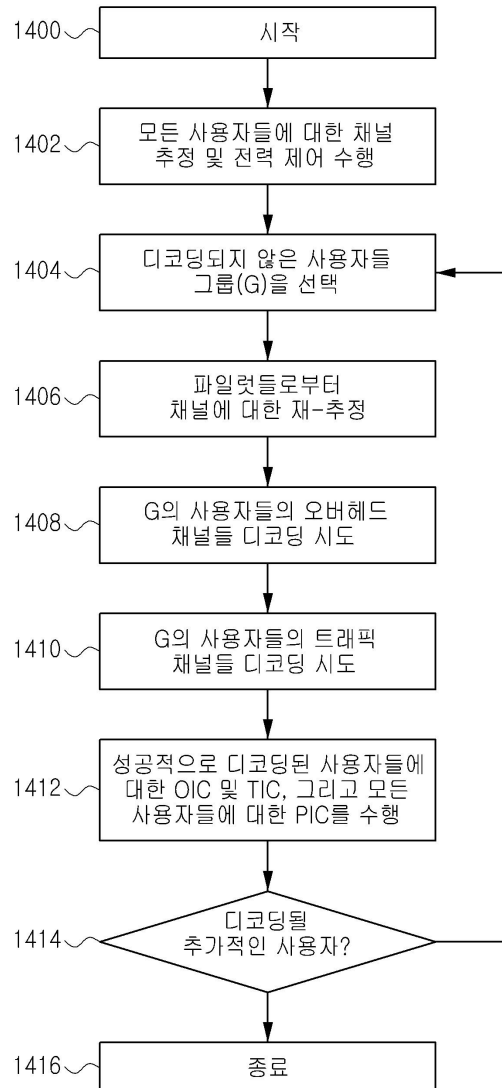
도면13A



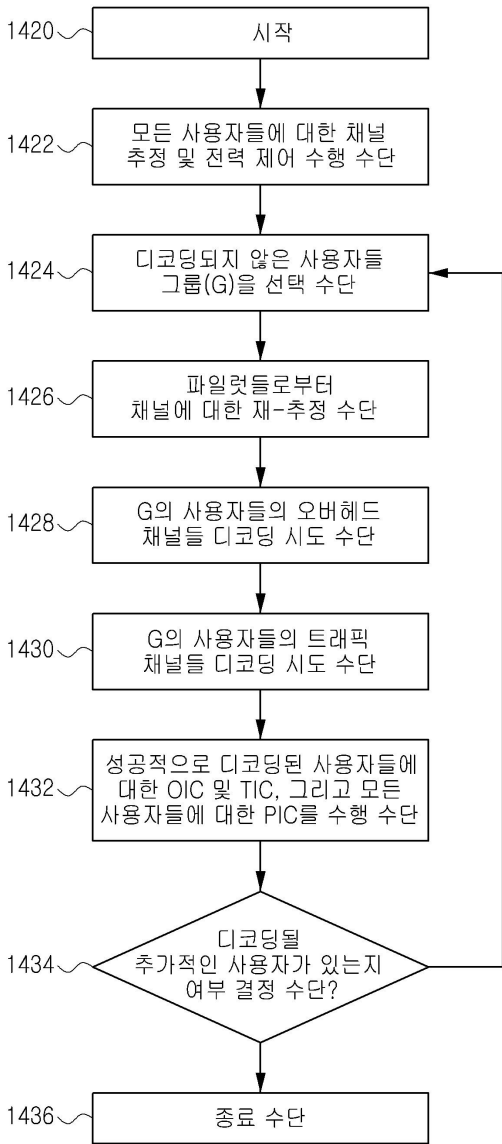
도면13B



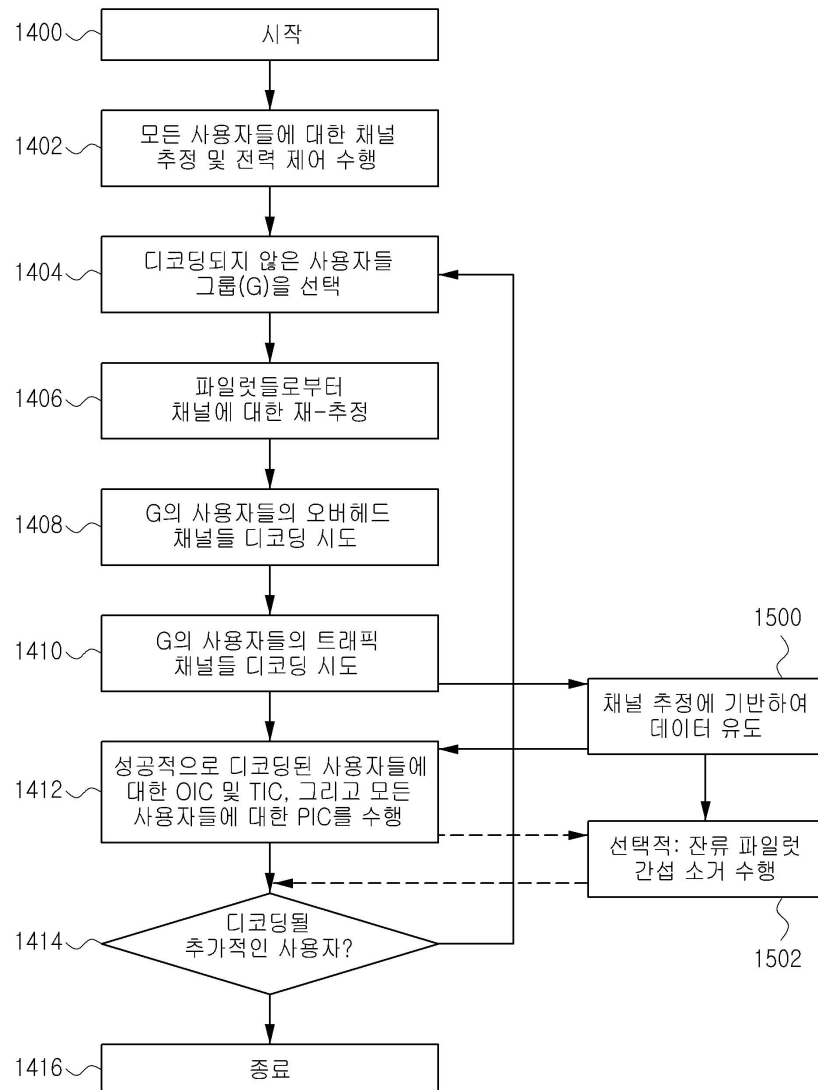
도면14A



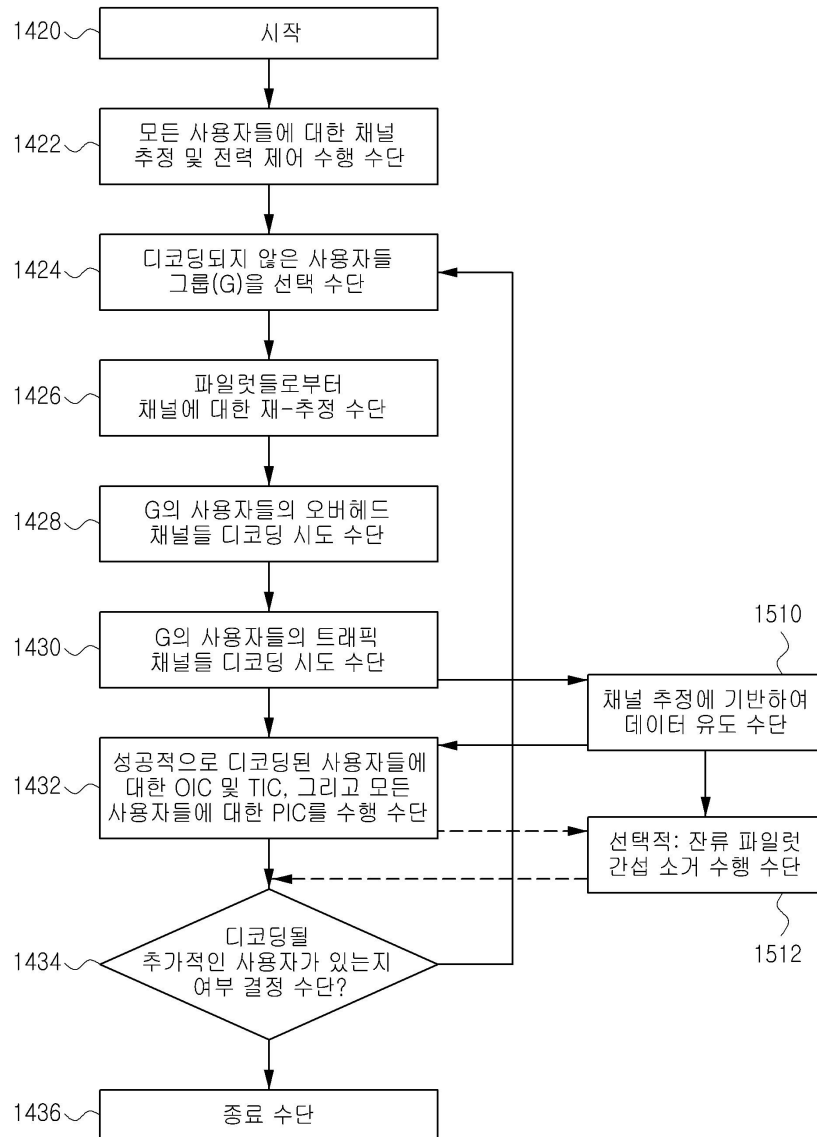
도면14B



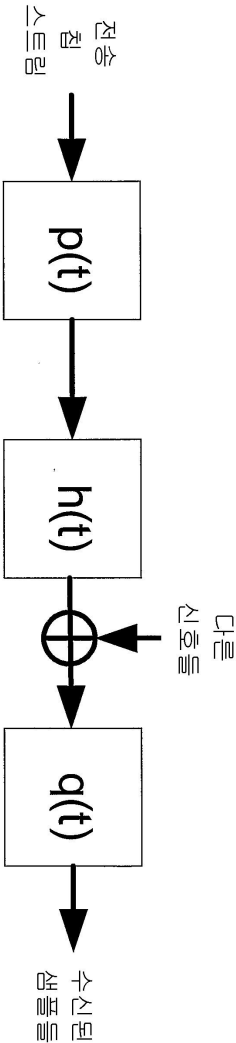
도면15A



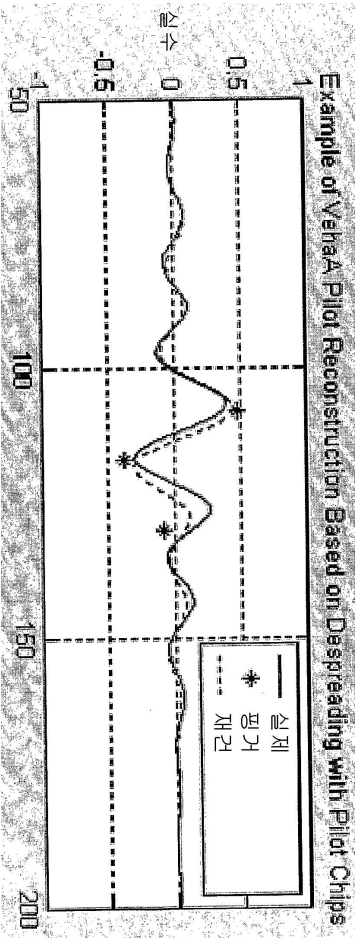
도면15B



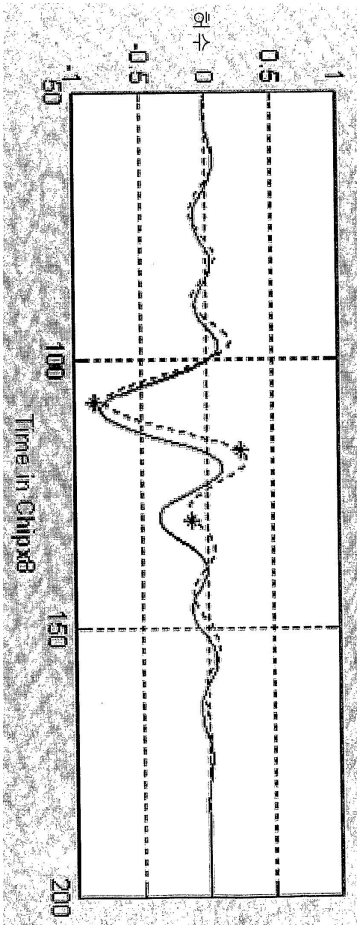
도면16



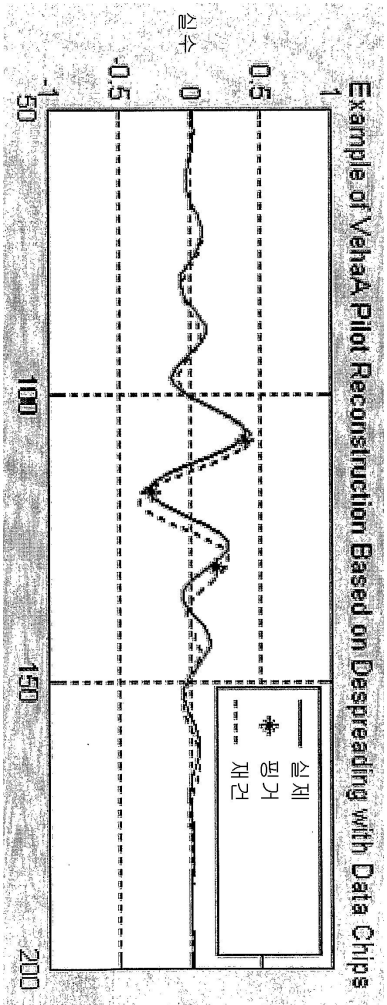
도면18A



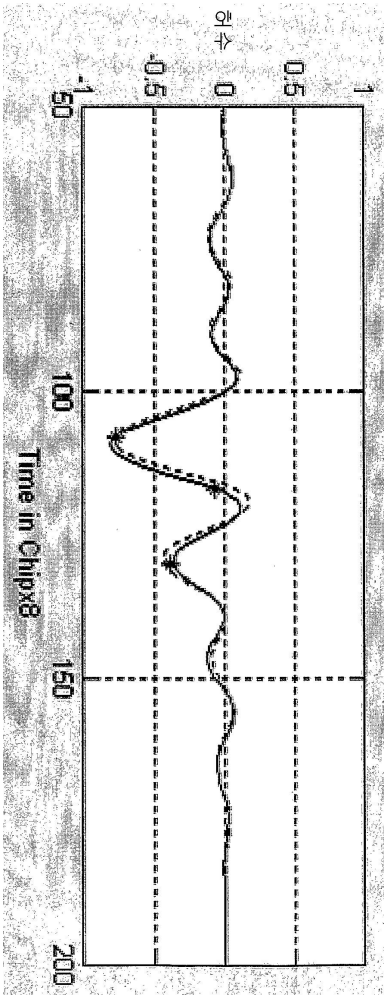
도면18B



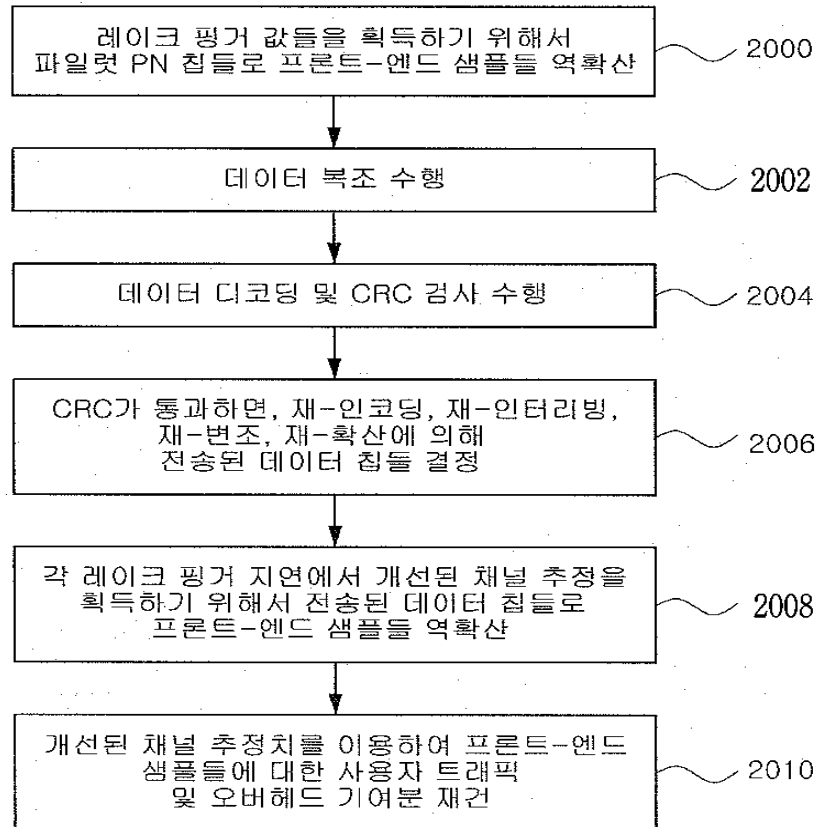
도면19A



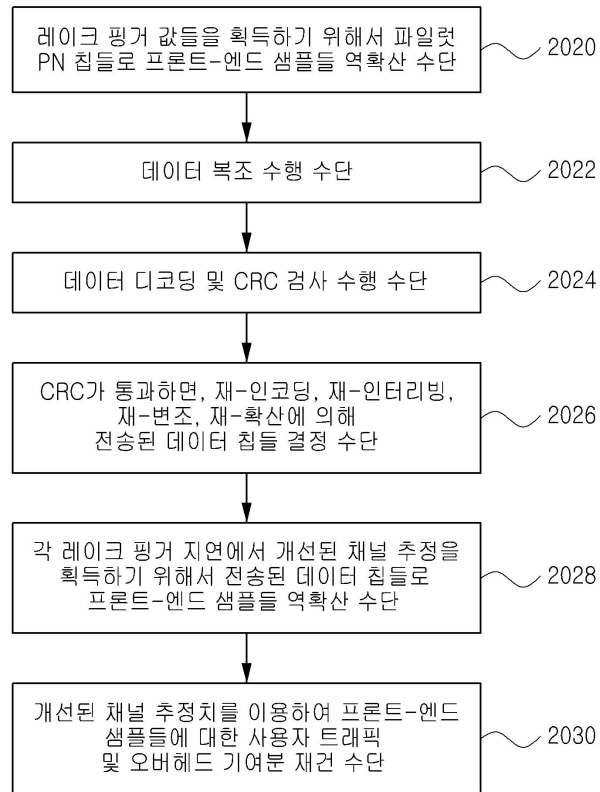
도면19B



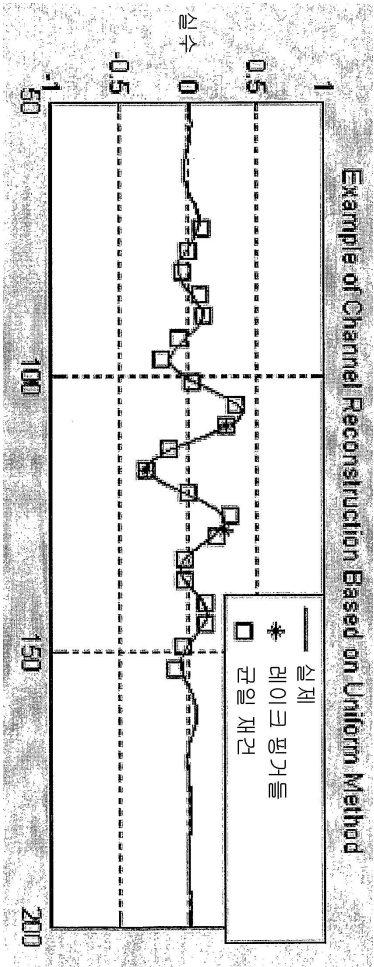
도면20A



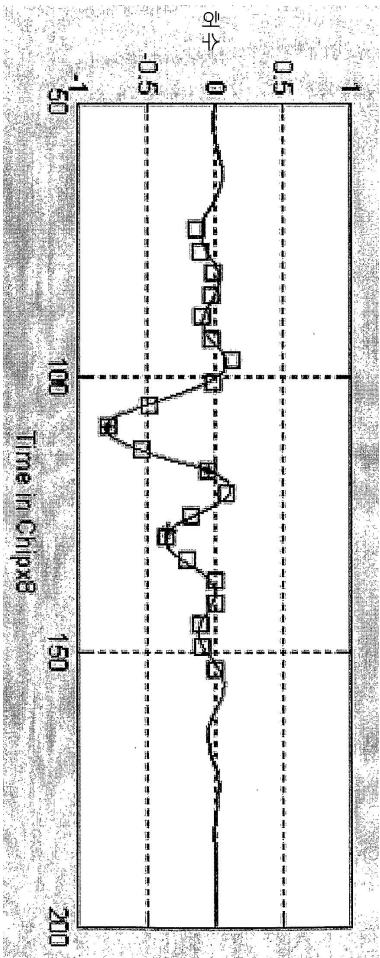
도면20B



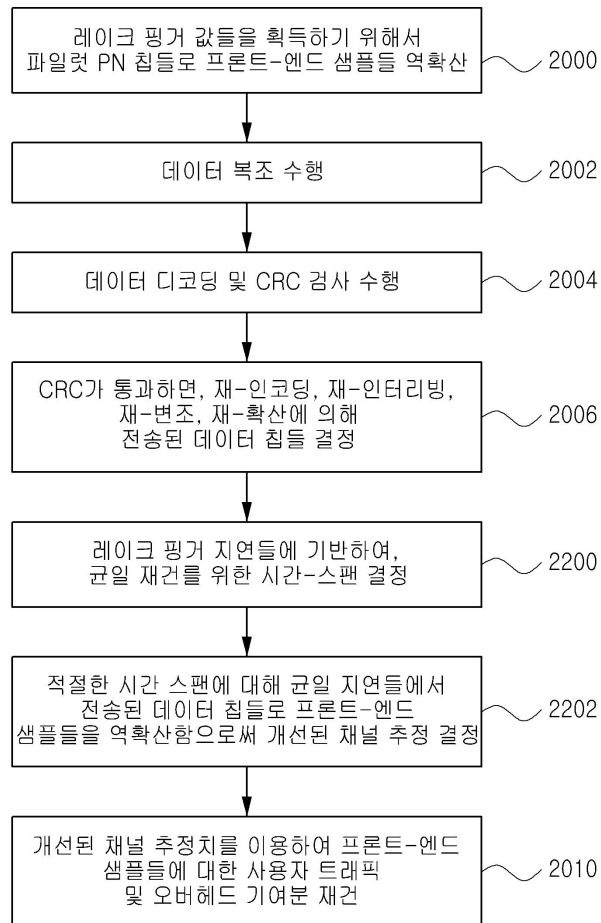
도면21A



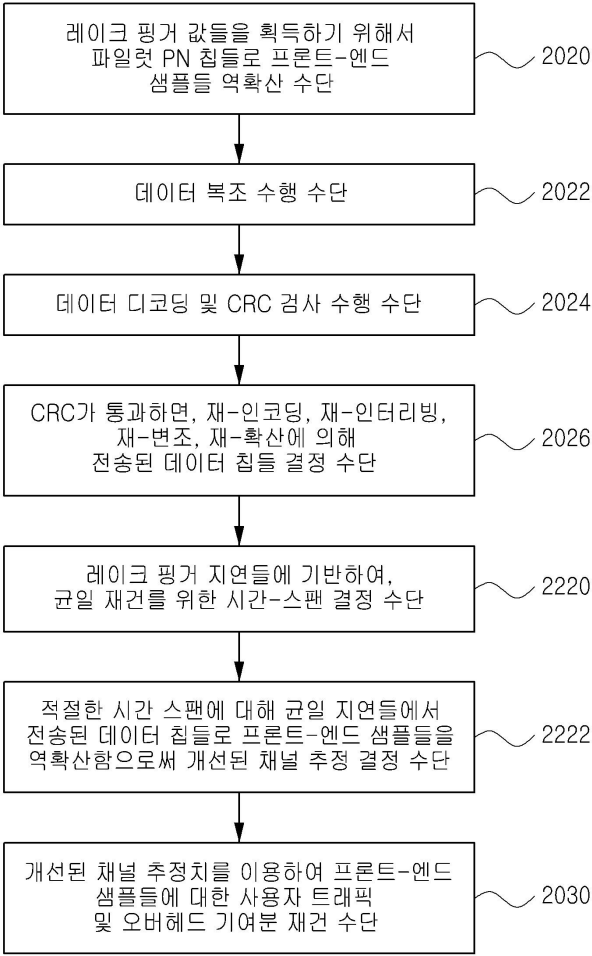
도면21B



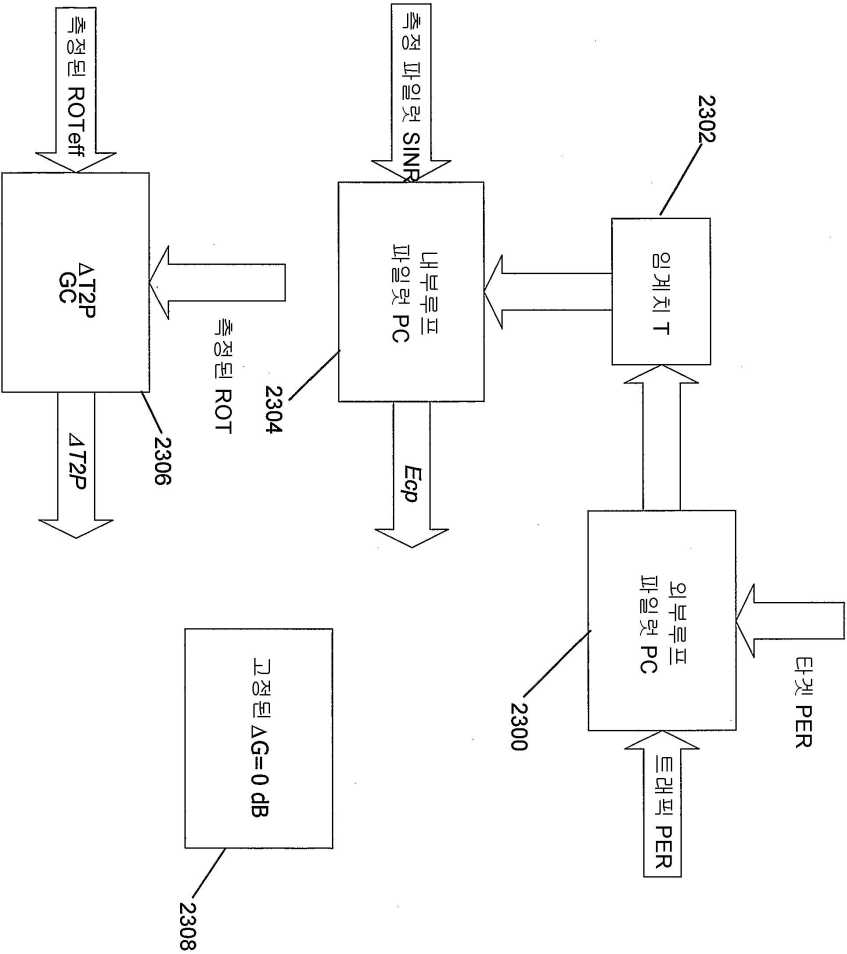
도면22A



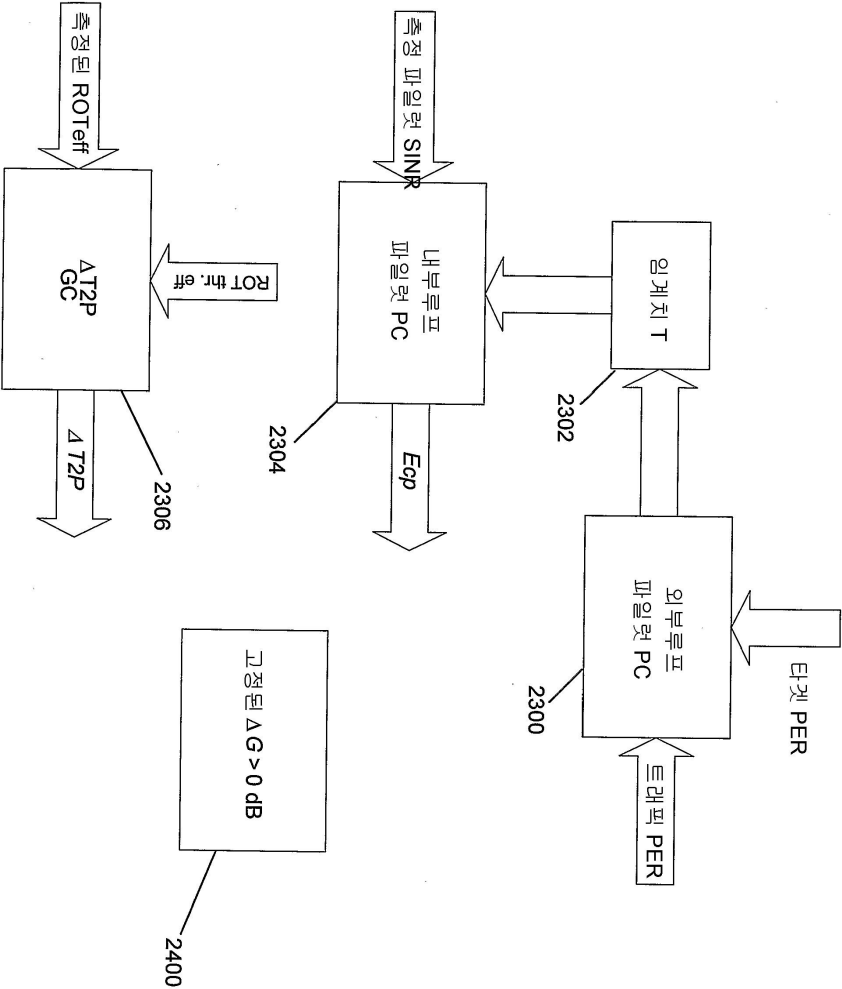
도면22B



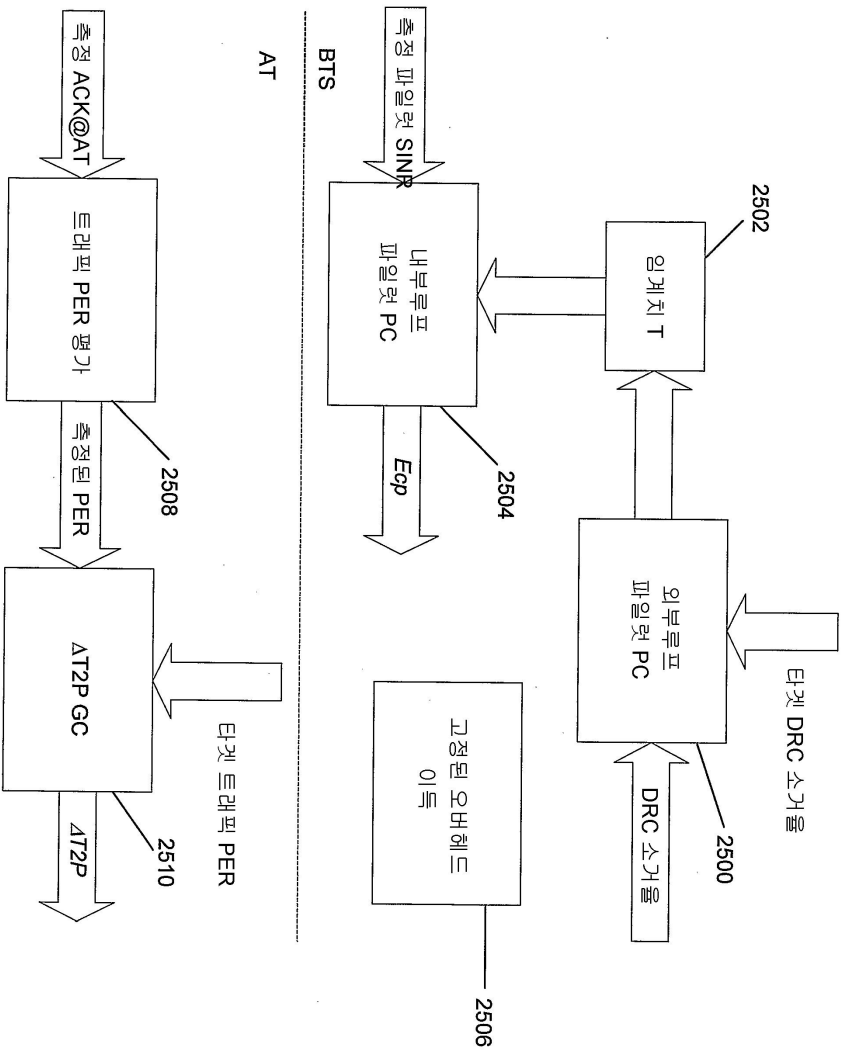
도면23



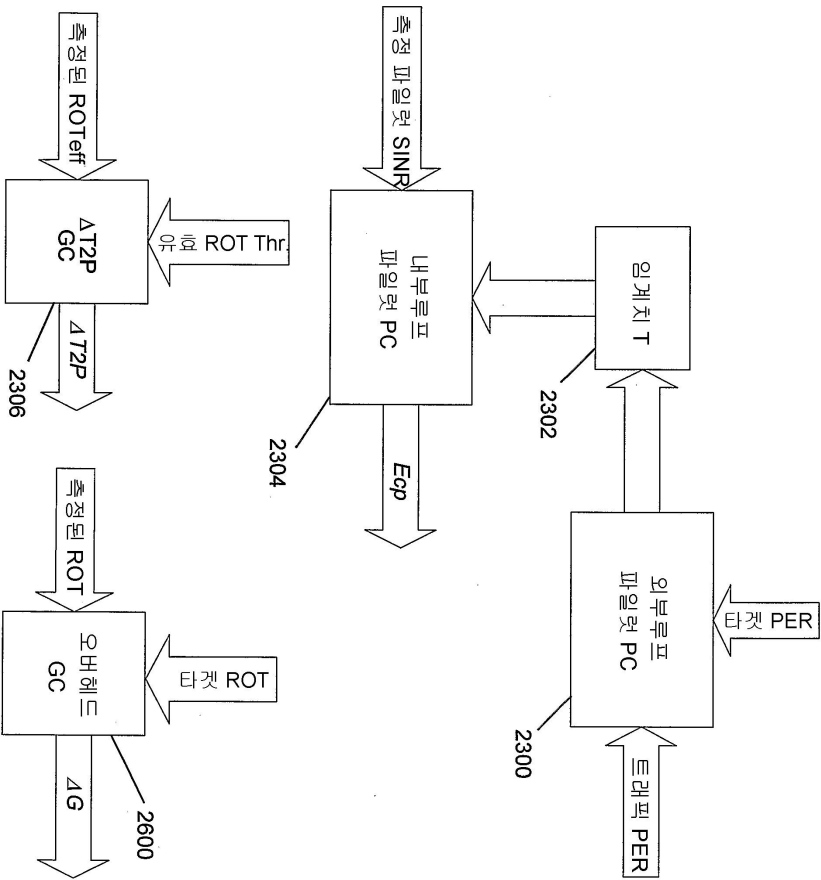
도면24



도면25



도면26



도면27

