



(51) 국제특허분류:

H01L 21/8238 (2006.01)

H01L 27/092 (2006.01)

H01L 29/16 (2006.01)

H01L 29/24 (2006.01)

(21) 국제출원번호:

PCT/KR2017/011260

(22) 국제출원일:

2017년 10월 12일 (12.10.2017)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(30) 우선권정보:

10-2016-0133720 2016년 10월 14일 (14.10.2016) KR

(71) 출원인: 서강대학교 산학협력단 (SOGANG UNIVERSITY RESEARCH FOUNDATION) [KR/KR]; 04107 서울시 마포구 백범로 35, Seoul (KR).

(72) 발명자: 김광수 (KIM, Kwang Soo); 10352 경기도 고양시 일산서구 일중로 15번길 128, 203동 402호, Gyeonggi-do (KR). 배동우 (BAE, Dong Woo); 04369 서울시 용산구 백범로90길 26, 102동 1601호, Seoul (KR).

(74) 대리인: 정부연 (JUNG, Bu Yon); 06646 서울시 서초구 반포대로26길 29, 원플러스 빌딩 2층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여):

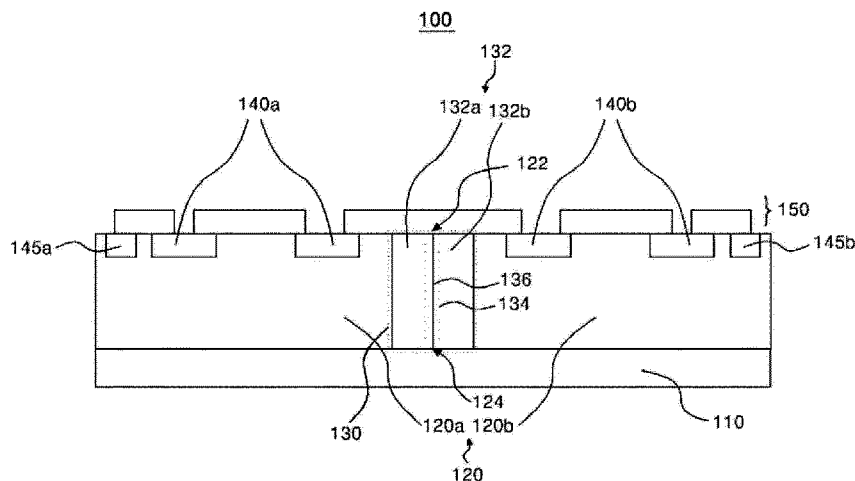
AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역

내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(54) Title: SILICON CARBIDE-BASED TRANSISTOR AND METHOD FOR MANUFACTURING SAME

(54) 발명의 명칭: 실리콘 카바이드 기반의 트랜지스터 및 이를 제조하는 방법



(57) Abstract: A transistor comprises: a substrate; a first and a second type of wells contacting each other at an upper portion of the substrate; and a breakdown voltage improvement region forming vertical high concentration-doped areas according to each type so as to come into vertical contact at a mutual contact portion between the first and the second type of wells vertically from the top surfaces of the first and the second type of wells to the top surface of the substrate.

(57) 요약서: 트랜지스터는 기판, 상기 기판의 상부에서 상호 맞닿는 제1 및 제2 타입의 웰들(wells) 및 상기 제1 및 제2 타입의 웰들의 상호 맞닿는 부위에서 상기 제1 및 제2 타입의 웰들의 상부 표면으로부터 상기 기판의 상부 표면까지 수직으로 접촉되도록 각 타입에 따른 수직 고농도 도핑 영역들을 형성하는 항복전압 개선 영역을 포함한다.



공개:

— 국제조사보고서와 함께 (조약 제21조(3))

명세서

발명의 명칭: 실리콘 카바이드 기반의 트랜지스터 및 이를 제조하는 방법

기술분야

- [1] 본 발명은 실리콘 카바이드 기반의 트랜지스터 기술에 관한 것으로, 보다 상세하게는, 리치-스루(reach-through)의 발생을 구조적으로 차단하여 항복전압을 개선하고 누설전류를 감소시킬 수 있는 실리콘 카바이드 기반의 트랜지스터 및 이를 제조하는 방법에 관한 것이다.

배경기술

- [2] CMOS(Complementary Metal-Oxide Semiconductor)는 소모 전력의 특성이 좋아 인버터 구조로서 자주 사용된다. 대부분의 MOS(Metal-Oxide Semiconductor) 인버터들은 'HIGH' 또는 'LOW' 상태에서 대기(standby) 전류가 발생하는 반면, CMOS 인버터는 한쪽 트랜지스터가 오프되기 때문에 매우 낮은 대기 전류가 발생하기 때문에 대기 소모 전력의 특성이 매우 좋다.
- [3] 실리콘을 이용한 CMOS는 고온 및 고압에 약한 특성이 있어 전기자동차 및 신재생에너지의 전력변환을 위한 고효율 인버터로 쓰이기에 한계를 갖는다. 또한, 실리콘을 이용한 CMOS는 전력변환장치를 구성함에 있어서 소자의 직렬 및 병렬 연결 과정에서 많은 공간을 차지하고, 열 방출을 위해 냉각장치 등의 부대장치가 필요하여 경량화 및 소형화의 측면에서 많은 단점을 갖는다.
- [4] 이를 극복하기 위한 대안으로 실리콘 카바이드(Silicon carbide, SiC) 기반의 전력 소자가 개발되고 있다. SiC는 넓은 밴드 갭 특성을 가지어 고온에서도 안정적으로 동작하는 장점을 갖는다.
- [5] 종래 기술의 SiC CMOS는 아발란치 항복(avalanche breakdown) 관점에서 실리콘 기반의 CMOS보다 높은 항복 전압을 갖지만, 아발란치 항복이 발생하기 전에 공핍 영역(depletion region)이 셀 피치(cell pitch) 이상으로 매우 크게 형성되면 리치-스루(reach through)로 인한 항복(breakdown)이 발생하게 되는 문제가 여전히 존재한다. 종래 기술의 SiC CMOS는 이러한 리치-스루로 인한 항복에 따라, 고전압을 견디지 못하여 항복 전압이 낮아지는 단점이 있다.
- [6] 한국등록특허 제10-0393399호는 실리콘 카바이드 전력소자를 제조하는 방법으로서, 실리콘 카바이드 기판의 표면에 개구부를 정의하는 마스크(112)을 하는 단계; 깊은 p-형 주입부를 형성하는 주입에너지와 도즈량으로 상기 개구부를 통하여 상기 실리콘 카바이드 기판으로 p-형 도펀트를 주입(116)하는 단계; 상기 깊은 p-형 주입부에 비해 상대적으로 얇은 n-형 주입부(124a)를 형성하는 주입에너지와 도즈량으로 상기 개구부를 통하여 상기 실리콘 카바이드 기판에 n-형 도펀트를 주입(122)하는 단계; 및 상기 깊은 p-형 주입부와 상기 얇은 n-형 주입부를 1650°C 이하의 온도에서 열처리하는 단계를 포함한다.

- [7] 한국등록특허 제10-0698096호는 ESD 보호회로 및 그의 제조 방법에 관한 것으로서, 제 1 도전형 반도체 기판의 필드 영역에 형성되는 소자분리막; 상기 소자 분리막에 의해 격리되어 상기 제 1 도전형 반도체 기판에 형성되는 제 1, 제 2 고농도 제 2 도전형 불순물 영역; 상기 소자 분리막에 의해 격리되어 상기 제 2 고농도 제 2 도전형 불순물 영역 일측의 상기 제 1 도전형 반도체 기판에 형성되는 고농도 제 1 도전형 불순물 영역; 상기 고농도 제 1 도전형 불순물 영역, 상기 제 2 고농도 제 2 도전형 불순물 영역 및 상기 제 1 고농도 제 2 도전형 불순물 영역의 일부 영역 하측에 걸쳐 상기 반도체 기판내에 형성되는 제 1 도전형 웰; 상기 제 1 도전형 웰 일측의 상기 제 1 고농도 제 2 도전형 불순물 영역의 나머지 일부 영역에 걸쳐 상기 반도체 기판내에 형성되는 제 2 도전형 웰; 그리고 항복 전압을 낮추기 위해 상기 제 1 고농도 제 2 도전형 불순물 영역하부의 상기 제 1, 제 2 도전형 웰의 경계부에 형성되는 제 1 도전형 불순물 영역을 포함하여 구성된다.

발명의 상세한 설명

기술적 과제

- [8] 본 발명의 일 실시예는 리치-스루(reach-through)의 발생을 구조적으로 차단하여 항복전압을 개선하고 누설전류를 감소시킬 수 있는 실리콘 카바이드 기반의 트랜지스터 및 이를 제조하는 방법을 제공한다.
- [9] 본 발명의 일 실시예는 도핑 농도에 차등이 있는 수직 고농도 도핑 영역들을 통해 리치-스루로 인한 항복전압과 아발란치 항복전압을 모두 고려하여 항복전압을 향상시키면서 다른 스위치 특성을 유지하는 실리콘 카바이드 기반의 트랜지스터 및 이를 제조하는 방법을 제공한다.
- [10] 본 발명의 일 실시예는 높은 항복전압을 가지면서 고온에서의 CMOS(Complementary Metal-Oxide Semiconductor) 동작 안정성을 확보할 수 있는 실리콘 카바이드 기반의 트랜지스터 및 이를 제조하는 방법을 제공한다.

과제 해결 수단

- [11] 실시예들 중에서, 트랜지스터는 기판, 상기 기판의 상부에서 상호 맞닿는 제1 및 제2 타입의 웰들(wells) 및 상기 제1 및 제2 타입의 웰들의 상호 맞닿는 부위에서 상기 제1 및 제2 타입의 웰들의 상부 표면으로부터 상기 기판의 상부 표면까지 수직으로 접촉되도록 각 타입에 따른 수직 고농도 도핑 영역들을 형성하는 항복전압 개선 영역을 포함한다.
- [12] 상기 항복전압 개선 영역은 상기 상호 맞닿는 부위에 있는 경계영역을 포함하고, 상기 경계영역은 상기 제1 및 제2 타입의 수직 고농도 도핑영역들에 의해 오버래핑되거나, 경계면을 형성하거나 또는 언더래핑될 수 있다.
- [13] 상기 항복전압 개선 영역은 상기 수직 고농도 도핑 영역들의 폭(width)의 합에 대한 상기 경계영역의 폭의 퍼센트 비율로서 정의된 ΔW_{BS} 가 $-5(\%) \leq \Delta W_{BS}(\%) \leq +7(\%)$ 의 허용범위를 가지도록 상기 경계영역을 형성할 수 있다. (여기에서,

- 음의 값은 상기 오버래핑을 의미하고, 양의 값은 상기 언더래핑을 의미함)
- [14] 상기 항복전압 개선 영역은 상기 수직 고농도 도핑 영역들을 상호 대칭적으로 형성할 수 있다.
- [15] 상기 항복전압 개선 영역은 상기 제1 및 제2 타입의 웰들 각각보다 높고 상기 제1 및 제2 타입의 웰들 각각의 일부에 형성되는 소스 및 드레인 도핑 영역보다 낮은 도핑 농도로 상기 수직 고농도 도핑 영역들을 형성할 수 있다.
- [16] 상기 수직 고농도 도핑 영역들 각각은 서로 다른 도핑 농도를 가지는 복수의 수직 고농도 도핑 서브 영역들로 구성될 수 있다.
- [17] 상기 수직 고농도 도핑 영역들 각각은 상기 수직 고농도 도핑 영역들의 경계면에서 멀어지는 순으로 더 낮은 도핑 농도를 가지는 복수의 수직 고농도 도핑 서브 영역들로 구성될 수 있다.
- [18] 상기 수직 고농도 도핑 영역들 각각은 해당 타입의 웰보다 높은 제1 및 제2 도핑 농도 각각으로 상기 수직 고농도 도핑 영역들의 경계면에서 가장 가까운 제1 수직 고농도 도핑 서브 영역과 가장 먼 제2 수직 고농도 도핑 서브 영역 각각을 형성하고, 상기 제1 및 제2 도핑 농도보다 낮은 제3 도핑 농도로 상기 제1 및 제2 수직 고농도 도핑 서브 영역들 사이에 있는 제3 수직 고농도 도핑 서브 영역을 형성할 수 있다.
- [19] 상기 항복전압 개선 영역은 상기 제1 및 제2 타입의 웰들과 상기 기판이 상호 맞닿는 부위에서 상기 제1 및 제2 타입의 웰들 각각의 하부 테두리를 따라 상기 기판의 상부 표면의 적어도 일부와 수평으로 접촉되도록 각 타입에 따른 수평 고농도 도핑 영역들을 더 형성할 수 있다.
- [20] 상기 항복전압 개선 영역은 상기 제1 또는 제2 타입의 웰과 상기 기판이 상호 맞닿는 부위에서 상기 제1 또는 제2 타입의 웰의 테두리 전체를 따라 상기 기판의 상부 표면 전체와 접촉되도록 각 타입에 따른 테두리 고농도 도핑 영역들을 더 형성할 수 있다.
- [21] 상기 항복전압 개선 영역은 상기 수직으로 접촉되는 기판의 상부 표면으로부터 특정 두께 이내로 오버래핑하도록 상기 수직 고농도 도핑 영역들을 형성할 수 있다.
- [22] 상기 트랜지스터는 상기 수직 고농도 도핑 영역들의 상부를 오버-커버하는 상부 구조물을 더 포함하고, 상기 각 타입에 따른 수직 고농도 도핑 영역들은 상기 기판과 상기 상부 구조물 사이에 있는 상기 제1 및 제2 타입의 웰들의 상호 맞닿는 부위에서 상기 기판의 상면으로부터 상기 상부 구조물의 하면까지 수직으로 접촉되도록 형성될 수 있다.
- [23] 상기 항복전압 개선 영역은 $1.3\mu\text{m} \sim 2.7\mu\text{m}$ 의 폭으로 형성되고, $0.75\mu\text{m} \sim 1.25\mu\text{m}$ 의 폭을 가지도록 상기 수직 고농도 도핑 영역들 각각을 형성할 수 있다.
- [24] 상기 제1 및 제2 타입의 웰들은 모두 합하여 $15\mu\text{m} \sim 25\mu\text{m}$ 의 폭으로 형성되고, 상기 항복전압 개선 영역은 상기 제1 및 제2 타입의 웰들의 폭의 합의 5% ~ 15%에 해당하는 폭으로 형성될 수 있다.

- [25] 상기 제1 및 제2 타입의 웰들 각각은 $0.5 \times 10^{16} \text{cm}^{-3} \sim 1.5 \times 10^{16} \text{cm}^{-3}$ 의 도핑 농도로 도핑 되어 형성되고, 상기 항복전압 개선 영역은 $2.0 \times 10^{17} \text{cm}^{-3} \sim 3.0 \times 10^{17} \text{cm}^{-3}$ 의 도핑 농도로 상기 각 타입에 따른 수직 고농도 도핑 영역들을 형성할 수 있다.
- [26] 상기 수직 고농도 도핑 영역들은 각 타입에 따른 순차적인 임플란트 도핑을 통해 형성될 수 있다.
- [27] 상기 항복전압 개선 영역은 상기 소스 및 드레인 도핑 영역의 두께(thickness) 대비 400% ~ 600%의 두께로 형성될 수 있다.
- [28] 상기 항복전압 개선 영역은 $1.5 \mu\text{m} \sim 2.5 \mu\text{m}$ 의 두께로 형성될 수 있다.
- [29] 실시예들 중에서, 트랜지스터는 기판, 상부 구조물, 상기 기판과 상기 상부 구조물 사이에서 상호 맞닿는 제1 및 제2 타입의 웰들(wells) 및 상기 제1 및 제2 타입의 웰들의 상호 맞닿는 부위에서 상기 기판의 상면으로부터 상기 상부 구조물의 하면까지 수직으로 접촉되도록 각 타입에 따른 수직 고농도 도핑 영역들을 형성하는 항복전압 개선 영역을 포함한다.
- [30] 실시예들 중에서, 트랜지스터 제조 방법은 기판을 준비하는 단계, 상기 기판의 상부에서 상호 맞닿는 제1 및 제2 타입의 웰들을 형성하는 단계 및 상기 제1 및 제2 타입의 웰들의 상호 맞닿는 부위에서 상기 제1 및 제2 타입의 웰들의 상부 표면으로부터 상기 기판의 상부 표면까지 수직으로 접촉되도록 각 타입에 따른 수직 고농도 도핑 영역들을 형성하는 항복전압 개선 영역을 형성하는 단계를 포함한다.

발명의 효과

- [31] 개시된 기술은 다음의 효과를 가질 수 있다. 다만, 특정 실시예가 다음의 효과를 전부 포함하여야 한다거나 다음의 효과만을 포함하여야 한다는 의미는 아니므로, 개시된 기술의 권리범위는 이에 의하여 제한되는 것으로 이해되어서는 아니 될 것이다.
- [32] 본 발명의 일 실시예에 따른 실리콘 카바이드 기반의 트랜지스터 및 이를 제조하는 방법은 리치-스루(reach-through)의 발생을 구조적으로 차단하여 항복전압을 개선하고 누설전류를 감소시킬 수 있다.
- [33] 본 발명의 일 실시예에 따른 실리콘 카바이드 기반의 트랜지스터 및 이를 제조하는 방법은 도핑 농도에 차등이 있는 수직 고농도 도핑 영역들을 통해 리치-스루로 인한 항복전압과 아발란치 항복전압을 모두 고려하여 항복전압을 향상시키면서 다른 스위치 특성을 유지할 수 있다.
- [34] 본 발명의 일 실시예에 따른 실리콘 카바이드 기반의 트랜지스터 및 이를 제조하는 방법은 높은 항복전압을 가지면서 고온에서의 CMOS(Complementary Metal-Oxide Semiconductor) 동작 안정성을 확보할 수 있다.

도면의 간단한 설명

- [35] 도 1은 본 발명의 일 실시예에 따른 실리콘 카바이드 기반의 트랜지스터의 구조를 보여주는 단면도를 나타낸다.

[36] 도 2는 도 1에 있는 실리콘 카바이드 기반의 트랜지스터를 제조하는 과정을 설명하는 공정도이다.

[37] 도 3은 도 1에 있는 실리콘 카바이드 기반의 트랜지스터의 구조의 다른 실시예들을 보여주는 단면도들을 나타낸다.

[38] 도 4는 본 발명의 일 실시예에 따른 실리콘 카바이드 기반의 트랜지스터와 종래기술의 트랜지스터의 차이를 보여주는 시뮬레이션 그래프이다.

발명의 실시를 위한 최선의 형태

[39] 본 발명에 관한 설명은 구조적 내지 기능적 설명을 위한 실시예에 불과하므로, 본 발명의 권리범위는 본문에 설명된 실시예에 의하여 제한되는 것으로 해석되어서는 아니 된다. 즉, 실시예는 다양한 변경이 가능하고 여러 가지 형태를 가질 수 있으므로 본 발명의 권리범위는 기술적 사상을 실현할 수 있는 균등물들을 포함하는 것으로 이해되어야 한다. 또한, 본 발명에서 제시된 목적 또는 효과는 특정 실시예가 이를 전부 포함하여야 한다거나 그러한 효과만을 포함하여야 한다는 의미는 아니므로, 본 발명의 권리범위는 이에 의하여 제한되는 것으로 이해되어서는 아니 될 것이다.

[40] 한편, 본 출원에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다.

[41] "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되어서는 아니 된다. 예를 들어, 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.

[42] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결될 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다고 언급된 때에는 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 한편, 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.

[43] 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "포함하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이며, 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[44] 각 단계들에 있어 식별부호(예를 들어, a, b, c 등)는 설명의 편의를 위하여 사용되는 것으로 식별부호는 각 단계들의 순서를 설명하는 것이 아니며, 각 단계들은 문맥상 명백하게 특정 순서를 기재하지 않는 이상 명기된 순서와 다르게 일어날 수 있다. 즉, 각 단계들은 명기된 순서와 동일하게 일어날 수도

있고 실질적으로 동시에 수행될 수도 있으며 반대의 순서대로 수행될 수도 있다.

- [45] 여기서 사용되는 모든 용어들은 다르게 정의되지 않는 한, 본 발명이 속하는 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 일반적으로 사용되는 사전에 정의되어 있는 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한 이상적이거나 과도하게 형식적인 의미를 지니는 것으로 해석될 수 없다.

[46]

- [47] 도 1은 본 발명의 일 실시예에 따른 실리콘 카바이드 기반의 트랜지스터의 구조를 보여주는 단면도를 나타낸다.

- [48] 도 1을 참조하면, 실리콘 카바이드 기반의 트랜지스터(이하, 트랜지스터)(100)는 기판(110), 제1 및 제2 타입의 웰들(wells)(120)과 항복전압 개선 영역(130)을 포함한다.

- [49] 기판(110)은 반도체 기판에 해당한다. 일 실시예에서, 기판(110)은 실리콘 카바이드 반도체 기판에 해당할 수 있다. 예를 들어, 기판(110)은 4H-SiC 결정다형을 가지는 실리콘 카바이드 단결정층으로 형성될 수 있고, 도핑된 에피층(epi-layer)을 가진 n-타입의 웨이퍼에 해당할 수 있다. 다른 실시예에서, 기판(110)은 실리콘 단결정층으로 형성될 수 있고, 도핑된 에피층을 가진 p-타입의 웨이퍼에 해당할 수 있다.

- [50] 제1 및 제2 타입의 웰들(120) 각각은 기판(110)의 일단에 형성되고 상호 반대 극성을 가지는 서브-기판에 해당한다. 예를 들어, 제1 타입의 웰(120a)은 NMOS를 만들기 위한 P 타입의 웰에 해당할 수 있고, 제2 타입의 웰(120b)은 PMOS를 만들기 위한 N 타입의 웰에 해당할 수 있다.

- [51] 제1 및 제2 타입의 웰들(120)은 기판(110)의 상부에서 상호 맞닿는다. 일 실시예에서, 제1 타입의 웰(120a)은 기판(110)의 일단에 이온 주입(ion implantation)을 통해 N 타입 또는 P 타입으로 형성될 수 있고, 제2 타입의 웰(120b)은 제1 타입의 웰(120a)과 다른 타입으로 형성되고 제1 타입의 웰(120a)의 측면에서 서로 맞닿아 수직 방향으로 경계면을 형성할 수 있다. 여기에서, 제1 및 제2 타입의 웰들(120)은 동일하거나 상이한 폭(width)을 가질 수 있다. 일 실시예에서, 제1 및 제2 타입의 웰들(120)은 기판(110)과 상부 구조물(150) 사이에서 상호 맞닿을 수 있다.

- [52] 항복전압 개선 영역(130)은 제1 및 제2 타입의 웰들(120)의 상호 맞닿는 부위에서 각 타입에 따른 수직 고농도 도핑 영역들(132)을 통해 정의될 수 있다. 보다 구체적으로, 항복전압 개선 영역(130)은 제1 및 제2 타입의 웰들(120)의 상호 맞닿는 부위에서 제1 및 제2 타입의 웰들(120)의 상부 표면으로부터 기판(110)의 상부 표면까지 수직으로 접촉되도록 각 타입에 따른 수직 고농도 도핑 영역들(132)을 형성할 수 있다. 항복전압 개선 영역(130)은 제1 및 제2 타입의 웰들(120)의 상호 맞닿는 부위를 기점으로 제1 타입의 웰(120a)의

가장자리 일단에 특정 폭을 가지고 형성되는 제1 타입에 따른 수직 고농도 도핑 영역(132a) 및 제2 타입의 웰(120b)의 가장자리 일단에 특정 폭을 가지고 형성되는 제2 타입에 따른 수직 고농도 도핑 영역(132b)을 포함할 수 있다. 여기에서, 각 타입에 따른 수직 고농도 도핑 영역들(132)은 도핑을 통한 형성 과정에서 제1 및 제2 타입의 웰들(120) 각각에서 사용된 것과 동일한 도펀트(dopant)를 사용할 수 있고, 제1 및 제2 타입의 웰들(120) 각각에 대해 상대적으로 보다 높은 도핑 농도로 도핑될 수 있다.

[53] 일 실시예에서, 수직 고농도 도핑 영역들(132) 각각은 임플란트 도핑을 통해 형성될 수 있다. 예를 들어, 수직 고농도 도핑 영역들(132) 각각은 이온 임플란트 공정을 통해 이온을 주입하여 증착시키는 과정에 따라 형성될 수 있다.

[54] 일 실시예에서, 수직 고농도 도핑 영역들(132)은 각 타입에 따른 순차적인 임플란트 도핑을 통해 형성될 수 있다. 예를 들어, 제1 타입에 따른 수직 고농도 도핑 영역(132a)는 이온 임플란트 공정을 통해 먼저 형성되고, 이후 제2 타입에 따른 수직 고농도 도핑 영역(132b)이 순차적으로 형성될 수 있다. 다른 일 실시예에서, 수직 고농도 도핑 영역들(132)은 각 타입에 따른 동시적인 임플란트 도핑을 통해 형성될 수 있다. 예를 들어, 제1 타입에 따른 수직 고농도 도핑 영역(132a)과 제2 타입에 따른 수직 고농도 도핑 영역(132b)은 이온 임플란트 공정을 통해 동시에 형성될 수 있다.

[55] 항복전압 개선 영역(130)은 제1 및 제2 타입의 웰들(120)의 제1 표면(122)으로부터 제2 표면(124)까지 수직으로 수직 고농도 도핑 영역들(132)을 형성할 수 있다. 즉, 항복전압 개선 영역(130)은 제1 타입의 웰(120a)과 제2 타입의 웰(120b) 각각의 내부에 수직 고농도 도핑 영역들(132)을 형성하고 수직 고농도 도핑 영역들(132) 각각은 그 내부에 이격 공간(즉, 수평 방향으로의 단절)이 발생되지 않도록 형성될 수 있다. 이에 따라, 항복전압 개선 영역(130)은 리치-스루를 유발하는 공핍 영역의 수평적 확장을 억제하여 항복전압을 현저하게 향상시킬 수 있다.

[56] 항복전압 개선 영역(130)은 상호 맞닿는 부위에 있는 경계영역(134)을 포함할 수 있다. 여기에서, 경계영역(134)은 수직 고농도 도핑 영역들(132)에 의해 오버래핑되거나, 경계면(136)을 형성하거나 또는 언더래핑될 수 있다. 보다 구체적으로, 경계영역(134)은 도핑을 통해 수직 고농도 도핑 영역들(132)을 형성하는 과정에서 수직 고농도 도핑 영역들(132)이 특정 폭 이하로 서로 겹치어 오버래핑될 수 있고, 또는, 특정 폭 이하로 서로 간극을 두고 언더래핑되어 수직 고농도 도핑 영역들(132) 사이에 진성(intrinsic) 영역을 형성할 수 있으며, 또는, 오버래핑이나 언더래핑 없이 단일한 경계면(136)을 형성할 수 있다.

[57] 항복전압 개선 영역(130)은 수직 고농도 도핑 영역들(132)의 폭의 합에 대한 경계영역(134)의 폭의 퍼센트 비율로서 정의된 ΔW_{BS} 가 특정 허용범위를 가지도록 경계영역(134)을 형성할 수 있다. 일 실시예에서, ΔW_{BS} 는 $-5(\%) \leq \Delta W_{BS}(\%) \leq +7(\%)$ 의 허용범위를 가진다. 여기에서, 음의 값은 오버래핑되는 것을

의미하고, 양의 값은 언더래핑되는 것을 의미한다. 보다 구체적으로, 항복전압 개선 영역(130)은 경계영역(134)에 대한 오버래핑 및 언더래핑 각각에 대하여 상기와 같이 상호 비대칭적인 ΔW_{BS} 의 허용범위를 가질 수 있고, 수직 고농도 도핑 영역들(132)에 해당하는 폭 각각에 대해서도 상호 비대칭적인 ΔW_{BS} 의 허용범위를 가질 수 있다.

- [58] 일 실시예에서, 항복전압 개선 영역(130)은 수직 고농도 도핑 영역들(132)을 상호 대칭적으로 형성할 수 있다. 예를 들어, 항복전압 개선 영역(130)은 수직 고농도 도핑 영역들(132) 각각의 폭을 동일하게 형성할 수 있다. 이에 따라, 항복전압 개선 영역(130)은 제조 공정을 보다 간소화하고, 기생 용량(parasitic capacitance)의 차이를 적게 하며, 공핍 영역의 비대칭으로 인해 아발란치 항복전압(avalanche breakdown voltage)이 상대적으로 감소되지 않도록 할 수 있다.
- [59] 다른 실시예에서, 항복전압 개선 영역(130)은 수직 고농도 도핑 영역들(132)을 상호 비대칭적으로 형성할 수 있다. 예를 들어, 항복전압 개선 영역(130)은 제1 및 제2 타입의 웰들(120) 각각의 내부에서 도펀트 및 농도 차이에 따라 공핍영역의 폭에 차이가 있으면 리치-스루로 인한 항복전압을 향상시키면서 다른 스위칭 특성을 유지시키기 위해 해당 차이를 고려하여 수직 고농도 도핑 영역들(132) 각각의 폭을 비대칭적으로 형성할 수 있다.
- [60] 일 실시예에서, 항복전압 개선 영역(130)은 수직 고농도 도핑 영역들(132)의 경계영역(134)에서 멀어짐에 따라 도핑 농도가 낮아지도록 수직 고농도 도핑 영역들(132)을 형성할 수 있다. 이에 따라, 항복전압 개선 영역(130)은 수직 고농도 도핑 영역들(132)의 형성에 따라 감소한 공핍 영역으로 인해 아발란치 항복전압이 감소하는 현상을 완화시킬 수 있고, 리치-스루로 인한 항복전압과 아발란치 항복전압을 상호 간의 최적화를 통해 전체 항복전압을 향상시키면서 다른 스위칭 특성을 유지하도록 할 수 있다.
- [61] 항복전압 개선 영역(130)은 제1 및 제2 타입의 웰들(120) 각각보다 높고 제1 및 제2 타입의 웰들(120) 각각의 일부에 형성되는 소스 및 드레인 도핑 영역(140)보다 낮은 도핑 농도로 수직 고농도 도핑 영역들(132)을 형성할 수 있다. 예를 들어, 항복전압 개선 영역(130)은 제1 타입의 웰(120a)보다 높은 도핑 농도로 도핑되고 소스 및 드레인 도핑 영역(140a)보다 낮은 도핑 농도로 도핑된 제1 타입에 따른 수직 고농도 도핑 영역(132a)을 통해 공핍 영역의 수평적 확장을 효과적으로 제한할 수 있고, 이에 따라 리치-스루에 의한 항복의 발생을 개선할 수 있다.
- [62] 일 실시예에서, 제1 및 제2 타입의 웰들(120) 각각은 $0.5 \times 10^{16} \text{cm}^{-3} \sim 1.5 \times 10^{16} \text{cm}^{-3}$ 의 도핑 농도로 도핑 되어 형성될 수 있고, 항복전압 개선 영역(130)은 $2.0 \times 10^{17} \text{cm}^{-3} \sim 3.0 \times 10^{17} \text{cm}^{-3}$ 의 도핑 농도로 각 타입에 따른 수직 고농도 도핑 영역들(132)을 형성할 수 있다. 이때, 소스 및 드레인 도핑 영역(140)은 $0.5 \times 10^{19} \text{cm}^{-3} \sim 1.5 \times 10^{19} \text{cm}^{-3}$ 의 도핑 농도로 형성시킬 수 있다. 바람직하게는, 제1 및 제2 타입의 웰들(120),

- 수직 고농도 도핑 영역들(132) 및 소스 및 드레인 도핑 영역(140) 각각에 대하여 $1.0 \times 10^{16} \text{cm}^{-3}$, $2.5 \times 10^{17} \text{cm}^{-3}$ 및 $0.5 \times 10^{19} \text{cm}^{-3}$ 의 평균 도핑 농도를 가지도록 한다.
- [63] 일 실시예에서, 항복전압 개선 영역(130)은 $1.3 \mu\text{m} \sim 2.7 \mu\text{m}$ 의 폭으로 형성되고, $0.75 \mu\text{m} \sim 1.25 \mu\text{m}$ 의 폭을 가지도록 수직 고농도 도핑 영역들(132) 각각을 형성할 수 있다. 바람직하게는, 항복전압 개선 영역(130), 제1 타입에 따른 수직 고농도 도핑 영역(132a) 및 제2 타입에 따른 수직 고농도 도핑 영역(132b) 각각에 대하여 $2 \mu\text{m}$, $1 \mu\text{m}$ 및 $1 \mu\text{m}$ 의 폭을 가지도록 한다.
- [64] 항복전압 개선 영역(130)은 셀 피치 또는 제1 및 제2 타입의 웰들(120)의 폭의 합의 특정 비율에 해당하는 폭으로 형성될 수 있다. 일 실시예에서, 제1 및 제2 타입의 웰들(120)은 모두 합하여 $15 \mu\text{m} \sim 25 \mu\text{m}$ 의 폭으로 형성되고, 항복전압 개선 영역(130)은 제1 및 제2 타입의 웰들(120)의 폭의 합의 5% ~ 15%에 해당하는 폭으로 형성될 수 있다.
- [65] 항복전압 개선 영역(130)은 소스 및 드레인 도핑 영역(140)의 두께(thickness)의 특정 비율에 해당하는 두께로 형성될 수 있다. 일 실시예에서, 항복전압 개선 영역(130)은 소스 및 드레인 도핑 영역(140)의 두께 대비 400% ~ 600%의 두께로 형성될 수 있다. 예를 들어, 소스 및 드레인 도핑 영역(140) 각각은 $0.4 \mu\text{m}$ 의 두께로 형성되고, 항복전압 개선 영역(130)은 $1.5 \mu\text{m} \sim 2.5 \mu\text{m}$ 의 두께로 형성될 수 있다. 이에 따라, 고전압이 인가되었을 때 소스 및 드레인 도핑 영역(140)으로부터 형성되는 공핍 영역의 수평적 및 수직적 확장을 시뮬레이션 등을 통해 예측하여 리치-스루로 인한 항복 개선과 제조 비용 간을 트레이드 오프하여 항복전압 개선 영역(130) 및 제1 및 제2 타입의 웰들(120)의 두께를 설계 및 제조하도록 할 수 있다.
- [66] 트랜지스터(100)는 제1 및 제2 타입의 웰들(120) 각각의 일단에 형성되는 소스 및 드레인 도핑 영역(140) 및 래치업 방지 도핑 영역(145)을 포함할 수 있다. 소스 및 드레인 도핑 영역(140)은 각 타입에 대해 반대 극성을 가지는 타입에 따라 이온 주입을 통해 형성될 수 있고, CMOS로 동작하는 과정에서 소스 또는 드레인으로 사용될 수 있다. 래치업 방지 도핑 영역(145)은 형성된 제1 또는 제2 타입의 웰들(120)의 각 타입에 따라 이온 주입을 통해 형성될 수 있고, 제1 또는 제2 타입의 웰들(120)의 일단에 형성되어 래치-업을 방지하기 위해 벌크 전압(bulk voltage)를 잡아줄 수 있다.
- [67] 트랜지스터(100)는 수직 고농도 도핑 영역들(132)의 상부를 오버-커버하는 상부 구조물(150)을 더 포함할 수 있다. 상부 구조물(150)은 복수의 게이트 절연막들, 게이트들, 산화막들 및 중간연결 금속들을 포함할 수 있다.
- [68] 게이트 절연막들 각각은 제1 또는 제2 타입의 웰들(120) 각각의 상부에 형성될 수 있다. 게이트 절연막들은 높은 유전율을 가지는 절연 물질(예를 들어, SiO_2)로 형성되어 전기적 절연체의 역할을 할 수 있다.
- [69] 게이트들 각각은 게이트 절연막들 각각의 상부에 형성될 수 있고, 외부로부터 전압을 인가받으면 게이트 절연막을 통해 제1 또는 제2 타입의 웰들(120) 각각의

일부에 채널 및 공핍 영역을 형성할 수 있다. 게이트들은 게이트 절연막들을 통해 소스 및 드레인 도핑 영역(140)을 포함하는 제1 또는 제2 타입의 웰들(120)과 절연될 수 있다.

- [70] 산화막들은 절연막으로 사용되는 산화층(Oxide layer)으로, 제1 또는 제2 타입의 웰들(120) 사이의 상부에 형성될 수 있고, 전기적 절연체의 역할뿐만 아니라 집적회로의 제조공정에 있어서 소자와 소자 간의 격리에 사용될 수 있다.
- [71]
- [72] 도 2는 도 1에 있는 실리콘 카바이드 기반의 트랜지스터를 제조하는 과정을 설명하는 공정도이다.
- [73] 트랜지스터(100)는 기판(110)의 상부에 상호 맞닿는 제1 타입의 웰(120a) 및 제2 타입의 웰(120b)을 형성한다(단계 (a)). 일 실시예에서, 트랜지스터(100)는 준비된 실리콘 카바이드 기판(110)의 상부에 P 타입의 임플란트 도핑을 통해 P 타입의 웰(120a)을 형성할 수 있고, 순차적으로 N 타입의 임플란트 도핑을 통해 측부에서 상호 맞닿도록 N 타입의 웰(120b)을 형성할 수 있다. 일 실시예에서, 제1 및 제2 타입의 웰들(120)은 확산 공정, 이온 주입 공정 또는 에피택시 성장 공정을 통해 형성될 수 있다.
- [74] 트랜지스터(100)는 제1 및 제2 타입의 웰들(120)의 상호 맞닿는 부위에서 제1 타입에 따른 수직 고농도 도핑 영역(132a)을 형성한다(단계 (b)). 보다 구체적으로, 트랜지스터(100)는 제1 및 제2 타입의 웰들(120)의 상부에 하드 마스크로 패터닝 공정을 수행하여 도핑을 위한 패터닝 공간을 먼저 형성하고, 임플란트 도핑을 이용하여 제1 타입에 따른 수직 고농도 도핑 영역(132a)을 형성할 수 있다. 이에 따라, 트랜지스터(100)는 수평적으로는 제1 타입의 웰(120a)의 일단에서 제1 및 제2 타입의 웰들(120)의 상호 맞닿는 부위까지, 수직적으로는 제1 타입의 웰(120a)의 제1 표면(122)으로부터 제2 표면(124)까지 제1 타입에 따른 수직 고농도 도핑 영역(132a)을 형성할 수 있다.
- [75] 트랜지스터(100)는 제1 및 제2 타입의 웰들(120)의 상호 맞닿는 부위에서 제2 타입에 따른 수직 고농도 도핑 영역(132b)을 형성한다(단계 (c)). 보다 구체적으로, 트랜지스터(100)는 제1 및 제2 타입의 웰들(120)의 상부에 하드 마스크로 패터닝 공정을 통해 패터닝 공간을 다시 형성하고, 임플란트 도핑을 이용하여 제2 타입에 따른 수직 고농도 도핑 영역(132b)을 제1 타입에 따른 수직 고농도 도핑 영역(132a)과 상호 맞닿도록 형성할 수 있다.
- [76] 트랜지스터(100)는 제1 및 제2 타입의 웰들(120) 각각의 일단에 각 소스 및 드레인 도핑 영역(140) 및 래치업 방지 도핑 영역(145)을 형성할 수 있다(단계 (d)). 보다 구체적으로, 트랜지스터(100)는 제1 타입의 웰(120a)의 일단에 임플란트 도핑을 통해 제1 타입과 반대의 극성을 가지는 제2 타입에 따라 소스 및 드레인 도핑 영역(140a)을 형성하고, 제1 타입의 웰(120a)의 일단에 제1 타입에 따른 래치업 방지 도핑 영역(145b)을 형성할 수 있다. 그리고 트랜지스터(100)는 순차적으로 제2 타입의 웰(120b)의 일단에 임플란트 도핑을

통해 제2 타입과 반대의 극성을 가지는 제1 타입에 따라 소스 및 드레인 도핑 영역(140b)을 형성하고, 제2 타입의 웰(120b)의 일단에 제2 타입에 따른 래치업 방지 도핑 영역(145a)을 형성할 수 있다.

- [77] 트랜지스터(100)는 제1 및 제2 타입의 웰들(120) 및 수직 고농도 도핑 영역들(132)의 상부에 복수의 게이트 절연막들, 게이트들, 산화막들 및 중간연결 금속들 중에서 적어도 하나를 포함하는 상부 구조물(150)을 더 형성할 수 있다. 예를 들어, 게이트 절연막들은 제1 및 제2 타입의 웰들(120)의 상부에 증착될 수 있고, 게이트들은 게이트 절연막들의 상부에 증착될 수 있으며, CMP(Chemical Mechanical Polishing) 공정을 통해 평탄화될 수 있다.
- [78]
- [79] 도 3은 도 1에 있는 실리콘 카바이드 기반의 트랜지스터의 구조의 다른 실시예들을 보여주는 단면도들을 나타낸다.
- [80] 도 3a 내지 도 3b는 도 1에 있는 항복전압 개선 영역이 복수의 수직 고농도 도핑 서브 영역들로 구성된 실시예들을 나타낸다.
- [81] 도 3a 내지 도 3b에서, 항복전압 개선 영역(130)은 각 타입에 따른 수직 고농도 도핑 영역들(132)을 포함하고, 각 타입에 따른 수직 고농도 도핑 영역들(132) 각각은 서로 다른 도핑 농도를 가지는 복수의 수직 고농도 도핑 서브 영역들로 구성될 수 있다.
- [82] 도 3a에서, 수직 고농도 도핑 영역들(132) 각각은 수직 고농도 도핑 영역들(132)의 경계면(136)에서 멀어지는 순으로 더 낮은 도핑 농도를 가지는 복수의 수직 고농도 도핑 서브 영역들로 구성될 수 있다. 예를 들어, 제1 타입에 따른 수직 고농도 도핑 영역(132a)은 3개의 수직 고농도 도핑 서브 영역들로 구성될 수 있고, 수직 고농도 도핑 영역들(132)의 경계면(136)에서 가장 가까운 제1 수직 고농도 도핑 서브 영역은 $2.5 \times 10^{17} \text{cm}^{-3} \sim 3.0 \times 10^{17} \text{cm}^{-3}$ 의 도핑 농도로 형성될 수 있으며, 제1 수직 고농도 도핑 서브 영역보다 먼 제2 수직 고농도 도핑 서브 영역은 제1 수직 고농도 도핑 서브 영역보다 낮은 $2.0 \times 10^{17} \text{cm}^{-3} \sim 2.5 \times 10^{17} \text{cm}^{-3}$ 의 도핑 농도로 형성될 수 있고, 제2 수직 고농도 도핑 서브 영역보다 먼 제3 수직 고농도 도핑 서브 영역은 제2 수직 고농도 도핑 서브 영역보다 낮지만 제1 타입의 웰(120a)보다 높은 $1.5 \times 10^{17} \text{cm}^{-3} \sim 2.0 \times 10^{17} \text{cm}^{-3}$ 의 도핑 농도로 형성될 수 있다.
- [83] 도 3b에서, 수직 고농도 도핑 영역들(132) 각각은 해당 타입의 웰보다 높은 제1 및 제2 도핑 농도 각각으로 수직 고농도 도핑 영역들(132)의 경계면(136)에서 가장 가까운 제1 수직 고농도 도핑 서브 영역과 가장 먼 제2 수직 고농도 도핑 서브 영역 각각을 형성하고, 제1 및 제2 도핑 농도보다 낮은 제3 도핑 농도로 제1 및 제2 수직 고농도 도핑 서브 영역들 사이에 있는 제3 수직 고농도 도핑 서브 영역을 형성할 수 있다. 예를 들어, 제2 타입에 따른 수직 고농도 도핑 영역(132b)은 3개의 수직 고농도 도핑 서브 영역들로 구성될 수 있고, 수직 고농도 도핑 영역들(132)의 경계면(136)에서 가장 가까운 제1 수직 고농도 도핑

서브 영역과 가장 먼 제2 수직 고농도 도핑 서브 영역은 각각 $2.5 \times 10^{17} \text{cm}^{-3} \sim 3.0 \times 10^{17} \text{cm}^{-3}$ 와 $2.0 \times 10^{17} \text{cm}^{-3} \sim 2.5 \times 10^{17} \text{cm}^{-3}$ 의 도핑 농도로 형성될 수 있으며, 제1 및 제2 수직 고농도 도핑 서브 영역들 사이에 있는 제3 수직 고농도 도핑 서브 영역은 이들보다 낮지만 제2 타입의 웰(120b)보다 높은 $1.5 \times 10^{17} \text{cm}^{-3} \sim 2.0 \times 10^{17} \text{cm}^{-3}$ 의 도핑 농도로 형성될 수 있다.

- [84] 도 3c 내지 도 3e는 도 1에 있는 항복전압 개선 영역이 수평 고농도 도핑 영역들 또는 테두리 고농도 도핑 영역들을 포함하는 실시예들을 나타낸다.
- [85] 도 3c 내지 도 3d에서, 항복전압 개선 영역(130)은 제1 및 제2 타입의 웰들(120)과 기판(110)이 상호 맞닿는 부위에서 제1 및 제2 타입의 웰들(120) 각각의 하부 테두리를 따라 기판(110)의 상부 표면의 적어도 일부와 수평으로 접촉되도록 각 타입에 따른 수평 고농도 도핑 영역들(138)을 더 형성할 수 있다.
- [86] 도 3c에서, 각 타입에 따른 수평 고농도 도핑 영역들(138)은 각 타입에 따른 수직 고농도 도핑 영역들(132)과 기판(110)의 상부가 접촉되는 영역을 제외한 각 타입의 웰의 나머지 영역에서 기판(110)의 상부 전체와 접촉되도록 수평 방향으로 형성될 수 있다.
- [87] 도 3d에서, 각 타입에 따른 수평 고농도 도핑 영역들(138)은 각 타입에 따른 수직 고농도 도핑 영역들(132)과 기판(110)의 상부가 접촉되는 영역을 제외한 각 타입의 웰의 나머지 영역에서 해당 타입에 따른 수직 고농도 도핑 영역과 접촉되는 영역에서부터 미리 설정된 특정 폭 이내까지 기판(110)의 상부와 접촉되도록 수평 방향으로 형성될 수 있다. 예를 들어, 제1 타입에 따른 수평 고농도 도핑 영역(138a)은 제1 타입에 따른 수직 고농도 도핑 영역(132a)과 기판(110)이 접촉되는 부분에서 시작하여 항복전압 개선 영역(130)의 폭보다 큰 $3.0 \mu\text{m} \sim 4.0 \mu\text{m}$ 의 폭으로 기판(110)의 상부와 접촉되도록 얇게 형성될 수 있다.
- [88] 도 3e에서, 항복전압 개선 영역(130)은 제1 또는 제2 타입의 웰(120a, 120b)과 기판(110)이 상호 맞닿는 부위에서 제1 또는 제2 타입의 웰(120a, 120b)의 테두리 전체를 따라 기판(110)의 상부 표면 전체와 접촉되도록 각 타입에 따른 테두리 고농도 도핑 영역들(139)을 더 형성할 수 있다. 예를 들어, 제1 타입에 따른 테두리 고농도 도핑 영역(139a)은 제1 타입의 웰(120a)의 테두리를 따라 형성되어 제1 타입의 웰(120a)과 기판(110)이 제1 타입에 따른 테두리 고농도 도핑 영역(139a)을 통해 연결되도록 할 수 있다.
- [89] 상기 실시예들에서, 각 타입에 따른 수평 고농도 도핑 영역들(138) 또는 각 타입에 따른 테두리 고농도 도핑 영역들(139)은 각 타입에 따른 수직 고농도 도핑 영역들(132)이 형성된 후에 이온 주입을 위한 에너지 레벨이 조절된 이온 주입 공정을 통해 기판(110)의 상부와 특정 두께로 수평 접촉하도록 형성될 수 있다.
- [90] 도 3f는 도 1에 있는 항복전압 개선 영역이 기판을 오버래핑하는 수직 고농도 도핑 영역들을 형성하는 실시예를 나타낸다.
- [91] 도 3f에서, 항복전압 개선 영역(130)은 수직으로 접촉되는 기판(110)의 상부 표면으로부터 특정 두께 이내로 오버래핑하도록 수직 고농도 도핑

영역들(132)을 형성할 수 있다. 예를 들어, 각 타입에 따른 수직 고농도 도핑 영역들(132)은 해당 타입에 따른 웰이 형성된 깊이보다 $2.0\mu\text{m} \sim 3.0\mu\text{m}$ 오버래핑되도록 형성될 수 있고, 제1 및 제2 타입에 따른 수직 고농도 도핑 영역들(132a, 132b)은 상호 대칭되도록 형성될 수 있다.

[92]

[93] 도 4는 본 발명의 일 실시예에 따른 실리콘 카바이드 기반의 트랜지스터와 종래기술의 트랜지스터의 차이를 보여주는 시뮬레이션 그래프이다.

[94] 도 4(a)는 실리콘 카바이드를 통해 CMOS로 구현되고 항복전압 개선 영역(130)이 형성된 트랜지스터(100)와 실리콘을 통해 CMOS로 구현된 종래기술의 제1 트랜지스터의 항복 전압에 대한 시뮬레이션 결과를 나타낸다.

[95] 도 4(a)에서, 제1 시뮬레이션 그래프(410)는 260(V)의 항복 전압을 가지는 본 발명의 일 실시예에 따른 트랜지스터(100)에 관한 시뮬레이션 결과를 나타내고, 제2 시뮬레이션 그래프(420)는 13(V)의 항복 전압을 가지는 제1 트랜지스터에 관한 시뮬레이션 결과를 나타낸다. 결과적으로, 트랜지스터(100)는 소자의 웰 영역에서 일어나는 리치-스루 현상을 구조적으로 차단함으로써 항복 전압을 현저하게 개선할 수 있다.

[96] 도 4(b)는 기판(110)과 수직으로 접촉되는 항복전압 개선 영역(130)이 형성된 트랜지스터(100)와 웰 영역의 일부에만 고농도 도핑 영역이 형성된 종래기술의 제2 트랜지스터의 항복 전압에 대한 시뮬레이션 결과를 나타낸다.

[97] 도 4(b)에서, 제3 시뮬레이션 그래프(430)는 본 발명의 일 실시예에 따른 트랜지스터(100)에 관한 시뮬레이션 결과를 나타내고, 제4 시뮬레이션 그래프(440)는 제2 트랜지스터에 관한 시뮬레이션 결과를 나타낸다. 여기에서, 해당 시뮬레이션 그래프는 Synopsys 사의 TCAD 시뮬레이션 툴을 이용하여 구현한 시뮬레이션의 결과이고, 시뮬레이션에서 사용된 물질의 모델은 범용적으로 사용되는 4H-SiC 모델이다. 이때, 항복전압 개선 영역을 제외한 나머지의 조건들(n+ thickness, p+thickness, high doping region width, drift layer thickness 등)은 동일한 값으로 설정되었다.

[98] 도 4(b)에서, 트랜지스터(100)에 관한 제3 시뮬레이션 그래프(430)는 제2 트랜지스터에 관한 제4 시뮬레이션 그래프(440)와 비교하여 항복전압을 약 10V 개선하였고, 누설 전류를 약 1/10로 감소시켰었다. 이러한 결과는 항복전압과 누설 전류 모두에 관하여 상당한 효과의 차이를 보여준다.

[99] 일 실시예에서, 트랜지스터(100)는 CMOS 트랜지스터의 대기(stand-by) 전력 손실에 있어 상당한 영향을 주는 요소로서의 누설 전류를 상당 수준으로 감소시킬 수 있는 동시에 항복전압을 개선시킬 수 있다.

[100] 일 실시예에서, 트랜지스터(100)는 소자의 웰 영역에서 일어나는 리치-스루 현상을 완전히 차단함으로써 항복전압을 크게 개선할 수 있고, 상대적으로 도핑 농도가 낮은 웰 영역에서 생기는 누설 전류를 현저히 줄일 수 있다.

[101]

[102] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

[103]

청구범위

- [청구항 1] 기관;
상기 기관의 상부에서 상호 맞닿는 제1 및 제2 타입의 웰들(wells); 및
상기 제1 및 제2 타입의 웰들의 상호 맞닿는 부위에서 상기 제1 및 제2 타입의 웰들의 상부 표면으로부터 상기 기관의 상부 표면까지 수직으로 접촉되도록 각 타입에 따른 수직 고농도 도핑 영역들을 형성하는
항복전압 개선 영역을 포함하는 트랜지스터.
- [청구항 2] 제1항에 있어서, 상기 항복전압 개선 영역은
상기 상호 맞닿는 부위에 있는 경계영역을 포함하고, 상기 경계영역은
상기 제1 및 제2 타입의 수직 고농도 도핑영역들에 의해 오버래핑되거나,
경계면을 형성하거나 또는 언더래핑되는 것을 특징으로 하는
트랜지스터.
- [청구항 3] 제2항에 있어서, 상기 항복전압 개선 영역은
상기 수직 고농도 도핑 영역들의 폭(width)의 합에 대한 상기 경계영역의
폭의 퍼센트 비율로서 정의된 ΔW_{BS} 가 $-5(\%) \leq \Delta W_{BS}(\%) \leq +7(\%)$ 의
허용범위를 가지도록 상기 경계영역을 형성하는 것을 특징으로 하는
트랜지스터.
(여기에서, 음의 값은 상기 오버래핑을 의미하고, 양의 값은 상기
언더래핑을 의미함)
- [청구항 4] 제1항에 있어서, 상기 항복전압 개선 영역은
상기 수직 고농도 도핑 영역들을 상호 대칭적으로 형성하는 것을
특징으로 하는 트랜지스터.
- [청구항 5] 제1항에 있어서, 상기 항복전압 개선 영역은
상기 제1 및 제2 타입의 웰들 각각보다 높고 상기 제1 및 제2 타입의 웰들
각각의 일부에 형성되는 소스 및 드레인 도핑 영역보다 낮은 도핑 농도로
상기 수직 고농도 도핑 영역들을 형성하는 것을 특징으로 하는
트랜지스터.
- [청구항 6] 제1항에 있어서, 상기 수직 고농도 도핑 영역들 각각은
서로 다른 도핑 농도를 가지는 복수의 수직 고농도 도핑 서브 영역들로
구성되는 것을 특징으로 하는 트랜지스터.
- [청구항 7] 제6항에 있어서, 상기 수직 고농도 도핑 영역들 각각은
상기 수직 고농도 도핑 영역들의 경계면에서 멀어지는 순으로 더 낮은
도핑 농도를 가지는 복수의 수직 고농도 도핑 서브 영역들로 구성되는
것을 특징으로 하는 트랜지스터.
- [청구항 8] 제6항에 있어서, 상기 수직 고농도 도핑 영역들 각각은
해당 타입의 웰보다 높은 제1 및 제2 도핑 농도 각각으로 상기 수직
고농도 도핑 영역들의 경계면에서 가장 가까운 제1 수직 고농도 도핑

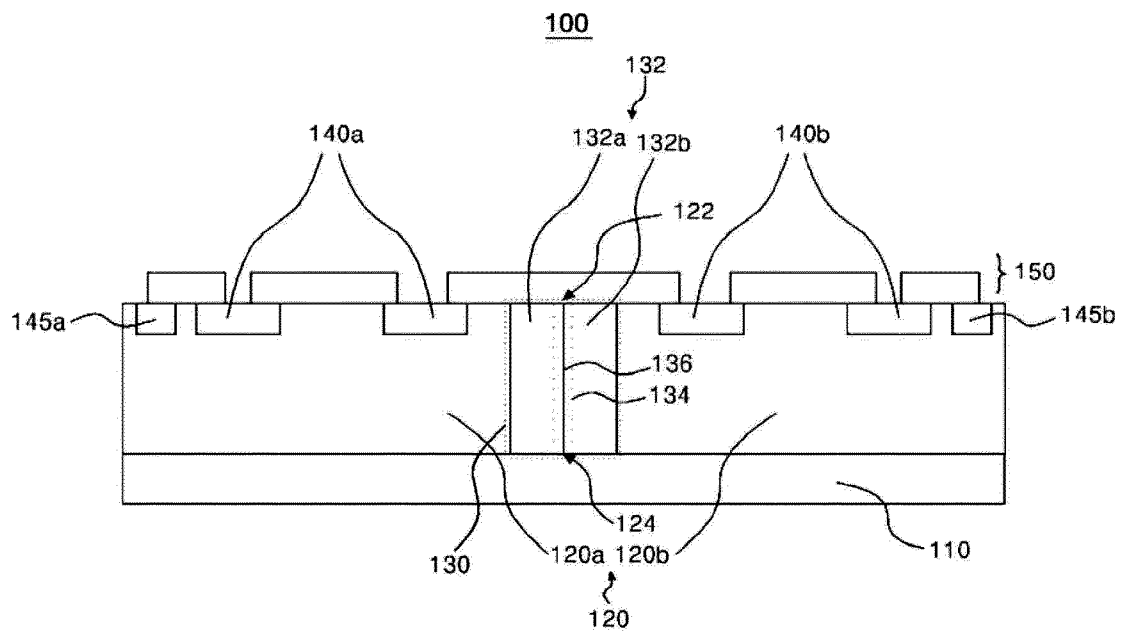
서브 영역과 가장 먼 제2 수직 고농도 도핑 서브 영역 각각을 형성하고, 상기 제1 및 제2 도핑 농도보다 낮은 제3 도핑 농도로 상기 제1 및 제2 수직 고농도 도핑 서브 영역들 사이에 있는 제3 수직 고농도 도핑 서브 영역을 형성하는 것을 특징으로 하는 트랜지스터.

- [청구항 9] 제1항에 있어서, 상기 항복전압 개선 영역은
상기 제1 및 제2 타입의 웰들과 상기 기판이 상호 맞닿는 부위에서 상기 제1 및 제2 타입의 웰들 각각의 하부 테두리를 따라 상기 기판의 상부 표면의 적어도 일부와 수평으로 접촉되도록 각 타입에 따른 수평 고농도 도핑 영역들을 더 형성하는 것을 특징으로 하는 트랜지스터.
- [청구항 10] 제1항에 있어서, 상기 항복전압 개선 영역은
상기 제1 또는 제2 타입의 웰과 상기 기판이 상호 맞닿는 부위에서 상기 제1 또는 제2 타입의 웰의 테두리 전체를 따라 상기 기판의 상부 표면 전체와 접촉되도록 각 타입에 따른 테두리 고농도 도핑 영역들을 더 형성하는 것을 특징으로 하는 트랜지스터.
- [청구항 11] 제1항에 있어서, 상기 항복전압 개선 영역은
상기 수직으로 접촉되는 기판의 상부 표면으로부터 특정 두께 이내로 오버래핑하도록 상기 수직 고농도 도핑 영역들을 형성하는 것을 특징으로 하는 트랜지스터.
- [청구항 12] 제1항에 있어서,
상기 수직 고농도 도핑 영역들의 상부를 오버-커버하는 상부 구조물을 더 포함하고,
상기 각 타입에 따른 수직 고농도 도핑 영역들은
상기 기판과 상기 상부 구조물 사이에 있는 상기 제1 및 제2 타입의 웰들의 상호 맞닿는 부위에서 상기 기판의 상면으로부터 상기 상부 구조물의 하면까지 수직으로 접촉되도록 형성되는 것을 특징으로 하는 트랜지스터.
- [청구항 13] 제1항에 있어서, 상기 항복전압 개선 영역은
1.3 μm ~ 2.7 μm 의 폭으로 형성되고,
0.75 μm ~ 1.25 μm 의 폭을 가지도록 상기 수직 고농도 도핑 영역들 각각을 형성하는 것을 특징으로 하는 트랜지스터.
- [청구항 14] 제1항에 있어서,
상기 제1 및 제2 타입의 웰들은 모두 합하여 15 μm ~ 25 μm 의 폭으로 형성되고,
상기 항복전압 개선 영역은 상기 제1 및 제2 타입의 웰들의 폭의 합의 5% ~ 15%에 해당하는 폭으로 형성되는 것을 특징으로 하는 트랜지스터.
- [청구항 15] 제1항에 있어서,
상기 제1 및 제2 타입의 웰들 각각은 0.5 $\times 10^{16}\text{cm}^{-3}$ ~ 1.5 $\times 10^{16}\text{cm}^{-3}$ 의 도핑 농도로 도핑 되어 형성되고,

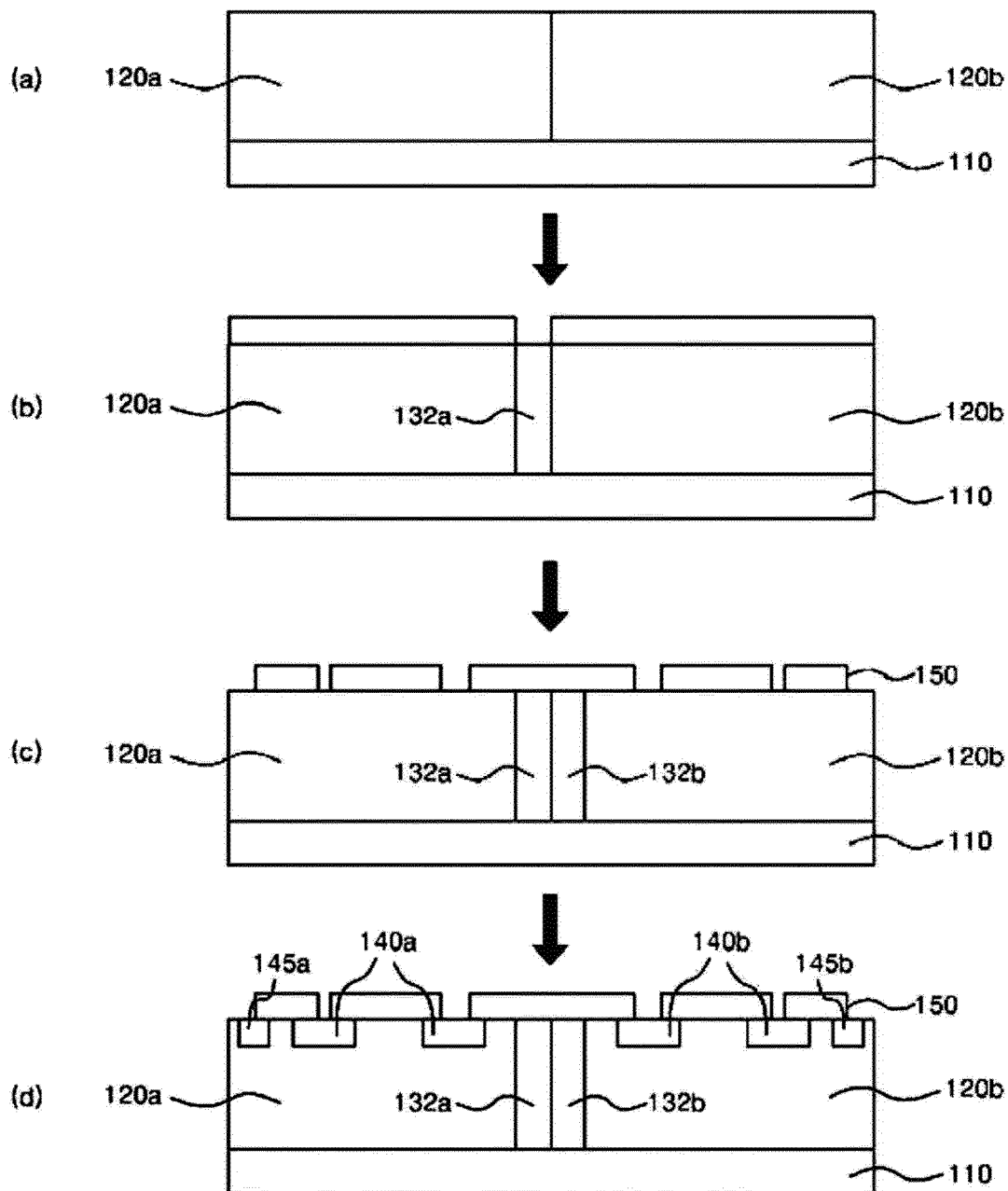
상기 항복전압 개선 영역은 $2.0 \times 10^{17} \text{cm}^{-3} \sim 3.0 \times 10^{17} \text{cm}^{-3}$ 의 도핑 농도로 상기 각 타입에 따른 수직 고농도 도핑 영역들을 형성하는 것을 특징으로 하는 트랜지스터.

- [청구항 16] 제1항에 있어서, 상기 수직 고농도 도핑 영역들은 각 타입에 따른 순차적인 임플란트 도핑을 통해 형성되는 것을 특징으로 하는 트랜지스터.
- [청구항 17] 제1항에 있어서, 상기 항복전압 개선 영역은 상기 소스 및 드레인 도핑 영역의 두께(thickness) 대비 400% ~ 600%의 두께로 형성되는 것을 특징으로 하는 트랜지스터.
- [청구항 18] 제1항에 있어서, 상기 항복전압 개선 영역은 $1.5 \mu\text{m} \sim 2.5 \mu\text{m}$ 의 두께로 형성되는 것을 특징으로 하는 트랜지스터.
- [청구항 19] 기판;
상부 구조물;
상기 기판과 상기 상부 구조물 사이에서 상호 맞닿는 제1 및 제2 타입의 웰들(wells); 및
상기 제1 및 제2 타입의 웰들의 상호 맞닿는 부위에서 상기 기판의 상면으로부터 상기 상부 구조물의 하면까지 수직으로 접촉되도록 각 타입에 따른 수직 고농도 도핑 영역들을 형성하는 항복전압 개선 영역을 포함하는 트랜지스터.
- [청구항 20] 기판을 준비하는 단계;
상기 기판의 상부에서 상호 맞닿는 제1 및 제2 타입의 웰들을 형성하는 단계; 및
상기 제1 및 제2 타입의 웰들의 상호 맞닿는 부위에서 상기 제1 및 제2 타입의 웰들의 상부 표면으로부터 상기 기판의 상부 표면까지 수직으로 접촉되도록 각 타입에 따른 수직 고농도 도핑 영역들을 형성하는 항복전압 개선 영역을 형성하는 단계를 포함하는 트랜지스터 제조 방법.

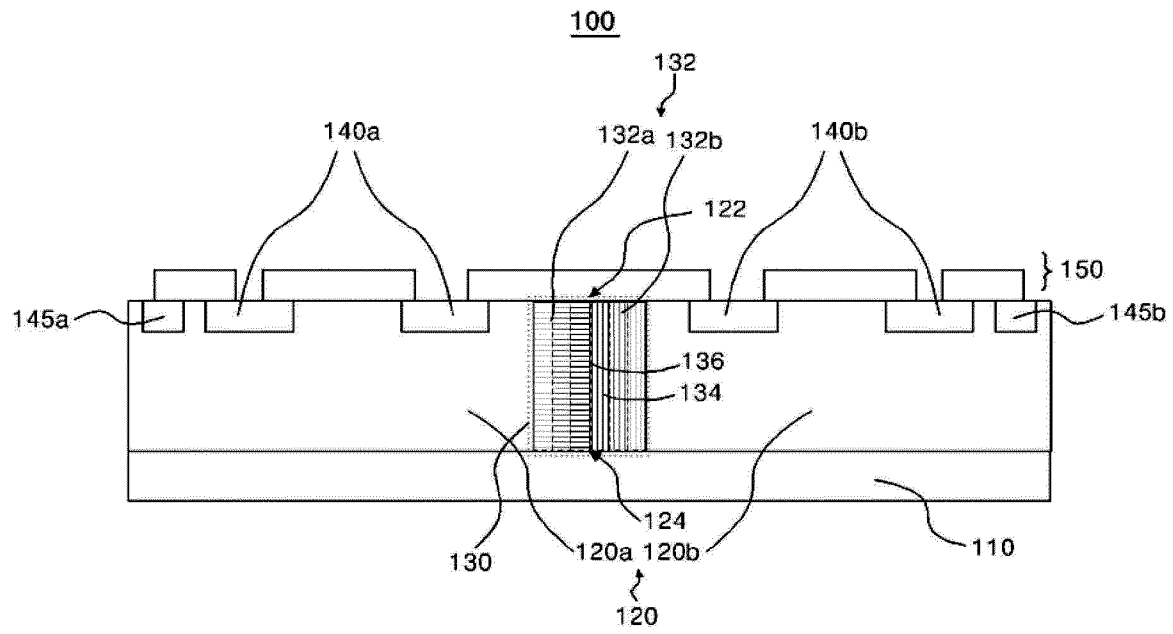
[도1]



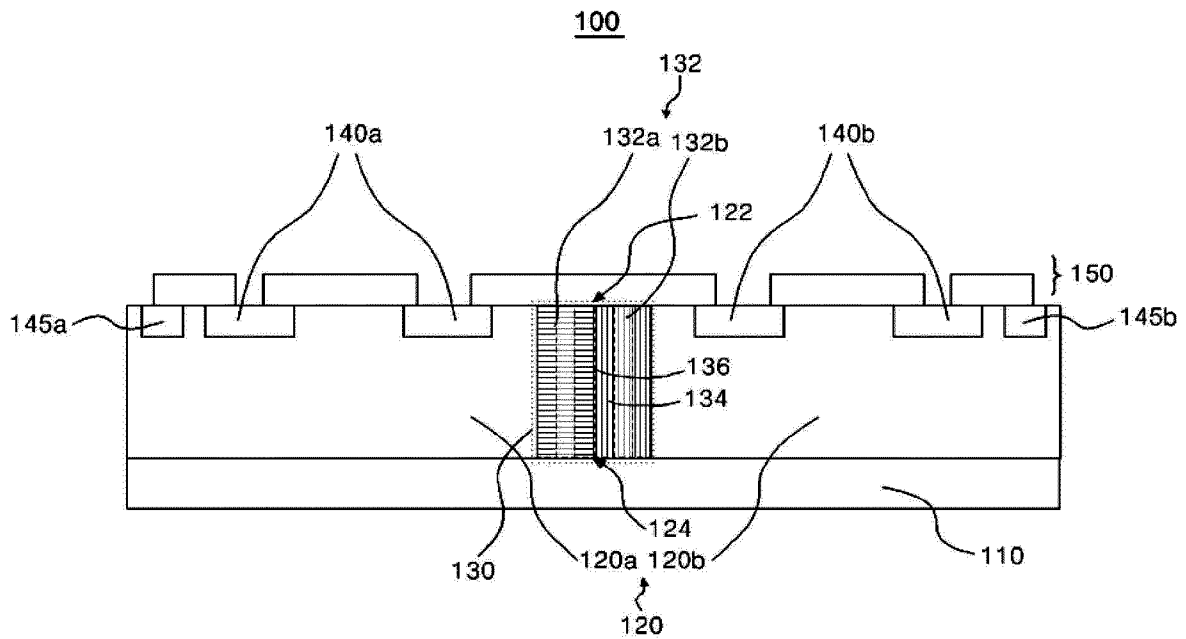
[도2]



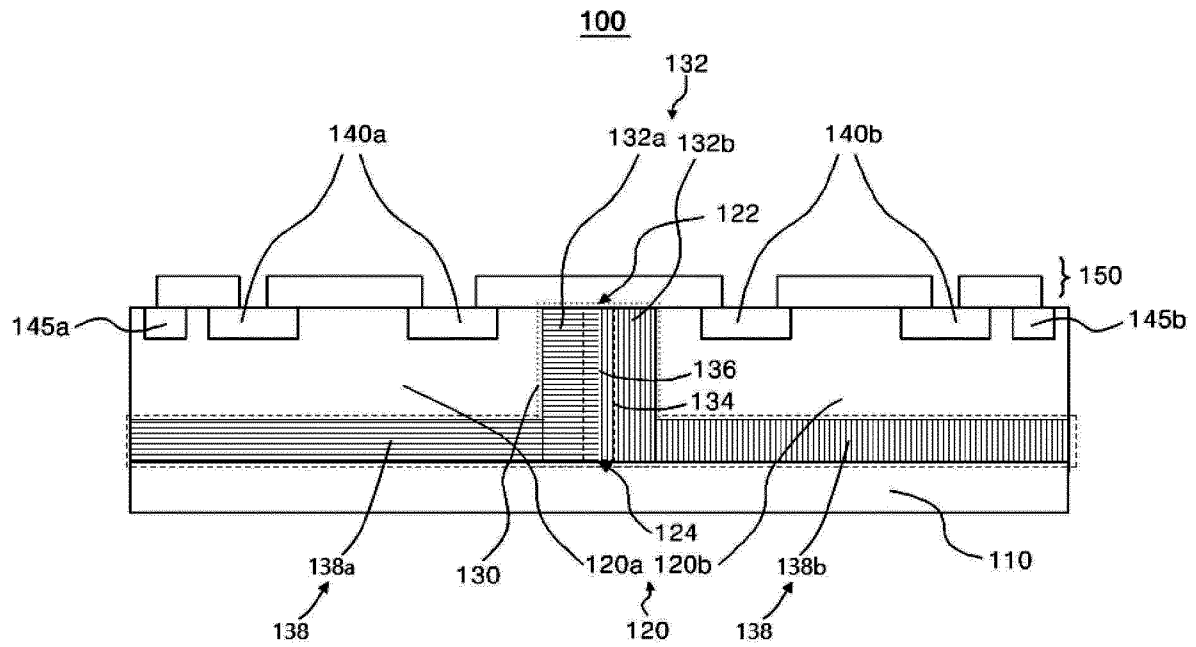
[도3a]



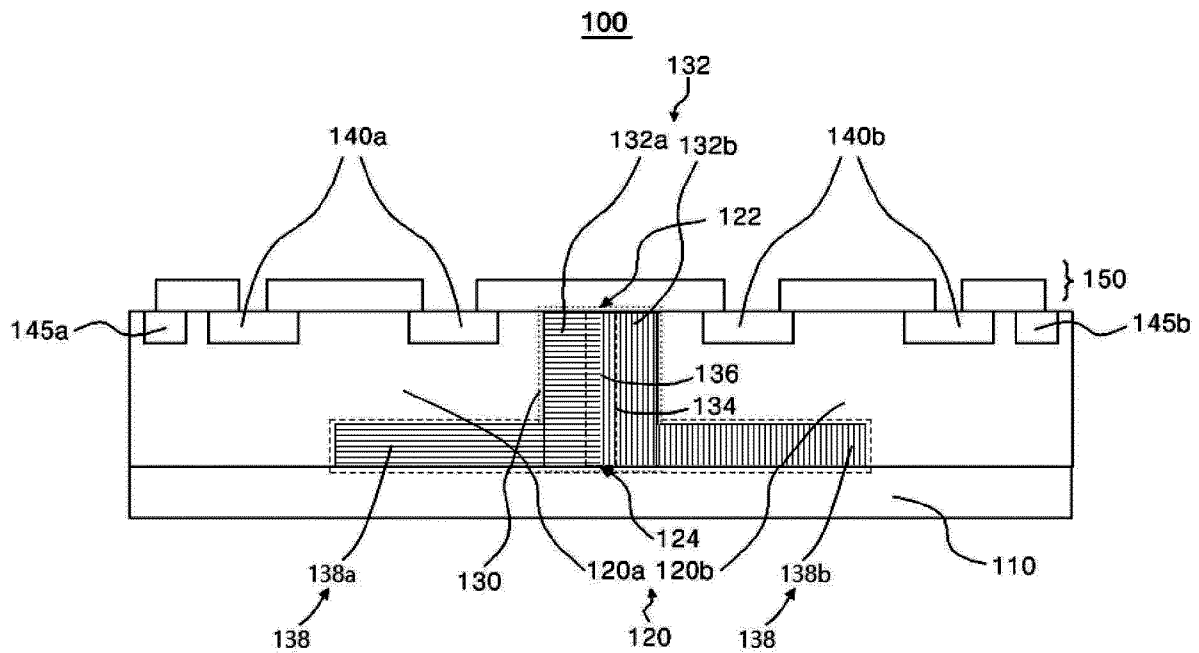
[도3b]



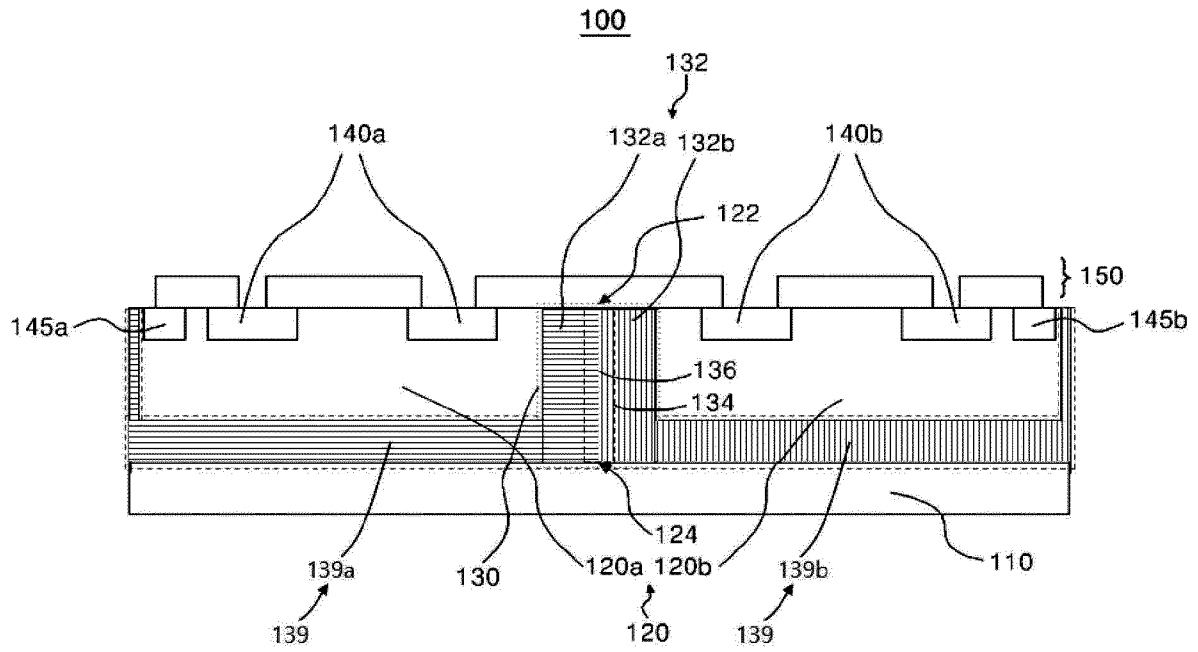
[도3c]



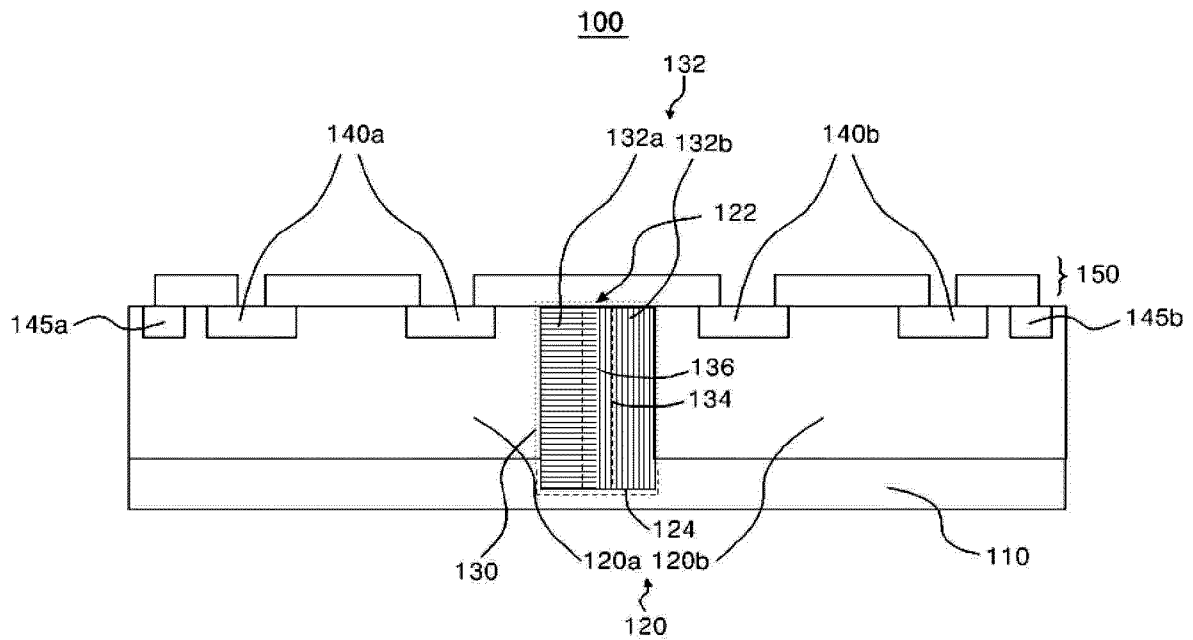
[도3d]



[도3e]

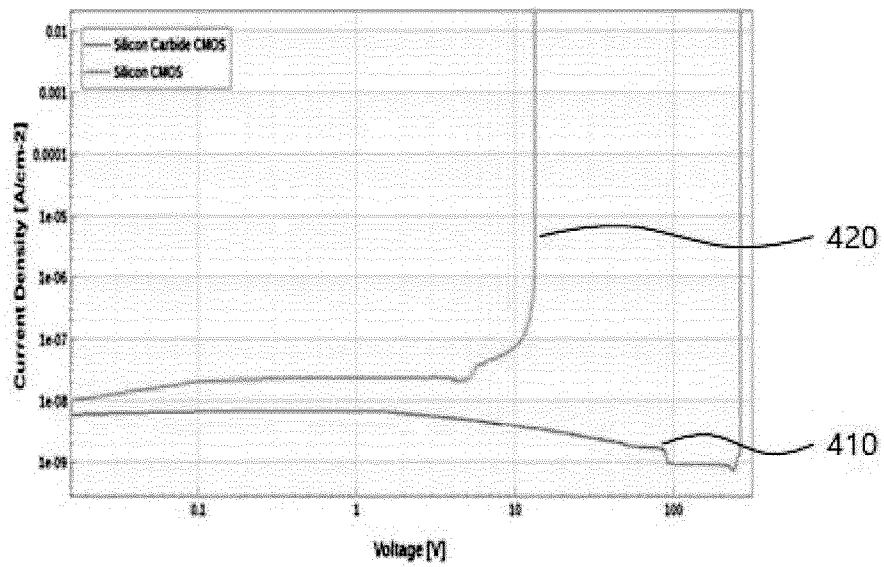


[도3f]

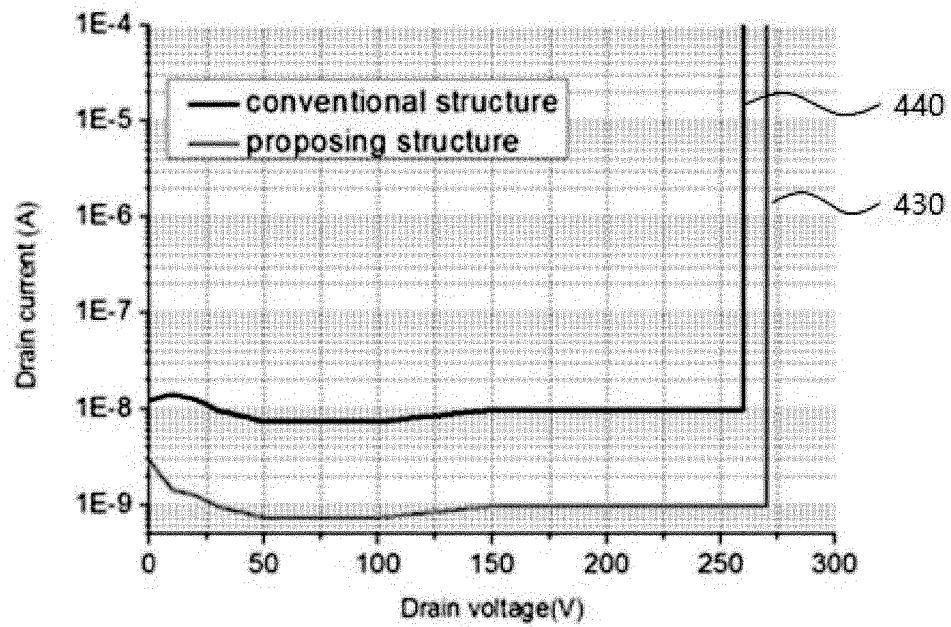


[도4]

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2017/011260**A. CLASSIFICATION OF SUBJECT MATTER*****H01L 21/8238(2006.01)i, H01L 29/16(2006.01)i, H01L 27/092(2006.01)i, H01L 29/24(2006.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 21/8238; H01L 27/06; H01L 29/78; H01L 27/092; H01L 27/08; H01L 29/16; H01L 29/24

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: transistor, well, vertical, high doping, breakdown voltage

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-0209222 B1 (HYUNDAI ELECTRONICS CO., LTD.) 15 July 1999 See pages 2-3 and figure 3.	1-20
A	KR 10-1999-0027706 A (HYUNDAI ELECTRONICS CO., LTD.) 15 April 1999 See pages 3-4 and figures 3a-4.	1-20
A	KR 10-1998-0078231 A (HYUNDAI ELECTRONICS CO., LTD.) 16 November 1998 See pages 2-3 and figures 3-7.	1-20
A	US 2008-0210980 A1 (DISNEY, Donald R. et al.) 04 September 2008 See paragraphs [0042]-[0072] and figures 1-3.	1-20
A	US 2013-0270636 A1 (ITO, Akira) 17 October 2013 See paragraphs [0014]-[0034] and figures 2A-4.	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

02 FEBRUARY 2018 (02.02.2018)

Date of mailing of the international search report

02 FEBRUARY 2018 (02.02.2018)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2017/011260

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-0209222 B1	15/07/1999	KR 10-1997-0053867 A	31/07/1997
KR 10-1999-0027706 A	15/04/1999	KR 10-0265356 B1	02/10/2000
KR 10-1998-0078231 A	16/11/1998	NONE	
US 2008-0210980 A1	04/09/2008	AU 2003-258204 A1	03/03/2004
		AU 2003-262679 A1	03/03/2004
		AU 2003-275136 A1	19/04/2004
		CN 101217111 A	09/07/2008
		CN 101355084 A	28/01/2009
		CN 101355084 B	18/07/2012
		CN 101405867 A	08/04/2009
		CN 101405867 B	11/08/2010
		CN 101512751 A	19/08/2009
		CN 101512751 B	05/02/2014
		CN 101542697 A	23/09/2009
		CN 101542697 B	25/01/2012
		CN 102037558 A	27/04/2011
		CN 102037558 B	25/11/2015
		CN 102037562 A	27/04/2011
		CN 102037562 B	26/11/2014
		CN 102867843 A	09/01/2013
		CN 102867843 B	20/05/2015
		CN 103400793 A	20/11/2013
		CN 103400793 B	10/08/2016
		CN 105206560 A	30/12/2015
		CN 1689144 A	26/10/2005
		CN 1698208 A	16/11/2005
		CN 1698208 C	03/09/2008
		EP 1543546 A1	22/06/2005
		EP 1543546 B1	31/03/2010
		EP 1543546 B8	16/06/2010
		EP 1573822 A2	14/09/2005
		EP 1573822 B1	14/03/2012
		EP 1576651 A2	21/09/2005
		EP 2044622 A2	08/04/2009
		EP 2044624 A1	08/04/2009
		EP 2214198 A2	04/08/2010
		EP 2214198 A3	18/08/2010
		EP 2214198 B1	17/04/2013
		EP 2243158 A2	27/10/2010
		EP 2243158 B1	19/10/2016
		EP 2248162 A2	10/11/2010
		EP 2290695 A1	02/03/2011
		EP 2421040 A1	22/02/2012
		HK 1212819 A1	17/06/2016
		JP 2005-536057 A	24/11/2005
		JP 2005-536060 A	24/11/2005

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2017/011260

Patent document cited in search report	Publication date	Patent family member	Publication date
		JP 2006-514425 A	27/04/2006
		JP 2009-539259 A	12/11/2009
		JP 2009-539260 A	12/11/2009
		JP 2010-226134 A	07/10/2010
		JP 2011-159991 A	18/08/2011
		JP 2011-512672 A	21/04/2011
		JP 2011-514675 A	06/05/2011
		JP 2012-080117 A	19/04/2012
		JP 2014-013909 A	23/01/2014
		JP 2014-199946 A	23/10/2014
		JP 2014-207464 A	30/10/2014
		JP 2016-131254 A	21/07/2016
		JP 2016-164989 A	08/09/2016
		JP 4756860 B2	24/08/2011
		JP 5321840 B2	23/10/2013
		JP 5449203 B2	19/03/2014
		JP 5470311 B2	16/04/2014
		JP 5608908 B2	22/10/2014
		JP 5902241 B2	13/04/2016
		JP 5908530 B2	26/04/2016
		KR 10-0994588 B1	15/11/2010
		KR 10-1010426 B1	21/01/2011
		KR 10-1042420 B1	16/06/2011
		KR 10-1052660 B1	28/07/2011
		KR 10-1052667 B1	28/07/2011
		KR 10-1093833 B1	13/12/2011
		KR 10-1093877 B1	13/12/2011
		KR 10-1093893 B1	13/12/2011
		KR 10-1093913 B1	13/12/2011
		KR 10-1180525 B1	06/09/2012
		KR 10-1245932 B1	20/03/2013
		KR 10-1260639 B1	03/05/2013
		KR 10-1267695 B1	27/05/2013
		KR 10-1267770 B1	27/05/2013
		KR 10-1268804 B1	28/05/2013
		KR 10-1298339 B1	20/08/2013
		KR 10-1303405 B1	05/09/2013
		KR 10-1307695 B1	11/09/2013
		KR 10-1340188 B1	10/12/2013
		KR 10-1363663 B1	14/02/2014
		KR 10-1415419 B1	04/07/2014
		KR 10-1415490 B1	04/07/2014
		KR 10-1456408 B1	04/11/2014
		KR 10-1483404 B1	15/01/2015
		KR 10-2010-0132953 A	20/12/2010
		KR 10-2013-0006714 A	17/01/2013
		TW 200805510 A	16/01/2008
		TW 200816367 A	01/04/2008
		TW 200945557 A	01/11/2009
		TW 200945589 A	01/11/2009

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2017/011260

Patent document cited in search report	Publication date	Patent family member	Publication date
		TW 1374508 B	11/10/2012
		TW 1393213 B	11/04/2013
		TW 1415262 B	11/11/2013
		TW 1462271 B	21/11/2014
		US 2004-0032005 A1	19/02/2004
		US 2004-0033666 A1	19/02/2004
		US 2004-0063291 A1	01/04/2004
		US 2004-0251497 A1	16/12/2004
		US 2004-0259318 A1	23/12/2004
		US 2005-0014324 A1	20/01/2005
		US 2005-0014329 A1	20/01/2005
		US 2005-0023606 A1	03/02/2005
		US 2005-0042815 A1	24/02/2005
		US 2005-0142724 A1	30/06/2005
		US 2005-0142791 A1	30/06/2005
		US 2005-0142792 A1	30/06/2005
		US 2005-0158939 A1	21/07/2005
		US 2005-0269597 A1	08/12/2005
		US 2005-0272207 A1	08/12/2005
		US 2005-0272230 A1	08/12/2005
		US 2006-0157818 A1	20/07/2006
		US 2006-0223257 A1	05/10/2006
		US 2007-0272986 A1	29/11/2007
		US 2007-0278568 A1	06/12/2007
		US 2007-0278612 A1	06/12/2007
		US 2008-0023762 A1	31/01/2008
		US 2008-0042232 A1	21/02/2008
		US 2008-0044978 A1	21/02/2008
		US 2008-0048287 A1	28/02/2008
		US 2008-0061367 A1	13/03/2008
		US 2008-0061368 A1	13/03/2008
		US 2008-0061375 A1	13/03/2008
		US 2008-0061376 A1	13/03/2008
		US 2008-0061377 A1	13/03/2008
		US 2008-0061400 A1	13/03/2008
		US 2008-0067585 A1	20/03/2008
		US 2008-0067586 A1	20/03/2008
		US 2008-0067588 A1	20/03/2008
		US 2008-0116513 A1	22/05/2008
		US 2008-0122006 A1	29/05/2008
		US 2008-0191277 A1	14/08/2008
		US 2008-0197408 A1	21/08/2008
		US 2008-0197445 A1	21/08/2008
		US 2008-0197446 A1	21/08/2008
		US 2008-0213972 A1	04/09/2008
		US 2008-0217699 A1	11/09/2008
		US 2008-0217729 A1	11/09/2008
		US 2008-0230812 A1	25/09/2008
		US 2008-0290449 A1	27/11/2008
		US 2008-0290450 A1	27/11/2008

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2017/011260

Patent document cited in search report	Publication date	Patent family member	Publication date
		US 2008-0290451 A1	27/11/2008
		US 2008-0290452 A1	27/11/2008
		US 2008-0293214 A1	27/11/2008
		US 2009-0236683 A1	24/09/2009
		US 2009-0243007 A1	01/10/2009
		US 2010-0133611 A1	03/06/2010
		US 2011-0201171 A1	18/08/2011
		US 2011-0260246 A1	27/10/2011
		US 2015-0014810 A1	15/01/2015
		US 2016-0027868 A1	28/01/2016
		US 2016-0027869 A1	28/01/2016
		US 6855985 B2	15/02/2005
		US 6900091 B2	31/05/2005
		US 6943426 B2	13/09/2005
		US 7135738 B2	14/11/2006
		US 7176548 B2	13/02/2007
		US 7202536 B2	10/04/2007
		US 7211863 B2	01/05/2007
		US 7265434 B2	04/09/2007
		US 7276431 B2	02/10/2007
		US 7279378 B2	09/10/2007
		US 7279399 B2	09/10/2007
		US 7329583 B2	12/02/2008
		US 7422938 B2	09/09/2008
		US 7445979 B2	04/11/2008
		US 7449380 B2	11/11/2008
		US 7489007 B2	10/02/2009
		US 7489016 B2	10/02/2009
		US 7517748 B2	14/04/2009
		US 7573105 B2	11/08/2009
		US 7576391 B2	18/08/2009
		US 7602023 B2	13/10/2009
		US 7602024 B2	13/10/2009
		US 7605428 B2	20/10/2009
		US 7605432 B2	20/10/2009
		US 7605433 B2	20/10/2009
		US 7608895 B2	27/10/2009
		US 7666756 B2	23/02/2010
		US 7667268 B2	23/02/2010
		US 7683426 B2	23/03/2010
		US 7683453 B2	23/03/2010
		US 7701033 B2	20/04/2010
		US 7719054 B2	18/05/2010
		US 7741661 B2	22/06/2010
		US 7745883 B2	29/06/2010
		US 7800198 B2	21/09/2010
		US 7812393 B2	12/10/2010
		US 7812403 B2	12/10/2010
		US 7825488 B2	02/11/2010
		US 7834416 B2	16/11/2010

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2017/011260

Patent document cited in search report	Publication date	Patent family member	Publication date
		US 7834421 B2	16/11/2010
		US 7867788 B2	11/01/2011
		US 7898060 B2	01/03/2011
		US 7902630 B2	08/03/2011
		US 7939420 B2	10/05/2011
		US 7956391 B2	07/06/2011
		US 7956437 B2	07/06/2011
		US 8030152 B2	04/10/2011
		US 8071462 B2	06/12/2011
		US 8089129 B2	03/01/2012
		US 8097522 B2	17/01/2012
		US 8513087 B2	20/08/2013
		US 8659116 B2	25/02/2014
		US 8664715 B2	04/03/2014
		US 8728904 B2	20/05/2014
		US 9257504 B2	09/02/2016
		WO 2004-017373 A2	26/02/2004
		WO 2004-017373 A3	14/07/2005
		WO 2004-017395 A1	26/02/2004
		WO 2004-030036 A2	08/04/2004
		WO 2004-030036 A3	29/01/2009
		WO 2007-142937 A2	13/12/2007
		WO 2007-142937 A3	06/03/2008
		WO 2007-142969 A1	13/12/2007
		WO 2009-102499 A2	20/08/2009
		WO 2009-102499 A3	12/11/2009
		WO 2009-108311 A2	03/09/2009
		WO 2009-108311 A3	22/10/2009
US 2013-0270636 A1	17/10/2013	CN 103378154 A	30/10/2013
		CN 202871799 U	10/04/2013
		KR 10-1409922 B1	19/06/2014
		KR 10-2013-0117631 A	28/10/2013
		TW 201344908 A	01/11/2013

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 21/8238(2006.01)i, H01L 29/16(2006.01)i, H01L 27/092(2006.01)i, H01L 29/24(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 21/8238; H01L 27/06; H01L 29/78; H01L 27/092; H01L 27/08; H01L 29/16; H01L 29/24

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 트랜지스터, 웰, 수직, 고농도 도핑, 항복전압

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-0209222 B1 (현대전자산업주식회사) 1999.07.15 페이지 2-3 및 도면 3 참조.	1-20
A	KR 10-1999-0027706 A (현대전자산업 주식회사) 1999.04.15 페이지 3-4 및 도면 3a-4 참조.	1-20
A	KR 10-1998-0078231 A (현대전자산업 주식회사) 1998.11.16 페이지 2-3 및 도면 3-7 참조.	1-20
A	US 2008-0210980 A1 (DONALD R. DISNEY 등) 2008.09.04 단락 [0042]-[0072] 및 도면 1-3 참조.	1-20
A	US 2013-0270636 A1 (AKIRA ITO) 2013.10.17 단락 [0014]-[0034] 및 도면 2A-4 참조.	1-20

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일

2018년 02월 02일 (02.02.2018)

국제조사보고서 발송일

2018년 02월 02일 (02.02.2018)

ISA/KR의 명칭 및 우편주소

대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

장기정

전화번호 +82-42-481-8364



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-0209222 B1	1999/07/15	KR 10-1997-0053867 A	1997/07/31
KR 10-1999-0027706 A	1999/04/15	KR 10-0265356 B1	2000/10/02
KR 10-1998-0078231 A	1998/11/16	없음	
US 2008-0210980 A1	2008/09/04	AU 2003-258204 A1	2004/03/03
		AU 2003-262679 A1	2004/03/03
		AU 2003-275136 A1	2004/04/19
		CN 101217111 A	2008/07/09
		CN 101355084 A	2009/01/28
		CN 101355084 B	2012/07/18
		CN 101405867 A	2009/04/08
		CN 101405867 B	2010/08/11
		CN 101512751 A	2009/08/19
		CN 101512751 B	2014/02/05
		CN 101542697 A	2009/09/23
		CN 101542697 B	2012/01/25
		CN 102037558 A	2011/04/27
		CN 102037558 B	2015/11/25
		CN 102037562 A	2011/04/27
		CN 102037562 B	2014/11/26
		CN 102867843 A	2013/01/09
		CN 102867843 B	2015/05/20
		CN 103400793 A	2013/11/20
		CN 103400793 B	2016/08/10
		CN 105206560 A	2015/12/30
		CN 1689144 A	2005/10/26
		CN 1698208 A	2005/11/16
		CN 1698208 C	2008/09/03
		EP 1543546 A1	2005/06/22
		EP 1543546 B1	2010/03/31
		EP 1543546 B8	2010/06/16
		EP 1573822 A2	2005/09/14
		EP 1573822 B1	2012/03/14
		EP 1576651 A2	2005/09/21
		EP 2044622 A2	2009/04/08
		EP 2044624 A1	2009/04/08
		EP 2214198 A2	2010/08/04
		EP 2214198 A3	2010/08/18
		EP 2214198 B1	2013/04/17
		EP 2243158 A2	2010/10/27
		EP 2243158 B1	2016/10/19
		EP 2248162 A2	2010/11/10
		EP 2290695 A1	2011/03/02
		EP 2421040 A1	2012/02/22
		HK 1212819 A1	2016/06/17
		JP 2005-536057 A	2005/11/24
		JP 2005-536060 A	2005/11/24

국제조사보고서에서
인용된 특허문헌

공개일

대응특허문헌

공개일

JP 2006-514425 A	2006/04/27
JP 2009-539259 A	2009/11/12
JP 2009-539260 A	2009/11/12
JP 2010-226134 A	2010/10/07
JP 2011-159991 A	2011/08/18
JP 2011-512672 A	2011/04/21
JP 2011-514675 A	2011/05/06
JP 2012-080117 A	2012/04/19
JP 2014-013909 A	2014/01/23
JP 2014-199946 A	2014/10/23
JP 2014-207464 A	2014/10/30
JP 2016-131254 A	2016/07/21
JP 2016-164989 A	2016/09/08
JP 4756860 B2	2011/08/24
JP 5321840 B2	2013/10/23
JP 5449203 B2	2014/03/19
JP 5470311 B2	2014/04/16
JP 5608908 B2	2014/10/22
JP 5902241 B2	2016/04/13
JP 5908530 B2	2016/04/26
KR 10-0994588 B1	2010/11/15
KR 10-1010426 B1	2011/01/21
KR 10-1042420 B1	2011/06/16
KR 10-1052660 B1	2011/07/28
KR 10-1052667 B1	2011/07/28
KR 10-1093833 B1	2011/12/13
KR 10-1093877 B1	2011/12/13
KR 10-1093893 B1	2011/12/13
KR 10-1093913 B1	2011/12/13
KR 10-1180525 B1	2012/09/06
KR 10-1245932 B1	2013/03/20
KR 10-1260639 B1	2013/05/03
KR 10-1267695 B1	2013/05/27
KR 10-1267770 B1	2013/05/27
KR 10-1268804 B1	2013/05/28
KR 10-1298339 B1	2013/08/20
KR 10-1303405 B1	2013/09/05
KR 10-1307695 B1	2013/09/11
KR 10-1340188 B1	2013/12/10
KR 10-1363663 B1	2014/02/14
KR 10-1415419 B1	2014/07/04
KR 10-1415490 B1	2014/07/04
KR 10-1456408 B1	2014/11/04
KR 10-1483404 B1	2015/01/15
KR 10-2010-0132953 A	2010/12/20
KR 10-2013-0006714 A	2013/01/17
TW 200805510 A	2008/01/16
TW 200816367 A	2008/04/01
TW 200945557 A	2009/11/01
TW 200945589 A	2009/11/01

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		TW I374508 B	2012/10/11
		TW I393213 B	2013/04/11
		TW I415262 B	2013/11/11
		TW I462271 B	2014/11/21
		US 2004-0032005 A1	2004/02/19
		US 2004-0033666 A1	2004/02/19
		US 2004-0063291 A1	2004/04/01
		US 2004-0251497 A1	2004/12/16
		US 2004-0259318 A1	2004/12/23
		US 2005-0014324 A1	2005/01/20
		US 2005-0014329 A1	2005/01/20
		US 2005-0023606 A1	2005/02/03
		US 2005-0042815 A1	2005/02/24
		US 2005-0142724 A1	2005/06/30
		US 2005-0142791 A1	2005/06/30
		US 2005-0142792 A1	2005/06/30
		US 2005-0158939 A1	2005/07/21
		US 2005-0269597 A1	2005/12/08
		US 2005-0272207 A1	2005/12/08
		US 2005-0272230 A1	2005/12/08
		US 2006-0157818 A1	2006/07/20
		US 2006-0223257 A1	2006/10/05
		US 2007-0272986 A1	2007/11/29
		US 2007-0278568 A1	2007/12/06
		US 2007-0278612 A1	2007/12/06
		US 2008-0023762 A1	2008/01/31
		US 2008-0042232 A1	2008/02/21
		US 2008-0044978 A1	2008/02/21
		US 2008-0048287 A1	2008/02/28
		US 2008-0061367 A1	2008/03/13
		US 2008-0061368 A1	2008/03/13
		US 2008-0061375 A1	2008/03/13
		US 2008-0061376 A1	2008/03/13
		US 2008-0061377 A1	2008/03/13
		US 2008-0061400 A1	2008/03/13
		US 2008-0067585 A1	2008/03/20
		US 2008-0067586 A1	2008/03/20
		US 2008-0067588 A1	2008/03/20
		US 2008-0116513 A1	2008/05/22
		US 2008-0122006 A1	2008/05/29
		US 2008-0191277 A1	2008/08/14
		US 2008-0197408 A1	2008/08/21
		US 2008-0197445 A1	2008/08/21
		US 2008-0197446 A1	2008/08/21
		US 2008-0213972 A1	2008/09/04
		US 2008-0217699 A1	2008/09/11
		US 2008-0217729 A1	2008/09/11
		US 2008-0230812 A1	2008/09/25
		US 2008-0290449 A1	2008/11/27
		US 2008-0290450 A1	2008/11/27

국제조사보고서에서
인용된 특허문헌

공개일

대응특허문헌

공개일

US 2008-0290451 A1	2008/11/27
US 2008-0290452 A1	2008/11/27
US 2008-0293214 A1	2008/11/27
US 2009-0236683 A1	2009/09/24
US 2009-0243007 A1	2009/10/01
US 2010-0133611 A1	2010/06/03
US 2011-0201171 A1	2011/08/18
US 2011-0260246 A1	2011/10/27
US 2015-0014810 A1	2015/01/15
US 2016-0027868 A1	2016/01/28
US 2016-0027869 A1	2016/01/28
US 6855985 B2	2005/02/15
US 6900091 B2	2005/05/31
US 6943426 B2	2005/09/13
US 7135738 B2	2006/11/14
US 7176548 B2	2007/02/13
US 7202536 B2	2007/04/10
US 7211863 B2	2007/05/01
US 7265434 B2	2007/09/04
US 7276431 B2	2007/10/02
US 7279378 B2	2007/10/09
US 7279399 B2	2007/10/09
US 7329583 B2	2008/02/12
US 7422938 B2	2008/09/09
US 7445979 B2	2008/11/04
US 7449380 B2	2008/11/11
US 7489007 B2	2009/02/10
US 7489016 B2	2009/02/10
US 7517748 B2	2009/04/14
US 7573105 B2	2009/08/11
US 7576391 B2	2009/08/18
US 7602023 B2	2009/10/13
US 7602024 B2	2009/10/13
US 7605428 B2	2009/10/20
US 7605432 B2	2009/10/20
US 7605433 B2	2009/10/20
US 7608895 B2	2009/10/27
US 7666756 B2	2010/02/23
US 7667268 B2	2010/02/23
US 7683426 B2	2010/03/23
US 7683453 B2	2010/03/23
US 7701033 B2	2010/04/20
US 7719054 B2	2010/05/18
US 7741661 B2	2010/06/22
US 7745883 B2	2010/06/29
US 7800198 B2	2010/09/21
US 7812393 B2	2010/10/12
US 7812403 B2	2010/10/12
US 7825488 B2	2010/11/02
US 7834416 B2	2010/11/16

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		US 7834421 B2	2010/11/16
		US 7867788 B2	2011/01/11
		US 7898060 B2	2011/03/01
		US 7902630 B2	2011/03/08
		US 7939420 B2	2011/05/10
		US 7956391 B2	2011/06/07
		US 7956437 B2	2011/06/07
		US 8030152 B2	2011/10/04
		US 8071462 B2	2011/12/06
		US 8089129 B2	2012/01/03
		US 8097522 B2	2012/01/17
		US 8513087 B2	2013/08/20
		US 8659116 B2	2014/02/25
		US 8664715 B2	2014/03/04
		US 8728904 B2	2014/05/20
		US 9257504 B2	2016/02/09
		WO 2004-017373 A2	2004/02/26
		WO 2004-017373 A3	2005/07/14
		WO 2004-017395 A1	2004/02/26
		WO 2004-030036 A2	2004/04/08
		WO 2004-030036 A3	2009/01/29
		WO 2007-142937 A2	2007/12/13
		WO 2007-142937 A3	2008/03/06
		WO 2007-142969 A1	2007/12/13
		WO 2009-102499 A2	2009/08/20
		WO 2009-102499 A3	2009/11/12
		WO 2009-108311 A2	2009/09/03
		WO 2009-108311 A3	2009/10/22
US 2013-0270636 A1	2013/10/17	CN 103378154 A	2013/10/30
		CN 202871799 U	2013/04/10
		KR 10-1409922 B1	2014/06/19
		KR 10-2013-0117631 A	2013/10/28
		TW 201344908 A	2013/11/01