



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2018년03월08일  
(11) 등록번호 10-1836548  
(24) 등록일자 2018년03월02일

(51) 국제특허분류(Int. Cl.)  
H01L 31/0216 (2014.01) C03C 17/25 (2006.01)  
C09K 13/08 (2006.01) C23F 1/16 (2006.01)  
H01L 31/0224 (2006.01) H01L 31/0236 (2006.01)  
H01L 31/056 (2014.01) H01L 31/068 (2006.01)  
H01L 31/18 (2006.01)  
(21) 출원번호 10-2013-7009497  
(22) 출원일자(국제) 2011년03월11일  
심사청구일자 2016년03월10일  
(85) 번역문제출일자 2013년04월15일  
(65) 공개번호 10-2013-0121095  
(43) 공개일자 2013년11월05일  
(86) 국제출원번호 PCT/US2011/028190  
(87) 국제공개번호 WO 2012/036760  
국제공개일자 2012년03월22일  
(30) 우선권주장  
61/383,435 2010년09월16일 미국(US)  
(56) 선행기술조사문헌  
KR1019970052617 A  
JP2001110801 A\*  
US07227176 B2  
KR1020060061343 A  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
스펙멧, 인코포레이티드  
미국 44070 오하이오주 노쓰 올름스테드 루산드라  
서클 27390  
(72) 발명자  
포 호리아 엠  
미국 44256 오하이오주 메디나 샤론-코폴리 로드  
3207  
포 마리아  
미국 44070 오하이오주 노쓰 올름스테드 루산드라  
서클 27390  
포 미르세아  
미국 44070 오하이오주 노쓰 올름스테드 루산드라  
서클 27390  
(74) 대리인  
김진희

전체 청구항 수 : 총 17 항

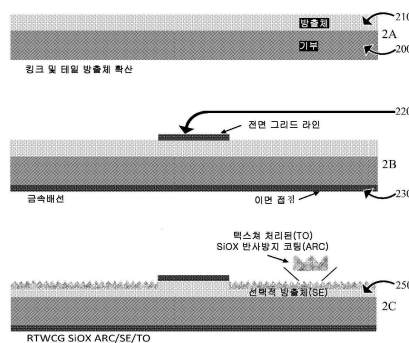
심사관 : 이규재

(54) 발명의 명칭 고 효율 저 비용의 결정질 실리콘 태양 전지를 위한 방법, 공정 및 제조 기술

(57) 요약

본 발명은 솔라 등급의 단결정 Si(c-Si), 다결정 Si(mc-Si), 폴리-Si 및 마이크로-Si 태양 전지 및 솔라 모듈을 비롯한(이에 한정되지 않음) 고 효율 저 비용의 결정질 규소(Si) 태양 전지에 대한 방법, 공정, 태양 전지 설계 및 제조 기술에 관한 것이다. RTWCG 태양 전지 제조 기술은 등급별 굴절율을 갖는 RTWCG SiO<sub>x</sub> 박막 반사방지 코팅(ARC) 및 선택적 방출체(SE)를 생성한다. SiO<sub>x</sub> 옥시드의 생성된 상부 표면은 성장 공정에 부수적으로 또는 추가의 마일드 습식 화학적 단계를 통하여 텍스처 처리될 수 있다(TO).

대표도



## 명세서

### 청구범위

#### 청구항 1

기관 상에 산화물 층을 성장시키기 위한 조성물로서, 상기 조성물은 HF로부터 선택되는 불화물 공급원; 기관의 표면에서의 산화 반응을 촉진하고 이에 의해 기관의 에칭으로 생성된 소모된 기관의 적어도 일부분에 기초하는 기관 상에서의 산화물 층의 성장을 용이하게 하는, I, V, Co, Pb 및 Ag로부터 선택되는 하나 이상의 원소를 함유하는 무기 산화제; 및 제1의 기관의 에칭물과 제2의 산화물 층의 성장을 간의 균형을 조절하는 비-침습성 첨가제를 포함하고, 여기서 조성물은 규소가 실질적으로 없고, 무기 산화제는  $\text{HIO}_3$ ,  $\text{BI}_3$ ,  $\text{IF}_5$ ,  $\text{PI}_3$ ,  $\text{P}_2\text{I}_4$ ,  $\text{TiI}_4$ ,  $\text{VI}_3$ ,  $\text{CoI}_2$ ,  $\text{NiI}_2$ ,  $\text{AsI}_3$ ,  $\text{SnI}_4$ ,  $\text{SbI}_3$ ,  $\text{TeI}_4$ ,  $\text{PbI}_2$ , 및  $\text{BiI}_3$ 로부터 선택되는 1종 이상의 요오드 화합물을 함유하고, 상기 조성물의 pH는 10% 내지 50%의 농도의 HF의 존재로 인해 기관을 습식 에칭하고 산화물 층의 성장을 달성하기에 충분한 것인 조성물.

#### 청구항 2

제1항에 있어서, 조성물은 유기 성분이 실질적으로 없는 것인 조성물.

#### 청구항 3

제1항에 있어서, 무기 산화제는  $\text{HIO}_3$ 로부터 선택되는 것인 조성물.

#### 청구항 4

제3항에 있어서, 비-침습성 첨가제는 HCl인 조성물.

#### 청구항 5

제1항에 있어서, 비-침습성 첨가제는  $\text{NH}_4\text{F}$ , HF, HCl,  $\text{H}_2\text{O}$ ,  $\text{HNO}_3$  및  $\text{H}_2\text{O}_2$ 로부터 선택되는 것인 조성물.

#### 청구항 6

제1항에 있어서, 비-침습성 첨가제는 HCl인 조성물.

#### 청구항 7

제1항에 있어서, 물을 더 포함하는 조성물.

#### 청구항 8

제1항에 있어서, 산을 더 포함하는 조성물.

#### 청구항 9

제8항에 있어서, 산은  $\text{H}_2\text{SiF}_6$ , HCl, HF,  $\text{HNO}_3$ , 및  $\text{H}_2\text{SO}_4$ 로부터 선택되는 조성물.

#### 청구항 10

기관 상에서의 산화물 층의 실온 습식 화학 성장을 위한 조성물로서, 상기 조성물은 본질적으로 HF, HCl, 및 요오드-함유 무기 산화제 및 물로 이루어지고, 여기서 상기 조성물은 규소가 실질적으로 없고, 요오드-함유 무기 산화제는  $\text{HIO}_3$ ,  $\text{BI}_3$ ,  $\text{IF}_5$ ,  $\text{PI}_3$ ,  $\text{P}_2\text{I}_4$ ,  $\text{TiI}_4$ ,  $\text{VI}_3$ ,  $\text{CoI}_2$ ,  $\text{NiI}_2$ ,  $\text{AsI}_3$ ,  $\text{SnI}_4$ ,  $\text{SbI}_3$ ,  $\text{TeI}_4$ ,  $\text{PbI}_2$ , 및  $\text{BiI}_3$ 로부터 선택되고, 상기 조성물의 pH는 10% 내지 50%의 농도의 HF의 존재로 인해 기관을 습식 에칭하고 산화물 층의 성장을 달성하기에 충분한 것인 조성물.

#### 청구항 11

제10항에 있어서, 조성물은 유기 성분이 실질적으로 없는 것인 조성물.

#### 청구항 12

제10항에 있어서, 무기 산화제가  $\text{HIO}_3$ 로부터 선택되는 것인 조성물.

#### 청구항 13

제10항에 있어서, 기관은 규소, 게르마늄, 갈륨 비소 및 인화인듐 중 하나 이상을 포함하고, HF는 규소, 게르마늄, 갈륨 비소 및 인화인듐 중 하나 이상의 에칭을 용이하게 하는 것인 조성물.

#### 청구항 14

제10항에 있어서, 기관은 단결정 규소 또는 다결정 규소를 포함하고, HF는 단결정 규소 또는 다결정 규소의 에칭을 용이하게 하는 것인 조성물.

#### 청구항 15

(i) 기관의 습식 화학 에칭, 및 (ii) 실질적으로 실온에서 기관 상에서의 산화물 층의 성장을 실질적으로 동시에 달성하는 것에 의해 기관 상에서의 태양 전지의 제작을 용이하게 하는 조성물로서,

상기 산화물 층은 태양 전지용 반사방지 코팅, 태양 전지용 반사방지 코팅 적층물에서의 층, 태양 전지용 부동화 층, 및 태양 전지의 제작용 마스크 중 하나 이상을 형성하고,

상기 산화물 층은 화학식  $\text{Si}_x\text{O}_y\text{X}_z$  및 500 nm 이하의 두께를 갖고, 여기서 X는 불소(F), 탄소(C), 수소(H), 요오드(I), 바나듐(V), 코발트(Co), 납(Pb), 은(Ag) 및 질소(N) 중 하나 이상으로부터 선택되고, x는 0.9 내지 1.1, y는 0.9 내지 1.1, z는 0.01 내지 0.2이고,

상기 조성물은 기관의 에칭을 용이하게 하는 10% 내지 50%의 농도의 HF로부터 선택되는 불화물 공급원;

기관의 표면에서의 산화 반응을 촉진하고 이에 의해 기관의 에칭으로 생성되는 소모된 기관의 적어도 일부분에 기초하는 기관 상에서의 산화물 층의 성장을 용이하게 하는, I, V, Co, Pb 및 Ag로부터 선택되는 하나 이상의 원소를 함유하는 무기 산화제; 및

제1의 기관의 에칭률과 제2의 산화물 층의 성장을 간의 균형을 조절하는 비-침습성 무기 첨가제를 포함하고,

여기서 조성물은 규소가 실질적으로 없고, 무기 산화제는  $\text{HIO}_3$ ,  $\text{BI}_3$ ,  $\text{IF}_5$ ,  $\text{PI}_3$ ,  $\text{P}_2\text{I}_4$ ,  $\text{TiI}_4$ ,  $\text{VI}_3$ ,  $\text{CoI}_2$ ,  $\text{NiI}_2$ ,  $\text{AsI}_3$ ,  $\text{SnI}_4$ ,  $\text{SbI}_3$ ,  $\text{TeI}_4$ ,  $\text{PbI}_2$ , 및  $\text{BiI}_3$ 로부터 선택되는 1종 이상의 요오드 화합물을 함유하는 것인 조성물.

#### 청구항 16

제15항에 있어서, 기관은 태양 전지의 방출체를 구성하는 확산 영역을 포함하고;

조성물은 (i) 태양 전지의 방출체를 구성하는 기관의 확산 영역의 습식 화학 에칭 및 (ii) 실질적으로 실온에서 확산 영역 상에서의 산화물 층의 성장을 실질적으로 동시에 달성함으로써 제작을 용이하게 하고;

불화물 공급원은 태양 전지의 방출체를 구성하는 기관의 확산 영역의 에칭을 촉진하고;

무기 산화제는 확산 영역의 표면에서의 산화 반응을 촉진하고, 이에 의해 확산 영역의 에칭으로 생성되는 소모된 기관의 적어도 일부분에 기초하는 확산 영역 상에서의 산화물 층의 성장을 용이하게 하고; 그리고

비-침습성 무기 첨가제는 제1의 확산 영역의 에칭률과 제2의 산화물 층의 성장을 간의 균형을 조절하는 조성물.

#### 청구항 17

기관 상에 산화물 층을 성장시키기 위한 조성물로서, 상기 조성물은 HF로부터 선택되는 불화물 공급원; 기관의 표면에서의 산화 반응을 촉진하고 이에 의해 기관의 에칭으로 생성된 소모된 기관의 적어도 일부분에 기초하는 기관 상에서의 산화물 층의 성장을 용이하게 하는, V, Co, Pb 및 Ag로부터 선택되는 하나 이상의 원소, 및 I를 함유하는 무기 산화제; 및 제1의 기관의 에칭률과 제2의 산화물 층의 성장을 간의 균형을 조절하는 비-침습성 첨가제를 포함하고, 여기서 조성물은 규소가 실질적으로 없고, 무기 산화제가  $\text{HIO}_3$ 를 함유하고, 상기 조성물의

pH는 10% 내지 50%의 농도의 HF의 존재로 인해 기관을 습식 에칭하고 산화물 층의 성장을 달성하기에 충분한 것인 조성물.

**청구항 18**

삭제

**청구항 19**

삭제

**청구항 20**

삭제

**청구항 21**

삭제

**청구항 22**

삭제

**청구항 23**

삭제

**청구항 24**

삭제

**청구항 25**

삭제

**청구항 26**

삭제

**청구항 27**

삭제

**청구항 28**

삭제

**청구항 29**

삭제

**청구항 30**

삭제

**청구항 31**

삭제

**청구항 32**

삭제

**청구항 33**



삭제

청구항 34

삭제

청구항 35

삭제

청구항 36

삭제

청구항 37

삭제

청구항 38

삭제

청구항 39

삭제

청구항 40

삭제

청구항 41

삭제

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

삭제

청구항 46

삭제

청구항 47

삭제

청구항 48

삭제

청구항 49

삭제

청구항 50

삭제

청구항 51

삭제

청구항 52

삭제

청구항 53

삭제

청구항 54

삭제

청구항 55

삭제

청구항 56

삭제

청구항 57

삭제

청구항 58

삭제

청구항 59

삭제

청구항 60

삭제

청구항 61

삭제

청구항 62

삭제

청구항 63

삭제

청구항 64

삭제

청구항 65

삭제

청구항 66

삭제

청구항 67

삭제

청구항 68

삭제

청구항 69

삭제

청구항 70

삭제

청구항 71

삭제

청구항 72

삭제

## 발명의 설명

## 기술 분야

[0001]

관련 출원

[0002]

본원은 35 USC § 119(e)하에서 "고 효율 저 비용의 결정질 실리콘 태양 전지를 위한 방법, 공정 및 제조 기술"이라는 명칭으로 2010년 9월 16일자로 출원된 미국 특허 출원 제61/383,435호를 우선권 주장하며, 이 출원의 개시내용은 전적으로 본원에서 인용된다.

[0003]

참조에 의한 인용

[0004]

본원에 인용된 모든 특허, 특허 출원 및 공보는 본원에 기재된 본 발명의 일자로부터 당업자에게 공지된 최신 기술을 보다 완벽하게 기술하도록 전적으로 인용된다.

[0005]

관련 분야

[0006]

본 출원은 다양한 기판상에서 성장될 수 있는  $\text{SiO}_x$  박막 코팅의 실온 습식 화학 성장(RTWCG) 방법 및 공정에 관한 것이다. 추가로, 본 발명은 실리콘계 전자 및 광자(광전자) 장치 적용예의 제조에 사용되는 Si 기판상에서 박막을 성장시키기에 적절한 RTWCG 방법 및 공정에 관한 것이다. 추가로, 본 발명은 저 반사율 단일층 반사방지 코팅(SLARC) 및 선택적 방출체(SE)로서 사용하기 위한 등급별 굴절율  $\text{SiO}_x$  박막 산화물 층을 생성하는데 사용되는 공정에 관한 것이다.

## 배경 기술

[0007]

배경

[0008]

이산화규소( $\text{SiO}_2$ )는 평면 기술의 기초를 형성한다. 상업적 실시에서, 전자 및 광자 장치를 위한 유전체 코팅은  $900^\circ\text{C}$  내지  $1,200^\circ\text{C}$  범위내의 온도에서 건식 또는 습식 산소 환경내에서 규소(Si)의 열 산화에 의하여 가장 흔하게 형성된다.  $\text{SiO}_2$ 는 또한 다양한 기판상에서 더 낮은 온도( $200^\circ\text{C}$ - $900^\circ\text{C}$ )에서 화학적 증착(CVD) 기술에 의하여 증착된다.

- [0009] 열 및 CVD-성장된 SiO<sub>2</sub>계 층은 장치 접합을 부동화시키기 위한 확산 마스크로서, 전기 절연으로서, Si 기술에서의 유전체 물질로서 그리고 III-V 화합물 반도체 기술에서 주입-활성화 어닐링을 위한 캡핑층으로서 사용된다. 고 효율 결정질 실리콘 태양 전지 적용예의 경우, 박막 SiO<sub>2</sub> 층은 다층 ARC 구조에서 제1층 반사방지 코팅(ARC)으로서 그리고 전면 및 이면 부동화를 위하여 사용된다.
- [0010] 저온에서의 유전체 막의 성장은 감소된 자본 비용, 높은 출력뿐 아니라, 통상의 고온 성장/증착 기술을 사용한 유전체 박막의 성장과 관련된 기술적 제약으로 인하여 대부분의 장치 적용예에 대하여 매우 매력적이다. 유전체 박막의 거의 실온 성장/증착 기술은 당분야에서 공지되어 있으며, 주로 마이크로전자/광자(광전자) 장치 적용예에 사용된다. 이와 같은 저온 방법의 예로는 비반응성(종래 기술) 또는 반응성 저항성, 유도 또는 전자빔 증착, 반응성 또는 비반응성 dc 또는 RF 마그네트론 및 이온빔 스퍼터링 공정을 비롯한 물리적 증착 공정이 있다.
- [0011] 애노드 산화를 사용한 반도체 표면상에서의 유전체 층의 실온 성장은 공지되어 있다. 이는 두께가 200 nm 이하인 Si 기판상에서 SiO<sub>2</sub> 층을 성장시킬 있으며, 이는 공정에서 그 밑에 있는 실리콘 층의 일부를 소모한다. 불행하게도, 애노드 산화는 금속화 기술과는 양립될 수 없으며, 그의 적용예를 열 성장된 또는 CVD 증착된 SiO<sub>2</sub>의 대체물로서 한정한다.
- [0012] SiO<sub>2</sub> 유전체 층을 증착시키기 위한 유기-금속 용액의 사용은 종래 기술에 공지되어 있다. 기판을 유기-금속 용액에 침지시키거나, 유기-금속 용액을 기판상에 분무시키거나 또는 소량의 유기-금속 용액을 이에 적용시킨 후 기판을 스핀 처리하여 유전체 층을 적용한다. 유기-금속 용액을 적용한 후, 기판을 약 400℃로 가열하여 용액의 용매 부분을 제거하여야만 한다.
- [0013] 다수의 특허, 특허 출원 및 공보에는 실리콘 표면을 비롯한 다양한 기판상에서 SiO<sub>2</sub> 및 SiO<sub>2-x</sub>F<sub>x</sub> 층의 증착을 위한 거의 실온 관련 공정이 기재되어 있다. 이른바 액상 증착된(LPD) SiO<sub>2</sub> 기술은 1950년에 최초로 소다 석회 실리카이트 유리의 표면상에서 SiO<sub>2</sub>를 증착시키기 위하여 개발되었다. LPD는 불화수소산 및 고체 SiO<sub>2</sub>를 형성하기 위하여 H<sub>2</sub>SiF<sub>6</sub>과 물의 화학적 반응에 기초한다. H<sub>2</sub>SiF<sub>6</sub> 용액은 SiO<sub>2</sub> 분말(일반적으로 졸-겔 형태로)로 초기에 포화된다. 유리를 용액에 침지시키기 이전에, 히드로플루오로규산, 예컨대 붕산과 반응하는 시약은 용액에 첨가되어 실리카로 과포화될 수 있다. LPD 공정은 SiO<sub>2</sub>의 증착 및 에칭 사이의 경쟁이다. 배합에서의 작은 차이에도 불구하고, 전체 가역적 화학적 반응은 하기와 같다:
- [0014] 
$$\text{H}_2\text{SiF}_6 + 2 \text{H}_2\text{O} \leftrightarrow 6 \text{HF} + \text{SiO}_2$$
- [0015] 상기 기재된 SiO<sub>2</sub> LPD 방법의 주요 단점 중 하나는 증착율이 매우 낮다는 점이다. 히드로플루오로규산, SiO<sub>2-x</sub>F<sub>x</sub>(x는 약 2%임)을 사용하면, 110 nm/hr의 증착율이 보고되었다. 이러한 증착율은 실제의 ARC 적용예에 대하여서는 지나치게 너무 낮으며; 이는 태양 전지 적용예의 경우 130 nm의 거의 최적의 ARC 두께를 적층시키는데 1 시간보다 많이 소요된다.
- [0016] 고 성장을 RTWCG SiOX 박막 유전체
- [0017] "실리콘상에서의 SiO계 산화물의 실온 습식 화학 성장 공정"이라는 명칭의 미국 특허 제6,080,683호 및 "기판상에서 SiO계 산화물의 실온 습식 화학 성장을 위한 공정을 사용한 박막 유전체의 제조 방법"이라는 명칭의 미국 특허 제6,593,077호에는
- [0018] i. 규소 공급원, 피리딘 화합물 및 수성 환원 산화 용액을 포함하는 반응 혼합물을 제공하고;
- [0019] ii. 촉매가 반응을 향상시키며;
- [0020] iii. 혼합물을 기판과 반응시켜 상기 산화규소 층을 형성하는 것을 포함하는, 반도체 기판상에서의 RTWCG SiOX 방법 및 공정이 기재되어 있다.
- [0021] 미국 특허 제6,080,683호 및 미국 특허 제6,593,077호에서 밝혀진 바와 같이, 고 성장을 RTWCG SiOX 박막은 상업적 등급 34% H<sub>2</sub>SiF<sub>6</sub>를 사용하여 실리콘 및 기타 반도체 기판상에서 RTWCG 공정을 사용하여 성장하였다. 실리콘 기판상에서 SiOX 산화물의 고 성장을 성장은 상업적 등급 유기 및 무기 규소 공급원, 피리딘 화합물(즉 염화 N-(n-부틸)피리디늄), Fe<sup>2+</sup>/Fe<sup>3+</sup>에 기초한 산화환원 수용액, 유기 또는 무기 균질한 조촉매 및, NaF, KOH, NH<sub>4</sub>F 및

HF(aq)를 비롯한 비-침습성 첨가제를 사용하여 달성되었다. 미국 특허 제6,613,697호에서, 성장 용액의 유기 성분은 무기 성분으로 대체되었다. RTWCG SiO<sub>x</sub> 박막 층은 다양한 반도체 기판상에서 더 높은 성장을 및 더 낮은 금속 및 비-금속 불순물 농도에서 성장하였다. 또한, 유기 성분을 갖는 용액 중에서 성장한 RTWCG SiO<sub>x</sub> 박막과 비교시 생성된 박막의 유전체 성질에서의 개선이 존재하였다.

[0022] 상기 성장 용액 배합물을 사용하여, Si 표면상에서의 RTWCG SiO<sub>x</sub> 성장율은 성장 용액의 조성에 의존하여 1 nm/min 내지 100 nm/min 이상 범위내이다.

[0023] 반사방지 코팅 종래 기술

[0024] 반사방지 코팅(ARC)은 반사된 광의 양을 실질적으로 감소시키기 위하여 태양 전지 설계에 포함된다. 베어(bare) Si는 1.1  $\mu\text{m}$ 의 장파장을 갖는 광의 42%를 상실하며, 1  $\mu\text{m}$ 의 파장을 갖는 광의 37%를 상실하며, 0.4  $\mu\text{m}$ 의 단파장을 갖는 광의 약 54%를 상실한다. 텍스처 처리된 전면, 예컨대 규칙적으로 이격된 피라미드 또는 다공성 실리콘(PS)은 0.4  $\mu\text{m}$  내지 1.2  $\mu\text{m}$  파장 범위에 걸쳐 AM 1.5 평균 가중 반사율을 12-18%로 낮출 수 있다.

[0025] 반사방지 코팅의 최적의 두께는 하기 수학적식에 의하여 계산된다:

$$d_1 = \frac{\lambda_0}{4n_1}$$

[0027] 자유 공간 파장  $\lambda_0$ 을 갖는 코팅상에서 굴절율  $n_1$  및 광 입사를 갖는 투명 물질로 생성된 1/4 파장 ARC의 경우, 최소 반사를 야기하는 두께가  $d_1$ 이다. 굴절율은 파장 의존성을 지니므로, 거의 0인 반사는 단일 파장의 경우에만 발생할 수 있다. ARC의 굴절율 및 두께는 0.6  $\mu\text{m}$ 의 파장을 갖는 광의 반사를 최소로 하여야만 하는데, 이와 같은 파장은 태양 스펙트럼의 피크 전력에 근사하기 때문이다. 복수의 반사방지 코팅에 대한 방정식은 단일층의 경우에서보다 더 복잡하며, 2개의 층의 굴절율 및 두께를 적절하게 조절함으로써 이론적으로는 2개의 최소치 및 3% 정도로 낮은 전체 반사율을 생성할 수 있다.

[0028] 평활한 표면(예, MgF<sub>2</sub>, SiO<sub>2</sub>, SiO, SiN<sub>x</sub>, TiO<sub>2</sub> 및 Ta<sub>2</sub>O<sub>5</sub>)상에서의 적절한 SLAR은 AM1.5 평균 가중 반사율(AWR)을 0.4-1.1  $\mu\text{m}$  파장 범위에 걸쳐 12-16%로 감소시킬 수 있다. 실리콘 태양 전지 ARC 적용예에 대한 표준이 되는 최적화된 CVD-증착된 SiN<sub>x</sub> ARC의 경우, 막 굴절율 추정치  $n$ , 1.95 및 두께  $d$ , 81 nm의 평면 c-Si상에서 라이트 외 다수(Wright et al.)가 계산한 바와 같이 AM1.5 AWR은 약 12%이며, 모의 최소 AWR은 10.4%이다.

[0029] 모의 최소 SiN<sub>x</sub> SLAR AWR이 생산 환경에서 달성 가능한지의 여부는 지켜보아야 한다. 그러나, 모의 반사율이 달성되었을지라도, 반사율 손실은 10.4% 반사율에서는 여전히 너무 높다. 산업계에서는 여전히 이중층 ARC, 텍스처 처리된 실리콘 태양 전지 표면 또는 둘다를 통하여 반사율을 추가로 낮추는 실질적인 저 비용 방식을 요구하고 있다. 그러나, 이와 같은 접근법은 대부분의 시판중인 태양 전지 적용예에 대하여서는 엄두도 내지 못할 정도로 비용이 들게 된다.

[0030] 잘 설계된 단일층 또는 이중층 ARC, 예컨대 ITO/SiO<sub>2</sub>, ZnS/MgF<sub>2</sub>, TiO<sub>2</sub>/MgF<sub>2</sub> 및 TiO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>를 갖는 텍스처 처리된 표면의 경우, AM1.5 AWR은 3% 내지 8% 사이로 낮춰졌다. 이중층 ARC에 대한 다수의 연구가 보고되었다. 막 두께에서의 변화에 대하여 가장 안정한 구조는 기판상에서의 높은 굴절율( $n$ ) 및 환경에 대한 낮은 굴절율을 갖는 설계인 것으로 밝혀졌다.

[0031] 텍스처 처리된 표면상에서 균일한 ARC를 증착시키는 것이 문제가 된다. 폴리규소 구조의 나노미터 크기의 특징(feature)은 통상의 기술을 통하여서는 균일한 ARC를 증착 또는 성장시키기가 곤란하게 된다. 특정한 전지 제조업자는 이러한 문제로 인하여 ARC를 사용하지 않는데, 그들이 치르게 되는 댓가는 표면 안정성 문제와 함께 효율에서 10%까지의 상대적 손실이다.

[0032] 선택적 방출체 종래 기술

[0033] 통상적으로, 스크린-인쇄된 실리콘 태양 전지는 확산되어 40-60  $\Omega/\text{sq}$  범위내의 시트 저항 및  $2 \times 10^{20} \text{ cm}^{-3}$  초과인 표면 도핑 농도를 갖는 n+/p 방출체를 사용한다. 높은 표면 도핑 및 낮은 시트 저항은 약 1  $\mu\Omega\text{-cm}^2$ 의 허용 가능한 접촉 저항뿐 아니라, 공간 전하 구역에서의 낮은 접합 선트 및 재결합을 달성하는 것이 요구된다. 그러나, 이러한 유형의 방출체는 낮은 개방 회로 전압(높은 표면 도핑 및 오제(Auger) 재결합을 갖는 방출체의 경우 높은 표면 재결합)뿐 아니라, 불량한 청색 반응(높은 방출체 재결합 및 자유 운반체 흡수)으로 인한 불량한 단락 전류를 갖는다. 약  $1.0 \times 10^{-4} \Omega\text{-cm}^2$ 의 접촉 저항을 갖는 우수한 스크린 인쇄된 접점(screen-printed

contact), 100  $\Omega/\text{sq}$  초과인 시트 저항을 갖는 방출체 및 약  $10^{19} \text{ cm}^{-3}$ 에서의 표면 도핑은 고 효율 산업용 태양 전지의 개발에 있어서의 주과업이다.

[0034] 제조 비용을 절감하기 위하여, 전면 접점 제조에 사용되는 산업용 기술은 허용 가능하게 낮은 접촉 저항을 위하여 그리고 접합, 공간 전하 및 벌크 방출체 구역을 향한 금속 불순물 투과를 방지하기 위하여 강하며 그리고 크게 도핑된 접합을 필요로 한다. 통상의 스크린 인쇄 금속화 공정에 사용되는 통상의 방출체 시트 저항은 50-80  $\Omega/\text{sq}$ 이다. 소규모의 제조는 확산을 실시하기 위하여 개방 튜브 퍼니스 및  $\text{POCl}_3$  또는 고체  $\text{P}_2\text{O}_5$  도펀트 공급원을 사용한다. 대규모의 제조는 다양한 인 함유 페이스트의 스크린 인쇄, 스프레이-온 또는 스핀-온에 이어서 컨베이어 벨트 퍼니스 확산을 사용한다.

[0035] 우수한 품질의 선택적 방출체를 갖지 않는 전지의 방출체 시트 저항은 50 내지 80  $\Omega/\text{sq}$ 이고, 그의 필 팩터(fill factor; FF)는 일반적으로 76% 미만이다. 전지의 FF가 낮을수록 방출체 시트 저항은 높는데, 이는 스크린 인쇄된 접점의 높은 접촉 저항, 높은 측면 방출체 저항 및 관련 낮은 금속 전도도로 인한 것이다. 개선된 방출체 표면 부동화로부터의 전체 성능 잇점을 얻기 위하여, 그리드 라인 사이에서 저도 도핑되며, 그의 아래에서는 고도 도핑되도록 방출체 도핑 프로파일을 설계하여야만 한다. 이는 허용 가능하게 낮은 접촉 저항에 대하여 그의 아래에서 고도 도핑된 기판을 필요로 하는 스크린 인쇄된 그리드 라인을 갖는 통상의 산업용 태양 전지에 대하여 특히 그러하다.

[0036] 선택적 방출체를 갖는 전지는 단락 전류( $I_{sc}$ )가 더 큰데, 이는 데드층이 활성 방출체 표면으로부터 제거되었기 때문이다. 또한, 방출체의 표면의 부동화가 이로우므로 벌크 암전류( $J_{ob}$ )가 개방 회로 전압( $V_{oc}$ )의 조절 제한 요인이 되도록 한다. 그리드 라인 아래의 개선된 전도도는 직렬 저항을 낮추면서, 그리드 영역에서의 더 깊은 접합이 그리드 금속의 부분 "펀치-스루(punch-thru)"에 대하여 제공되는 보호의 추가의 여분으로 인하여 선폭 저항이 증가된다. 그리드 라인 아래의 실리콘은 전도성이 더 크므로, 더 멀리 퍼질 수 있는 더 좁은 라인을 사용할 수 있으며, 그리하여 더 작은 그리드 새도우 영역이 생성된다.

[0037] 스크린 인쇄의 경우에서, 선택적 방출체는 특히 1-단계 공정을 통하여 달성하기가 곤란하다. 이와 같은 선택적으로 패턴 형성된 방출체 도핑 프로파일은 역사적으로 복수의 고온 확산 단계와 함께 고가의 포토리토그래피 또는 고급 스크린 인쇄 정렬 기술을 사용하여 얻었기 때문에 매우 중요한 SE 효율 향상 특징의 실행 지연이 존재하였었다.

[0038] 통상의 SE 기술은 3가지의 주요 부류로 나눌 수 있다:

[0039] a. 정렬 없이 마스크 및 에칭에 의하여 제조된 선택적 방출체 전지;

[0040] b. 마스크 또는 에칭에 대한 요구 없이 자동-정렬에 의하여 제조된 선택적 방출체 전지;

[0041] c. 자동-정렬된 자동-도핑 Ag 페이스트에 의하여 제조된 선택적 방출체 전지.

[0042] 기술 (a) 및 (b)는 일반적으로 시간이 많이 걸리며, 다소 고가이다. Si 중의 Ag의 확산율이 P의 확산율보다 더 높아서 높은 접합 누출 전류 및 높은 접합 이상 계수(ideality factor)를 초래할 수 있으므로, 기술 (c)는 간단하지가 않다.

[0043] 고 효율 결정질 실리콘 태양 전지

[0044] 저 비용 그리고 고 효율 태양 전지는 광전지(PV) 시스템의 대규모 허용 가능성의 핵심이 된다. 새로운 물질 및 공정 단계 기술을 사용한 재설계된 작은 영역 태양 전지는 다수의 실험실 전지 기술을 생성하여 20%가 넘는 전지 효율을 생성하였다. 태양열 자동차와 같은 틈새 시장에 의하여 초기에 사용된 2개의 작은 영역 실험실 규모의 접근법은 이면 국소 확산된 부동화 방출체(passivated emitter with rear locally diffused; PERL) 전지 및 맞물린(interdigitated) 이면 접점(interdigitated back contact; IBC) 전지이다. 이들 및 기타의 실험실용 전지 설계가 c-Si 태양 전지의 효율을 끌어올리기는 하였으나, 오늘날까지 이들 전지 설계는 저 비용 태양광-등급의 실리콘 기판을 사용하지는 않으며, 일부만이 저 비용 제조 기술 공정 단계, 예컨대 스크린 인쇄 금속화를 사용한다.

[0045] 고 효율 실리콘 태양 전지의 개발은 효율 증가뿐 아니라, 비용 절감을 목표로 하고 있다. 비용 절감의 중요성은 설치된 피크 동력의 유닛을 제조하는데 요구되는 에너지 소모, 물질 소모 및 공정 단계의 갯수 및 복잡성이다. 성공적인 기술을 선택하는데 있어서의 기타 중요한 고려사항으로는 환경적인 측면뿐 아니라, 표준 및 제조

공학, 예컨대 공정 자동화 및 제어를 들 수 있다.

## 발명의 내용

### 발명의 개요

실온 습식 화학 성장(RTWCG)  $\text{SiO}_x$  방법 및 공정은 이하에서 RTCWG  $\text{SiO}_x/\text{ARC}/\text{SE}/(\text{TO})$ 에 기초한 공정, 설계 및 기술으로 지칭하는 반사방지 코팅("ARC"), 선택적 방출체("SE") 및 옵션 텍스처 처리된 산화물("TO") 표면을 갖는  $\text{SiO}_x$  층의 제조를 위한 저 비용 RTWCG를 사용하는 고 효율, 저 비용의 결정질 실리콘 태양 전지 및 솔라 모듈의 대하여 기재되어 있다.

용어  $\text{SiO}_x$  또는  $\text{SiO}_x$  유전체 층의 RTWCG 공정은 본원에서 사용한 바와 같이  $\text{Si}_x\text{O}_y\text{X}_z$  층(여기서  $x$ 는 0.9 내지 1.1,  $y$ 는 0.9 내지 1.1,  $z$ 는 0.01 내지 0.2임)의 실온(예, 10-40°C) 습식 화학적 성장 공정을 의미한다.  $\text{Si}$ 는 규소를 나타내며,  $\text{O}$ 는 산소를 나타내며,  $\text{X}$ 는 불소(F), 탄소(C), 질소(N)이거나 또는, 사용된 산화환원제, 촉매 및 비-침습성 첨가제에 의존하여 이들과 기타의 금속, 예컨대 철(Fe), 팔라듐(Pd), 티탄(Ti) 또는, 기타의 미량 레벨의 금속 및 비-금속 오염물의 조합이다.

본원에 기재된 새로운 RTWCG  $\text{SiO}_x$  성장 배합물은 (i) 상호연결 준비가 되도록 하는 금속배선 표면을 포함하는 전지 표면을 원위치 화학적 세정할 수 있으며, (ii) 방출체 표면을 부동화시키고 그리고 임의의 공지의 단일층 ARC(SLARC)의 최저 AM1.5 평균 가중 반사율을 갖는 등급별 굴절을  $\text{SiO}_x$  ARC를 생성할 수 있으며, (iii) 방출체의 표면의 비-금속배선 부분을 선택적으로 에칭 백(etching back) 처리하여 매우 효율적인 선택적 방출체(SE)를 부수적으로 생성할 수 있다. RTWCG  $\text{SiO}_x$  ARC/SE/TO 공정 및 태양 전지 제조 기술은 기존의 태양 전지 및 솔라 모듈 공정 단계, 예컨대 태양 전지 효율 향상 확산 및 개선된 금속화 기술과 양립할 수 있다.

RTWCG 방법 및 공정은 단순 n+/p 또는 p+/n RTWCG  $\text{SiO}_x$  ARC/SE 태양 전지 설계 또는 n+/p 또는 p+/n RTWCG  $\text{SiO}_x$  ARC/SE/TO 태양 전지 구조 설계 또는 n+/p/p+ 또는 p+/n/n+ RTWCG  $\text{SiO}_x$  ARC/SE/TO 효율 향상된 태양 전지 구조 설계를 제공한다.

하나 이상의 실시양태에 의한 목적은 고 효율, 저 비용 결정질 실리콘 태양 전지 적용예를 위한 실리콘 기판상에서 금속 및 비-금속, 불순물 농도가 낮은  $\text{SiO}_x$  박막 유전체 층의 금속 성장을 위한 RTWCG 방법을 제공하고자 하는 것이다.

하나 이상의 실시양태에 의한 추가의 목적은 규소 공급원을 사용하거나 또는 사용하지 않고 모든 무기 성분을 포함하는  $\text{SiO}_x$  성장 용액을 사용하는 RTWCG  $\text{SiO}_x$  공정을 제공하고자 하는 것이다.

하나 이상의 실시양태에 의한 추가의 목적은 풍부하며, 저 비용이며, 환경 규제와 양립성을 갖는 성분에 기초한  $\text{SiO}_x$  성장 용액을 사용한 RTWCG  $\text{SiO}_x$  공정을 제공하고자 하는 것이다.

하나 이상의 실시양태에 의한 추가의 목적은 저장 수명이 긴  $\text{SiO}_x$  성장 용액을 사용하는 RTWCG  $\text{SiO}_x$  공정을 제공하고자 하는 것이다.

하나 이상의 실시양태에 의한 추가의 목적은 우수한  $\text{SiO}_x$  박막 균일성, 낮은 스트레스, 실리콘 표면에 대한 우수한 접착력 및 우수한 일치성(conformity)을 갖는 성장율이 높은 RTWCG  $\text{SiO}_x$  공정을 제공하고자 하는 것이다.

하나 이상의 실시양태에 의한 추가의 목적은 습도, 온도 변화, UV광, 가시광 및 고강도 플라즈마에 장시간 노출 후 안정한  $\text{SiO}_x$  박막을 생성하는 RTWCG  $\text{SiO}_x$  공정을 제공하고자 하는 것이다.

하나 이상의 실시양태에 의한 추가의 목적은  $\text{SiO}_x$  성장 용액이 비금속배선 표면상에 RTWCG  $\text{SiO}_x$  박막 성장 이전에 금속배선 표면을 비롯한 베어(ARC 없음) 태양 전지의 표면의 원위치 세정을 제공하는 RTWCG 공정을 제공하고자 한다.

하나 이상의 실시양태에 의한 추가의 목적은  $\text{SiO}_x$  성장 용액이 베어 실리콘 태양 전지의 스크린 인쇄된 전면 및 이면 금속배선과 양립하는 RTWCG  $\text{SiO}_x$  공정을 제공하고자 한다.

하나 이상의 실시양태에 의한 추가의 목적은 엄격하게는 금속배선 표면이 아닌 비-금속배선 태양 전지 표면상에서  $\text{SiO}_x$  박막 유전체를 성장시켜 전지가 상호연결 준비가 되도록 하는 RTWCG  $\text{SiO}_x$  공정을 제공하고자 한다.

하나 이상의 실시양태에 의한 추가의 목적은 낮은 공기 질량(air mass) 1.5(AM1.5) 평균 가중 반사율(AWR) 및 낮은 가시광 흡수를 갖는 반사방지 코팅(ARC)으로서 사용하기 위한 Si 전지 방출체 표면상에서 등급별 굴절을



생성하는 RTWCG SiOx 박막 성장 공정을 제공하고자 한다.

- [0061] 하나 이상의 실시양태에 의한 추가의 목적은 SiOx 박막이 금속배선에 의하여 피복되지 않은 Si 태양 전지 표면을 부동화시키는 RTWCG SiOx 공정을 제공하고자 한다.
- [0062] 하나 이상의 실시양태에 의한 추가의 목적은 SiOx 박막이 스크린 인쇄된 전면 은계 그리드 라인 및 알루미늄 이면 접점을 부동화시키는 RTWCG SiOx 공정을 제공하고자 한다.
- [0063] 하나 이상의 실시양태에 의한 추가의 목적은 고도 도핑된 데드층을 완전 제거하기에 충분히 깊게 방출체의 비-금속배선 표면을 에칭 백 처리하여 이른바 선택적 방출체(SE) 효율 향상 특징의 형성과 동시에 박막 SiOx가 성장하는 RTWCG SiOx 공정을 제공하고자 한다.
- [0064] 하나 이상의 실시양태에 의한 추가의 목적은 평활한 실리콘 표면상에서 성장한 SiOx 박막의 표면이 텍스처 처리되어 이른바 텍스처 처리된 산화물(TO) 효율 향상 특징을 형성하는 RTWCG SiOx 공정을 제공하고자 한다.
- [0065] 하나 이상의 실시양태에 의한 추가의 목적은 단일의 짧은 RTWCG SiOx 공정 단계내에서 상기 요건 및 효율 향상 전지 설계 특징 모두를 제공하고 그리고 태양광 등급의 c-Si, mc-Si 및 폴리-Si 기판을 사용하는 고 효율, 저 비용, 결정질 실리콘 태양 전지를 위한 단순하지만 매우 효율적인 n+/p 또는 p+/n RTWCG SiOx ARC/SE/(TO) 태양 전지 구조 및 n+/p/p+ 및 p+/n/n+ SiOx ARC/SE/TO 효율 향상된 전지 구조를 형성하고자 한다.
- [0066] 하나 이상의 실시양태에 의한 추가의 목적은 n+/p 또는 p+/n RTWCG SiOx ARC/SE/(TO) 및 n+/p/p+ 및 p+/n/n+ SiOx ARC/SE/TO 태양 전지 구조 설계로의 단절된(abrupt) 테일 및 얇은 킹크를 갖는 방출체에서 이른바 킹크-및-테일(kink-and-tail net) 다수 캐리어의 순 농도 확산 프로파일의 효율 향상 특징을 포함할 가능성을 제공하고 자 한다.
- [0067] 하나 이상의 실시양태에 의한 추가의 목적은 기판을 스크린 인쇄하거나 또는 스핀-온 처리한 희석된 액체 또는 고체 확산 공급원을 사용하는 단일 고 확산 공정 단계에서 n+ 및 p+ 확산을 수행하는 한편, 고 효율 n+/p/p+ 및 p+/n/n+ 결정질 실리콘 태양 전지 구조에 대한 RTWCG SiOx/ARC/SE/TO 공정, 전지 설계 및 기술을 제공하고자 한다.
- [0068] 하나 이상의 실시양태에 의한 추가의 목적은 n+ 및 p+ 확산이 별도의 에지 분리 공정 단계에 대한 수요를 배제하는 단일의 고온 확산 공정 단계로 실시되는 고 효율 n+/p/p+ 및 p+/n/n+ 결정질 실리콘 태양 전지 구조에 대한 RTWCG SiOx 공정을 제공하고자 한다.
- [0069] 하나 이상의 실시양태에 의한 추가의 목적은 반도체 등급 및 태양광 등급 초크랄스키(Czochralski)(Cz) 또는 부유 구역(FZ) 단결정 Si(c-Si), 다결정 Si(mc-Si), 폴리-Si 및 스트링 리본 Si를 비롯한(이에 한정되지 않음) 모든 결정질 Si 물질과 양립성을 갖고 그리고, 임의의 평활한 또는 텍스처 처리된 방출체 표면상에 사용되는 임의의 평면 결정질 규소 방출체에 사용되는 n+/p-Si RTWCG SiOx ARC/SE/TO 태양 전지 구조 설계, 방법, 공정 및 기술 및, n+/p-Si RTWCG SiOx ARC/SE 태양 전지 구조 설계, 방법, 공정 및 제조 기술을 제공하고자 한다.
- [0070] 하나 이상의 실시양태에 의한 추가의 목적은 p+/n-Si RTWCG SiOx ARC/SE/TO 태양 전지 구조와 동등하게 작용하는 n+/p-Si RTWCG SiOx ARC/SE/TO 태양 전지 구조 및 기술을 제공하고자 한다.
- [0071] 하나 이상의 실시양태에 의한 추가의 목적은 이면 부동화 및 에지 분리를 생성하면서 확산된 층을 제거할 수 있는 RTWCG 배합물을 사용하여 향상된 효율 n+/p, 또는 p+/n RTWCG SiOx ARC/SE/(TO) 전지 구조를 생성하는 방법을 제공하고자 한다.
- [0072] 하나 이상의 실시양태에 의한 추가의 목적은 우수한 에지 분리를 동시에 생성하면서 확산된 층을 이로부터 제거하고 그리고 태양 전지 이면을 부동화시키기 위한 RTWCG 공정을 사용함으로써 향상된 효율 n+/p-Si 또는 p+/n RTWCG SiOx ARC/SE/(TO) 전지 구조를 생성하는 단순하고 저 비용의 RTWCG SiOx에 기초한 결정질 실리콘 태양 전지 기술을 제공하고자 한다.
- [0073] 하나 이상의 실시양태에 의한 추가의 목적은 통상의 모노-페이셜(mono-facial) 평면 결정질 실리콘 설계로부터, 수직 다접합(VMJ), 구면 전지 및 양면 n+pp+ 또는 p+nn+ 결정질 실리콘 태양 전지 구조를 비롯한(이에 한정되지 않음) 기타의 덜 통상적인 Si 태양 전지 전지 구조까지 기타 결정질 실리콘 태양 전지 설계와 관련하여 사용될 수 있는 RTWCG SiOx 방법 및 n+/p-Si RTWCG SiOx ARC/SE/TO 및 p+/n-Si RTWCG SiOx ARC/SE/TO 공정 및 기술을 제공하고자 한다.
- [0074] 하나 이상의 실시양태에 의한 추가의 목적은 종래 기술의 금속배선의 현재 상태보다 더 낮은 어닐링 온도와 함



게 더 좁으며, 더 높은 종횡비, 더 큰 전도성 및 더 낮은 접촉 저항을 위한 금속배선 절차, 더 우수한 스크린 인쇄 페이스트 및 강한 전면 및 이면 전계를 보장하며 그리고 낮은 전면 및 이면 재결합을 제공하고, 향상된 확산 기술에 대한 신기술 용액을 비롯한(이에 한정되지 않음), 효율-향상 태양 전지 공정 단계 및 종래 기술의 물질, 평면을 갖는 전지를 위한 p+/n-Si 및 n+pp+ 또는 p+nn+ RTWCG SiO<sub>x</sub> ARC/SE/TO 및, 평면 또는 텍스처 처리된 방출체 표면을 갖는 전지를 위한 n+/p-Si 또는 p+/n-Si RTWCG SiO<sub>x</sub> ARC/SE 및 n+/p-Si를 포함하고자 한다.

[0075] 하나 이상의 실시양태에 의한 추가의 목적은 박막 태양 전지 및 각종 기타 잠재적인 적용예를 위한 우수한 품질의 이른바 투명 전도성 코팅(TCO)을 형성하기 위한 각종 기판 RTWCG SiOM(여기서 M은 양립성 금속임)상에서 성장시키기 위한 방법 및 공정을 제공하고자 한다.

[0076] 하나 이상의 실시양태에 의한 추가의 목적은 RTWCG SiOM TCO 특징을 혼입하는 고 효율, 저 비용, 무정형 실리콘 태양 전지를 제조하기 위한 공정, 설계 및 기술을 제공하고자 한다.

[0077] 하나 이상의 실시양태에 의한 추가의 목적은 낮은 내지 중간-높음의 유전 상수 RTWCG SiO<sub>x</sub> 박막 유전체 또는, 높은 투명도, 적절한 저항률 및 비교적 낮은 반사율 RTWCG SiOM TCO의 혼입으로부터의 n+/p-Si 또는 p+/n-Si RTWCG SiO<sub>x</sub> ARC/SE(/TO) 방법, 공정 및 기술으로부터 잇점을 얻을 수 있는 평면 구조계 전자 및 광자(광전자) 장치 적용예를 제공하고자 한다.

### 도면의 간단한 설명

[0078] 본 발명의 상기 및 기타의 목적, 특징 및 잇점은 첨부하는 도면에 도시한 바와 같이 본 발명의 바람직한 실시양태의 보다 구체적인 설명으로부터 자명할 것이다.

도 1은 스펙맷, 인코포레이티드(Specmat, INC.)가 개발한 RTWCG SiO<sub>x</sub> ARC/SE/TO 결정질 실리콘 태양 전지 설계의 단면을 도시한다.

도 2는 RTWCG SiO<sub>x</sub> ARC/SE/TO 제조 단계를 도시한다.

도 3은 RTWCG SiO<sub>x</sub> ARC/SE/TO 단결정 실리콘 태양 전지 설계에 대하여 생성된 킹크-및-테일 다수 공여체의 순농도 깊이 프로파일을 도시한다.

도 4는 기판 에지를 차폐시키고 그리고 실리콘 웨이퍼의 대향면상에서 동시에 우수한 품질의 n+ 및 p+ 확산 층을 생성하는 계획된 컨베이어 타입 확산 장치에 관한 것이다.

도 5는 반도체-등급 c-Si 기판상에서 성장한 균일한 400 nm 두께의 RTWCG SiO<sub>x</sub> 막의 SEM 도를 도시한다.

도 6(a)는 피라미드-피복된 n+ c-Si 표면상에서 성장한 SiO<sub>x</sub> 막의 노마르스키(Nomarski) 현미경도(1,100배)를 도시한다.

도 6(b)는 다공성 실리콘 기판상에서 성장한 SiO<sub>x</sub> 막의 마르스키 현미경도(1,100배)를 도시한다.

도 7은 종래 기술 RTWCG SiO<sub>x</sub> 박막의 XPS 깊이 프로파일을 도시한다.

도 8은 SiO<sub>x</sub> 막이 모든 유기 성분을 제거한 후 개선되는 것을 나타내는 AES 깊이 프로파일을 도시한다.

도 9(a)는 미량 레벨의 금속 불순물만을 나타내는 성장 상태 SiO<sub>x</sub> 막의 XPS 표면 측정을 도시한다.

도 9(b)는 도 9(a)에서의 막에 대한 XPS 깊이 프로파일을 도시한다. 산소 농도는 깊이에 따라 점진적으로 감소되며, 규소 농도는 깊이에 따라 점진적으로 증가된다.

도 10은 RTWCG SiO<sub>x</sub> 막의 XPS 깊이 프로파일을 도시한다. 짧은 마일드 에칭 단계후, 샘플의 Fe 및 Ti 불순물 농도 레벨은 기기의 검출 한계치 미만으로 떨어졌다.

도 11은 H<sub>2</sub>TiF<sub>6</sub>(aq) 2 부피부, SiO<sub>2</sub>로 과포화된 콜로이드성 실리카 2 부피부 및 10% K<sub>3</sub>Fe(CN)<sub>6</sub>(aq) 1 부피부로 생성된 RTWCG SiO<sub>x</sub> 용액 배합물을 사용하여 성장한 RTWCG SiO<sub>x</sub> 막의 주요 성분의 XPS 깊이 프로파일을 도시한다.

도 12는 70% NH<sub>4</sub>SiF<sub>6</sub>(aq) 5 부피부, 60% H<sub>2</sub>TiF<sub>6</sub>(aq) 2 부피부, 10% K<sub>3</sub>Fe(CN)<sub>6</sub>(aq) 2 부피부 및 10 g Co(OH)<sub>2</sub>를 1 ℓ 10% HCl(aq)에 용해시켜 생성된 용액 3 부피부로 생성된 RTWCG 용액 배합물을 사용하여 성장한 낮은 금속 불순물 RTWCG SiO<sub>x</sub> 박막의 주요 성분의 XPS 깊이 프로파일을 도시한다.

도 13은 2 부피부의 60%  $\text{H}_2\text{TiF}_6(\text{aq})$ , 2 부피부의 5%  $\text{K}_3\text{Fe}(\text{CN})_6(\text{aq})$  및 3 부피부의  $\text{H}_2\text{O}$ 를 사용한 n+ c-Si 기판상에서 성장한 약 400 nm 두께의 낮은 금속 불순물 RTWCG  $\text{SiO}_x$  막의 주요 성분의 XPS 깊이 프로파일을 도시한다.

도 14는 10%  $\text{HCl}(\text{aq})$  1 ℓ 당 1-3 부피부의 60%  $\text{H}_2\text{TiF}_6(\text{aq})$  및 1-3 부피부의 1-5g  $\text{V}_2\text{O}_5$ 로 생성된 RTWCG 용액 배합물을 사용하여 n+ c-Si 기판상에서 성장한 낮은 금속 불순물 RTWCG  $\text{SiO}_x$  박막의 주요 성분의 XPS 깊이 프로파일을 도시한다.

도 15는 20%  $\text{HF}(\text{aq})$ 에 용해된 10 g  $\text{TiO}_2$  아나타제의 용액 1 부피부 및 10%  $\text{HCl}(\text{aq})$  1 ℓ 에 용해된 3.5 g  $\text{V}_2\text{O}_5$ 의 용액 1 부피부로 생성된 초-저 비용 RTWCG 용액 배합물을 사용하여 n+ c-Si 기판상에서 성장한 낮은 금속 불순물 RTWCG  $\text{SiO}_x$  박막의 주요 성분의 XPS 깊이 프로파일을 도시한다.

도 16은 금속 청색, 130-150 nm 두께의  $\text{SiO}_x$  막을 성장시키기 위한 50%  $\text{HF}(\text{aq})$ 에 용해된 다양한 농도의  $\text{V}_2\text{O}_5$ 의 RTWCG 성장 용액에 요구되는 시간의 그래프를 도시한다.

도 17(a)는 n+ c-Si 기판상에서 도 16에서와 같이 성장 용액에 의하여 생성된 RTWCG  $\text{SiO}_x$  막의 주요 성분의 XPS 깊이 프로파일을 도시한다.

도 17(b)는 도 16에서와 같이 성장 용액 중에 성장한 RTWCG  $\text{SiO}_x$  막의 V 2p 피크를 도시한다.

도 18은 50%  $\text{HF}(\text{aq})$  1 ℓ 당 1.7 g  $\text{V}_2\text{O}_5$ 를 용해시켜 생성된 성장 용액 중에서 30 초간 성장한 RTWCG  $\text{SiO}_x$  막에서 발견되는 주요 비-금속, 불순물의 SIMS 확산 프로파일을 도시한다.

도 19는 50%  $\text{HF}(\text{aq})$ 에 용해된  $\text{PbO}_2$ 의 정규화된 양 대 고도 인 도핑된 실리콘 기판상에서 130-150 nm 두께의 RTWCG  $\text{SiO}_x$  막을 성장시키는데 소요되는 시간의 플롯을 도시한다.

도 20은 10 초  $\text{SiO}_x$  성장 시간 및 40 초 성장 시간 후 에칭 백 처리 효과를 나타내는 동일한 n+/p FZ c-Si 웨이퍼로부터 절단한 샘플에 속하는 방출체의 다수 캐리어의 순 농도 깊이 프로파일을 도시한다. 프로파일은 생성된 RTWCG  $\text{SiO}_x$  막을 제거한 후 스프레딩 저항 분석 방법에 의하여 얻었다.

도 21 (a)는 RTWCG  $\text{SiO}_x$  이전, (b) RTWCG  $\text{SiO}_x$  이후의 피라미드-코팅된 c-Si 태양 전지의 통상의 노마르스키 도면 및 (c) 도 21(a)에서 피라미드 코팅된 베어 n+/p c-Si 구조의 통상의 텍탁(Dektak) 표면 프로파일을 도시한다.

도 22는 그의 최적의  $\text{SiN}_x$  ARC 및 2개의 비-최적화된 RTWCG  $\text{SiO}_x$  ARC의 독립적 태양 전지 R&D 실험실에 의하여 얻은 반사율 플롯을 도시한다.

도 23은  $\text{SiO}_x$  성장 시간(초)에 대한 도 3에서와 같이 RTWCG  $\text{SiO}_x$ -코팅된 n+/p 확산된 c-Si 구조의 반사율 플롯의 균을 도시한다.

도 24는 평활한 방출체를 갖는 n+/p c-Si 기판상에서 금속-성장 RTWCG  $\text{SiO}_x$  용액 중에서 성장한 텍스처 처리된  $\text{SiO}_x$  막에 대한 3가지의 낮은 반사율 플롯의 균을 도시한다.

도 25(a)는 도 13에서와 같이 낮은 금속 불순물 높은 성장율  $\text{SiO}_x$  막에 대한 굴절을 및 흡광 계수 대 파장을 도시한다.

도 25(b)는 규소 풍부  $\text{SiO}_x$  막에 대한 굴절을 및 흡광 계수 대 파장을 도시한다.

도 26은 RTWCG  $\text{SiO}_x$  성장 동안 비-금속배선 방출체의 표면으로부터 제거된 규소의 두께를 나타내는 텍탁 플롯을 도시한다.

도 27은  $\text{SiO}_x$  성장 시간에 대한 깊은 방출체를 갖는 2개의 c-Si 및 하나의 mc-Si 인 확산된 n+p (P,B) Si 구조에 대한 면 저항률 차트를 도시한다.

도 28은 1%  $\text{HF}(\text{aq})$  중에서 15 초 동안 에칭전(좌측) 및 에칭후(우측) 태양광 등급 c-Si 기판상에서 성장한 RTWCG  $\text{SiO}_x$  막의 AFM 표면 토포그래피를 도시한다.

도 29(a)는 Al/성장 상태 RTWCG  $\text{SiO}_x/\text{Si}/\text{Ti}-\text{Au}$  MOS 캐패시터의 (i) (-)110V 내지 +110V 및 (ii) (-)3V 내지 +3V 바이어스 전압으로부터의 통상의 I-V 특징을 도시한다. 도 13에서와 같이 약 110 nm 두께의  $\text{SiO}_x$  막이 용액 중에 성장되었다.

도 29(b)는 도 29(a)에서의 MOS 캐패시터의 C-V 플롯을 도시한다.

도 30은 100℃에서 공기 중에 1 시간 열처리 이전 및 이후에 이어서 200℃에서 1 시간 열 처리의 Al/성장 상태 SiO<sub>x</sub> 막/p-Si/Au:Ti MOS 캐패시터(SiO<sub>x</sub> 두께: 약 100 nm, 전면 게이트 영역: 0.049 cm<sup>2</sup>)의 I-V 특성을 도시한다.

도 31은 고 강도(약 5 W/cm<sup>2</sup>) 근 UV 방사에 6 시간 동안 노출 이전 및 이후에 실온에서 유지된 Al/RTWCG SiO<sub>x</sub>/Si/Au:Ti MOS 캐패시터의 I-V 특성을 도시한다. SiO<sub>x</sub> 두께: 약 120 nm.

도 32는  $2 \times 10^{15} \text{ cm}^{-3}$ 의 고 밀도 크세논 플라즈마, 전자 온도 1.7 eV, 플라즈마 전위 9.8V 및  $6 \times 10^{-5} \text{ torr}$ 의 중성 기체(Xe) 잔류 압력에서 20 분후 50 nm 두께의 SiO<sub>x</sub>-코팅된 2-인치 p-Si 웨이퍼 I-V 플롯을 도시한다. I-V 플롯은 20 분 플라즈마 노출후 (a) -100 V 내지 +100 V; (b) +100 V 내지 -100 V에서 얻었다.

도 33은 RTWCG SiO<sub>x</sub> 성장 이전 및 이후 표 6에서의 n/p c-Si 태양 전지의 P<sub>max</sub> 분포를 도시한다.

도 34는 RTWCG SiO<sub>x</sub> ARC/SE 이전 및 이후 커다란 영역(6") 생성-타입 mc-Si 태양 전지에서의 외부 및 내부 양자 효율 및 반사율 플롯뿐 아니라, 미니-모듈로의 표준 EVA 캡슐화 이후 SiO<sub>x</sub>-코팅된 전지의 반사율 플롯을 도시한다.

도 35는 RTWCG SiO<sub>x</sub> ARC/SE/TO n++pp++ 또는 p++nn++ 양면 c-Si, mc-Si 또는 폴리-Si 태양 전지 설계의 단면도를 도시한다.

도 36은 RTWCG SiO<sub>x</sub> ARC/SE/TO n++pp++ 또는 p++nn++ 전면 및 이면 부동화 및 국소 이면 접점 c-Si, mc-Si 또는 폴리-Si 태양 전지 설계의 단면도를 도시한다.

도 37은 RTWCG Ga-As-0 이전 및 이후의 여러가지 n-GaAs 샘플에 대한 상대적 광발광 강도 데이터를 도시한다.

### 발명을 실시하기 위한 구체적인 내용

[0079] 본원에는 단결정 Si(c-Si), 다결정 Si(mc-Si), 미정질 Si( $\mu$ c-Si) 및 폴리-Si 태양 전지 및 솔라 모듈을 비롯한 (이에 한정되지 않음) 고 효율, 저 비용, 결정질 규소(Si) 태양 전지에 대한 RTWCG SiO<sub>x</sub> 방법 및 공정, RTWCG SiO<sub>x</sub> ARC/SE/TO 결정질 실리콘 태양 전지 설계 및 제조 기술이 개시되어 있다. RTWCG SiO<sub>x</sub> 방법 및 공정은 이미 개시된 실온 습식 화학 성장(RTWCG) 방법 및 공정(미국 특허 제6,080,683호 및 제6,593,077호 및 제6,613,697호 참조, 이들의 개시 내용은 본원에 참고로 포함됨)의 수정예를 사용한다. 이러한 기술은 실온, 예를 들면 10-40℃에서 10,000Å 두께에 대하여 산화물 층의 균일한 성장에 대한 촉매 공정을 제공한다. 이러한 조성물은 이전에 비용 및 온도 요건에 의하여 제한되었던 공정 및 적용예에서 SiO<sub>x</sub> 층을 생성하는데 사용될 수 있다.

[0080] RTWCG SiO<sub>x</sub> ARC/SE/TO 태양 전지 설계 및 기술은 저 비용 스크린 인쇄된 금속화 기술을 사용하여, 고온 제조 단계의 수를 감소시키고 그리고 제조 단계의 총수를 감소시켜 제조 비용을 절감한다. 제조 비용을 절감하면서, 기술은 효율 향상 특징, 예컨대 등급별 굴절을 RTWCG SiO<sub>x</sub> ARC를 포함하는 전지 설계 구조를 사용하여 전지 전환 효율을 증가시킨다. ARC 형성에 수반하여, 기술 절차는 탁월한 품질의 SE 및 RTWCG SiO<sub>x</sub> 텍스처링을 생성한다. RTWCG SiO<sub>x</sub>의 텍스처링은 광 포획을 추가로 증가시켜 ARC의 이미 낮은 반사율을 개선시킨다.

[0081] 도 1은 하나 이상의 실시양태에 의한 고 효율, 저 비용 RTWCG SiO<sub>x</sub> ARC/SE/TO 결정질 태양 전지(100)의 단면도를 도시한다. 본원에 기재된 방법 및 공정은 (i) 전지 표면을 부동화시키고 그리고 탁월한 ARC인 SiO<sub>x</sub> 박막 유전체, (ii) 우수한 품질의 SE 및 (iii) 평면 또는 텍스처 처리된 SiO<sub>x</sub>(TO) 표면을 포함하는 새로운 결정질 태양 RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 설계를 지칭한다. 웨이퍼 또는 기판(140)은 반도체 물질, 통상적으로 규소이다. 선택적 방출체 층(120)은 기판(140)의 위에 배치된다. 선택적 방출체는 전면 접점(110) 아래에서 강한 도핑으로 인한 낮은 접촉 저항을 제공하며, 접점 사이에서 더 저도 도핑된 구역의 전면 부동화를 제공한다. 장치는 또한 선택적 방출체의 저도 도핑된 구역(깊은 방출체) 구역의 위에 배치된 ARC 코팅(130)을 포함한다. 이면 접점(150)은 전지의 이면에 배치된다.

[0082] 임의로, 전지는 텍스처 처리된 산화물 표면(135)을 포함할 수 있다. 텍스처 처리된 특징은 출발 평면 전면을 갖는 전지에 적용될 수 있다. 이는 추가의 짧은 마일드 습식 화학적 단계를 통하여 또는, ARC 및 SE 형성과 동시에 텍스처링을 생성하는 높은 성장율 RTWCG SiO<sub>x</sub> 용액 배합물을 사용하여 생성될 수 있다. RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 설계(도 1)는 더 복잡한 PERL 기술에 의하여 제공되는 매우 낮은 반사율, 우수한 품질의 선택적 방출체 및 이면 부동화를 갖는다. 하나 이상의 실시양태에서, ARC, SE 및 TO 향상 특징은 하나의 단일 단계로

생성된다.

- [0083] RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 설계의 평활한 방출체는 그리드 핑거를 향한 전류의 측류로부터의 저항 손실을 최소화 한다. 이는 텍스처 처리된 방출체 표면을 사용하는 기타 고 효율 전지 설계, 예컨대 PERL 전지와는 대조적이다. 이러한 기타 전지 설계의 경우, 저항 손실은 더 낮은 필 팩터(FF)를 초래하는 제한 요인이 될 수 있다.
- [0084] 낮은 내지 중간 효율 실리콘 전지 설계에 비하여, 평활한 방출체 표면 및 텍스처 처리된 SiO<sub>x</sub> ARC를 혼입한 RTWCG SiO<sub>x</sub> ARC/SE/TO의 전지 설계는 전지 효율에서 성공적이다. 이는 방출체 면 저항률 손실에서의 상당한 감소, 더 낮은 접촉 저항, 더 높은 선트 저항 및 더 낮은 다이오드 이상 계수로 인한 것이다. 게다가, 설계에서 SE를 포함되지 않거나 또는, 불량하게 작용하는 SE를 포함하는 대부분의 통상의 n+/p 결정질 실리콘 태양 전지에 비하여, RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 설계의 재현 가능성이 큰 매우 우수한 품질의 SE는 우수한 청색 반응을 보장한다. RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 설계에 의하여 생성된 강한 전면 및 이면 전계 및 우수한 에지 분리는 각각 전체 AM1.5 스펙트럼에 대하여 분광 반응을 추가로 증가시키며 그리고 전기 손실을 감소시킨다.
- [0085] 도 2는 하나 이상의 실시양태에 의한 저 비용, 고 효율, RTWCG SiO<sub>x</sub> ARC/SE/TO 새로운 태양 전지 제조 기술을 도시한다. RTWCG 용액 강도에 따라, 20 초 내지 1 분 이내에, 새로운 RTWCG SiO<sub>x</sub> 공정을 배합하여 전면 및 이면 금속배선을 갖는 태양 전지에서 하기와 같은 향상된 특징을 부수적으로 생성한다:
- [0086] i. 금속배선 표면을 포함하는 전지 표면의 원위치 화학적 세정으로 상호연결될 준비가 되게 하고;
- [0087] ii. 평면 방출체 표면상에서 성장시킬 때 등급별 굴절을 SiO<sub>x</sub> ARC는 방출체의 표면을 부동화시키고 그리고 AM1.5 평균 가중 반사율(AWR)이 10% 미만이 되며;
- [0088] iii. 비-금속배선 방출체 표면을 조절 가능하게 에칭 백 처리하여 매우 효율적인 SE가 생성된다.
- [0089] 본 발명에 의한 RTWCG SiO<sub>x</sub> ARC/SE/(TO) 결정질 실리콘 태양 전지 설계 및 기술은 태양 전지 처리 단계의 수를 감소시키고 그리고 단순화시킨다. 게다가, 이는 이전 기술의 태양 전지 및 솔라 모듈 특징, 예컨대 전도성이 매우 큰 접점 및 EVA 봉지제에 대한 대체물을 채택한다. 또한, RTWCG 공정 자체가 제공하는 특정한 잇점, 예컨대 방출체에서 킹크-및-테일 타입 확산 프로파일의 사용을 이용한다. 킹크-및-테일 확산 프로파일은 비교적 깊은 접합 깊이를 가지므로, 접합을 단락시키는 전면 그리드 라인의 가능성은 실질적으로 배제된다. 다시, 이는 전도성이 매우 큰 접점 및 더 낮은 접촉 저항 스크린 인쇄된 금속배선 용액을 사용케 하여 그리드 라인 아래의 확산 프로파일의 높은 표면 순 농도에 의하여 생성되는 이미 낮은 접촉 저항을 감소시킨다. 매우 효율적인 SE와 결합된 이러한 잇점은 전지 효율에서의 상당한 증가에 기여하는 강한 전면 전계, 낮은 이상 계수 및 커다란 청색 반응 이득을 갖는 전지 구조를 생성한다.
- [0090] RTWCG SiO<sub>x</sub> ARC/SE/TO 결정질 실리콘 태양 전지 제조 기술은 종래의 고 효율 실리콘 태양 전지 기술에서 공지된 것의 각종 공정 단계를 단순화시키거나 또는 배제시키는 저 비용 공정 접근법을 사용한다. 제조 기술은 n+/p (P,B) Si 태양 전지에 대하여 하기에 상술한다:
- [0091] · 확산 이전의 절삭 손상 제거 및 세정.
- [0092] · 전지 에지의 강한 확산을 방지하기 위한 킹크-및-테일 다수 캐리어의 순 농도 확산 프로파일, 바람직하게는 보더 마스킹의 기계적 또는 기타 타입을 갖는 인 확산.
- [0093] · 전면 및 이면 접점 및 1 단계 통상의 전면 및 이면 접점 어닐링의 표준 스크린 인쇄.
- [0094] 하나 이상의 실시양태에 의한 친환경적 RTWCG SiO<sub>x</sub> ARC/SE/(TO) 단일 공정 단계는 1 분 이내에 하기를 달성하는 저 비용 습식 화학적 공정이다:
- [0095] i. 베어 태양 전지의 실리콘 및 금속배선 표면을 세정하고;
- [0096] ii. n+/p 및 p+/n 또는 향상된 효율 확산된 n+/p/p+ 또는 p+/n/n+ 구조의 에지 분리를 수행할 수 있으며;
- [0097] iii. 비-금속배선 전지 표면상에서, 실리콘 기관의 타입에 따라 AM1.5 AWR이 5% 내지 9%인 등급별 굴절을 SiO<sub>x</sub> ARC를 성장시키고;
- [0098] iv. 임의의 원위치 TO 특징은 AM1.5 AWR을 3%로 추가로 감소시킬 수 있으며;
- [0099] v. 체적이 큰, 저 비용 생산과 양립 가능한 탁월한 품질 SE를 형성하며;
- [0100] vi. SiO<sub>x</sub> 막은 비교적 높은 성장율 >200 nm/min로부터 생성되며, RTWCG SiO<sub>x</sub> 용액은 ARC/SE 특징에 부수적으로

TO 특징을 생성할 수 있다.  $\text{SiO}_x$  막은 더 낮은 성장율  $<50 \text{ nm/min}$ 로부터 생성되며, RTWCG  $\text{SiO}_x$  용액은 0.5%-2%  $\text{HF(aq)}$  중에서 추가의 10-20 초 에칭 단계를 필요로 할 수 있다.

[0101] 확산 이전의 점삭 손상 제거 및 실리콘 웨이퍼 세정

[0102] 도 2에 의한 장치 제조 이전에, 실리콘 기판 표면(200)을 생성한다. 확산을 통한 방출체 형성 이전에 규소(Si) 반도체 웨이퍼의 표면 생성은 당업계에서 공지되어 있으며, 일반적으로 웨이퍼 세정으로서 단순하게 지칭된다. 반도체 산업에서 사용되며 그리고 또한 통상의 태양 전지 제조 기술, 특히 대부분의 고 효율 실리콘 태양 전지 기술에 적용되는 표면 세정 기술은 일반적으로 전면-엔드 오브 라인(FEOL), 확산-엔드 오브 라인(DEOL), 금속배선-엔드 오브 라인(MEOL) 및 이번-엔드 오브 라인(BEOL)의 4가지의 군으로 나뉜다.

[0103] 오늘날 사용되는 웨이퍼 세정의 기본 유형에는 FEOL 및 DEOL 공정에 주로 사용되는 RCA-타입 습식 세정 및 MEOL 및 BEOL 공정에 사용되는 용매계 세정인 2가지가 있다. 확산 이전에 Si 표면의 표면 세정에서는 FEOL 공정이 중요하다.

[0104] 증기 상 세정, UV-보조 세정, 극저온 에어로졸 세정 및 플라즈마 세정과 같은 여러가지 새로운 기술이 가능성을 제시하기는 하나, 반도체 산업은 여전히 대부분 FEOL 세정 단계에 대한 습식 공정에 의존한다. 가장 잘 알려져 있으며 그리고 가장 널리 사용되는 FEOL 세정 공정은 RCA 세정 시퀀스이다. 더블유. 켄(W. Kern)은 1965에 RCA [라디오 코포레이션 오브 어메리카(Radio Corporation of America)]에 근무시 기본 RCA 절차를 개발하였으며, 여기서 그 명칭이 유래하였다. 실리콘 표면의 RCA 세정은 표준 세정 1(SC1) 및 표준 세정 2(SC2)로 지칭되는 2가지의 단계를 사용한다. SC1 단계에서, 웨이퍼는 희석된 수성 과산화수소 및 수산화암모늄의 고온 혼합물에 노출시켜 유기 표면 막 및 입자를 제거한다. 통상의 SC1 단계는 1 부피부의  $\text{H}_2\text{O}_2$  대 1 부피부의  $\text{NH}_4\text{OH}$  대 5 부피부의  $\text{H}_2\text{O}$ 로 생성된다. SC2 단계는 1 부피부의  $\text{H}_2\text{O}_2$  대 1 부피부의  $\text{HCl}$  대 6 부피부의  $\text{H}_2\text{O}$ 의 용액을 사용하여 이온 및 중금속 원자 오염물을 제거하도록 설계된다. 금속 오염물이 SC1의 결과로서 축적될 수 있는 이산화규소 박층의 제거는 확산 직전에 희석된 1 부피부의  $\text{HF}$  대 50 부피부의  $\text{H}_2\text{O}$ 를 사용하여 수행된다.

[0105] 현재, 대부분의 실리콘 기판은 태양광 등급 기판이며, 대부분의 실리콘 웨이퍼 제조업자는 180 내지 250  $\mu\text{m}$  범위내의 두께를 갖는 예비-세정된 실리콘 웨이퍼를 제공하므로, 통상의 RCA FEOL 세정에 대한 변형이 제안 및 실시되어 왔다. 이중 하나는 SC1 및 SC2 단계의 이전, 이후 그리고 그 사이에서의 "피라나(Piranha)"( $98\% \text{H}_2\text{SO}_4$  및  $30\% \text{H}_2\text{O}_2$ ) 및  $\text{HF}$  단계이다. IMEC는 예를 들면 표준 SC2가  $\text{H}_2\text{O}_2$  없이 묽은 0.1 몰/ℓ  $\text{HCl}$ 로 대체될 수 있으며, 금속 제거 성질을 유지하면서 화학적 소모 및 비용을 줄일 수 있는 것으로 나타났다.

[0106] 변형된 RCA 습식 세정의 지속적인 성공의 한 이유는 초고순도 물(UHPW) 및 화학물질의 이용 가능성이다. 증가된 화학적 순도를 넘어서, RCA 세정에 대한 가장 중요한 경향은 표면 거칠어짐을 감소시키고자 하는 노력으로 더 묽은 혼합물을 사용하는 것이다. 오늘날, 매우 적은 수의 일류 기업들은 여전히 SC1 및 SC2에 대하여 각각 통상의(5:1:1)  $\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$  또는  $\text{HCl}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ 를 실시하고 있다. 이들 다수는 10 배 이상 더욱 희석된다.

[0107] 미국 특허 제6,613,697호에는 통상의 RCA 세정의 변형인 FEOL Si 웨이퍼 세정 시퀀스가 기재되어 있다. 당업계에서 일반적으로 공지된 SC1 및 SC2 단계의 이전에, 이후에 그리고 그 사이에 "피라나" 및  $\text{HF}$  단계를 포함함으로써, 고 품질 RTWCG  $\text{SiO}_x$  막은 p-타입 및 n-타입 (100) 및 (111) 기판상에서 성장한다. 하나 이상의 실시양태에 의하면, 미국 특허 제6,613,697호에 개시된 변형된 FEOL 세정 배합물 및 시퀀스는 확산 이전에 약 200  $\mu\text{m}$  정도로 얇거나 또는 그보다 더 얇은 실리콘 기판에 사용될 수 있다.

[0108] 방출체 형성 이전에 실리콘 웨이퍼 표면을 세정하기 위한 변형된 RCA(MoPiranha) 및 변형된 피라나(MoRCA) 시퀀스 단계(즉 확산):

[0109] 1. 모피라나 용액: [2 부의  $98\% \text{H}_2\text{SO}_4$ :1 부의  $30\% \text{H}_2\text{O}_2$ :20 부의  $\text{H}_2\text{O}$ ] 중에서  $50^\circ\text{C}$ - $60^\circ\text{C}$ 에서 3-5 분 세정;

[0110] 2. 초고순도 물(UHPW) 행굼;

[0111] 3. 0.5%  $\text{HF(aq)}$  중에서 1 분 동안 세정;

[0112] 4. UHPW 행굼;

[0113] 5. MoRCA, SC-1 용액: [3 부의  $\text{NH}_4\text{OH}$ :1 부의  $\text{H}_2\text{O}_2$ :25 부의  $\text{H}_2\text{O}$ ] 중에서  $50^\circ\text{C}$ - $60^\circ\text{C}$ 에서 3-5 분 세정;



- [0114] 6. 2회 UHPW 행굼;
- [0115] 7. 0.5% HF(aq) 중에서 30 초간 세정;
- [0116] 8. UHPW 행굼;
- [0117] 9. MoRCA, SC-2 용액: [25 부의 0.05 몰/ℓ HCl:1 부의 H<sub>2</sub>O<sub>2</sub>] 중에서 50℃ 내지 60℃에서 3-5 분간 세정;
- [0118] 10. UHPW 행굼;
- [0119] 11. 0.5% HF(aq) 중에서 30 초간 세정;
- [0120] 12. UHPW 행굼;
- [0121] 13. N<sub>2</sub> 건조.
- [0122] 킹크-밋-테일 다수 캐리어의 순 농도 확산 프로파일
- [0123] 도 2A에 도시한 바와 같이, 방출체 층(210)을 우선 표면-제조된 실리콘 기판(200)상에 부착시킨다.
- [0124] 통상의 스크린 인쇄된 n/p Si 및 잠재적으로 효율이 더 큰 p+/n Si 태양 전지는 통상적으로 단순 균질 확산을 이용하여 방출체의 표면의 비-금속배선 부분상에서와 같이 금속 접점 아래에서 동일한 도핑 레벨을 갖는 방출체를 형성한다. 방출체 및 그리드 라인 사이에서 낮은 접촉 저항을 형성하기 위하여, 높은 표면 다수 캐리어의 순 농도가 스크린 인쇄된 접점 아래에서 요구된다. 그러나, n+ 또는 p+ 도펀트의 높은 표면 농도는 전지의 청색 반응을 크게 감소시키는 "데드층"을 생성한다.
- [0125] 더 최신의 전지 설계는 더 낮은 표면 도펀트 농도를 갖는 더 얇은 방출체상에서의 접점을 설정하여 전지 청색 반응을 개선시킨다. 그러나, 이는 그리드 라인 및 방출체의 표면 사이의 접촉 저항을 증가시킨다. 더 큰 방출체 시트 저항과 함께 더 높은 저항이 직렬 저항에서의 증가에 기여한다. 또한, p-Si 기판으로의 "펀치-스루"의 증가된 발생으로 인하여 셉트 저항의 수치에서의 잦은 감소가 문제가 된다.
- [0126] 현재 알려지기로는, 전지 제조업자는 현재 당업계에 공지된 킹크-밋-테일 확산 프로파일을 사용하지 않는데, 이는 표면 공여체 농도가 너무 높기 때문이다. 전면 그리드 라인 및 n++ 방출체 표면 사이에서의 개선된 접촉 저항에도 불구하고, 낮은 청색 반응으로 인하여 전지 효율이 악화된다. 고도 도핑된 표면 층은 방출체의 표면의 비-금속배선 부분으로부터 에칭 백 처리되어야만 한다. 이는 RTWCG SiO<sub>x</sub> ARC/SE/TO 결정질 실리콘 태양 전지 설계 및 기술에 의하여 이미 제공된 향상 특징인 이른바 선택적 방출체(SE)를 형성한다.
- [0127] 본원에서의 논의는 고 효율, 저 비용, 결정질 실리콘 태양 전지의 제조에 대한 본 개시내용에 기재된 n+p (P,B) Si 전지 구조로 한정될 것이다. 그러나, 본원에 개시된 동일한 제조 기술 시퀀스를 사용함으로써, 고 효율, 저 비용, p+n Si RTWCG SiO<sub>x</sub> ARC/SE/TO 결정질 실리콘 태양 전지 구조뿐 아니라, n+/p/p+ Si 또는 p+/n/n+ Si RTWCG SiO<sub>x</sub> ARC/SE/TO 결정질 실리콘 태양 전지 구조를 생성할 수 있다. 기타의 구조도 또한 당업자에게 자명할 것이다.
- [0128] 킹크-밋-테일 인 확산 프로파일은 실리콘 중의 인 공급원의 높은 농도에 의하여 생성된 2중 확산 메커니즘에 기인한다. 이와 같은 유형의 확산에서, 확산된 층의 표면에서 혼입된 전체 인은 해당 전기적으로 활성인 인보다 훨씬 더 높다. 그러나, 킹크 아래에서, 원자 인의 농도 및 도핑 순 농도는 거의 동일하게 된다. 도핑 농도는 실리콘 중에서의 불순물 원자의 고체 용해도에 의존한다. 예를 들면, 950℃에서 실리콘 중의 인의 고체 용해도는 약 2E21원자/cm<sup>3</sup>이다.
- [0129] RTWCG SiO<sub>x</sub> ARC/SE/(TO) 공정을 사용하여 제공되는 효율 이득을 이용하기 위하여, 하나 이상의 실시양태에 의한 인 공급원의 양은 제시된 확산 온도에서 실리콘 중의 인의 고체 용해도에서 있을 수 있거나 또는 바로 아래에 있을 수 있다. 이용 가능한 킹크-밋-테일 확산 프로파일을 형성하는 확산 온도는 875℃ 내지 950℃일 수 있다. 확산 시간은 0.5 내지 0.65 μm의 접합 깊이, RTWCG SiO<sub>x</sub> ARC/SE 전지 구조의 경우 0.55 μm 그리고 RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 구조의 경우 0.60 μm 내지 0.65 μm의 거의-최적의 깊이를 생성하도록 선택된다.
- [0130] 확산 프로파일이 고 농도의 인 공급원을 갖는 경우 방출체의 시트 저항은 주로 고 농도 구역의 크기에 의존한다. 그후, 킹크-밋-테일 확산 프로파일은 그의 접합 깊이가 동일할지라도 다양한 시트 저항을 갖는 방출체를 생성할 수 있다. 확산 시간이 870℃-950℃ 확산 온도 범위의 하한치에서 연장될 때, 결과는 고 농도 구역에 대하여 저-농도 테일을 갖는 더 길거나 또는 덜 단절된 프로파일이다. 저온에서 확산되는 특정한 시트 저항을 갖는 방출체는 쇼트키(Schottky) 타입 셉트의 감소로 인하여 더 높은 필 팩터를 갖는 스크린 인쇄된 태양 전

지를 생성할 수 있다. 더 긴 기간 동안 저온에서 확산되는 방출체는 더 높은 게터링(gettering) 효율을 산출할 수 있으며, 이는 증가된 벌크 재결합 수명 및 장파장에서 더 높은 내부 양자 효율을 생성한다. 그러나, 저온 방출체의 테일 확장이 깊을수록 더 약한 전면 전계를 갖는 덜 단절된 확산 프로파일을 생성한다. 이는 높은 재결합 방출체내에서 증가된 흡수를 야기하여 단파장에서 더 낮은 수집 효율로 인하여 전류 손실을 초래한다.

[0131] 도 3은 RTWCG SiO<sub>x</sub> ARC/SE/TO 단결정 실리콘 태양 전지 설계에 대하여 생성된 킥-밋-테일 다수 공여체의 순 농도 깊이 프로파일의 일례를 도시한다. 확산 프로파일은 도 4에 도시된 퍼니스 장치를 사용한 스프레딩 저항 방법 또는 임의의 기타 통상의 방법 확산/도핑 기술을 사용하여 얻었다. 실험 인 확산은 600  $\mu\text{m}$  두께의 (100) p-Si 초크랄스키(Cz) 기판상에서 실시하였다. 확산 온도가 900 $^{\circ}\text{C}$ 인 개방 튜브를 사용하였다. 확산 시간은 24 분이었으며, 이어서 7 분의 퍼징 및 10 분의 구동이다. 설정점은 800 $^{\circ}\text{C}$ 이었으며, 8 $^{\circ}\text{C}/\text{min}$ 에서의 경사 및 3 $^{\circ}\text{C}/\text{min}$ 으로부터의 더 느린 경사이다. 도 3에서 알 수 있는 바와 같이, 최대 공여체 표면 순 농도는 약  $6\text{E}+20\text{ cm}^{-3}$ 이며, 킥은 방출체의 표면의 아래 약 0.2  $\mu\text{m}$ 에 존재한다. 느린 램프-아웃(ramp-out) 온도 강하에도 불구하고, 테일은 여전히 단절되어 있어서 비교적 강한 전면 전계의 형성을 보장한다.

[0132] 외부 양자 효율 플롯으로부터, 도 3에서와 같이 킥-밋-테일 확산 프로파일을 갖는 작은 영역 n+/p 태양 전지에 사용시 RTWCG SiO<sub>x</sub> ARC/SE 공정은 베어 전지에 비하여 전지 청색 반응을 약 60% 정도 개선시킨다. 그러나, RTWCG SiO<sub>x</sub> ARC/SE 공정은 방출체의 비-금속배선 표면으로부터 약 0.2  $\mu\text{m}$ (라인(300)으로 나타냄)를 에칭 백 처리하여 150 nm의 최적의 ARC 막 두께를 생성한다. 이는 이러한 작은 영역 전지의 확산 프로파일이 최적이지 아니며, 도 3에서 알 수 있는 바와 같이 활성 영역 방출체의 표면으로부터 약 0.2  $\mu\text{m}$ 를 제거한 후, 잔존하는 표면 농도가 여전히  $1\text{E}+20\text{ cm}^{-3}$  보다 높으며 그리하여 고 효율 전지에 대하여서는 너무 높다는 것을 의미한다.

[0133] 도 3에 도시한 프로파일은 더 큰 >200 nm/min SiO<sub>x</sub> 성장율을 갖는 성장 용액을 사용하는 RTWCG SiO<sub>x</sub> ARC/SE/TO 공정에 대하여 더 우수하게 적합하다. 220-240 nm의 초기 거의 최적의 SiO<sub>x</sub> 두께를 생성하기 위하여, 공정은 0.25  $\mu\text{m}$  내지 0.3  $\mu\text{m}$ (라인(310)으로 나타냄)를 방출체의 비-금속배선 표면으로부터 에칭 백 처리한다. 도 3에서 알 수 있는 바와 같이, 활성 영역상에서의 잔존하는 표면 농도는 여전히 최적의  $1\text{E}+19\text{ cm}^{-3}$  보다 약간 높다. 상기 확산 프로파일의 경우, 전지의 청색 반응이 SiO<sub>x</sub> 성장후 상당히 개선되기는 하였으나, 방출체의 활성 영역으로부터 약 0.3  $\mu\text{m}$ 를 에칭 백 처리한 후 높은 표면 농도는 에칭 백 처리된 활성 영역에서의 50-60  $\Omega/\text{sq}$ 만의 시트 저항을 생성한다. 이러한 시트 저항은 고 효율 전지에 대하여서는 너무 낮다.

[0134] 하기 선택적 방출체 부문에 기재한 바와 같이, RTWCG SiO<sub>x</sub> ARC/SE는 0.5  $\mu\text{m}$  내지 0.55  $\mu\text{m}$ 의 확산 상태 접합 깊이(x<sub>j</sub>)를 가질 수 있으며, 킥은 표면으로부터 약 0.1  $\mu\text{m}$ 에 존재할 수 있어서 I<sub>sc</sub>, V<sub>oc</sub> 및 FF 및 그리하여 전지 효율을 최대로 한다. 초기 표면 농도는 약  $6\text{E}+20\text{ cm}^{-3}$ 일 수 있으며, 최종 표면 농도(비-금속배선 표면으로부터 약 0.2  $\mu\text{m}$ 를 에칭 백 처리한 후)는  $8\text{E}+18/\text{cm}^2$  내지  $1\text{E}+19/\text{cm}^2$ 이어야 한다. 에칭 백 처리후, 생성된 비-금속배선 방출체 영역의 확산 프로파일은 강한 전면 전계를 생성하는 단절된 경사를 가질 수 있다. 고 효율 전지의 경우, 방출체의 시트 저항은 코팅 이전에는 20 내지 25  $\Omega/\text{sq}$ 일 수 있으며, RTWCG SiO<sub>x</sub> ARC/SE 형성 이후에는 110 내지 120  $\Omega/\text{sq}$ 일 수 있다.

[0135] 에지 분리

[0136] 결정질 실리콘 태양 전지 처리에 사용되는 웨이퍼는 일반적으로 붕소 도핑되지만, 임의의 p-타입 기판도 당업계에 주지되어 있는 바와 같이 사용될 수 있으며, n-타입 접합은 일반적으로 p-타입 기판으로 확산된다. 표준 n-타입 도핑은 통상적으로 시판중인 인 공급원을 사용하여 실시된다. 기타의 통상의 n-타입 도펀트도 당업계에 주지되어 있는 바와 같이 사용될 수 있다. 공급원과는 무관하게, 인은 소정의 웨이퍼 전면으로뿐 아니라 에지 및 이면으로 확산된다. 이는 태양 전지 전면 및 이면 사이에서 셉트 경로를 생성한다. 이러한 이유로, 플라즈마 에칭 및 레이저 절삭을 비롯한 다양한 에지 분리 기술이 제안되어 왔다. 표준 실시로서, 웨이퍼 에지 주위의 경로의 제거 또는 에지 접합 분리는 전지를 '코인 적층(coin stacking)'시켜 통상적으로 수행된다. 적층된 전지는 플라즈마 에칭 챔버의 내부에 배치되어 노출된 에지를 제거한다.

[0137] 일반적으로 이면 접합을 제거하고자 하는 시도는 이루어지지 않았다. 대부분의 제조업자들은 이면에서 알루미늄 금속 페이스트 또는 알루미늄 도핑된 은 페이스트를 사용하지만, p-타입 도펀트로서 알루미늄이 규소와 합금을 형성하여 임의의 n-타입 층을 파괴하는 것은 예외로 한다. 이면 알루미늄 접합을 위한 소성 조건은 그의 효과를 상쇄시키도록 선택되는데, 이는 종종 그 성공이 제한한다. 불행하게도, 알루미늄/규소에서 상당히 불량한 인 용해도와 함께 알루미늄/규소 용융 구역에 대한 열 구배 구역 용융은 종종 비효과적으로 파괴되는 n-타입 층을 초

래한다. 이는 약한 이면 전계를 초래하여 궁극적으로는 낮은 전지 효율을 초래한다.

- [0138] 웨이퍼 에지의 주위에서 랩핑된 기생(parasitic) 방출체 확산이 제거되지 않을 경우, 대부분의 산업용 전지는 60% 정도로 낮을 수 있는 매우 낮은 필 팩터를 겪게 된다. 플라즈마 배럴 에칭, 통상의 레이저 그루빙, 건식 에칭, 인라인 습식 에칭 및 에칭 페이스트의 분배를 비롯한(이에 한정되지 않음) 실리콘 태양 전지에서 에지 분리를 수행하기 위한 당업계에 공지된 다수의 각종 방법이 존재한다. 통상의 레이저의 문제점을 극복하는 가능성이 있는 새로이 떠오르는 레이저 공정은 워터 제트-가이드 레이저이다.
- [0139] 수년 전까지는 플라즈마 배럴 에칭은 태양 전지의 에지 분리를 위한 표준 공정이었으나, 이는 적절한 인라인 공정에 의하여 대체되는데 있어서 중요성이 존재하였다. 배척 기술은 다수의 웨이퍼의 적층 및 비적층으로부터 기인하는 공정-흐름에서 강력한 중단을 초래한다. 이러한 문제점은 일부 태양 전자 제조업자가 치르게 되는 댓가가 전지 효율에서의 상당한 감소임에도 불구하고, 중단적 공정 단계를 배제하도록 제조업자가 선택하게 된다. 가장 성공적인 새로운 에지 분리 공정 중 하나는 인라인 처리에 적절한 것으로 알려진 레이저 스크라이빙(scribing)이며, 웨이퍼는 터치할 필요가 없다.
- [0140] 플라즈마 배럴 에칭과 관련된 공정 흐름의 중단은 매우 불리한 것으로 일반적으로 동의되어 있다. 레이저 및 에칭 공정 각각은 당업계에서 공지된 특정한 잇점 및 일부 주요한 단점을 갖는다. 그러므로, 통상의 레이저 에지 분리에 대한 대체는 에지 분리 단계의 상업적 성능이 추가로 증가될 경우 평가되어야만 한다.
- [0141] 더 우수한 적색 반응은 이면 전계를 향상시켜 달성된다. 이면 전계를 향상시키는 공지의 방법은  $n+pp+ -Si$  확산된 전지 구조를 사용하고자 하는 것이다. 확산물질이 스핀 온 처리된 후, 동일한 도펀트 타입의 웨이퍼 표면이 서로 대면하도록 웨이퍼를 배치하는 튜브 확산에 의하여 확산이 실시된다. 이러한 기술이 우수한 효율의 실리콘 태양 전지를 생성하는 것으로 입증되기는 하였으나, 이는 추가의 2중 스핀-온, 유기물의 제거 단계를 필요로 한다. 이와 같은 추가의 단계는 제조 비용을 증가시키며, 또한 공정 흐름을 감소시켜서 체적이 큰 태양 전지 생산에 바람직하게 않게 된다.
- [0142] 스크린 인쇄된 알루미늄 이면 전계(AI-BSF)를 사용하는 통상의  $n+p$  Si 전지 구조에 비하여, 붕소 확산을 갖는  $n+pp+ Si$  전지 구조는 효율이 매우 높은 전지를 생성한다. 이는 실리콘 태양 전지의 이면 부동화를 개선시킴으로써, 이면 재결합을 감소시키는 더 강한 이면 전계를 생성함으로써 이루어지며, 거의 적색 및 적색 수집 효율을 증가시킨다.  $n+pp+ Si$  전지 구조를  $p+nn+ Si$  전지 구조로 대체하는 것은 유효 소수 캐리어 벌크 수명을 증가시켜 더 높은 개방 회로 전압을 초래한다.
- [0143] 하나 이상의 실시양태에서, 인라인 공정은 에지 분리 공정 단계에 대한 수요뿐 아니라, 전지의 적층 및 비적층에 대한 수요를 배제시키기 위하여 사용된다. 확산 단계 동안 전지 보더를 차폐시킴으로써, 전지의 에지는 강한 확산으로부터 보호된다. 도 4는 계획된 컨베이어 타입 확산 장치(400)를 도시한다. 실리콘 웨이퍼(410)는 팽창 및 수축 상수가 실리콘 기관의 팽창 및 수축 상수와 유사한 낮은 열 전도율을 갖는 2개의 반도체-등급 세라믹 판(415, 420) 사이에 배치된다. 세라믹 판은 하위 확산 챔버(430)의 측벽에 장착되며, 상부 스테인레스 스틸 부재(440)에 의하여 적소에 고정된다. 장치에 사용된 내온도성 스테인레스 스틸은 작은 불순물 삼출(out-diffusion)을 갖는 반도체-등급이어야 한다.
- [0144] 깨끗한 실리콘 기관은 일반적으로 소수성이어서 종래 기술의 문제점에서 공지되어 있다. 불균일 확산 공급원 층은 실리콘 기관상에 수성 확산 공급원, 예컨대 묽은 인산 및 묽은 붕산을 실온에서 또는 실온 부근에서 분무하여 생성될 수 있다. 하나 이상의 실시양태에서, 대기압보다 높은 20-50 torr의 약간의 정압으로 175℃ 내지 200℃의 온도에서 1 내지 5 초간 분무는 전술한 문제점을 방지할 수 있다.
- [0145] 인라인 온도 램프 업(ramp up) 및 램프 다운(ramp down)은 질소 환경내에서 실시될 수 있다. 확산 공급원은 상부를 통하여 50℃/min 내지 100℃/min의 신속한 개시에서 온도 램프 업을 적용한다. 균일한 확산 공급원 층을 얻었으나, 확산을 실시하고 그리고 확산 유리를 제거한 후, 특히 붕소 도핑된 표면상에서 얼룩이 관찰되었다. 얼룩 문제는 확산 온도에 도달하기 1 내지 2 분전 연속 질소 흐름에 작은 산소 흐름을 첨가하여 극복된다. 그후, 산소 흐름은 50℃/분을 초과하지 않는 온도 램프 다운의 최초 1-2 분후 중지된다.
- [0146] 도 4에서의 기계적 마스크는 확산 공급원이 전지의 에지를 피복시키는 것을 방지하여 대향면으로부터의 임의의 교차 확산이 마찬가지로 중단된다. 확산 공급원을 급속 온도 램프 업(50-100℃/min)의 출발에서 증착시키는 이러한 단순 인라인 확산 기술을 사용함으로써, 우수한 품질의  $n+$  및  $p+$  확산 층을 실리콘 웨이퍼의 2개의 대향면 상에서 동시에 얻을 수 있다. 게다가, 본 발명에 의하면, 기계적 마스크에도 불구하고 발생될 수 있는 전지의 에지상에서 임의의 원치않는 교차 도핑은 RTWCG SiOX ARC/SE(TO) 공정 동안 에칭 오프 처리된다. 이러한 방법은



에지 분리 공정 단계가 불필요하게 되므로, RTWCG SiOX ARC/SE/(TO) 전지 효율을 증가시키면서 처리 비용을 절감하게 된다.

[0147] 전술한 확산 절차를 사용함으로써, 강한 이면 전계 형성, 이면상에서의 재결합 중심의 더 작은 밀도 및, 상당히 더 낮은 전면 및 이면 접촉 저항으로 인하여 RTWCG n+/p/p+ Si 또는 p+/n/n+ Si 결정질 실리콘 태양 전지 효율이 증가된다.

[0148] 스크린 인쇄된 전면 및 이면 금속배선에 대한 일부 개선으로, 훨씬 더 낮은 어닐링이 요구된다. 감소된 어닐링 온도는 처리 단계의 에너지 소모를 감소시켜 제조 비용을 절감하게 된다. 게다가, 우수한 품질의 RTWCG SE 특징의 섀트 저항(Rsh)이 증가하게 되며, 이는 전면 그리드 라인이 접합을 단락시킬 것으로 보이지는 않는다.

[0149] 액체 확산 공급원의 잇점은 당업계에 공지되어 있다. 유해한 화학적 도펀트, 예컨대 옥시염화인(n+ 도핑), 포스핀(n+ 도핑), 삼염화붕소(p+ 도핑), 삼브롬화붕소(p+ 도핑) 및 디보란(p+ 도핑)은 더 안전한 희석된 인산(n+ 도핑) 및 붕산(p+ 도핑)에 의하여 대체될 수 있다.

[0150] 액체 확산 공급원의 사용은 인라인 동시 n+/p/p+ Si 또는 p+/n/n+ Si 확산의 제조에서 확산물질 예로서 제안되었다. 또한 물리적 차폐의 예로서 제안되었다(도 4). 당업자가 이해하는 바와 같이, 액체 확산 공급원은 임의의 기타 유형의 확산 공급원, 예컨대 고체, 기체, 액체, 스크린 인쇄된 확산 공급원, 스펀-온 확산 공급원으로 대체될 수 있다. 유사하게, 임의의 기타 에지 차폐 기술을 사용할 수 있으며, 그후 RTWCG SiOX ARC/SE/(TO) 공정의 임의의 유도체를 사용하는 n+/p Si, p+/n Si, n+/p/p+ Si 또는 p+/n/n+ Si 태양 전지 구조의 에지로부터 원치 않는 확산 불순물을 제거하는 것은 본 발명의 교시에서 벗어나지 않으며, 고려된다.

[0151] 스크린 인쇄된 전면 및 이면 점점 및 1 단계 전면 및 이면 점점 어닐링

[0152] 그후, 금속배선 이면 점점(230) 및 전면 그리드 라인(220)을 도 2B에 도시한 바와 같이 장치에 적용한다.

[0153] 스펙트로랩(Spectrolab)은 1970년대 후반에 스크린 인쇄된 금속배선에 의한 지상용 실리콘 태양 전지 점점을 소개하였다. 이러한 공정이 확실하게 시간 테스트를 견디기는 하나, 그럼에도 불구하고 이러한 유형의 금속배선에 의하여 생성되는 점점에는 심각한 한계점이 존재한다. 충분히 낮은 접촉 저항을 갖는 점점의 경우, 방출체의 표면은 도핑 농도가 높아야만 한다. 전면 은계 그리드 라인의 비교적 커다란 폭(150  $\mu\text{m}$ )으로 인하여 중형비는 비교적 불량하다. 이들은 비교적 낮은 전도성을 지니며, 마지막으로 전지의 전체 이면을 일반적으로 피복하는 알루미늄 금속의 어닐링 온도에서 (111) 평면을 따라 스카이킹이 발생한다. 스크린 인쇄된 금속배선에 의하여 얻은 점점이 단점을 갖기는 하나, 이는 가격 경쟁력이 크며, 높은 처리량 생산에 대한 확장 가능성이 매우 크다. 오늘날까지, 비용 및 확장 가능성에서 경쟁 가능한 기타의 실행 가능한 기술은 존재하지 않는다.

[0154] 스크린 인쇄된 금속배선에 사용되는 페이스트는 작은 금속 입자, 저 용점 유리 복합체(프릿) 및 유기 결합제 및 용매로 생성된다. 통상의 n+/p 실리콘 전지 구조의 경우, 페이스트는 통상적으로 은(Ag) 분말을 함유한다. 접촉 저항을 감소시키기 위하여, 전면 점점의 아래에 있는 n-타입 구역의 도핑 농도를 증가시키는 인 함유 화합물을 페이스트에 첨가할 수 있다. 이면 페이스트의 경우, Al은 그 밑에 있는 p-타입 구역을 도핑시키는데 종종 사용된다. 각 면의 스크리닝 직후, 페이스트를 350°C-400°C의 온도에서 가열에 의하여 건조시킨다. 그후, 점점을 일반적으로 835°C의 Ag-Si 공융 온도보다 높은 900°C 이하에서 벨트 퍼니스에서 소성시킨다.

[0155] n+-Si 방출체에 대한 Ag계 전면 그리드의 접촉 저항은 소성 조건에 대한 민감성이 매우 클 수 있다는 것은 당업계에 공지되어 있다. 이면 점점 스크리닝에 사용되는 페이스트는 주로 일부 추가의 작은 비율의 알루미늄을 갖는 은으로 생성된다. 이면 점점이 소성되는 조건은 또한 이면 접합 중립화를 보장하는데 매우 중요하다. 온도 구배 구역 용융은 '이면 전계'를 형성하기 위하여 Al 페이스트 성분의 합금을 형성할 때 중요한 문제가 될 수 있다. 통상의 퍼니스 가열 엘리먼트보다는 적외선 램프를 소성에 종종 사용한다.

[0156] 새로운 금속배선 기술은 높은 처리량 가능성뿐 아니라 금속 피복, 핑거 저항, 저항, 접촉 저항 및 물질 비용에 대한 개선으로 개발중에 있다. 잠재적 잇점을 나타내는 전면 및 이면 점점 금속배선 공정 기술에는 나노-잉크, 금속 에어로졸 분사, 금속 분말 레이저 소결, 헤테로-접합으로의 점점 및 도금이 있다. 마지막으로, 플라즈마 증착된(PVD) TiN, TiW 및 TaN은 구리에 대한 차단층 층을 생성하며, 은 및 알루미늄 금속배선에 대한 잠재적 대안이 된다.

[0157] 전면 그리드 라인 아래의 더 진하며 그리고 더 고도 도핑된 구역의 사용은 금속 점점 소성 단계에 대한 더 큰 경향을 제공한다. 이는 더 깊게 투과되며 그리고 전도성이 더 큰 스크린 인쇄된 금속 배합물의 이용을 가능케 한다.

- [0158] SiO<sub>x</sub> 층의 에칭 백 처리 및 성장
- [0159] 전면 및 이면 스크린 인쇄 금속화 이후에, 추가의 표면 제조 없이, RTWCG 용액은 도 2C에 도시한 바와 같이 전지의 비-금속배선 표면상에서 RTWCG SiO<sub>x</sub> 박막(250)을 성장시킨다. 방법은 다수의 기능을 수행하는 SiO<sub>x</sub> 층을 생성하는데 사용될 수 있다.
- [0160] 하나 이상의 실시양태에서, SiO<sub>x</sub> 층은 도핑된 실리콘 표면 층의 조절된 에칭 백 처리 및 SiO<sub>x</sub> 층의 성장을 사용하여 형성된다. 실리콘이 소모됨에 따라, 실리콘 웨이퍼로의 조절된 "에칭 백 처리"가 존재한다. 동시에, 표면 반응은 표면에서 SiO<sub>x</sub>를 생성한다. 전체 SiO<sub>x</sub> 성장은 성장 용액 시스템에서 2종의 경쟁하는 반응의 균형이다. 본원에서 사용한 바와 같이, SiO<sub>x</sub> 두께는 층의 최종 SiO<sub>x</sub> 두께를 지칭한다. SiO<sub>x</sub> 성장율은 단위 시간(통상적으로 1 분)에 걸쳐 생성된 전체 SiO<sub>x</sub> 두께를 지칭한다. 제시된 SiO<sub>x</sub> 두께의 성장은 통상적으로 성장된 전체 SiO<sub>x</sub> 층이 에칭 백 처리된 Si보다 적도록 더 큰 두께의 초기 실리콘 기판을 소모할 것이다. 예를 들면, 100 nm SiO<sub>x</sub> 층의 형성에서 150 nm의 Si를 소모할 수 있다.
- [0161] 하나 이상의 실시양태에서, 층은 신속하게, 정확하게 그리고 균일하게 성장하여 반사방지 코팅을 형성할 수 있다. 층의 조성 구배로 인하여 층은 우수한 반사방지를 제공한다. RTWCG ARC는 텍스처 처리된 다결정 웨이퍼상의 SiNxARChas보다 연마된 웨이퍼상에서의 동일하거나 또는 더 낮은 반사율을 가질 수 있다. 하나 이상의 실시양태에서, 층의 굴절율은 최외 표면의 굴절율이 SiO<sub>2</sub>의 굴절율(약 1.2의 굴절율)에 근접하고 그리고 굴절율이 층의 내부를 향하여 증가되며, SiO<sub>x</sub>/기판 계면에서 실리콘의 굴절율(약 3.4임)에 근접한다.
- [0162] 하나 이상의 실시양태에서, SiO<sub>x</sub> 성장 공정은 실리콘 표면의 반응도를 감소시키는 부동화 층을 생성한다. 기타의 실시양태에서, SiO<sub>x</sub> 공정은 실리콘 층을 게터(getter) 처리하며, 불순물을 감소시킨다. 특히 SiO<sub>x</sub> 층에서의 도펀트 불순물은 출발 실리콘 층에서 도펀트 레벨보다 적을 수 있다. 성장된 산화물의 순도는 사용된 화학물질의 순도에 직접 관련되어 있다. 고 순도 화학물질을 사용할 경우, 산화물은 매우 깨끗하며, 높은 레벨의 부동화 및 게터링을 제공한다.
- [0163] 하나 이상의 실시양태에서, 에칭 백 처리는 방출체 층을 정확하게 얇게 하는데 사용되며, 예를 들면 방출체 층의 일부만을 에칭 백 처리한다. 예를 들면 에칭 백 및 SiO<sub>x</sub> 성장은 확산 공정후 잔존하는 인(P) 데드층을 제거할 수 있다. 용액은 단지 규소와 반응하여 소성 처리된 전면 그리드가 마스크로 사용될 수 있으며, 공정은 자동-정렬된 선택적 방출체를 생성한다.
- [0164] 기타의 실시양태에서, SiO<sub>x</sub>층은 전체 방출체를 제거하기에 충분히 두껍게 성장한다. 이러한 공정은 부동화된 표면을 생성한다.
- [0165] 기타의 실시양태에서, RTWCG 공정은 텍스처 산화물(TO) 층을 생성하기 위하여 SiO<sub>x</sub> 층의 표면을 에칭 처리하여 SiO<sub>x</sub>ARC를 텍스처 처리할 수 있다. 실리콘을 텍스처 처리하는 대신에 SiO<sub>x</sub> 층을 텍스처 처리하는 것은 특정한 잇점을 갖는다. TO SiO<sub>x</sub> 층은 덜 손상된 실리콘 표면 및 감소된 실리콘 표면 영역으로 인하여 감소된 전면 재결합 속도 및 더 높은 레벨의 전면 부동화를 나타낸다. 텍스처 처리된 산화물 표면은 높은 성장율 조건하에서, 예를 들면 >200 nm/분에서 성장 단계 중에 형성될 수 있다. 텍스처 공정은 또한 SiO<sub>x</sub>의 성장후 추가의(10-15 초) 마일드 산 습식 공정 단계를 사용하여 실시될 수 있다. 텍스처 처리하는데 사용된 SiO<sub>x</sub> 두께는 (표준 SiO<sub>x</sub> ARC/SE의 경우 0.13 미크론보다는) 약 0.2 내지 0.22 미크론이며, 이는 약간 더 긴 성장 시간(약 30-60 초 더 긴)을 요구할 수 있으며 그리고 약 0.2 미크론 내지 약 0.3 미크론의 에칭 백 깊이를 증가시킨다(그리하여 "청색" 전지에 근접하는 더 낮은 표면 P 순 농도를 생성한다).
- [0166] 하나 이상의 실시양태에서, SiO<sub>x</sub> 층은 도핑된 반도체 표면에서 성장한다. 하나 이상의 실시양태에서, SiO<sub>x</sub> 층은 n<sup>+</sup> 또는 n<sup>++</sup> Si 표면상에서 성장한다. 하나 이상의 실시양태에서, SiO<sub>x</sub> 층은 p<sup>+</sup> 또는 p<sup>++</sup> Si 층상에서 성장한다.
- [0167] 하나 이상의 실시양태에서, 기판을 RTWCG SiO<sub>x</sub> 액체 용액에 침지시킨다. 침지 기술은 방출체의 비-금속배선 부분상에서 뿐 아니라, 전지의 에지 및 비-금속배선 이면상에서 SiO<sub>x</sub> 막을 성장시킨다. 이러한 방법은 RTWCG SiO<sub>x</sub> ARC/SE/(TO)의 개발에 대하여 착수된 실험실 작업의 벌크를 수행하는데 사용된다.
- [0168] 기타 RTWCG 기술은 RTWCG 용액을 기판에 전달하는데 성공적으로 사용되었다. 스프레이-온 기술은 RTWCG 용액 박막을 실리콘 전지 표면에 전달하기 위하여 특수 설계된 분무기를 사용하였다. 부유 기술에서, 태양 전지의 전면은 RTWCG 용액의 표면상에 배치되며; 액체 용액의 표면 장력은 전지가 가라앉는 것을 방지한다. 분배 기술은 그리드-라인에 평행한 방향으로 상부로부터 RTWCG 용액을 배치한다. 용액의 수성 메이크업으로 인하여, 용액이 전

지로부터 유동되는 것을 방지하기에 충분히 강한 메니스커스가 형성된다. 기계적 장치 기술은 RTWCG 용액을 전달하기 위하여 장치, 예컨대 브러쉬 또는 롤러와 함께 사용된다. 특정한 기계적 장치는 셀룰로스 또는 임의의 기타 실리콘 비-오염 겔의 첨가에 의하여 용액의 점도가 증가되는 것을 요구한다.

[0169] RTWCG SiOx 형성후, 전지를 물에 행군 후, 질소 또는 무수 공기로 건조시킨다. 물의 순도가 기타의 전지 처리 단계에 중요하기는 하나, 이는 RTWCG 막 행군에 대하여 중요하지는 않다. 실험에 의하면, 초고순도 물(거의 18 MΩ-cm)중에서 행군 RTWCG 전지 대 단순하고, 더 낮은 순도 및 역삼투 물에서 행군 RTWCG 전지의 성능에서는 뚜렷한 차이가 없었다.

[0170] 하나 이상의 실시양태에서, 개선된 RTWCG 용액을 사용하여 SiOx 박막을 성장시킨다. 고 효율 저 비용의 실리콘 태양 전지를 제조하는데 사용될 수 있는 단순화된 용액을 형성하도록 특정한 성분, 예컨대 규소 공급원은 배제될 수 있다. 이러한 RTWCG SiOx 용액은 성장율이 높으며 그리고 매우 낮은 AM1.5 평균 가중 반사를 갖는 반사방지 코팅(ARC)으로서 사용된 우수한 품질의 SiOx 막을 생성한다. ARC 형성과 동시에, 새로운 RTWCG SiOx 용액은 광전지 전지의 효율을 증가시키는 것으로 공지된 다수의 기타 중요한 특징을 생성한다. 그리하여, 복수의 고가의 제조 단계는 단일 공정 단계에서 동시에 모든 향상 특징을 생성하는 새로운 RTWCG SiOx 용액에 의하여 단순화된다.

[0171] 본원에 기재된 RTWCG SiOx 방법 및 공정은 촉매 작용에 의하여 실리콘 기판상에서 산화규소계(SiOx) 유전체 박막을 신속하게 성장시키는 실은 습식 화학적 공정이다. 태양 전지 적용에 대한 RTWCG SiOx 용액은 성장율이 약 500 nm/min이다. 성장 용액은 약 150 nm의 ARC 막 두께를 약 18 초 이내에 성장시키도록 배합될 수 있다. 기존의 제조 타임라인으로 통합시키기 위하여, SiOx 성장 시간은 25 초 내지 1 분으로 조절될 수 있으며, 이는 RTWCG SiOx ARC/SE 전지 설계의 경우 140 nm/min 내지 150 nm/min의 성장율로 변환된다. RTWCG SiOx ARC/SE/TO 전지 설계의 경우 성장율은 220 nm/min 내지 240 nm/min이다. 성장율 값은 실험에 의하여 소정의 두께를 갖는 산화물을 성장시키는데 필요한 시간을 측정하여 결정되었다. 초고속 SiOx 성장을 용액의 경우 고도 도핑된 n+ 또는 p+ 실리콘 기판상에서 성장시킨 SiOx 막의 두께는 처음 1 분 이내에 500 nm 정도로 높을 수 있으며, 더 긴 성장 시간 동안 정규화된 SiOx 성장율은 끊임없이 감소된다.

[0172] SiOx 막이 더 깊게 성장함에 따라, 반응을 지속시키는데 필요한 산소는 SiOx/Si 계면을 향하여 SiOx 두께를 증가시키으로써 이동되어야만 한다. 반응이 진행됨에 따라, 성장율은 더 작아지게 된다. 그러므로, RTWCG SiOx 막의 성장율은 SiOx 성장 시간에 대하여 일정하지 않다. 이는 실제로 막의 매우 우수한 균일성뿐 아니라, SiOx 두께에 대하여 더 큰 조절면에서 이로온 것으로 밝혀졌다.

[0173] 깨끗한 실리콘 기판으로 출발할 경우, SiOx 막은 매우 균일하다. 도 5는 거울 유사 표면을 갖는 8 인치 반도체-등급 c-Si 기판상에서 성장하는 400 nm 두께의 RTWCG SiOx 막의 SEM 도면을 도시한다. 상기 RTWCG SiOx 막의 SiOx 막의 두께 편차는 타원편광법에 의하여 측정시 약 0.5%이다. AFM에 의하여 밝혀진 평균 표면 거칠기(ASR)는 0.1 nm 정도로 낮다. 깨끗한 태양광 등급 평면 실리콘 기판의 경우, 막의 두께는 1% 미만 정도로 일탈된다.

[0174] 예를 들면, 타원편광법을 사용하여 두께 측정은 각각 6개의 태양광 등급 5-인치 Cz Si 기판상에서 독립적인 테스트 시설에서 실시하였다. 기판상에서의 SiOx 두께는 68 내지 110 nm 범위내이다. 각각의 기판을 가로지른 5 포인트 두께 측정은 최선의 SiOx 막상에서 0.75% 정도로 낮은 것으로부터 1.03%의 높은 편차까지의 평균으로부터의 편차를 나타낸다.

[0175] 깨끗한 실리콘 기판상에서 성장한 SiOx 막은 도 6(a)에서 알 수 있는 바와 같이 피라미드-피복된 n+ c-Si 표면 상에서 성장한 SiOx 막의 노마르스키 현미경 도(1,100배)를 나타내는 일치성이 우수하다. 노마르스키 현미경이 촬영한 사진은 피라미드 구조의 면 사이에서의 콘트라스트 차이가 없었다. 이로부터, RTWCG SiOx 막 성장은 (100) 및 (111) 결정학적 배향에서의 임의의 중요한 선택적 성장 없이 발생한다고 추론할 수 있다. 사실상, 다공성 실리콘 기판상에 존재하는 다양한 결정학적 배향에서 성장될 때조차(도 6(b)), SiOx 막은 꽤 균일하며 그리고 등각성을 갖는다. RTWCG SiOx 막의 우수한 일치성은 텍스처 처리된 태양 전지 표면에 사용하기에 이상적이게 된다.

[0176] 장치-품질 RTWCG SiOx 막은 본원에 개시된 성장 용액 배합물을 사용하여 성장된다. SiOx 막은

[0177] i. 다양한 결정질 실리콘 기판, 예컨대 c-Si 및 mc-Si;

[0178] ii. 무정형 실리콘 기판;

[0179] iii. III-V 화합물 반도체, 예컨대 GaAs 및 I-II-VI 반도체를 비롯한(이에 한정되지 않음) 반도체 기판상에

서 성장될 수 있다.

- [0180] 반대 의미로 명시되지 않을 경우, 100 nm/min 미만의 비교적 낮은 성장을 용액 배합물중에서 성장되는 RTWCG SiO<sub>x</sub> 막은 균일하며 그리고 등각성을 갖는다.
- [0181] 바람직한 RTWCG SiO<sub>x</sub> 성장 용액은 하기를 포함하는 스크리닝 공정을 통하여 선택된다:
- [0182] I. SiO<sub>x</sub> 성장 용액의 성분의 선택.
- [0183] II. SiO<sub>x</sub> 성장 조절의 선택.
- [0184] III. 조성 및 화학적 SiO<sub>x</sub> 조성 및 오염 조절.
- [0185] IV. 다양한 크기를 갖는 다수의 결정질 실리콘 태양 전지상에서 RTWCG SiO<sub>x</sub> 용액의 테스트.
- [0186] V. 다양한 금속화 기술에서의 RTWCG SiO<sub>x</sub> 용액의 테스트.
- [0187] VI. RTWCG SiO<sub>x</sub> 용액의 포토레지스트와의 양립성의 테스트.
- [0188] VII. 하기를 사용한 RTWCG SiO<sub>x</sub>의 균일성 및 일치성 테스트:
  - [0189] i. 고 해상도 노마르스키 현미경;
  - [0190] ii. 주사 전자 현미경(SEM);
  - [0191] iii. 투과 전자 현미경(TEM);
  - [0192] iv. 원자력 현미경(AFM).
- [0193] VIII. 하기를 사용한 SiO<sub>x</sub> 막의 다양한 성분의 RTWCG SiO<sub>x</sub> 화학적 조성 및 원자 농도의 테스트:
  - [0194] i. 에너지-분산 X선 분석(EDAX);
  - [0195] ii. X선 광전자 분광학(XPS) 조사 및 깊이 프로파일;
  - [0196] iii. 오제 전자 분광학(AES) 깊이 프로파일;
  - [0197] iv. 2차 이온 질량 분광학(SIMS) 깊이 프로파일;
  - [0198] v. 전체 반사 X선 형광(TXRF) 깊이 프로파일;
  - [0199] vi. 푸리에 변환 적외선(FTTR) 깊이 프로파일.
- [0200] IX. SiO<sub>x</sub> 막 표면의 증기상 분해(VPD).
- [0201] X. SiO<sub>x</sub> 두께는 하기를 사용하여 측정하였다:
  - [0202] i. 타원편광법;
  - [0203] ii. 텍텍 외형분석기;
  - [0204] iii. SiO<sub>x</sub> 막 측면의 SEM 도면.
- [0205] XI. 하기를 사용한 파장에 대한 굴절율 및 흡광 계수를 비롯한 RTWCG SiO<sub>x</sub> 막의 광학 성질의 테스트:
  - [0206] i. 고 해상도 타원편광법;
  - [0207] ii. 파장 UV/Vis 분광광도법에 대한 반사율 플롯;
  - [0208] iii. SiO<sub>x</sub> 막의 SEM 단면도.
- [0209] XII. 하기를 비롯한 -100 V 내지 +100V의 인가된 전압에 대한 이전 기술의 I-V/C-V 키슬리(Keithley) 플로터를 사용하고 그리고 중요 전기 데이터를 추출하는 I-V 및 C-V 플롯:
  - [0210] i. 누설 전류;
  - [0211] ii. 파괴 전압;
  - [0212] iii. 정적 유전 상수;



- [0213] iv. 건조 열, 고 강도 큰 UV 방사 및 고 강도 플라즈마를 비롯한(이에 한정되지 않음) 다양한 환경에 MOS 캐패시터를 노출시키기 이전에 그리고 이후에 다양한 SiO<sub>x</sub> 코팅된 실리콘 기판상에서 제조된 Al(Au)/성장 상태 RTWCG SiO<sub>x</sub>/Si/Au-Ti-Ag 작은 게이트 영역 MOS 캐패시터상에서의 이동 전하의 밀도;
- [0214] v. 하기에서의 압 및 조명 I-V 특징 및 Isc, Voc, FF, Pmax, Rs 및 Rsh:
- [0215] i. 작은 면적 및 큰 면적의 단결정(c-Si) RTWCG SiO<sub>x</sub> ARC/SE 태양 전지;
- [0216] ii. 작은 면적 및 큰 면적의 다결정(mc-Si) RTWCG SiO<sub>x</sub> ARC/SE/(TO) 태양 전지;
- [0217] iii. 스크린 인쇄된 접점을 갖는 통상의 n+/p Si 호모-접합 실리콘 태양 전지;
- [0218] iv. 하기를 비롯한(이에 한정되지 않음) 특수화된 전지 설계:
- [0219] a) 모든 이면 접점 전지
- [0220] b) 구면 태양 전지
- [0221] c) 수직 다접합(VMJ) 전지.
- [0222] XIII. RTWCG SiO<sub>x</sub> ARC/SE/(TO) 공정후 베어 전지 대 동일한 전지에서의 성능 데이터.
- [0223] XIV. RTWCG SiO<sub>x</sub> ARC/SE/(TO) 태양 전지를 다양한 환경에 노출후 성능 데이터
- [0224] XV. 내부 및 외부 양자 효율 플롯.
- [0225] 테스트에 사용된 대부분의 태양 전지는 평면 또는 텍스처 처리된 방출체 표면을 갖는 통상의 n+/p (P,B) Si 스크린 인쇄 금속배선 전지이었다. 전지는 다양한 전지 제조업자로부터 얻었다. 기판에 대한 기타 특징을 고려한다.
- [0226] SiO<sub>x</sub> 박막의 다양한 성분의 대부분의 원자 농도는 XPS에 의하여 얻었으며; 기타의 더 두꺼운 SiO<sub>x</sub> 막은 AES에 의하여 얻었다. 반대의 의미로 명시하지 않는다면, SiO<sub>x</sub> 박막의 XPS 및 AES 깊이 프로파일의 가로축에서의 깊이는 Ta<sub>2</sub>O<sub>5</sub> 스퍼터링 속도를 기준으로 하여 계산하였다. 선택된 샘플에 대한 타원편광법 데이터뿐만 아니라, 에칭 처리된 특징의 텍스처 프로파일은 SiO<sub>x</sub> 막의 실제 두께가 XPS 또는 AES 깊이 프로파일의 깊이에 해당하는 것보다 2 배 이하로 더 큰 것으로 나타났다.
- [0227] 바람직한 RTWCG SiO<sub>x</sub> 용액 배합물이 설정되는 커다란 체계적 실험 데이터의 필요성으로 인하여, 대부분의 테스트는 작은 면적의 태양 전지 또는 Si 기판에서 수행된다. 태양 전지 성능 결과와 RTWCG SiO<sub>x</sub> ARC/SE/TO 특징, 예컨대 SiO<sub>x</sub> 두께, 반사율 및 방출체의 비-금속배선된 표면으로부터의 에칭 백 처리의 정도의 상관관계를 얻기 위하여 단순한 방식을 고안하였다.
- [0228] 예를 들면, 일련의 SiO<sub>x</sub> 두께 실험에서, 거울 유사 표면을 갖는 n+ 및 p+ c-Si 테스트 기판을 사용하였다. 포토 리토그래피칼 마스크는 포지티브 포토레지스트에 좁은, 마이크론 크기의 라인뿐 아니라, 더 크며, 밀리미터 크기의 미피복 영역 모두를 개방하였다. 더 큰 무-포토레지스트 영역은 텍스처 외형분석법에 사용될 수 있는 더 좁은 라인에서 SiO<sub>x</sub> 막의 적절한 두께를 성장시키기 위한 가시 가이드로서 작용한다. 박막의 색상 및 그의 두께 사이의 관계는 당업계에 공지되어 있다. 정확한 SiO<sub>x</sub> 막 두께가 무-포토레지스트 기판의 더 큰 영역에 나타난 후, 샘플을 성장 용액으로부터 추출하고, 물로 행구고, 건조시키고, 포토레지스트를 제거하였다. 그후, SiO<sub>x</sub> 막 두께뿐 아니라, 방출체 에칭 백 처리의 레벨을 SiO<sub>x</sub> 막 제거 이전에 그리고 이후에 텍스처 프로파일 단계 사이에서의 차이로부터 계산하였다.
- [0229] 하나 이상의 실시양태에서, 실온 습식 화학 성장 용액은 실리콘 표면에서 산화 반응을 촉진할 수 있는 하나 이상의 원소를 함유하는 환원-산화 시스템 및 불화물 함유 산성 용액을 포함한다. 용액은 (실리콘 층을 제거하기 위한) 에칭 및 (SiO<sub>x</sub> 층을 증착시키기 위한) 산화물 성장의 균형을 제공한다.
- [0230] 포괄적 실험 조사의 결과로서, RTWCG SiO<sub>x</sub> 성장 용액은 금속 이온  $Me^{+n}/Me^{+(n+m)}$  (여기서 n은 0 내지 4이고, m은 1 내지 4임)의 다수의 조합을 포함할 수 있는 것으로 알려졌다. 이들 금속 이온으로는 금속 이온, 예컨대 Ti, Co, V, Cr, Fe, Ni, Cu, Y, Sr, Ce, Ba, Zr, Nb, Ru, Rh, Pb, Ag, La, W 및 Pd를 들 수 있으나, 이에 한정되지 않는다. 기타의 RTWCG SiO<sub>x</sub> 용액 배합물은 우수한 결과를 산출하며, Al, Sb, Be, Bi, Mg, Ce, Hf, Ta, Ti 및 Zr의 다양한 무기 금속 산화물 및 I 및 Br의 다양한 비-금속 산화물을 포함한다. Bi, Ti, Co, V, Ce, Al, La 및 Mg를 비롯한(이에 한정되지 않음) 다양한 금속 염화물 및 불화물은 또한 RTWCG SiO<sub>x</sub> 성장 용액의 성분으로서 사

용하기에 비교적 우수한 결과로 조사되었다. 기타 성분과 함께, 상기 이온을 함유하는 다양한 무기 금속 산화물을 수성 불화물 함유 산성 용액에 용해시켜 성장 용액 및 실리콘 기판 사이의 환원-산화(산화환원) 반응을 달성한다. 바람직한 성장 용액에서, 실리콘 태양 전지의 비-금속배선 표면의 동시 에칭 백 처리의 양 및 SiO<sub>x</sub> 두께 사이에는 소정의 비가 존재한다.

- [0231] 상기 단락에서 제시된 금속 또는 비-금속 이온 중 하나 이상의 조합은 산에 기초한 SiO<sub>x</sub> 성장 용액을 생성한다. 다양한 용액의 성장율은 수 nm/min 내지 500 nm/min 정도까지 다양하다. 금속 및 비-금속 이온의 다양한 부류의 역할은 SiO<sub>2</sub> 박막의 성장을 향상시키기 위하여 성장 용액에 첨가될 수 있는 환원 산화(산화환원) 수성 성분 및 임의로 촉매(예컨대 H<sub>2</sub>TiF<sub>6</sub>, Pd(O<sub>2</sub>C<sub>3</sub>F<sub>3</sub>)<sub>2</sub>, TiCl<sub>4</sub> 및 (NH<sub>4</sub>)<sub>2</sub>TiF<sub>6</sub>) 등을 제공하는 것이다.
- [0232] 개선된 RTCWG 용액이 본원에 기재되어 있으나, "실리콘상에서 SiO<sub>2</sub>에 기초한 산화물의 실온 습식 화학 성장 공정"이라는 명칭의 미국 특허 제6,080,683호 및 "기판상에서 SiO<sub>2</sub>에 기초한 산화물의 실온 습식 화학 성장을 위한 공정을 사용한 박막 유전체의 제조 방법"이라는 명칭의 미국 특허 제6,593,077호에 기재되어 있는 바와 같은 용액도 또한 사용할 수 있다.
- [0233] RTCWG 유전체 막은 Si-O-x로 이루어지며, 여기서 Si는 규소이고, O는 산소이고, x는 질소, 탄소, 불화물 또는 수소일 수 있다. 훨씬 더 적은 정도를 위하여, 막은 또한 미량 레벨의 Si-O-M으로 이루어지며, 여기서 M은 금속 이온이다. 바람직한 SiO<sub>x</sub> 막의 XPS 깊이 분석은 미량 금속의 별크를 산화시키거나 또는 Si, N 및 기타의 비-금속 미량 불순물에 결합된다는 것을 나타낸다. 디콘볼루션(deconvolution) 피크에서 결합 에너지 값을 사용하여 SiO<sub>x</sub> 성분의 원자 비율을 계산하는데 사용되는 민감도 인자는 이온 에칭 처리된 Si, Ti, SiC, BN, TiO<sub>2</sub>, 열 SiO<sub>2</sub> 및 다양한 기타 금속 표준을 분석하여 정확하게 측정하였다.
- [0234] 하나 이상의 실시양태에서, 첨가제는 RTCWG 용액에 포함되어 전도성 층을 제공할 수 있다. 금속 질화물, 예컨대 Bi, Ti, Co, Cu, Se 및 Ce로 이루어진 다양한 RTCWG 성장 용액은 높은 Si-O-M(예, Si-O-Cu, Si-O-Bi, Si-O-Se) 농도를 갖는 막을 생성한다. Bi, Ti, Co, V, Ce, Al, La 및 Mg에 기초한 염화물 및 불화물로 이루어진 군으로부터 선택된 금속 염화물 및 불화물은 또한 전도성 층의 형성을 촉진시키기 위하여 포함될 수 있다. 이들 막은 태양 스펙트럼의 가시 부분에서 투명하며, 전도성을 가지며, 대략 10%의 비교적 낮은 AWR을 갖는다. Si-O-M 막은 종래 기술에 공지된 투명 전도성 산화물(TCO)의 더 높은 품질의 저 비용 대체물로서 사용될 수 있다. RTCWG TCO는 효율이 매우 높은 저 비용 박막 태양 전지에서의 적용예를 비롯한 각종 전자 및 광전자(광자) 적용예를 갖는다. 작동의 임의의 방식 또는 이론으로 한정하지 않으면서, 이들 화합물을 함유하는 RTCWG 용액은 SiO<sub>x</sub> 층에서의 금속을 형성하는 무전해 도금과 유사한 공정이 가능한 것으로 보인다.
- [0235] 하나 이상의 실시양태에서, RTCWG 용액은 불화물 공급원을 포함한다. 불화물 공급원의 예로는 H<sub>2</sub>SiF<sub>6</sub>, NH<sub>4</sub>F, HF, H<sub>2</sub>TiF<sub>6</sub>, BaF, BF<sub>4</sub> 및 기타 금속 및 비-금속 불화물을 들 수 있다. RTCWG 용액은 또한 불화물 공급원일 수 있는 1 종 이상의 산을 포함할 수 있다. 산의 예로는 H<sub>2</sub>SiF<sub>6</sub>, HCl, HF, HNO<sub>3</sub> 및 H<sub>2</sub>SO<sub>4</sub>를 들 수 있다. 비-침습성 첨가제의 비제한적인 예로는 NH<sub>4</sub>F, HF, HCl, H<sub>2</sub>O, HNO<sub>3</sub>, H<sub>2</sub>O<sub>2</sub> 및 실리카 공급원, 예컨대 콜로이드성 실리카, SiO<sub>2</sub> 및 기타 가용성 금속 규산염을 들 수 있다. 이들 첨가제는 본 발명에 의하면 기타의 용도 중에서도 화학적 조성을 조절하고, 성장 용액의 pH를 조절하고, 막의 금속 및 비-금속 불순물 농도를 조절하고, RTCWG SiO<sub>x</sub> 막의 성장율을 변경시키고, 비-금속배선 방출체의 표면이 에칭 백 처리되는 속도를 조절하는데 사용될 수 있다.
- [0236] 본원에는 고 효율, 저 비용, 결정질 태양 전지 적용예를 위하여 특수하게 배합된 RTCWG SiO<sub>x</sub> 용액이 기재되어 있다. 이와 같은 새로운 RTCWG 용액의 개발은 저 비용 및 친환경 배합물뿐 아니라, 증가된 수의 임무를 가능케 하는 배합물을 강조한다.
- [0237] 킹크-및-테일 타입 방출체 확산 이후에, 통상의 스크린 인쇄 금속배선은 전면 및 이면 접점을 생성한다. RTCWG 공정은 더 낮은 접촉 저항 및 전도성이 더 큰 전면 그리드 접점을 제공하는 스크린 인쇄 페이스트의 사용을 허용한다. 마지막으로, 단일 단계 RTCWG SiO<sub>x</sub> 성장 용액은 부수적으로:
- [0238] i. 금속배선을 포함하는 전지 표면을 원위치 세정하고;
- [0239] ii. 우수한 품질의 에지 분리를 잠재적으로 생성할 수 있으며;
- [0240] iii. 낮은 반사율 SiO<sub>x</sub> ARC를 생성하며;
- [0241] iv. 전면 Ag계 및 이면 Al 접점을 포함하는 전지 표면을 부동화하고;

- [0242] v. 우수한 품질의 선택적 방출체(SE)를 생성하며;
- [0243] vi. 텍스처 처리된 SiOx (TO) 표면을 생성한다.
- [0244] 강한 전면 전계의 고유한 형성과 함께 상기 RTWCG SiOx ARC/SE/(TO) 특징은 실리콘 태양 전지의 효율에서의 상당한 증가에 기여한다. 당분야의 고 효율 전지 설계에서 공지된 것에 비하여, RTWCG SiOx ARC/SE/(TO) 기술은 일부 에너지를 요구하는 단계를 비롯한 특정한 처리 단계를 배제하여 제조 비용을 크게 감소시킨다.
- [0245] 본원에 기재된 RTWCG SiOx 성장 용액의 다양한  $Me^{3+}/Me^{5+}$  산화환원 시스템, 산화 촉매 및 비-침습성 성분의 개발에 대하여 특별히 주의한다. 비-침습성 성분은 SiOx의 금속 불순물 농도를 최소로 하며, 실리콘 표면을 잘 부동화시키는 반사율이 낮은 투명 SiOx 막을 생성한다. 전지 금속배선의 완전성을 손상시키지 않으면서 방출체의 비-금속배선 표면으로부터 적절한 두께를 에칭 백 처리하는데 용액이 요구된다.
- [0246] 본원에서 기재한 바와 같이, 바람직한 RTWCG SiOx 성장 용액은 산화환원 시스템, 수성 균질한 산화 촉매 및 비-침습성 무기 첨가제를 사용한다. 다양한 피크의 XPS BE 분석은 미량의 비-산화된 금속이 표면에서만 존재한다는 것을 나타낸다. SiOx 벌크 구역에서 발견되는 거의 100%의 불순물은 질소, 규소 또는 산소와 함께 안정한 화합물을 형성한다. 이러한 관찰은 Si 상에서 성장한 RTWCG SiOx 막뿐 아니라, 기타의 연구된 기관, 예컨대 GaAs 및 IV, III-V, I-II-VI족으로부터의 기타 반도체 기관에 대하여도 유효하다.
- [0247] 실리콘 태양 전지 적용예에 바람직한 RTWCG SiOx 성장 용액 배합물을 생성하기 위하여, RTWCG SiOx 성장 용액 배합물은 다양한 금속 이온  $Me^{+n}/Me^{+(n+m)}$ 을 포함하며, 여기서 n은 0 내지 4이고, m은 1 내지 4이다. 성장 용액의 성장율을 향상시키고 및/또는 산화물 중의 금속 농도의 레벨을 감소시키는데 성공적으로 사용되어 온 일부 금속 또는 비-금속 이온의 비제한적인 예로는 Ti, Co, V, Cr, Ni, Sr, Cu, Ce, Y, Zr, Nb, Ru, Rh, Fe, Ba, Pb, Pd, I, Br, Al, Sb, Be, Bi, Hf, Ta, W, La, Ir, Os, As, Sn, Ag 및 Mg를 들 수 있다. 다양한 금속 이온의 기능은 산화환원 성분으로서의 기능이며, 예를 들면  $K_3Fe(CN)_6$ 은  $Fe^{2+}/Fe^{3+}$  산화환원 시스템을 형성한다. 기타 금속 이온은 RTWCG SiOx 막막의 성장율을 증가시키는 균질한 산화 촉매 성분으로서 작용한다.
- [0248] 비-침습성 첨가제의 비제한적인 예로는 NaF, KOH, NaF 및  $NH_4F$  및 HF, HCl,  $H_2SO_4$ ,  $H_2O$  및  $H_2O_2$ 를 들 수 있다. 이들 첨가제는 성장율을 조절하며, 예컨대 금속 및 비-금속 불순물로부터의 광학 및 전기 손실을 감소시키며, 비-금속배선 방출체의 표면이 에칭 백 처리되는 속도를 조절한다. SiOx 품질의 주요 개선은 SiOx 성장 용액의 모든 유기 성분이 무기 성분으로 대체된 후 나타났다.
- [0249] 하나 이상의 실시양태에서, 고 품질 RTWCG SiOx ARC/SE/(TO) 특징을 생성하는 RTWCG SiOx 성장 배합물은 규소 공급원이 실질적으로 없다. 규소 공급원이 "실질적으로 없다"라는 것은 RTCWG 용액 중의 상당한 레벨의 규소 공급원이 없다는 것을 의미한다. 특히, 규소 공급원을 의도적으로 첨가하지는 않으며, 용액은 규소 성분을 포함하지 않는다. 미량 규소 레벨은 RTCWG 용액의 무-규소 품질로부터 손상되지 않는데, 이는 미량 불순물을 제거하기가 곤란할 수 있으며 그리고 용액의 작용에 영향을 미치지 않는 것으로 알려져 있기 때문이다. 미량 레벨이라는 것은 규소 레벨이 1 중량% 미만 또는 0.1 중량% 미만이다.
- [0250] 일부 실시양태에서, 규소는 ppm 레벨로 존재한다.
- [0251] 이들 바람직한 배합물은 비용이 저렴할 뿐 아니라, SiOx 막 두께, 성장율 및 에칭 백 처리 사이의 이상적인 균형을 유지한다.
- [0252] 다수의 원소 및 특히 전이 금속 원소는 산화환원 반응에 공통으로 참여하도록 하는 복수의 산화 상태를 갖는다. RTWCG SiOx 성장 공정의 중요성 및 방출체의 비-금속배선 표면의 에칭 백 처리에 중요한 2종 유형의 산화환원 반응은 원자-전이 반응, 예컨대 산화 첨가/환원 제거 및 전자-전이이다. 기본적인 산화환원 반응은 산화종 및 환원종 사이의 약화된 반응을 포함하는 "자가-교환" 반응이다. 전자 교환, 예컨대  $Fe^{2+}$  및  $Fe^{3+}$  이온 사이의 전자 교환을 생성하는 비교적 다수의 유기 화합물, 예컨대 염화N-(n-부틸)피리디늄 및 무기 물질, 예컨대  $K_3Fe(CN)_6$ 가 존재한다.
- [0253] 무기 금속 또는 비-금속 산화물, 무기 금속 및 비-금속 염화물 및 무기 금속 및 비-금속 불화물의 다수의 조합이 밝혀졌으며 그리고 RTWCG SiOx 성장 용액을 생성하는데 사용된다. 하기 단락은 종래 기술인 RTWCG에서 발견되는 덜 바람직하고 더 복잡한 용액으로부터 바람직하고 단순화된 RTWCG 성장 용액을 발전시킨 실험 작업의 매우 간결한 부분을 포함한다. 새로운 RTWCG 성장 용액은 막에서 더 적은 금속 성분을 투입하며, 성장율이 더 높

으며, 저 비용, 고 효율의 RTWCG SiO<sub>x</sub> ARC/SE/TO 실리콘 태양 전지의 대규모 제조에 더 우수하게 적합하다.

- [0254] 도 7은 (100) p-Si 기판상에서 성장한 종래 기술 RTWCG SiO<sub>x</sub> 박막의 XPS 깊이 프로파일을 도시한다. 성장 용액은 실리카로 포화된 34% H<sub>2</sub>SiF<sub>6</sub> 3 부피부, 60% H<sub>2</sub>TiF<sub>6</sub>(aq) 2 부피부, 5% 염화N-(n-부틸)피리디늄 1 부피부 및 5% K<sub>3</sub>Fe(CN)<sub>6</sub>(aq) 2 부피부로 이루어진다. 성장 용액은 약 20 분의 긴 성장 시간으로 인하여 제조 환경에서 SiO<sub>x</sub> ARC를 생성하기가 매우 현실적이지 못하다. Si 및 O 원자 깊이 프로파일은 상당히 일정하여 그의 AM1.5 AWR 값이 최적화된 통상의 CVD 증착된 SiN<sub>x</sub> ARC 막보다 약간 낮게 된다.
- [0255] 모든 유기 성분이 제거된 후 막의 품질이 개선된다. 도 8에서의 AES 깊이 프로파일은 5 부피부의 34% H<sub>2</sub>SiF<sub>6</sub>(aq), 1 부피부의 60% H<sub>2</sub>TiF<sub>6</sub>(aq) 및 1 부피부의 5% K<sub>3</sub>Fe(CN)<sub>6</sub>(aq)로 생성된 무기 성장 용액 배합물에 의하여 3 분 이내에 p-Si 기판상에서 성장한 110 μm 두께의 SiO<sub>x</sub> 막을 갖는다. 비교적 낮은 Fe 농도로 인하여, 이와 같은 SiO<sub>x</sub> 막은 태양 전지 적용예에 대하여 우수한 전기 및 유전체 성질을 갖는다. 제1의 RTWCG 용액 배합물 중 하나는 태양 전지의 전면 및 이면 점점 금속배선과 완전 양립성을 갖는다. 그러나, 가시광에서의 전체 반사율은 성장율이 느린 SiO<sub>x</sub> 용액 배합물보다 약간만 더 낮았다(도 7). n+-Si 방출체의 표면의 비-금속배선 부분은 우수한 품질의 선택적 방출체를 형성하기에 충분히 에칭 백 처리되지 않았다. RTWCG SiO<sub>x</sub> 막의 금속 함유량은 본원에 제시된 바와 같이 기타의 바람직한 성장 용액 배합물 중에서 성장되거나 또는 희석된 HF(aq) 중에서 짧은 에칭 단계를 첨가하여 추가로 감소될 수 있다.
- [0256] Si 공급원 성분을 가지며 그리고 낮은 금속 RTWCG SiO<sub>x</sub> 막을 성장시키는 바람직한 용액은 34% H<sub>2</sub>SiF<sub>6</sub>(aq) 1 내지 5 부피부, 60% H<sub>2</sub>TiF<sub>6</sub>(aq) 1 내지 4 부피부, 10% K<sub>3</sub>Fe(CN)<sub>6</sub>(aq) 1 내지 4 부피부 및 1 ℓ 물에 용해된 20 g Co(OH)<sub>2</sub> 1 내지 5 부피부로 이루어진다. 코발트는 생성된 SiO<sub>x</sub> 막의 광학 성질을 개선시킨다. 바람직한 용액 배합물을 사용하는 성장 상태 SiO<sub>x</sub> 막의 XPS 표면 조사는 도 9(a)에 도시되어 있다. 미량의 Fe만이 고 성능 XPS 시스템에 의하여 발견되었다. 이러한 SiO<sub>x</sub> 막의 낮은 5.4% 평균 반사율은 도 9(b)에 도시된 막의 등급별 굴절율에 의하여 설명된다.
- [0257] 성장 상태 막의 표면에서의 굴절율은 타원편광법을 사용하여 약 1.4인 것으로 밝혀졌다. 이러한 수치는 막의 표면의 원자 화학적 조성과 잘 일치하며, 여기서 31.5%는 규소이고, 62%는 산소이고, 5.6%는 탄소이다. 소량의 질소, 불소, 미량 레벨의 철 및 기타 금속 및 비-금속 불순물은 함께 막의 표면 조성의 0.9%에 해당한다.
- [0258] 도 9(b)에서 명백한 바와 같이, 막의 표면은 SiO<sub>2</sub>-풍부하다. 그러나, SiO<sub>x</sub> 조성은 SiO<sub>x</sub>/Si 계면을 향하여 점진적으로 규소가 풍부하게 된다. SiO<sub>x</sub> 막은 깊이에 대하여 표면에서 약 1.4로부터 SiO<sub>x</sub>/Si 계면에서 약 3.5로 증가되는 등급별 굴절율을 갖는다. 이러한 등급별 굴절율은 막의 낮은 반사율을 설명한다.
- [0259] RTWCG SiO<sub>x</sub> 막의 TXRT 깊이 프로파일은 금속 불순물의 최대 농도가 아마도 성장 용액으로부터의 흡수로 인하여 막의 표면에서 또는 그 부근에 존재하는 것으로 나타났다. RTWCG 막의 성장 및 차후의 물 행균후, 대부분의 표면 금속 오염물은 마일드 HF(aq) 에칭에 의하여 제거될 수 있다. SiO<sub>x</sub> 막의 주요 성분의 원자 농도는 도 10의 XPS 깊이 프로파일에서 나타난다. 막은 실리카로 포화된 H<sub>2</sub>SiF<sub>6</sub> 3 부피부, 60% H<sub>2</sub>TiF<sub>6</sub>(aq) 2 부피부 및 10% K<sub>3</sub>Fe(CN)<sub>6</sub>(aq) 2 부피부로 이루어진 용액 중에서 성장한다. 생성된 RTWCG SiO<sub>x</sub> 막을 물로 행균 후, 15 초 동안 1 부피부의 HF(conc) 대 64 부피부의 H<sub>2</sub>O인 희석된 불화수소산 용액 중에서 에칭 처리하였다. 마지막으로, 샘플을 탈이온수 중에서 행균고, 질소로 건조시켰다. 마일드 에칭은 낮은 레벨의 금속 불순물을 생성한다. Fe의 원자 농도는 약 1.3%로부터 0.1%의 기기 검출 한계치 아래로 떨어졌으며, 마찬가지로 Ti는 약 1%로부터 다시 기기 검출 한계치 아래로 떨어졌다. 추가의 보너스로서, 마일드 에칭은 AM 1.5 AWR이 4.9%의 초기값으로부터 3.08%로 감소된 텍스처 처리된 SiO<sub>x</sub> 막 표면을 생성하였다.
- [0260] 하나 이상의 실시양태에서, RTWCG 용액은 H<sub>2</sub>TiF<sub>6</sub> 2 부피부, SiO<sub>2</sub>로 과포화된 콜로이드성 실리카 2 부피부 및 10% K<sub>3</sub>Fe(CN)<sub>6</sub>(aq) 1 부피부로 생성된다. 평활한 n+/p c-Si 웨이퍼상에서 성장한 평활한 RTWCG SiO<sub>x</sub> 막은 AM1.5 AWR이 4.78%로 매우 낮다. 용액은 도 10으로부터의 막과 유사하게 깊이를 따라 Si 농도가 점진적으로 증가되는 막을 생성한다. 도 11 참조. 그의 굴절율은 깊이를 따라 SiO<sub>x</sub>/Si 계면에서 1.35의 표면 값으로부터 3.5로 증가되었다. 막의 표면 탄소는 막의 화학적 안정성을 크게 증가시키지만, 등급별 굴절율에 대하여서는 큰 효과는 없는 것으로 밝혀졌다.
- [0261] 성장 상태 SiO<sub>x</sub> 막의 경우 1% 이하의 비교적 큰 표면 금속 불순물 농도는 대부분 실리콘 및 기타 기판상의 SiO<sub>2</sub>



막의 거의 실온 액체 상 증착(LPD)에 광범위하게 사용되는 상업적 등급  $\text{H}_2\text{SiF}_6$  규소 공급원 성분에 의하여 도입되는 것으로 밝혀졌다. 기타 Si 성분은 통상의  $\text{H}_2\text{SiF}_6$  규소 공급원 성분을 대체하고자 하였다. 도 12는 70%  $\text{NH}_4\text{SiF}_6(\text{aq})$  5 부피부, 60%  $\text{H}_2\text{TiF}_6(\text{aq})$  2 부피부, 10%  $\text{K}_3\text{Fe}(\text{CN})_6(\text{aq})$  2 부피부 및 10 g  $\text{Co}(\text{OH})_2$ 를 1 ℓ 10%  $\text{HCl}(\text{aq})$ 에 용해시켜 생성된 용액 3 부피부로 생성된 성장 용액을 사용하여 성장시킨 RTWCG  $\text{SiO}_x$  막의 XPS 깊이 프로파일을 도시한다. n+-Si 기판상에서의 성장 상태 막은 Ti 및 Fe 원자 농도가 XPS 검출 한계치보다 낮다. 140 nm 두께의 막은 400-1,200 nm 스펙트럼에 걸쳐 AM1.5 AWR이 5.14%이었다.

[0262] RTWCG  $\text{SiO}_x$  성장 용액 배합물로부터 규소 공급원 성분의 제거에 의하여 충분한 에칭 백 깊이로 증가된  $\text{SiO}_x$  성장율을 얻게 되어 스크린 인쇄된 전면 및 이면 접점의 완전성 및 생성된  $\text{SiO}_x$  막의 금속 불순물 농도의 감소를 보존하는 탁월한 품질 선택적 방출체를 형성하였다. 하기에는 상기 테스트한 다수의 배합물로부터의 2가지의 예가 있다.

[0263] 도 13은 2 부피부의 60%  $\text{H}_2\text{TiF}_6(\text{aq})$ , 2 부피부의 5%  $\text{K}_3\text{Fe}(\text{CN})_6(\text{aq})$  및 3 부피부의  $\text{H}_2\text{O}$ 의 용액을 사용하여 n+ c-Si 기판상에서 성장시킨 낮은 금속 불순물 RTWCG  $\text{SiO}_x$  막의 XPS 깊이 프로파일을 도시한다. 다양한 성분 농도를 갖는 상기 RTWCG 용액의 버전을 다수의 n+p c-Si 및 mc-Si 작은 면적의 실리콘 태양 전지에서 테스트하였다. 생성된 고 품질 RTWCG  $\text{SiO}_x$  ARC/SE 전지 구조로부터 우수한 결과를 얻었다. 성장 상태  $\text{SiO}_x$  막내에 함유된 금속 불순물의 양은 더 긴 후-성장 물 행균 시간에 의하여 감소되었다. Fe 및 Ti 금속 불순물의 원자 농도는 0.1% 미만이며, 산소, 규소, 티탄 및 철 피크의 XPS 결합 에너지에 의하여 알 수 있는 바와 같이 Si-Me 또는 Me-O 결합을 형성하였다.

[0264] RTWCG  $\text{SiO}_x$  성장 도중에 에칭 백 처리된 비-금속배선 방출체 표면의 두께는 용액의 농도에 의존하며, 이는  $\text{SiO}_x$  ARC 막의 최적의 두께를 성장시키면서 우수한 품질의 선택적 방출체를 생성하도록 변경될 수 있다. 예를 들면, 특정한 배합물은 비교적 고 농도의  $\text{H}_2\text{TiF}_6$  및  $\text{K}_3\text{Fe}(\text{CN})_6$ 로 이루어진다. 평활한 n+/p c-Si 방출체 표면상에서 140 nm 두께의  $\text{SiO}_x$  ARC 막에 대한 성장 시간은 약 50 초 이었다. 용액은 AM1.5 AWR이 6.45%인 막을 형성하며, 비-금속배선 방출체 표면으로부터 0.18-0.22  $\mu\text{m}$ 의 깊이를 에칭 백 처리하였다.

[0265] 도 14는 이하에서 VT 용액으로 지칭하는, 60%  $\text{H}_2\text{TiF}_6(\text{aq})$  1 내지 3 부피부 및 1 ℓ 10%  $\text{HCl}(\text{aq})$ 에 용해된 1-5 g  $\text{V}_2\text{O}_5$  1 내지 3 부피부의 바람직한 성장 용액에 의하여 n+ c-Si 기판상에서 성장시킨 낮은 금속 불순물 RTWCG  $\text{SiO}_x$  막의 성분의 XPS 깊이 프로파일을 도시한다. VT 용액은 우수한 품질의 RTWCG  $\text{SiO}_x$  ARC/SE의 형성에 대한 모든 필수 요건을 충족하며 그리고 효율에서의 최고의 이득 중 하나를 제공하였다. 이는 전면 및 이면 금속배선과 완전 양립성을 갖는다. 막의 표면상에 주로 집중되어 있는 금속 불순물은 나사 글렌(NASA Glenn)의 고 해상도 XPS 시스템의 기기 검출 한계치 미만의 농도를 갖는 것으로 밝혀졌다.

[0266] 평활한 120-150 nm 두께의  $\text{SiO}_x$  막은 예컨대 도 13 및 도 14에서 사용된 바와 같은 성장 용액에 의하여 고도 도핑된 n+ 표면상에서 성장시켰다. 5% 내지 9%의 성장 상태 AM1.5 AWR 값은 추가의 TO 형성 단계에 의하여 감소된다. 평활한  $\text{SiO}_x$  막은 특히 400-1,200 nm AM1.5 태양 스펙트럼의 저 파장 단부에 대한 가시 방사에 대하여 매우 투명하였다. 저 파장 단부에서 모든 기타 표준 단일층 및 특히 다층 ARC가 가장 많이 흡수된다. 실현의 예는 가시광의 흡수가 240 nm 두께의  $\text{SiO}_x$  막에 대하여조차 1% 미만이라는 것을 나타낼 것이다.

[0267] 여유 있게는 VT 및 관련 성장 용액의 가장 고가의 성분은 60%  $\text{H}_2\text{TiF}_6(\text{aq})$  성분이다. 게다가, 특히 상이한 판매자로부터 입수한 경우 화학물질의 배취 사이에 품질 문제가 있는 것으로 관찰되었다. 경제성 및 품질 제어의 이유로, 이러한 성분은 실험실에서 생성하였다. 10%-50%  $\text{HF}(\text{aq})$  1 ℓ 당 10 g 내지 275 g 사이의 기술 등급  $\text{TiO}_2$  아나타제를 용해시켰다. 여기에 2 g 내지 50 g  $\text{V}_2\text{O}_5$ 를 직접 첨가하거나 또는, 우선 10% 내지 30%  $\text{HCl}(\text{aq})$ 에 용해시키고, 상이한 비의  $\text{V}_2\text{O}_5/\text{HCl}(\text{aq})$  대  $\text{H}_2\text{TiF}_6/\text{HF}(\text{aq})$ 의 혼합물을 생성하였다. 초고순수 물, 반도체 등급 HF 및 반도체 등급 HCl을 사용하였다.

[0268] 더 높은 농도의  $\text{V}^{4+}$  이온 성분을 함유하는  $\text{SiO}_x$  성장 용액을 점점 더 높은 성장율에서  $\text{SiO}_x$  막을 생성한다. 표 1은 n+-Si 기판상에서 동시 RTWCG  $\text{SiO}_x$  ARC/SE/TO 전지 구조를 생성하는데 필요한 시간의 길이를 나타낸다. 130 내지 150 nm(표 1 참조)의  $\text{SiO}_x$  두께는  $\text{V}_2\text{O}_5$  성분의 일정한 양에 첨가된  $\text{TiO}_2$  공급원의 양에 의존하여 1초 미만 내지 약 15 초 소요된다. 이와 같은 그리고 다수의 기타 유사한 실험에서,  $\text{SiO}_x$  두께는 사전-설정된 색상 코드로부터 및/또는 포토레지스트 차폐된 실리콘 표면의 텍스처 프로파일을 사용하여 추정된다.

[0269] <표 1>

여러가지 성장 용액의 금속 청색 RTWCG  
SiO<sub>x</sub> 막을 성장시키는데 필요한 시간.  
TiO<sub>2</sub> 아나타제 성분의 농도는 변경시키면서  
V<sub>2</sub>O<sub>5</sub> 성분의 농도는 일정하게 유지함(52 g/ℓ)

HF(conc)에 용해된 TiO <sub>2</sub> 농도	HF(conc)에 용해된 V <sub>2</sub> O <sub>5</sub> 농도	150 nm SiO <sub>x</sub> 두께에 대한 산화 시간
373g TiO <sub>2</sub> / L	52g V <sub>2</sub> O <sub>5</sub> / L	15 초
298g TiO <sub>2</sub> / L	52g V <sub>2</sub> O <sub>5</sub> / L	3 초
224g TiO <sub>2</sub> / L	52g V <sub>2</sub> O <sub>5</sub> / L	1 초
149g TiO <sub>2</sub> / L	52g V <sub>2</sub> O <sub>5</sub> / L	<1 초
75g TiO <sub>2</sub> / L	52g V <sub>2</sub> O <sub>5</sub> / L	<1 초

[0270]

[0271]

표 1에서의 초고 성장율은 전지의 선행 부분 및 및 전지의 후행 부분 사이의 성장 시간의 작은 차이로 인하여 산업용 설정에서의 조절에 대한 과제가 된다. 하나 이상의 실시양태에서, 용액을 20 초 이상, 가장 바람직하게는 25 초 내지 1 분 이내에 ARC/SE/TO 구조를 성장시키도록 조정한다.

[0272]

도 15는 고도 인 도핑된 n+ c-Si 기판상에서 성장시킨 저 금속 불순물 RTWCG SiO<sub>x</sub> 막의 주요 성분의 XPS 깊이 프로파일을 도시한다. 막을 생성하는데 사용된 초저 비용 성장 용액은 15% 내지 30% HF(aq)에 용해된 10 g/ℓ의 TiO<sub>2</sub> 아나타제 1 내지 3 부피부 및 10% HCl(aq)에 용해된 3.5 g/ℓ V<sub>2</sub>O<sub>5</sub> 1 내지 2 부피부로 이루어진다. 이러한 용액이 130-150 nm 두께의 RTWCG SiO<sub>x</sub> 막을 성장시키는데 필요한 시간은 20 내지 30 초이다.

[0273]

예컨대 도 15에서 사용된 바와 같이 더 높은 성장을 용액은 더 낮은 성장을 용액에 비하여 막의 표면에서조차 실리콘이 더 풍부하다. 이러한 이유로, 더 빠른 성장 용액은 2.2 정도로 높은 표면 굴절율을 갖는 막을 생성하여 SiO<sub>x</sub>/Si 계면에서 3.5로 점진적으로 증가된다. 규소의 농도는 SiO<sub>x</sub>/Si 접합을 향하여 점진적으로 증가되면서, 산소의 원자 농도는 SiO<sub>x</sub> 깊이에 대하여 점진적으로 감소된다. 이러한 Si 풍부한 SiO<sub>x</sub> 막의 반사율이 도 10에서 SiO<sub>x</sub> 막의 반사율보다 더 높기는 하나, 그의 AM1.5 AWR은 여전히 10% 미만이다. 이러한 Si 풍부한 SiO<sub>x</sub> 막은 임의의 기타 이전 기술의 단일층보다 가시 스펙트럼에서 더 투명하며, 다층 ARC보다 훨씬 더 투명하다.

[0274]

150 nm 두께의 우수한 품질의 RTWCG SiO<sub>x</sub> 막을 생성하는 고 성장율, 초저 비용의 용액은 단일 금속 산화물, 금속 염화물 또는 금속 불화물 성분을 다양한 농도의 수성 HF에 용해시켜 생성하였다. 본원에 기재된 전이 금속 원소의 산화물이 바람직한 금속 산화물 성분이다. 금속 산화물 성분의 더 높은 농도 및 보다 적게는 사용한 HF의 농도에 따라 SiO<sub>x</sub> 성장율이 증가된다.

[0275]

HF(aq)에 용해된 오산화바나듐은 금속 산화물 성분을 HF에 용해시켜 생성된 성장 용액의 일례이다. 도 16은 130 내지 150 nm 두께의 RTWCG SiO<sub>x</sub> 막을 고도 인 도핑된 실리콘 기판상에서 성장시키는데 필요한 시간의 길이 대 50% HF(aq)에 용해된 V<sub>2</sub>O<sub>5</sub>의 정규화된 양을 도시한다. SiO<sub>x</sub> 성장율은 보다 많게는 HF 중의 V<sub>2</sub>O<sub>5</sub> 농도의 농도에 의존하며, 보다 적게는 HF 수용액의 희석에 의존한다. 다양한 양의 V<sub>2</sub>O<sub>5</sub>의 용액을 다양한 HF(aq) 농도에 용해시킨다. 유사하게 고도 인 도핑된 n+-Si 기판상에서 상이한 성장 용액을 사용하여 140 nm 두께의 SiO<sub>x</sub> 막을 성장시켰다. 막을 형성하는데 필요한 시간을 측정하고, 그 결과를 하기 표 2에 제시한다. 알 수 있는 바와 같이, 점차로 더 강한 HF 농도로 용해된 일정한 양의 V<sub>2</sub>O<sub>5</sub>를 갖는 용액에 대하여 성장 시간에서 비교적 작은 감소만이 존재한다. 동일한 농도의 HF에 용해된 점차로 더 큰 V<sub>2</sub>O<sub>5</sub> 양의 용액은 성장 시간에서의 훨씬 더 상당한 감소가 나타난다.

[0276]

7.5 g V<sub>2</sub>O<sub>5</sub>/ℓ HF(aq) 미만의 V<sub>2</sub>O<sub>5</sub> 농도를 갖는 성장 용액은 바나듐의 원자 농도가 0.1% 미만인 SiO<sub>x</sub> 막을 생성한다. 표 2에서와 같이 더 높은 V<sub>2</sub>O<sub>5</sub> 농도를 갖는 용액은 금속 바나듐의 원자 농도가 점진적으로 증가되는 SiO<sub>x</sub> 막을 생성한다. 140 nm 두께의 SiO<sub>x</sub> 막을 10 초 이내에 성장시키는 초고 성장율 용액에 의하여 생성되는 상기와 같은 그리고 품질 제어 문제로 인하여, 바람직한 V<sub>2</sub>O<sub>5</sub> 농도는 7.5 g V<sub>2</sub>O<sub>5</sub>/ℓ HF(aq) 미만이며, 바람직한 HF 농도

는 10% 내지 30%이다.

<표 2>

다양한 농도의 HF(aq)에 용해된 다양한 양의 촉매 V2O5를 갖는 성장 용액을 사용하여 금속 청색 RTWCG SiOx 막을 성장시키는데 필요한 시간

HF 1 ℓ 당 V <sub>2</sub> O <sub>5</sub> 의 g	하기 농도의 HF를 사용한 140 nm 두께의 (금속 청색) RTWCG SiOx 막을 성장시키는데 필요한 성장 시간			
	10% HF(aq)	20% HF(aq)	30% HF(aq)	40% HF(aq)
1.5 g V2O5 / L HF	185 초	180 초	180 초	130 초
3.0 g V2O5 / L HF	54 초	51 초	45 초	44 초
4.5 g V2O5 / L HF	23 초	22 초	26 초	24 초
6.0 g V2O5 / L HF	16 초	14 초	13 초	12 초
7.5 g V2O5 / L HF	16 초	11 초	11 초	8 초
9.0 g V2O5 / L HF	16 초	8 초	8 초	7 초
10.5 g V2O5 / L HF	16 초	7 초	6 초	5 초
12.0 g V2O5 / L HF	12 초	5 초	5 초	4 초

도 17(a)는 V<sub>2</sub>O<sub>5</sub>/50% HF(aq) 성장 용액에 의하여 성장시킨 저 금속 불순물 RTWCG SiOx 막의 주요 성분의 XPS 깊이 프로파일을 도시한다. 30 초 이내에, 약 140 nm 두께의 막을 n+ c-Si 기판상에서 성장시켰다. 알 수 있는 바와 같이, 이와 같은 급속히 성장하는 SiOx 막은 규소가 풍부하며, 등급별 규소 및 산소 깊이 프로파일을 갖는다. 도 17(b)에서, 바나듐 피크는 배경 레벨에 존재하며, 그러므로 XPS 시스템의 0.1% 기기 검출 한계치 미만에 존재하는 것으로 나타난다.

당업계에 공지된 바와 같이, XPS, AES 및 기타 표면 분석 기술은 원자 번호가 낮은 수소와 같은 원소는 검출할 수 없다. 그러나, SIMS는 RTWCG SiOx 막에 존재하는 수소뿐 아니라 기타 불순물의 양을 검출하는데 성공적으로 사용될 수 있다. 도 18은 도 16에 사용되는 용액과 유사한 배합을 갖는 용액 중에서 성장시킨 급속 성장하는 Si 풍부 SiOx 막에서 발견되는 주요 비-금속 불순물의 SIMS 원자 농도 깊이 프로파일을 나타낸다. 막은 비교적 높은 원자 농도의 탄소, 비교적 낮은 원자 농도의 수소 및 심지어 더 낮은 불소 및 질소 원자 농도를 갖는다.

RTWCG SiOx 막의 탄소 원자 농도(도 18)는 당업계에 공지된 저온 SiOx 증착의 원자 농도보다 상당히 더 높다. 예를 들면, RTWCG SiOx 막의 탄소 원자 농도는 종래 기술에 공지된 250℃의 온도에서의 "원자 층 증착(ADL)"을 이용하는 문헌["Extra Low-temperature SiO<sub>2</sub> Deposition Using Aminosilanes" (I. Suzuki et al.)]의 탄소 원자 농도보다 두자리수 이하로 더 높다. 그러나, RTWCG SiOx 및 SiO<sub>2</sub> ADL 막의 수소 및 질소의 원자 농도는 실질적으로 동일하다.

RTWCG SiOx는 실온 공정이므로, 수소의 원자 농도는 SiOx/Si 계면을 향하여 깊이를 따라 점진적으로 감소된다. 이는 당업계에 공지된 수소 부동화 효과가 SiOx/Si 계면에서 최소이며 그리고 명백하게는 규소 벌크에서 존재하지 않는다는 것을 시사한다. 그러나, 본원에서 논의된 작은 면적의 MOS 장치의 I-V 특징은 RTWCG SiOx 성장후 약 200℃의 비교적 낮은 온도에서 기판을 가열함으로써 SiOx 막 중의 일부 수소가 SiOx/Si 계면을 잘 부동화시킨다는 것을 나타낸다. 더 높은 온도에서 SiOx 막을 가열하는 것은 일부 규소 벌크 결합조차 부동화시킬 수 있다.

다수의 작은 면적의 태양 전지에 대한 실험은 도 15 및 도 17에서와 같이, 초저 비용, 고 성장율의 RTWCG 성장 용액 중의 Si 풍부 SiOx 막의 RTWCG가 비용 및 전기 및 유전체 성질 사이의 우수한 절충을 제공한다는 것을 나타낸다. 이들은 더 낮은 비용의 태양광 등급 c-Si, mc-Si 또는 폴리-Si 기판상에서 우수한 품질의 RTWCG SiOx ARC/SE/TO 결정질 실리콘 태양 전지 구조의 형성에 대하여 바람직할 수 있다. 생성된 막이 다소 더 높은 반사율을 가질지라도, 이들 용액에 의하여 성장한 SiOx 막은 금속 농도가 낮으며, 태양 전지상에 존재하는 금속배선과 양립성을 갖는다. 기타 RTWCG SiOx 성장 용액과 유사하게, 우수한 품질의 SE 및 TO 효율 향상 특징이 부수적으로 생성된다.

Fe, Ti, V 및 Co 이온을 사용하는 태양 전지 적용예에 대한 RTWCG SiOx 바람직한 용액 배합물을 제외하고, 매우 다양한 기타 Me<sup>+/n</sup>/Me<sup>+(n+m)</sup> 이온(여기서 n은 0 내지 4이고, m은 1 내지 4임)이 존재한다. 그의 비제한적인 특정예로는 금속 이온, 예컨대 Ti, Co, V, Cr, Fe, Ni, Cu, Y, Sr, Ce, Ba, Zr, Nb, Ru, Rh 및 Pd를 들 수 있다. 그러나, 이들 이온 중 일부만이 SiOx의 성장을 촉매화하여 이들이 체적이 큰 태양 전지 제조에 대하여 비현실적이

되도록 한다. 예를 들면, 가장 빠른 Nb:HF 성장 용액 배합물은 RTWCG SiO<sub>x</sub> ARC 막에 대하여 필수 두께를 성장시키는데 40 분이 소요된다.

- [0285] 금속 기를 함유하는 화합물질(예, K<sub>3</sub>Fe(CN)<sub>6</sub>, V<sub>2</sub>O<sub>5</sub>, TiO<sub>2</sub> 아나타제, Co(OH)<sub>2</sub>, 등)은 산성 용액에 용해되어 우수한 품질의 선택적 방출체를 생성하면서 SiO<sub>x</sub>에 기초한 박막의 성장을 향상시키는 성장 배합물을 생성한다. 바람직한 용액은 다양한 농도의 HF(aq)를 함유하며, 다양한 농도의 기타 산, 예컨대 HCl, H<sub>2</sub>SO<sub>4</sub> 및 HNO<sub>3</sub>의 조합을 함유할 수 있다. HF 성분을 사용하여 방출체를 에칭 백 처리하는 한편, 기타의 산은 HF에 쉽게 용해되지 않는 특정한 금속 이온 성분을 용해시킬 것이 요구될 수 있다.
- [0286] HF(aq)에 용해된 IV족, Sn<sup>4+</sup> 및 Pb<sup>4+</sup> 이온은 비교적 강한 균질한 RTWCG SiO<sub>x</sub> 촉매이다. 본 발명의 바람직한 실시양태에서, Pb에 기초한 RTWCG SiO<sub>x</sub> 성장 용액은 10% 내지 50% HF 1 ℓ 당 3 내지 7.5 g의 PbO<sub>2</sub>를 용해시켜 생성된다. 모든 기타 성장 용액 배합물의 경우, 도 19를 참조하며, SiO<sub>x</sub> 성장율은 용액 중의 촉매의 농도에 의존한다.
- [0287] 고도 인 도핑된 n<sup>+</sup>-Si 기판상에서 80 초 이내에 매우 균일한 금속 청색(130 nm-150 nm 두께) SiO<sub>x</sub> 층을 성장시키는 저 비용 RTWCG SiO<sub>x</sub> 성장 용액은 4.5 g PbO<sub>2</sub>를 1 ℓ의 50% HF(aq)에 용해시켜 생성될 수 있다. 생성된 막은 미량(존재할 경우)의 원자 농도의 Pb만을 함유하며, 전자/광학 성질이 우수하다. 우수한 품질의 선택적 방출체를 생성하기 위하여 HF(aq) 농도를 10% 내지 50% 사이에서 변경시켜 용액에 의하여 에칭 백 처리된 방출체의 두께를 조절할 수 있다. 생성된 막의 금속 불순물 농도를 상당히 증가시키지 않으면서 그의 성장율을 증가시킬 수 있는 조촉매가 다수 존재하며, 그의 예로는 Ti, Co, V 및 Fe에 기초한 화합물을 들 수 있다.
- [0288] MnO<sub>4</sub><sup>-</sup> 및 Cr<sub>2</sub>O<sub>7</sub><sup>2-</sup>를 비롯한(이에 한정되지 않음) 여러가지 산화 이온을 함유하는 HF 수용액은 RTWCG SiO<sub>x</sub> 막의 성장을 위한 균질한 촉매로서 사용될 수 있다.
- [0289] 가장 효율적이며, 최저 비용의 그리고 친환경적인 RTWCG 성장 용액을 개발하고자 하는 노력으로, 비-금속 촉매가 SiO<sub>x</sub>을 n<sup>+</sup>/p c-Si 및 mc-Si 표면상에서 성장시키는데 성공적으로 사용되어 왔다. 산성 수용액 중의 VII족 염소, 불소, 요오드 및 브롬 이온은 RTWCG SiO<sub>x</sub> 성장 용액에 사용될 수 있다. 하나 이상의 실시양태에 의하면, RTWCG SiO<sub>x</sub> 성장 용액은 오산화요오드(I<sub>2</sub>O<sub>5</sub>)를 다양한 농도의 HF(aq)에 용해시켜 생성된다. 용액은 50 초 미만 이내에 소정의 SiO<sub>x</sub> ARC 두께를 성장시킬 수 있다. 이러한 성장 용액은 표준 결정질 n<sup>+</sup>/p Si 태양 전지의 전면 스크린 인쇄된 금속배선과 양립성을 갖는다. 생성된 우수한 품질의 SiO<sub>x</sub> 막은 반사율이 낮으며, 방출체의 표면을 잘 부동화시키고, 우수한 품질의 선택적 방출체를 생성한다. 모든 요오드 함유 화학적 화합물은 원하는대로 요오드산(HIO<sub>3</sub>), 요오드화 칼륨(KI) 및 I<sub>2</sub>O<sub>5</sub>를 비롯한(이에 한정되지 않음) 산성 HF에 기초한 용액에 용해시 SiO<sub>x</sub> 막을 성장시켰다.
- [0290] I<sub>2</sub>O<sub>5</sub>:HF 성장 용액은 스크린 인쇄 Al 페이스트, 소결 온도 및 시간에 의존하여 Al에 기초한 이면 스크린 인쇄된 접점과 반응할 수 있으며, 전지를 1 분보다 더 길게 충분히 침지시킬 경우 이를 분해시킨다. Al 이면 접점을 갖는 태양 전지를 요오드에 기초한 성장 용액에 충분히 침지시킬 경우 고 성장 배합물을 사용하여야 한다. 물론, Al 이면 접점과의 원치않는 반응을 방지하기 위하여 사용할 수 있는 완전 침지 이외에 기타의 방법이 존재한다. 전지는 성장 용액상에서 방출체 면이 아래로 향하게 부유될 수 있거나 또는 성장 용액의 박막은 방출체의 표면상에서만 적용될 수 있다.
- [0291] 하나의 실험에서, 상이한 강도의 HF(aq)에 용해된 I<sub>2</sub>O<sub>5</sub>의 상이한 양을 갖는 RTWCG SiO<sub>x</sub> 성장 용액을 배합하였다. I<sub>2</sub>O<sub>5</sub> 농도는 0.3-2 g/ℓ 범위내이며, HF(aq) 농도는 10%-50% 범위내이다. 유사한 고도 도핑된 n<sup>+</sup> 실리콘 표면상에서의 SiO<sub>x</sub> 성장율은 I<sub>2</sub>O<sub>5</sub> 농도에 크게 의존하며, 보다 적게는 사용된 HF의 농도에 의존하는 것으로 결정되었다. 2 g I<sub>2</sub>O<sub>5</sub>/1 ℓ 50% HF(aq)의 농도는 약 15 초 이내에 130 내지 150 nm 두께의 금속 청색 산화물을 생성한다. 0.3 g I<sub>2</sub>O<sub>5</sub>/1 ℓ 10% HF(aq)의 농도는 5 분 이내에 동일한 SiO<sub>x</sub> 두께를 성장시킨다.
- [0292] 성장 용액 성분의 추가의 실험실 연구에 의하면, HIO<sub>3</sub>, I<sub>2</sub>O<sub>5</sub> 및 KI 이외에, 태양 전지 및 기타의 적용예에 대하여 개선된 품질 RTWCG SiO<sub>x</sub> 박막을 생성하는데 사용될 수 있는 비교적 다수의 요오드 함유 화합물질이 존재하는 것으로 밝혀졌다. 이의 비제한적인 예로는 BI<sub>3</sub>, I<sub>2</sub>O<sub>4</sub>, I<sub>2</sub>O<sub>5</sub>, I<sub>2</sub>O<sub>9</sub>, IF<sub>5</sub>, SiI<sub>4</sub>, PI<sub>3</sub>, P<sub>2</sub>I<sub>4</sub>, TiI<sub>4</sub>, VI<sub>3</sub>, CoI<sub>2</sub>, NiI<sub>2</sub>,



AsI<sub>3</sub>, SnI<sub>4</sub>, SbI<sub>3</sub>, TeI<sub>4</sub>, PbI<sub>2</sub> 및 BiI<sub>3</sub>을 들 수 있다. 본 발명에 의하면, HF(aq)에 용해된 1종 이상의 요오드 함유 화학물질의 다양한 조합은 SiO<sub>x</sub> 막을 촉매화 또는 공촉매화시킬 것이며, n+-Si 또는 p+-Si 표면상에서의 RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 구조의 효율 향상 특징을 생성할 것이다. 본원에 기재된 여러가지 SiO<sub>x</sub> 성장 용액에 첨가될 경우 상기 촉매는 또한 Si 기판을 제외한 기타의 것에서 성장시킨 RTWCG 막의 품질을 증가시키는 것으로 입증되었다. 예를 들면, AsI<sub>3</sub>를 도 14에서의 VT RTWCG 성장 용액에 첨가할 경우, p-GaAs 및 n-GaAs 기판상에서 성장한 RTWCG Ga-As-O 박막 유전체의 부동화 능력이 상당히 증가된다.

- [0293] 통상의 결정질 태양 전지 설계에 비하여, RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 구조로부터 얻은 효율은 상당히 더 낮은 광학, 저항성 및 재결합 손실로 인한 것이다. RTWCG SiO<sub>x</sub> 막의 반사율 및 흡수는 매우 낮으며, SiO<sub>x</sub> 막은 잘 부동화되며, 매우 효과적인 선택적 방출체(SE)가 생성되었으며, 평활한 SE/텍스처 처리된 SiO<sub>x</sub> 개념으로 인한 고 유하게 낮은 저항 손실이 존재한다.
- [0294] 본원에 기재한 바와 같은 친환경 RTWCG SiO<sub>x</sub> 방법 및 공정은 통상의 스크린 인쇄된 금속배선을 갖는 저 비용, 고 효율, 결정질 실리콘 태양 전지의 제조에 사용하도록 설계된다. RTWCG SiO<sub>x</sub> ARC/SE/TO 공정은 단순하며, 조 절 가능하며, 1 분 미만 이내에
- [0295] i. 실리콘 및 금속배선 표면을 원위치 세정하며;
- [0296] ii. 타입 n+p Si 기판의 제조시, AM1.5 평균 가중 반사율(AWR)이 5% 내지 9%이고, 최적화된 RTWCG SiO<sub>x</sub>ARC/TO 전지 구조상에서 AM1.5 AWRI 3% 내지 5%인 등급별 굴절율 SiO<sub>x</sub> 반사방지 코팅(ARC)을 성장시키며;
- [0297] iii. SiO<sub>x</sub>는 SiO<sub>x</sub>/방출체 계면에서 매우 잘 결합되어 있지 않은 결합을 부동화시키며;
- [0298] iv. 본원에 기재된 차폐된 확산을 사용할 경우 우수한 에지 분리를 생성하며;
- [0299] v. 방출체의 활성 영역만을 에칭 백 처리하고 그리하여 대규모, 저 비용 생산과 양립하는 탁월한 품질 SE를 생성하는 마스크로서 표준 스크린 인쇄된 금속배선을 사용하며; 그리고
- [0300] vi. 광학 손실을 추가로 감소시킬 수 있는 임의의 텍스처 처리된 SiO<sub>x</sub> 표면을 생성할 것이다.
- [0301] 본 발명의 상기 및 기타의 목적, 특징 및 잇점은 본 발명의 바람직한 실시양태의 하기 보다 구체적인 실시예로부터 자명할 것이다.
- [0302] 실시예 1 - 초저 비용 RTWCG SiO<sub>x</sub> 용액
- [0303] 희석된 화학을 사용한 초저 비용 RTWCG SiO<sub>x</sub> 수용액 배합물은 제조 설비에서 현장에서 제조되는 것이 바람직하다. 이는 H<sub>2</sub>SiF<sub>6</sub>, H<sub>2</sub>TiF<sub>6</sub> 및 기타 용액 성분의 비용을 크게 절감할 뿐 아니라, 제조업자의 품질 제어를 최대화할 것이다.
- [0304] 본 발명의 바람직한 실시양태에서, RTWCG SiO<sub>x</sub> 성장 용액 배합물은 종래 기술의 RTWCG SiO<sub>x</sub> 성장 용액 배합물에서 발견되는 규소 공급원, 예컨대 H<sub>2</sub>SiF<sub>6</sub> 또는 임의의 기타 규소 공급원에 대한 필요성을 배제시킨다. ACS 등급 또는 더 높은 등급, HF(conc) 및 초고순수 물을 사용하여 농축된 HF 용액을 소정의 10% 내지 40% 농도로 희석하는데 사용될 수 있다. ACS 또는 더 우수한 등급 HCl(conc)을 또한 사용할 수 있으며 그리고 소정 농도로 희석할 수 있다. RTWCG SiO<sub>x</sub> 성장 용액은 또한 HF(aq) 1 ℓ 당 1 내지 10 g의 소량의 단일의 바람직한 촉매 또는 바람직한 촉매의 조합을 첨가하는 비-침습성 수성 성분을 포함한다. 바람직한 촉매는 ACS 또는 더 우수한 등급이며, 이의 비제한적인 예로는 이산화티탄(아나타제), 오산화바나듐, 오산화요오드, 페리시안화칼륨, 이산화납을 들 수 있으며, 임의로 추가로 산화코발트 또는 산화세륨을 들 수 있다.
- [0305] 2개의 샘플을 동일한 FZ c-Si n+/p 확산된 웨이퍼로부터 절단하였다. 샘플 중 하나를 초저 비용, 고 성장율, 바나듐에 기초한 SiO<sub>x</sub> 성장 용액에 10 초 동안 그리고 제2의 샘플을 40 초 동안 완전 침지시켰다. 완충 HF(conc) 에칭 용액에 의하여 생성된 SiO<sub>x</sub> 막을 제거한 후, 잔존하는 방출체의 다수 캐리어의 순 농도 깊이 프로파일을 얻고, 이를 도 20에 도시하였다. 이러한 실험을 위한 확산된 샘플을 본 명세서에 따라 생성하고, 테스트를 솔레콘 래버러토리즈, 인코포레이티드(Solecon Laboratories, Inc.)에 의하여 실시하였다. 스프레딩 저항 분석 방법을 사용하여 다수 캐리어 농도 깊이 프로파일을 얻으면서, 시트 저항 값은 4 포인트 프로브 측정에 의하여 얻었다. 하기 표 3에서 알 수 있는 바와 같이, 10 초 SiO<sub>x</sub> 성장 시간 후 방출체의 시트 저항은 그의 초기 43 Ω/sq 값으로부터 약 114 Ω/sq로 증가되었으며, 방출체의 시트 저항은 40 초 SiO<sub>x</sub> 성장 시간 후 상당히 더 높은 약 695 Ω/sq이었다.

[0306] <표 3>

여러가지 SiO<sub>x</sub> 성장 시간에서 도 20에서의 n+/p c-Si 샘플의  
평균 4 포인트 프로브 시트 저항 값

RTWCG SiO <sub>x</sub> 성장 시간(초)	0	10	20	30	40
평균 4PP 시트 저항( $\Omega/\text{sq}$ )	43.2	114.4	260	406.8	695

[0307]

[0308] 실시예 2 - 현장내 표면 세정 및 스크린 인쇄 금속배선과의 양립성

[0309] 모든 실험의 작은 면적의 고 효율 전지는 클린룸 시설에서 제조하며, 여전히 대부분의 이전 기술 태양 전지 제조는 클린 룸이 아닌 환경에서 실시된다. 클린 룸이 아닌 환경은 불순물을 전지 표면에 도입하여 전지의 효율에 부정적인 영향을 미친다. 최종 제조 단계인 RTWCG SiO<sub>x</sub> ARC/SE 공정은 활성 표면 및 스크린 인쇄된 전면 그리드 라인을 세정하여 클린 룸이 아닌 환경으로 인하여 손실되는 효율을 되찾는다. 게다가, 하기 구현 실시예에서 알 수 있는 바와 같이 현장내 세정은 동일한 배취내에서 뿐 아니라, 배취 사이에서의 효율 분산을 감소시킨다.

[0310] 도 21(a)는 25  $\mu\text{m}$ 의 높은 피크-대-밸리 종횡비를 갖는 피라미드-텍처 처리된 전면을 갖는 c-Si 태양 전지의 노마르스키 도면을 도시한다. 도 21(b)에서 알 수 있는 바와 같이, RTWCG SiO<sub>x</sub> 공정은 스크린 인쇄된 금속배선과 완전 양립성을 갖는다. 텍처 처리된 표면의 높은 종횡비로 인하여(도 21(c) 참조), 그리드 라인의 부분은 밸리의 바닥에 닿지 않으면서 피라미드 사이에서 매달려 있다.

[0311] 전면 접점의 기계적 및 전기적 완전성은 다수의 RTWCG SiO<sub>x</sub>-코팅된 작은 면적 및 큰 면적의 c-Si, 캐스트 mc-Si 및 폴리-Si n+/p 태양 전지상에서 조사하였다. 바람직한 RTWCG SiO<sub>x</sub> 공정은 스크린 인쇄된 접점에 불리한 영향을 미치지 않는 것으로 밝혀졌다. 예를 들면, 실질적으로 모든 전지의 직렬 저항(R<sub>s</sub>)은 40% 포스트 RTWCG SiO<sub>x</sub> 코팅만큼 감소되었다. 더 낮은 R<sub>s</sub>는 상당한 필 팩터(FF) 및 효율 증가에 기여한다.

[0312] 100% 이상의 포스트-RTWCG 성장 P<sub>max</sub> 증가는 광학 손실에서의 감소 또는 청색 반응의 고유한 증가에 의해서만 설명될 수는 없다. RTWCG 성장 용액은 SiO<sub>x</sub>의 바로 앞의 전지 표면을 현장내 세정한다고 설명할 수 있다. 이는 개방 회로 전압(V<sub>oc</sub>) 및 단락 전류(I<sub>sc</sub>)를 감소시키는 다양한 오염물로 인하여 불량한 표면 상태를 갖는 전지에 특히 이롭다. 게다가, 전면 접점을 세정함으로써, 필 팩터(FF)를 감소시키는 것으로 공지된 특정한 금속배선 관련 상태는 완화된다.

[0313] 소성 단계 동안 은에 기초한 산화물은 Ag에 기초한 스크린 인쇄된 전면 접점 및 통상의 Ag에 기초한 이면 부스 바아를 오염시키는 것으로 당업계에 공지되어 있다. 오염은 부스 바아의 전기 전도성을 감소시킬 수 있으며, 부스 바아와 상호연결 물질 사이의 접촉 저항을 감소시킨다. 도 21(b)에서 알 수 있는 바와 같이, RTWCG 성장 용액은 금속배선을 SiO<sub>x</sub>로 피복하지 않으며, 사실상 도 21(a)에서의 산화된 예비-RTWCG 금속배선 대 도 21(b)에서의 깨끗한 은-피복된 포스트 성장 금속배선에 의하여 입증된 바와 같이 산화물 오염을 세정한다.

[0314] 장시간 내구성은 동일한 산업용 큰 면적의 c-Si 및 mc-Si 전지로부터 절단한 작은 면적의 베어 및 SiO<sub>x</sub> 코팅된 전지상에서 수행하였다. 이들 전지는 11 년 동안 실험실 환경에서 유지되었다. 테스트에 의하면, 포스트-SiO<sub>x</sub> 성장, Ag에 기초한 전면 접점은 숙성을 견디며 그리고 그의 은 색상, 완전성 및 솔더링성을 유지하는 것으로 밝혀졌다. 소성 상태 Ag 금속배선 표면은 동일한 길이의 시간을 동일한 실험실 환경에 노출시킨 후 산화되며 그리고 솔더링 처리하기가 더욱 곤란하게 된다.

[0315] 바람직한 짧은 RTWCG SiO<sub>x</sub> ARC/SE/(TO) 공정 단계는 통상의 Al에 기초한 스크린 인쇄 접점과 양립성을 갖는다. 특정한 RTWCG SiO<sub>x</sub> 성장 용액 성분, 예컨대 H<sub>2</sub>SO<sub>4</sub>은 Al 이면 접점 두께를 다소 얇게 할 수 있거나 또는 그의 색상을 밝은 회색으로부터 짙은 회색으로 변경시킬 수 있어서 배제되어야만 한다.

[0316] 전지를 성장 용액에 완전 침지시킬 때 소량의 Al 이면 접점이 용해된다. 용액을 반복적으로 재사용하더라도 이와 같은 소량의 용해된 Al에 의하여 SiO<sub>x</sub> 막의 조성 또는 품질 어느 것도 변경되지 않는 것으로 나타났다. 재사용된 성장 용액에서 성장한 RTWCG 막 중에서의 Al의 존재는 XPS 또는 AES 분석에 의하여서는 검출 불가하였다. 재사용된 성장 용액 중에 완전 침지된 작은 면적의 태양 전지의 성능은 새로운 용액에 침지된 것에 필적한다.

[0317] 실질적으로 모든 RTWCG SiO<sub>x</sub> 성장 용액 배합물은 Al에 기초한 스크린 인쇄된 이면 접점을 화학적으로 잘 부동화시키는 것으로 보인다. 이는 작은 면적의 전지를 약 11 년 동안 화학 실험실 환경에서 유지하는 상기 기재한 장시간 테스트를 비롯한 일부 장시간 내구성 테스트에 의하여 명백하게 나타났다. 수년후, 일부 베어 전지의 Al

이면 접점은 분말 외관으로 뚜렷하게 분해되었다. SiO<sub>x</sub> 코팅된 전지의 Al 이면 접점은 그의 화학적, 기계적 및 전기적 완전성을 유지하였다.

[0318] 실시예 3 - RTWCG SiO<sub>x</sub> ARC

[0319] 태양 전지의 효율은 상당하게는 그의 반사율 및 태양광 에너지를 공간으로 다시 반사하기보다는 유지하는 그의 능력에 의하여 측정된다. 다수의 태양 전지 제조업자는 일반적으로 전지에 분무 코팅시킨 후, 소성시켜 용매를 제거하는 단일층 반사방지 코팅(SLARC)으로서 여전히 이산화티탄(TiO<sub>x</sub>)을 사용한다. 비교적 저 비용의 TiO<sub>x</sub> ARC의 주요 단점은 비교적 큰 약 15%의 AM1.5 AWR을 갖는다는 사실이다. 추가로, TiO<sub>x</sub> 막은 전면 금속배선을 피복시키는데, 이는 솔라 모듈 제조 동안 전지 상호연결을 라인으로 가능케 하도록 전면 부스 바아로부터 제거될 것을 요구한다.

[0320] 질산규소(SiN<sub>x</sub>) ARC는 그의 AM1.5 AWR이 약 12%이므로 더 우수한 접근이 된다. SiN<sub>x</sub>는 공기 또는 진공하에서 비교적 저온에서 화학적 증착(CVD) 또는 플라즈마 향상된 CVD(PECVD)에 의하여 증착된다. SiN<sub>x</sub> 증착은 공정, 유지 및 특히 자본 설비 관점에서 다소 고가이다. 그러나, TiO<sub>2</sub> ARC와는 반대로, 스크린 인쇄된 전면 그리드 금속배선 페이스트는 SiN<sub>x</sub> 박막을 통하여 소성되어 전면 부스 바아 표면으로부터 막을 제거하는 추가의 비교적 낮은 수율의 공정 단계를 배제할 수 있다. 단일층 ARC(SLARC) 막의 비교적 높은 반사율을 추가로 감소시키기 위하여, 표면 텍스처 처리 및 2중 또는 3중 층 ARC(DLARC 또는 TLARC) 모두를 사용할 수 있다. 그의 비교적 높은 비용으로 인하여 DLARC 또는 TLARC는 산업용으로 사용되지는 않는다.

[0321] SiN<sub>x</sub> ARC는 점점 더 많이 c-Si 태양 전지 산업 표준이 되어 가고 있으므로, CVD SiN<sub>x</sub>의 광학 및 전기 성질을 RTWCG SiO<sub>x</sub> 막과 비교하는 것은 유익하다. 도 22에서 그의 최적의 SiN<sub>x</sub> ARC 및 2개의 비-최적화된 RTWCG SiO<sub>x</sub> ARC에 대하여 독립적 실험실에 의하여 얻은 반사율 플롯이었다. 400-1200 nm 파장 범위에서의 AM1.5 AWR은 최적화된 SiN<sub>x</sub> 막의 경우 12.1%이고, 2개의 비-최적화된 SiO<sub>x</sub> 막의 경우에는 8.3% 및 8.5%이었다. CVD SiN<sub>x</sub> 막의 더 큰 반사율은 대부분 가시광 스펙트럼의 청색 구역에서의 상당한 반사율 증가로 인한 것이다. 본원에서 제시된 AM1.5 평균 가중 반사율(AWR) 값은 문헌[R. Hulstrom, R. Bird and C. Riordan, "Spectral solar irradiance data sets for selected terrestrial conditions," *Solar cells*, vol. 15 (4), pp. 365-391, 1985]으로부터 AM1.5(1,000 W/m<sup>2</sup>로 정규화됨)에 대한 종래 기술의 분광 복사조도 데이터에서 공지된 것을 사용하여 계산하였다.

[0322] 통상적으로, RTWCG 공정에 의하여 생성된 비-최적화된 SiO<sub>x</sub> ARC는 AM1.5 AWR이 6% 내지 9% 범위내이며, 이는 평활한 실리콘 표면상에서의 임의의 기타 SLARC 박막의 것보다 더 낮다. 예를 들면, 도 23은 도 3에서와 같은 n<sup>+</sup>/p Si 키크-및-테일 확산된 구조상에 성장한 SiO<sub>x</sub> 막에 대한 RTWCG SiO<sub>x</sub> 반사율 플롯의 균을 도시한다. "PR4-y" 표기는 n<sup>+</sup>-p 4-인치 연마된 단결정 규소(c-Si) 웨이퍼상에서 성장한 평면 RTWCG SiO<sub>x</sub> ARC를 나타내며, 여기서 "y"는 SiO<sub>x</sub> 성장 시간(초)이다.

[0323] 하기 표 4에는 기관의 4종의 상이한 균에 대하여 도 12와 동일한 성장 용액을 사용하여 성장한 막에 대한 성장 시간에 따른 RTWCG SiO<sub>x</sub>의 AM1.5 AWR을 나타낸다. 첫번째 컬럼은 도 23에서의 SiO<sub>x</sub> 막의 "PR3-y" 균에 대한 데이터를 포함한다. 두번째 컬럼에서의 AWR 데이터는 피라미드-코팅된 c-Si n<sup>+</sup>/p 확산된 구조상에서 성장한 SiO<sub>x</sub> 막의 균을 지칭한다. 캐스트 mc-Si 및 박막 mc-Si(리본) n<sup>+</sup>/p 구조상에서 성장한 SiO<sub>x</sub> 막으로부터의 데이터는 각각 세번째 및 네번째 컬럼에 제시한다.

[0324] 하기 표 4로부터, 피라미드 코팅된 n<sup>+</sup>/p c-Si Si 확산된 구조의 예비-코팅된 AWR은 평활한 표면을 갖는 n<sup>+</sup>/p c-Si 확산된 구조의 경우 32.68% 및 33.63%이다. 적절하게 두꺼운(70 초 및 80 초 성장 시간) RTWCG SiO<sub>x</sub> ARC/SE를 성장시킨 후, AWR은 피라미드 코팅된 표면의 AWR에 비하여 평활한 표면을 갖는 전지 구조상에서 실질적으로 낮다. 평활한 방출체는 그의 더 높은 저항 손실이 특히 높은 측면 저항과 관련되어 있는 피라미드 텍스처 처리된 방출체보다 저항 손실이 더 낮으므로, 도 21(a)에서와 같은 피라미드 텍스처 처리된 방출체 표면의 사용은 RTWCG SiO<sub>x</sub> ARC/SE 공정에 대하여 정당화되는 것으로 보이지는 않는다.

[0325] <표 4>

SiO<sub>x</sub> 성장 시간에 대한 400-1200 nm의 파장 범위에서  
결정질 n+/p c-Si, 캐스트 mc-Si 및 폴리-Si 웨이퍼상에서  
성장한 RTWCG SiO<sub>x</sub> 막의 AM1.5 평균 가중 반사율(AWR)

TWCG SiO <sub>x</sub> 성장 시간 (초)	AM1.5 평균 가중 반사율(%)			
	c-Si 평활한 표면 (도 20 참조)	c-Si 피라미드 코팅된 표면 (도 18 참조)	mc-Si(캐스트) 웨이퍼	mc-Si(리본) 웨이퍼
0	33.63	32.68	32.06	32.95
10	22.21		20.86	
20	16.38		18.66	
30	14.12		12.77	9.95
40	11.82	10.49	13.94	8.82
50	10.17	10.14	13.94	7.53
60	9.75	9.78	12.67	7.1
70	8.88	9.36	13.13	6.88
80	8	9.08	11.95	6.35
90	7.67	8.98	10.66	6.52
100	7.35		9.24	

[0326]

[0327]

리본 mc-Si 기판은 SiO<sub>x</sub> 막을 생성하는 최고의 SiO<sub>x</sub> 성장을 및 최저 AWR 6.35%를 갖는다. 완전하게 이해되지는 않는 이유로 인하여, 캐스트 n+/p mc-Si 확산된 웨이퍼상에서의 SiO<sub>x</sub> 성장율은 낮으며, 이는 확산된 웨이퍼의 이와 같은 특정 군에 대하여 더 높은 AM1.5 AWR을 설명한다. 10% 미만의 AM1.5 AWR은 100 초의 비교적 긴 SiO<sub>x</sub> 성장 시간후 얻었다(표 4). 그후의 실험은 동일한 캐스트 mc-Si 확산된 기판상에서 더 높은 성장율 SiO<sub>x</sub> 용액 배합물을 사용하였다. 적절한 SiO<sub>x</sub> 막 두께는 45 초 이내에 달성되었으며, 훨씬 더 낮은 AM1.5 AWR 6.32%를 얻었다.

[0328]

본원에서 이미 제시한 바와 같이, 1 분 미만 이내에 500 nm/min 이하의 높은 SiO<sub>x</sub> 성장율을 갖는 특정한 RTWCG 배합물은 텍스처 처리된 ARC SiO<sub>x</sub> 막을 성장시키며, 탁월한 품질 SE 및 표면 부동화를 생성한다. 생성된 전지는 낮은 AM1.5 AWR을 가지며, 전체 RTWCG SiO<sub>x</sub> ARC/SE/TO 향상 특징은 하나의 단일 습식 화학적 공정 단계에서 발생한다.

[0329]

최저 AM1.5 AWR 값은 SiO<sub>x</sub> 표면을 텍스처 처리하며 그리고 등급별 굴절율을 갖는 높은 성장율 RTWCG 용액 중에서 성장한 SiO<sub>x</sub> 막에 대하여 얻는다. 평활한 n+/p c-Si 기판상에서 성장한 텍스처 처리된 RTWCG SiO<sub>x</sub> 막의 반사율을 플롯은 도 24에 도시한다. 포스트 SiO<sub>x</sub> 성장, TO-1을 1% HF(aq)에 15 초 동안 침지시켜 AM1.5 AWR 값을 얻었다. AM1.5 AWR이 약 4.5%인 SiO<sub>x</sub> 막 TO-2 및 TO-3은 성장 상태 막이었다. 이들 저 비용 막의 AWR 값은 종래 기술의 엄청난 비용의 3개의 층 ARC에서 공지된 AWR 값 정도로 낮거나 또는 이보다 낮다.

[0330]

실시예 4 - RTWCG SiO<sub>x</sub> 박막 투명성

[0331]

ARC 박막의 유용한 광 흡수를 감소시키기 위하여, 300-1,200 nm의 파장 범위에서 가능한 투명하여야 한다. RTWCG SiO<sub>x</sub> ARC에 비하여, 통상의 SLARC는 특히 스펙트럼의 청색 부분에서 가시광의 흡수가 더 크다. 종종 설명되지는 않지만, 광 흡수는 특히 더 두꺼운, 다층 ARC의 경우에서 상당하다.

[0332]

용어 "투명 층"은 흡광 계수 값(k)이 충분히 낮은 층을 지칭한다. 예를 들면, 층은 사용 가능한 AM1.5 스펙트럼의 가시 구역에서 k가 0.10 미만인 경우 가시광의 약 1/4 파장의 두께에서 가시광에 대하여 실질적으로 비-흡수성이다.  $\alpha = 4\pi k/\lambda$  이므로 낮은 흡광 계수(k)는 낮은 흡수( $\alpha$ )와 동일시될 수 있다(예, 0.1 미만의 k는 1% 미만의  $\alpha$ 에 해당함). 예컨대 열 SiO<sub>2</sub>의 경우에서 k가 0.1보다 클 경우, 막은 흡수가 크며, 이는 높은 k를 갖는 막을 태양 전지 ARC에 대하여 부적절하게 된다.

[0333]

도 25(a)는 예컨대 도 14에서 높은 성장율 용액을 사용함으로써 성장한 최신 기술의 투명 RTWCG SiO<sub>x</sub> 두꺼운 막(약 208 nm)에 대한 굴절율 및 흡광 계수를 도시한다. 400-800 nm 파장 범위에서의 흡광 계수는 0.02 미만이며, 이는 막이 텍스처 처리된 표면을 생성하는데 필요한 더 두꺼운 막에 대하여 적절하게 한다. 도 15에서와 같이 성장 용액에 의하여 c-Si 기판상에서 성장한 규소 풍부 SiO<sub>x</sub> 막의 흡광 계수는 0.04 바로 아래에서 약간 더 높다(도 25(b) 참조). RTWCG ARC의 이러한 k 값은 경쟁적 ARC, 예컨대 최적화된 SiN<sub>x</sub> SLAR(k>0.06), TiO<sub>x</sub> SLAR(k>0.08) 또는 공지의 2중 및 3중 층 ARC(k>0.1)와 매우 잘 비교된다. RTWCG SiO<sub>x</sub> 막은 매우 투명하며 그리고 그의 반사율은 두께에 따라 매우 점진적으로 감소되므로, SiO<sub>x</sub> 두께에서의 작은 변화는 통상의 ARC에 대하



여서보다 덜 중요하다. SiO<sub>x</sub> 막의 두께 레벨을 한정하는 요인은 성장 공정 도중에 방출체를 에칭 백 처리하는 깊이이다.

[0334] 실시예 5 - RTWCG 선택적 방출체

[0335] 산업계에서는 선택적 방출체의 잇점을 오랫동안 인지하였으나, 이러한 효율 향상 특징을 인지하는 비용면에서 효과적인 방법은 갖고 있지 않았다. 우수한 광학 성능이 우수하나, 바람직한 RTWCG SiO<sub>x</sub> 성장 공정은 또한 비용면에서 매우 효율적인 우수한 품질의 선택적 방출체(SE)를 생성하였다.

[0336] 타당하게 낮은 접촉 저항을 갖는 스크린 인쇄된 접점의 경우, 고도 확산된 방출체를 사용하여야 한다. 이는 전지 효율을 낮추는 다수의 표면 결함을 도입한다. 그러나, 이는 비-금속배선 방출체 표면만을 에칭 백 처리하는 RTWCG 공정에 대한 문제는 아니다. 그래서, 접촉 그리드하에 있는 방출체 구역은 방해받지 않고 그리고 고도 확산된 상태로 잔존한다. 환언하면, 그리드 금속은 방출체의 비-금속배선 표면을 에칭 백 처리하기 위한 마스크로서 작용한다. RTWCG SiO<sub>x</sub> 막은 매우 신속하게 <1 분 이내에 성장하므로, 그리드에 대한 손상은 없다.

[0337] 접촉 저항이 약  $1.0 \times 10^{-4} \Omega \cdot \text{cm}^2$  이고, 시트 저항이 100  $\Omega/\text{sq}$  초과이고, 표면 도핑 레벨이 약  $1 \times 10^{19} \text{ cm}^{-3}$ 인 우수한 스크린 인쇄된 접점은 효율적인 태양 전지 제조에 대한 핵심 요건이 된다. 더 두껍고, 더 고도 도핑된 방출체를 실시하는 것은 금속배선 소성 단계 동안 훨씬 더 큰 경향을 갖게 한다. 더 큰 투과성 및 전도성인 전면 그리드 금속배선 물질은 저항 손실의 감소 및 개선된 수율을 갖게 한다. 스크린 인쇄된 전면 접점 금속배선의 아래에서 높은 도핑 레벨은  $1.0 \times 10^{-3} \Omega \cdot \text{cm}^2$  미만의 허용 가능하게 낮은 접촉 저항 및 접합 선트 경로의 작은 밀도를 초래한다. 그러나, 이러한 유형의 방출체는 낮은 개방 회로 전압뿐 아니라, 불량한 청색 반응에 의하여 야기되는 불량한 단락 전류를 갖는다.

[0338] 전지의 전면 그리드 라인을 모의하기 위하여, 좁은 포토레지스트 라인은 도 3에서와 같이 평활한 n+/p c-Si 키크 및 테일 확산된 방출체 표면상에 생성되었다. RTWCG 성장 용액은 포토레지스트와 비반응성이므로, SiO<sub>x</sub> 막은 방출체의 베어 부분상에서만 성장한다. 도 26에서의 표면 외형분석법은 포토레지스트 및 SiO<sub>x</sub> 막을 제거한 후 얻으며, 이는 성장 용액에 의하여 에칭 백 처리되는 방출체의 깊이를 나타낸다. 하나 이상의 실시양태에 의한 바람직한 실시양태에서, 잘 설계된 키크-및-테일 확산 프로파일의 경우, 성장 용액은 RTWCG SiO<sub>x</sub> ARC/SE 전지 구조의 경우 0.2  $\mu\text{m}$  및 RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 구조의 경우 0.25  $\mu\text{m}$ 보다 약간 많이 에칭 백 처리하여야만 한다.

[0339] 본 발명에 의한 최적의 키크-및-테일 확산 프로파일은 방출체의 표면의 아래 약 0.1  $\mu\text{m}$ 에서 키크를 갖는다(도 3 참조). 이러한 키크는 이른바 "데드층" 또는 커다란 결함 밀도를 갖는 영역을 나타낸다. RTWCG SiO<sub>x</sub> 성장 용액은 방출체의 비-금속배선 표면의 0.2  $\mu\text{m}$  이상을 제거하므로, 데드층은 전면 접점 아래로부터가 아니라 활성 영역상에서 에칭 백 처리된다. 그 결과, SE는 SiO<sub>x</sub> ARC 성장과 함께 동시에 형성된다. 이와 같은 새로운 SE 개념은 다수의 생성-타입 단결정(c-Si), 캐스트 다결정질(mc-Si) 및 다결정질 n+/p 실리콘 태양 전지 로트상에서 성공적으로 테스트하였으며, 다양한 태양 전지 제조업자로부터 얻었다. 하기에 간략하게 제시된 이유로 인하여, 우수한 품질의 RTWCG SE는 SE를 혼입하지 않거나 또는 덜 효율적인 이전 기술의 SE를 혼입하는 통상의 전지 기술에 비하여 RTWCG SiO<sub>x</sub> ARC/SE/TO 기술의 효율 이득에 대한 단일의 최대 기여자이다.

[0340] RTWCG SiO<sub>x</sub> 성장 용액은 고도 손상된 방출체 층을 사용된 배합물 및 성장 시간의 길이에 의존하는 깊이로 에칭 백 처리한다. 하나 이상의 실시양태에 의한 바람직한 실시양태에서, 상기 논의된 최적의 성장 용액은 130-220 nm 두께의 SiO<sub>x</sub> ARC를 성장시키고 그리고 비-금속배선 방출체의 0.20-0.25  $\mu\text{m}$ 를 에칭 백 처리하도록 배합하였다. 거의 최적의 키크-및-테일 인 확산은 약 0.55  $\mu\text{m}$ 의 초기 접합 깊이, 0.1  $\mu\text{m}$ 의 깊이에서의 키크 및  $5\text{E}+20/\text{cm}^3$  내지  $8\text{E}+20/\text{cm}^3$  사이의 표면 다수 캐리어의 순 농도를 갖는다. 성장 용액이 활성 방출체의 표면을 에칭 백 처리한 후, 잔존하는 비-금속배선 표면 농도는  $8\text{E}+18/\text{cm}^3$  내지  $1\text{E}+19/\text{cm}^3$ 이며, 이는 우수한 청색 반응이 여전히 0.78 초과의 필 팩터를 생성할 수 있다는 것을 확인한다.

[0341] 도 27은 2개의 n+p c-Si 및 박막 폴리-Si 확산된 구조의 경우 RTWCG SiO<sub>x</sub> 성장 시간에 대한 시트 저항 플롯을 나타낸다. 고도 확산된 c-Si 평활한 방출체 구조는 초기 시트 저항이 약 12  $\Omega/\text{sq}$ 이고, 도 3에 유사한 키크-및-테일 확산 및 거의 0.7  $\mu\text{m}$ 인 접합 깊이를 갖는다. 낮은 초기 시트 저항에 의하여 추정되는 바와 같이, 이와 같은 확산된 구조는 상당히 깊은 0.2  $\mu\text{m}$  키크를 갖는 최적의 접합 깊이보다 더 두껍다. 100 초의 RTWCG SiO<sub>x</sub> 성장 시간 이후에, 잔존하는 시트 저항은 여전히 약 40  $\Omega/\text{sq}$ 이었다. 이들 확산된 구조상에 제조된 작은 면적의 전지의 내부 및 외부 양자 효율을 예비 및 포스트 RTWCG SiO<sub>x</sub> ARC/SE 형성에 대하여 플롯하였다. 본원에서 제시하는 바와 같이, Isc에서 52% 이하 및 Pmax에서의 54%의 증가에 해당하는 60% 이하의 청색 반응에서의 포스트 성장

증가에도 불구하고, 청색 반응은 최적의 상태와는 거리가 멀다. 깊은 접합 피라미드 코팅된 c-Si 구조의 시트 저항은 60 초 SiO<sub>x</sub> 성장 시간후 약 26 Ω/sq로부터 약 85 Ω/sq로 그리고 70 초 성장 시간 후 약 105 Ω/sq로 증가되었다. 이는 청색 반응에서의 커다란 증가를 따르며 그리하여 동일한 n+/p 확산된 구조를 사용하여 제조된 작은 로트의 큰 면적의 전지의 경우 56%의 평균 P<sub>max</sub> 증가를 산출한다.

[0342] 도 27은 c-Si 전지의 시트 저항이 증가되는 속도보다 더 빠른 속도로 폴리-Si n+/p 확산된 구조의 시트 저항이 증가되는 것을 도시한다. 60 초 SiO<sub>x</sub> 성장 시간 후, 시트 저항은 약 20 Ω/sq의 초기 예비-성장 값으로부터 약 115 Ω/sq에 도달하였다. Cz c-Si에 대한 폴리-Si 기판에 대하여 관찰될 수 있는 가속화된 시트 저항이 증가되거나 또는 캐스트 mc-Si 기판은 "박막" 폴리-Si n+/p 전지 구조상에서의 관찰 가능한 가속화된 SiO<sub>x</sub> 성장율에 일치한다. 동일한 성장 시간에 대하여 명백한 바와 같이, 더 빠른 성장율은 비-금속배선 방출체를 더 큰 정도에 에칭 백 처리하여 더 큰 시트 저항 값을 갖는 전지 구조를 생성한다. 결정질 실리콘 웨이퍼에서의 산소 농도 및 RTWCG SiO<sub>x</sub> 막의 성장을 사이에는 직접적인 상관 관계가 있는 것으로 보이며, 산소 함유량이 클수록 SiO<sub>x</sub> 성장율이 크다.

[0343] 본원에서 제시한 바와 같이, 전지의 동력을 상당히 증가시키는 RTWCG SiO<sub>x</sub> ARC/SE 공정의 능력은 상당히 높은 청색 반응에서의 증가로 인한 것이다. RTWCG SiO<sub>x</sub> ARC 및 SE의 증분의 최적화에 사용되는 모든 c-Si, 캐스트 mc-Si 및 폴리-Si 큰 면적의 태양 전지가 일부는 너무 깊고, 일부는 너무 얇은 다양한 방출체 깊이를 갖는 생성 전지인 것은 언급할 가치가 있는 것이다. 그러나, 이들 전지 중 어느 것도 RTWCG SiO<sub>x</sub> ARC/SE 전지 구조에 대하여 최적화되어 있지 않으며, 향상된 효율 RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 구조에 대하여 훨씬 덜 최적화되어 있지 않다. 비-최적화된 확산된 구조상에 제조된 제한된 수의 c-Si 전지를 제외하고(즉 도 3), 다음 부분에서 보다 구체적으로 기재된 바와 같이 큰 면적의 전지 어느 것도 의도적으로 설계한 킹크-및-테일 방출체 확산 프로파일을 포함하지 않는다. 그럼에도 불구하고, 작은 로트의 12 CZ c-Si 6-인치 생성 전지상에 생성된 RTWCG SiO<sub>x</sub> ARC/SE 전지 구조는 제조업자의 AM1.5 I-V 데이터 및 15.6%의 평균 AM1.5 효율과 16.4%의 최고 AM 1.5 효율에 기초하여 평균 P<sub>max</sub> 증가가 56%이었다.

[0344] 제조업자의 AM1.5 I-V 데이터에 기초하여 6-인치 "박막" 폴리-Si n+/p 생성-타입 태양 전지 9개는 RTWCG SiO<sub>x</sub> ARC/SE 전지 구조를 생성한 후 평균 P<sub>max</sub> 증가가 47.7%이었다. 이는 작은 면적의 전지의 경우 약 39% 및 생성 전지의 경우 35% 이하에서 SiN<sub>x</sub> 코팅후 최대 P<sub>max</sub>(효율) 증가를 나타내는 종래 기술에서의 데이터로부터 계산한 바와 같이 SiN<sub>x</sub> ARC를 사용한 통상의 전지에 비하여 9.4% 절대 이득 추정치를 나타낸다. 임의의 기타 ARC를 사용하는 통상의 전지의 P<sub>max</sub>에 비하여 깊은 방출체 전지의 P<sub>max</sub>의 불균형적으로 큰 증가는 여전히 RTWCG SiO<sub>x</sub> ARC/SE 전지 구조의 청색 반응에서 커다란 증가로 인한 것이다. 이는 다음 부분에서 제시한 바와 같이 전지에 대하여 실시한 외부 양자 효율 플롯에 의하여 명백하게 나타난다. 최적의 킹크-및-테일 확산을 갖지는 않지만, 충분히 두꺼운 방출체 및 방출체의 표면에서의 충분히 높은 초기 다수 공여체의 순 농도를 갖는 전지의 경우에 서조차, RTWCG SiO<sub>x</sub> ARC/SE/(TO) 전지 구조에서의 SE의 기여는 종래 기술의 SE 기술에서 공지된 것보다 상당히 더 높다.

[0345] 하나 이상의 실시양태에 의한 바람직한 실시양태에서, 효율 향상된 RTWCG SiO<sub>x</sub> ARC/SE/(TO) 전지 구조는 20-25 Ω/sq의 초기 시트 저항을 필요로 한다. 포스트 SiO<sub>x</sub> 성장, 방출체의 시트 저항은 110-120 Ω/sq이어야만 한다. 120 Ω/sq 내지 150 Ω/sq를 넘어서는 시트 저항에 대한 FF에서의 점진적인 감소 및 150 Ω/sq를 넘는 가속된 감소가 존재한다.

[0346] 실시예 6 - 텍스처 처리된 RTWCG SiO<sub>x</sub> 막

[0347] 방출체의 표면 텍스처 처리는 종종 통상의 n+/p 결정질 실리콘 태양 전지의 설계에 사용되어 표면으로부터 광의 반사를 감소시켜 광학 손실을 감소시킨다. 주로 c-Si 태양 전지에 사용되는 표면 텍스처 처리는 확산 이전에 웨이퍼를 화학적 에칭시켜 얻는다. 예를 들면, (100) 실리콘 기판의 (111) 면을 따른 선택적 에칭은 "랜덤 피라미드"에 의하여 피복되는 표면을 생성한다. 본 출원인의 경험은 25 μm의 높이를 가질 수 있는(도 21(c) 참조) 이들 피라미드의 피크가 확산후 확산 유리의 제거 동안 분리될 수 있다는 것을 나타낸다. 그후, 스크린 인쇄 공정은 섀트 저항을 크게 감소시킬 수 있는 섀트 경로를 생성할 수 있으며, 필 팩터 및 개방 회로 전압 모두는 전지 효율을 상당히 감소시킨다.

[0348] 당업계에서 공지되어 있는 상기 기재된 기계적 결합 및 우수한 품질의 텍스처 처리된 mc-Si 기판 생성의 공지된 곤란성에도 불구하고, 대부분의 실험실 및 전지 제조업자는 여전히 텍스처 처리된 방출체 표면의 일부 형태를 사용하고 있다. 텍스처 처리된 방출체를 갖는 전지의 AWR이 일부 경우에서 크가 감소될 수 있기는 하나, 필 팩터를 감소시키는 측면 방출체 저항 손실에서의 증가가 단점이다.

- [0349] 우리가 아는 바에 의하면, 평활한 방출체 표면상에 증착된 텍스처 처리된 산화물(TO)을 사용하는 개념은 적어도 결정질 실리콘 태양 전지의 경우, NREL이 1994년에 처음 제안하였다. 잘 설계되었을 경우, 이러한 접근법은 커다란 유효 면 저항률과 관계된 저항 손실을 상당히 감소시키며, 상기 기계적 결합이 발생할 가능성을 크게 줄일 것이다. 예를 들면, NREL로부터의 Gee et al.은 CVD 증착된 최적화 텍스처 처리된-ZnO 코팅을 사용하였으며, 캡슐화된 c-Si 웨이퍼의 경우 6% 정도로 낮은 AM1.5 AWR이 보고되었으며, 캡슐화된 SLAR 평면형 전지에 비하여 0.5% 이하의 절대값의 캡슐화된 전지 성능에서의 개선을 나타냈다.
- [0350] RTWCG SiO<sub>x</sub> 막의 텍스처 표면이 이른바 TO 특징을 생성하는 능력은 본원에 개시된 RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 구조 설계의 최종 효율 향상 엘리먼트이다. 통상의 텍스처 처리된 방출체 표면은 전환 효율에서의 감소를 야기하는 그리드 핑거에 대한 전류의 측류로 인하여 전압 강하를 경험한다. 평활한 방출체 표면 및 텍스처 처리된 SiO<sub>x</sub>는 방출체의 시트 저항의 상당한 감소를 보장하며, 그리하여 결정질 실리콘 태양 전지 효율을 증가시킨다. 최적화된 RTWCG TO 막은 RTWCG SiO<sub>x</sub> ARC/SE 태양 전지 구조의 이미 입증된 효율 이득을 추가로 증가시킨다.
- [0351] 낮은 성장을 배합물 중에서 성장되는 RTWCG SiO<sub>x</sub> 막은 평활한 표면 토폰그래피를 갖는다. 이러한 평활한 SiO<sub>x</sub> 막은 텍스처 처리되어 10 내지 15 초 동안 지속되는 추가의 짧은 습식 공정 단계에 의하여 TO SiO<sub>x</sub> 특징을 형성할 수 있다. 바람직하게는 평활한 방출체상에서 성장된 SiO<sub>x</sub> 표면상에서의 피라미드-유사 특징은 상기 기재된 텍스처 처리된 방출체 표면의 부정적인 결과 없이 전지에 반사되는 광을 재포획할 것이다. 하기의 실시의 예에 제시된 바와 같은 TO 특징의 유용성은 광의 입사 각이 전지의 표면에 수직으로부터 이동됨에 따라 점차로 중요해진다.
- [0352] 도 28은 태양광 등급 c-Si 기판상에서 성장하는 RTWCG SiO<sub>x</sub> 막의 15 초 1% HF(aq) 에칭 이전 및 이후의 AFM 표면 토폰그래피를 도시한다. 더 두꺼운 약 0.25  $\mu\text{m}$  SiO<sub>x</sub> 막은 가시광 스펙트럼의 상단부에서 막의 반사율을 추가로 감소시키는 텍스처 처리된 특징을 지녀서 효율 이득을 초래한다. 도 24에 도시된 바와 같이 지금까지 기록된 3.09%의 최저 AM1.5 AWR은 1% HF(aq)에 차후의 15 초 잠수로 평활한 n+ c-Si 방출체 표면상에서 성장한 SiO<sub>x</sub> 막에서의 것이었다.
- [0353] 높은 SiO<sub>x</sub> 성장을 용액은 단일 RTWCG SiO<sub>x</sub> ARC/SE/TO 공정 단계의 일부로서 텍스처 처리된 SiO<sub>x</sub> 막 표면을 생성한다. 도 24에서 알 수 있는 바와 같이, 이러한 SiO<sub>x</sub> 막은 AM1.5 AWR 값이 약 4.5%로 매우 낮다. 피라미드-유사 특징은 길이가 약 120 nm이므로, RTWCG SiO<sub>x</sub> ARC/SE/TO 공정 단계는 220 nm 이상인 막 두께를 생성하여야 한다. 이러한 막 두께를 달성하기 위하여, 활성 방출체는 0.25  $\mu\text{m}$  내지 0.3  $\mu\text{m}$  정도로 에칭 백 처리될 것이며, 이는 킹크-및-테일 확산 프로파일은 0.6  $\mu\text{m}$  이상의 접합 깊이를 생성하여야만 한다는 것을 의미한다.
- [0354] 실시예 7 - 태양 전지 및 기타 적용예를 위한 RTWCG SiO<sub>x</sub> 막의 예비 품질 테스트
- [0355] 여러가지 RTWCG 용액 배합물의 저장 수명을 테스트하였다. 최장 저장 수명 테스트는 거의 8년간 초기 용액 배합물에 실시하였다. 이와 같은 진행중인 저장 수명 테스트의 경우, 도 14에서와 같이 둘러싸인 날젠(nalgene) 용기내에 보관한 1 갤런의 VT 용액을 상기 기간 동안 주기적으로 사용하여 100개의 큰 면적의 c-Si, mc-Si 및 폴리-Si n+/p 태양 전지에 대하여 SiO<sub>x</sub> 막을 성장시켰다. 지금까지, 생성된 RTWCG SiO<sub>x</sub> ARC/SE 전지 구조의 품질 또는 생성된 태양 전지 성능에서의 상당한 변화가 없었다. 작은 면적의 n+/p 태양 전지는 또한 보다 최근의 RTWCG 성장 용액 배합물의 저장 수명을 테스트하는데 사용되었다. 대부분의 새로운 배합물은 다시 RTWCG 전지 구조 또는 성능에서의 상당한 변화가 나타나지 않았다.
- [0356] 하기 기재된 것을 비롯한(이에 한정되지 않음) 고 성장을 RTWCG SiO<sub>x</sub> 막의 예비 품질 테스트는 이들 SiO<sub>x</sub> 막이 실리콘 태양 전지 적용예뿐 아니라, 다수의 기타 전자(마이크로전자) 및 광전자(광자) 적용예에 대하여 잠재적으로 사용될 수 있다는 것을 나타낸다. RTWCG SiO<sub>x</sub> 막의 전기 및 유전체 성질은 약 0.049 cm<sup>2</sup>의 전면 게이트 영역을 갖는 비교적 다수의 Al(Au)/성장 상태 RTWCG SiO<sub>x</sub> 막/Si/Au:Ti MOS 캐패시터로부터 추출하였다. I-V 및 C-V 특성은 제조된 MOS 캐패시터에 SiO<sub>x</sub> 박막의 (i) 저항률, (ii) 누설 전류, (iii) 유전 상수 및 (iv) 파괴 전압을 측정하는데 사용되는, 다양한 스트레스 조건 이전 및 이후에 얻었다.
- [0357] 도 29(a)는 SiO<sub>x</sub> 막 두께가 110 nm인 Al/성장 상태 RTWCG SiO<sub>x</sub>/Si/Ti-Au MOS 캐패시터의 I-V 특징을 나타낸다. SiO<sub>x</sub> 박막내에서의 이동 이온의 밀도는 (-)110 V 내지 (+)110 V의 바이어스 전압에서 그리고 (-)3 V 내지 (+)3 V의 바이어스 전압에서 I-V 특징에 의하여 매우 작은 것으로 나타났다. 추가의 증거는 동일한 MOS 캐패시터에서 얻은 도 29(b)에서의 우수한 양상을 갖는 C-V 플롯이다. 막의 I-V 특징은 태양 전지 적용예뿐 아니라, 다수의 기타 수요가 더 큰 전자 및 광전자(광자) 장치 적용예에 대한 기준을 충족한다.
- [0358] 일련의 실험에서, 본원에 기재된 바람직한 RTWCG SiO<sub>x</sub> 성장 용액 배합물은 Al/성장 상태 SiO<sub>x</sub>/p-Si/Au:Ti MOS



캐패시터를 생성하는데 사용된다. 그의 I-V 및 C-V 특징은 (-)100V 또는 (+)100V의 고정된 바이어스에서 1 시간 이하의 전압 스트레스 이전 및 이후 얻었다. 시간 의존성 누설 전류 및 파괴 전압은 전압 스트레스로부터 발생하는 임의의 뚜렷한 변화를 나타내지 못하였다.

[0359] 최신 기술의 RTWCG SiO<sub>x</sub> 막의 누설 전류 밀도는 8MV/cm 인가된 포지티브 전기장에서 약 25 nA/cm<sup>2</sup> 및 0.3 MV/cm 인가된 포지티브 및 네가티브 장에서 0.8 nA/cm<sup>2</sup> 누설 전류 미만이다. 최신 기술의 RTWCG SiO<sub>x</sub> 막의 저항률은 약  $4 \times 10^{14} \Omega \cdot \text{cm}$ 이다. 데이터는 500℃ 미만의 온도에서 증착된 스펀-온 및 CVD SiN<sub>x</sub> 막에 대하여 당업계에 공지된 것과 비교한다. 이러한 결과는 RTWCG SiO<sub>x</sub> 박막 유전체가 고 효율 실리콘 태양 전지의 경우 및 마이크로전자 및 광자 적용예의 경우 부동화/반사방지 코팅으로서 사용하기에 적절하다.

[0360] 도 30은 100℃에서 초기 1 시간 열 처리에 이어서 1 시간 200℃ 열 처리 이전 및 이후에 Al/성장 상태 RTWCG SiO<sub>x</sub>(약 100 nm 두께의) 막/p-Si/Au:Ti MOS 캐패시터의 I-V 특징을 나타낸다. 열 처리는 성장 상태 SiO<sub>x</sub> 막의 표면을 건조시키므로 누설 전류는 감소되었다. 다수의 c-Si 및 mc-Si 전지로부터 얻은 I-V 데이터는 약 120℃에서 5 분 블로 드라이에 의하여 성장 상태 SiO<sub>x</sub> 막의 표면을 제거한 것으로 나타났다. 관련 실험에서, 전지를 (SiO<sub>x</sub> 막의 두께에 의존하여) 단순히 2 내지 3 일 동안 실온에서 유지함으로써, P<sub>max</sub>는 5 분 동안 120℃에서 열 처리한 전지와 동일한 상대적 비율로 증가된 것으로 밝혀졌다.

[0361] 5개의 Al/성장 상태 RTWCG SiO<sub>x</sub> 막/p-Si/Au:Ti MOS 캐패시터, 5개의 작은 면적의 n+/p c-Si 및 5개의 작은 면적의 n+/p mc-Si RTWCG SiO<sub>x</sub> ARC/SE 태양 전지는 각각 200℃, 300℃, 450℃ 및 600℃의 점진적인 고온에서 1 시간 동안 공기 중에서 열 처리하였다. 도 18에서 알 수 있는 바와 같이, SiO<sub>x</sub> 표면에서의 수소의 비교적 높은 원자 농도는 깊이에 따라 감소된다. 본 출원인의 실험 데이터에 기초하여, 200℃ 정도로 낮은 온도는 SiO<sub>x</sub>/Si 계면을 향하여 수소가 이동되도록 하여 이를 부동화시킬 수 있다. 1 시간 이하의 200℃ 열 처리후 0.3 MV/cm 인가된 포지티브 및 네가티브 바이어스에서 약 5E-11 A/cm<sup>2</sup>로부터 2E-12 A/cm<sup>2</sup> 정도로 낮은 누설 전류에서의 관찰 가능한 감소가 존재한다. 본 출원인이 판단하고 있는 이러한 감소는 부분적으로는 SiO<sub>x</sub>/Si 계면의 수소 부동화로 인한 것이다. MOS 캐패시터의 누설 전류는 200℃ 내지 450℃ 범위내의 온도에서 1 시간 이하의 추가의 열 처리후, 더 작은 비율로 점차로 감소된다.

[0362] 600℃에서 모든 MOS 캐패시터의 누설 전류는 다소 증가되며, 모든 c-Si 및 mc-Si 태양 전지의 P<sub>max</sub>는 Voc 및 FF에서의 작은 감소로 인하여 아주 조금 감소되었다. 이러한 발견은 MOS 캐패시터의 SiO<sub>x</sub> 막을 통하여 투과되는 금속 게이트로부터의 Al 및, 일부 작은 단락 경로를 야기하는 전면 그리드 라인으로부터 확산되는 태양 전지의 Ag에 의하여 야기될 가능성이 많다. 그러나, 상기 c-Si 및 mc-Si 작은 면적의 테스트 전지를 최적의 RTWCG SiO<sub>x</sub> ARC/SE(TO)보다 더 얇은 접합을 갖는 생성 타입 태양 전지로부터 절단한 것은 언급할 가치가 있다. 본 발명에 의하면, RTWCG SiO<sub>x</sub> ARC/SE 전지 설계의 방출체는 두께가 0.55 μm이어야 하며, RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 설계의 경우에는 두께가 약 0.65 μm이어야 한다.

[0363] 도 31에는 비교적 고 강도(약 5W/cm<sup>2</sup>) 근 U-V 방사에 6 시간 동안 노출 이전 및 이후에 거의 실온에서 유지된 Al/성장 상태 RTWCG SiO<sub>x</sub>/Si/Au:Ti MOS 캐패시터의 I-V 특징을 도시한다. 본 실시예에서의 SiO<sub>x</sub> 두께는 약 140 nm이었으며, 이는 ARC로서 사용하기에 최적의 두께에 가깝다. 상기 UV 스트레스 조건은 6 일 동안 근 UV 방사에 전지의 노출 이전 및 이후에 얻은 작은 면적의 c-Si 및 mc-Si 전지의 I-V 데이터에 의하여 확인한 바와 같이 누설 전류를 증가시키지는 않는다. 이와 같은 하나의 실험에서, 12개의 작은 면적의 c-Si 전지 및 12 mc-Si 작은 면적의 전지를 상기 UV 노출하에서 4 일 동안 유지하였다. 놀랍게도, I<sub>sc</sub>, Voc, FF, P<sub>max</sub> 및 R<sub>s</sub>는 실질적으로 불변하거나 또는 약간 증가되었다. I-V 테스트 동안, 이와 같은 그리고 모든 기타 스트레스-테스트 실험에 대하여 모든 I-V 데이터를 얻기 이전에 NREL 표준 전지를 사용하여 보정한 작은 면적의 I-V 시스템에 의하여 25℃ 부근에서 전지의 온도를 유지하였다.

[0364] (-)200V 내지 (+)200V의 인가된 전압을 갖는 원위치 I-V 특징을 얻을 수 있는 기존의 고 밀도 크세논 플라즈마 (10E+5 내지 10E+6, 1-3 eV) 시스템은 SiO<sub>x</sub> 박막에 대한 플라즈마 유도된 손상을 연구하는데 사용된다. SiO<sub>x</sub> 막을 수시간 동안 플라즈마 환경에 노출시킨 후 플라즈마 유도된 손상을 I-V 곡선의 군에 대하여 평가하였다. Fe의 커다란 1% 원자 농도를 갖는 얇은 50 nm SiO<sub>x</sub> 막은 2-인치 Si 웨이퍼의 전면상에서 성장시켰다. 우수한 품질의 Au-Ti 오음 접착을 이면에 적용하였다.

[0365] 도 32는 5 분 플라즈마 노출후 상기 언급한 SiO<sub>x</sub> 코팅된 2-인치 p-Si 웨이퍼에 대한 2개의 I-V 플롯을 도시한다. 플라즈마 밀도는  $2 \times 10^5 \text{ cm}^{-3}$ 이었으며, 전자 온도는 1.7 eV이었으며, 플라즈마 전위는 9.8 V이고, 중성 기체(Xe) 잔류 압력은  $6 \times 10^{-5} \text{ torr}$ 이었다. I-V 플롯은 포지티브 이동 이온이 존재한다는 것을 명백하게 시사하나, 2개의 곡선에 의하여 제안되는 매우 작은 히스테리시스는 플라즈마 생성된 SiO<sub>x</sub>/Si 계면이 매우 낮은

밀도를 갖는다는 것을 나타낸다. 차후의 15 분 플라즈마 노출후 동일한 샘플의 I-V 플롯은 다시 준-동일한 곡선을 나타낸다. 이는 SiOx 막에서의 비교적 높은 금속 불순물 농도에도 불구하고, 조합된 20 분 플라즈마 노출후조차도 매우 작은 밀도의 플라즈마 생성된 SiOx/Si 계면 포획이 생성된다는 것을 시사한다.

[0366] SiOx 막을 통한 누설 전류는 플라즈마 밀도 및 중성(Ar) 기체 압력에 의존한다. (+)70V의 바이어스 전압을 인가할 경우, 누설 전류는  $2 \times 10^{-5}$  torr의 Ar 압력의 경우 1.6 mA 그리고  $10^{-4}$  torr의 Ar 압력의 경우 2.7 mA이다.

[0367] 최악의 경우를 고려한 시나리오를 갖는 SiOx 막, 약 3% Fe 불순물 원자 농도는 (-)200V에서 바이어스 처리된다. 초기에, 그의 누설 전류는 1 분 노출후 57  $\mu$ A 및 60  $\mu$ A이었다. 샘플을 (+)100V(Ar 압력 77  $\mu$ torr)에서 바이어스 처리된 후, SiOx 막은 7 mA 정도로 높은 초기 누설 전류를 갖지만, 1 분후 약 6 mA로 감소된다. SiOx 상부층에서의 변화가 의심스러우므로, SiOx 막을 25 분 동안 고 강도 플라즈마에 노출시켰다. 그러나, XPS/SEM 분석은 SiOx 표면에 어떠한 변화도 나타내지 않았다.

[0368] 전도율( $\sigma$ )은 하기 방정식을 사용하여 평가할 수 있다:

$$\sigma = \frac{4t}{\pi d^2} \times \frac{I}{V}$$

[0369] 상기 방정식에서, I는 누설 전류이고, V는 바이어스 전압이고, d는 샘플의 직경이며, t는 막 두께이다. 상기를 참조하여 측정의 하나의 특정한 세트는  $I = 6$  mA,  $V = 100$  V,  $d = 5$  cm 및  $t = 50$  nm이다. 상기 방정식을 적용하여 SiOx 막은  $\sigma = 1.5 \times 10^{-11} / \Omega \cdot \text{cm}$ 이며, 이는 약  $6 \times 10^4 \Omega \cdot \text{cm}$ 의 비교적 낮은 막 저항률에 해당한다. 이와 같은 비교적 높은 전도율이 Fe 오염의 최악의 경우를 고려한 시나리오를 지칭하기는 하나, 이는 그럼에도 불구하고 통상의 TiOx ARC 막뿐 아니라 기타의 이른바 실온 스펀-온 박막 유전체에 대한 공개된 값과 잘 비교한다.

[0371] <표 5>

동일한 큰 면적의 생성 전지로부터 절단한 작은 면적의  
RTWCG SiOx-코팅된 mc-Si 태양 전지의 습식 열 내구성 테스트

습식 열 테스트(DH): 80℃, 거의 100%의 상대 습도							
전지 번호	용액	설명	Isc(A)	Voc(V)	FF(%)	Rs(Ω)	Pmax(W)
A8 - 3	MA -1	베어	139.62	501	71.22	0.4652	49.782
		SiOx 이후	199.62	512	69.81	0.3888	70.459
		72 시간 후	199.98	513	68.69	0.3933	70.474
		96 시간 후	203.29	513	68.38	0.3909	71.264
		144 시간 후	204.93	513	67.9	0.3999	71.359
		240 시간 후	206.21	513	67.64	0.3913	71.584
A8 - 5	H -1	베어	150.85	500	70.83	0.4369	53.385
		SiOx 이후	217.82	510	67.11	0.3887	74.491
		72 시간 후	216.11	512	68.27	0.3835	75.468
		96 시간 후	219.07	511	68.21	0.3791	76.361
		144 시간 후	217.15	511	68.47	0.3753	76.041
		240 시간 후	219.84	512	68.08	0.3833	76.589
A8 - 14	B	베어	175.14	500	70.98	0.3884	62.115
		SiOx 이후	253.53	511	64.29	0.4156	83.336
		72 시간 후	251.88	512	64.97	0.4129	83.729
		96 시간 후	253.2	512	66.84	0.3552	86.598
		144 시간 후	255.09	512	66.25	0.3548	86.456
		240 시간 후	254.53	511	65.71	0.3721	85.512

[0372]

[0373] 표 5는 3종의 상이한 RTWCG SiOx 성장 배합물에 완전 침지 이전 및 이후에 3개의 작은 면적의 mc-Si 태양 전지에 대한 IV 데이터를 포함한다. 이는 RTWCG SiOx ARC/SE mc-Si 전지 구조 형성후 및 240 시간 이하 동안 습식 열 환경(80℃, 약 100% 상대 습도)에 노출시킨 후 Isc, Voc, FF, Rs 및 Pmax에 어떤 일이 발생하였는지를 나타낸다.

[0374] Isc, Voc 및 Pmax에서 예상되는 증가보다 더 작은 것은 최적의 두께보다 더 얇은 방출체를 갖는 베어 전지에 의하여 야기되었다. 더 두꺼운 방출체를 갖는 전지는 RTWCG SiOx 성장 도중에 생성된 SE를 충분히 이용한다. 이러한 실시예는 잔존하는 방출체가 매우 얇더라도 전지는 DH 테스트 도중에 분해되지 않는다는 것을 나타낸다. 그 다음의 실시예는 RTWCG SiOx ARC/SE 전지 설계에 대하여 최적화되지는 않았으나 더 두꺼운 방출체를 갖는 생성 전지에 대한 SiOx 코팅 이전 및 이후의 I-V 데이터를 포함한다.

[0375] 실시예 8 - n+/p (P,B) RTWCG SiOx ARC/SE c-Si, 캐스트 mc-Si 및 폴리-Si 태양 전지의 성능

[0376] RTWCG SiOx ARC/SE/TO 저 비용 결정질 실리콘 태양 전지 기술은 모든 결정질 실리콘 기관, 예컨대 초크랄스키



및 부유 구역 단결정(c-Si), 캐스트 다결정(mc-Si) 및 리본 다결정질 실리콘(폴리-Si) 기관으로 잘 작용한다. RTWCG SiO<sub>x</sub> 공정은 기존의 제조 방법, 예컨대 스크린 인쇄 금속배선에 잘 맞으며, 확산 단계만이 변형을 필요로 한다. 그렇지 않을 경우, 표준 처리 단계의 갯수 및 복잡성을 감소시킨다.

- [0377] 성장 용액의 최적화는 다수의 RTWCG SiO<sub>x</sub> 변수, 예컨대 용액 배합물, 성장을 및 비-금속배선 방출체의 에칭 백 처리 레벨을 고려한다. 고려하여야 하는 구조 변수로는 접합 깊이, 확산 프로파일 및, 키크 및 테일 확산 프로파일의 키크 깊이를 들 수 있다. 최적화된 금속배선-양립성 RTWCG SiO<sub>x</sub> 성장 용액은 1 분 미만 이내에 하기를 수행할 수 있어야만 한다:
- [0378] i. 베어 전지의 표면을 현장내 세정하고;
- [0379] ii. 낮은 반사율, 높은 투과율 SiO<sub>x</sub> 막을 생성하고;
- [0380] iii. 우수한 품질의 선택적 방출체를 부수적으로 생성하고;
- [0381] iv. 임의의 텍스처 처리된 막 표면을 생성한다.
- [0382] 이러한 철저한 연구의 완료는 다수의 생성 타입 c-Si뿐 아니라, 캐스트 및 리본 mc-Si 확산된 구조 및 베어 태양 전지를 사용하여 가능하였다. 작은 수의 작은 면적의 태양 전지만이 RTWCG SiO<sub>x</sub> ARC/SE/(TO) 공정에 대한 요건인 키크-및-테일 확산 프로파일을 갖는 확산된 n+/p 구조상에서 제조하였다.
- [0383] 하기 표 6은 12개의 미코팅 6-인치 생성 c-Si 태양 전지에 대한 제조업자의 I-V 데이터 및 SiO<sub>x</sub> 코팅후 동일한 전지에 대한 I-V 데이터를 포함한다. 전지의 방출체는 바람직한 평활한 표면 대신에 상당히 두꺼우며 및 피라미드-텍스처 처리되었다. 텍스처 처리된 방출체 표면은 정확한 다수 캐리어의 순 농도 프로파일 또는 확산 프로파일 형상을 얻는 것이 불가능하게 되어 접합 깊이가 0.6  $\mu\text{m}$ 보다 더 깊은 것으로 추정되었다. I<sub>sc</sub> 평균 이득은 약 40%에서 보통이었으며, 놀랍게도 5 mV만의 낮은 평균 V<sub>oc</sub> 이득을 갖는다. 그러나, 거의 12%의 실질적으로 커다란 FF 증가로 인하여, 평균 P<sub>max</sub> 이득은 56%로 주목할만 하였다. 제조업자의 데이터에 기초하여, 로트의 이론치 최대 절대값 AM1.5 효율은 16.4%이었으며, 로트 평균은 약 15.6%이었다. 이러한 평균 효율은 특히 전지가 스크램 실리콘 기관상에서 제조되므로 RTWCG SiO<sub>x</sub> 전지 설계 및 기술의 가능성은 커다란 종횡비 피라미드 텍스처 처리된 방출체 표면을 가지며, 확산 프로파일은 고 효율 RTWCG SiO<sub>x</sub> ARC/SE 전지 설계에 대하여 최적과는 거리가 멀다는 것을 명백하게 나타낸다.
- [0384] 적절한 RTWCG SiO<sub>x</sub> 성장 용액은 전지의 금속배선 완전성을 보존하며, 부분적으로는 반사율을 낮추고, 표면을 부동화시키며 그리고 우수한 품질의 선택적 방출체를 촉진하는 효율 향상 특징을 생성한다. 여전히, 임의의 제시된 작은 전지 로트(로트당 30개 이하의 전지)는 SiO<sub>x</sub> 코팅후 지나치게 큰 P<sub>max</sub>(효율) 이득을 갖는 2 내지 5개의 전지 어느 것에나 포함된다. 표 6의 전지 # 2 및 전지 # 7의 P<sub>max</sub>는 예를 들면 각각 85.4% 및 97.7% 정도로 증가되었다. 이는 전지 표면을 원위치 세정하고 그리고 SiO<sub>x</sub> 성장 이전에 특정한 유해 표면 조건을 배제시키는 SiO<sub>x</sub> 성장 용액의 능력에 의하여 설명된다. 종래 기술의 통상의 ARC 코팅 기술에서 공지된 것 없이, 이러한 잇점은 테스트한 다수의 생성 타입 c-Si, mc-Si 및 폴리-Si 태양 전지 로트의 실질적으로 전부에 대하여 더 적은 P<sub>max</sub> 분산을 초래한다. 도 33은 도 6에서의 전지의 P<sub>max</sub> 분산이 RTWCG SiO<sub>x</sub> ARC/SE 성장 용액 중에 완전 침지후 뚜렷하게 더 작다는 것을 나타낸다.
- [0385] 표 7에 제시한 I-V 데이터는 동일한 피라미드 코팅된 6-인치 전지로부터 절단하고, 도 12의 RTWCG SiO<sub>x</sub> 성장 용액 배합물에 완전 침지시킨 작은 면적의 n+/p c-Si 태양 전지로부터의 것이다. 성장후, 전지를 1% HF(aq)에 침지시켜 텍스처 처리된 SiO<sub>x</sub> 표면을 생성하였다. 방출체는 추정된 접합 깊이가 0.45  $\mu\text{m}$ -0.5  $\mu\text{m}$ 로 얇기 때문에, FF는 방출체의 에칭 백 처리로 인하여 포스트 SiO<sub>x</sub> 성장을 예상대로 감소시켰다. 생성된 약 0.25  $\mu\text{m}$  두께의 방출체가 120  $\Omega/\text{sq}$ 보다 큰 방출체 시트 저항에 해당하기는 하나, 전지의 직렬 저항(R<sub>s</sub>)은 예상밖으로 평균 약 23% 정도로 감소되었다.
- [0386] I<sub>sc</sub> 이득(표 7 참조)은 51.58%의 P<sub>max</sub> 평균 증가에 대한 주요 기여자이다. 비교적 더 작은 V<sub>oc</sub> 증가(13 mV 이하)는 잔존하는 방출체의 시트 저항이 120  $\Omega/\text{sq}$ 보다 큰 코팅된 전지에 대하여 수집된 기타 관련된 I-V 데이터에 일치한다. 시트 저항 증가에 따라 I<sub>sc</sub>가 증분적으로 증가되더라도, V<sub>oc</sub> 및 FF는 증분적으로 감소된다. 테스트 전지 A5-1 및 A5-7은 각각 30 초 및 150 초의 침지 시간이 전지의 나머지에 유사한 두께를 갖는 막을 생성하지 않으므로 평균 이득에 포함되지 않는다. 그러나, 전지 A5-7의 R<sub>s</sub>에서의 15.7% 감소에 의하여 나타난 바와 같이, 비교적 긴 침지 시간은 스크린 인쇄된 접점의 완전성에 불리한 영향을 미치는 것으로 보이는 것이 중요하다. 또다른 중요한 관찰은 V<sub>oc</sub>, I<sub>sc</sub> 및 FF가 50 내지 70 초 범위내의 침지 시간으로 약간만 변경된다는

것이며; 작은 RTWCG SiOx 공정 시간 변경은 전지 성능에 큰 영향을 미치지 않는다.

- [0387] 접합 깊이는 RTWCG SiOx ARC/SE/(TO) Pmax(효율)를 최대화하는데 필수적이다. 표 8은 2개의 작은 면적의 c-Si 태양 전지에 대한 포스트 SiOx Pmax 이득을 나타낸다. 이들은 생성 타입 n+/p c-Si 큰 면적의 전지로부터 절단하였으며, 피라미드 코팅된 표면 및 더 깊은 방출체는 약 0.65  $\mu\text{m}$ 에서 추정된다. 성장 용액 배합물 및 포스트 성장 처리는 표 6의 것과 동일하였다. 전지 20-2는 각각 30mV 및 109%의 최선의 Voc 및 Pmax 이득을 갖는다. 비교적 큰 Pmax 이득은 비교적 큰 Rs 감소로 인하여 증가되는 FF에 의하여 제공되었다. 성장 용액 중에 60 초 침지 후 잔존하는 시트 저항은 약 50  $\Omega/\text{sq}$ 에서 너무 낮다는 사실에도 불구하고 비교적 큰 Voc 증가는 우수한 SiOx 표면 부동화를 나타낸다. 2개의 큰 면적의 태양 전지로부터 절단한 32개의 작은 면적의 전지의 경우 평균 Voc 증가는 17.2 mV이었다. 이와 같은 작은 면적의 태양 전지 로트의 경우, 평균적으로, Pmax는 67.91% 정도 증가하였으며, 즉 41.35%만의 비교적 낮은 평균 Isc 이득에도 불구하고 53.88% 내지 109.1% 범위내이다.
- [0388] 도 3에서와 같이 평활한 방출체 및 킹크-및-테일 확산 프로파일을 갖는 다수의 4cm<sup>2</sup> n+/p c-Si 전지의 경우 최대 Voc 증가는 17.7 mV이었다. 포스트-RTWCG SiOx ARC/SE 전지 구조 형성에서 다수 표면 순 농도가 9E+19 cm<sup>-3</sup> 보다 컸기 때문에 이와 같은 보통의 증가가 예상되었다.
- [0389] 평균적으로 SiOx 코팅은 54.49%(AM0 조건)에 의하여 표 10에서 3개의 전지를 포함하는 10개의 전지의 작은 로트의 효율을 증가시킨다. 평균 Isc는 50.79% 정도 증가되었다. 비교로서, CVD SiNx 증착 동안 발생하는 전지의 벌크에 대한 긍정적인 영향에도 불구하고, SiNx 코팅을 사용하는 생성 전지에 대한 효율 이득은 35%를 초과하지 않는다. 이와 같은 작은 로트의 생성 전지에서, RTWCG SiOx 공정이 벌크를 부동화시키지 않는 표면 공정이더라도 SiNx 코팅된 전지에 대하여 약 14.4%의 절대 효율 증가가 존재하였다. 큰 체적의 테스트한 RTWCG SiOx 전지에 기초하여, 훨씬 더 큰 절대 효율 이득은 거의 최적의 RTWCG SiOx ARC/SE/(TO) 전지 구조 대 SE가 없는 최적화된 SiNx ARC 막을 사용하는 전지를 사용하여 얻을 수 있다.
- [0390] 표 9는 SiOx 코팅 이전 및 이후에 큰 면적의 저 효율 n+/p 폴리-Si 생성 태양 전지의 작은 로트에 대하여 태양 전지 제조업자가 측정한 I-V 데이터를 나타낸다. RTWCG SiOx ARC/SE 형성에 의하여 얻은 평균 Pmax가 약 48%이라는 것이 주목할만하다. 비교로서, 현재 알려지기로는, SiNx 코팅으로부터 생성된 생성 전지에서의 Pmax에서의 평균 이득은 수소 벌크 부동화의 효과를 포함하여 35% 미만이다.
- [0391] 실험실 연구에 의하면 SiOx ARC/SE 효율 향상 특징이 보다 효율적인 c-Si 전지에 대하여서보다는 저 효율 폴리-Si 생성 전지에서 더 잘 작동하는 것으로 나타났다. 하기 표 10은 생성 타입 폴리-Si 태양 전지의 작은 로트로부터 이들이 SiOx 성장 용액에 완전 침지되기 이전 및 이후에 3개의 전지에 대한 I-V 데이터를 나타낸다. 전지를 NASA GRC에서 표준 AM0 조건하에서 테스트하였으며; 표준 AM1.5 효율 값은 약 20% 더 높을 것이다. 이들 전지 중 하나에서 알 수 있는 바와 같이, SiOx 코팅후 그의 커다란 97.5% AM0 효율 Pmax 증가에 기여하는 주요 변수는 Isc에서 89.5% 증가이었다. 이러한 커다란 Isc 증가는 광학 손실에서의 단순 감소에 의하여 설명되지 않으며, Voc에서의 최대 증가가 단지 16.2 mV이므로 단순 표면 부동화에 의하여도 설명되지 않는다. 이러한 설명은 광학, 표면 부동화 및 일부 기타 요인의 조합이 존재한다는 것이어야 한다.

[0392] <표 6>

RTWCG SiO<sub>x</sub> 코팅 이전 및 이후의 도 20에서와 같은 스크랩 웨이퍼 및  
피라미드 코팅된 표면을 사용한 n+/p c-Si 태양 전지에 대한  
AM1.5 I-V 데이터

전지 설명	Isc	Voc	FF	Pmax
전지 1 배어	5.81 A	593.4 V	68.20%	2.35 W
55 초 RTWCG SiO <sub>x</sub> 코팅후 전지 1	7.97 A	599.0 V	74.90%	3.58 W
이득	37.18%	0.94%	9.82%	52.34%
전지 2(*) 배어	5.71 A	585.9 V	59.60%	1.99 W
60 초 RTWCG SiO <sub>x</sub> 코팅후 전지 2	8.18 A	597.0 V	75.60%	3.69 W
이득	43.26%	1.89%	26.85%	85.43%
전지 3 배어	5.87 A	585.9 V	68.60%	2.36 W
60 초 RTWCG SiO <sub>x</sub> 코팅후 전지 3	8.29 A	596.0 V	73.30%	3.62 W
이득	41.23%	1.72%	6.85%	53.39%
전지 4 배어	5.83 A	592.8 V	69.80%	2.41 W
60 초 RTWCG SiO <sub>x</sub> 코팅후 전지 4	8.23 A	595.0 V	75.50%	3.70 W
이득	41.17%	0.37%	8.17%	53.53%
전지 5 배어	5.86 A	596.0 V	70.90%	2.48 W
60 초 RTWCG SiO <sub>x</sub> 코팅후 전지 5	8.15 A	598.0 V	74.00%	3.61 W
이득	39.08%	0.34%	4.37%	45.56%
전지 6 배어	5.89 A	588.0 V	65.60%	2.70 W
65 초 RTWCG SiO <sub>x</sub> 코팅후 전지 6	8.26 A	592.0 V	74.20%	3.81 W
이득	40.24%	0.68%	13.11%	41.11%
전지 7(*) 배어	5.74 A	589.2 V	53.00%	1.79 W
65 초 RTWCG SiO <sub>x</sub> 코팅후 전지 7(*)	8.15 A	595.0 V	72.90%	3.54 W
이득	41.99%	0.98%	37.55%	97.77%
전지 8 배어	5.88 A	588.3 V	60.10%	2.08 W
70 초 RTWCG SiO <sub>x</sub> 코팅후 전지 8	8.11 A	593.0 V	72.80%	3.50 W
이득	37.93%	0.80%	21.13%	68.27%
전지 9 배어	5.86 A	590.5 V	67.80%	2.35 W
60 초 RTWCG SiO <sub>x</sub> 코팅후 전지 9	8.21 A	591.0 V	73.30%	3.55 W
이득	40.10%	0.08%	8.11%	51.06%
전지 10 배어	5.91 A	587.3 V	68.40%	2.37 W
60 초 RTWCG SiO <sub>x</sub> 코팅후 전지 10	8.27 A	590.0 V	72.50%	3.53 W
이득	39.93%	0.46%	5.99%	48.95%
전지 11 배어	5.87 A	593.2 V	69.90%	2.44 W
60 초 RTWCG SiO <sub>x</sub> 코팅후 전지 11	8.17 A	597.0 V	73.10%	3.56 W
이득	39.18%	0.64%	4.58%	45.90%
전지 12 배어	5.88 A	593.3 V	70.20%	2.45 W
60초 RTWCG SiO <sub>x</sub> 코팅후 전지 12	8.24 A	596.0 V	74.10%	3.64 W
이득	40.14%	0.46%	5.56%	48.57%
모든 배어 전지의 평균	5.84 A	590.3 V	66.01%	2.31 W
RTWCG SiO <sub>x</sub> 코팅된 전지의 평균	8.19 A	594.9 V	73.85%	3.61 W
평균 이득	40.11%	0.78%	11.88%	56.03%

[0393]

[0394] <표 7>

집합 깊이가 약 0.45  $\mu\text{m}$ 이고 피라미드 코팅된 방출체 표면을 갖는  
더 얇은 방출체를 갖는 동일한 6-인치 전지로부터 절단한  
작은 면적의 n+/p c-Si 태양 전지에 대한 I-V 데이터

전지 설명	반응 시간 (초)	Isc 베이 전지 (A)	Isc RTWCG SiOx 코팅 (A)	Voc 베이 전지(V)	Voc RTWCG SiOx 코팅(V)	FF 베이 전지(%)	FF RTWCG SiOx 코팅(%)	Rs 베이 전지( $\Omega$ )	Rs RTWCG SiOx 코팅 ( $\Omega$ )	Pmax 베이 전지 (W)	Pmax RTWCG SiOx 코팅 (W)
A5-2	50	280.31	438.29	581.0	592.0	73.8	70.1	0.25	0.19	120.18	182.05
이득		56.36%		1.89%		-4.95%		-22.36%		51.48%	
A5-3	50	262.89	398.84	579.0	592.0	70.9	71.1	0.28	0.20	107.91	168.19
이득		51.71%		2.25%		0.28%		-29.00%		55.86%	
A5-4	55	262.71	400.85	583.0	593.0	72.4	71.2	0.27	0.20	110.92	169.16
이득		52.58%		1.72%		-1.77%		-26.38%		52.51%	
A5-5	55	331.66	514.03	577.0	590.0	69.6	68.0	0.21	0.17	133.28	206.31
이득		54.99%		2.25%		-2.28%		-18.91%		54.80%	
A5-6	60	412.68	625.86	581.0	593.0	70.4	68.1	0.18	0.15	168.82	252.73
이득		51.66%		2.07%		-3.17%		-17.49%		49.70%	
A5-8	60	271.71	400.57	579.0	586.0	66.8	65.6	0.27	0.22	105.03	153.98
이득		47.43%		1.21%		-1.80%		-19.42%		46.60%	
A5-9***	60	216.41	332.85	581.0	591.0	68.5	68.2	0.31	0.24	86.00	134.20
이득		53.81%		1.72%		-0.38%		-22.17%		56.04%	
A5-10	65	263.51	408.20	588.0	596.0	73.7	71.7	0.24	0.19	114.23	174.20
이득		54.91%		1.36%		-2.82%		-21.21%		52.49%	
A5-11	65	228.97	351.41	586.0	595.0	73.4	71.4	0.28	0.22	98.51	149.20
이득		53.47%		1.54%		-2.71%		-21.94%		51.45%	
A5-12	65	241.23	365.82	587.0	596.0	73.5	71.9	0.27	0.20	104.07	156.67
이득		51.65%		1.53%		-2.19%		-22.95%		50.54%	
A5-13***	70	218.45	334.30	589.0	597.0	73.9	72.0	0.30	0.22	95.01	143.75
이득		53.03%		1.36%		-2.45%		-25.79%		51.30%	
A5-14	60	272.01	409.17	590.0	596.0	74.9	72.8	0.23	0.19	120.21	177.39
이득		50.42%		1.02%		-2.84%		-20.20%		47.57%	
A5-1*	30	263.51	408.20	588.0	596.0	73.7	71.7	0.24	0.19	114.23	174.20
이득		54.91%		1.36%		-2.82%		-21.21%		52.49%	
A5-7**	150	312.02	456.06	577.0	583.0	66.4	64.2	0.24	0.20	119.52	170.53
이득		46.16%		1.04%		-3.37%		-15.79%		42.67%	
평균		271.9	415.0	583.4	593.1	71.8	70.2	0.26	0.20	113.7	172.3
평균 이득		52.65%		1.66%		-2.28%		-22.61%		51.58%	
평균 편차		34.9	55.5	3.8	2.4	2.2	1.8	0.03	0.02	14.7	21.8

[0395]

[0396] <표 8>

RTWCG SiOx 코팅 이전 및 이후의 도 21에서와 같은 스크랩 웨이퍼 및  
피라미드 코팅된 표면을 사용한 n+/p c-Si 태양 전지에 대한  
AM1.5 I-V 데이터

전지 #	설명	Isc (mA)	Voc (mV)	FF (%)	Rs (Ohm)	Pmax (mW)
18-8	베이	222.2	569	50.71	0.408	64.1
	30 초 완전 침지	317.4	589	61.1	0.268	114.2
	증가율	42.8%	3.5%	20.5%	-34.3%	78.2%
20-2	베이	81.85	550	39.36	1.58	17.73
	60 초 완전 침지	114.4	580	55.85	0.69	37.07
	증가율	39.8%	5.5%	41.9%	-56.3%	109.1%

[0397]

[0398] <표 9>

RTWCG SiO<sub>x</sub> 코팅 이전 및 이후의 큰 면적의 n+/p 폴리-Si 생성  
태양 전지에 대한 AM1.5 I-V 데이터

웨이퍼	SiO <sub>x</sub> 코팅 이전				SiO <sub>x</sub> 코팅 이후			
	Voc	Isc	Pmax	FF	Voc	Isc	Pmax	FF
1	516	4.01	1.41	68.2	525	5.93	2.08	66.8
2	517	3.98	1.38	66.9	521	5.83	2.04	67.0
3	514	3.99	1.34	65.0	520	5.96	2.02	65.2
4	516	3.95	1.40	68.8	522	5.78	2.07	68.5
5	514	4.02	1.41	68.1	525	5.71	2.06	68.7
6	514	4.00	1.38	67.2	517	5.67	1.98	67.5
7	513	3.95	1.35	66.6	526	5.76	2.08	68.9
8	516	4.06	1.38	65.9	523	5.76	2.02	67.2
9	518	4.03	1.39	66.6	520	5.63	2.03	69.3
평균	515	4.00	1.38	67.0	522	5.78	2.04	67.7
증가율(%)					1.33%	44.57%	47.71%	0.93%

[0399]

[0400] <표 10>

SiO<sub>x</sub> 코팅 AMO 이전 및 이후의 선택된 저 효율 폴리-Si 생성  
태양 전지의 25°C I-V 데이터

전지 #	설명	Isc (A)	Voc (mV)	FF (%)	Eff(%)
P-33	배어	1.72	498	56.3	3.25
	65 초 완전 침지	2.71	510.8	54.3	5.07
	증가율	57.6%	2.6%	-3.6%	56.0%
P-37	배어	1.69	500.5	57.9	3.3
	60 초 완전 침지	2.74	516.7	60.5	5.78
	증가율	62.1%	3.2%	4.5%	75.2%
P-45	배어	1.53	505.3	62	3.23
	65 초 완전 침지	2.9	517.8	62.9	6.38
	증가율	89.5%	2.5%	1.5%	97.5%

[0401]

[0402]

최근에는, 다수의 18개의 큰 면적의 (약 243.5 cm<sup>2</sup>) 캐스트 mc-Si n+/p 태양 전지를 에퀴티 솔라, 인코포레이티드(Equity Solar, Inc.)에 의하여 생산하였다. I-V 데이터는 RTWCG SiO<sub>x</sub> 성장 이전 및 이후 특수화된 독립적 실험에 의하여 측정하였다. 평균적으로 AM1.5 효율은 약 14.14%, Voc 603.5 mV, FF 78.9% 및 평균 Jsc는 약 29.7 mA/cm<sup>2</sup>이었다. 포스트 SiO<sub>x</sub> 코팅에서 3개의 전지의 FF는 거의 82% 또는 82%보다 높으며, 이른바 81.95%, 82.22% 및 83.56%이었다. 83.56% FF 값은 낮은 주입 조건에서 작동하는 실리콘 전지의 경우 85% 내지 86%의 이상적인 이론적 한계 범위에 근접한다. 우리가 아는 바에 의하면, 이러한 FF 값은 큰 면적의 스크린 인쇄된 금속 배선 mc-Si 태양 전지에 대하여 보고된 최고의 FF이며, 최고의 FF는 임의의 큰 면적의 결정질 실리콘 태양 전지에 대하여 보고되었다.

[0403]

상기 RTWCG SiO<sub>x</sub> 막을 실시예 1에서와 같이 2개의 초저 비용 RTWCG SiO<sub>x</sub> 용액 배합물을 사용하여 성장시켰다. 140-150 nm 두께의 SiO<sub>x</sub> 막에 대한 성장 시간은 약 30 초이었으며, 방출체의 비-금속배선 표면은 약 0.20 μm 정도 에칭 백 처리하였다. 불행하게도, 막은 방출체 표면상에서 85% 미만으로 성장하였다. 플라즈마 에칭 에지 분리 동안, nt 방출체는 활성 전지 영역의 추정된 15%로부터 우연하게 제거된 것으로 밝혀졌다. 전지의 방출체가 더 적은 부분상에서 SiO<sub>x</sub>를 성장시키지 못하는 SiO<sub>x</sub> 성장 용액의 능력은 고도 도핑된 실리콘 표면 대 저도 도핑된 실리콘 표면상에서 시차 SiO<sub>x</sub> 성장율의 종래의 효과에 기인한 것이다. 명백하게는, 방출체의 상기 부분은 우연하게 제거되지 않을 경우, 상기 비-최적화된 캐스트 mc-Si 태양 전지의 평균 AM1.5 효율이 16.2%보다 높게 된다.

[0404]

평균 셉트 저항(Rsh) 값이 SiO<sub>x</sub> 코팅후 상기 mc-Si 로트에 대하여 2배보다 큰 것에 주목한다. 제1의 성장 용액을 사용한 11개의 전지의 평균 직렬 저항(Rs)은 SiO<sub>x</sub> 코팅후 약 30% 정도로, 즉 7.75 μΩ로부터 5.41 μΩ로 감소되었다. 제2의 SiO<sub>x</sub> 성장 용액을 사용하는 잔존하는 7개의 전지는 약 20%의 평균 Rs 감소, 즉 6.95E μΩ로부터 5.59 μΩ가 되었다. 이들 RTWCG SiO<sub>x</sub> ARC/SE 전지에서 얻은 높은 FF 값은 커다란 Rsh가 증가하고 그리고 커다란 Rs가 감소되는 것과 일치한다. Rsh에서의 500% 정도의 증가는 배어 전지로부터 특정한 단락 경로의 배제로 인하여 두꺼운 방출체 전지에서 발생할 수 있다. Rs에서의 60%의 감소는 실질적으로 모든 깊은 집합 전지에서 발생하나, 비교적 커다란 0.20 μm 두께의 비-금속배선 방출체 표면이 RTWCG SiO<sub>x</sub> ARC/SE 전지 구조 형성 동안 에칭 백 처리되고 그리고 RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 구조 형성 동안 0.30 μm 이하가 에칭 백 처리되는지의



이유를 충분하게 설명하기는 곤란하다.

- [0405] 저 비용 SiO<sub>x</sub> ARC/SE/(TO) 공정에 의하여 태양광 등급 c-Si, mc-Si 및 기타 결정질 실리콘 태양 전지에 제공되는 전체 성능 이득은 결정적으로 임의의 기타 공지된 이전 기술 기술에 의하여 달성될 수 있는 것보다 더 크다. 그러나, RTWCG SiO<sub>x</sub> 처리를 사용하는 잇점은 전지 레벨에서는 중단되지 않으며; 이는 하기의 능력을 갖는다:
- [0406] i. SiO<sub>x</sub> 막의 상부에서 굴절율을 조절하는 능력(도 25(a) 및 도 25(b) 참조);
- [0407] ii. 등급별 굴절율을 생성하는 능력(도 9 내지 도 15 참조);
- [0408] iii. SiO<sub>x</sub> 막의 상부를 텍스처 처리하는 능력(도 28 참조).
- [0409] RTWCG SiO<sub>x</sub> 공정은 우수한 유리-EVA-SiO<sub>x</sub>-Si 구조를 생성하는데 매우 잘 맞는 3% AM1.5 평균 가중 반사율(AWR)(도 24)을 갖는 SiO<sub>x</sub> 막을 생성할 수 있다.
- [0410] 도 34는 RTWCG SiO<sub>x</sub> ARC/SE 공정 이전 및 이후에 그리고 미나-모듈로의 표준 EVA 캡슐화 이후에 큰 면적의 6" 생성-타입 mc-Si 태양 전지의 외부 및 내부 양자 효율 및 반사율 플롯을 도시한다. 내부 및 외부 양자 효율 플롯은 500 nm에서 청색 반응 이득 약 61%가 전지 성능에서의 커다란 포스트-SiO<sub>x</sub> 성장 이득에 원인이 되는 것으로 초기에 나타났다. 이는 거의 최적의 RTWCG SiO<sub>x</sub> ARC/SE/(TO) 전지에 의하여 달성될 수 있는 최대의 가능한 청색 반응 이득이 결코 아니기는 하나, 이러한 예는 캡슐화후 RTWCG SiO<sub>x</sub> 코팅된 전지의 AM1.5 AWR에서의 감소를 명백하게 나타내기 때문에 선택하였다. 캡슐화 이전에, 전지의 AM1.5 AWR은 23.1%이며, 캡슐화 이후에 16.7%로 떨어진다. 이들 반사율 플롯은 그리드 및 부스 바아의 반사율을 포함하는 점에 유의한다.
- [0411] 전지 성능에서의 RTWCG SiO<sub>x</sub>-코팅된 태양 전지의 비교적 큰 이득이 중요하기는 하나, 전지 효율은 임의의 새로운 전지 제조 기술이 진정한 의미를 갖도록 하는 것이다. 하기의 비교 데이터에 기초하여 거의 최적의 RTWCG SiO<sub>x</sub> ARC/SE/(TO) c-Si 및 mc-Si 태양 전지의 예상되는 성능은 다수의 n+/p Si 전지로부터 모았다. 계산된 성능은 우수한 품질의 200 μm 두께의 c-Si 및 mc-Si 태양광 등급 기판이, 방출체의 표면에서 다수 공여체의 순 농도 6E+20 cm<sup>-3</sup> 내지 8E+20 cm<sup>-3</sup>을 갖고 그리고 방출체의 표면 아래 약 0.1 μm에서 킥을 갖는 거의 최적의 킥-및-테일 확산 프로파일을 갖는 평활한 방출체를 갖는다는 것을 가정한다. 접합 깊이는 0.5 μm 내지 0.55 μm이어야 한다. 성장 용액이 비-금속배선 방출체 표면으로부터 0.2 μm를 에칭 백 처리한 후, 잔존하는 활성 방출체의 표면 농도는 8E+18 cm<sup>-3</sup> 내지 1E+19 cm<sup>-3</sup> 이어야 하며, 잔존하는 시트 저항은 110 Ω/sq 내지 120 Ω/sq이어야 한다. 이러한 조건하에서, 저 비용 RTWCG SiO<sub>x</sub> 성장 용액은 매우 투명하며, 낮은 반사율 ARC 층, 탁월한 품질의 SE 및 30 mV 내지 50 mV의 Voc 증가를 생성한다.
- [0412] 본원의 비교 데이터는 RTWCG SiO<sub>x</sub> ARC/SE c-Si 전지의 경우 예상 평균 Voc가 640 mV 초과이어야 하며, 평균 Jsc는 37 mA/cm<sup>2</sup> 초과이어야 하며, 약 80% FF 및 약 18.9%의 이론치 AM1.5 효율을 갖는다는 것을 나타낸다. 거의 최적의 RTWCG SiO<sub>x</sub> ARC/SE 우수한 품질의 태양광 등급 n+/p c-Si 전지 구조의 경우, 예상되는 달성 가능한 평균 성능은 약 650 mV의 Voc, 약 38 mA/cm<sup>2</sup>의 Jsc, 약 82%의 FF 및 약 20.25%의 AM1.5 평균 효율이다. 우수한 품질의 태양광 등급 캐스트 mc-Si 기판의 경우, 평균 포스트 SiO<sub>x</sub> 코팅된 RTWCG SiO<sub>x</sub> ARC/SE mc-Si 전지 구조는 약 625 mV의 Voc, 34.5 mA/cm<sup>2</sup>를 초과하는 전류 밀도, 약 80%의 FF 및 17.25%를 초과하는 AM1.5 평균 효율을 생성하여야 한다. 거의 최적의 RTWCG SiO<sub>x</sub> ARC/SE 우수한 품질의 mc-Si 전지 구조의 경우, 예상 평균 성능은 약 635 mV의 Voc, 약 36 mA/cm<sup>2</sup>의 Jsc 및 약 0.815의 FF이며, 이는 AM1.5 평균 효율을 약 18.6%로 증가시킬 것이다.
- [0413] 평균 AM1.5 효율은 거의 최적의 RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 구조, 우수한 품질의 태양광 등급 기판, 더 우수한 품질의 전면 및 이면 스크린 인쇄 금속배선 페이스트 및 최적화된 전면 그리드 설계를 사용하여 n+/p c-Si의 경우 21% 초과, 캐스트 mc-Si 태양 전지의 경우 19%인 것으로 추정된다. 상기 실시예에서의 n+/p RTWCG SiO<sub>x</sub> ARC/SE/TO 전지 구조를 실시예 10 및 실시예 11에서의 n+/p/p+ 또는 p+/n/n+ RTWCG SiO<sub>x</sub> ARC/SE/TO 실리콘 태양 전지 구조로 대체함으로써, c-Si 태양 전지의 달성 가능한 AM1.5 평균 효율은 약 22.5%이고, 캐스트 mc-Si 태양 전지는 20%를 약간 초과하는 것으로 추정된다.
- [0414] 실시예 9 - RTWCG SiO<sub>x</sub> 코팅된 VMJ Si 집광형 전지
- [0415] 유전체 층, 예컨대 ARC 박막이 Si 표면상에서 직접 증착 또는 성장되어야만 할 경우 표면을 잘 부동화시키는 것이 필수적이다. 이는 현재 기술의 통상의 ARC, DLARC 또는 TLARC 반사방지 코팅의 당업계에 가장 잘 공지된 증착 기술에서의 문제점이다.
- [0416] RTWCG SiO<sub>x</sub> 박막 유전체는 실온에서 화학적 성장하며, 짧은 범위의 순서로 잘 정의된 비-결정질 층을 생성한다.

이와 같은 화학적으로 안정한 SiO<sub>x</sub> 코팅은 Si 표면을 잘 부동화시키며, RTWCG SiO<sub>x</sub> 공정은 포스트-성장 어닐링을 필요로 하지 않는다. SiO<sub>x</sub> 막의 화학적 안정성 및 표면 부동화는 막의 조성 및 더 나아가서는 성장 용액의 조성에 의존한다. 더 작은 금속 불순물 농도 및 등급별 굴절율로 인하여, 이전 기술 SiO<sub>x</sub> 박막(도 9 내지 도 15 참조)은 종래의 SiO<sub>x</sub> 막(도 7 및 도 8 참조)보다 부동화 성질이 우수하다.

[0417] 기타 집광형 전지 설계의 경우에서 이들이 작동할 수 있는 농도 레벨을 한정하는 낮은 Isc 값으로 인하여, 수직 다접합(VMJ) Si 태양 전지(US 특허 제4,332,973호 및 제4,409,422호 및 제4,516,314호)는 고 강도 집광형 태양 전지로서 사용하기 위한 가능성을 나타낸다. Si VMJ 전지 구조에서의 효율 손실에 대한 최대 기여자는 그의 조명된 표면, 이면 및 2개의 비-금속배선 에지 표면이 임의의 통상의 수단에 의하여 부동화되기가 곤란한 노출된 접합을 갖는 높은 재결합 표면이라는 사실이다. 공지된 우수한 부동화 성질을 갖는 통상의 ARC, 예컨대 열 SiO<sub>2</sub>는 온도 제약으로 인하여 이들 전지에 사용될 수 없다.

[0418] 일부 초기 수직 다접합(VMJ) Si 태양 전지[9]는 포토볼트, 인코포레이티드(PhotoVolt, Inc.)에 의하여 스펙멧, 인코포레이티드에 제공되며, RTWCG 공정이 모든 비-금속배선 표면상에서 동시에 SiO<sub>x</sub> 코팅을 성장시킨다. 표 11에서의 Si VMJ 전지의 양면에서의 성능은 베어 "PV4-14-x" 전지를 세정 및 에칭 처리한 후 포토볼트, 인코포레이티드가 측정하였다. 그후, 예컨대 도 5에서 비교적 낮은 성장율 SiO<sub>x</sub> 코팅을 성장시킨 후 성능을 측정하였다. 테스트 이전에 수용된 전지의 유일한 포스트-성장 처리는 탈이온수 헹굼 및 질소 건조이었다.

[0419] <표 11>

베어 및 RTWCG Si-O-C-N 코팅된  
VMJ Si 집광형 전지 (PV4-14-x)의  
하나의 태양 성능 파라미터.  
포토볼트, 인코포레이티드는 베어 전지  
표면의 초기 에칭 및 표면 세정뿐 아니라,  
성능 파라미터 측정을 실시하였음

	에칭 및 세정합	SiO <sub>x</sub> 성장 이후	이득
Voc (V)	8.786	9.883	12.5%
Isc (mA)	0.17	0.34	100.0%
FF	53.7%	60.7%	13.2%
Pmax (mW)	0.779	2.022	159.6%
Voc (V)	8.699	9.672	11.2%
Isc (mA)	0.15	0.30	100.0%
FF	51.4%	59.3%	15.5%
Pmax (mW)	0.672	1.741	159.1%

[0420]

[0421] VMJ 전지에 대한 Voc 및 FF 값은 RTWCG SiO<sub>x</sub> 코팅후 상당히 증가한다는 것에 유의한다. 코팅후 이들 값 및 특히 Isc에서의 커다란 증가는 광학-타입 손실에서의 감소에 의하여 간단히 설명될 수는 없다. 이들은 표면 부동화가 베어 전지에 비하여 3배 정도로 증가되는 Pmax에서의 필수 역할을 수행한다는 명확한 암시를 제공한다.

[0422] 실시예 10 - 향상된 효율 n+/p 또는 p+/n 결정질 RTWCG SiO<sub>x</sub> ARC/SE/(TO) 실리콘 태양 전지 제조 기술

[0423] n+/p (P,B) 전지 구조의 접합 형성 동안, 인은 소정의 전면 웨이퍼 표면뿐 아니라, 에지 및 이면 표면으로 확산된다. 산업용 실시에서, 인 실리카 유리(PSG)를 제거한 후 일반적으로 이면 접합을 제거하는 시도를 하지 않으며, 일부의 경우에서 에지 분리는 수행하지 않는다. 이면 Al 접점의 소성은 이러한 기술의 효과를 경감시키지만, 종종 약한 이면 전계 및 낮은 적색 반응을 초래할 수 있는 제한된 성공만을 나타낸다.

[0424] 본 출원인의 실험 데이터에 기초하여, RTWCG 용액 배합물은 하나의 단일 단계로 SiO<sub>x</sub> 부동화 막을 형성하면서 PSG를 제거할 수 있다. 이는 용액이 깨끗한 실리콘 표면과 접촉시에만 SiO<sub>x</sub> 성장이 시작되므로 다양한 전자/마이크로전자 적용예에 사용될 수 있다. 태양 전지 적용예의 경우, 전면은 선택적 방출체의 형성을 위한 마스크로서 작용하기 위하여 전면 그리드를 필요로 하므로 전지의 이면에 사용될 수 있다.

[0425] 본원에서 논의된 표준 n+/p RTWCG SiO<sub>x</sub> ARC/SE/(TO) 결정질 실리콘 태양 전지 제조 기술에서, PSG를 제거하고, 표준 스크린 인쇄된 접점을 증착 및 소성시킨다. 마지막으로, RTWCG 성장 용액을 베어 전지에 적용하여 모든 비-금속배선 표면상에서 SiO<sub>x</sub> 박막을 성장시키면서 동시에 이들 표면으로부터 확산된 층의 특정 두께를 에칭 백 처리한다. 그리하여, 품질 ARC 및 SE는 전지의 전면에서 생성되며, 에지로부터의 접합의 일부를 제거한다. 불행하게도, Al 이면 접점의 아래로부터의 n+ 확산된 층은 온전하게 유지되며, 약한 이면 전계 및 높은 정도의 재결

합을 잠재적으로 야기한다.

[0426] 하나 이상의 실시양태에 의한 하나의 실시양태에서, PSG를 제거한 후, 이면은 RTWCG 용액의 위에 부유되거나 또는 용액은 임의의 기타 적절한 방법을 통하여 이면으로 전적으로 전달된다. 우수한 품질의 SE의 형성이 마스크로서 작용하는 전면 그리드 라인의 존재에 의존하므로 전달 시스템과는 상관 없이 RTWCG 용액은 전면과 반응하지 않아야만 한다. 그리하여 RTWCG 용액은 이면 및 웨이퍼 에지와 반응하며, 부동화 SiOx 박막 층을 상기 표면 상에서 성장시키면서 이들 표면으로부터 대부분의 n+ 접합을 제거한다. 전면 및 이면 접점을 증착 및 소성시킨 후, 전지의 전면은 RTWCG 용액의 위에 부유되거나 또는 RTWCG 용액은 임의의 기타 방법을 통하여 전지의 전면에 적용되어 전지의 에지상에 여전히 존재하는 임의의 접합의 추가의 감소와 함께 SiOx ARC 및 SE를 생성한다. 전체 Al 막 영역이 이면 SiOx 부동화 층을 통하여 관통하여 우수한 오옴 이면 접점 및 강한 이면 전계를 생성하도록 이면 금속배선 소결 시간 및 온도를 선택하여야만 한다.

[0427] 단일 단계 HF계 용액 단독은 PSG를 완전하게 제거하지 않는 것으로 당업계에 공지되어 있다. 전지 제조업자는 깨끗한 실리콘 표면을 달성하기 위하여 2 또는 3 단계 습식 화학적 시퀀스를 사용할 수 있다. 상기 논의된 표준 RTWCG SiOx에 기초한 실리콘 태양 전지 제조의 경우, 표면을 부수적으로 SiOx ARC 부동화 층 및 SE 형성과 함께 RTWCG 용액에 의하여 현장내 세정하므로 일부 PSG가 전면상에 잔존한다는 사실은 중요한 문제가 되지 않는다. 그러나, 전지의 이면은 접점 소결 동안 p+ 박층을 형성할 수 있는, 이면 부동화를 위하여 Al 금속배선 아래에서 무-PSG 표면 및 바람직하게는 p-타입 도펀트를 함유하는 박막 RTWCG SiOx 층을 필요로 한다.

[0428] 하나 이상의 실시양태에 의한 바람직한 실시양태에서, 약간 변형된 RTWCG 배합물은 전지의 이면에서 붕소 함유 SiOx:B 부동화 막을 생성하는데 사용될 수 있다. 하나 이상의 실시양태에 의한 실시양태는 본원에 논의된 5 내지 10 부피부의 금속 RTWCG 배합물에 첨가된 1 내지 5 부피부의 붕소-포화 수용액을 사용한다. 붕소 공급원의 비제한적인 예로는 ACS 또는 더 우수한 순도의 H<sub>3</sub>BO<sub>4</sub>, B<sub>2</sub>O<sub>3</sub> 및 BI<sub>3</sub>를 들 수 있다. 실시의 바람직한 예에서, 0.5 g 내지 2 g의 B<sub>2</sub>O<sub>3</sub> 또는 BI<sub>3</sub>를 실시예 1에서 1 ℓ의 임의의 금속 성장 용액에 직접 용해시킨다.

[0429] 실시예 10-1

[0430] 실시의 한 예에서, 작은 도트의 붕소 함유 금속배선을 이면에 생성한다. 그 후, 금속 성장 RTWCG SiOx:B 용액을 적용하여 이면 붕소 함유 SiOx:B 부동화 박막상에서 성장시킨다. 박막 성장과 동시에, RTWCG SiOx:B 용액은 임의의 잔존하는 PSG뿐 아니라, 대부분의 n+ 접합을 이면 및 웨이퍼의 에지로부터 제거한다. 전면 그리드 라인을 그 다음 증착시키고, 이면 도트와 함께 고온(800℃-920℃)에서 소결시켜 그 밑에 있는 표면과의 우수한 오옴 접촉 및 비-금속배선 이면상에서의 얇은 p+ 접합의 형성을 생성한다. 그 다음, 전지는 실시예 1에서와 같이 금속 RTWCG 용액위에서 전면이 아래쪽으로 향하게 부유된다. 이는 전지의 전면의 비-금속배선 부분상에서 AR 코팅 SiOx 부동화 막 및 우수한 품질의 SE를 생성한다. 마지막으로, Ag에 기초한 부스 바아뿐 아니라, Al 이면 접점이 이면 전체에 걸쳐 생성되고, 약 400℃의 저온에서 소결된다.

[0431] 실시예 10-2

[0432] 실시의 제2의 예에서, 표준 PSG 제거후, RTWCG SiOx:B 부동화 층을 상기에서와 같이 용액 배합물을 사용하여 성장시킨다. 이와 같은 단일 단계에서, 용액은 임의의 잔존하는 PSG를 부수적으로 세정하고, 전체 이면 및 에지로부터 n+ 확산 층을 에칭 백 처리하고, SiOx:B 부동화 층을 성장시킨다. 그 후, Me:B 도트를 이면상에 증착시키고, Ag에 기초한 그리드 라인을 전면상에 증착시킨다. 그 후, 전지는 고온 소결(800℃-920℃) 처리하여 SiOx:B 박막에 의하여 피복된 전지의 이면상에서 얇은 p+ 층을 생성하면서 오옴 접점을 생성한다. 그 다음, RTWCG SiOx ARC/SE 부동화 층이 에지 분리에 추가로 기여하게 되는 전지의 전면상에 생성된다. 마지막으로, 전체 이면은 Al로 스크린 인쇄되고, 부스 바아를 저온(약 400℃)에서 증착 및 소결시킨다.

[0433] 향상된 효율 n+/p RTWCG SiOx ARC/SE/(TO) 결정질 실리콘 태양 전지 구조의 상기 기재는 이면 접점 구조의 적절한 변형 및 임의의 n-도핑된 SiOx 막, 즉 향상된 효율 p+/n RTWCG SiOx ARC/SE/(TO) 결정질 실리콘 태양 전지 구조를 제조하기 위한 SiOx:P의 사용과 함께 적용될 수 있다는 것은 태양 전지 제조 분야의 당업자가 이해할 것이다. 상기 n+/p 또는 p+/n RTWCG SiOx ARC/SE/(TO) 결정질 실리콘 태양 전지 구조 모두의 향상된 효율은 RTWCG 공정의 사용으로 인한 것이며, 확산된 층을 제거하고, 태양 전지 전면 및 이면을 부동화시켜 우수한 에지 분리를 동시에 생성하면서 강한 전면 전계를 생성하며, 이면 전계의 강도를 향상시킨다.

[0434] 실시예 11 - 방출체 및 이면 부동화 처리된 n+pp+ 또는 p+nn+ c-Si, mc-Si 또는 폴리-Si RTWCG SiOx ARC/SE/TO 양면 태양 전지

- [0435] RTWCG SiO<sub>x</sub> ARC/SE/(TO) 공정은 종종 고가의 높은 수명 부유 구역(FZ) c-Si 기판을 사용하는 대부분의 이전 기술 고 효율 태양 전지 설계에 원칙적으로 적용될 수 있다. 그러나, RTWCG SiO<sub>x</sub> ARC/SE/(TO) 기술의 고유하게 경제적인 효율 향상 특징은 덜 고가의 태양광 등급 초크랄스키(Cz) c-Si 기판, 더 낮은 등급의 mc-Si 기판 또는 리본 폴리-Si 기판상에서 비교적 고 효율 결정질 양면 실리콘 태양 전지를 생성할 수 있다.
- [0436] 도 2의 단면도는 고 효율, 저 비용, RTWCG 양면 태양 전지에 대한 실시의 우수한 예이다. 단순하고, 효율이 높고, 저 비용의 양면 n<sup>++</sup>p<sup>++</sup> 또는 p<sup>++</sup>nn<sup>++</sup> c-Si 또는 mc-Si RTWCG SiO<sub>x</sub> ARC/SE/(TO) 태양 전지 제조 기술 단계는 하기로 이루어진다:
- [0437] i. 표면 절삭 손상을 저도 도핑된 출발 p-타입 또는 n-타입 c-Si 또는 mc-Si 웨이퍼로부터 제거하면서 평활한 웨이퍼 표면을 보존하는 임의의 묶은 에칭제 시퀀스, 예컨대 본원에 기재된 모피라나 및 MoRCA;
- [0438] ii. 웨이퍼의 양면상에서 동시에 n<sup>++</sup> 및 p<sup>++</sup> 고도 도핑된 층을 형성함으로써, 바람직하게는 벨트 퍼니스내에서 n<sup>++</sup>pp<sup>++</sup> 또는 p<sup>++</sup>nn<sup>++</sup> 확산된 구조를 생성하기 위하여 n<sup>++</sup> 및 p<sup>++</sup> 확산에 대하여 에지를 보호하는 묶은 액체 확산 공급원 및 절차를 사용함;
- [0439] iii. 묶은 HF(aq) 에칭 용액을 사용한 확산 유리 제거;
- [0440] iv. 이전 기술 스크린 인쇄 페이스트를 사용한 전면 및 이면 그리드 라인의 스크린 인쇄;
- [0441] v. 낮은 접촉 저항을 제공하기 위하여 당업계에서 공지된 온도 및 시간에서 벨트 퍼니스내에서 전면 및 이면 금속 배선의 동시-소성;
- [0442] vi. n<sup>++</sup> 및 p<sup>++</sup> 고도 확산된 층의 비-금속배선 부분의 소정 두께를 에칭 백 처리하면서 낮은 반사율 ARC를 생성하며 그리고 웨이퍼의 에지상에 존재하는 원치않는 확산된 층을 에칭으로 제거하여 통상의 에지 분리 공정 단계에 대한 요구를 배제시키는, 확산된 웨이퍼의 양면에서의 RTWCG SiO<sub>x</sub> 막의 동시 성장;
- [0443] vii. 단계 vi에서 금속 SiO<sub>x</sub> 성장 용액의 부산물로서 생성되거나 또는, 묶은 HF(aq) 용액을 사용하는 별도의 단계에서 생성되는 SiO<sub>x</sub> 표면 텍스처 처리.
- [0444] RTWCG SiO<sub>x</sub> ARC/SE/TO n<sup>++</sup>pp<sup>++</sup> 또는 p<sup>++</sup>nn<sup>++</sup> 양면 태양 전지 설계를 사용하여 큰 절대 전력 이득을 달성할 수 있다. 이는 하기와 같은 이유로 그러하다:
- [0445] i. 더 높은 확산 온도 및 더 짧은 확산 시간은 강한 전면 및 이면 전계를 생성하며;
- [0446] ii. 중첩된 이면을 갖는 평활한 전면은 원칙적으로 텍스처 처리된 방출체 표면을 사용하는 전지 설계에 대하여 서보다 1(unity)에 더 근접한 이상 계수를 생성하며;
- [0447] iii. 금속배선 아래의 표면 농도는 낮은 접촉 저항을 보장하기에 충분히 높으며;
- [0448] iv. 더 깊은 방출체는 금속배선이 소성 단계 도중에 접합을 단락시키는 것을 방지하며;
- [0449] v. 통상의 전지 설계의 텍스처 처리된 방출체 표면에 의하여 생성된 커다란 측시트 저항 전력 손실이 존재하지 않으므로, 텍스처 처리된 SiO<sub>x</sub> ARC 전지 설계를 갖는 평활한 방출체 표면은 그리드 라인이 서로 멀리 이격되도록 하여 그리드 차광(shading) 손실을 최소로 하며;
- [0450] vi. 저도 도핑된 전면 및 이면 비-금속배선 표면 및 우수한 표면 부동화는 재결합 손실을 최소로 하며;
- [0451] vii. RTWCG SiO<sub>x</sub>/ARC/TO 막은 AM1.5 AWR을 35%로부터 3% 정도로 낮게 감소시킬 수 있으며;
- [0452] viii. SiO<sub>x</sub> 막에서의 가시 스펙트럼 흡수는 특히 낮은 투명도의 2중 또는 3중 층 ARC 설계와 비교시 통상의 ARC에서보다 명백히 더 작다.
- [0453] 당업계에서 공지된 바와 같이, p<sup>+</sup> Si 표면의 우수한 부동화는 붕소 확산된 방출체 및 n<sup>++</sup>pp<sup>++</sup> 또는 p<sup>++</sup>nn<sup>++</sup> 양면 태양 전지 설계를 사용하는 p<sup>+</sup>/n Si 태양 전지에 대하여 처리하고자 하는 핵심 문제 중 하나이다. 이는 여러 가지 부동화 실험에 의하여 SiNx 부동화 박층이 p<sup>+</sup> 실리콘 표면과 n<sup>+</sup> 실리콘 표면을 부동화시키지 않을 뿐 아니라, 고도 p-도핑된 실리콘 표면 SiNx가 심지어 약간의 탈부동화 양상을 나타내는 것으로 나타났기 때문에 그러하다. 다른 한편으로, RTWCG SiO<sub>x</sub>는 p<sup>+</sup> 및 n<sup>+</sup> 실리콘 표면 모두에서 우수한 부동화 성질을 나타냈다.
- [0454] 실시에 12 - 방출체 및 이면 RTWCG SiO<sub>x</sub> 부동화 및 국소화된 이면 금속배선 n<sup>++</sup>p<sup>++</sup> 또는 p<sup>++</sup>nn<sup>++</sup> c-Si, mc-Si 또는 폴리-Si RTWCG SiO<sub>x</sub> ARC/SE/TO 태양 전지



- [0455] 이른바 국소적으로 이면을 갖는 부동화된 방출체(PERL) 확산된 전지 설계는 당업계에 공지되어 있다. 표준 AM1.5 스펙트럼하에서 25%에 근접하는 최고 효율의 기록을 갖는 전지를 생성하였다. 이러한 고 효율 PERL 전지의 방출체를 부동화시키기 위하여, 열  $\text{SiO}_2$ 의 박막을 사용하여 표면에서의 운반체 재결합을 감소시킨다. 전지의 이면은 금속 접점에서만 국소 확산되어 우수한 전기 접점을 유지하면서 이면에서의 재결합을 최소로 한다.
- [0456] 이면 전계(BSF)를 개선시키기 위한 확산된 이면의 사용은 당업계에 공지되어 있다. 표준 기술으로서, n+pp+ 확산된 구조는 인 도핑을 사용하여 n+ 방출체 층 및 붕소 도핑을 형성하여 BSF를 형성하여 왔다. 이러한 접근법은 더 적은 보우(bow)를 갖는 더 얇은 웨이퍼상에서 잠재적으로 더 높은 효율 전지를 생성함으로써 통상의 n+/p 전지 구조에 비하여 잇점을 제공한다.
- [0457] RTWCG  $\text{SiO}_x$  ARC/SE/TO 기술은 도 36에서와 같이 방출체 및 이면  $\text{SiO}_x$  부동화된 n+pp+ 또는 p+nn+ c-Si 또는 mc-Si 태양 전지 구조를 생성할 수 있다. 깊은 접합 키크-및-테일 확산 프로파일 및 표준 스크린 인쇄된 및 합금 형성된 접점 금속배선을 사용하므로써, (i) 유용한 AM1.5 광 스펙트럼에서의 낮은 반사율 및 흡수, (ii) 전면 및 이면 부동화 및 (iii) 강한 전면 및 이면 전계를 포함한 효율 향상 특징을 생성한다.
- [0458] 하나 이상의 실시양태에 의한 범주내에서, 우수한 이면 접점을 생성하면서 전지의 이면상에 재결합을 최소로 하기 위한 방법이 있다. 이러한 기술에서, 작은 도트의 무- $\text{SiO}_x$  이면층이 존재하는 곳을 제외하고 어디에서나  $\text{SiO}_x$ 를 사용하여 이면 층을 금속배선으로부터 분리시킨다. 이와 같은 고도 도핑된 p+(n+) 확산된 이면 층의 도트는  $\text{SiO}_x$ -피복된 이면 층보다는 대략 두자리수의 표면 도펀트 농도를 가질 것이다.
- [0459] 도 35에서의 전지 구조를 생성하기 위하여, 전면 그리드 라인은 실시예 11의 n+(또는 p+) 확산된 층상에서 스크린 인쇄되어야 한다. 그 다음, 포토리토그래피 단계를 사용하여 이면상에서 작은 도트 영역을 구획할 수 있다. 그후, RTWCG  $\text{SiO}_x$  박막은 비-금속배선 전면 및 무-포토레지스트 이면상에서 동시에 성장될 수 있다.  $\text{SiO}_x$  성장 도중에, 특정한 두께를 방출체의 비-금속배선 전면으로부터 그리고 무-포토레지스트 이면으로부터 에칭 백 처리한다. 포토레지스트를 이면으로부터 제거한 후, 스크린 인쇄는 이전에 포토레지스트에 의하여 차폐된 고도 도핑된 영역과 직접적으로만 접촉하게 되는 이면 접점을 생성할 것이다. 잔존하는 실리콘 이면은 도핑 농도가 낮고, 부동화가 우수할 것이며,  $\text{SiO}_x$  막의 층에 의하여 금속배선으로부터 절연될 것이다.
- [0460] 대안으로, 전면 그리드 라인이 생성되며, 이면상에 이면 금속배선의 작은 도트가 스크린 인쇄된다. 전면 및 이면 금속배선을 동시에 소성시킨 후, RTWCG  $\text{SiO}_x$  막은 비-금속배선 전면 및 이면상에서 동시에 성장된다. 마지막으로, 전체 영역 이면 금속배선은  $\text{SiO}_x$  산화물 및 이전에 스크린 인쇄된 도트상에서 스크린 인쇄되고, <500℃의 저온에서 소성된다. 금속배선은  $\text{SiO}_x$  막에 의하여 피복되지 않으므로, 전체 영역 이면 접점 금속배선은 고도 확산된 p++(n++) Si 표면의 상부에 존재하는 이전에 금속화된 도트와의 오염 접촉이 우수하게 된다. Si 표면의 나머지는 우수한 부동화를 갖는 텍스처 처리된(TO)  $\text{SiO}_x$  막에 의하여 전체 영역 이면 접점 금속배선으로부터 분리된다.
- [0461] 고 효율 결정질 실리콘 태양 전지는 점진적으로 얇아지는 웨이퍼상에서 제조되므로, 전지는 스펙트럼의 적색 부분에 대하여 더욱 투명하게 되며, 이는 효율을 감소시킨다. 도 36에 기재된 바와 같이 텍스처 처리된 이면 금속배선을 사용함으로써 전지의 적색 반응을 증가시키는 반사된 광의 경로는 더 길다.
- [0462] 실시예 13 - 저 비용 향상된 효율 a-Si 박막 태양 전지를 위한 저 비용 RTWCG  $\text{SiO}_x$  투명 전도 코팅
- [0463] 투명 전도성 산화물(TCO)은 당업계에 공지되어 있으며 그리고 a-Si 및 기타 박막 태양 전지에서 필수적인 역할을 한다. 기타 적용예는 평면 디스플레이 및 다수의 기타 전자(광전자) 적용예를 포함한다. 통상의 TCO 막은  $\text{In}_2\text{O}_3:\text{Sn}$ (ITO),  $\text{SnO}_2:\text{F}$ (FTO),  $\text{SnO}_2:\text{Sb}$ (ATO) 및 전도성 중합체를 포함한다. 저 비용, 고 효율의 a-Si 태양 전지 및 기타 전자 및 광전자 적용예의 경우, 통상의 TCO 막은 하기로 인하여 충분한 양립성을 갖지 않는다:
- [0464] i. 비교적 높은 증착 온도;
- [0465] ii. 비교적 낮은 투명도;
- [0466] iii. 비교적 높은 반사율;
- [0467] iv. TCO/a-Si 계면에서의 높은 결함 밀도;
- [0468] v. 그 밑에 있는 a-Si 층을 갖는 비교적 높은 접촉 저항;
- [0469] vi. 비교적 높은 비용.



- [0470] 본원에 제시한 바와 같이 RTWCG 용액의 성분으로서 사용시 Bi, Ti, Co 및 Cu에 기초한 질화물을 비롯한(이에 한정되지 않음) 다양한 금속 질화물은 Si-O-M 함유량이 더 높은 SiO<sub>x</sub> 막을 생성한다. 일부 Si-O-M 막, 예컨대 Si-O-Cu 및 Si-O-Bi가 생성되었으며, 측정에 의하여 전도성이 있는 것으로 나타났다. 예비 결과는 M이 Cu 또는 Bi를 비롯한(이에 한정되지 않음) 금속 성분인 저 비용, 고 성장율의 RTWCG SiOM 막이 박막 태양 전지 및 다양한 기타 적용예에 대한 이전 기술 TCO 막에 대한 우수한 대체 방안을 제공할 수 있다는 것을 나타낸다.
- [0471] 이전 기술 TCO 막에 비하여 RTWCG SiOM의 주요 잇점은 하기와 같다:
- [0472] i. 실온 공정은 온도 민감성 기판을 사용하도록 하며;
- [0473] ii. 개선된 래티스로부터 유래하는 SiOM의 우수한 a-Si 표면 부동화는 그 밑에 있는 a-Si 층에 부합하며;
- [0474] iii. SiOM TCO는 가시 스펙트럼에서 95% 초과 투명도에서 더 투명하며;
- [0475] iv. 그 밑에 있는 a-Si 층에 부합하는 SiOM의 등급별 굴절율 및 더 우수한 굴절율은 10% 미만인 AM1.5 AWR을 초래하며;
- [0476] v. 저항률이 1E-03Ω-cm로부터 1E-01Ω-cm로 조절된 c-Si 실리콘 기판상에서 1 분 미만 이내에 성장된 여러가지 SiOCu 및 SiOBi SiOM 막에 의하여 입증된 바와 같이 SiOM 막의 전기 전도율은 특정 적용예에 대하여 조절될 수 있으며;
- [0477] vi. RTWCG SiOM 표면은 텍스처 처리가 용이하게 이루어질 수 있으므로 약한 포획이 용이하게 달성되며;
- [0478] vii. UV 방사, 온도 변화 및 습도와 같은 환경적 요인에 대하여 더 안정하며;
- [0479] viii. SiOM TCO 인-라인 생성 시스템은 단순하며 그리고 저 비용이다.
- [0480] 바람직한 a-Si RTWCG SiOM TCO/ARC/SE 전지 구조의 단면은 하기를 제외하고 n/i/p 표준 설계를 사용한다:
- [0481] i. 바람직한 플라스틱/스크린 인쇄된 전면 그리드 금속배선/n+/n/i/p/Al/플라스틱, 저 비용 a-Si 전지의 은 또는 구리에 기초한 전면 접촉 저항을 최소화 하기 위하여 희생 n+ 전면 층이 바람직하며;
- [0482] ii. n+ 층만이 상기 스크린 인쇄된 전면 그리드와의 접촉을 생성하고 그리고 비-금속배선 전지 전면의 부분으로부터 에칭 백 처리하여 우수한 품질의 SE를 형성하며;
- [0483] iii. SE와 함께, 기타 고유한 효율 향상 특징은 더 높은 투명도, 더 낮은 반사율, 증가된 수집 효율 및 유사한 높은 필 팩터 증가이어서 RTWCG SiOM a-Si 박막 태양 전지의 효율을 크게 증가시키게 되며;
- [0484] iv. 동일한 기본 설계 유형으로부터의 당업계에 공지된 표준의 a-Si 전지에 비하여 환경적 안정성이 더 높다.
- [0485] 실시예 14. GaAs 기판상의 RTWCG SiOX
- [0486] 방대하게는, 연구 노력은 Si 기판상에서의 SiO<sub>x</sub> 막 성장 및 생성된 막의 특성화에 집중되었다. 그러나, RTWCG 공정은 또한 GaAs, GaP, AlGaAs 및 CuInSe<sub>2</sub> 박막을 비롯한 비-Si 기판상에서 다양한 박막 유전체 코팅을 생성하는데 사용되었다.
- [0487] 예를 들면, 매우 균일한 RTWCG 코팅은 여러가지 화학적 시스템에서 n-타입 및 p-타입 GaAs 기판상에서 성장하였다. GaAs 기판상에서 이들 성장 상태 코팅의 가능성을 나타내기 위하여, 본원에서는 다수의 여러가지 n-GaAs 샘플상에서 NASA GRC에서 얻은 예비 실온 광발광 강도(PLI) 데이터를 제시한다. 미코팅된 기판의 PLI 데이터를 RTWCG 코팅이 성장한 후 동일한 기판의 PLI 데이터와 비교하며; PL 스펙트럼의 피크 강도를 도 37에 제시한다.
- [0488] 코팅은 실리콘상의 RTWCG SiOX 박막에 대하여 설계된 5종의 상이한 화학적 시스템내에서 성장하였다. 일관성을 위하여, 2 내지 4 분의 성장 시간을 조절하여 5종의 샘플 각각에서의 유사한 약 100 nm 산화물 두께를 성장시켰다. 코팅 중 2종, 115-99-2 및 116-99-5에 대한 데이터는 PLI가 미코팅된 표면에 비하여 뚜렷하게 증가되었다는 것을 나타낸다. 이러한 실험 데이터는 실온 산화물이 GaAs 표면을 손상시키지 않으면서 성장될 수 있다는 것을 나타낸다. 115-99-2 및 116-99-5 코팅은 GaAs 표면의 유망한 전자 표면 부동화를 나타낸다. 2개의 코팅은 공간 태양 전지뿐 아니라 다수의 기타 전자 및 마이크로전자 적용예를 위한 부동화/1차 층 ARC를 비롯한 다수의 적용예, 예컨대 집적된 GaAs에 기초한 CMOS 장치에 대한 게이트 산화물에 적절할 수 있다.
- [0489] 상기 언급한 바와 같이, GaAs상에서의 유전체 코팅의 RTWCG는 실리콘 기판상에서의 SiO<sub>x</sub> 막의 RTWCG과 같이 집중적으로 연구되지는 않았다. 본원의 예비 연구는 주로 구식인 2-인치 GaAs 기판 및 일부 작은 면적의 GaAs 태

양 전지를 사용하였다. 추가로, GaAs상에서의 Ga-As-O에 기초한 박막 유전체에 대한 RTWCG 화학적 시스템 배합물(도 36 참조)은 실리콘 기판상에서의 RTWCG SiO<sub>x</sub> 박막을 성장시키는데 사용된 것과 동일하다. 그러나, 보다 최근에는 다양한 As 및 Ga 전구체, 예컨대 As<sub>2</sub>O<sub>3</sub>, As<sub>2</sub>O<sub>5</sub>, AsCl<sub>3</sub> 및 Ga<sub>2</sub>O<sub>3</sub>을 비롯한(이에 한정되지 않음) 다양한 GaAs-특이성 첨가제가 발견되었다. 이러한 이전 기술의 GaAs 성장 용액에 대한 RTWCG는 생성된 막의 균일성, 성장율 및 부착성을 증가시켰다. As에 기초한 첨가제를 사용할 경우, As-풍부 Ga-As-O 산화물의 성장율이 120 nm/min 이하로 증가될 뿐 아니라, 막의 열 안정성이 크게 증가되었다는 점이 주목할만하다. RTWCG 산화물 코팅된 GaAs 샘플을 500℃로 가열할 때 두께에는 관찰 가능한 변화가 발생하지 않았다.

[0490] 하나 이상의 실시양태에 의한 바람직한 실시양태에서, 태양 전지 적용예의 경우, 저 비용 성장 용액은 10% HF(aq)에 용해된 2-5 g의 AsI<sub>3</sub>로 생성된다. 코팅후 62.5% 정도로 큰 P<sub>max</sub> 증가를 제공하는 작은 면적의 n+/p GaAs 호모접합 전지의 Voc에서의 42 mV 증가에 의하여 시사되는 바와 같이, n+-GaAs 부동화 가능성이 우수한 매우 균일한 막이 1 분 이내에 성장될 수 있다.

[0491] 하기 참고문헌은 그의 전체 내용이 본원에 참고로 포함된다:

- Sang M. Han and Eray S. Aydil "Reason for lower dielectric constant of fluorinated SiO<sub>2</sub> films" *Journal of Applied Physics*, Vol. 83, No 4, 15 Feb 1998 pp. 2172-2178;
- C.F. Yeh, S.S. Lin and T.Y. Hong, "Low-Temperature Processed MOSFET's with Liquid Phase Deposited SiO<sub>2-x</sub>F<sub>x</sub> as Gate Insulator," *IEEE Electron Device Letters*, 16(7), 316 (1995)
- Chien-Jung Huang, Quality Optimization of Liquid Phase Deposition SiO<sub>2</sub> Films on Silicon, *Jpn. J. Appl. Phys.* 41 (2002) pp. 4622-4625;
- Faur et al, "Room Temperature Wet Chemical Growth Process of SiO-Based Oxides on Silicon," US Patent No. 6,080,683, July, 2000;
- Faur et al, "Method of Making Thin Film Dielectrics Using a Process for Room Temperature Wet Chemical Growth of SiO Based Oxides on a Substrate," US Patent No. 6,593,077, July 15, 2003;
- Faur et al, "Low metallic Impurity SiO Thin Film Dielectrics on Semiconductor Substrates Using a Room Temperature Wet Chemical Growth Process, Method and Applications Thereof, US Patent No. 6,613,697, Sept. 2003;
- E.Y. Wang, F.T.S. Yu, V.L. Sims, E.W. Brandhorst and J.D. Broder, "Optimum Design of Anti-reflection coating for silicon solar cells", *Conference Record, 10th IEEE Photovoltaic Specialists Conference*, 1973, pp. 168-171;
- Daniel N. Wright, Erik S. Marstein and Arve Holt, *Double Layer Anti-Reflective Coatings for Silicon Solar Cells*, 0-7803-8707-4/05/\$20.00 ©2005 IEEE, pp 1237-1240;
- D. Bauhaus, A. Moussi, A. Chikouche, J.M. Ruiz, "Design and simulation of antireflection coating systems for optoelectronic devices: Application to silicon solar cells", *Solar Energy Materials and Solar Cells*, 52, 1998, pp. 79-93;
- M. Cid, N. Stem, C. Brunetti, A.F. Beloto, C.A.S. Ramos, "Improvements in anti-reflection coatings for high efficiency silicon solar cells", *Surface and Coatings Technology*, 106, 1998, pp. 117-120;
- B.S. Richards, "Single-material TiO<sub>2</sub> double-layer antireflection coatings", *Solar Energy Materials & Solar Cells*, 79, 2003, pp. 369-390;

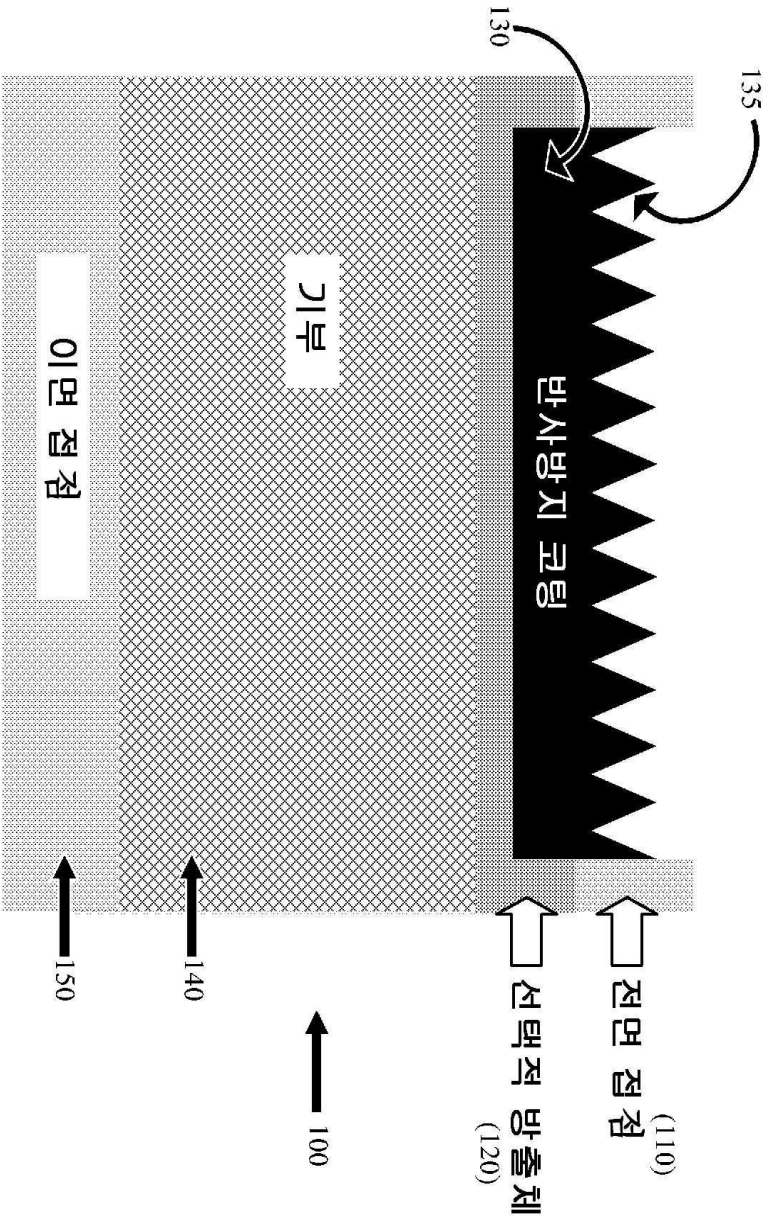
[0492]

- B. S. Richards, S. F. Rowlands, C. B. Honsberg, J. E. Cotter, TiO<sub>2</sub> DLAR coatings for planar silicon solar cells, *Progress in Photovoltaics: Research and Applications* Volume 11 Issue 1, Pages 27 – 32, Published Online: 16 Dec 2002;
- Shui-Yang Lien, Dong-Sing Wu, Wen-Chang Yeh, and Jun-Chin Liu, Tri-layer antireflection coatings (SiO<sub>2</sub>/SiO<sub>2</sub>-TiO<sub>2</sub>/TiO<sub>2</sub>) for silicon solar cells using a sol-gel technique, *Solar Energy Materials and Solar Cells*, Volume 90, Issue 16, 16 October 2006, Pages 2710-2719;
- K.L. Jiao, W.A. Anderson, SiO<sub>2</sub>/TiO<sub>2</sub> double-layer antireflective coating deposited at room temperature for metal/insulator / n-Si / p-Si solar cells, *Solar Cells* 22, p. 229-236 (1987);
- D.J. Aiken, High performance anti-reflection coatings for broadband multi-junction solar cells, *Solar Energy Materials & Solar Cells* 64, p. 393-404 (2000);
- M. Kuo et al., *Optics Letters* 33(21), 2527 (2008) ;
- M. LIPÍŃSKI, S. KLUSKA, H. CZTERNASTEK, P. ZIEBA, *Graded SiO<sub>x</sub>N<sub>y</sub> layers as antireflection coatings for solar cells application*, *Materials Science-Poland*, 24(4), p 1009-1016, 2006;
- Mason, N. 2009, "High efficiency crystalline silicon PV cell manufacture: status and prospects", *PVSAT-5*, Glyndwr, Wales;
- Mai, L. et al 2006, "New emitter design and metal contact for screen printed solar cell front surfaces", *4<sup>th</sup> IEEE World Conf. on Photovoltaic Energy Conversion*, Hawaii, USA;
- Tjahjono, B. et al 2008, "High efficiency solar cell structures through the use of laser doping", *23<sup>rd</sup> EUPVSEC*, Valencia, Spain;
- Hirshman, W. 2008, "Banking on selective research", *Photon International*, Ed. 3, p.91;
- Book, F. et al 2008, "Two diffusion step selective emitter: comparison of mask opening by laser or etching paste", *23rd EUPVSEC*, Valencia, Spain;
- N. B. Mason, T. M. Bruton, and M. A. Balbuena, *PV in Europe - Prom PV Technology to Energy Solutions*, Rome, Italy (2002) 227;
- W. P. Mulligan, D. H. Rose, M. J. Cudzinovic et al., *Proceedings of the 19th European Photovoltaic Solar Energy Conference*, Paris, France (2004) 387;
- M. Tanaka, S. Okamoto, S. Tsuge et al., *Proceedings of the 3rd World Conference on Photovoltaic Energy Conversion*, Osaka, Japan (2003) 955;
- US patents # 4,332,973 and #4,409,422 and #4,516,314;
- Maria Faur, Mircea Faur, S.G. Bailey, D.J. Flood, D.J. Brinker, H.M. Faur, S.A. Alterovitz, D.R. Wheeler, and D.L. Boyd, "Room Temperature Wet Chemical Growth of Passivating/Antireflection Coatings for Si-Based Solar Cells," *Proceedings at the 2<sup>nd</sup> World Conference and Exhibition on Photovoltaic Energy Conversion*, 2000, Vienna, Austria, p. 1574;
- B.L. Sater, "Recent Results on High Intensity Silicon VMJ Cell," *Proc. at the American Solar Energy Conference*, Minnesota, July 15-20, 1995;
- J. Libal et al., n-type multicrystalline silicon solar cells, BBr<sub>3</sub> diffusion and passivation of p<sup>+</sup> diffused silicon surfaces, *20th EU-PVSEC*, Barcelona 2005, pp. 793-796

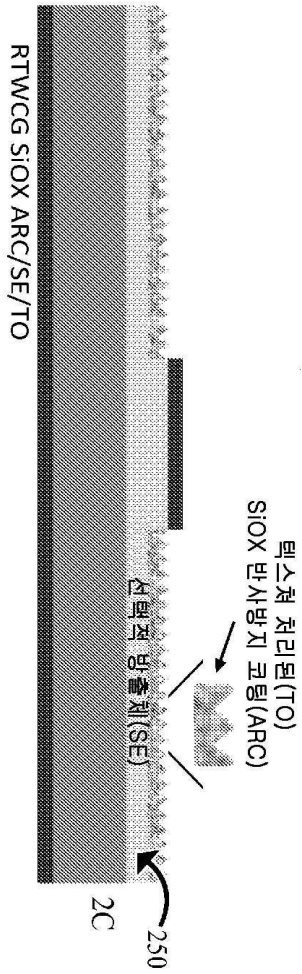
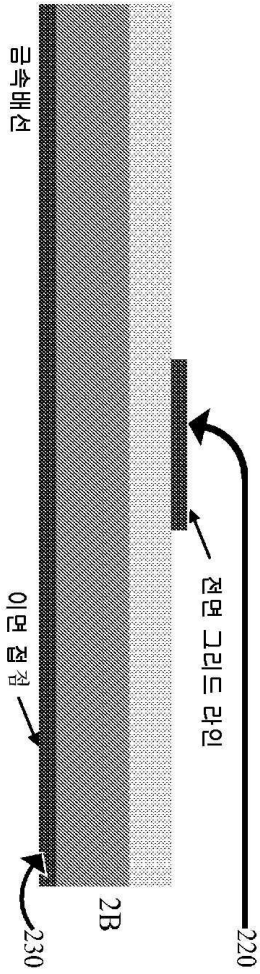
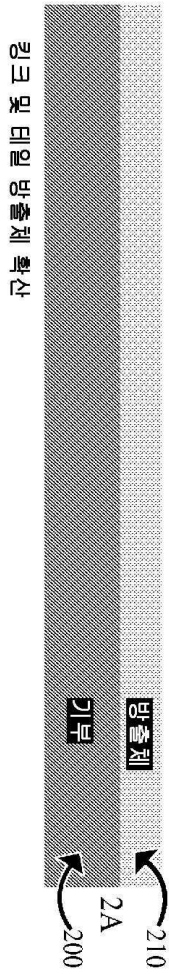
본 발명의 설명 및 실시양태를 검토하면, 당업자는 수정에 및 등가의 치환예가 본 발명의 본질로부터 벗어남이 없이 본 발명을 실시하는데 있어서 수행될 수 있다는 것을 이해할 것이다. 그래서, 본 발명은 상기 구체적으로 기재한 실시양태에 의하여 한정되지 않으며, 하기의 특허청구범위에 의하여서만 한정된다.

도면

도면1



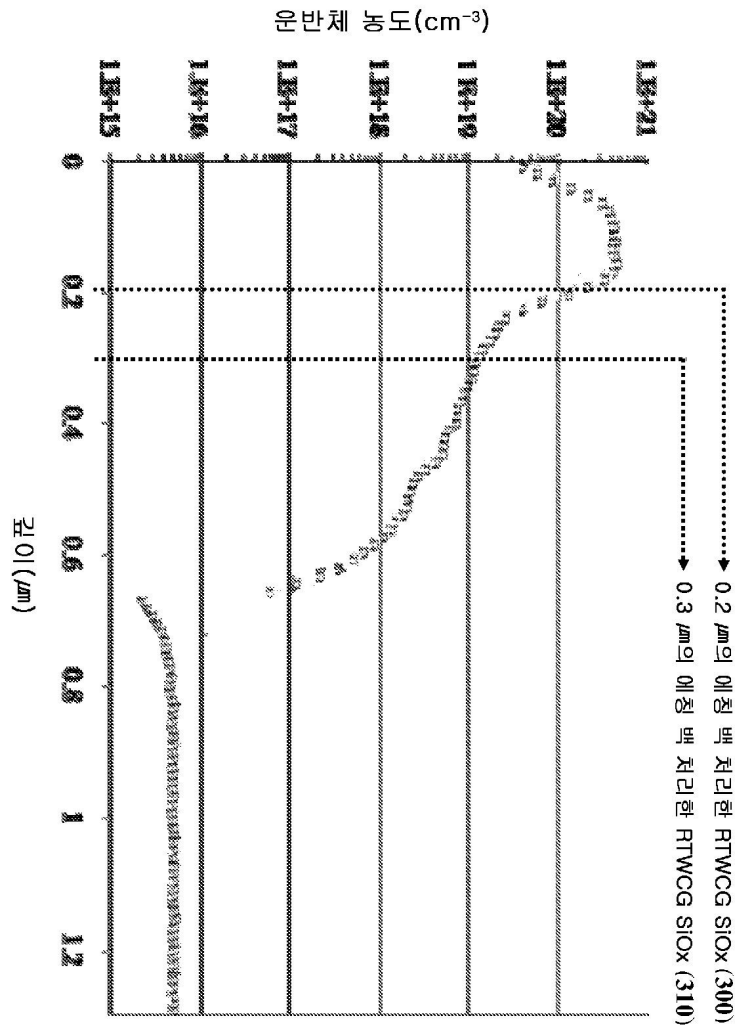




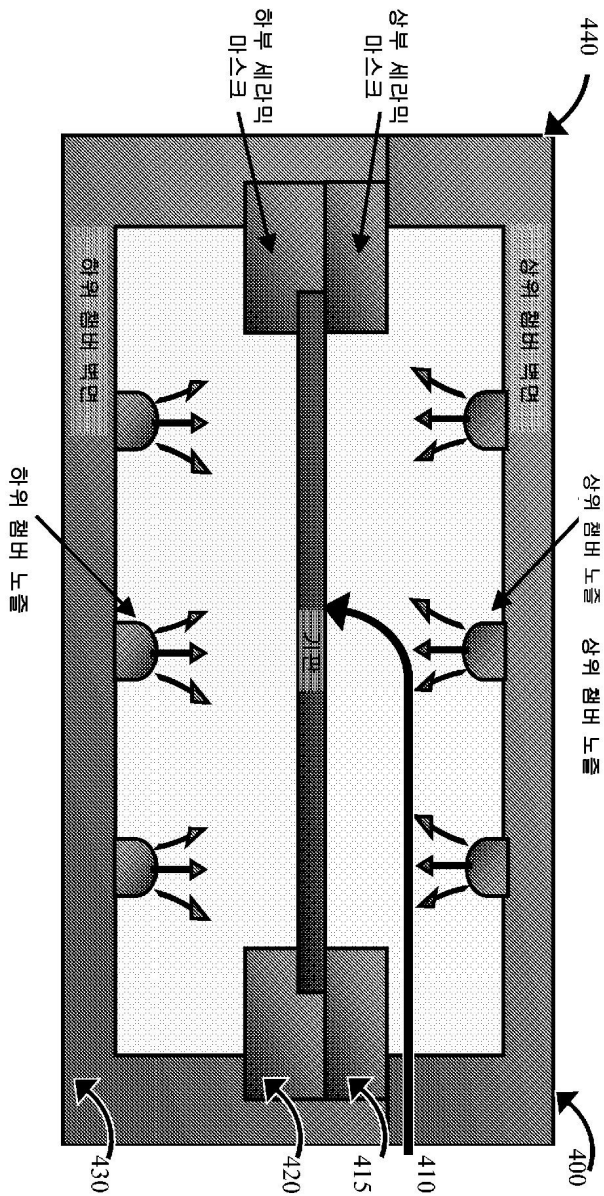
도면2



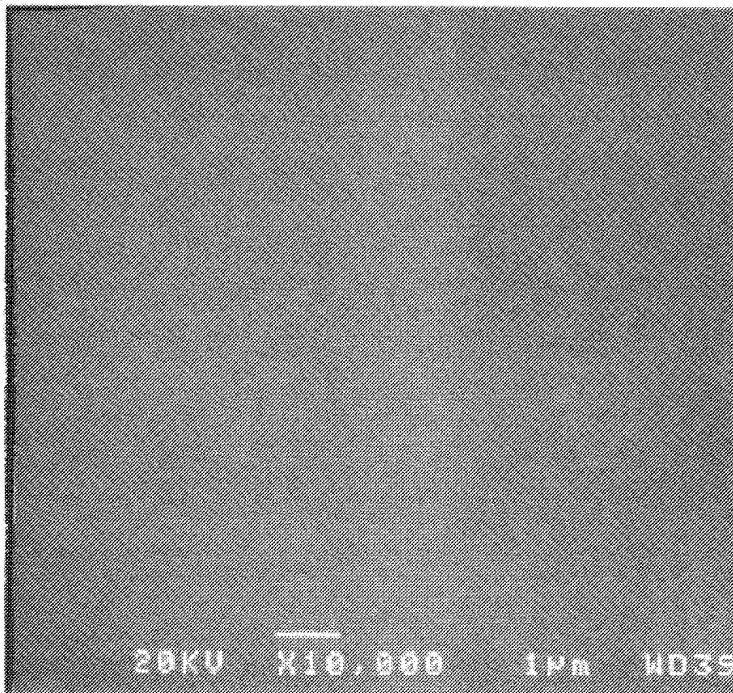
도면3



도면4



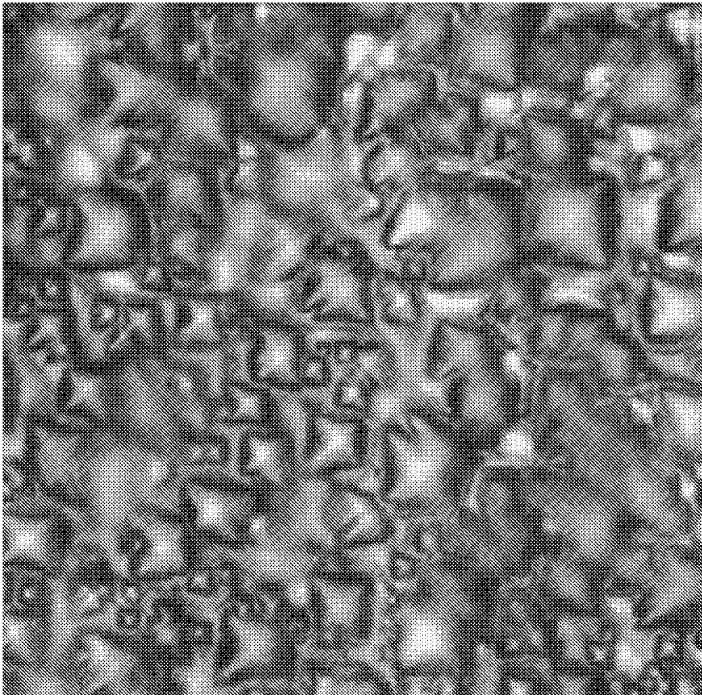
도면5



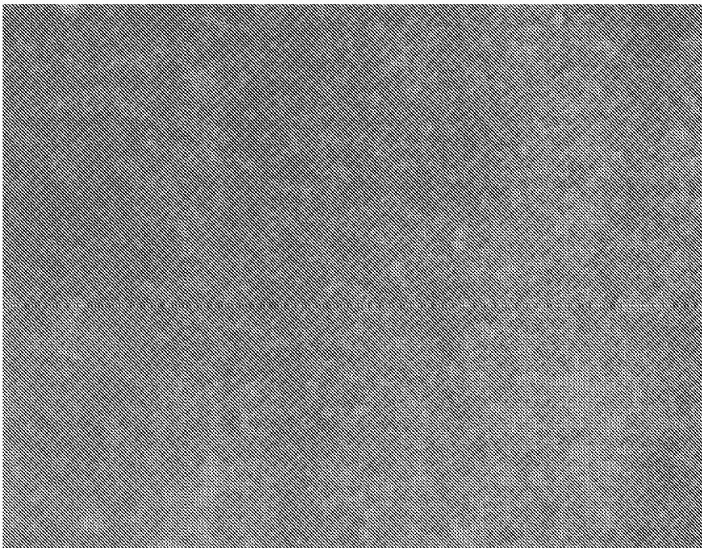


도면6

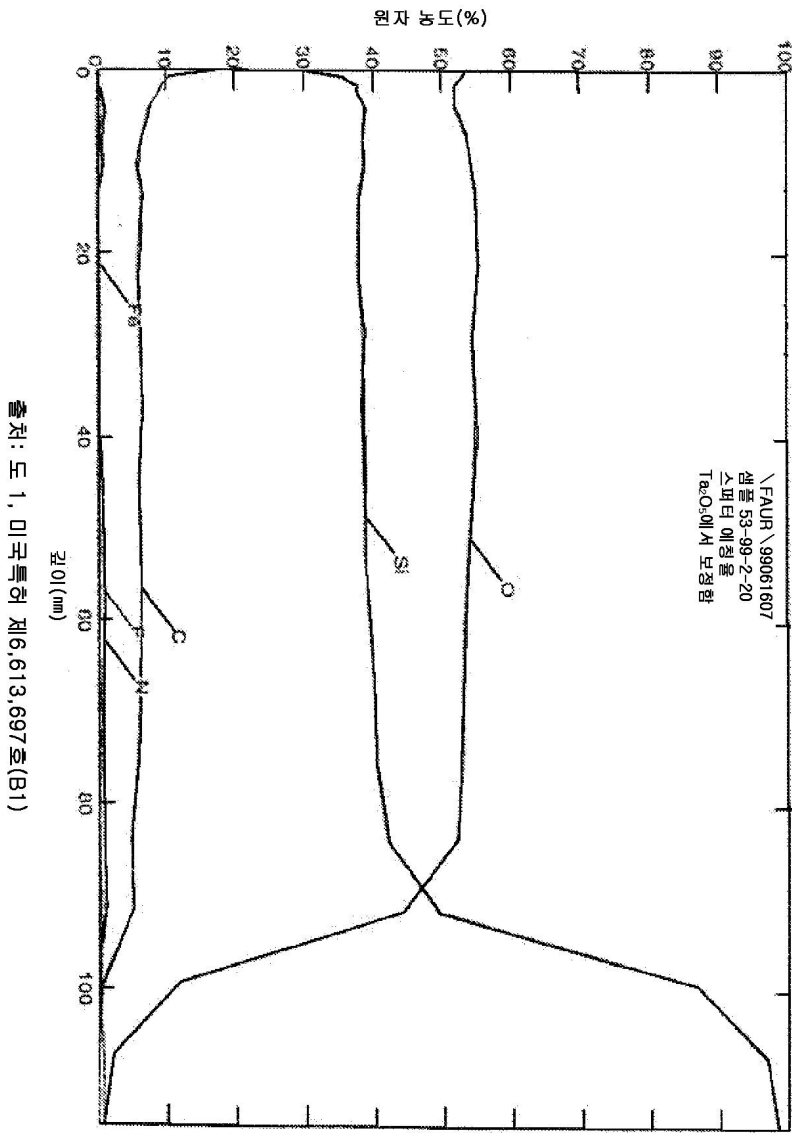
(a)



(b)



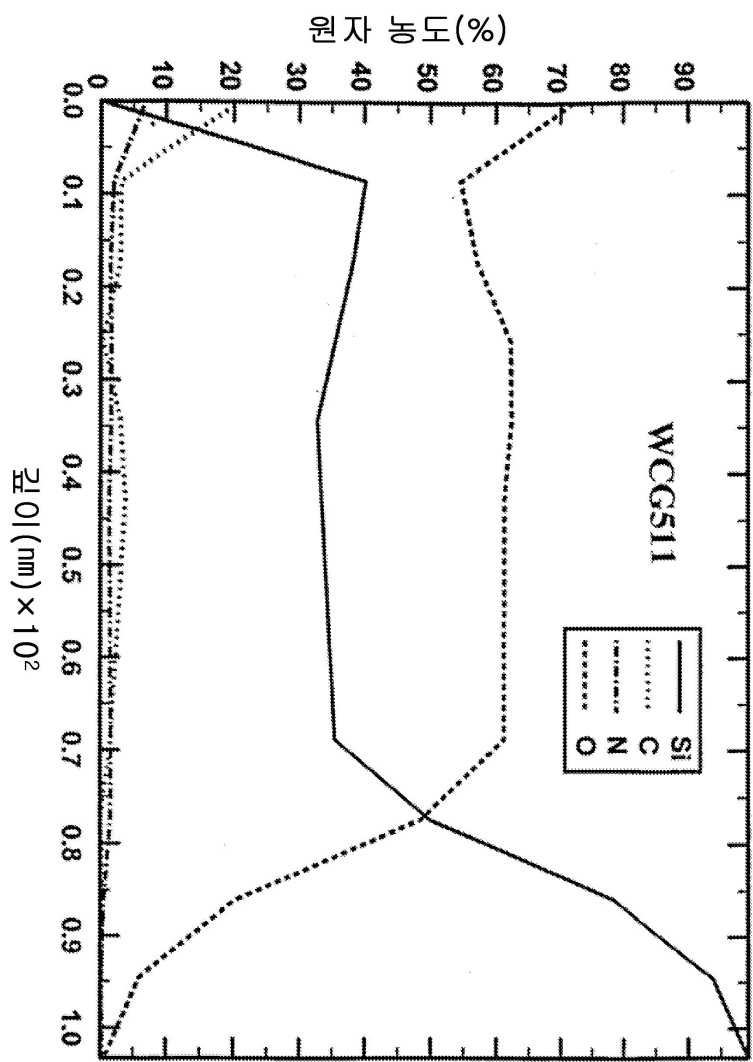
도면7



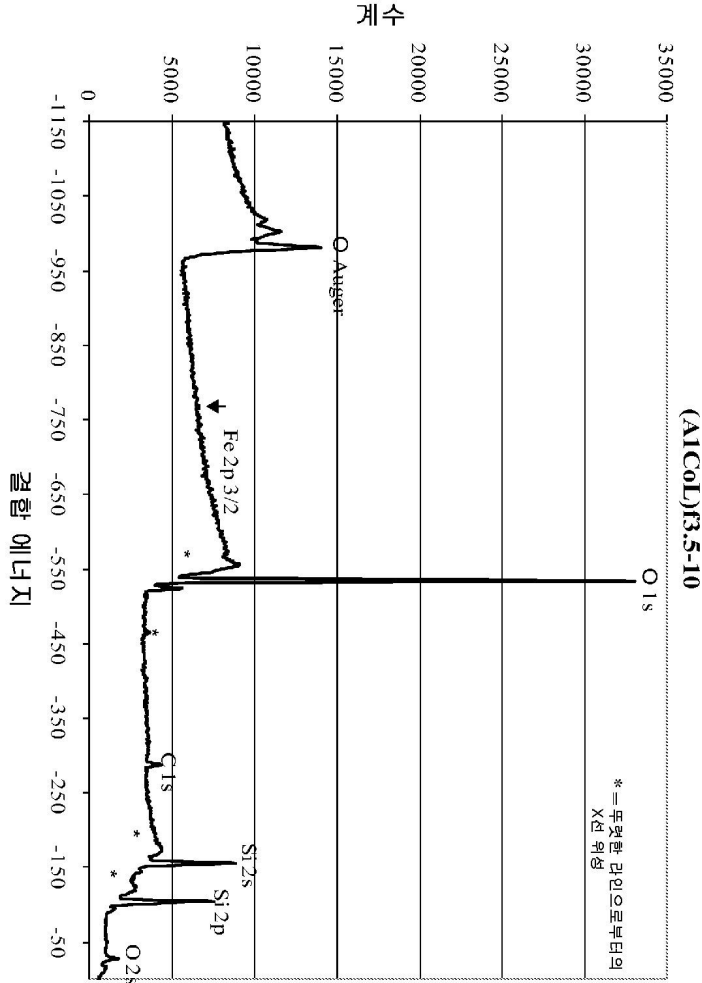
출처: 도 1, 미국특허 제6,613,697호(B1)



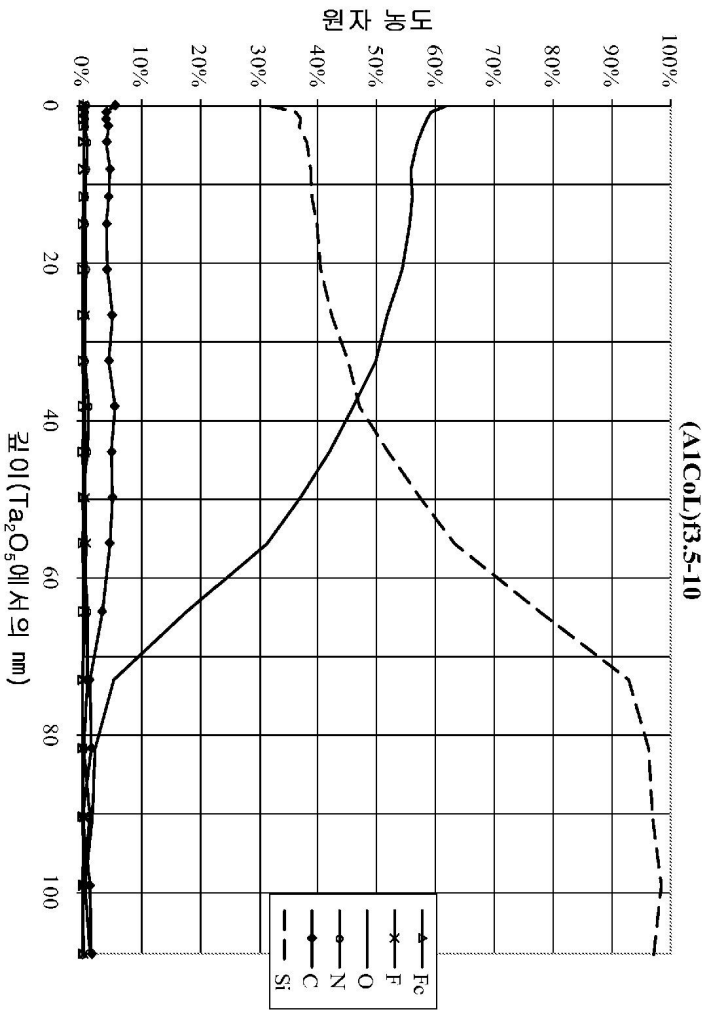
도면8



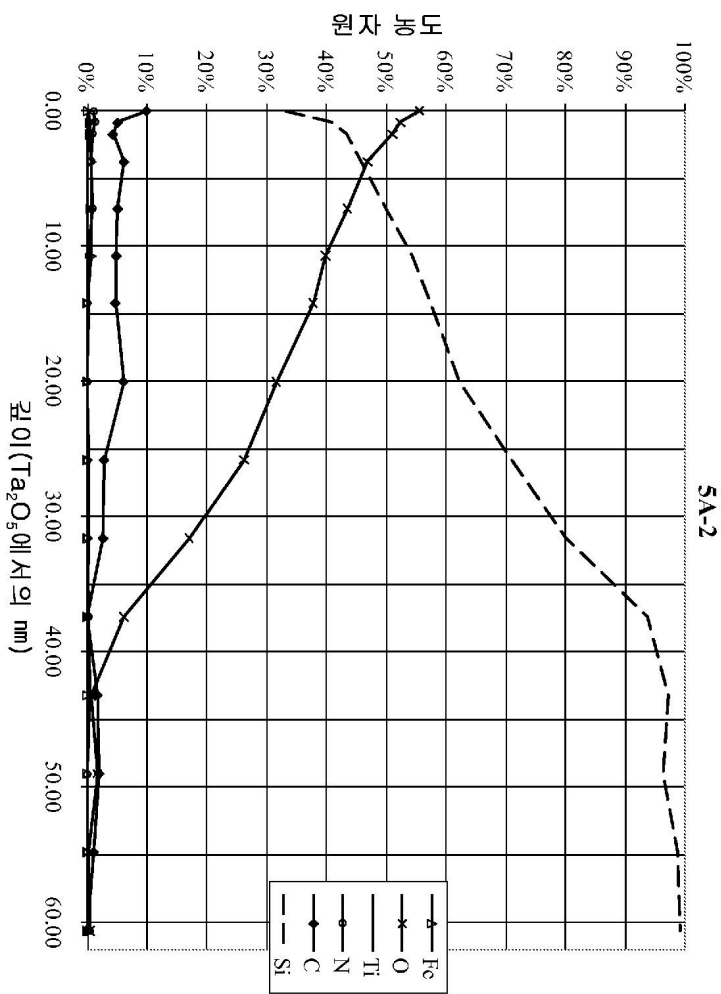
도면9a



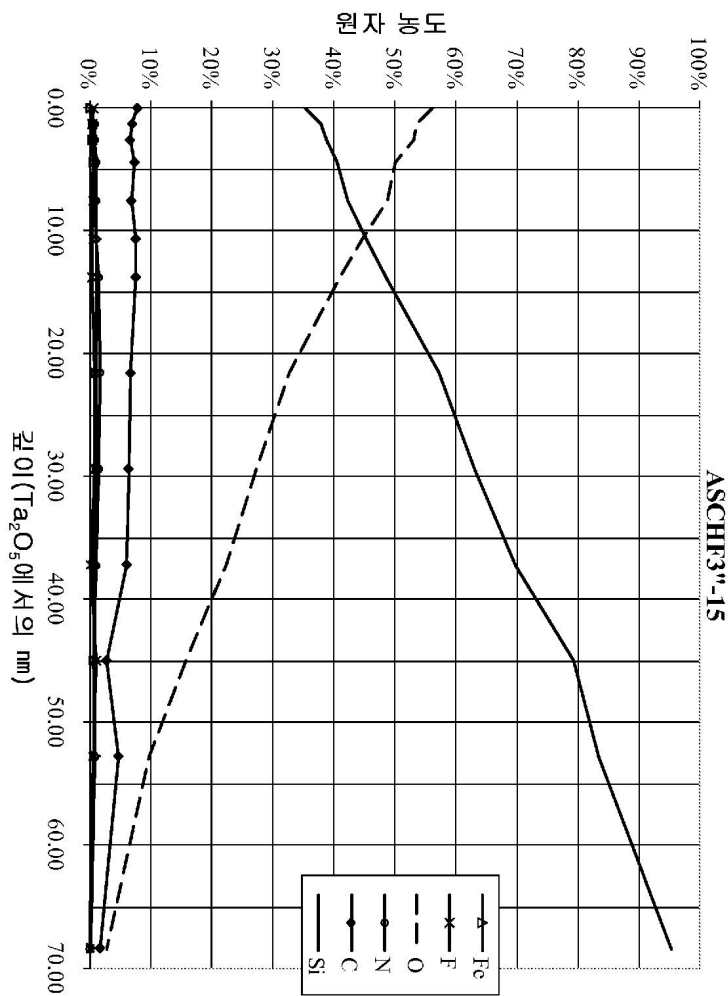
도면9b



도면10

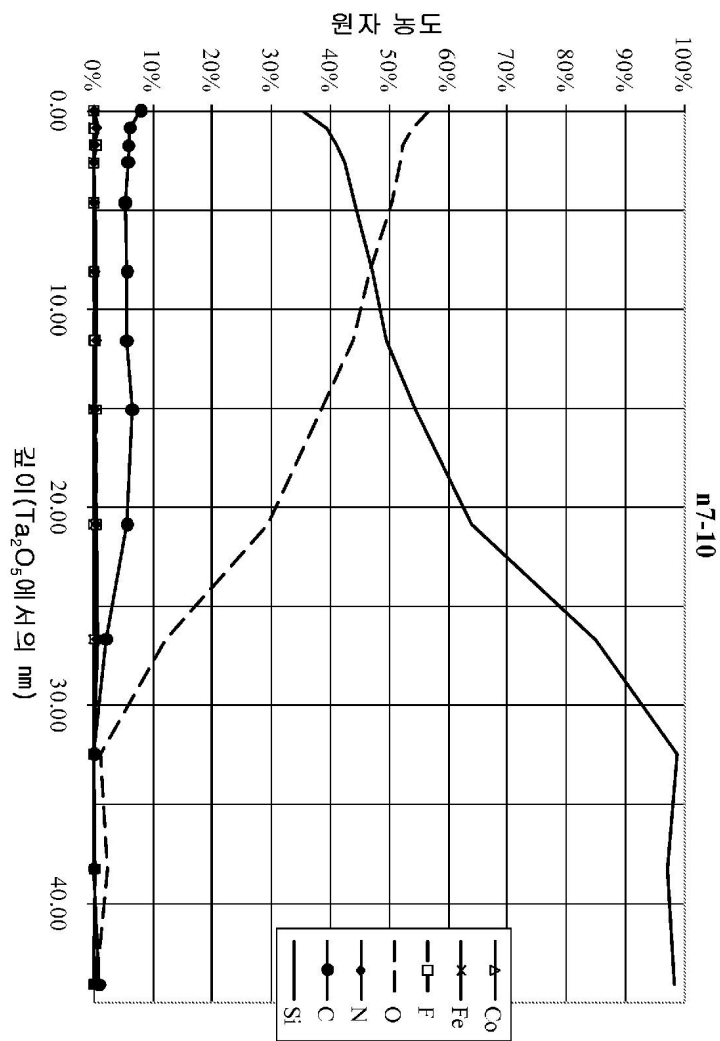


도면11

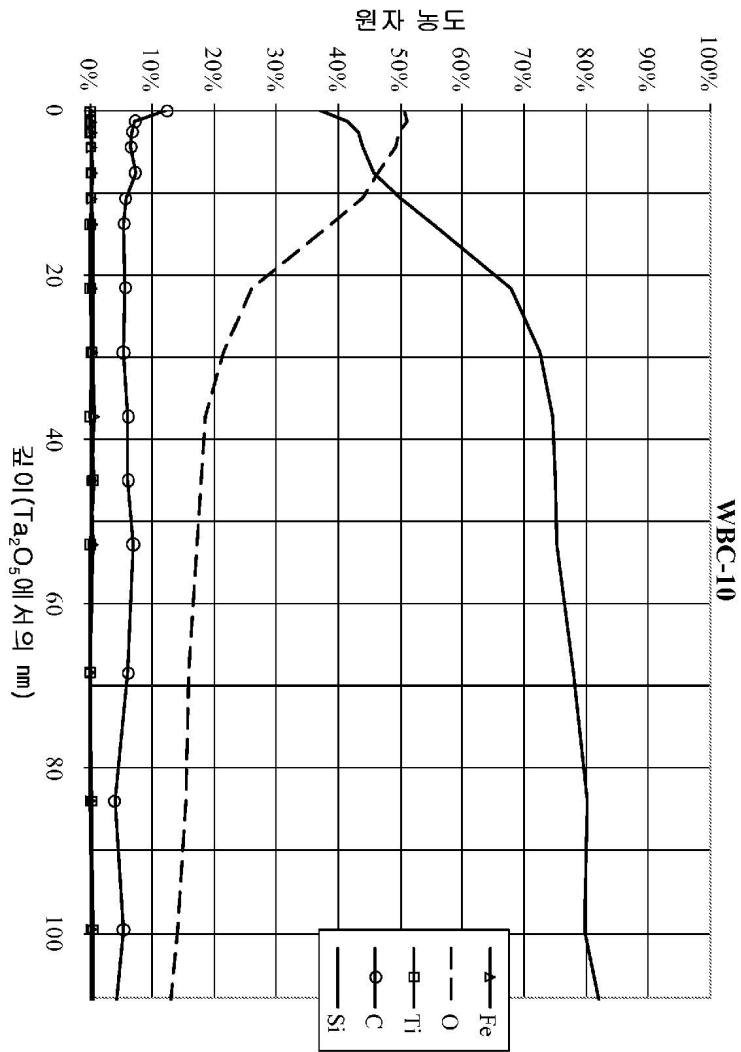




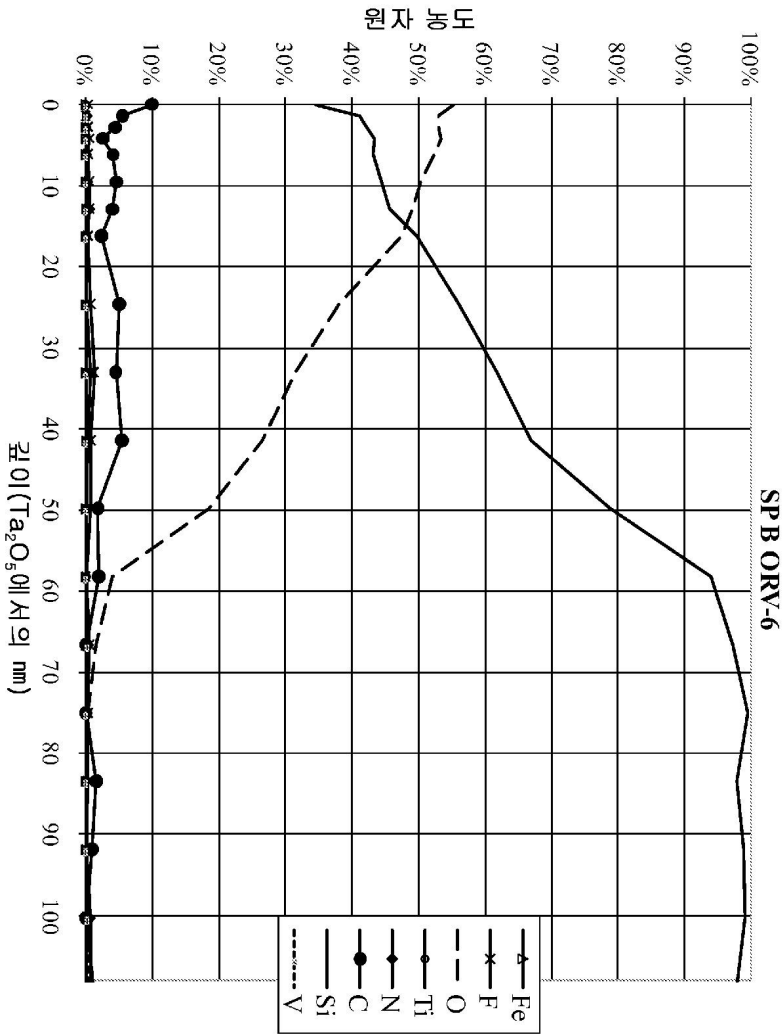
도면12



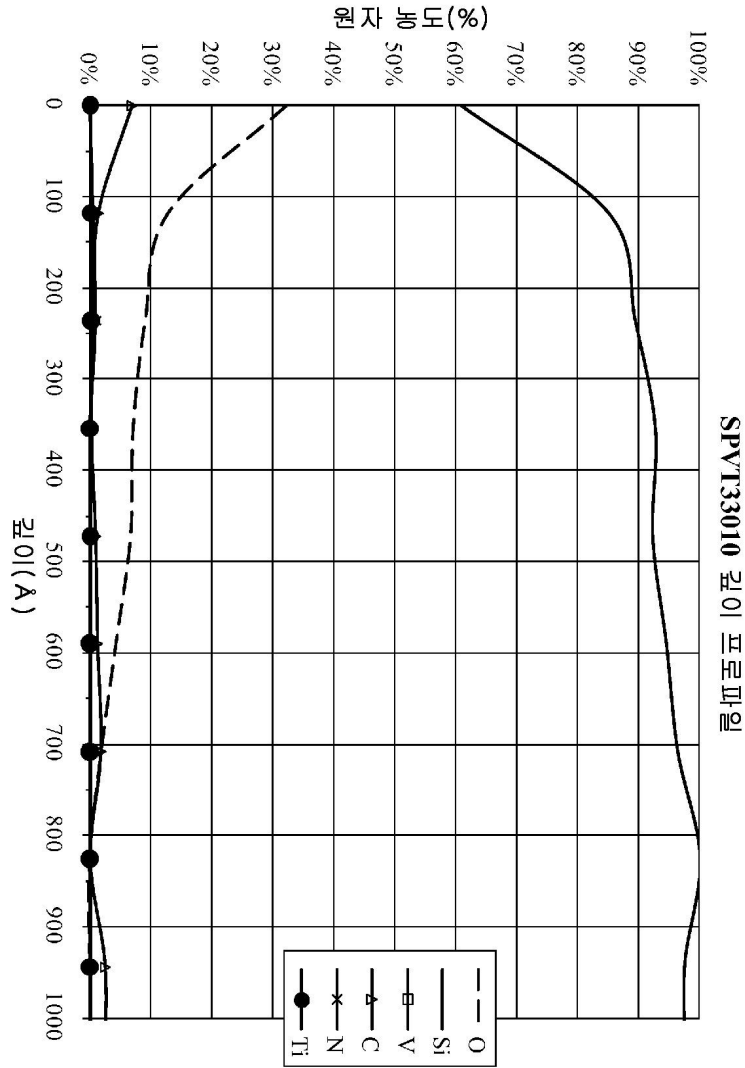
도면13



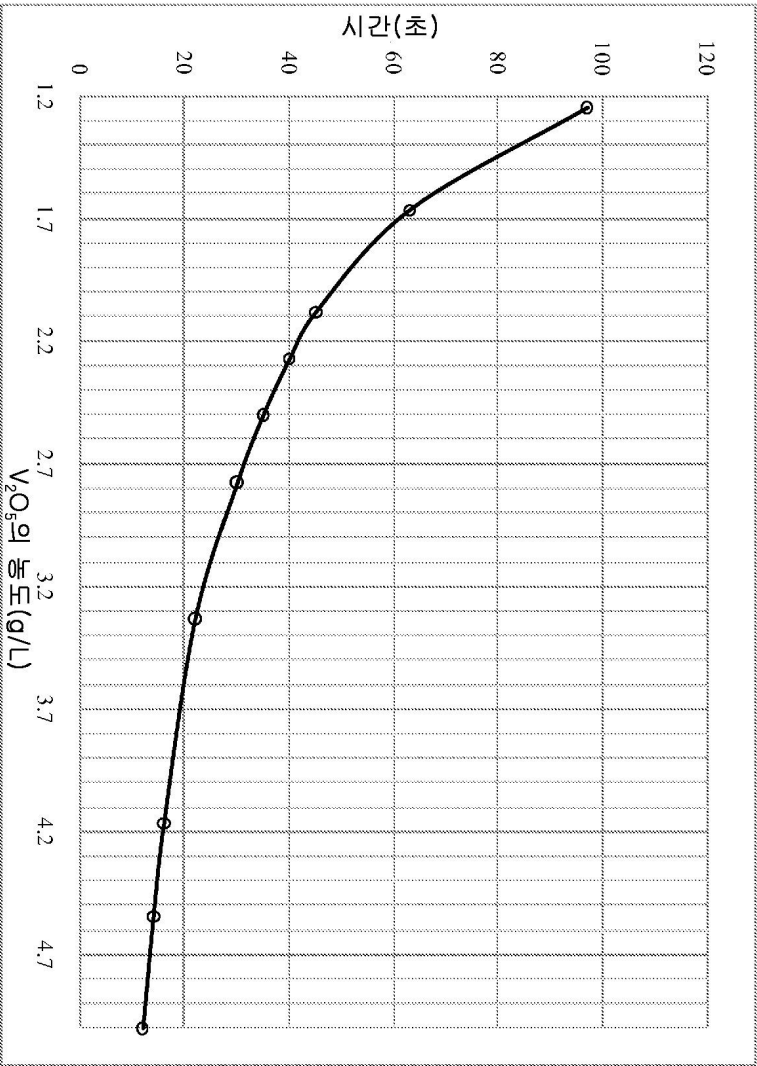
도면14



도면15

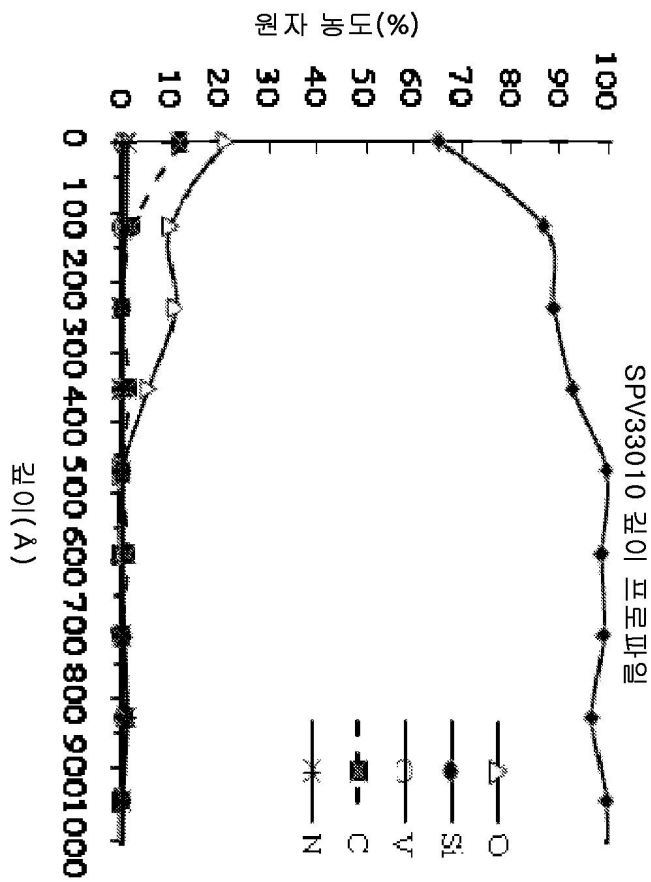


도면16

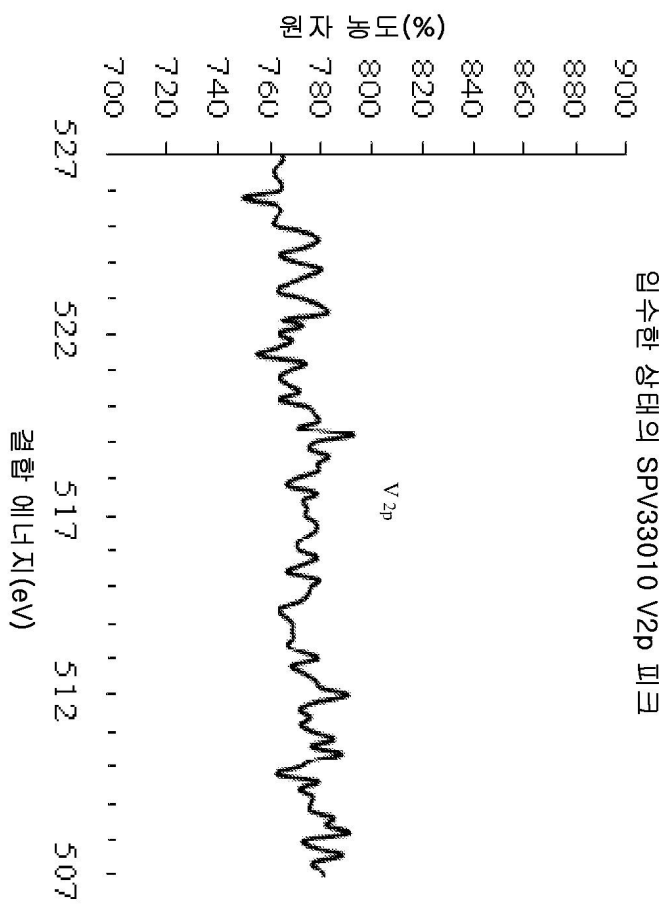




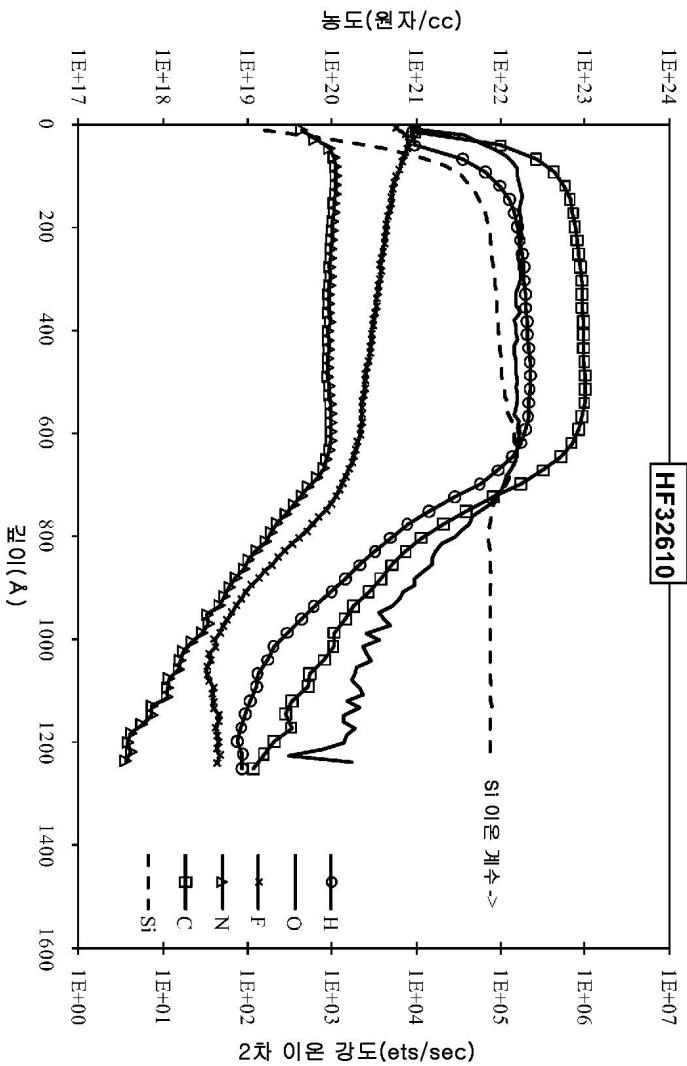
도면17a



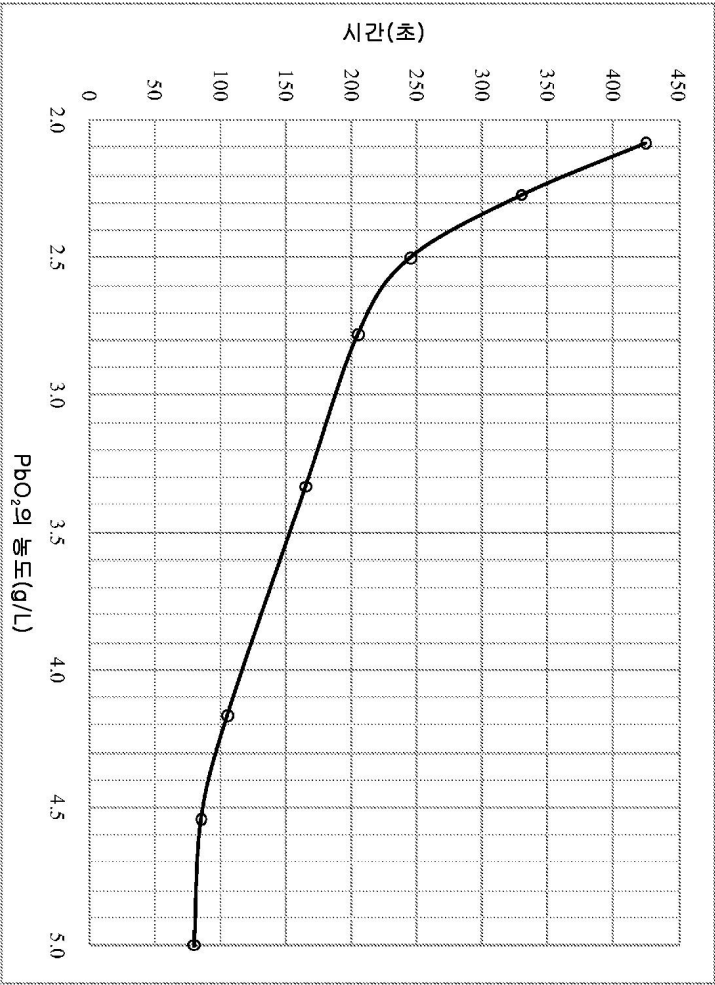
도면17b



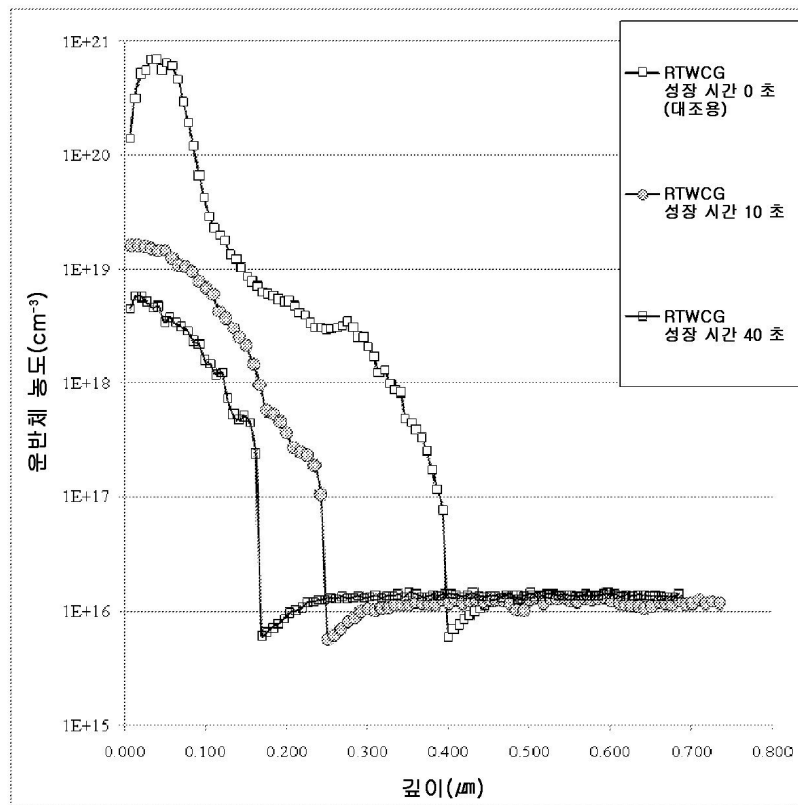
도면18



도면19



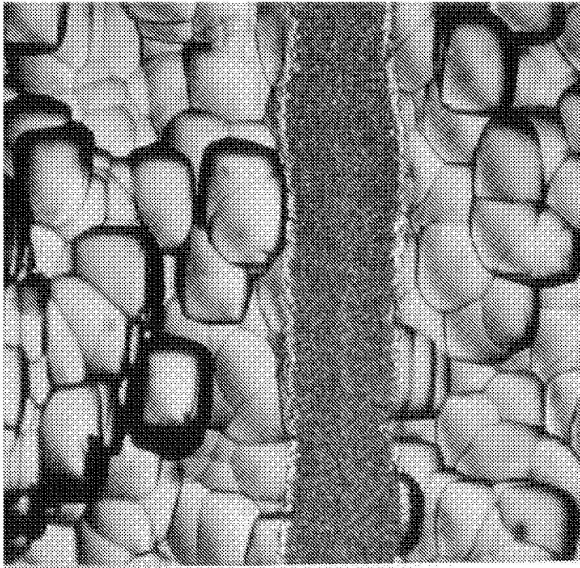
도면20



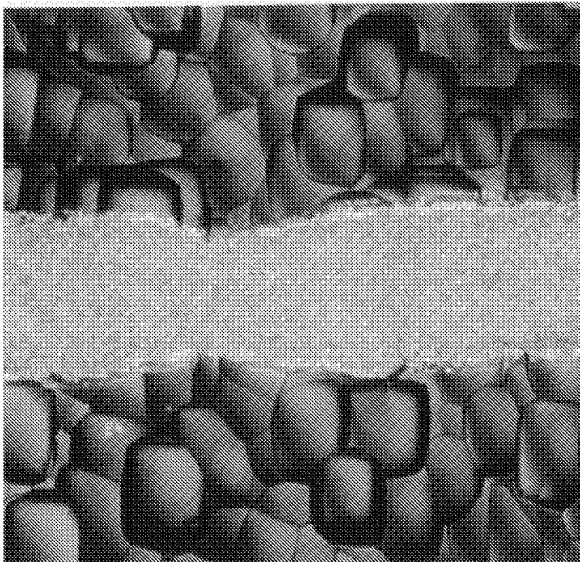


도면21

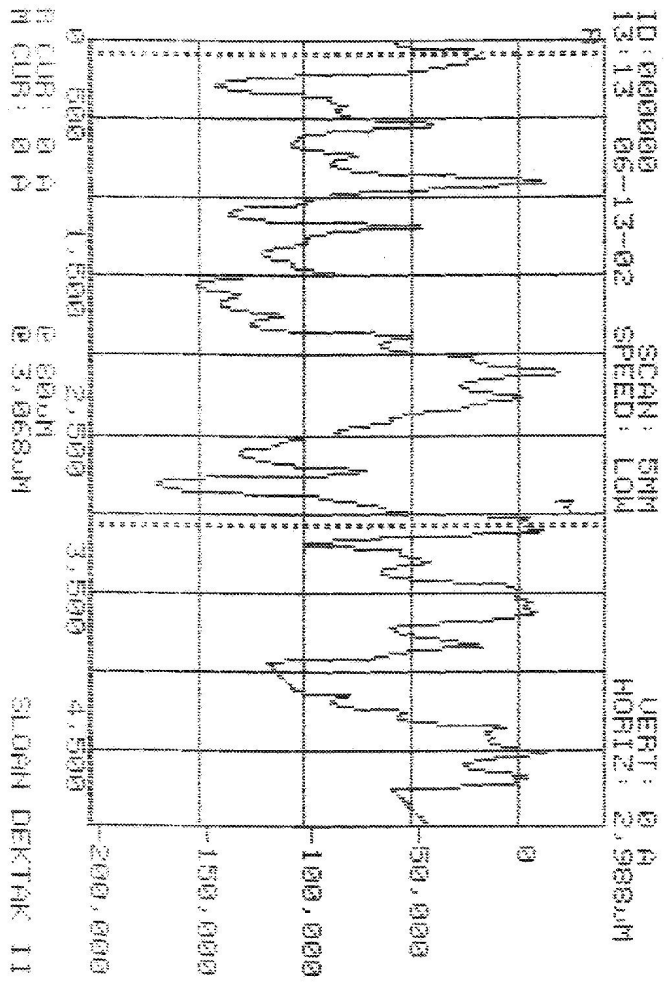
(a)



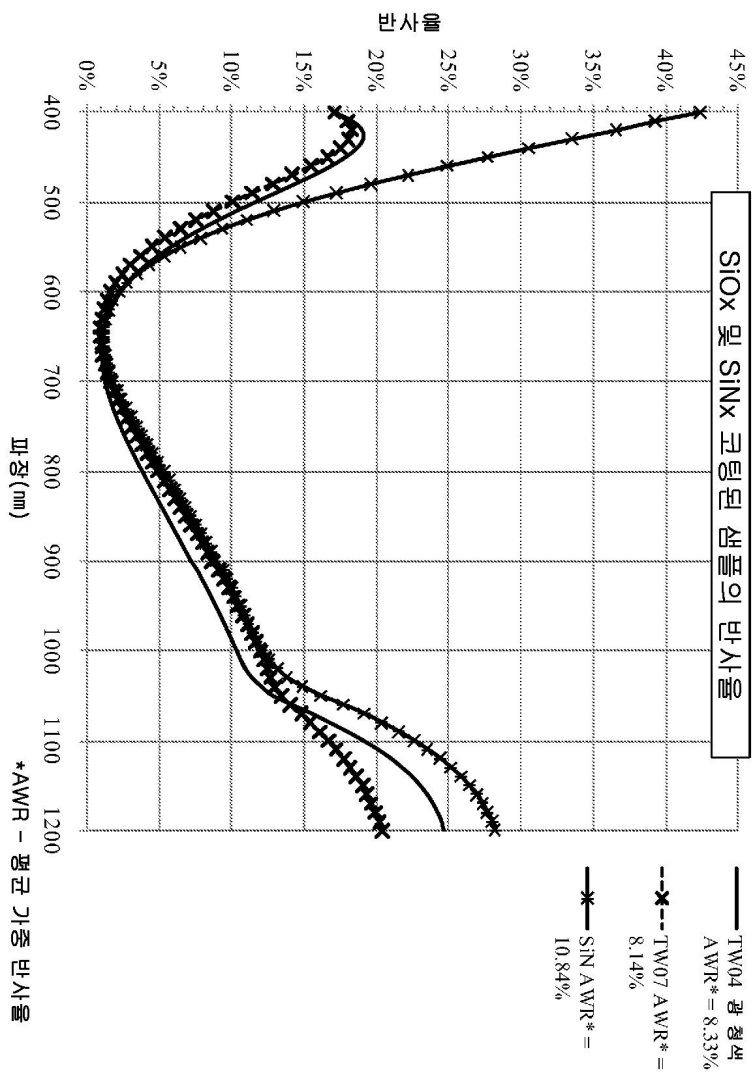
(b)



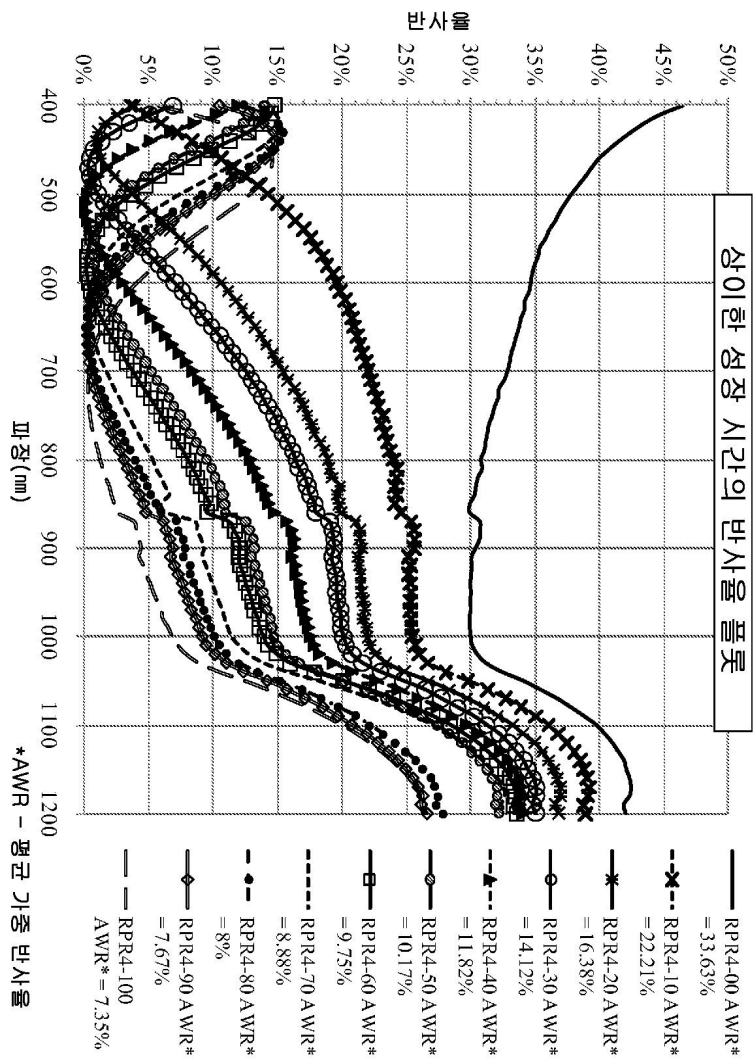
도면21c



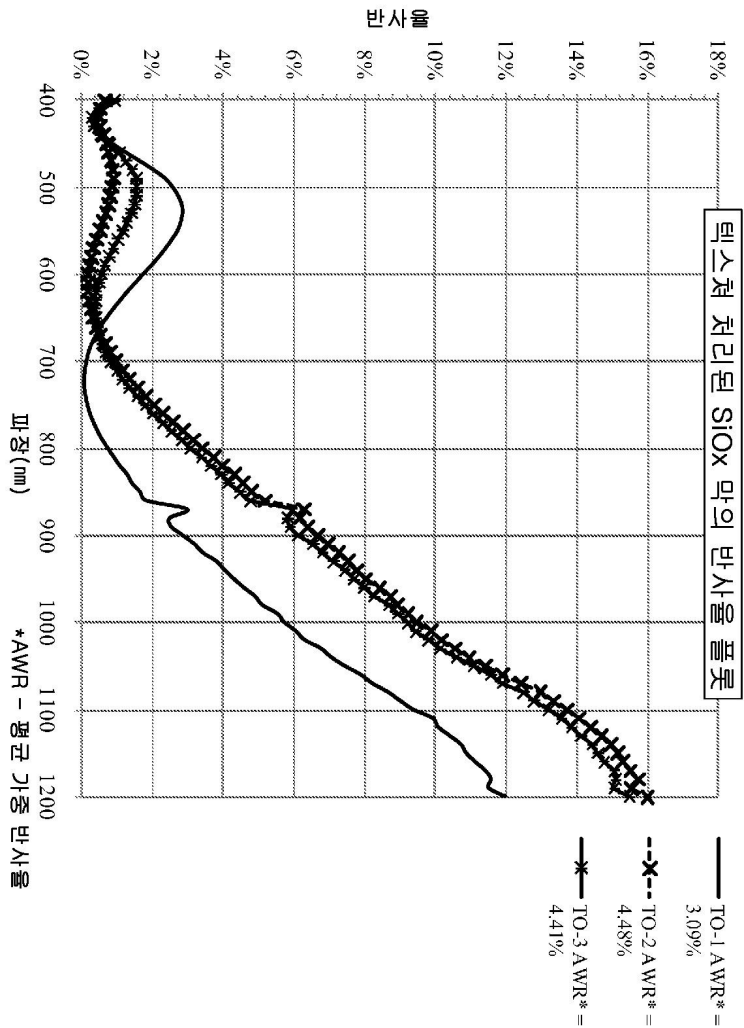
도면22



도면23

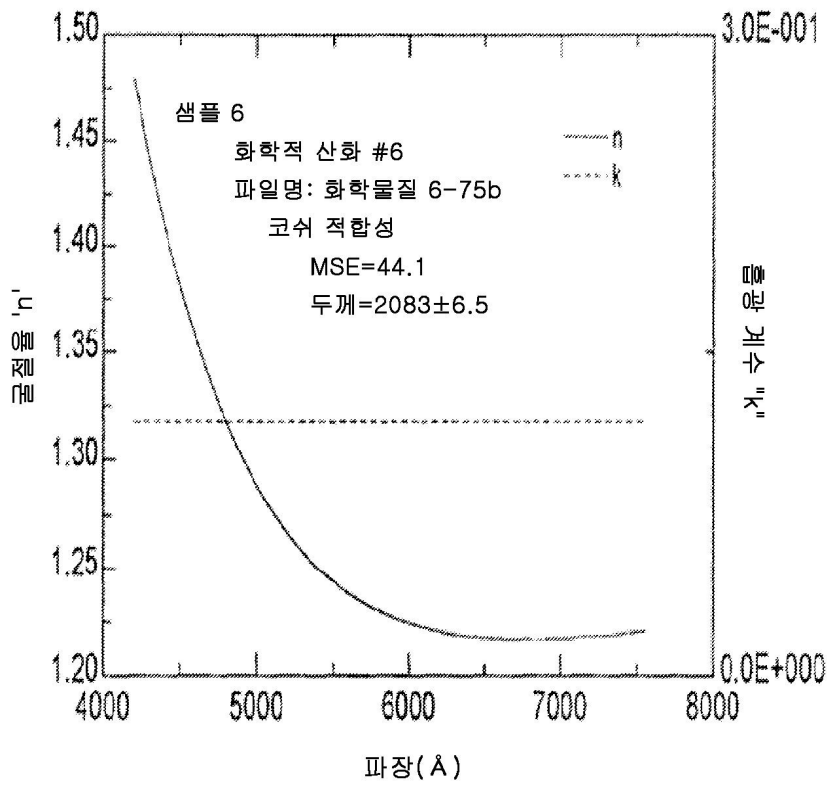


도면24

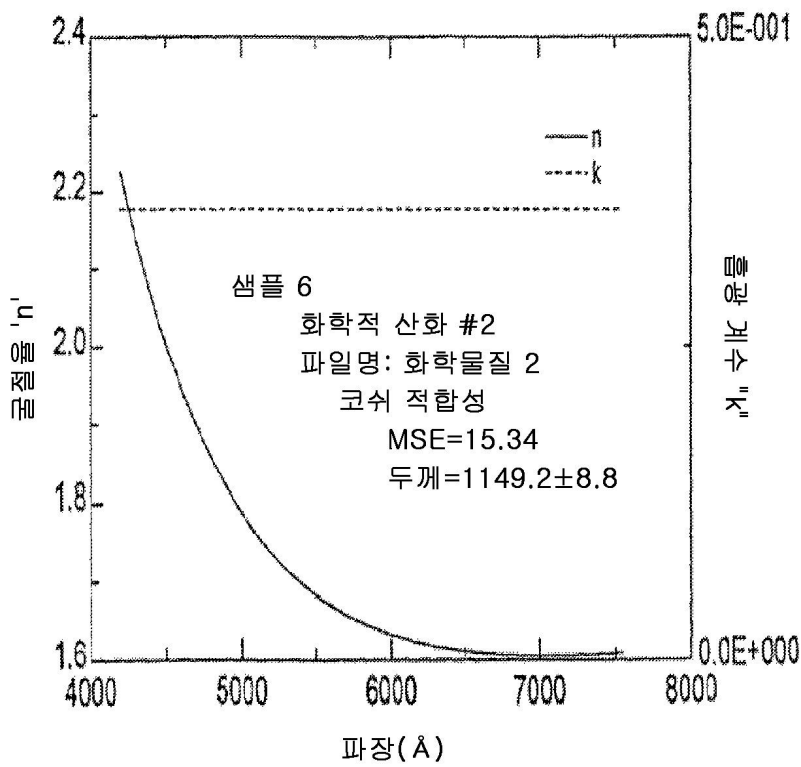




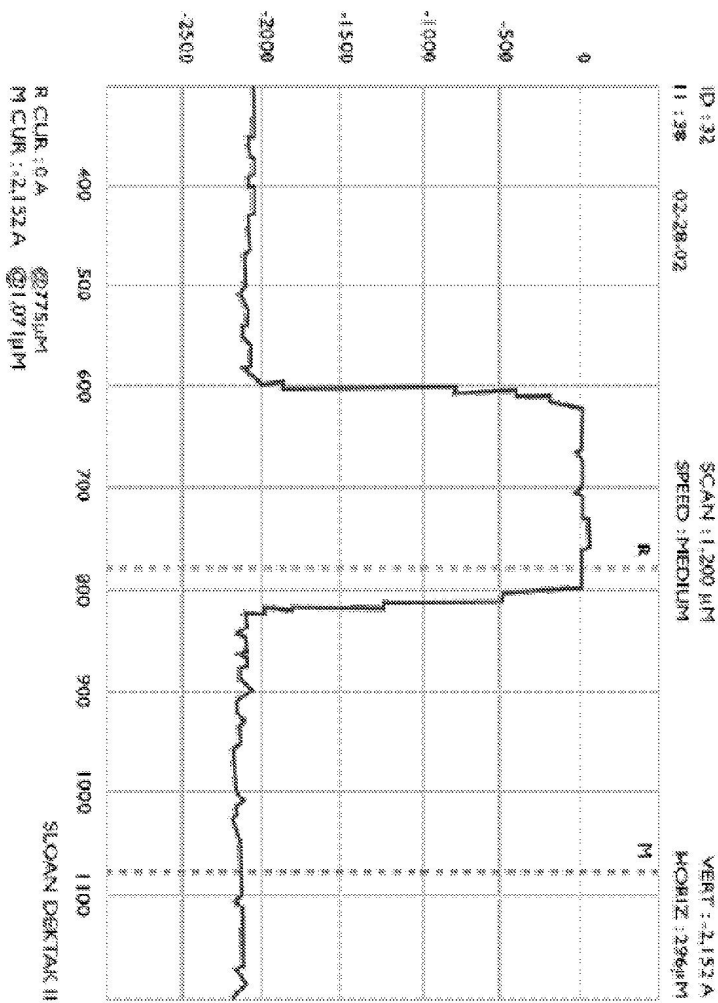
도면25a



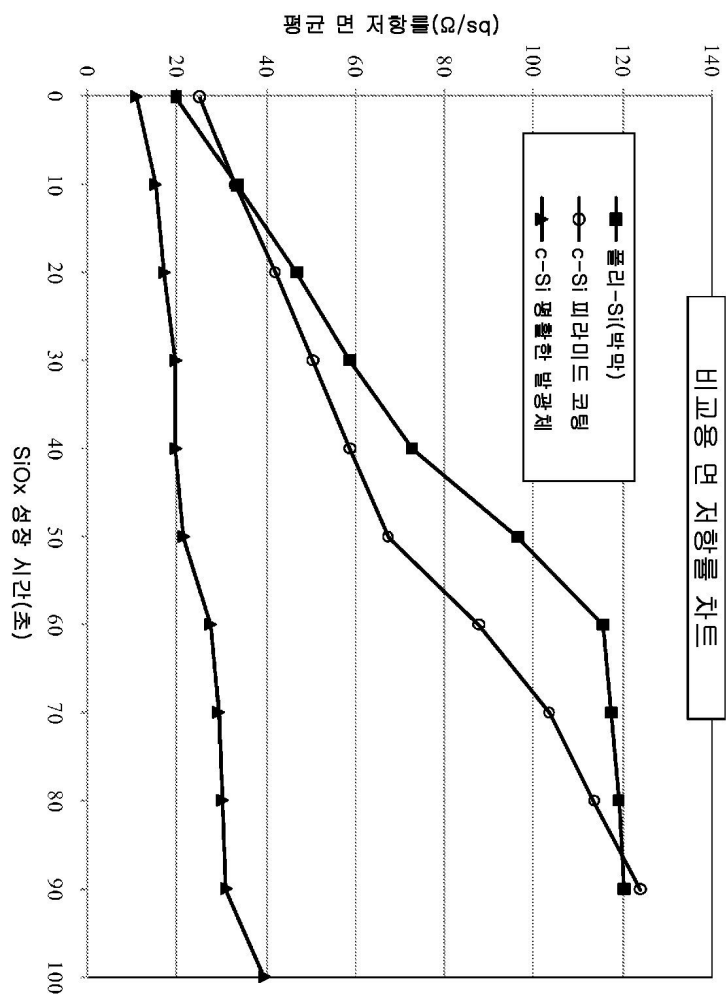
도면25b



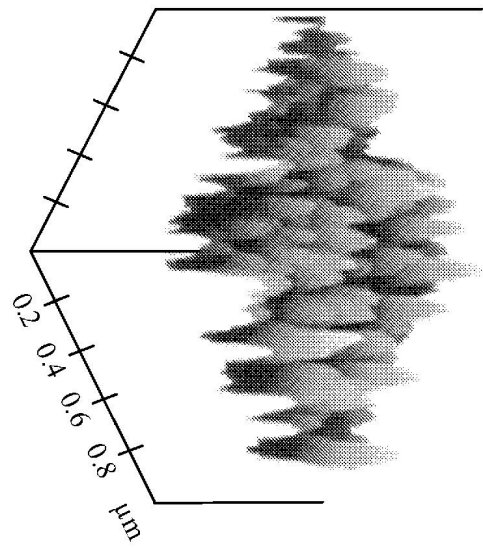
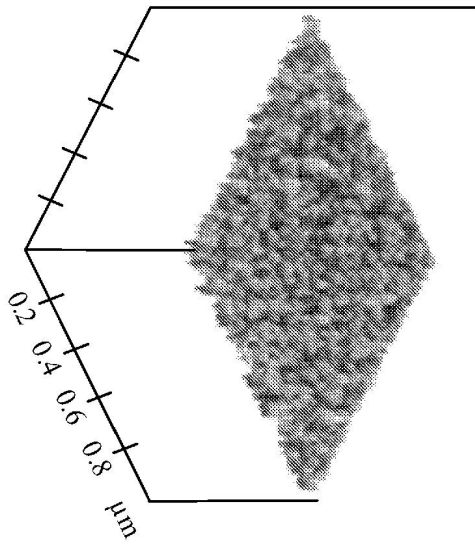
도면26



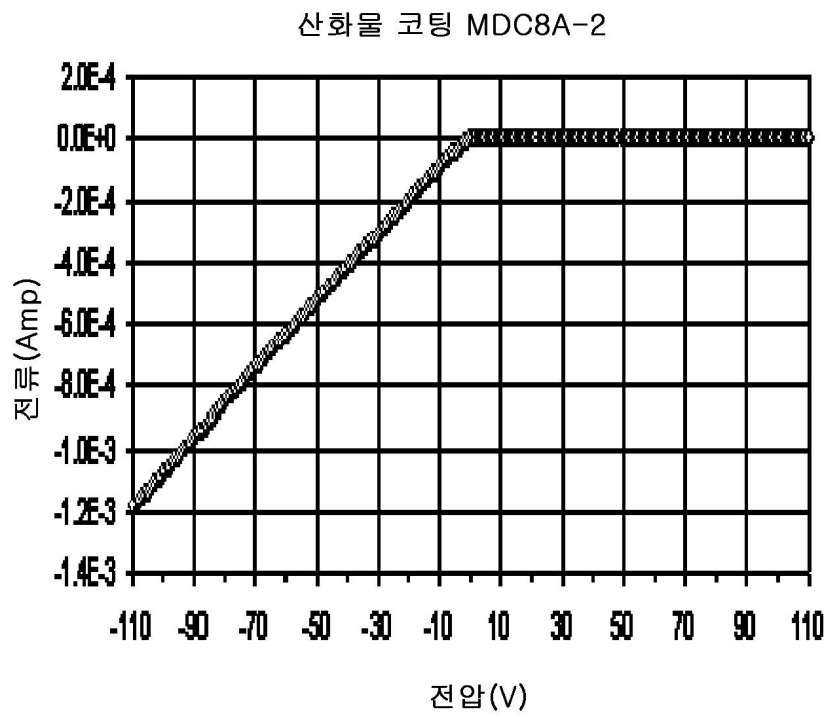
도면27



도면28

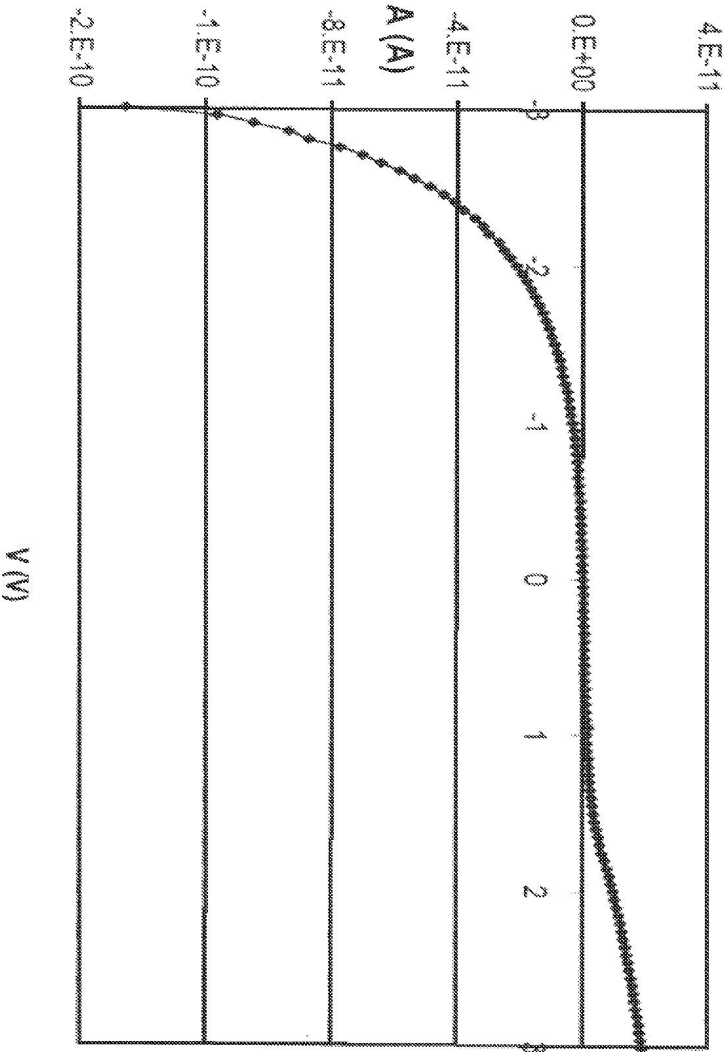


도면29a

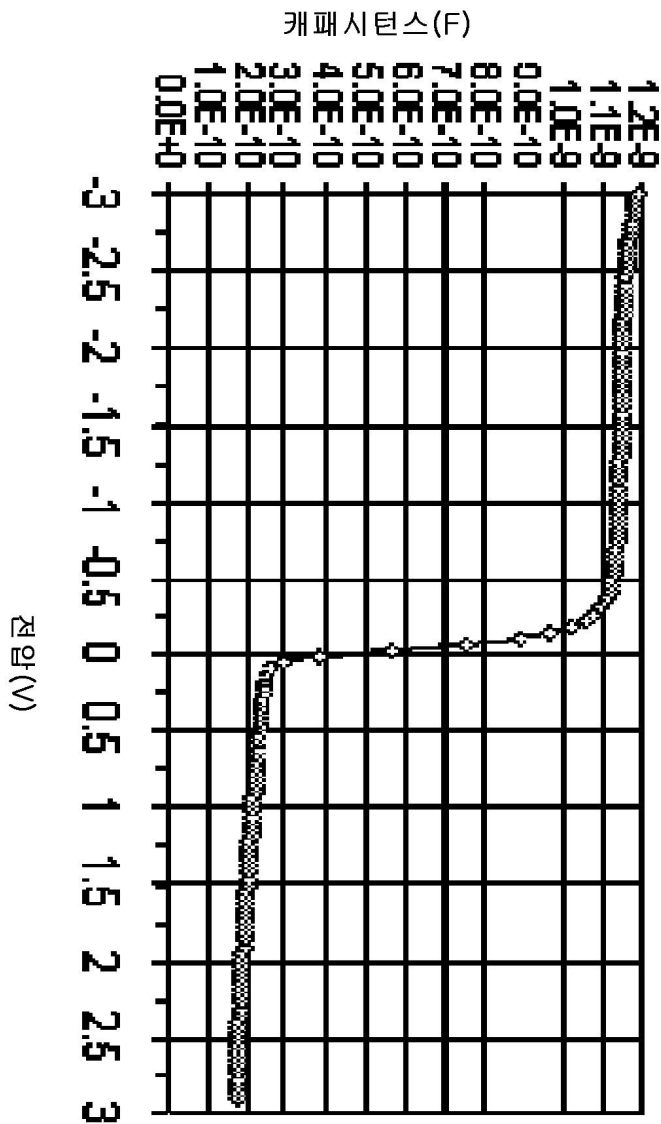




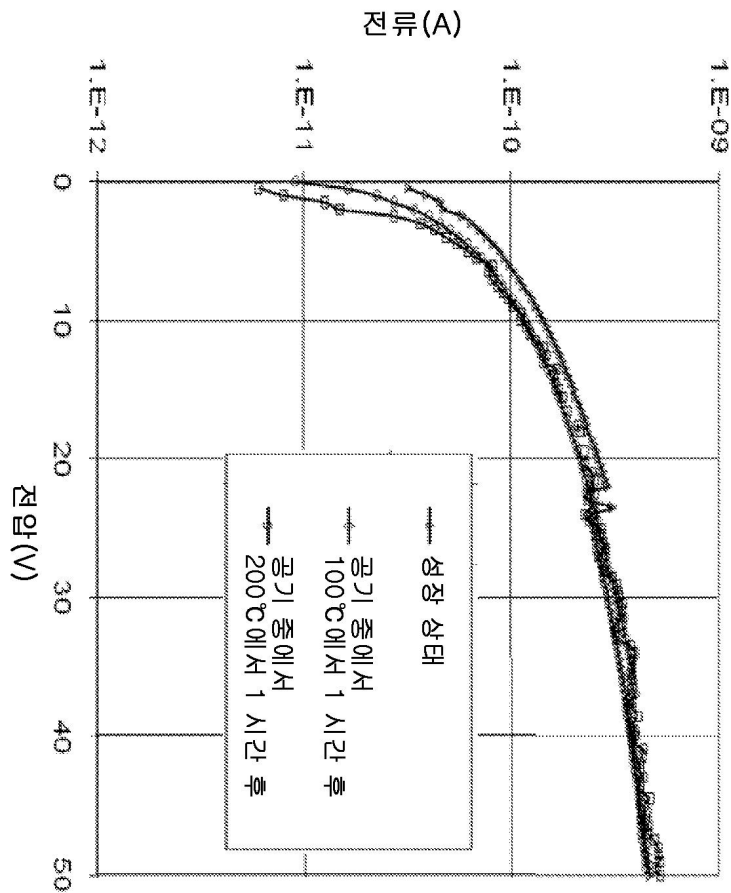
도면29a*ii*



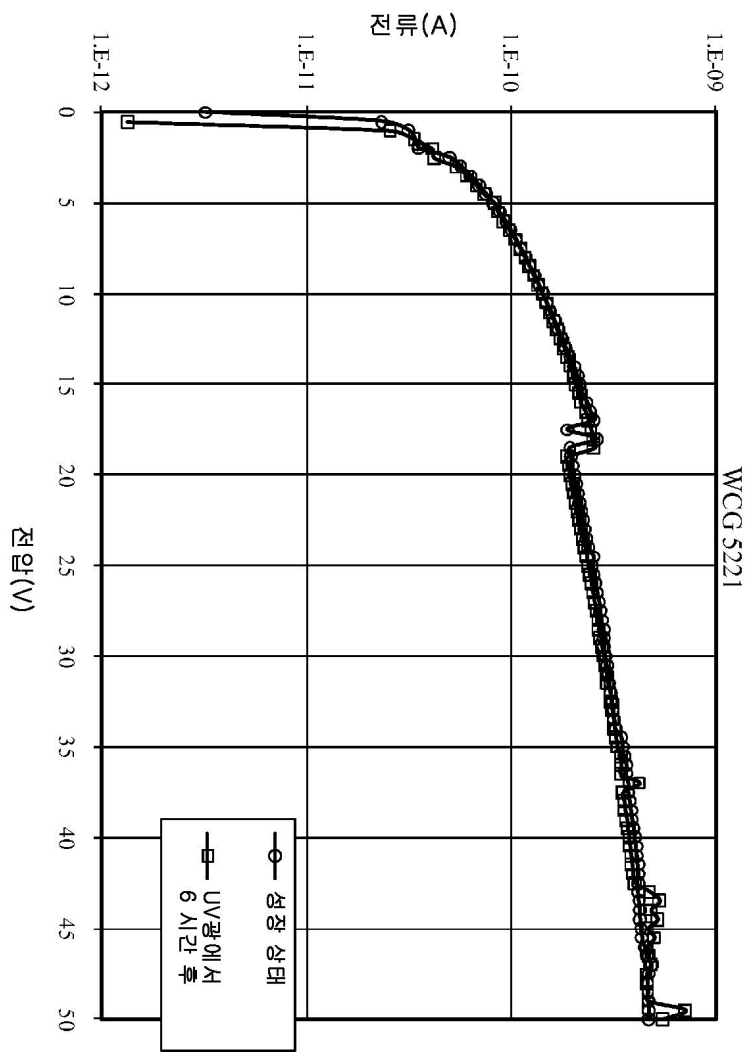
도면29b



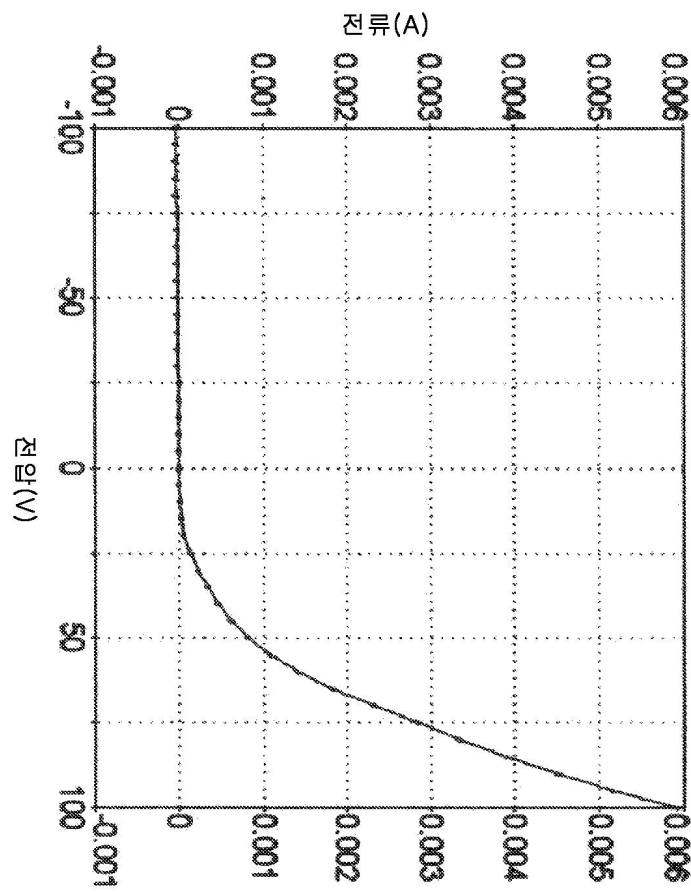
도면30



도면31

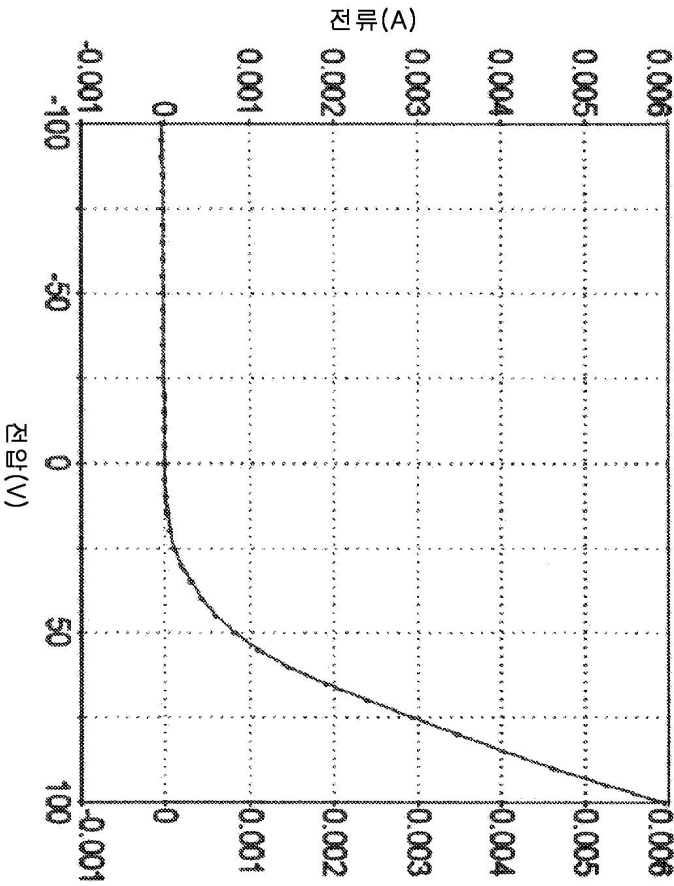


도면32a

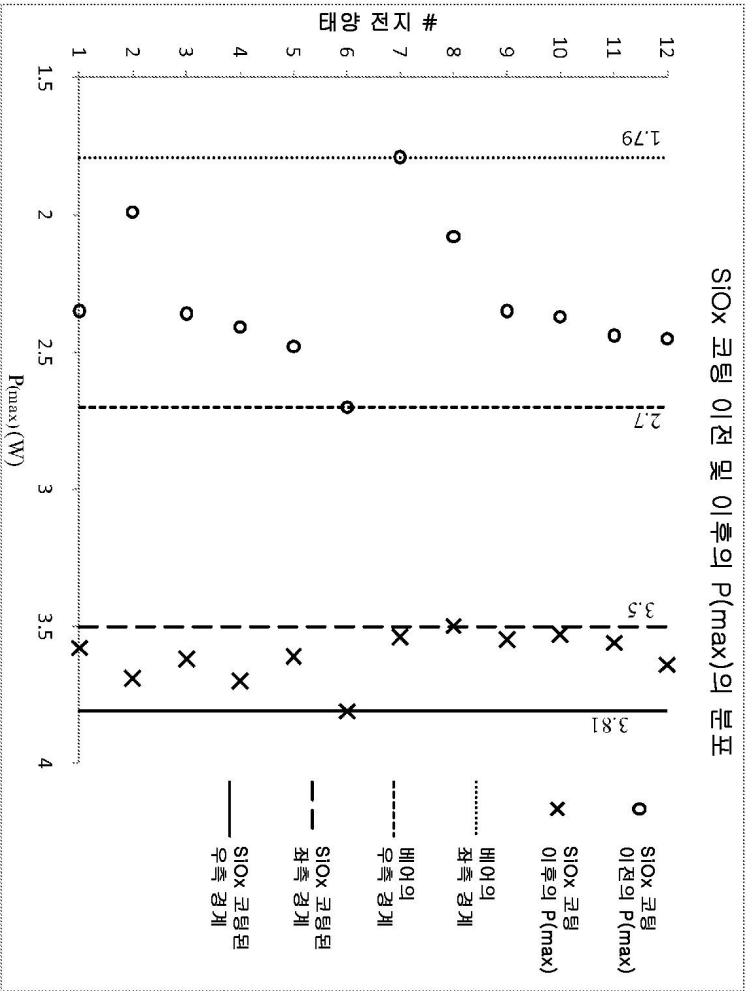




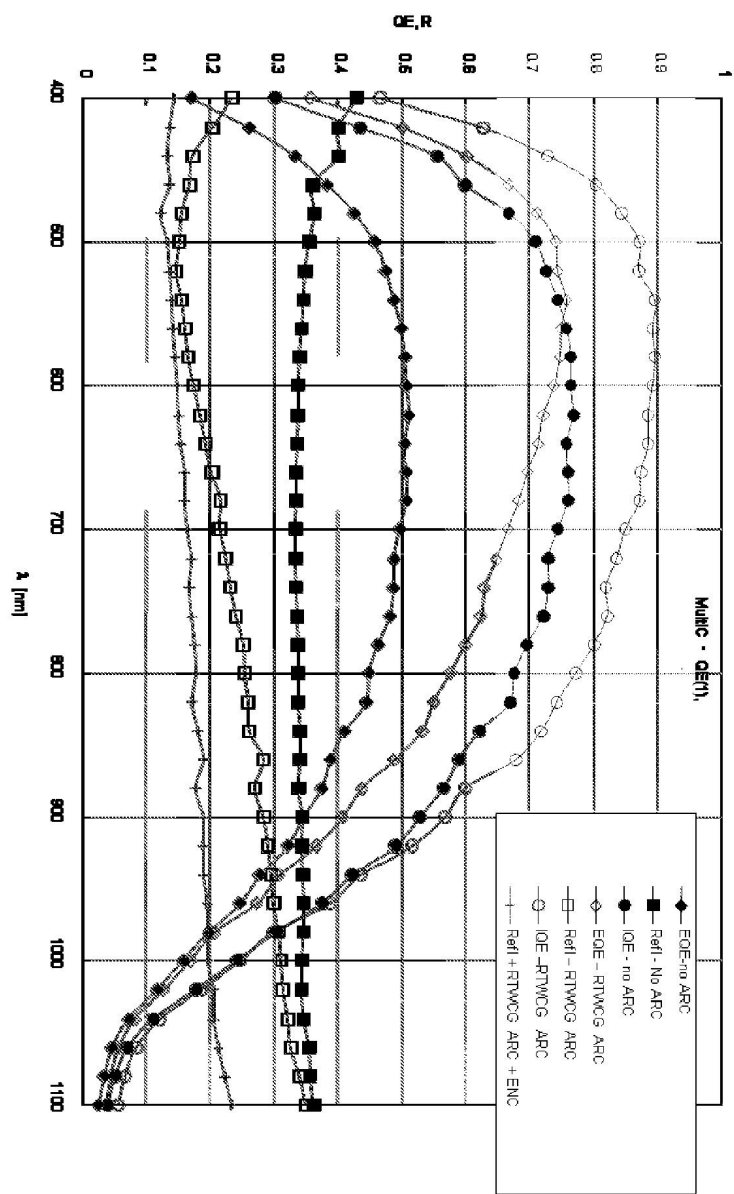
도면32b



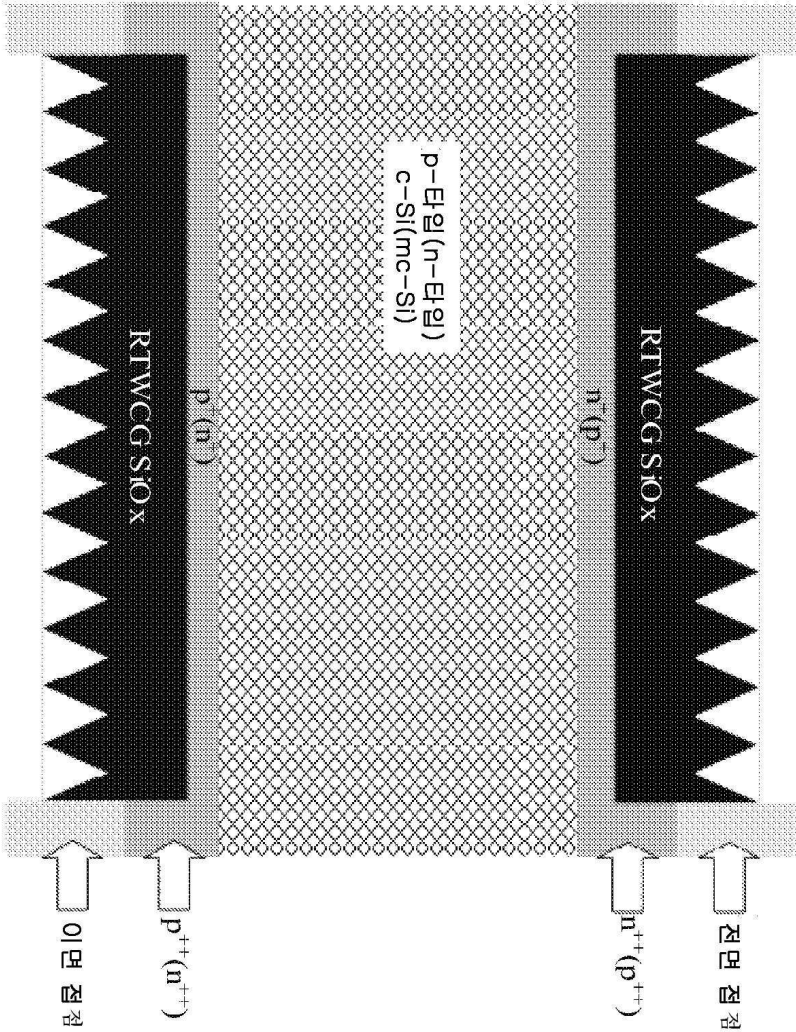
도면33



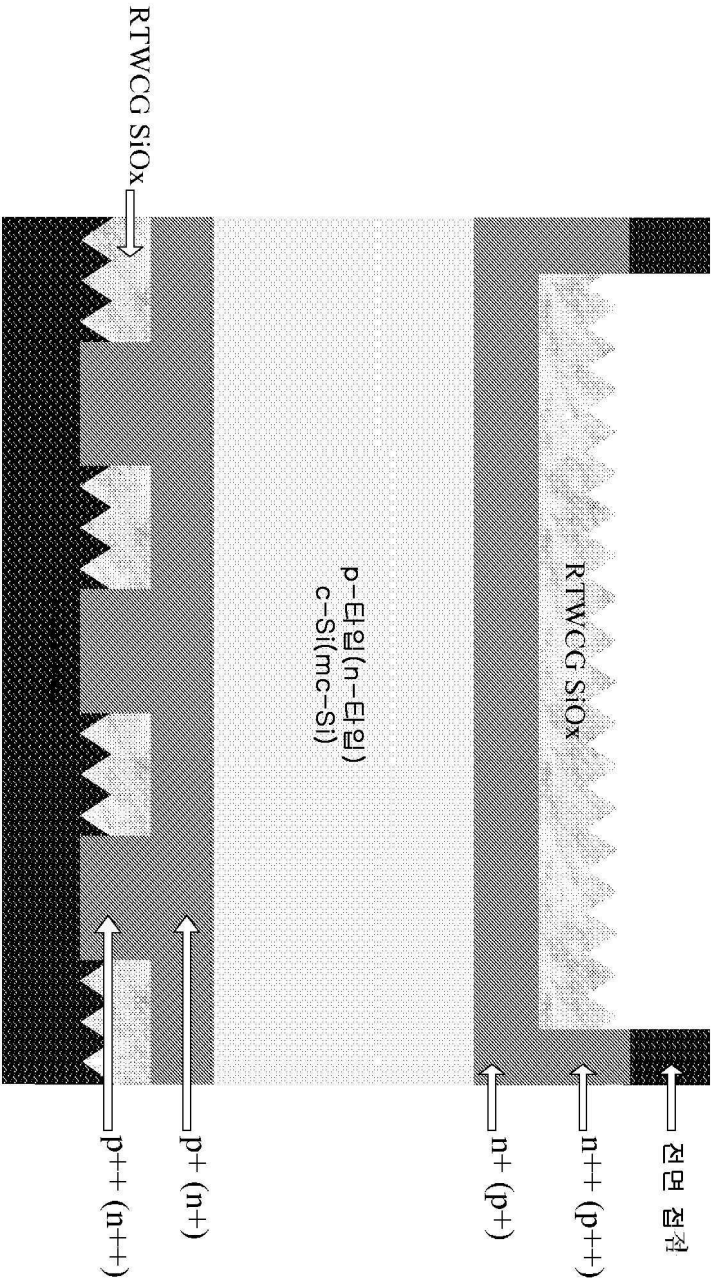
도면34



도면35



도면36





도면37

