

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2024年2月1日(01.02.2024)



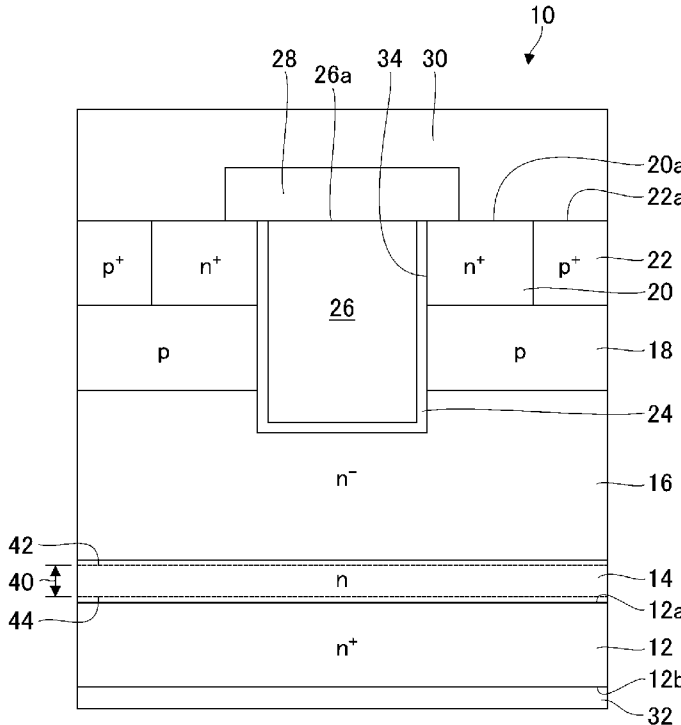
(10) 国際公開番号

WO 2024/024386 A1

- (51) 国際特許分類:  
H01L 29/78 (2006.01) H01L 29/12 (2006.01)  
H01L 21/336 (2006.01) H01L 29/739 (2006.01)  
H01L 29/06 (2006.01)
- (21) 国際出願番号: PCT/JP2023/024274
- (22) 国際出願日: 2023年6月29日(29.06.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2022-122100 2022年7月29日(29.07.2022) JP
- (71) 出願人: 住重アテックス株式会社 (SHI-ATEX CO., LTD.) [JP/JP]; 〒7991393 愛媛県西条市今在家1501番地 Ehime (JP).
- (72) 発明者: 坂根 仁 (SAKANE Hitoshi); 〒7991393 愛媛県西条市今在家1501番地 住重アテックス株式会社内 Ehime (JP). 加藤 正史 (KATO Masashi); 〒4668555 愛知県名古屋市昭和区御器所町字木市29番 国立大学法人名古屋工業大学内 Aichi (JP). 原田 俊太 (HARADA Shunta); 〒4648601 愛知県名古屋市千種区不老町1番 国立大学法人東海国立大学機構内 Aichi (JP).
- (74) 代理人: 森下 賢樹 (MORISHITA Sakaki); 〒1530061 東京都目黒区中目黒1-8-1 VORT中目黒13階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置および半導体装置の製造方法



(57) Abstract: This semiconductor device 10 comprises a substrate 12 made from silicon carbide, and a first-electroconductivity-type semiconductor layer provided on a first surface 12a of the substrate 12. A high-hydrogen-concentration region 40 in which the hydrogen concentration exceeds  $10^{15}/\text{cm}^3$  is formed over a thickness of 1  $\mu\text{m}$  or greater through hydrogen-ion exposure. At least some of the high-hydrogen-concentration region 40 is formed inside the first-electroconductivity-type semiconductor layer.

WO 2024/024386 A1

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

---

(57) 要約: 半導体装置 10 は、炭化珪素からなる基板 12 と、基板 12 の第 1 面 12 a 上に設けられる第 1 導電型の半導体層とを備える。水素イオンの照射によって、 $1\ \mu\text{m}$  以上の厚さにわたって水素濃度が  $10^{15}/\text{cm}^3$  を超える高濃度水素領域 40 が形成される。高濃度水素領域 40 の少なくとも一部は、第 1 導電型の半導体層内に形成される。

## 明 細 書

発明の名称：半導体装置および半導体装置の製造方法

### 技術分野

[0001] 本発明は、半導体装置および半導体装置の製造方法に関する。

### 背景技術

[0002] 次世代のパワー半導体装置に用いる材料として、炭化珪素（SiC）が注目されている。例えば、SiC基板上にエピタキシャル層が形成され、エピタキシャル層内にトランジスタ構造が形成される。SiC半導体装置では、電流印加時にエピタキシャル層中の積層欠陥に注入キャリアがトラップされて積層欠陥エネルギーが低下し、積層欠陥の拡張につながるということが知られている。積層欠陥の拡張は、順方向電圧の上昇につながるために課題視されている。

[0003] 積層欠陥の拡張を抑制するため、エピタキシャル層内にプロトンを照射してライフタイムキラーを生成し、注入キャリアが積層欠陥にトラップされる前にキャリアの再結合を促進する技術が提案されている。

### 先行技術文献

#### 特許文献

[0004] 特許文献1：特開2019-102493号公報

### 発明の概要

#### 発明が解決しようとする課題

[0005] ライフタイムキラーの生成によって積層欠陥の拡張を抑制しようとする場合、キャリアの十分な再結合を促進するために、深さ方向に広範囲にライフタイムキラーを生成する必要がある。エピタキシャル層の膜厚を大きくしたり、深さ方向に広範囲にプロトンを照射したりする必要があり、製造コストの増加につながる。

[0006] 本発明のある態様の例示的な目的のひとつは、SiC半導体装置の電流印加時における積層欠陥の拡張を抑制する技術を提供することにある。

## 課題を解決するための手段

- [0007] 本発明のある態様の半導体装置の製造方法は、炭化珪素からなる基板と、基板の第1面上の第1導電型の半導体層とを備える半導体装置に水素イオンを照射して、 $1\ \mu\text{m}$ 以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域を形成することを備える。高濃度水素領域の少なくとも一部は、第1導電型の半導体層内に形成される。
- [0008] 本発明の別の態様は、半導体装置である。この半導体装置は、炭化珪素からなる基板と、基板上に設けられる第1導電型の半導体層と、 $1\ \mu\text{m}$ 以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域と、を備える。高濃度水素領域の少なくとも一部は、第1導電型の半導体層内に形成される。
- [0009] なお、以上の構成要素の任意の組み合わせや本発明の構成要素や表現を、方法、装置、システムなどの間で相互に置換したものもまた、本発明の態様として有効である。

## 発明の効果

- [0010] 本発明のある態様によれば、SiC半導体装置の電流印加時における積層欠陥の拡張を抑制できる。

## 図面の簡単な説明

- [0011] [図1]実施の形態に係る半導体装置の構成例を模式的に示す断面図である。
- [図2]水素イオン照射後の半導体装置の水素濃度の一例を示すグラフである。
- [図3]比較例および実施例における高濃度水素領域の厚さと積層欠陥の拡張有無を示す表である。
- [図4]高濃度水素領域の形成位置の別の例を模式的に示す図である。
- [図5]半導体装置の製造工程を模式的に示す断面図である。
- [図6]半導体装置の製造工程を模式的に示す断面図である。
- [図7]半導体装置の製造工程を模式的に示す断面図である。
- [図8]半導体装置の製造工程を模式的に示す断面図である。
- [図9]半導体装置の製造工程を模式的に示す断面図である。

[図10]半導体装置の製造工程を模式的に示す断面図である。

[図11]半導体装置の製造工程を模式的に示す断面図である。

[図12]実施の形態に係る半導体装置の製造方法の一例を示すフローチャートである。

### 発明を実施するための形態

[0012] 以下、本発明を実施するための形態について詳細に説明する。なお、以下に述べる構成は例示であり、本発明の範囲を何ら限定するものではない。また、図面の説明において同一の要素には同一の符号を付し、重複する説明を適宜省略する。また、以下の説明において参照する図面において、各構成部材の大きさや厚みは説明の便宜上のものであり、必ずしも実際の寸法や比率を示すものではない。

[0013] 本実施の形態の概要を説明する。本実施の形態は、炭化珪素（SiC）からなる基板と、基板の第1面上に設けられる第1導電型の半導体層と、を備えるSiC半導体装置に関する。このようなSiC半導体装置では、基板と半導体層の界面近傍に存在する積層欠陥が電流印加時に拡張し、順方向電圧の上昇につながるものが課題視されている。

[0014] 本実施の形態では、基板と半導体層の界面近傍に水素イオンを照射し、積層欠陥を縁取る部分転位に水素を固着させ、電流印加時における積層欠陥の拡張を抑制する。部分転位に水素を固着させることにより、積層欠陥に注入キャリアがトラップされて積層欠陥エネルギーが低下することを抑制できる。

[0015] 本発明者らの知見によれば、水素イオンの照射によって、 $1\ \mu\text{m}$ 以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域を形成することにより、積層欠陥の拡張を抑制できる。 $1\ \mu\text{m}$ 以上の厚さにわたって高濃度水素領域を形成することにより、基板と半導体層の界面近傍に存在する積層欠陥を縁取る部分転位に十分な量の水素を固着させることができ、積層欠陥の拡張を好適に抑制できる。

[0016] 図1は、実施の形態に係る半導体装置10の構成例を模式的に示す断面図

である。半導体装置10は、SiC半導体装置であり、金属酸化物半導体電界効果トランジスタ(MOSFET)である。半導体装置10は、基板12と、バッファ層14と、ドリフト層16と、ベース領域18と、ソース領域20と、ベースコンタクト領域22と、ゲート絶縁膜24と、ゲート電極26と、層間絶縁膜28と、ソース電極30と、ドレイン電極32とを備える。

[0017] 基板12は、第1導電型(例えばn型)または第2導電型(例えばp型)の炭化珪素(SiC)からなるSiC基板である。基板12は、例えば、n型SiC基板であり、n型不純物として例えば窒素(N)がドーピングされている。基板12の第1導電型または第2導電型の不純物濃度は、 $1.0 \times 10^{18} / \text{cm}^3$ 以上であり、例えば $2.0 \times 10^{18} / \text{cm}^3$ 以上 $5.0 \times 10^{19} / \text{cm}^3$ 以下である。基板12は、第1面12aと、第1面12aとは反対側の第2面12bとを備える。第1面12aは、例えば、(0001)Si面である。

[0018] バッファ層14は、基板12の第1面12a上にエピタキシャル成長される第1導電型のSiC半導体層である。バッファ層14は、例えば、n型SiC層であり、n型不純物として例えば窒素(N)がドーピングされている。バッファ層14の第1導電型の不純物濃度は、基板12の第1導電型または第2導電型の不純物濃度よりも低く、ドリフト層16の第1導電型の不純物濃度よりも高い。バッファ層14の第1導電型の不純物濃度は、例えば $1.0 \times 10^{16} / \text{cm}^3$ 以上 $1.0 \times 10^{18} / \text{cm}^3$ 以下である。バッファ層14の厚さは、 $1.0 \mu\text{m}$ 以上 $5.0 \mu\text{m}$ 以下であり、例えば $1.5 \mu\text{m}$ 以上 $3.0 \mu\text{m}$ 以下であり、例えば $2.0 \mu\text{m}$ である。

[0019] ドリフト層16は、バッファ層14上にエピタキシャル成長される第1導電型のSiC半導体層である。ドリフト層16は、例えばn型SiC層であり、n型不純物として例えば窒素(N)がドーピングされている。ドリフト層16の第1導電型の不純物濃度は、バッファ層14の第1導電型の不純物濃度よりも低い。ドリフト層16の第1導電型の不純物濃度は、例えば $1.0 \times$

$1.0 \times 10^{15} / \text{cm}^3$ 以上 $1.0 \times 10^{17} / \text{cm}^3$ 以下である。ドリフト層16の厚さは、バッファ層14の厚さよりも大きい。ドリフト層16の厚さは、 $5.0 \mu\text{m}$ 以上 $50 \mu\text{m}$ 以下であり、例えば $7.5 \mu\text{m}$ 以上 $15 \mu\text{m}$ 以下であり、例えば $10 \mu\text{m}$ である。

[0020] ベース領域18は、ドリフト層16の上に設けられる第2導電型のSiC半導体領域である。ベース領域18は、例えばp型であり、p型不純物として例えばアルミニウム(AI)がドーピングされている。ベース領域18は、例えばドリフト層16に第2導電型の不純物イオンを照射することにより形成される。ベース領域18の第2導電型の不純物濃度は、ドリフト層16の第1導電型の不純物濃度より大きい。ベース領域18の第2導電型の不純物濃度は、例えば $1.0 \times 10^{16} / \text{cm}^3$ 以上 $1.0 \times 10^{18} / \text{cm}^3$ 以下である。

[0021] ソース領域20は、ベース領域18の上に設けられる第1導電型のSiC半導体領域である。ソース領域20は、ゲート絶縁膜24に隣接して設けられる。ソース領域20は、例えばn型であり、n型不純物として例えば窒素(N)がドーピングされている。ソース領域20は、例えばドリフト層16に第1導電型の不純物イオンを照射することにより形成される。ソース領域20の第1導電型の不純物濃度は、ドリフト層16より大きい。ソース領域20の第1導電型の不純物濃度は、 $1.0 \times 10^{18} / \text{cm}^3$ 以上であり、例えば $2.0 \times 10^{18} / \text{cm}^3$ 以上 $5.0 \times 10^{19} / \text{cm}^3$ 以下である。

[0022] ベースコンタクト領域22は、ベース領域18の上に設けられる第2導電型のSiC半導体領域である。ベースコンタクト領域22は、ゲート絶縁膜24から離れて設けられる。ベースコンタクト領域22は、例えばp型であり、p型不純物として例えばアルミニウム(AI)がドーピングされている。ベースコンタクト領域22は、例えばドリフト層16に第2導電型の不純物イオンを照射することにより形成される。ベースコンタクト領域22の第2導電型の不純物濃度は、ベース領域18の第2導電型の不純物濃度より大きい。ベースコンタクト領域22の第2導電型の不純物濃度は、例えば $1.0 \times$

$1.0 \times 10^{17} / \text{cm}^3$ 以上 $1.0 \times 10^{19} / \text{cm}^3$ 以下である。

- [0023] ゲート絶縁膜24は、ゲートトレンチ34の内壁面に設けられる。ゲート絶縁膜24は、ドリフト層16、ベース領域18およびソース領域20に隣接するように設けられる。ゲートトレンチ34は、ソース領域20の上面20aから基板12に向けて掘り下げられるように形成される。ゲートトレンチ34は、ソース領域20およびベース領域18を貫通してドリフト層16の上部に到達するように形成される。ゲート絶縁膜24は、酸化物材料で形成され、例えば $\text{SiO}_2$ で形成される。
- [0024] ゲート電極26は、ゲート絶縁膜24（ゲートトレンチ34）の内側を埋めるように設けられる。ゲート電極26は、例えば、リン（P）、窒素（N）などのn型不純物がドーピングされた多結晶シリコンで形成される。
- [0025] 層間絶縁膜28は、ゲート絶縁膜24およびゲート電極26の上に設けられる。層間絶縁膜28は、任意の絶縁性材料で形成される。
- [0026] ソース電極30は、ソース領域20、ベースコンタクト領域22および層間絶縁膜28の上に設けられる。ソース電極30は、ソース領域20の上面20aおよびベースコンタクト領域22の上面22aに接触する。ソース電極30は、例えばクロム（Cr）やニッケル（Ni）などの金属材料で形成される。ソース電極30は、異なる金属材料の複数の金属層を積層させた金属多層膜で形成されてもよい。ソース電極30は、半導体装置10の表面に形成される表面金属電極層である。
- [0027] ドレイン電極32は、基板12の第2面12bに設けられる。ドレイン電極32は、基板12の第2面12bに接触する。ドレイン電極32は、例えばクロム（Cr）やニッケル（Ni）などの金属材料で形成される。ドレイン電極32は、異なる金属材料の複数の金属層を積層させた金属多層膜で形成されてもよい。ドレイン電極32は、半導体装置10の裏面に形成される裏面金属電極層である。
- [0028] 半導体装置10の製造工程において、半導体装置10に水素イオンが照射され、 $1 \mu\text{m}$ 以上の厚さにわたって水素濃度が $1.0 \times 10^{15} / \text{cm}^3$ を超える高濃度

水素領域40が形成される。高濃度水素領域40の少なくとも一部は、第1導電型の半導体層であるバッファ層14またはドリフト層16に形成される。図1の例では、高濃度水素領域40の全体がバッファ層14に形成されており、高濃度水素領域40の上端42および下端44がバッファ層14に位置する。

[0029] 図2は、水素イオン照射後の半導体装置10の水素濃度の一例を示すグラフである。図2は、水素イオン照射のエネルギーを960keVとし、ドーズ量を $1.0 \times 10^{13} / \text{cm}^2$ とした場合を示す。図2の例において、水素濃度が $10^{15} / \text{cm}^3$ を超える高濃度水素領域40の厚さ範囲は、約 $1.9 \mu\text{m}$ である。図2の例において、高濃度水素領域40は、約 $1.1 \mu\text{m}$ の厚さ範囲46において、水素濃度が $10^{16} / \text{cm}^3$ を超える。図2の例において、高濃度水素領域40における水素濃度のピーク値は、 $1.1 \times 10^{17} / \text{cm}^3$ 程度である。このような高濃度水素領域40をバッファ層14に形成することにより、半導体装置10の電流印加時における積層欠陥の拡張を抑制できる。

[0030] 積層欠陥の拡張の有無は、X線トポグラフィ法またはフォトルミネッセンス法により確認することができる。まず、電流印加前の半導体装置10に存在する積層欠陥の位置をX線トポグラフィまたはフォトルミネッセンスによって確認し、電流印加後に積層欠陥が拡張しているか否かをX線トポグラフィまたはフォトルミネッセンス法によって観察することができる。なお、電流印加によって注入キャリアを発生させるのではなく、紫外光を照射することによってキャリアを発生させ、積層欠陥の拡張有無を確認することもできる。

[0031] 図3は、比較例および実施例における高濃度水素領域40の厚さと積層欠陥の拡張有無を示す表である。図3は、水素イオンを照射するドーズ量を $1.0 \times 10^{10} / \text{cm}^2 \sim 1.0 \times 10^{16} / \text{cm}^2$ の範囲で変化させたときの積層欠陥の拡張有無をまとめたものである。高濃度水素領域40の厚さが $1 \mu\text{m}$ 未満となる比較例1、2では、積層欠陥の拡張が確認された。一方、高濃

度水素領域40の厚さが $1\mu\text{m}$ 以上となる実施例1~5では、積層欠陥の拡張が確認されなかったため、積層欠陥の拡張を抑制できることが分かった。

[0032] なお、ドーズ量を $1.0 \times 10^{16} / \text{cm}^2$ より多くした場合においても積層欠陥の拡張を抑制できると考えられる。しかしながら、ドーズ量を $1.0 \times 10^{16} / \text{cm}^2$ より多くすることは、生産性の観点から好ましくない。

[0033] 図4(a)~図4(d)は、高濃度水素領域40a~40dの形成位置の別の例を模式的に示す図である。

[0034] 図4(a)に示す高濃度水素領域40aは、基板12およびバッファ層14にわたって形成されており、基板12とバッファ層14の界面である第1面12aにまたがって形成される。高濃度水素領域40aの上端42aは、バッファ層14に位置し、高濃度水素領域40aの下端44aは、基板12に位置する。高濃度水素領域40aの少なくとも一部は、基板12およびバッファ層14に形成される。

[0035] 図4(b)に示す高濃度水素領域40bは、基板12、バッファ層14およびドリフト層16にわたって形成される。高濃度水素領域40bは、基板12とバッファ層14の界面である第1面12aにまたがって形成され、かつ、バッファ層14とドリフト層16の界面36にまたがって形成される。高濃度水素領域40bの上端42bは、ドリフト層16に位置し、高濃度水素領域40bの下端44bは、基板12に位置する。高濃度水素領域40bの少なくとも一部は、基板12、バッファ層14およびドリフト層16に形成される。

[0036] 図4(c)に示す高濃度水素領域40cは、バッファ層14およびドリフト層16にわたって形成される。高濃度水素領域40cは、バッファ層14とドリフト層16の界面36にまたがって形成される。高濃度水素領域40cの上端42cは、ドリフト層16に位置し、高濃度水素領域40cの下端44cは、バッファ層14に位置する。高濃度水素領域40bの少なくとも一部は、バッファ層14およびドリフト層16に形成される。

[0037] 図4(d)に示す高濃度水素領域40dは、ドリフト層16のみに形成さ

れる。高濃度水素領域40dの上端42dおよび下端44dは、ドリフト層16に位置する。

[0038] 高濃度水素領域40、40a~40dは、基板12の第1面12aに近い位置に形成されることが好ましい。高濃度水素領域40、40a~40dの少なくとも一部は、基板12の第1面12aから5 $\mu$ m以内に形成されることが好ましい。高濃度水素領域40、40a~40dの上端42、42a~42dまたは下端44、44a~44dは、基板12の第1面12aから5 $\mu$ m以内に位置することが好ましい。高濃度水素領域40、40a~40dの上端42、42a~42dまたは下端44、44a~44dは、基板12の第1面12aから4 $\mu$ m以内、3 $\mu$ m以内または2 $\mu$ m以内に形成されてもよい。

[0039] 高濃度水素領域40、40a~40dの水素濃度は、半導体装置10の製造工程に含まれるアニール処理によって事後的に低下する可能性がある。例えば、水素イオンの照射後にアニール処理が実行される場合、アニール処理によって水素が拡散して水素濃度が低下する。このとき、積層欠陥を縁取る部分転位に固着した水素は、アニール処理後であっても固着した状態を維持する。つまり、アニール処理によって拡散する水素は、積層欠陥を縁取る部分転位に固着しておらず、積層欠陥の拡張抑制に寄与しないと考えられる。本実施の形態によれば、半導体装置10の完成時におけるバッファ層14またはドリフト層16における水素濃度が $1.0 \times 10^{15} / \text{cm}^2$ 以下であっても、水素イオン照射後のバッファ層14またはドリフト層16における水素濃度が1 $\mu$ m以上の厚さにわたって $1.0 \times 10^{15} / \text{cm}^2$ を超えていれば、積層欠陥の拡張を抑制できる。

[0040] なお、水素イオン照射後にアニール処理を実行しない場合、半導体装置10のバッファ層14またはドリフト層16における水素濃度が $1.0 \times 10^{15} / \text{cm}^2$ を超えた状態を維持する可能性がある。この場合、水素イオンの照射によって高濃度水素領域40、40a~40dを形成できているため、積層欠陥の拡張を抑制できる。

- [0041] つづいて、半導体装置 10 の製造方法について説明する。図 5 ~ 図 11 は、半導体装置の製造工程を模式的に示す断面図である。
- [0042] まず、図 5 に示すように、基板 12 の第 1 面 12 a 上にバッファ層 14 を形成し、バッファ層 14 上にドリフト層 16 を形成する。バッファ層 14 およびドリフト層 16 は、化学気相成長 (CVD ; Chemical Vapor Deposition) などの任意のエピタキシャル成長法を用いて形成できる。バッファ層 14 およびドリフト層 16 の成長温度は、例えば 1500℃ 以上 1700℃ 以下である。
- [0043] 次に、図 6 に示すように、ドリフト層 16 の上から水素イオン 50 を照射し、バッファ層 14 に高濃度水素領域 40 を形成する。水素イオン 50 の照射は、任意のイオン照射装置を用いて実行できる。例えば、サイクロトロン方式やバンデグラフ方式のイオン照射装置を用いて水素イオン 50 を照射できる。水素イオン 50 は、基板 12 の第 2 面 12 b (裏面) から照射されてもよい。
- [0044] 次に、図 7 に示すように、ドリフト層 16 の上から第 2 導電型の不純物となる第 2 不純物イオン 52 を照射し、ベース領域 18 およびベースコンタクト領域 22 を形成する。第 2 不純物イオン 52 は、例えばアルミニウムイオンである。ベース領域 18 は、ドリフト層 16 の全面に第 2 不純物イオン 52 を照射することによって形成できる。ベースコンタクト領域 22 は、ベースコンタクト領域 22 となる領域以外をマスクした状態で、第 2 不純物イオン 52 を照射することによって形成できる。
- [0045] 次に、図 8 に示すように、ドリフト層 16 の上から第 1 導電型の不純物となる第 1 不純物イオン 54 を照射し、ソース領域 20 を形成する。第 1 不純物イオン 54 は、例えば窒素イオンである。ソース領域 20 は、ソース領域 20 となる領域以外 (例えばベースコンタクト領域 22) をマスクした状態で、第 1 不純物イオン 54 を照射することによって形成できる。
- [0046] つづいて、ベース領域 18、ソース領域 20 およびベースコンタクト領域 22 に注入した第 1 導電型または第 2 導電型の不純物を活性化するために第

1 温度でアニール処理を実行する。第1温度は、1500℃以上であり、例えば1600℃以上1800℃以下である。第1温度でアニール処理をすることにより、水素イオン50の照射によってバッファ層14に形成される格子欠陥を回復させることができる。また、第1温度でアニール処理をすることにより、拡張欠陥を縁取る部分転位に固着していない水素が拡散し、高濃度水素領域40の水素濃度が $1 \times 10^{15} / \text{cm}^3$ 以下に低下しうる。

[0047] 次に、図9に示すように、ゲートトレンチ34を形成する。例えば、ゲートトレンチ34を形成する領域以外にマスクを形成し、マスクの開口領域においてソース領域20、ベース領域18およびドリフト層16をドライエッチングすることにより、ゲートトレンチ34を形成できる。

[0048] つづいて、ゲートトレンチ34の内壁面にゲート絶縁膜24を形成する。ゲート絶縁膜24は、例えば、ゲートトレンチ34の内壁面を700℃~1000℃程度の温度で熱酸化することにより形成できる。つづいて、ゲート絶縁膜24の内側にゲート電極26を形成する。ゲート電極26は、CVDなどの任意の技術を用いて形成できる。

[0049] 次に、図10に示すように、ソース領域20、ベースコンタクト領域22、ゲート絶縁膜24およびゲート電極26の上に層間絶縁膜28を形成する。層間絶縁膜28は、CVDなどの任意の技術を用いて形成できる。つづいて、基板12の第2面12bにドレイン電極32（裏面金属電極層）を形成する。ドレイン電極32は、スパッタリング法や蒸着法などの任意の成膜技術を用いて形成できる。

[0050] ドレイン電極32の形成後、ドレイン電極32を第2温度でアニールし、ドレイン電極32を基板12の第2面12bにオーミック接触させる。第2温度は、450℃以上であり、例えば600℃以上800℃以下である。

[0051] 次に、図11に示すように、層間絶縁膜28の一部を除去し、ソース領域20の上面20aおよびベースコンタクト領域22の上面22aを露出させる。つづいて、図1に示されるソース電極30（表面金属電極層）を形成する。ソース電極30は、スパッタリング法や蒸着法などの任意の成膜技術を用いて形成できる。

用いて形成できる。

- [0052] ソース電極30の形成後、ソース電極30を第3温度でアニールし、ソース電極30をソース領域20およびベースコンタクト領域22にオーミック接触させる。第3温度は、300℃以上であり、例えば350℃以上500℃以下である。
- [0053] 以上の工程により、図1の半導体装置10ができあがる。
- [0054] 図12は、実施の形態に係る半導体装置10の製造方法の一例を示すフローチャートである。まず、基板12の第1面12a上に第1導電型の半導体層（例えば、バッファ層14およびドリフト層16）を形成する（S10）。次に、水素イオン50を照射して、1μm以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域40を形成する（S12）。第2導電型の不純物のイオン52を照射してベース領域18およびベースコンタクト領域22を形成し（S14）、第1導電型の不純物のイオン54を照射してソース領域20を形成する（S16）。
- [0055] つづいて、半導体装置10を1500℃以上の第1温度でアニールし（S18）、ベース領域18、ソース領域20およびベースコンタクト領域22の不純物を活性化させる。次に、ゲートトレンチ34を形成し、ゲートトレンチ34内にゲート絶縁膜24およびゲート電極26を形成する（S20）。次に、ゲート電極26上に層間絶縁膜28を形成する（S22）。
- [0056] つづいて、基板12の第2面12bに裏面金属電極層（ドレイン電極32）を形成し、450℃以上の第2温度でアニールする（S24）。次に、層間絶縁膜28の一部を除去し（S26）、層間絶縁膜28の上に表面金属電極層（ソース電極30）を形成し、300℃以上の第3温度でアニールする（S28）。
- [0057] 本実施の形態によれば、1μm以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域40が形成されるように水素イオン50を照射することにより、積層欠陥の拡張を抑制できる。特に、バッファ層14やドリフト層16に存在する積層欠陥が上方に拡張することを抑制し、積層欠陥

がベース領域 18、ソース領域 20 およびベースコンタクト領域 22 に到達することを抑制できる。これにより、半導体装置 10 の通電使用に伴う性能低下を抑制できる。

[0058] 本実施の形態によれば、水素イオン 50 の照射後に 1500℃ 以上の第 1 温度でアニール処理を実行することにより、水素イオン 50 の照射によってバッファ層 14 やドリフト層 16 などに形成される格子欠陥を回復させることができる。これにより、格子欠陥に起因するキャリアのライフタイムの減少を抑制することができ、デバイス特性への影響を抑制できる。

[0059] 図 12 のフローにおいて、S12～S16 の工程の順序を入れ替えてもよい。例えば、S14 の第 2 不純物イオン 52 の照射後に、S12 の水素イオン 50 の照射を実行してもよいし、S16 の第 1 不純物イオン 54 の照射後に、S12 の水素イオン 50 の照射を実行してもよい。また、S16 の第 1 不純物イオン 54 の照射後に、S14 の第 2 不純物イオン 52 の照射を実行してもよい。

[0060] 図 12 のフローにおいて、S18 の第 1 温度のアニール処理後に S12 の水素イオン 50 の照射を実行してもよい。この場合、S24 の第 2 温度のアニール処理によって、水素イオン 50 の照射によって生じた格子欠陥を回復させることができる。S12 の水素イオン 50 の照射工程は、S18 と S20 の間に実行してもよいし、S20 と S22 の間に実行してもよいし、S22 と S24 の間に実行してもよい。

[0061] 図 12 のフローにおいて、S24 の第 2 温度のアニール処理後に S12 の水素イオン 50 の照射を実行してもよい。この場合、S12 の水素イオン 50 の照射工程は、S24 と S26 の間に実行してもよいし、S26 と S28 の間に実行してもよい。この場合、S28 のアニール処理の第 3 温度が低いいため、高濃度水素領域 40 に注入された水素の拡散が抑制される。この場合、半導体装置 10 の完成時において、高濃度水素領域 40 における水素濃度が  $1.0 \times 10^{15} / \text{cm}^2$  を超えた状態を維持してもよい。

[0062] 図 12 のフローにおいて、S22～S28 の工程の順序を入れ替えてもよ

い。例えば、S 2 4の裏面金属電極層（ドレイン電極3 2）の形成後に、S 2 2の層間絶縁膜2 8の形成を実行してもよい。その他、S 2 4の裏面金属電極層（ドレイン電極3 2）の形成工程は、S 2 6の工程後であってもよいし、S 2 8の工程後であってもよい。

[0063] 上述の実施の形態では、半導体装置1 0がM O S F E Tである場合について示した。本実施の形態は、基板、バッファ層およびドリフト層の積層構造を備えていれば、M O S F E T以外のS i C半導体装置にも適用可能である。例えば、半導体装置1 0は、接合型電界効果トランジスタ（J F E T）、バイポーラトランジスタ（B J T）、絶縁ゲート型バイポーラトランジスタ（I G B T）などのトランジスタであってもよいし、ショットキーバリアダイオード、P I Nダイオードなどのダイオードであってもよい。

[0064] 以上、本発明を実施例にもとづいて説明した。本発明は上記実施形態に限定されず、種々の設計変更が可能であり、様々な変形例が可能であること、またそうした変形例も本発明の範囲にあることは、当業者に理解されるところである。

### 産業上の利用可能性

[0065] 本発明のある態様によれば、S i C半導体装置の電流印加時における積層欠陥の拡張を抑制できる。

### 符号の説明

[0066] 1 0…半導体装置、1 2…基板、1 2 a…第1面、1 2 b…第2面、1 4…バッファ層、1 6…ドリフト層、4 0…高濃度水素領域。

## 請求の範囲

- [請求項1] 炭化珪素からなる基板と、前記基板の第1面上の第1導電型の半導体層とを備える半導体装置に水素イオンを照射して、 $1\ \mu\text{m}$ 以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域を形成することを備え、
- 前記高濃度水素領域の少なくとも一部は、前記第1導電型の半導体層内に形成されることを特徴とする半導体装置の製造方法。
- [請求項2] 前記高濃度水素領域の少なくとも一部は、前記第1面から $5\ \mu\text{m}$ 以内に形成されることを特徴とする請求項1に記載の半導体装置の製造方法。
- [請求項3] 前記第1導電型の半導体層は、前記基板上のバッファ層と、前記バッファ層上の前記バッファ層よりも低不純物濃度である前記第1導電型のドリフト層とを備え、
- 前記高濃度水素領域の少なくとも一部は、前記バッファ層に形成されることを特徴とする請求項1に記載の半導体装置の製造方法。
- [請求項4] 前記高濃度水素領域の少なくとも一部は、前記基板と前記バッファ層の界面に形成されることを特徴とする請求項3に記載の半導体装置の製造方法。
- [請求項5] 前記第1導電型の半導体層は、前記基板上のバッファ層と、前記バッファ層上の前記バッファ層よりも低不純物濃度である前記第1導電型のドリフト層とを備え、
- 前記高濃度水素領域の少なくとも一部は、前記ドリフト層に形成されることを特徴とする請求項1に記載の半導体装置の製造方法。
- [請求項6] 前記第1導電型の半導体層は、前記基板上のバッファ層と、前記バッファ層上の前記バッファ層よりも低不純物濃度である前記第1導電型のドリフト層とを備え、
- 前記高濃度水素領域は、前記バッファ層および前記ドリフト層にわたって形成されることを特徴とする請求項1に記載の半導体装置の製

造方法。

[請求項7] 前記高濃度水素領域における水素濃度のピーク値は、 $10^{16}/\text{cm}^3$ 以上であることを特徴とする請求項1から6のいずれか一項に記載の半導体装置の製造方法。

[請求項8] 前記高濃度水素領域における水素濃度は、 $10^{20}/\text{cm}^3$ 以下であることを特徴とする請求項1から7のいずれか一項に記載の半導体装置の製造方法。

[請求項9] 前記水素イオンのドーズ量は、 $10^{12}/\text{cm}^2$ 以上であることを特徴とする請求項1から8のいずれか一項に記載の半導体装置の製造方法。

[請求項10] 前記水素イオンのドーズ量は、 $10^{16}/\text{cm}^2$ 以下であることを特徴とする請求項9に記載の半導体装置の製造方法。

[請求項11] 前記半導体層に前記第1導電型とは異なる第2導電型の不純物のイオンを照射することと、

前記第2導電型の不純物を活性化させるために $1500^\circ\text{C}$ 以上の温度でアニールすることと、をさらに備え、

前記水素イオンの照射は、前記 $1500^\circ\text{C}$ 以上の温度でアニールする前に実行されることを特徴とする請求項1から10のいずれか一項に記載の半導体装置の製造方法。

[請求項12] 前記基板の第1面とは反対側の第2面に金属電極層を形成することと、

前記金属電極層を $450^\circ\text{C}$ 以上 $800^\circ\text{C}$ 以下の温度でアニールすることと、をさらに備え、

前記水素イオンの照射は、前記 $450^\circ\text{C}$ 以上 $800^\circ\text{C}$ 以下の温度でアニールする前に実行されることを特徴とする請求項1から11のいずれか一項に記載の半導体装置の製造方法。

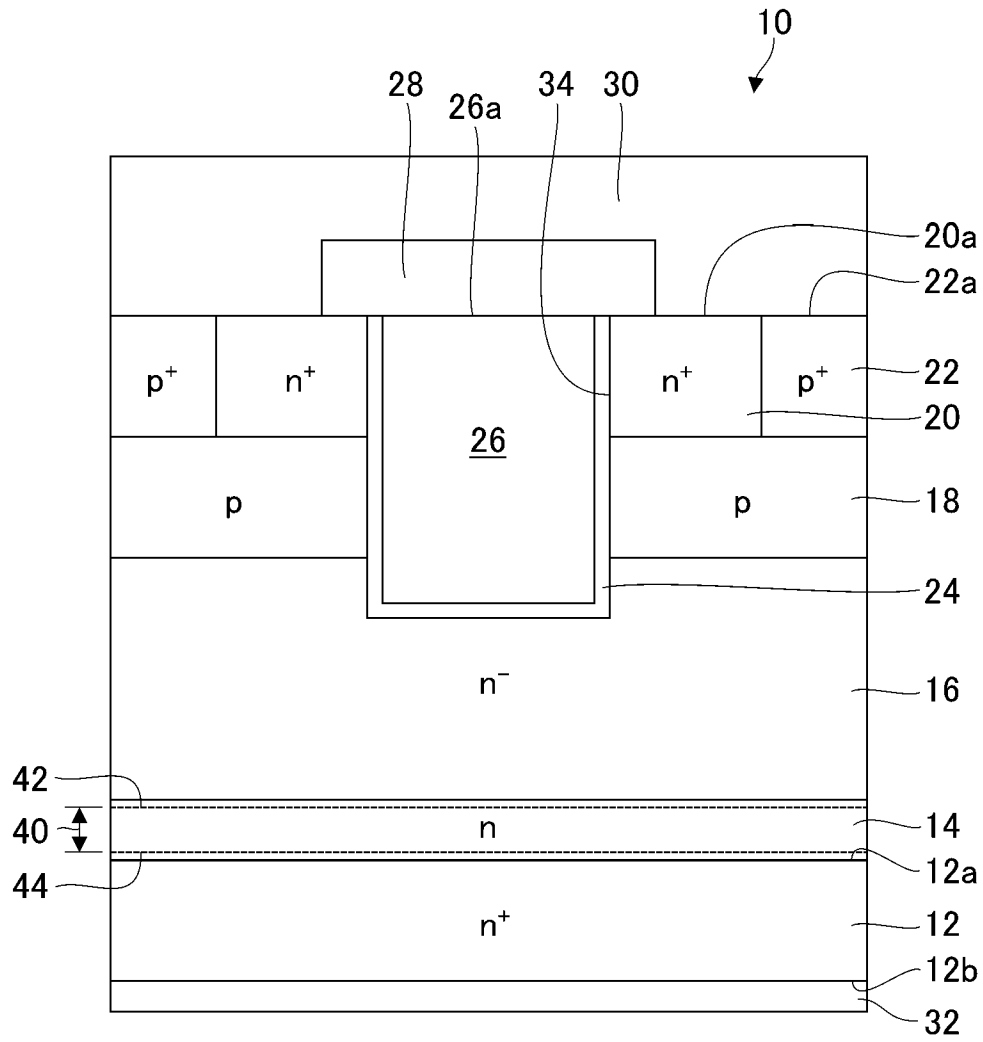
[請求項13] 炭化珪素からなる基板と、

前記基板上に設けられる第1導電型の半導体層と、

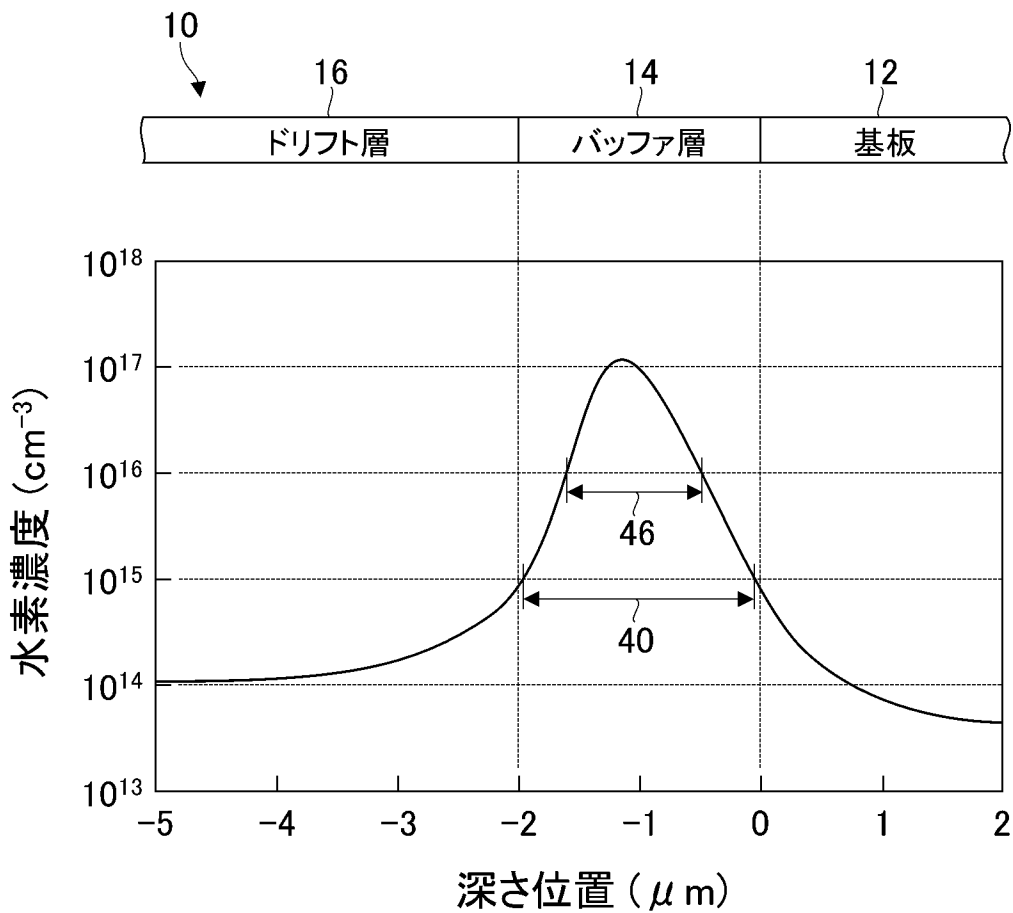
1  $\mu\text{m}$ 以上の厚さにわたって水素濃度が $10^{15}/\text{cm}^3$ を超える高濃度水素領域と、を備え、

前記高濃度水素領域の少なくとも一部は、前記第1導電型の半導体層内に形成されることを特徴とする半導体装置。

[図1]



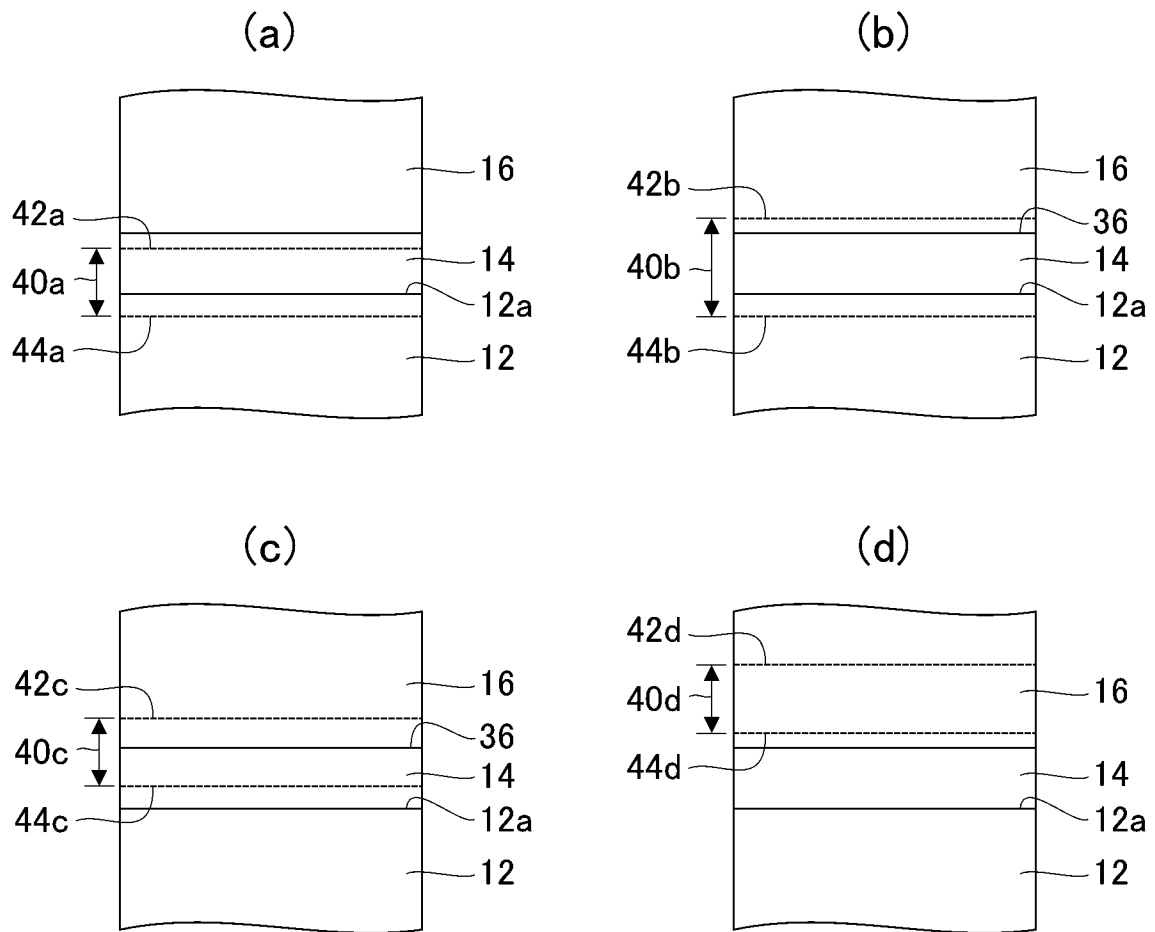
[図2]



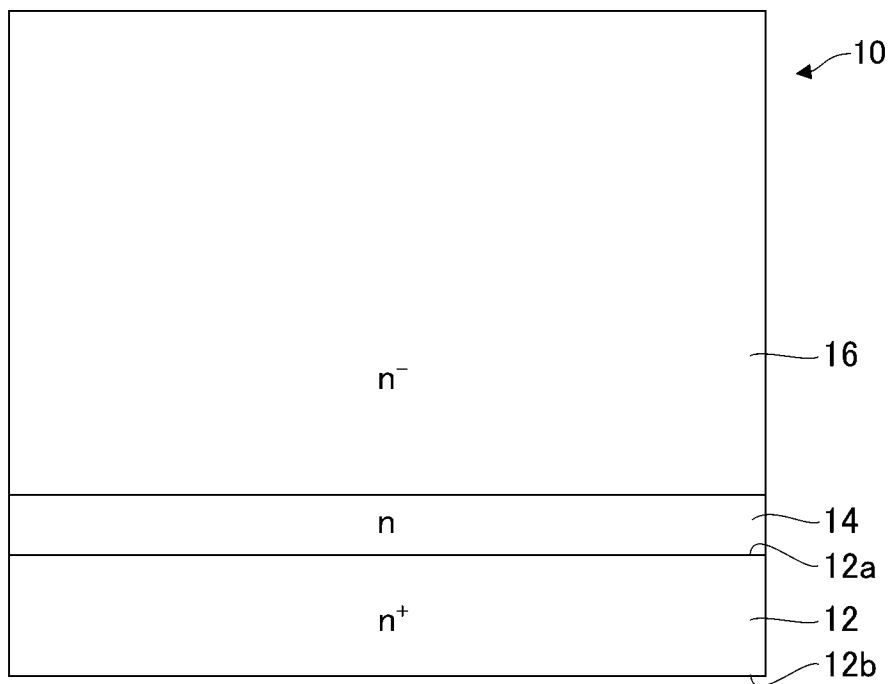
[図3]

	水素イオン ドーズ量( $\text{cm}^2$ )	高濃度水素領域 の厚さ( $\mu\text{m}$ )	積層欠陥の 拡張有無
比較例1	$1.0 \times 10^{10}$	0	有
比較例2	$1.0 \times 10^{11}$	0.25	有
実施例1	$1.0 \times 10^{12}$	1.12	無
実施例2	$1.0 \times 10^{13}$	1.91	無
実施例3	$1.0 \times 10^{14}$	>5	無
実施例4	$1.0 \times 10^{15}$	>5	無
実施例5	$1.0 \times 10^{16}$	>5	無

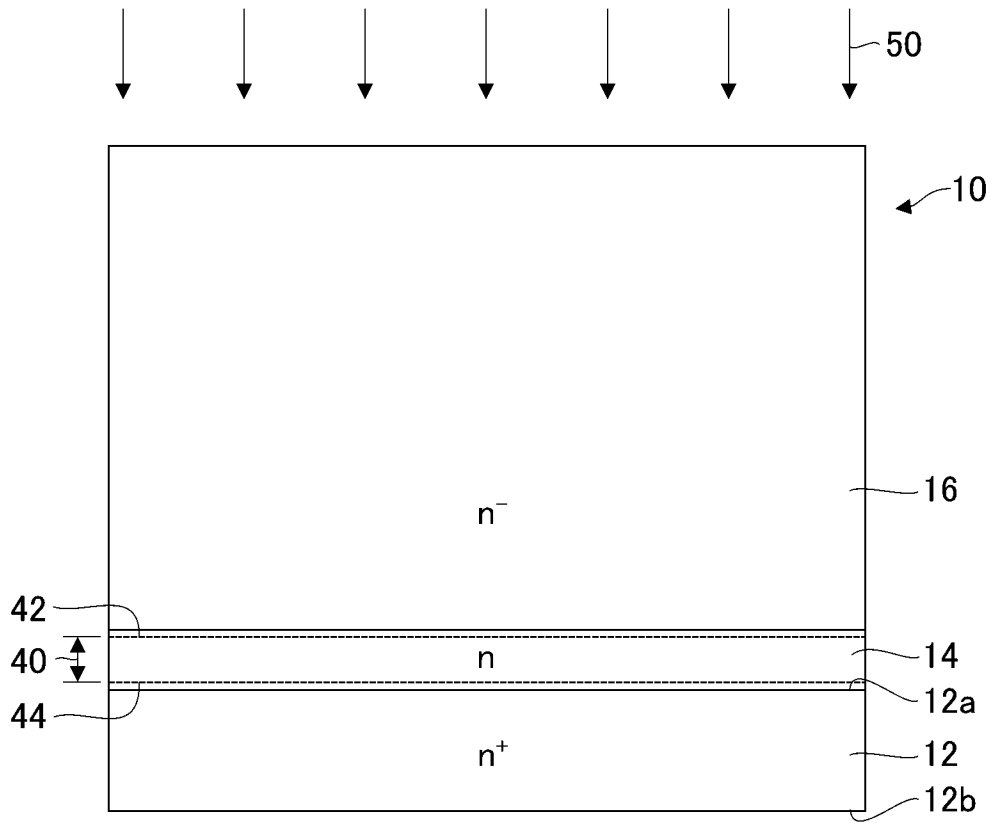
[図4]



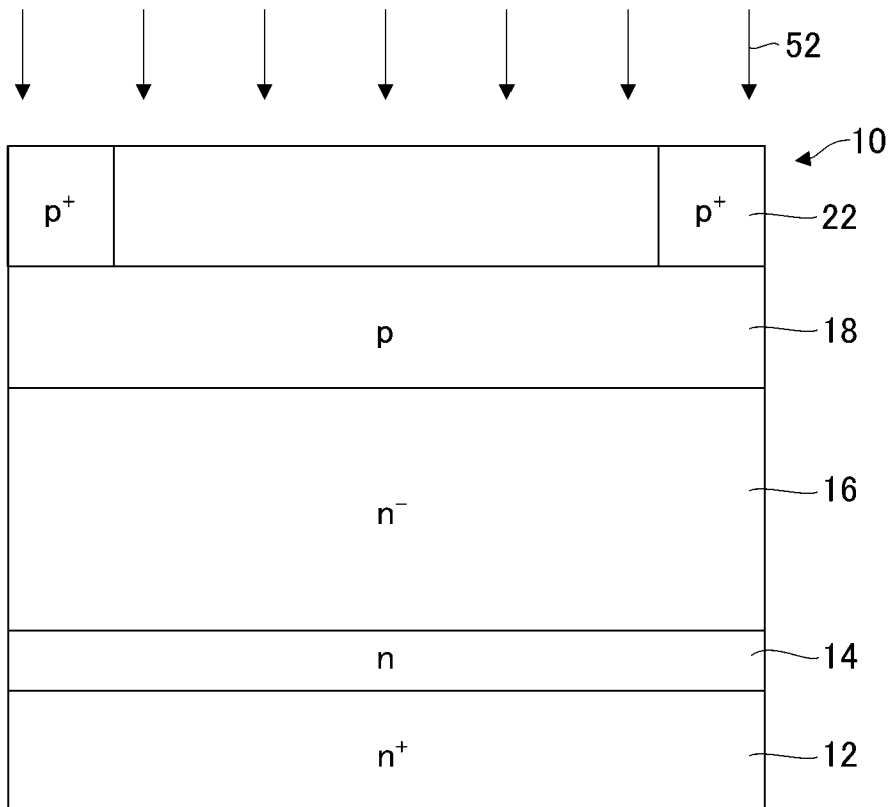
[図5]



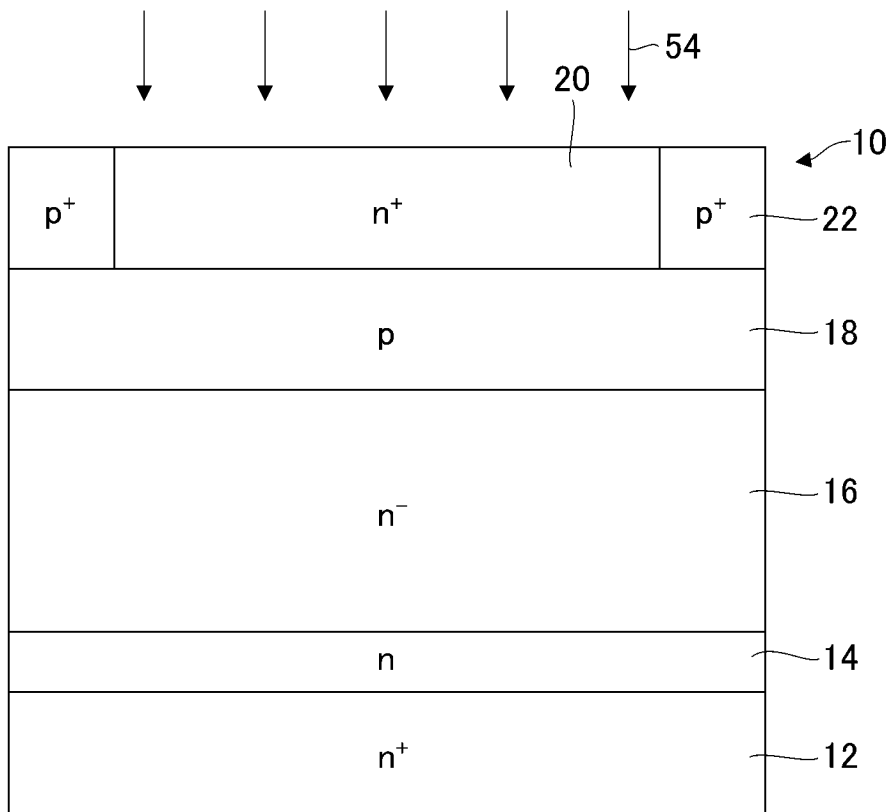
[図6]



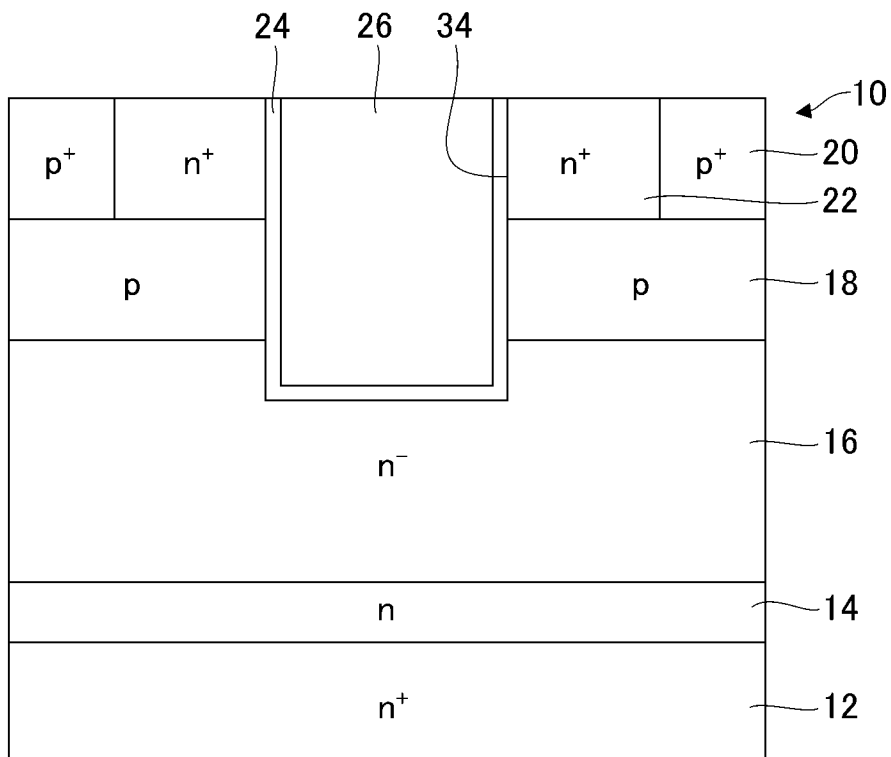
[図7]



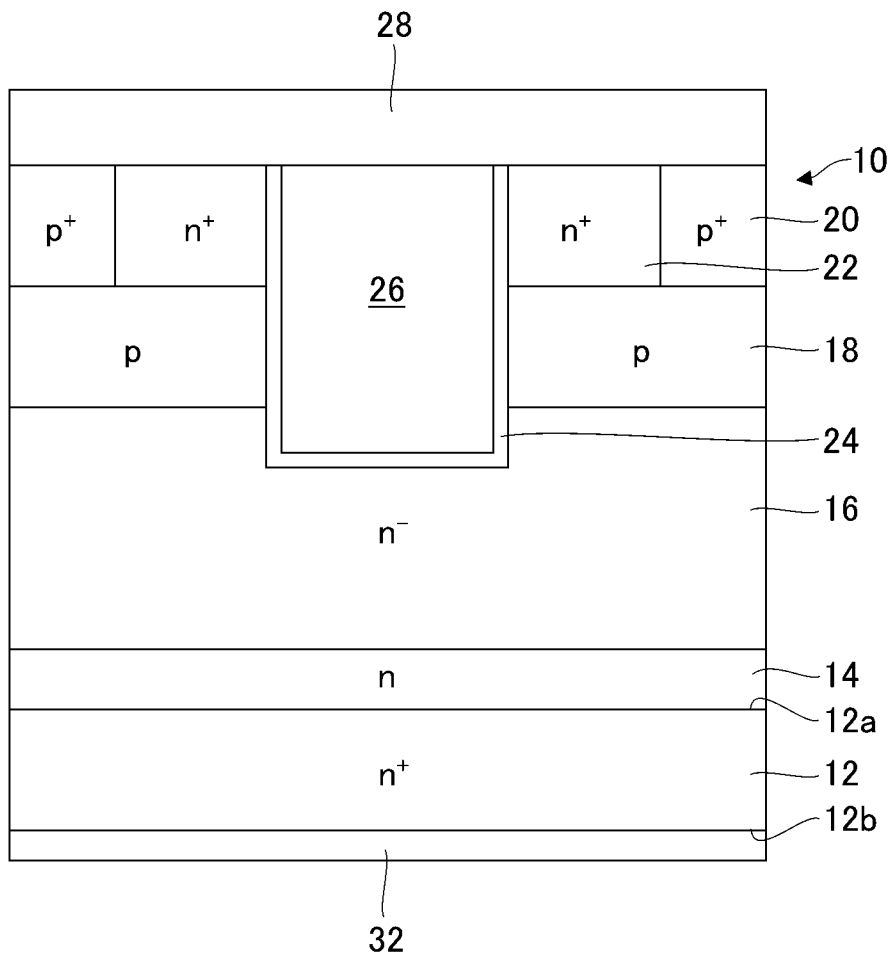
[図8]



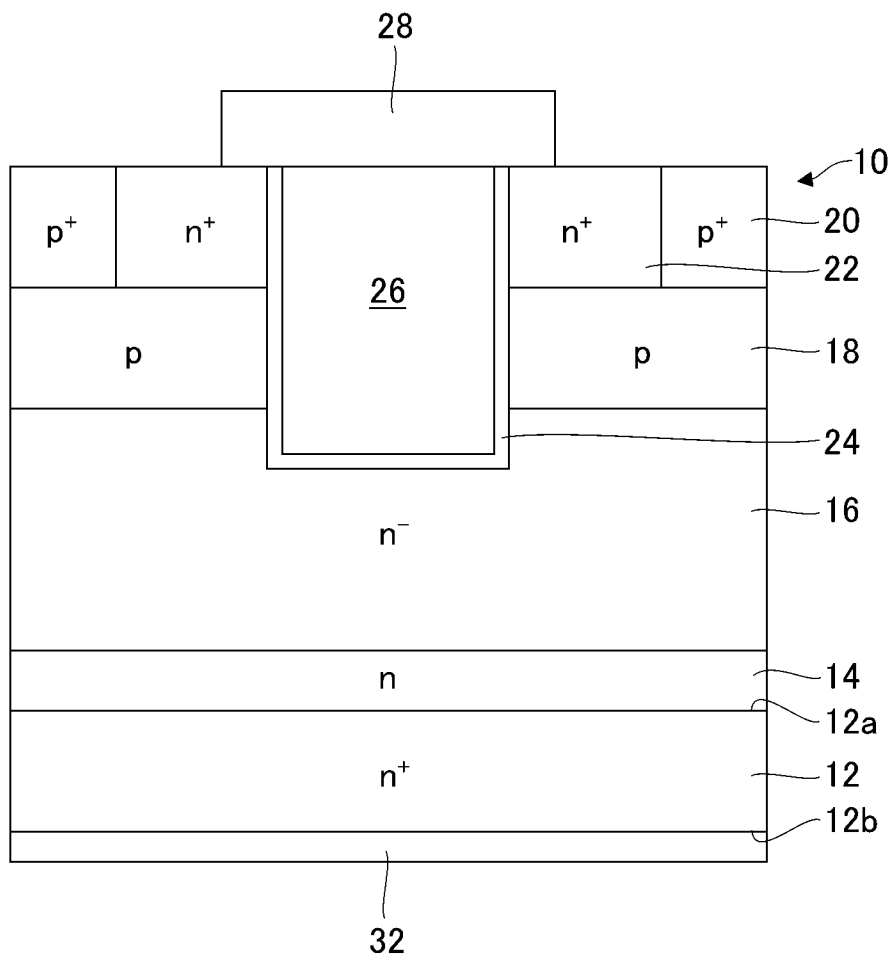
[図9]



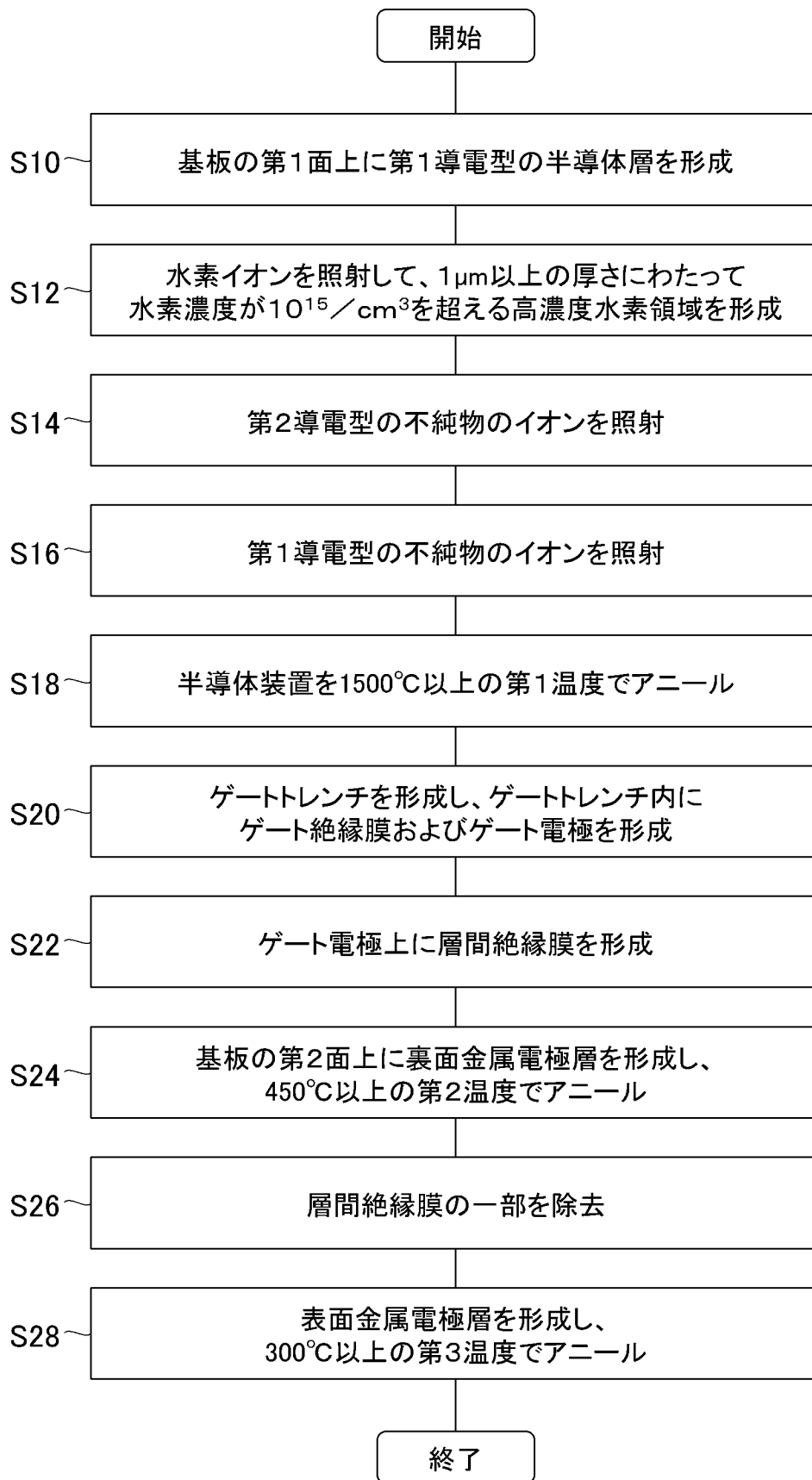
[図10]



[図11]



[図12]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/024274

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H01L 29/78</i> (2006.01)i; <i>H01L 21/336</i> (2006.01)i; <i>H01L 29/06</i> (2006.01)i; <i>H01L 29/12</i> (2006.01)i; <i>H01L 29/739</i> (2006.01)i FI: H01L29/78 652G; H01L29/78 652T; H01L29/78 653A; H01L29/78 658A; H01L29/06 301D; H01L29/06 301V; H01L29/78 658E; H01L29/78 655A		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01L29/78; H01L21/336; H01L29/06; H01L29/12; H01L29/739		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	US 2019/0165090 A1 (INFINEON TECHNOLOGIES AG) 30 May 2019 (2019-05-30) paragraphs [0030]-[0095], fig. 1-6	1-6, 13 7-10 11, 12
X Y A	US 2019/0165151 A1 (INFINEON TECHNOLOGIES AG) 30 May 2019 (2019-05-30) paragraphs [0020]-[0055], fig. 1-4	1-6, 13 7, 8 9-12
Y A	US 2013/0277793 A1 (FAIRCHILD KOREA SEMICONDUCTOR, LTD.) 24 October 2013 (2013-10-24) paragraphs [0021]-[0055], fig. 1-4	7-10 1-6, 11-13
A	WO 2016/114057 A1 (FUJII ELECTRIC CO., LTD.) 21 July 2016 (2016-07-21) paragraphs [0053]-[0069], fig. 1	1-13
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>05 September 2023</b>		Date of mailing of the international search report <b>12 September 2023</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

**PCT/JP2023/024274**

<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2021-145111 A (TOSHIBA CORP.) 24 September 2021 (2021-09-24) paragraphs [0014]-[0101], fig. 1-10	1-13
A	WO 2020/080295 A1 (FUJI ELECTRIC CO., LTD.) 23 April 2020 (2020-04-23) paragraphs [0039]-[0240], fig. 1-36	1-13
A	WO 2016/120999 A1 (MITSUBISHI ELECTRIC CORP.) 04 August 2016 (2016-08-04) paragraphs [0013]-[0155], fig. 1-24	1-13

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/JP2023/024274**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
US	2019/0165090	A1	30 May 2019	DE 102017128247 A1 paragraphs [0016]-[0080], fig. 1-6 CN 109841514 A	
US	2019/0165151	A1	30 May 2019	DE 102017128243 A1 paragraphs [0015]-[0051], fig. 1-4 CN 109841518 A	
US	2013/0277793	A1	24 October 2013	DE 102013007215 A1 paragraphs [0021]-[0055], fig. 1-4 KR 10-2013-0119873 A CN 103378142 A	
WO	2016/114057	A1	21 July 2016	US 2017/0194438 A1 paragraphs [0053]-[0068], fig. 1 CN 106796956 A	
JP	2021-145111	A	24 September 2021	US 2021/0288147 A1 paragraphs [0051]-[0139], fig. 1-10	
WO	2020/080295	A1	23 April 2020	US 2021/0082702 A1 paragraphs [0087]-[0294], fig. 1-36 CN 111886682 A	
WO	2016/120999	A1	04 August 2016	US 2017/0352730 A1 paragraphs [0072]-[0215], fig. 1-24 CN 107210321 A KR 10-2017-0100629 A	

<p>A. 発明の属する分野の分類（国際特許分類（IPC））</p> <p>H01L 29/78(2006.01)i; H01L 21/336(2006.01)i; H01L 29/06(2006.01)i; H01L 29/12(2006.01)i;                  H01L 29/739(2006.01)i                  FI: H01L29/78 652G; H01L29/78 652T; H01L29/78 653A; H01L29/78 658A; H01L29/06 301D; H01L29/06 301V;                  H01L29/78 658E; H01L29/78 655A</p>																	
<p>B. 調査を行った分野</p> <p>調査を行った最小限資料（国際特許分類（IPC））</p> <p>H01L29/78; H01L21/336; H01L29/06; H01L29/12; H01L29/739</p> <p>最小限資料以外の資料で調査を行った分野に含まれるもの</p> <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table> <p>国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）</p>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年							
日本国実用新案公報	1922 - 1996年																
日本国公開実用新案公報	1971 - 2023年																
日本国実用新案登録公報	1996 - 2023年																
日本国登録実用新案公報	1994 - 2023年																
<p>C. 関連すると認められる文献</p> <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>X Y A</td> <td>US 2019/0165090 A1 (INFINEON TECHNOLOGIES AG) 30.05.2019 (2019 - 05 - 30) 段落[0030]-[0095], 図1-6</td> <td>1-6, 13 7-10 11, 12</td> </tr> <tr> <td>X Y A</td> <td>US 2019/0165151 A1 (INFINEON TECHNOLOGIES AG) 30.05.2019 (2019 - 05 - 30) 段落[0020]-[0055], 図1-4</td> <td>1-6, 13 7, 8 9-12</td> </tr> <tr> <td>Y A</td> <td>US 2013/0277793 A1 (FAIRCHILD KOREA SEMICONDUCTOR, LTD.) 24.10.2013 (2013 - 10 - 24) 段落[0021]-[0055], 図1-4</td> <td>7-10 1-6, 11-13</td> </tr> <tr> <td>A</td> <td>WO 2016/114057 A1 (富士電機株式会社) 21.07.2016 (2016 - 07 - 21) 段落[0053]-[0069], 図1</td> <td>1-13</td> </tr> </tbody> </table> <p><input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。</p> <p>* 引用文献のカテゴリー                  “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの                  “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの                  “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）                  “O” 口頭による開示、使用、展示等に言及する文献                  “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献                  “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの                  “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの                  “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの                  “&amp;” 同一パテントファミリー文献</p>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	X Y A	US 2019/0165090 A1 (INFINEON TECHNOLOGIES AG) 30.05.2019 (2019 - 05 - 30) 段落[0030]-[0095], 図1-6	1-6, 13 7-10 11, 12	X Y A	US 2019/0165151 A1 (INFINEON TECHNOLOGIES AG) 30.05.2019 (2019 - 05 - 30) 段落[0020]-[0055], 図1-4	1-6, 13 7, 8 9-12	Y A	US 2013/0277793 A1 (FAIRCHILD KOREA SEMICONDUCTOR, LTD.) 24.10.2013 (2013 - 10 - 24) 段落[0021]-[0055], 図1-4	7-10 1-6, 11-13	A	WO 2016/114057 A1 (富士電機株式会社) 21.07.2016 (2016 - 07 - 21) 段落[0053]-[0069], 図1	1-13
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号															
X Y A	US 2019/0165090 A1 (INFINEON TECHNOLOGIES AG) 30.05.2019 (2019 - 05 - 30) 段落[0030]-[0095], 図1-6	1-6, 13 7-10 11, 12															
X Y A	US 2019/0165151 A1 (INFINEON TECHNOLOGIES AG) 30.05.2019 (2019 - 05 - 30) 段落[0020]-[0055], 図1-4	1-6, 13 7, 8 9-12															
Y A	US 2013/0277793 A1 (FAIRCHILD KOREA SEMICONDUCTOR, LTD.) 24.10.2013 (2013 - 10 - 24) 段落[0021]-[0055], 図1-4	7-10 1-6, 11-13															
A	WO 2016/114057 A1 (富士電機株式会社) 21.07.2016 (2016 - 07 - 21) 段落[0053]-[0069], 図1	1-13															
<p>国際調査を完了した日</p> <p>05.09.2023</p>	<p>国際調査報告の発送日</p> <p>12.09.2023</p>																
<p>名称及びあて先</p> <p>日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号</p>	<p>権限のある職員（特許庁審査官）</p> <p>杉山 芳弘 5F 6311</p> <p>電話番号 03-3581-1101 内線 3516</p>																

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2021-145111 A (株式会社東芝) 24.09.2021 (2021 - 09 - 24) 段落[0014]-[0101], 図1-10	1-13
A	WO 2020/080295 A1 (富士電機株式会社) 23.04.2020 (2020 - 04 - 23) 段落[0039]-[0240], 図1-36	1-13
A	WO 2016/120999 A1 (三菱電機株式会社) 04.08.2016 (2016 - 08 - 04) 段落[0013]-[0155], 図1-24	1-13

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/024274

引用文献			公表日	パテントファミリー文献		公表日
US	2019/0165090	A1	30.05.2019	DE 102017128247	A1	
				段落[0016]-[0080], 図1-6		
				CN 109841514	A	
US	2019/0165151	A1	30.05.2019	DE 102017128243	A1	
				段落[0015]-[0051], 図1-4		
				CN 109841518	A	
US	2013/0277793	A1	24.10.2013	DE 102013007215	A1	
				段落[0021]-[0055], 図1-4		
				KR 10-2013-0119873	A	
				CN 103378142	A	
WO	2016/114057	A1	21.07.2016	US 2017/0194438	A1	
				段落[0053]-[0068], 図1		
				CN 106796956	A	
JP	2021-145111	A	24.09.2021	US 2021/0288147	A1	
				段落[0051]-[0139], 図1-10		
WO	2020/080295	A1	23.04.2020	US 2021/0082702	A1	
				段落[0087]-[0294], 図1-36		
				CN 111886682	A	
WO	2016/120999	A1	04.08.2016	US 2017/0352730	A1	
				段落[0072]-[0215], 図1-24		
				CN 107210321	A	
				KR 10-2017-0100629	A	