



(12)发明专利

(10)授权公告号 CN 103620934 B

(45)授权公告日 2017.05.24

(21)申请号 201280028346.1

(22)申请日 2012.06.04

(65)同一申请的已公布的文献号

申请公布号 CN 103620934 A

(43)申请公布日 2014.03.05

(30)优先权数据

11169523.5 2011.06.10 EP

(85)PCT国际申请进入国家阶段日

2013.12.09

(86)PCT国际申请的申请数据

PCT/IB2012/052796 2012.06.04

(87)PCT国际申请的公布数据

W02012/168847 EN 2012.12.13

(73)专利权人 飞利浦照明控股有限公司

地址 荷兰艾恩德霍芬市

(72)发明人 R·埃尔费里希 T·洛佩斯

(74)专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华 郑振

(51)Int.Cl.

H02M 3/158(2006.01)

H05B 33/08(2006.01)

(56)对比文件

CN 1381158 A, 2002.11.20,

US 2006/0103363 A1, 2006.05.18,

CN 1588772 A, 2005.03.02,

审查员 王伟

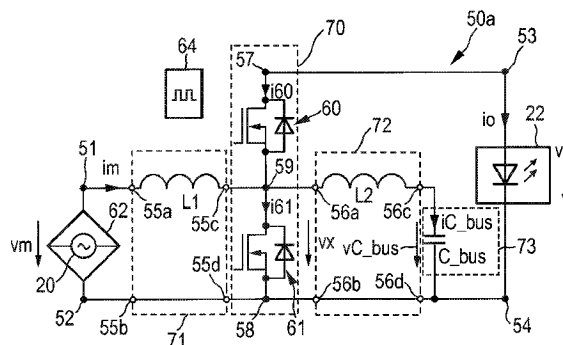
权利要求书3页 说明书9页 附图11页

(54)发明名称

用于驱动负载特别是LED单元的、具有输入和输出滤波器的DC-DC驱动器设备

(57)摘要

本发明涉及用于驱动负载(22)特别是LED单元的驱动器设备(50a-50j)和相应的驱动方法,所述驱动器设备包括功率输入端(51、52),用于从外部电源接收经整流供给电压;功率输出端(53、54),用于提供用于驱动负载(22)的驱动电压和/或电流;半桥单元(70),包括在高压节点(57)和低压节点(58)之间串联耦合的第一(60)和第二(61)开关元件并且所述第一和所述第二开关元件之间具有开关节点;升压输入滤波器单元(71),包括在所述功率输入端(51、52)和所述半桥单元(70)之间耦合的第一感应器(L1);降压输出滤波器单元(72),包括在所述半桥单元(70)和功率输出端(53、54)之间耦合的第二感应器(L2);能量存储单元(73)以及控制单元(64),用于控制所述开关元件(60、61)。



1. 一种用于驱动负载 (22) 的驱动器设备 (50a-50b), 所述驱动器设备包括:

功率输入端 (51、52), 用于从外部功率源接收经整流的供给电压,

功率输出端 (53、54), 用于提供用于驱动负载 (22) 的驱动电压和/或电流,

半桥单元 (70), 包括在高压节点 (57) 和低压节点 (58) 之间串联耦合的第一开关元件 (60) 和第二开关元件 (61), 并且在所述第一开关元件和第二开关元件之间具有开关节点 (59),

升压输入滤波器单元 (71), 包括在所述功率输入端 (51、52) 和所述半桥单元 (70) 的所述开关节点 (59) 之间耦合的第一感应器 (L1),

降压输出滤波器单元 (72), 包括在所述半桥单元 (70) 的所述开关节点 (59) 和至少一个所述功率输出端 (53、54) 之间耦合的第二感应器 (L2),

能量存储单元 (73), 以及

控制单元 (64), 用于控制所述开关元件 (60、61),

其中用于提供驱动负载 (22) 的驱动电压和/或电流的所述功率输出端 (53、54), 被直接耦合到所述半桥单元 (70) 的所述高压节点 (57) 和所述低压节点 (58); 并且其中所述能量存储单元 (73) 被连接在所述降压输出滤波器单元 (72) 的输出端之间。

2. 一种用于驱动负载 (22) 的驱动器设备 (50g-50h), 所述驱动器设备包括:

功率输入端 (51、52), 用于从外部功率源接收经整流的供给电压,

功率输出端 (53、54), 用于提供用于驱动负载 (22) 的驱动电压和/或电流,

半桥单元 (70), 包括在高压节点 (57) 和低压节点 (58) 之间串联耦合的第一开关元件 (60) 和第二开关元件 (61), 并且在所述第一开关元件和第二开关元件之间具有开关节点 (59),

升压输入滤波器单元 (71), 包括在所述功率输入端 (51、52) 和所述半桥单元 (70) 的所述开关节点 (59) 之间耦合的第一感应器 (L1),

降压输出滤波器单元 (72), 包括在所述半桥单元 (70) 的所述开关节点 (59) 和至少一个所述功率输出端 (53、54) 之间耦合的第二感应器 (L2),

能量存储单元 (73), 以及

控制单元 (64), 用于控制所述开关元件 (60、61),

其中用于提供驱动负载 (22) 的驱动电压和/或电流的所述功率输出端 (53、54), 经由与所述功率输出端串联耦合的所述能量存储单元 (73) 而耦合到所述半桥单元 (70) 的所述高压节点 (57) 和所述低压节点 (58)。

3. 根据权利要求1所述的驱动器设备 (50a、50b), 其特征在于:

当所述开关节点 (59) 从所述功率输入端 (51、52) 之一解耦合, 并且耦合到所述功率输出端 (53、54) 之一时, 所述功率输出端 (53、54) 和所述降压输出滤波器单元 (72) 相对于彼此并联连接, 并且所述升压输入滤波器单元 (71) 输出的电流被同时分配到所述功率输出端 (53、54) 和所述降压输出滤波器单元 (72),

其中所述降压输出滤波器单元 (72) 适于对所述能量存储单元 (73) 充电。

4. 根据权利要求1或2所述的驱动器设备 (50a、50g),

其中所述升压输入滤波器单元 (71) 的输出端 (55c、55d) 被耦合到所述半桥单元 (70) 的所述开关节点 (59) 和所述低压节点 (58)。

5. 根据权利要求4所述的驱动器设备 (50a、50g) ,

其中所述降压输出滤波器单元 (72) 的输入端 (56a、56b) 被耦合到所述半桥单元 (70) 的所述低压节点 (58) 和所述开关节点 (59) ,

其中所述功率输出端 (53、54) 适于被连接至所述半桥单元 (70) 的高压节点 (57) 和低压节点 (58) , 从而所述功率输出端 (53、54) 和所述降压输出滤波器单元 (72) 在所述第一开关元件 (60) 接通时并联; 以及

当所述第二开关元件 (61) 接通时, 所述降压输出滤波器 (72) 的降压感应器 (L2) 适于惯性地对所述能量存储单元 (73) 充电, 随后所述能量存储单元 (73) 适于不通过所述功率输出端 (53、54) 对所述降压感应器 (L2) 放电; 以及

当所述第一开关元件 (60) 接通时, 所述降压感应器 (L2) 适于初始惯性运行, 随后被来自所述升压输入滤波器 (71) 输出的升压电流充电。

6. 根据权利要求1或2所述的驱动器设备 (50b、50h) ,

其中所述升压输入滤波器单元 (71) 的输出端 (55c、55d) 被耦合到所述半桥单元 (70) 的所述高压节点 (57) 和所述开关节点 (59) 。

7. 根据权利要求6所述的驱动器设备 (50b、50h) ,

其中所述降压输出滤波器单元 (72) 的输入端 (56b、56a) 被耦合到所述半桥单元 (70) 的所述开关节点 (59) 和所述高压节点 (57) ; 以及

其中所述负载适于被连接到所述半桥单元 (70) 的所述高压节点 (57) 和所述低压节点 (58) , 从而所述负载和所述降压输出滤波器单元 (72) 在所述第一开关元件 (60) 关闭时并联。

8. 根据权利要求1或2所述的驱动器设备,

其中所述半桥单元 (70) 是高频半桥。

9. 根据权利要求8所述的驱动器设备,

其中, 所述第一开关元件和所述第二开关元件是形成所述升压输入滤波器单元 (71) 的升压转换器和形成所述降压输出滤波器单元的降压转换器的高频开关元件。

10. 根据权利要求1或2所述的驱动器设备 (50g、50h) ,

其中所述功率输出端 (53、54) 经由与所述功率输出端串联连接的所述能量存储单元 (73) 连接至所述半桥单元 (70) 的所述高压节点和所述低压节点之间;

所述能量存储单元 (73) 被耦合在所述半桥单元 (70) 的所述高压节点 (57) 或所述低压节点 (58) 和所述降压输出滤波器单元 (72) 的输出端 (56c、56d) 之间。

11. 根据权利要求10所述的驱动器设备 (50g、50h) ,

其中所述功率输出端 (53、54) 被直接耦合到所述半桥单元 (70) 的所述高压节点 (57) 或所述低压节点 (58) 和所述降压输出滤波器单元 (72) 的输出端 (56c、56d) 之间。

12. 根据权利要求1或2所述的驱动器设备 (50a-50b、50g-50h) ,

进一步包括整流单元 (62) , 用于将AC供电电压整流为所述经整流的周期性供给电压。

13. 根据权利要求12所述的驱动器设备 (50a-50b、50g-50h) , 其中所述AC供电电压是市电电压。

14. 根据权利要求1或2所述的驱动器设备 (50a-50b、50g-50h) ,

其中所述升压输入滤波器单元 (71) 包括与所述第一感应器 (L1) 串联的二极管 (D1) 。

15. 根据权利要求1或2所述的驱动器设备 (50a-50b、50g-50h) ,

其中所述控制单元 (64) 被适配为保持所述输出电流恒定,以便保持跨所述能量存储元件的电压低于预定阈值和/或对所述输入电流进行整形。

16. 根据权利要求1或2所述的驱动器设备 (50a-50b、50g-50h) ,用于驱动包括一个或多个LED (23) 的LED单元。

17. 一种灯装置,包括:

灯组件,包括一个或多个灯单元,以及

根据权利要求1-16中任一项所述的驱动器设备 (50a-50b、50g-50h) ,用于驱动所述灯组件。

18. 根据权利要求17所述的灯装置,其中所述灯单元具有包括一个或多个LED的LED单元 (22) 。

用于驱动负载特别是LED单元的、具有输入和输出滤波器的 DC-DC驱动器设备

技术领域

[0001] 本发明涉及一种用于驱动负载的驱动器设备和相应驱动方法,该负载特别地包括一个或多个LED的LED单元。进一步,本发明涉及灯装置。

背景技术

[0002] 在用于诸如改装灯的离线应用的LED驱动器的领域,需要处理关于高效率、高功率密度、长寿命、高功率因素和低成本以及其他相关特征的要求的解决方案。尽管事实上全部现有解决方案折中一个或其他要求,但是必不可少的是,所提出的驱动电路使得市电电源的形式恰当地适应为LED所需要的形式,而同时保持遵循现在和将来电源市电规范。关键重要的是在将功率因数维持在某一限度以上的同时,保证关于可察觉的光闪烁(优选地是零)的最大值。

[0003] 通常采用两个串联连接的功率级来获得高功率因数,而同时在整个市电周期(或供给周期、即市电电压或供给电压的周期)保持输出功率恒定。而且,已知具有单个功率转换级的转换器,其允许通过集成以非连续传导的方式工作的升压转换器来获得高功率因数(HPF)。这些转换器实际上结合了两个功率转换级。

[0004] 在Ricardo de Oliveira Brioschi和Jose Luiz F.Vieira的"High-Power-Factor Electronic Ballast with Constant DC-Link Voltage",IEEE Transactions on Power Electronics,vol.13,no.6,1998中描述了用于紧凑荧光灯的HPF转换器。这里,半桥单元由升压转换器和LC并联谐振转换器共用,该谐振转换器在谐振之上操作,以便获得零电压转换(ZVS)。为了进一步支持ZVS,将总线电压控制为恒定。然而,这种HPF转换器一般要求大的总线电容器和输出整流器,并且该HPF转换器仅具有窄的供给电压和负载(驱动)电压范围。

[0005] US2006/103363公开了一种DC至DC的功率调节器电路。该电路具有用于接收DC输入电压的输入端和具有用于提供经调节的DC输出电压的输出端口。该电路包括升压输入滤波器和降压输出滤波器,它们分别包括第一和第二感应器装置。在两个滤波器之间提供半桥。该电路还包括能量存储单元和控制单元。该电路仅适用于窄的供给和驱动电压范围内。

发明内容

[0006] 本发明的目的是提供一种用于驱动负载特别是包括一个或多个LED的LED单元的驱动器设备和相应的驱动方法,并且特别是使得能够实现高功率因数、几乎恒定负载、小尺寸、高效率、长寿命和低成本。此外,本发明旨在提供可以应用于宽的供给和驱动电压范围的驱动器。进一步,本发明的目的是提供相应的灯装置。

[0007] 根据本发明的一个方面,提供了一种驱动器设备,包括:

[0008] 功率输入端,用于从外部功率源接收经整流的供给电压,

[0009] 功率输出端,用于提供用于驱动负载的驱动电压和/或电流,

[0010] 半桥单元,其包括在高电压节点和低电压节点之间串联耦合的第一和第二开关元件,并且在所述第一和所述第二开关元件之间具有开关节点,

[0011] 升压输入滤波器单元,其包括在所述功率输入端和所述半桥单元之间耦合的第一感应器,

[0012] 降压输出滤波器单元,包括在所述半桥单元和功率输出端之间耦合的第二感应器,能量存储单元,和

[0013] 控制单元,用于控制所述开关元件。

[0014] 根据本发明的另一方面,提供了相应的驱动方法。

[0015] 根据本发明的又一方面,提供了灯装置,其包括具有一个或多个灯光单元特别是包括一个或多个LED的LED单元的灯组件,和驱动器设备,用于驱动根据本发明所提供的所述灯组件。

[0016] 在从属权利要求中限定本发明的优选实施例。应当理解,所要求的方法具有与所要求的设备类似和/或一致并且如从属权利要求中所限定的优选实施例。

[0017] 本发明是基于将离线同步升压转换器集成到同步降压转换器中的构思。负载(例如HV LED单元)被连接到功率输出端。进一步地,HF滤波电容器(即,市电滤波器)优选地被连接到该功率输入端。这样,本发明提供了恒定驱动电流和0.9或更高的功率因数两者。

[0018] 该独立的电容器电压水平(即,跨功率存储单元的电压水平,该功率存储单元优选地是电容器;在下文中也被称作“总线电容器”)允许使所存储的能量最小化。该降压电流提供开关元件(优选地是晶体管,例如MOSFETS,所述开关元件形成半桥单元)的无损耗开关,这意思是即使在高频率下也存在高效率,这允许了小型化的感应器。

[0019] 与已知的HPF转换器相比,通过允许该总线电压(即,跨能量存储单元的电压)在供给周期或市电电压周期期间变化(例如20%到80%),而保持输出(驱动)电流恒定,能够无需大的总线电容器。进一步地,因为用降压转换器级(即,降压转换器)代替LC级,所以省略该输出整流器。更进一步,能够通过电路的变化并且通过专用半桥控制克服窄的供给和驱动电压范围。这使得可能针对US市电并且针对欧洲市电设计本发明,而仍旧保持半桥单元和能量存储元件(例如存储电容器)的电压应力在通常的限度内。

[0020] 根据本发明,存在升压集成的同步降压转换器(BSB)的各种基本配置,提供这些配置作为能够处理各种负载和输入电压范围的不同的优选实施例。通过仅操纵占空比或开关频率或者通过突发模式工作,能够在全负载范围上将它们全部控制降到几乎为零的负载电流。

[0021] 供给电压可以是由电源供给提供的经整流的周期性供给电压。在向电源供给(或功率输入端)提供AC市电电压作为输入电压(例如来自市电电压供给)的情形中,优选地使用整流器单元(其作为驱动器设备的一部分或者作为耦合到功率输入端的外部单元)以便将所提供的AC输入电压例如市电电压整流成(经整流的周期性)的供给电压。例如,这种整流器单元可以包括通常已知的半桥或全桥式整流器。因此,该供给电压具有与用于AC输入电压的任一极性相同的极性。

[0022] 可替换地,如果例如已经在功率输入端提供这种经整流的周期性供给电压,例如来自在其他地方提供的整流器(表示所述外部电力供给),那么不进一步地或仅一般地,将元件(像例如放大器)耦合到功率输入端,以便对所提供的供给电压进行整形。

[0023] 存在所提出的驱动器设备的各种实施例,这些实施例的不同主要在于耦合该驱动器设备的各种元件的方式。

[0024] 升压输入滤波器单元的输出端能够被耦合到该半桥单元的第一或第二开关元件。优选地是,如果该升压输入滤波器单元的输出端被触发,即不同地耦合到该半桥单元,那么该降压输出滤波器单元的输入端也被触发,即不同地耦合到该半桥单元,以便确保自稳定工作。

[0025] 根据进一步实施例,该负载(即,该功率输出端)或例如总线电容器的能量存储单元被连接到该降压输出滤波器单元的输出端或升压输入滤波器单元的输出端。在另一个实施例中,该能量存储单元被串联耦合到该负载。

[0026] 提供各种实施例以在不同应用中并且在不同电压下使用,并且这些实施例致力于实现某一目的。通常,必须进行权衡以选择最佳实施例。

[0027] 优选地是,该开关元件一起形成半桥单元(也被称作开关单元,或有时被称作半桥)。但是通常,能够以多种方式实施该开关元件,例如包括晶体管(例如,MOSFET)或其他受控开关装置。

[0028] 有利地是,该能量存储单元包括电荷电容器,优选地单个电容器。

[0029] 在实施例中,第二功率输入端和第二输出端被连接到参考电势,特别是地电势。在其他实施例中,直接连接第一功率输入端和第一功率输出端,而不直接连接第二功率输入端和第二功率输出。

[0030] 优选地是,该控制单元适用于保持该输出电流恒定,以便保持跨能量存储元件的电压低于预定阈值和/或整形输入电流。通过所提出的驱动器设备(部件)的设计提供开关元件的零电压开关。该控制任务是保持输出电流恒定,可能根据参考电流(设置点),保持总线电压(即,跨能量存储元件的电压)低于预设限度和/或整形输入电流。

附图说明

[0031] 参考以下描述的实施例,本发明的这些以及其他方面将是显而易见的并且得以阐明。在下图中

[0032] 图1示出了已知的两级驱动器设备的示意方框图,

[0033] 图2a示出了已知的具有输入存储电容器的单级驱动器设备的示意方框图,

[0034] 图2b示出了已知的具有输出存储电容器的单级驱动器设备的示意方框图,

[0035] 图3示出了根据本发明的驱动器设备的第一配置的两个实施例的示意方框图,

[0036] 图4示出了根据本发明的驱动器设备的第二配置的两个实施例的示意方框图,

[0037] 图5示出了根据本发明的驱动器设备的第三配置的两个实施例的示意方框图,

[0038] 图6示出了在所提出的驱动器设备的第一配置的实施例中的一个低频周期期间的电压和电流的图表,

[0039] 图7示出了在所提出的驱动器设备的第一配置的实施例中的一个高频周期期间的各种电流的图表,

[0040] 图8示出了在所提出的驱动器设备的第二配置的实施例中的一个低频周期期间的电压和电流的图表,

[0041] 图9示出了在所提出的驱动器设备的第二配置的实施例中的一个高频周期期间的

各种电流的图表，

[0042] 图10示出了在所提出的驱动器设备的第三配置的实施例中的一个低频周期期间的电压和电流的图表，

[0043] 图11示出了在所提出的驱动器设备的第三配置的实施例中的一个高频周期期间的各种电流的图表，

[0044] 图12示出了在根据本发明的驱动器设备中使用的升压输入滤波器单元的四种变形，

[0045] 图13示出了在根据本发明的驱动器设备中使用的降压输出滤波器单元的两种变形，

[0046] 图14示出了能够由根据本发明的驱动器设备驱动的两个示例性实施例，

[0047] 图15示出了所提出的驱动器设备的控制单元的第一实施例，

[0048] 图16示出了半桥单元的第一开关元件的开关信号，以及

[0049] 图17示出了所提出的驱动器设备的控制单元的第二实施例。

具体实施方式

[0050] 图1中示意地示出已知的两级驱动器设备10的实施例。所述驱动器设备10包括整流器单元13、被耦合到整流器单元12的输出的第一级预处理单元14、被耦合到第一级预处理单元14的输出的第二级转换单元16、和被耦合到所述第一级预处理单元14和所述第二级转换单元16之间的节点15的充电电容器18。该整流器单元12优选地包括整流器，诸如已知的全波或半波桥式整流器，以便将所提供的例如来自外部市电供给电压20的AC输入电压V20整流为经整流电压V12。在这个实施例中，负载22是LED单元，其包括被耦合到第二级转换单元16的输出的两个LED23，该转换单元16的输出信号，特别是其驱动电压V16和其驱动电流I16，被用于驱动该负载22。

[0051] 该第一级预处理单元14将该经整流电压V12预处理为中间DC电压V14，并且第二级转换单元16将所述中间DC电压V14转换为所需要的DC驱动电压V16。提供该充电电容器18以存储电荷，即该电容器18从中间DC电压V14充电，从而过滤该经整流电压V12的低频信号，以确保第二级转换单元16的基本上恒定的输出功率，特别是经过负载22的恒定的驱动电流I16。由于这些元件14、16、18通常已知并且被广泛用于这些驱动器设备10中，所以本文中不会详细描述。

[0052] 通常，该驱动器设备10以更大的空间要求和更高的成本为代价来满足上述对高功率因数和低闪烁的需要，然而这可能在改装应用中特别严重地受限。特别是如果第一级预处理单元14包括在低或中等的开关频率下工作的开关模式电源供给(SMPS)，例如升压转换器，那么该预处理单元14的尺寸可能主要由相关联的无源元件确定。增加该开关频率以便减少这些滤波器部件的尺寸的任何努力可以使得在硬开关SMPS中能量损耗的迅速增加以及因此对更大的散热器的需要。

[0053] 图2a和图2b中示意地示出已知的单级驱动器设备30a、30b的实施例。所述驱动器设备30包括整流器单元32(其可以与图1中所示的两级驱动器设备10的整流器单元12相同)和被耦合到该整流器单元32的输出的转换单元34(例如，用于图2b中所示的实施例的反激式转换器(flyback converter)或用于图2a中所示的实施例的降压转换器)。进一步，在图

2a中所示的实施例中,电荷电容器36a(表示低频输入存储电容器)被耦合到所述整流器单元32和所述转换单元34之间的节点33。在图2b中所示的实施例中,电荷电容器36b(表示低频输出存储电容器)被耦合到所述转换单元34和负载22之间的节点35。该整流器单元将所提供的例如来自外部市电电压供给(也称作电源)20的AC输入电压V20整流为经整流电压V32。该经整流电压V32被转换为用于驱动该负载22的所需的DC驱动电压V34。

[0054] 该存储电容器18(在图1中)和36a、36b(在图2a、2b中)主要被提供为滤掉该经整流电压V12的低频成分,以便允许到该负载的恒定电流。因此,这种电容器大,特别是当与该负载并联放置时并且当这种负载是LED时。

[0055] 例如,在Robert Erickson和Michael Madigan的“Design of a simple high-power-factor rectifier based on the flyback converter”,IEEE Proceedins of the Applied Power Electronics Conferences and Expositions,1990,pp.792-801中描述了如图1和2所示的驱动器设备。

[0056] 尽管大部分这些单级驱动器设备30a、b与如图1中示例地示出的两级驱动器设备相比,表征为硬件部件的数目更少,但是通常不能同时提供高功率因数和低的可察觉闪烁,这是由于该电荷充电器的尺寸限制,该电容器必须滤掉AC输入电压的低频成分。此外,由于使用大存储电容器以减轻可察觉的闪烁,单级驱动器设备可能挑剔地兼顾尺寸、寿命和该负载(例如,灯)的最大工作温度。

[0057] 图3到5描绘了根据本发明的驱动器设备的三个不同的基本配置的几个实施例。这三个配置(图3中示出配置1的实施例,图4中示出配置2的实施例,图5中示出配置3的实施例)在其所支持的输入和输出电压范围以及在峰值电压和RMS电流下的部件应力方面在工作中有所不同。全部三个配置示出了自稳定的行为,其允许控制该输出电流以便在如下面将解释的预定总线电压(即电压vbus)纹波下恒定。升压感应器(即,该升压输入滤波器单元71的第一感应器L1)被设计用于以不连续的传导方式进行工作。进一步,对于由降压感应器(即,降压输出滤波器单元72的第二感应器L2)所确定的开关元件(即,形成半桥单元的开关元件60、61)两者的转变,ZVS是可能的。

[0058] 在类型1(即,图3a、4a、5a中所示的实施例)和类型2(即,图3b、4b、4c、4d、5b中所示的实施例)的实施例中,关于上和下开关元件60、61触发全部连接。

[0059] 图6到11所示的图表涉及图3、4和5中所示的三个配置。其均示出大约0.95的功率因数和10W的负载。在一个实施例中,其中负载22是包括两个或多个LED的LED串,该输出(驱动)电流 i_o 由通过LED串的DC分量 i_{LED} 加上流过并联HF电容器(此处未示出;在图14b中标记为C_HF)的HF电流组成。在该实例中,通过操纵占空比来保持LED电流恒定。

[0060] 图3a中示意地示出根据本发明的驱动器设备的第一实施例50a。其包括功率输入端51、52,用于从外部电源20(例如,市电电压供给)接收优选地由整流器62整流的经整流电源电压 v_m 。驱动器设备50a进一步包括功率输出端53、54,用于提供用于驱动负载22的驱动电压 v_o 和/或驱动电流 i_o 。

[0061] 包括第一60和第二61开关元件的半桥单元70(也被称作开关单元或半桥)在高压节点57和低压节点58之间串联耦合,并且在所述第一和所述第二开关元件60、61之间形成开关节点59。包括第一感应器L1的升压输入滤波器单元71被耦合在所述功率输入端51、52和所述半桥单元70之间。包括第二感应器L2的降压输出滤波器单元72被耦合在所述半桥单

元70和功率输出端53、54之间。

[0062] 该升压输入滤波器单元71的输入端55a、55b被耦合到该功率输入端51、52。该升压输入滤波器单元71的输出端55c、55d被耦合到半桥单元70的开关节点59和低压节点58。该降压输出滤波器单元72的输入端56a、56b被耦合到半桥单元70的低压节点和开关节点59。降压输出滤波器单元72的输出端56c、56d被耦合到能量存储单元73,其优选地是单个总线电容器C_{bus}。

[0063] 其间耦合负载22的功率输出端53、54被直接耦合到半桥单元70的高压节点57和低压节点58。

[0064] 最终,控制单元64(例如被实施为被适当设计或编程的控制器、处理器或计算机)被提供用于控制所述开关元件60、61。

[0065] 图3b中示意地示出根据本发明的驱动器设备的50b的第二实施例。与该驱动器设备50a的第一实施例相比,该升压输入滤波器单元71的输出端55c、55d被耦合到该半桥单元70的高压节点57和开关节点59。进一步,该降压输出滤波器单元72的输入端56a、56b被耦合到半桥单元70的开关节点57和高压节点57。

[0066] 图12示出了升压输入滤波器单元71的四个实施例。在第一和第二实施例71a、71b中,在从第一输入端55a到第一输出端55c的连接中或者在第二输入端55b和第二输出端55d之间的连接中提供单个第一感应器L1。在第三和第四实施例71c、71d中,将二极管D1串联耦合到第一感应器L1。

[0067] 图3示出了降压输出滤波器单元72的两个实施例。在第一实施例72a中,在从第一输入端56a到第一输出端55c的连接中提供第二感应器L1,而在第二实施例72b中,在第二输入端56b和第二输出端56d之间的连接中提供第二感应器L2。

[0068] 图12中所示的升压输入滤波器单元71的各种实施例和图13中所示的降压输出滤波器单元72的各种实施例能够被耦合到图3中所示的驱动器单元的各种实施例中(以及被耦合到图4和5中所示的实施例中),代替这些图中所示的升压输入滤波器单元71和降压输出滤波器单元72的相应的实施例。

[0069] 图14中示出能够被耦合到根据本发明的驱动器设备的负载的两个实施例。图14a示出了单个LED23作为负载22a,而图14b示出了由串联耦合的几个LED23并联耦合于HF电容器C_{HF}所形成的负载22b。在负载22b中,负载电流 i_o 被分为电容器电流 i_{C_HF} 和LED电流 i_{LED} 。

[0070] 如果输入HF滤波电容器(即市电滤波器)被连接在升压输入端55a、55b处,即在功率输入端51、52之间,那么使用二极管D1。如果HF滤波电容器被连接在整流器20的AC输入处并且如果在这里使用足够快的整流器,那么省略二极管D1。除了上述限制(即,省略D1)之外,HF电容器可以被连接到三个端的每个,即功率输入端51、52、升压输入滤波器输出端55c、55d、和降压输出滤波器输出端56c、56d。

[0071] 根据第一和第二实施例,实质上由第一感应器L1和两个开关元件60、61形成的升压转换器供给负载22。该升压转换器电流 i_{LED} (其在如图14a所示的负载的情形中相应于输出电流 i_o)能够在整个市电周期中保持恒定,因为部分市电输入电流 i_m 被馈入给总线电容器C_{bus},该电容器被链接到降压转换器的末端,该转换器实质上由开关元件60、61和第二感应器L2形成,其用作在低的市电输入电压下供给负载22的双向转换器。

[0072] 图6和7示出了第一实施例的在一个市电周期期间的120V, 60Hz应用(即 $v_m(\text{rms}) = 120\text{V}$, $f_m = 60\text{Hz}$)的信号图表, 该第一实施例具有针对如图3a所示的驱动器设备50a的实施例的在(iLED的) 40mA下LED串电压 $v_o = 250\text{V}$ 。信号 i_{C_bus} , 在这里是图6中的LF总线帽(cap)电流 i_{C_bus} , 说明了在市电周期(图6)期间降压转换器的双向操作, 以及降压转换器如何在半桥关闭(图3)时支持ZVS, 这里有图7中的HF电感器电流(=总线帽电流) i_{C_bus} , 即如果开关元件60关闭并且开关元件61接通(如信号 i_{60} 、 i_{61} 所指示)的话。对于图6和7中所示的波形的示例, 下列进一步值适用: $P = 10\text{W}$, $\text{PF} = 0.95$, $v_{bus}(\text{max}) = 185\text{V}$, $C_{bus} = 4.7\mu\text{F}$ 。通过d指示占空比。

[0073] 图4a中示意地示出根据本发明的驱动器设备50c的第三实施例。这个实施例实质上与驱动器设备50a的实施例一致, 除了在这个实施例中, 该升压输入滤波器单元71的输出端55c、55d被耦合到该半桥单元70的低压节点58和开关节点59。该降压输出滤波器单元72的输入端56a、56b被耦合到半桥单元70的开关节点59和高压节点57。该能量存储单元73被耦合在该半桥单元70的高压节点57和低压节点58之间。进一步, 该功率输出端53、54和由此的负载22被直接耦合到所述降压输出滤波器单元72的输出端56c、56d。

[0074] 图4b中示意地示出根据本发明的驱动器设备50d的第四实施例。与该驱动器设备50c的第三实施例相比, 在这个实施例中, 像在驱动器设备50b的实施例中, 该升压输入滤波器单元71的输出端55c、55d被耦合到该半桥单元70的高压节点57和开关节点59。进一步, 该降压输出滤波器单元72的输入端56a、56b被耦合到半桥单元70的开关节点57和低压节点58。

[0075] 图4c和4d示出了驱动器设备50e、50f的第五和第六实施例。图4c中所示的实施例与图4b中所示的实施例一致, 但是提供了与第一感应器L1串联的附加的二极管D1。在图4c中所示的实施例中, 在第一输入端55a和第一输出端55c之间的连接中提供了二极管D1和第一感应器L1。

[0076] 根据第三到第六实施例, 该升压转换器供给该总线电容器 C_{bus} 。降压转换器供给该负载22。为了自稳定工作, 降压转换器相对于该升压转换器反相。再次, 该负载电流 i_{LED} 能够在整个市电周期中保持恒定, 因为将部分市电输入电流 i_m 被馈入到在低市电输入电压下供给负载22的总线电容器 C_{bus} 。

[0077] 图8和9示出了在100mA下LED串电压为100V的第三实施例的230V、50Hz应用(即 $v_m(\text{rms}) = 230\text{V}$, $f_m = 50\text{Hz}$)中的信号图表。信号 i_{C_bus} 说明了在市电周期期间该升压转换器的双向操作(图7)以及降压转换器又如何关闭(图8中的信号 i_o)时支持ZVS。对于图8和9中所示的波形的示例, 下列进一步值适用: $P = 10\text{W}$, $\text{PF} = 0.95$, $v_{bus}(\text{max}) = 475\text{V}$, $C_{bus} = 1\mu\text{F}$ 。这个配置示出最低RMS电流。

[0078] 图5a中示意地示出根据本发明的驱动器设备50g的第七实施例。这个实施例实质上与驱动器设备50c的实施例一致, 但是在这个实施例中, 将能量存储单元73与负载22串联耦合, 即被耦合在半桥单元70的功率输出端54和低压端58之间。

[0079] 图5b中示意地示出根据本发明的驱动器设备50h的第八实施例。与驱动器设备50g的第七实施例相比, 在这个实施例中, 将负载22和能量存储元件70互换, 即, 负载22被耦合在半桥单元70的功率输出端54和低压端58之间, 并且能量存储单元70被耦合在半桥单元70的高压端57和该功率输出端53之间。

[0080] 在第七和第八实施例的特定实施方式中,堆叠总线电容器 C_{bus} 和LED串22。为了自稳定操作,该LED串22被连到与升压转换器所连接到的开关元件相对的开关元件。同时,该负载电流 i_{LED} 能够在整个市电周期中保持恒定,因为部分市电输入功率将被馈入到在低市电输入电压下供给负载的总线电容器。

[0081] 图10和11示出了在100mA下LED串电压为100V的第七实施例的230V、50Hz应用(即 $v_m(rms)=230V$, $f_m=50Hz$)中的信号图表。信号 $i_{C_{bus}}$ 说明了在市电周期期间该升压转换器的双向操作(图10)以及降压转换器11又如何在半桥关闭(图7中的信号 i_o)时支持ZVS。对于图10和11中所示的波形的示例,下列进一步值适用: $v_o=100V$ 、 $P=10W$ 、 $PF=0.94$ 、 $v_{bus(max)}=380V$ 、 $C_{bus}=1\mu F$ 。

[0082] 接着,将解释根据本发明的控制方法和装置。图15示出了包括控制单元64'的第一实施例的驱动器设备50i的另一个实施例(驱动器设备的其他部件由单个区块50'示意地指示)。测量LED电流 i_{LED} (其为输出电流 i_o 的DC分量;参考图14b),并在比较元件64a中将其与(预设或可变的)参考电流 i_{LED_ref} 相比较。在控制器区块64b(由P1指示)中处理控制误差 err_i ,使得占空比 d 作为操纵变量。与预设开关频率 f_s 一起,在(栅极)驱动器区块64c中形成表示用于开关元件60、61两者的控制信号S60、S61的栅极驱动信号。

[0083] 图16示出用于该开关元件60(的栅极)的时序图。

[0084] 该占空比基本上与降压转换器中通常生成的控制误差有关。关于驱动器设备50d的实施例,正控制误差 err_i (电流过小)引起 d 的增加,反之亦然。

[0085] 通过将升压输入滤波器单元关于降压输出滤波器单元的端布置,来实现自稳定行为。如果例如平均起来从输入汲取的功率比从输出汲取的功率多,那么总线电压将增加,这将使该控制减少 d ,将转而减少该输入功率。

[0086] 以同样的方式,能够操作其他实施例,其中占空比的意义被触发,即,与驱动器设备50a、50c、50g的实施例相比,将为驱动器设备50b、50d、50e、50f、50h的实施例用 $1-d$ 代替 d 。通常不明确控制其他操作特性,诸如总线电压和市电电流(PF)。这些由设计和操作选择与容差所致。

[0087] 在进一步实施例中,通过该控制,特别是通过也操纵该开关电流,也明确控制最大总线电压。尽管仍旧操纵 d 来控制输出电流,但是响应于增加总线电压而增加 f_s (例如作为高市电电压或高输出电压的结构)。可替换地,也可能分开控制 T_{on} 和 T_{off} ,然而,这会引起类似的开关图形。

[0088] 为了避免过高的总线电压(即,为了避免过升压),在参考信号 i_{LED_ref} 是变量并且被减少到远低于其额定最大值的情形中,在进一步实施例中,该控制进入突发模式,即以低于 f_s 的突发频率 f_{s_brst} (例如10到1000次)周期性地切断该转换器。此外,并且对于总线电压控制的频率调制可替换的, f_s 能够被用于整形输入电流,从而改进该PF或者更好地符合某些类型的壁式插座调光器。

[0089] 图17中描述了包括控制单元64"的第二实施例的驱动器设备50j的又一个实施例。与图15中所示的实施例相比,该控制单元64"另外包括第二控制器区块64d(由P1指示),这使得开关频率 f_s 和 f_{s_brst} 作为被提供到(栅极)驱动器区块64c的操纵变量。第二控制器块64d接收参考电流 i_{LED_ref} 、总线电压 $v_{C_{bus}}$ 、输入电流 i_m 、输入电压 v_m 和最大总线电压 $v_{C_{bus_max}}$ 作为输入。

[0090] 根据本发明,提出了一种驱动器设备和相应方法,据此离线同步升压转换器将被集成到同步降压转换器中。两个末端被连接到负载例如HV LED负载,并且被连接到例如市电滤波器电容器的能量存储单元,其给出了恒定的LED电流和0.9或更高的功率因数。该分开的电容器电压水平允许所存储的能量最小化。该降压转换器电流提供无损耗半桥开关,这意思是即使是在小型化感应器中也存在高效率。

[0091] 该升压集成同步降压转换器(BSB)至少存在三种有利的配置,其能够处理各种负载和包括通用市电的输入电压范围。通过仅操纵占空比或开关频率或者通过突发,也能够宽的负载范围上控制全部这些配置。

[0092] 该驱动器设备的实施例50a、50b主要适用于比峰值供给电压高的负载(LED串)电压,例如用于120V市电电源和250V LED串。该实施例50c、50d、50e、50f主要适用于比峰值电源电压低得多的负载(LED串)电压,例如用于120V或230V市电和10-150V的LED串电压。这些实施例示出了在滤波器和半桥单元中的低的均方根(rms)电流。该实施例50g、50h主要适用于像实施例50c-50f的应用。这些实施例示出了在滤波器和半桥单元中稍微增加的均方根电流时的总线电容器上的减少的电压应力。

[0093] 第一类型的实施例(即实施例50a、50c、50g)的优点是供给电压是参考地的,其使得测量 v_m 和 i_m 略微容易。第二类型的实施例(即实施例50b、50d、50e、50f、50h)的优点是,该负载是参考地的,其有时有助于测量电流 i_o 并且可能使可能的散热器隔离简化。

[0094] 在优选实施例中,提供了单个ZVS半桥转换器和两个扼波器(choke)(即升压和降压转换器)。该开关节点优选地经由升压感应器被连接到经整流的市电。(该降压和升压转换器)的两个末端被连接到负载和市电(总线)电容器或其堆叠。当为电容器供电时,经由与升压转换器相同的开关连接该降压转换器。当为LED供电时,改变连接。仅仅控制该LED电流以便(例如通过占空比)使其恒定或者在两个回路中控制该LED电流和该总线电压两者,也使得操纵该频率。

[0095] 本发明优选地被应用于用户和“产销者”(专业用户)驱动器,特别是高于2W的LED驱动器中,例如被集成到灯具或布置在HV LED的外部。进一步应用是具有放宽的THD要求(例如20%)和HV LED串负载的非市电隔离的专业驱动器。

[0096] 尽管已经在附图和前述描述中详细说明和描述本发明,但是这些说明和描述将被认为是说明性的或示例性的,而非限制性的;本发明不限于所公开的实施例。从附图、公开、和所附权利要求的学习中,本领域技术人员在实践本发明中能够理解并实现所公开的实施例的其他变化。

[0097] 在权利要求中,该单词“包括”不排除其他元件和步骤,并且不定冠词“一”或“一个”并不排除多个。单个元件或其他单元可以满足权利要求中记载的若干项的功能。在相互不同的从属权利要求中记载某些措施的仅有事实并不指示不能有利地使用这些措施的组合。

[0098] 权利要求中的任何参考符号不应解释为限制该保护范围。

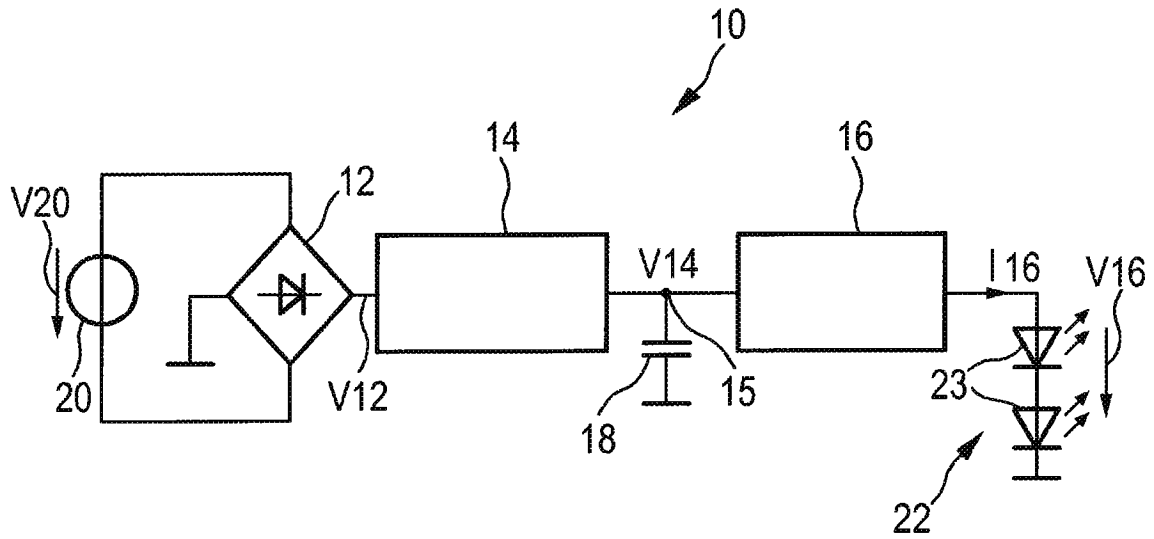


图1

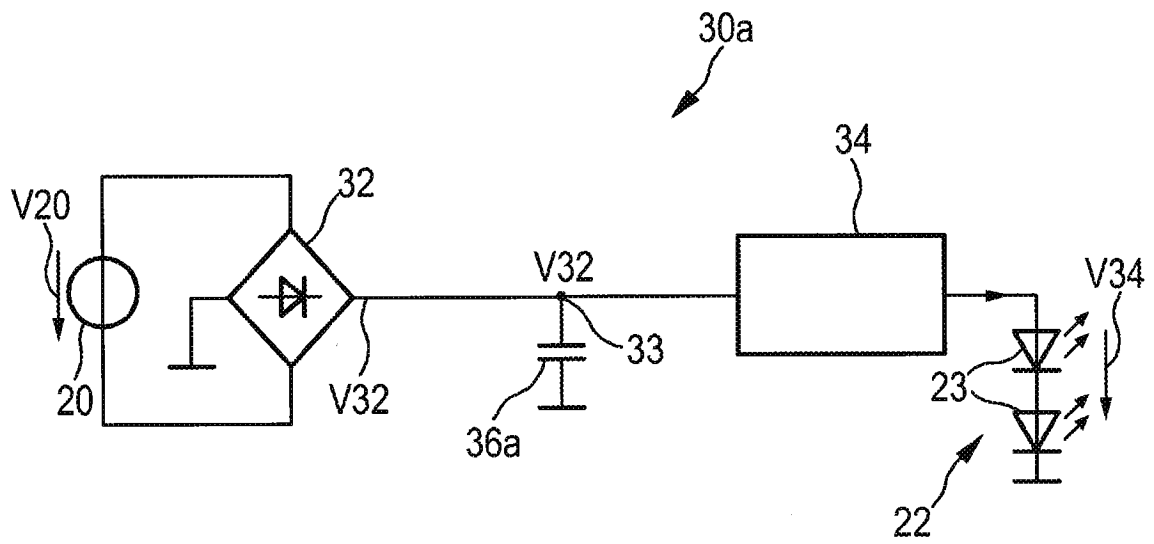


图2a

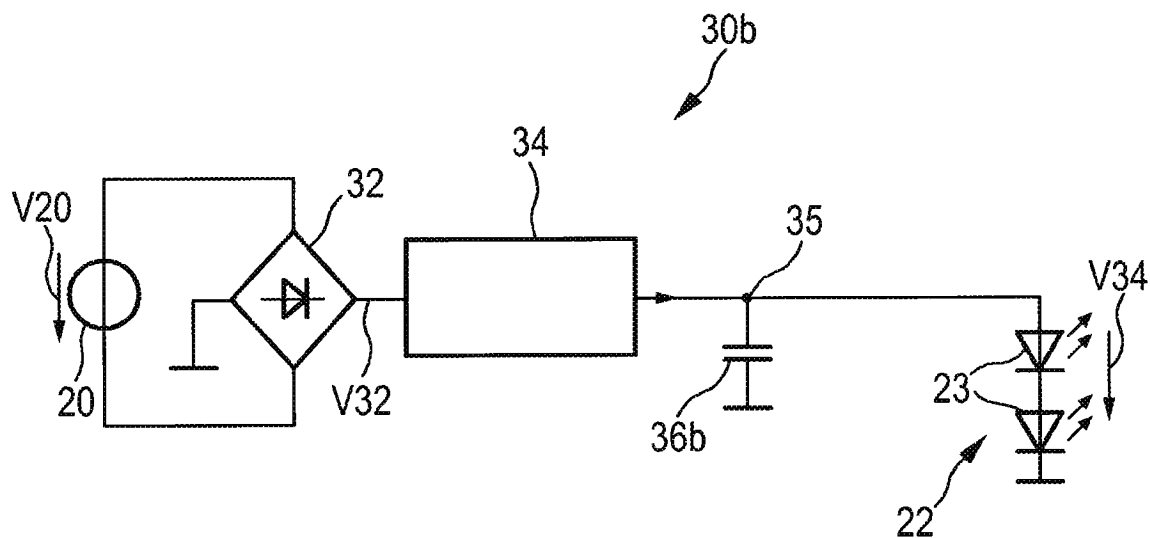


图2b

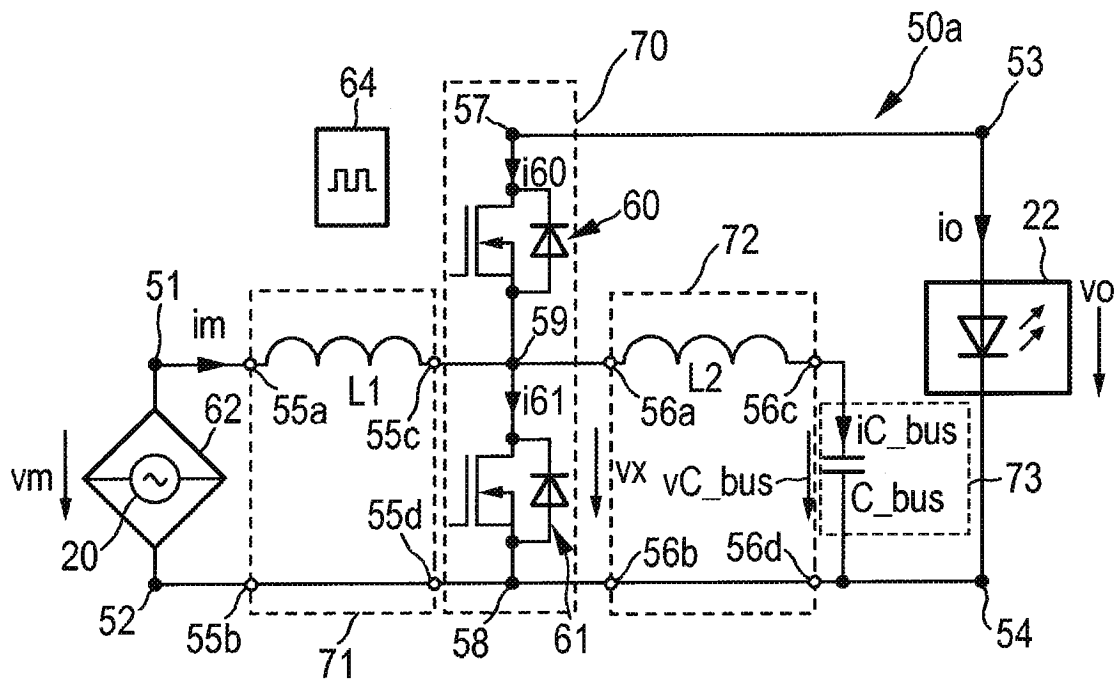


图3a

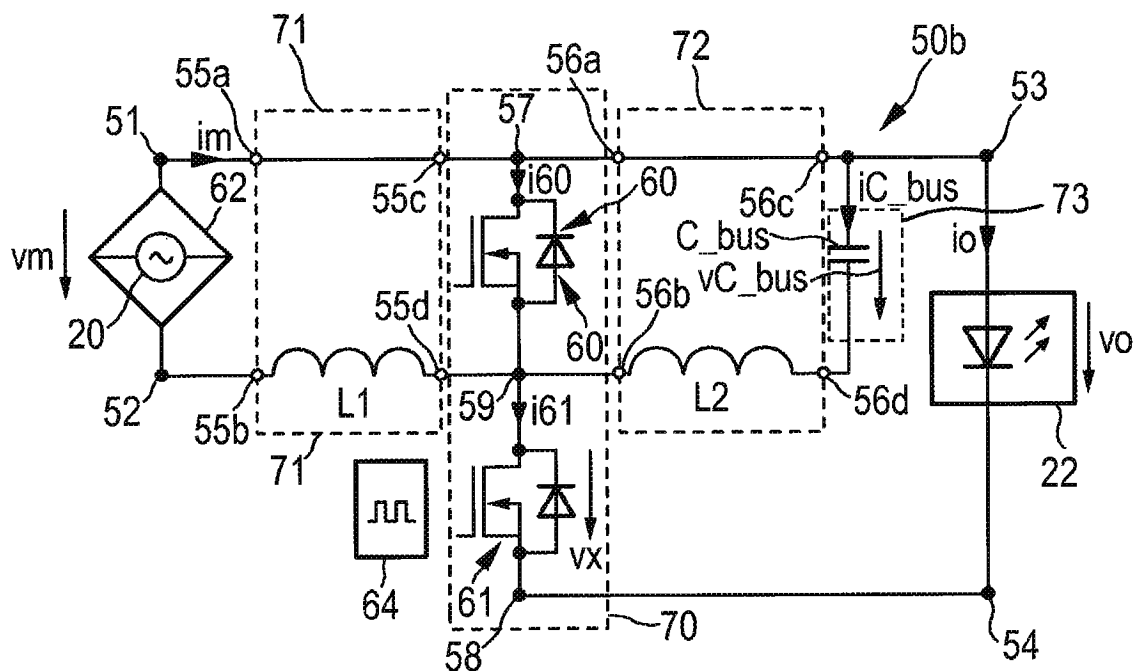


图3b

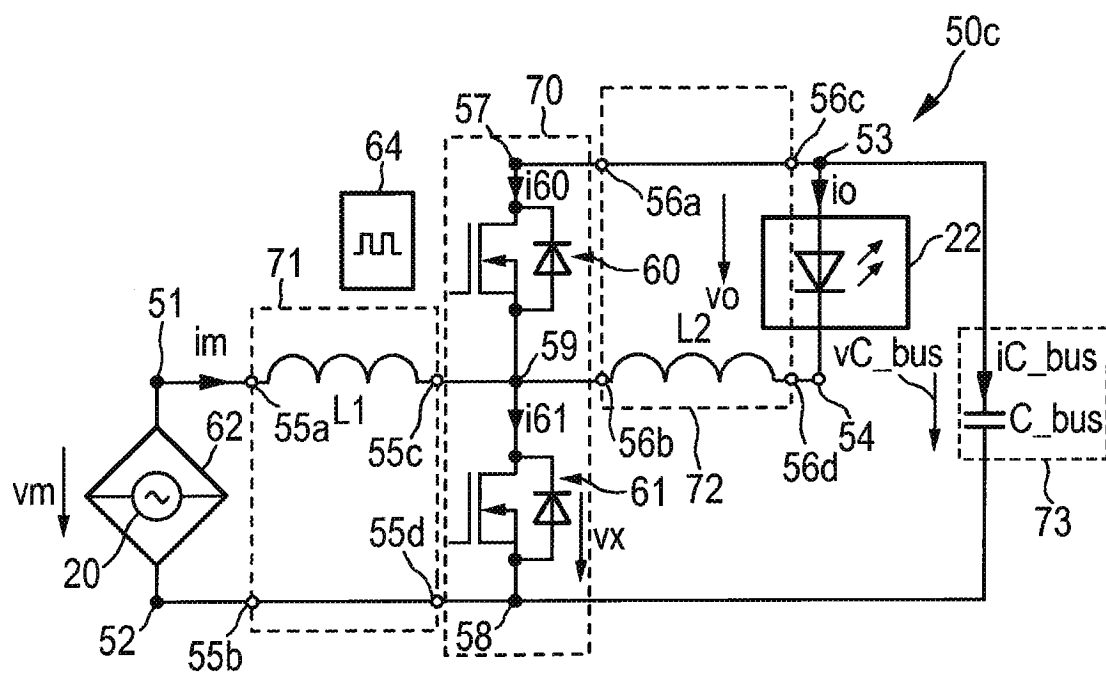


图4a

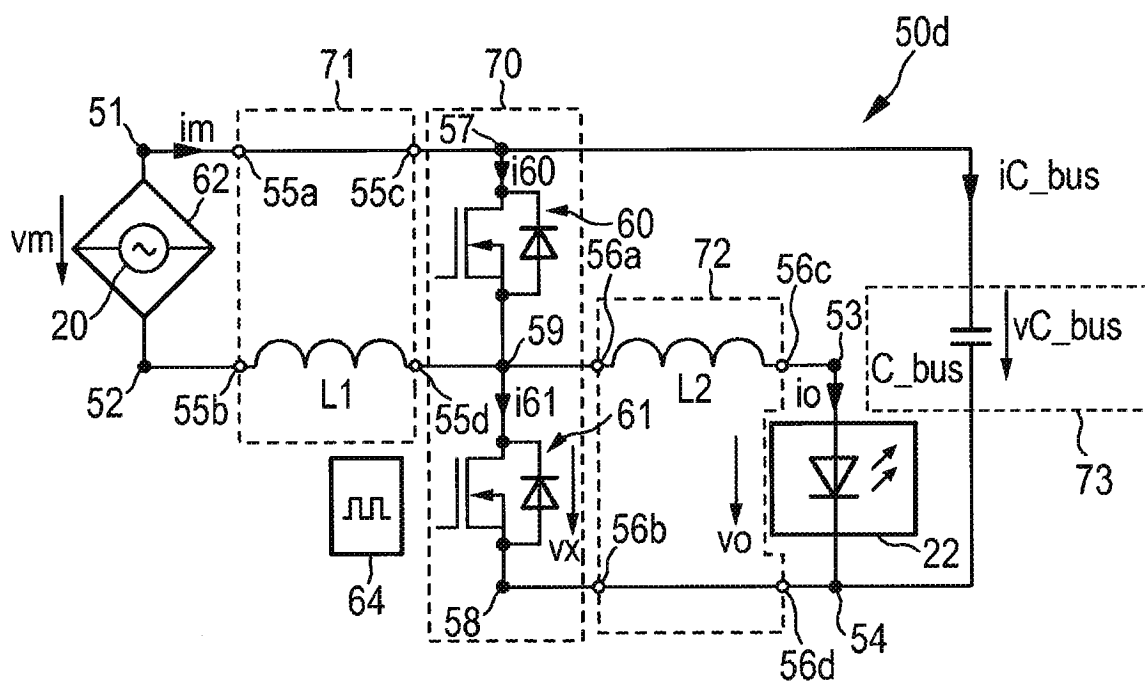


图4b

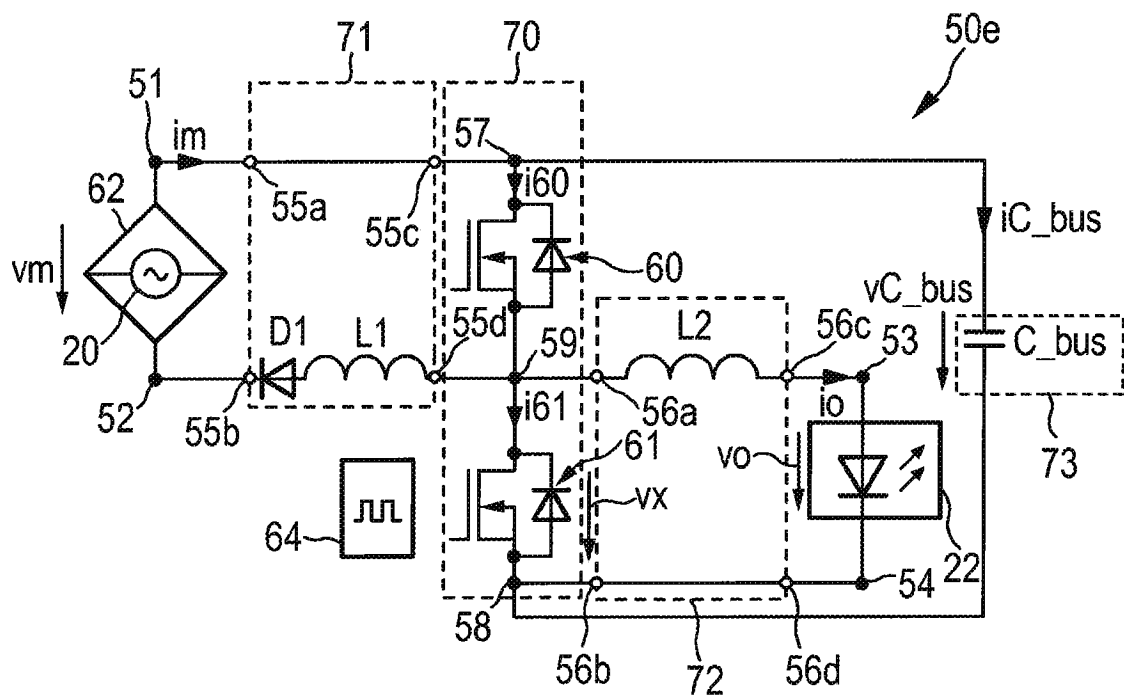


图4c

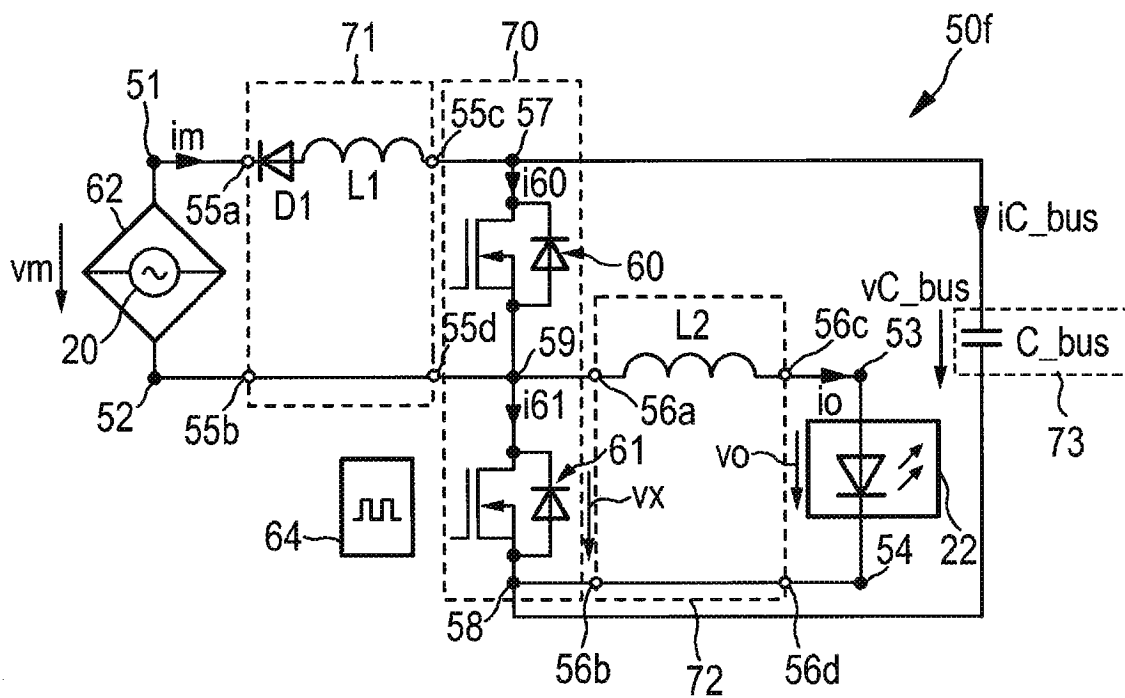


图4d

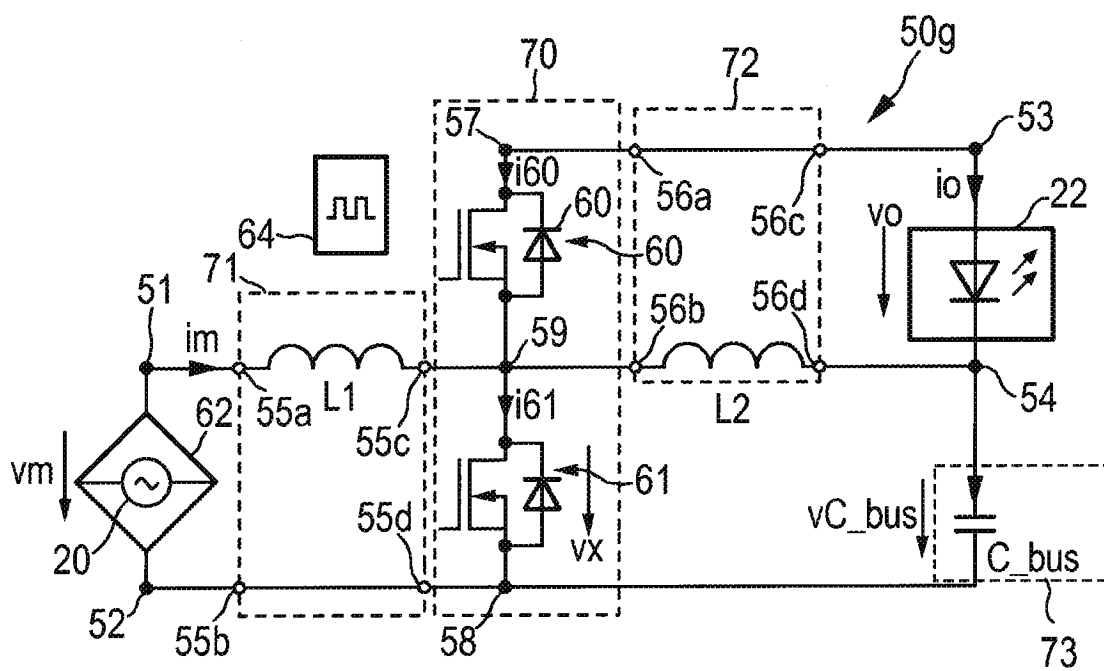


图5a

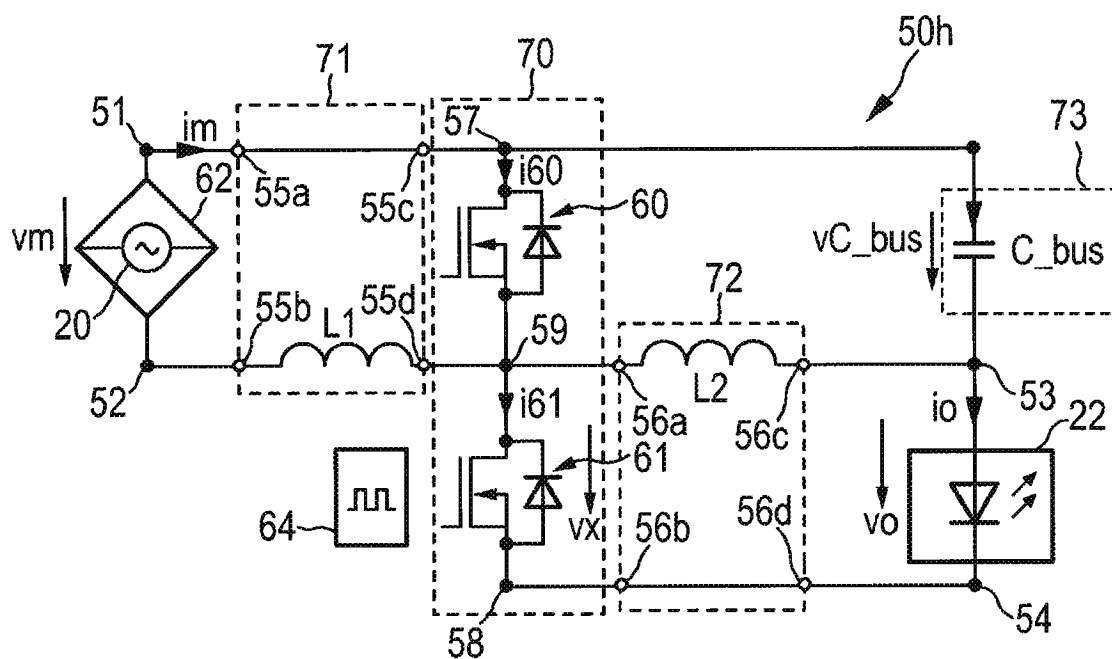


图5b

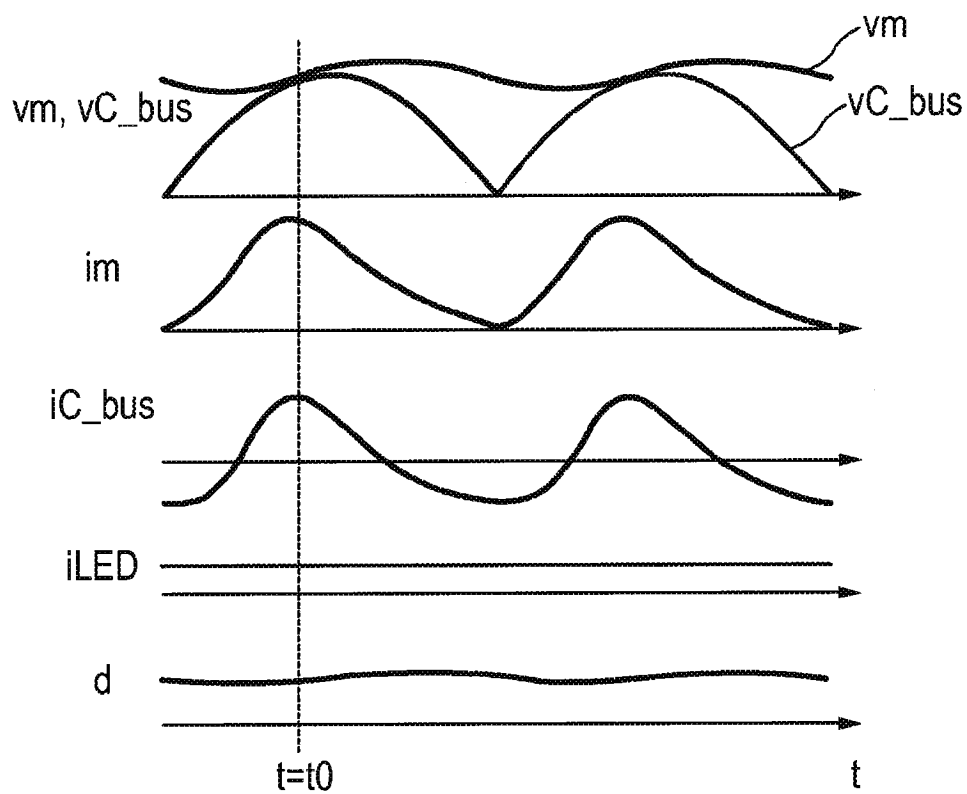


图6

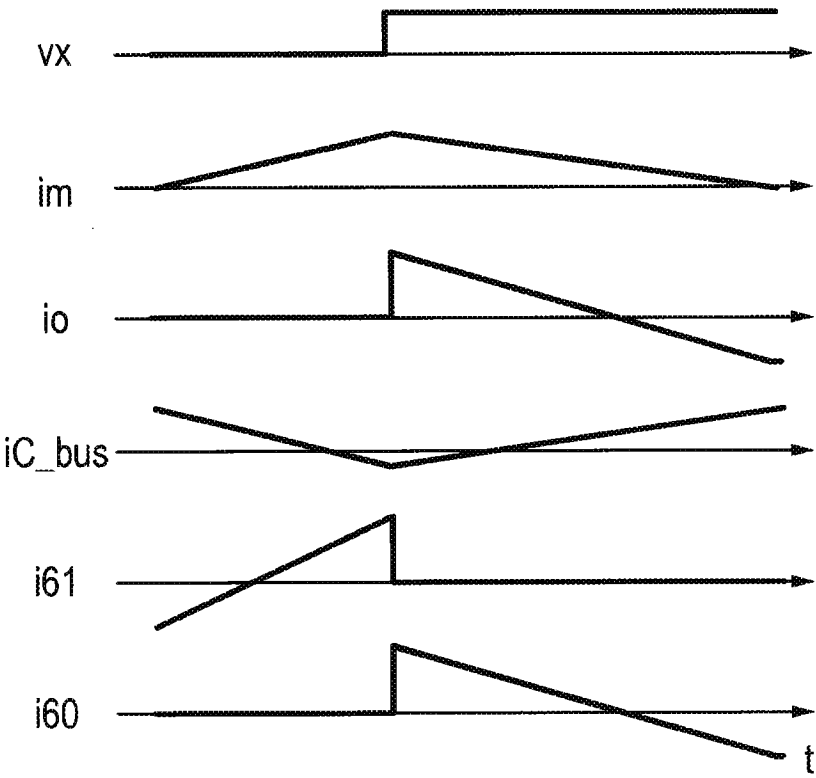


图7

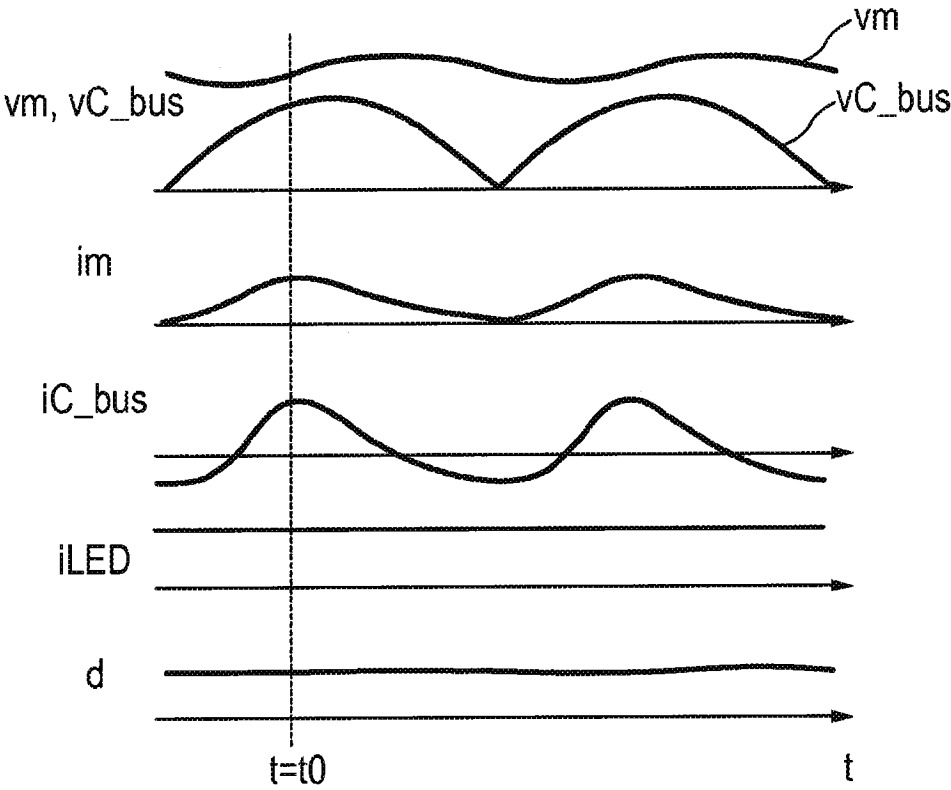


图8

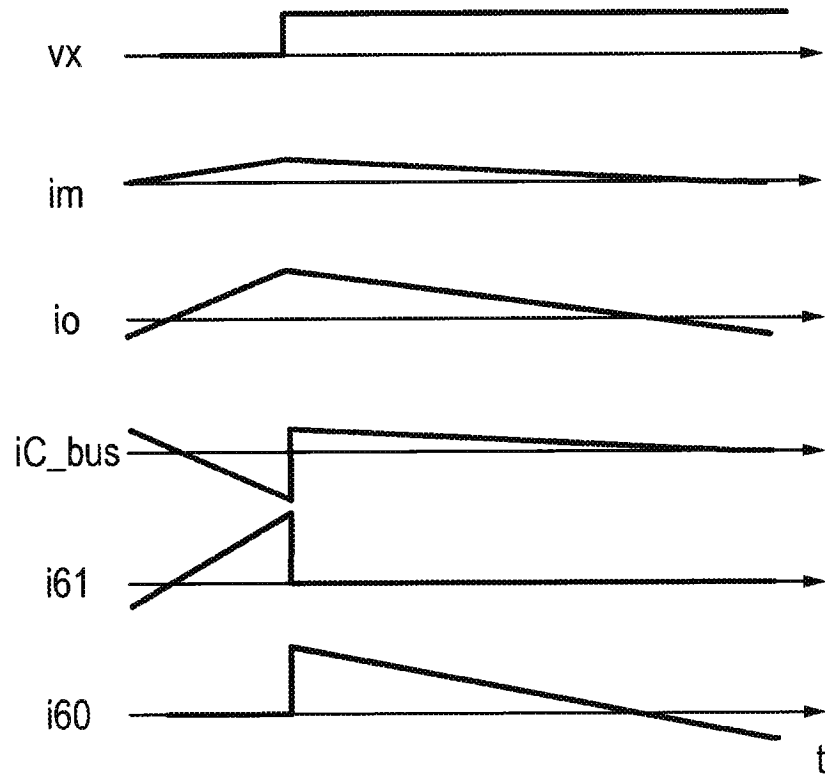


图9

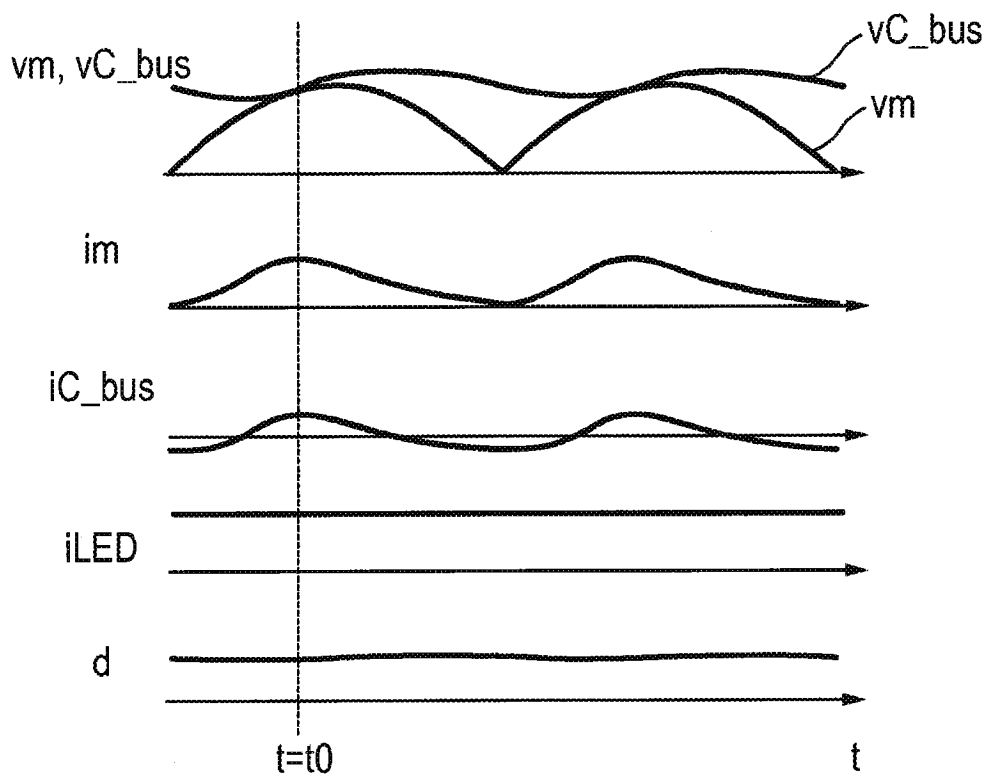


图10

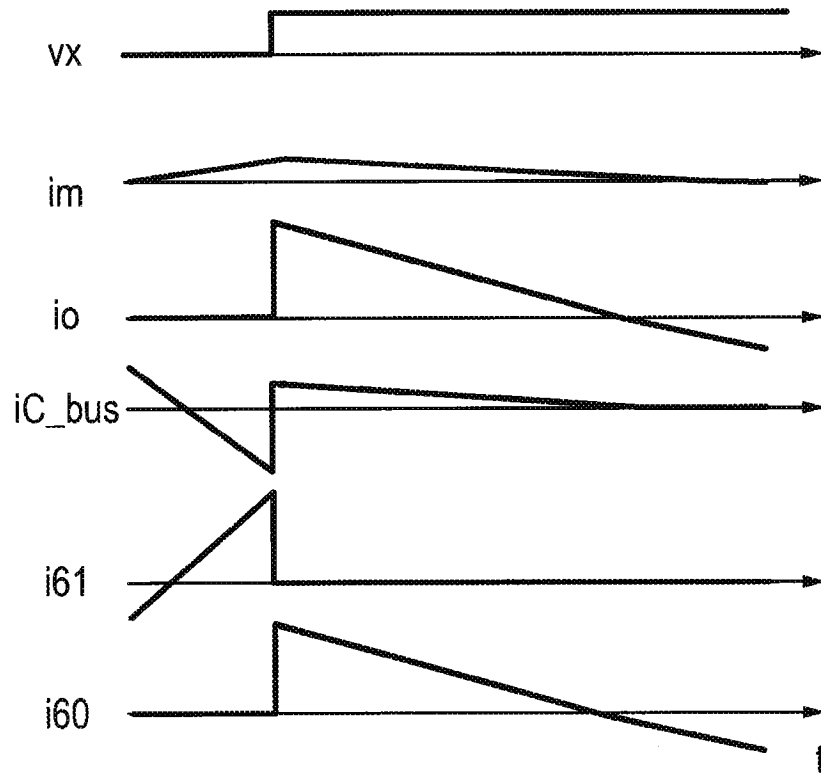


图11

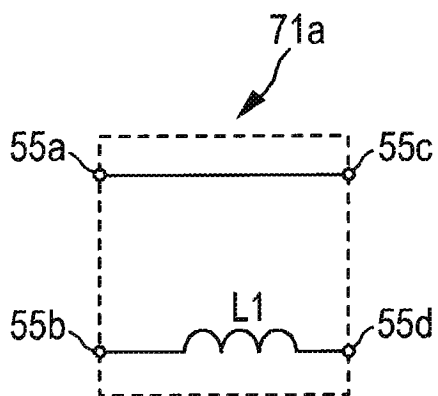


图12a

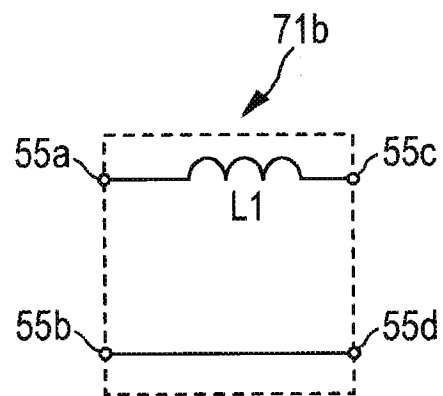


图12b

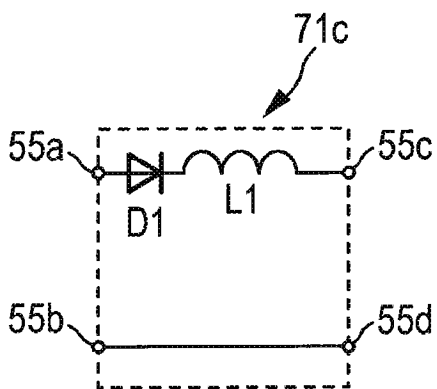


图12c

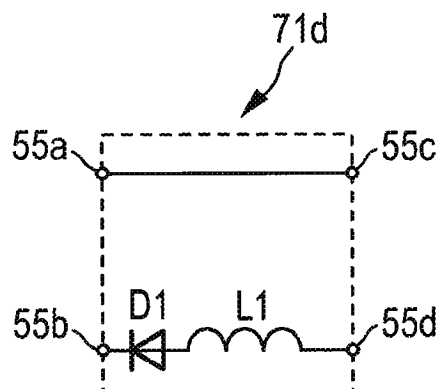


图12d

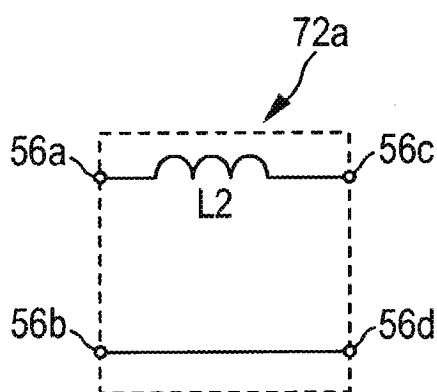


图13a

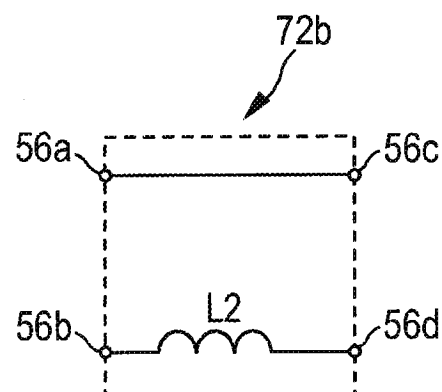


图13b

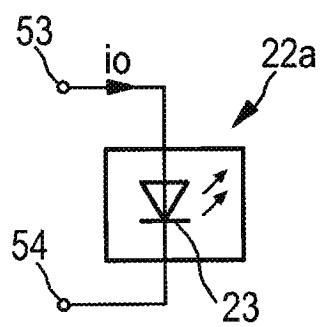


图14a

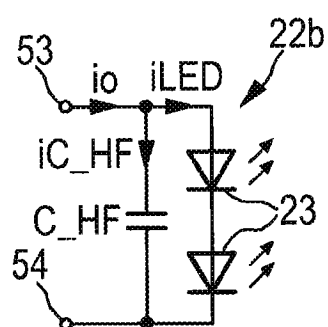


图14b

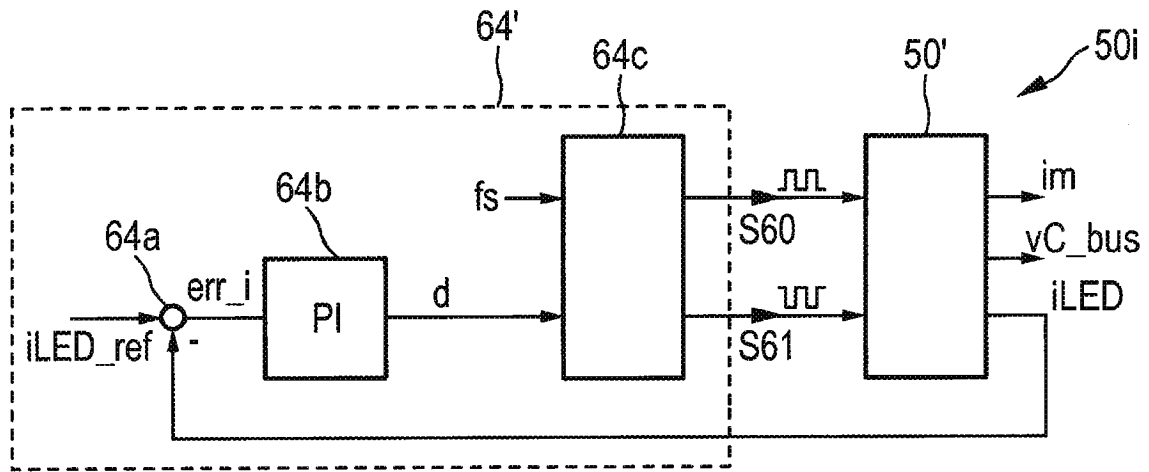


图15

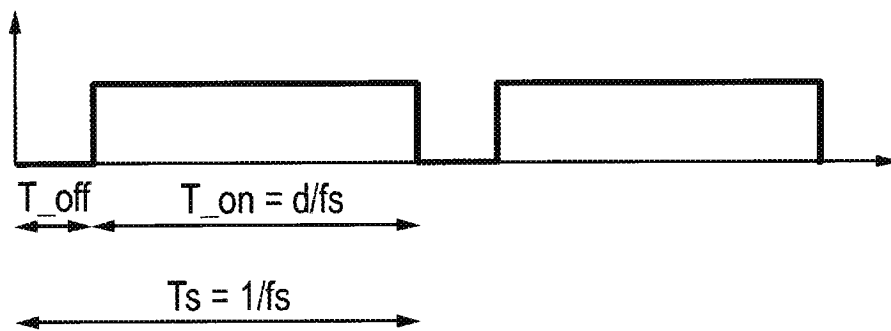


图16

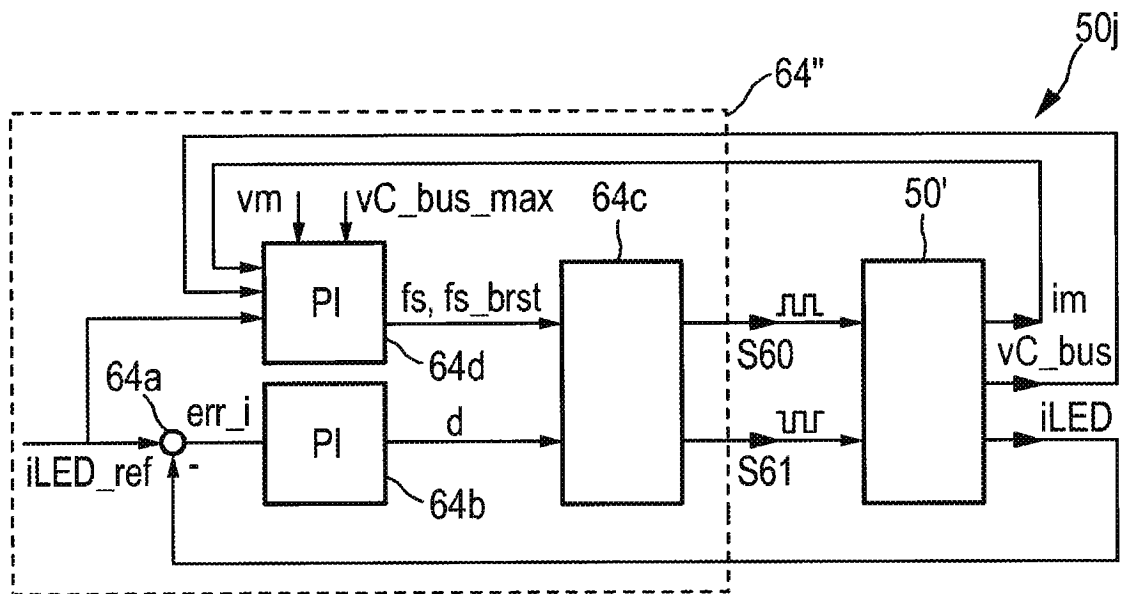


图17