

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4040245号
(P4040245)

(45) 発行日 平成20年1月30日(2008.1.30)

(24) 登録日 平成19年11月16日(2007.11.16)

(51) Int.Cl.	F I	
HO 1 L 21/822 (2006.01)	HO 1 L 27/04	F
HO 1 L 27/04 (2006.01)	GO 2 F 1/133	5 2 O
GO 2 F 1/133 (2006.01)	GO 9 G 3/20	6 1 1 A
GO 9 G 3/20 (2006.01)	GO 9 G 3/20	6 1 1 F
GO 9 G 3/36 (2006.01)	GO 9 G 3/20	6 1 2 A
請求項の数 5 (全 9 頁) 最終頁に続く		

(21) 出願番号	特願2000-295740 (P2000-295740)	(73) 特許権者	302062931 NECエレクトロニクス株式会社 神奈川県川崎市中原区下沼部1753番地
(22) 出願日	平成12年9月28日(2000.9.28)	(74) 代理人	100146178 弁理士 浜田 満広
(65) 公開番号	特開2002-110922 (P2002-110922A)	(72) 発明者	平塚 準 滋賀県大津市晴嵐2丁目9番1号 関西日本電気株式会社内
(43) 公開日	平成14年4月12日(2002.4.12)	審査官	大嶋 洋一
審査請求日	平成16年10月13日(2004.10.13)		
最終頁に続く			

(54) 【発明の名称】 半導体集積回路装置

(57) 【特許請求の範囲】

【請求項1】

外部からの電圧を内部電源によって内部電圧に変換し、この内部電圧をシフトレジスタに供給し、シフト・クロック信号に同期した走査信号を出力して、表示パネルの走査線を駆動する半導体集積回路装置において、

前記内部電源によりシフトレジスタに供給される電圧および/または電流の能力を、表示パネルに応じて切り替え可能にしたことを特徴とする半導体集積回路装置。

【請求項2】

前記電流能力を、前記シフト・クロック信号の周波数に対応して切り替え可能にしたことを特徴とする請求項1記載の半導体集積回路装置。

【請求項3】

異なる表示サイズの表示パネルに併用可能としたことを特徴とする請求項2記載の半導体集積回路装置。

【請求項4】

静止画用および動画用に併用可能としたことを特徴とする請求項2記載の半導体集積回路装置。

【請求項5】

前記電圧能力を、前記シフトレジスタのMOSFETの動作する段数に対応して切り替え可能にしたことを特徴とする請求項1記載の半導体集積回路装置。

【発明の詳細な説明】

【 0 0 0 1 】

【 発明の属する技術分野 】

本発明は表示パネルの走査線を駆動する半導体集積回路装置に関し、特に外部からの電圧を内部電源によって内部電圧に変換し、この内部電圧をシフトレジスタに供給して、シフト・クロック信号に同期した走査信号を出力する半導体集積回路装置に関する。

【 0 0 0 2 】

【 従来の技術 】

アクティブマトリックス方式の液晶表示装置の液晶表示モジュールは、図 4 に示すように、表示パネルとしての液晶パネル 100 と、液晶パネル 100 の外周に配置した駆動装置 200 とを具備している。液晶パネル 100 は、図示しないが、画素を構成する画素電極および TFT（薄膜トランジスタ）がマトリックス状に形成されたリア側のガラス基板と、コモン電極およびカラーフィルタが形成されたフロント側のガラス基板とが液晶を介して互に対向配置され、TFT と画素電極に、水平方向に延在し垂直方向に並設される走査線と、垂直方向に延在し水平方向に並設されるデータ線が接続されて構成されている。駆動装置 200 は、液晶パネル 100 のデータ線に接続される水平ドライバ IC 210 と、走査線に接続される垂直ドライバ IC 220 とで構成されている。垂直ドライバ IC 220 から各走査線に線順次に走査信号が供給されることにより、走査信号が供給された走査線に接続されている各 TFT がオンし、水平ドライバ IC 210 から各データ線に供給された駆動電圧がこのオンした TFT を介して対応する画素電極に供給され、コモン電極に供給される電圧との電位差で液晶を駆動する。

【 0 0 0 3 】

各ドライバ IC 210, 220 のモジュールへの実装は、例えば XGA (1024 × 768 画素) 表示および SXGA (1280 × 1024 画素) 表示の場合、次のようになる。

1 水平ドライバ IC 210

1 画素を表示するためにデータ線は R (赤)、G (緑)、B (青) 用の 3 本が必要なため、XGA 表示では $1024 \times 3 = 3072$ 本および SXGA 表示では $1280 \times 3 = 3840$ 本のデータ線を駆動する必要があり、例えば、データ線 384 本分の駆動能力を有する水平ドライバ IC 210 を使用した場合、同じ IC を XGA 表示にも SXGA 表示にも使用でき、液晶パネル 100 の上側外周に XGA 表示では 8 個および SXGA 表示では 10 個がカスケード接続で配置される。

2 垂直ドライバ IC 220

XGA 表示では 768 本および SXGA 表示では 1024 本の走査線を駆動する必要があり、例えば 256 本分の駆動能力を有する垂直ドライバ IC 220 を使用した場合、水平ドライバ IC 210 と同様に、同じ IC を XGA 表示にも SXGA 表示にも使用でき、液晶パネル 100 の左側外周に XGA 表示では 3 個および SXGA 表示では 4 個がカスケード接続で配置される。

【 0 0 0 4 】

以下に、上記垂直ドライバ IC 220 としての従来の垂直ドライバ IC 10 について、走査線 256 本分の駆動能力を有し、XGA 表示にも SXGA 表示にも使用できるものとして、図 5 を参照して説明する。垂直ドライバ IC 10 は、第 1 レベルシフト 11、シフトレジスタ 12、第 2 レベルシフト 13、出力回路 14、および内部電源 15 を有している。

【 0 0 0 5 】

第 1 レベルシフト 11 は、シフトレジスタ 12 への入力信号であるシフト方向切り替え入力 R/L、およびシフト・クロック入力 CLK を CMOS レベル (VDD1 - VSS) から内部動作レベル (VCC - VEE) にそれぞれレベルシフトしてシフトレジスタ 12 に供給するとともに、シフトレジスタ 12 の入出力信号であるスタート・パルス入出力 STVR, STVL を、入力時には CMOS レベルから内部動作レベルにレベルシフトしてシフトレジスタ 12 に供給し、出力時には内部動作レベルから CMOS レベルにレベルシフトしてシフトレジスタ 12 から出力する。

【0006】

シフトレジスタ12は、256ビット双方向性で、シフト方向切換え信号R/Lにより、例えば、R/L = “H”レベルのとき右シフトの方向となり、クロック信号CLKの立ち上がりエッジでスタート・パルスSTVRの“H”レベルを読み込み、シフト信号SR1, SR2, ..., SR256を順次、第2レベルシフト13に出力するとともに、左シフト・スタート・パルス入出力STVL端子から次段のドライバICにスタート・パルスSTVRとして出力する。

【0007】

第2レベルシフト13は、シフトレジスタ12からのシフト信号SR1, SR2, ..., SR256を内部動作レベル(VCC - VEE)から出力レベル(VDD2 - VEE)にそれぞれレベルシフトして出力回路14に供給する。

10

【0008】

出力回路14は、第2レベルシフト13でレベルシフトされたシフト信号SR1, SR2, ..., SR256を駆動能力を上げて走査信号O1, O2, ..., O256として出力する。

【0009】

内部電源15は、外部電源電圧VDD1を供給することにより、シフトレジスタ12に内部電圧VCCを供給する。内部電源15は、図6に示すように、抵抗16、Pチャネル型MOSFET17、Nチャネル型MOSFET18およびNチャネル型MOSFET19からなる直列回路20が外部電源VDD1とVEE間に接続されて構成されている。抵抗16の一端は外部電源VDD1に、他端はMOSFET17のソースに接続され、抵抗16とMOSFET17の接続点から内部電圧VCCを出力するようにしている。MOSFET17とMOSFET18とはドレイン同士で接続され、MOSFET18のソースはMOSFET19のドレインに接続され、MOSFET19のソースは外部電源VEEに接続されている。各MOSFET17, 18, 19はそれぞれゲートをドレインに接続している。

20

【0010】

この電源回路15の電流能力は、IC10がXGA表示にもSXGA表示にも使用できるように、次のように設定されている。液晶パネルのフレーム周波数を60Hzとすると、SXGA表示の場合、1秒間に走査線1024本×60回=延べ61440本の走査が必要になり、シフト・クロックCLKの周波数は61.44kHzとなり、XGA表示の場合、1秒間に走査線768本×60回=延べ46080本の走査が必要になり、シフト・クロックCLKの周波数は46.08kHzとなる。IC10のシフトレジスタ12をこれらの周波数で動作させる場合、SXGA表示の場合の電流能力を1とすると、XGA表示の場合の電流能力は、約0.75でよい。しかし、XGA表示とSXGA表示のどちらにも使用できるように、SXGA表示の場合の能力に設定している。

30

【0011】

【発明が解決しようとする課題】

上述のIC10は、XGA表示とSXGA表示のどちらにも使用できるように、内部電源15の電流の能力を、XGA表示の能力より大きいSXGA表示の能力に設定しているため、このIC10をXGA表示に使用した場合、シフトレジスタ12の機能をXGA表示として果たすのに、必要以上の電力を消費することになる。また、上記において、説明しなかったが、次のような問題もある。IC10が動画表示の能力を有している場合、このIC10を静止画表示の用途に使用する場合のシフト・クロックCLKは、動画の場合よりも低い周波数でよいから、この場合も必要以上の電力を消費することになる。また、IC10において、シフトレジスタを構成するMOSFETの縦積み段数が多くあり、用途に応じてこのMOSFETの動作する段数を切り替える際、少段数での用途の場合、多段数での用途の場合より低い電圧でよいから、多段数に対しての電圧が供給されると、この場合も必要以上の電力を消費することになる。

40

本発明は上記問題点を鑑みてなされたものであり、表示パネルの走査線を駆動する半導体集積回路装置を複数用途に使用する場合でも、シフトレジスタの電圧・電流能力を用途に応じた能力に内部電源で切換えることにより、用途に応じた最適な電力を消費するように

50

して、必要以上の電力消費をしないようにした半導体集積回路装置を提供することである。

【 0 0 1 2 】

【課題を解決するための手段】

(1) 本発明の半導体集積回路装置は、外部電源電圧から内部電源で変換した内部電圧により動作するシフトレジスタにシフト・クロック信号を供給して、走査信号を出力する表示パネルの走査線を駆動する複数用途の半導体集積回路装置において、前記シフトレジスタの電圧および/または電流の能力を、用途に応じ、前記内部電源への選択信号により切り替え可能にしたことを特徴とする。

(2) 本発明の半導体集積回路装置は、上記(1)項において、前記電流能力を、前記シフト・クロック信号の周波数に対応して切り替え可能にしたことを特徴とする。

(3) 本発明の半導体集積回路装置は、上記(2)項において、異なる表示サイズの表示パネルに併用可能としたことを特徴とする。

(4) 本発明の半導体集積回路装置は、上記(2)項において、静止画用および動画用に使用可能としたことを特徴とする。

(5) 本発明の半導体集積回路装置は、上記(1)項において、前記電圧能力を、前記シフトレジスタのM O S F E Tの動作する段数に対応して切り替え可能にしたことを特徴とする。

【 0 0 1 3 】

【発明の実施の形態】

以下に、本発明に基づき、一実施例の垂直ドライバI C 2 2 0としての垂直ドライバI C 3 0について、走査線2 5 6本分の駆動能力を有し、X G A表示にもS X G A表示にも使用できるものとして、図1を参照して説明する。垂直ドライバI C 3 0は、複数の第1レベルシフト3 1と、シフトレジスタ3 2と、第2レベルシフト3 3と、出力回路3 4と、内部電源3 5とを有している。

【 0 0 1 4 】

各第1レベルシフト3 1は、外部からの入力信号をC M O Sレベル(V D D 1 - V S S)から内部動作レベル(V C C - V E E)にそれぞれレベルシフトし、または、外部への出力信号を内部動作レベルからC M O Sレベルにレベルシフトして出力する。すなわち、シフトレジスタ3 2への入力信号であるシフト方向切り替え入力R / L、およびシフト・クロック入力C L KをC M O Sレベルから内部動作レベルにそれぞれレベルシフトしてシフトレジスタ3 2に供給する。また、シフトレジスタ3 2の入出力信号であるスタート・パルス入出力S T V R, S T V Lを、入力時にはC M O Sレベルから内部動作レベルにレベルシフトしてシフトレジスタ3 2に供給し、出力時には内部動作レベルからC M O Sレベルにレベルシフトしてシフトレジスタ3 2から出力する。さらに、内部電源3 5への入力信号である選択信号S EをC M O Sレベルから内部動作レベルにレベルシフトして内部電源3 5に供給する。

【 0 0 1 5 】

シフトレジスタ3 2は、2 5 6ビット双方向性で、シフト方向切換え信号R / Lにより、例えば、R / L = “ H ”レベルのとき右シフトの方向となり、クロック信号C L Kの立ち上がりエッジでスタート・パルスS T V Rの“ H ”レベルを読み込み、シフト信号S R 1, S R 2, ..., S R 2 5 6を順次、第2レベルシフト3 3に出力するとともに、左シフト・スタート・パルス入出力S T V L端子から次段のドライバI Cにスタート・パルスS T V Rとして出力する。

【 0 0 1 6 】

第2レベルシフト3 3は、シフトレジスタ3 2からのシフト信号S R 1, S R 2, ..., S R 2 5 6を内部動作レベル(V C C - V E E)から出力レベル(V D D 2 - V E E)にそれぞれレベルシフトして出力回路3 4に供給する。

【 0 0 1 7 】

出力回路3 4は、第2レベルシフト3 3でレベルシフトされたシフト信号S R 1, S R 2,

10

20

30

40

50

..., S R 2 5 6 を駆動能力を上げて走査信号 O 1 , O 2 , ..., O 2 5 6 とし出力する。

【 0 0 1 8 】

内部電源 3 5 は、外部電源電圧 VDD1 を供給した状態で、選択信号 S E のオン信号を供給することにより、シフトレジスタ 3 2 に S X G A 表示の場合に必要な能力の内部電圧 Vcc を供給し、選択信号 S E のオフ信号を供給することにより、シフトレジスタ 3 2 に X G A 表示の場合に必要な能力の内部電圧 Vcc を供給する。内部電源 3 5 は、図 2 に示すように、抵抗 3 6 a、Pチャネル型 MOSFET 3 7 a、Nチャネル型 MOSFET 3 8 a および Nチャネル型 MOSFET 3 9 a からなる直列回路 4 0 a と、抵抗 3 6 b、Pチャネル型 MOSFET 3 7 b、Nチャネル型 MOSFET 3 8 b および Nチャネル型 MOSFET 3 9 b からなる直列回路 4 0 b とが、スイッチ 4 1 a、4 1 b を介して並列接続され外部電源 VDD1 と VEE 間に接続されて構成されている。抵抗 3 6 a の一端およびスイッチ 4 1 a を介した抵抗 3 6 b の一端は外部電源 VDD1 に、抵抗 3 6 a、3 6 b の他端は MOSFET 3 7 a、3 7 b のソースにそれぞれ接続され、抵抗 3 6 a、3 6 b と MOSFET 3 7 a、3 7 b のそれぞれの接続点同士は短絡され、そこから内部電圧 VCC を出力するようにしている。MOSFET 3 7 a、3 7 b と MOSFET 3 8 a、3 8 b とはそれぞれドレイン同士で接続され、MOSFET 3 8 a、3 8 b のソースは MOSFET 3 9 a、3 9 b のドレインにそれぞれ接続され、MOSFET 3 9 a のソースおよびスイッチ 4 1 b を介した MOSFET 3 9 b のソースは外部電源 VEE に接続されている。各 MOSFET 3 7 a、3 7 b、3 8 a、3 8 b、3 9 a、3 9 b はそれぞれゲートをドレインに接続している。

【 0 0 1 9 】

この電源回路 3 5 の電流能力は、S X G A 表示の場合の電流能力を 1 とすると、X G A 表示の場合の電流能力が、約 0 . 7 5 となるように、次の 2 つの条件で、直列回路 4 0 a および直列回路 4 0 b の各抵抗の抵抗値と各 MOSFET のサイズを設定している。

1 選択信号 S E のオン信号を供給し、直列回路 4 0 a に直列回路 4 0 b を電氣的に並列接続して、両回路の動作を有効としたときに、シフトレジスタ 3 2 に S X G A 表示の場合に必要な電流能力の内部電圧 Vcc が供給できる。

2 選択信号 S E のオフ信号を供給し、直列回路 4 0 a から直列回路 4 0 b を電氣的に切り離して、直列回路 4 0 a のみの動作を有効としたときに、シフトレジスタ 3 2 に X G A 表示の場合に必要な電流能力の内部電圧 Vcc が供給できる。

上記条件を満たすように、直列回路 4 0 a と直列回路 4 0 b との電流能力の比は、0 . 7 5 : 0 . 2 5 = 3 : 1 と設定すればよく、抵抗 3 6 a、3 6 b の抵抗値は、抵抗 3 6 a の抵抗値を R とすると、抵抗 3 6 b の抵抗値を 3 R に設定し、各 MOSFET のサイズは、MOSFET 3 7 b、3 8 b、3 9 b のサイズ (ゲート幅 / ゲート長) を $W 1 / L$ 、 $W 2 / L$ 、 $W 3 / L$ とすると、MOSFET 3 7 a、3 8 a、3 9 a のサイズを $3 W 1 / L$ 、 $3 W 2 / L$ 、 $3 W 3 / L$ と設定している。

【 0 0 2 0 】

以上のように、内部電源 3 5 を選択信号 S E により切り替えることにより、I C 3 0 を S X G A 表示に使用する場合は、シフトレジスタ 3 2 に S X G A 表示の場合に必要な電流能力の内部電圧 Vcc を供給でき、I C 3 0 を X G A 表示に使用する場合は、シフトレジスタ 3 2 に X G A 表示の場合に必要な電流能力の内部電圧 Vcc を供給できるので、I C 3 0 を X G A 表示に使用する場合に、シフトレジスタ 3 2 を最適な電流能力で動作でき、必要以上の電力を消費しなくてもよい。

【 0 0 2 1 】

次に、図 1 の内部電源 3 5 に替わる他の実施例の内部電源 4 5 を図 3 を参照して説明する。内部電源 4 5 は、外部電源電圧 VDD1 を供給した状態で、選択信号 S E を 4 水準で供給することにより、シフトレジスタ 3 2 に必要な電圧能力と電流能力を切り替えて内部電圧 Vcc を供給する。この電源 4 5 を用いた I C 3 0 の場合、4 つの用途に最適な電源を選択でき、電流能力だけでなく電圧能力も最適なものを選択できる。電圧能力の選択は、例えば、シフトレジスタを構成する MOSFET の縦積み段数が多くあり、用途に応じてこの MOSFET の動作する段数を切り替えたいときに必要となる。内部電源 4 5 は、抵抗

46a, 46bと、Pチャネル型MOSFET47a、Nチャネル型MOSFET48aおよびNチャネル型MOSFET49aからなる直列回路50aと、Pチャネル型MOSFET47b、Nチャネル型MOSFET48bおよびNチャネル型MOSFET49bからなる直列回路50bと、切り替えスイッチ51とを有している。切り替えスイッチ51は切り替え端子a, b, c, dと共通端子eとを有し、選択信号SEの水準により、端子a-e間と端子b-e間とが相補的にスイッチオン・オフされ、端子c-e間と端子d-e間とが相補的にスイッチオン・オフされる。抵抗46a, 46bの一端は外部電源VDD1に共通接続され、抵抗46a, 46bの他端は切り替えスイッチ51の端子a, bにそれぞれ接続されている。切り替えスイッチ51の端子c, dはMOSFET47a, 47bのソースにそれぞれ接続されており、端子eから内部電圧VCCを出力する。MOSFET47a, 47bとMOSFET48a, 48bとはそれぞれドレイン同士で接続され、MOSFET48a, 48bのソースはMOSFET49a, 49bのドレインにそれぞれ接続され、MOSFET49a, 49bのソースは外部電源VEEに共通接続されている。各MOSFET47a, 47b, 48a, 48b, 49a, 49bはそれぞれゲートをドレインに接続している。

10

【0022】

この電源回路45の電圧・電流の能力は、4つの用途の電圧・電流能力を有するように、次の4つの条件で、抵抗46a, 46bの抵抗値と直列回路50a, 50bの各MOSFETのサイズを設定している。

1 選択信号SEの水準信号SE1を供給し、切り替えスイッチ51の端子a-e間と端子c-e間とがスイッチオンされ、抵抗46aと直列回路50aとを電気的に直列接続してこの回路の動作を有効としたときに、シフトレジスタ32に第1の用途の場合に必要な能力の内部電圧Vccが供給できる。

20

2 選択信号SEの水準信号SE2を供給し、切り替えスイッチ51の端子b-e間と端子d-e間とがスイッチオンされ、抵抗46bと直列回路50bとを電気的に直列接続してこの回路の動作を有効としたときに、シフトレジスタ32に第2の用途の場合に必要な能力の内部電圧Vccが供給できる。

3 選択信号SEの水準信号SE3を供給し、切り替えスイッチ51の端子a-e間と端子d-e間とがスイッチオンされ、抵抗46aと直列回路50bとを電気的に直列接続してこの回路の動作を有効としたときに、シフトレジスタ32に第3用途の場合に必要な能力の内部電圧Vccが供給できる。

30

4 選択信号SEの水準信号SE4を供給し、切り替えスイッチ51の端子b-e間と端子c-e間とがスイッチオンされ、抵抗46bと直列回路50aとを電気的に直列接続してこの回路の動作を有効としたときに、シフトレジスタ32に第4の用途の場合に必要な能力の内部電圧Vccが供給できる。

【0023】

以上のように、内部電源45を選択信号SEの水準を選択することにより、IC30を4つの表示用途のそれぞれに必要な能力の内部電圧Vccを供給でき、必要以上の電力を消費しなくてもよい。

尚、上記実施例では、液晶パネルの走査線を駆動するICを例に説明したが、これに限定されることなく、外部電源電圧から内部電源で変換した内部電圧により動作するシフトレジスタを用いて走査信号を出力する複数用途に用いるICであれば適用可能である。また、上記一実施例では、SXGA表示とXGA表示の切り替えを例にして説明したが、他の表示サイズで切り替える用途に適用してもよい。また、同じ表示サイズでのフレーム周波数を切り替える用途に適用してもよい。また内部電源での能力の切り替えを2水準と4水準を例に説明したが、これに限定されることなく、必要に応じて、2水準以上の他の水準で切り替える内部電源であってもよい。

40

【0024】

【発明の効果】

本発明によれば、外部からの電圧を内部電源によって内部電圧に変換し、この内部電圧を

50

シフトレジスタに供給して、シフト・クロック信号に同期した走査信号を出力するとき、シフトレジスタの電圧および/または電流の能力を表示パネルに応じて切り替え可能にしたので、必要以上の電力消費をしないようにした表示パネルの走査線を駆動する半導体集積回路装置を提供することができる。

【図面の簡単な説明】

【図 1】 本発明の一実施例である垂直ドライバ IC の概略構成を示すブロック図。

【図 2】 図 1 の垂直ドライバ IC に用いられる一実施例の内部電源の回路図。

【図 3】 図 1 の垂直ドライバ IC に用いられる他の実施例の内部電源の回路図。

【図 4】 液晶表示モジュールの概略構造図。

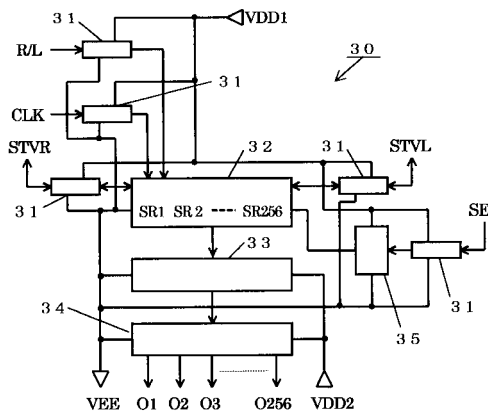
【図 5】 従来の垂直ドライバ IC の概略構成を示すブロック図。

【図 6】 図 5 の垂直ドライバ IC に用いられる内部電源の回路図。

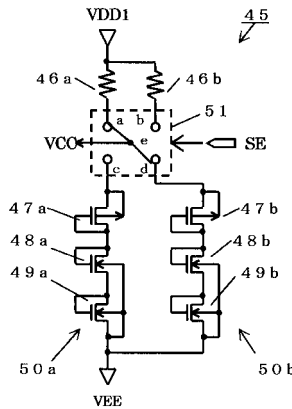
【符号の説明】

- 30 垂直ドライバ IC
- 31 第 1 レベルシフト
- 32 シフトレジスタ
- 33 第 2 レベルシフト
- 34 出力回路
- 35、45 内部電源

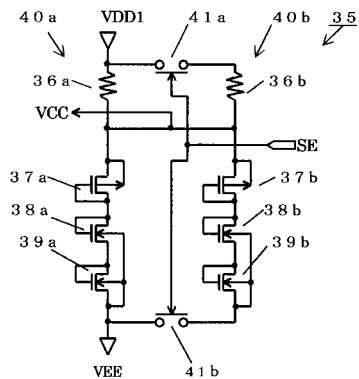
【図 1】



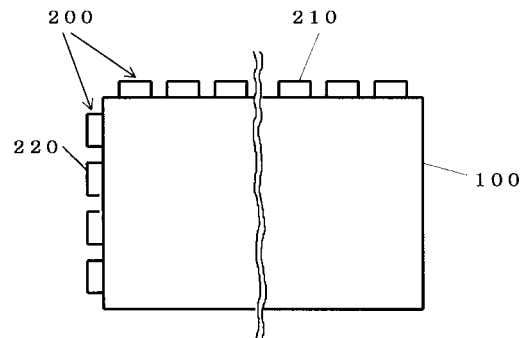
【図 3】



【図 2】



【図 4】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 2 E
G 0 9 G 3/36

(56)参考文献 特開2001-184036(JP,A)
特開2001-34234(JP,A)
特開平09-281933(JP,A)
特開平09-204160(JP,A)
特開平08-254684(JP,A)
特開平08-152596(JP,A)
特開平06-214530(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/822
G02F 1/133
G09G 3/20
G09G 3/36
H01L 27/04