

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2010-520624  
(P2010-520624A)

(43) 公表日 平成22年6月10日(2010.6.10)

(51) Int.Cl.	F 1	テーマコード (参考)
HO 1 C 7/00	(2006.01)	HO 1 C 7/00
HO 1 C 17/06	(2006.01)	HO 1 C 17/06
HO 1 C 17/12	(2006.01)	HO 1 C 17/12

審査請求 未請求 予備審査請求 有 (全 13 頁)

(21) 出願番号	特願2009-552007 (P2009-552007)
(86) (22) 出願日	平成20年2月21日 (2008. 2. 21)
(85) 翻訳文提出日	平成21年11月2日 (2009. 11. 2)
(86) 國際出願番号	PCT/US2008/054557
(87) 國際公開番号	W02008/109262
(87) 國際公開日	平成20年9月12日 (2008. 9. 12)
(31) 優先権主張番号	60/892,503
(32) 優先日	平成19年3月1日 (2007. 3. 1)
(33) 優先権主張国	米国(US)

(71) 出願人	507263807 ヴィシェイ インターテクノロジー イン コーポレイテッド アメリカ合衆国 ネブラスカ州 6860 2-0609 コロンバス トウェンティ サード ストリート 1122 ピオ ボックス 609
(74) 代理人	100081961 弁理士 木内 光春
(72) 発明者	ベルマン ミハエル アメリカ合衆国 ネブラスカ州 6860 2-0609 コロンバス トウェンティ サード ストリート 1122

最終頁に続く

(54) 【発明の名称】耐硫化チップ抵抗器およびその製造方法

## (57) 【要約】

【課題】本発明は、耐硫化性を有するチップ抵抗器に関する。

【解決手段】本発明のチップ抵抗体は、絶縁基板11、銀ベースのサーメットを使用して基板の上面に形成された上部端子電極12、底部電極13、上部端子電極12間に位置され、それらに部分的に重なる抵抗素子14、抵抗素子14を完全にまたは部分的に覆うオプションの内側保護コーティング15、内側保護コーティング15を完全に覆い、上部端子電極12を部分的に覆う外側保護コーティング16、基板の端面と上部電極12と底部電極13を覆い外側保護コーティング16に部分的に重なるニッケルのメッキ層17と、ニッケル層17を覆う仕上げメッキ層18とを備える。ニッケル層17と外側保護層16との重なり合いは、ニッケルメッキプロセスの前に外側保護層16の縁部をメッキ可能にするので封止特性を有する。

【選択図】図1

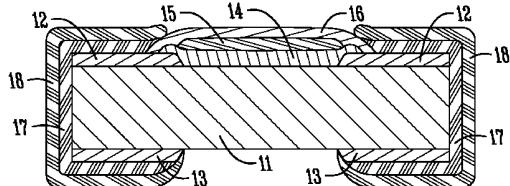


Fig.1

**【特許請求の範囲】****【請求項 1】**

絶縁基板の上に取り付けられた抵抗素子の両側にある硫化を受け易い上部端子電極と、抵抗素子の上の外側非導電性保護コーティングと、  
絶縁基板の対向端面と硫化を受け易い上部端子電極の一部とを覆う少なくとも1つの導電性金属メッキ層を備え、  
金属メッキ層は、事前形成された金属層によって、硫化を受け易い端子電極と外側非導電性保護コーティングの隣接縁部とに接着されることを特徴とするチップ抵抗体。

**【請求項 2】**

絶縁基板の端面と外側非導電性保護コーティングの端面の金属化により形成された金属層が事前形成されていることを特徴とする請求項1のチップ抵抗体。 10

**【請求項 3】**

金属化層がスパッタリングによって形成される請求項1のチップ抵抗体

**【請求項 4】**

金属メッキ層がスパッタリングによって形成された請求項1のチップ抵抗体

**【請求項 5】**

端子電極に接着した金属メッキ層の上に第二の金属メッキ層をさらに含むことを特徴とした請求項1のチップ抵抗体。

**【請求項 6】**

外側非導電性保護コーティングの隣接する縁部の一部と重なり合う金属メッキ層を含む請求項1のチップ抵抗体。 20

**【請求項 7】**

金属層と効果的に重なり合うことで電極端子を封止することを特徴とする請求項6のチップ抵抗体。

**【請求項 8】**

前期の封止によって端子電極硫化現象が阻止されることを特徴とする請求項7のチップ抵抗体。

**【請求項 9】**

チップ抵抗体が厚膜抵抗体である請求項1のチップ抵抗体。

**【請求項 10】**

チップ抵抗体が薄膜抵抗体である請求項1のチップ抵抗体。 30

**【請求項 11】**

端子電極が銀からなる請求項1のチップ抵抗体。

**【請求項 12】**

絶縁基板の上に取り付けられた抵抗素子の両側にある硫化を受け易い上部端子電極と、抵抗素子の上の外側非導電性保護コーティングと、

絶縁基板の対向端面と硫化を受け易い上部端子電極の一部とを覆う少なくとも1つの導電性金属メッキ層と、端子電極を外的環境から封止することを備えていることを特徴とするチップ抵抗体の硫化を妨げるための方法。

**【請求項 13】**

端子電極を封止するステップは、端子電極の露出し上部と、外側非導電性保護コーティングの隣接する縁部との上に金属メッキ層を重ねることによって行うことを行うことを特徴とする請求項12の方法。 40

**【請求項 14】**

端子電極を封止するステップは、金属メッキ層の形成の前に外側非導電性保護コーティングの隣接縁部を金属化することを含む請求項12の方法。

**【請求項 15】**

請求項14の工程により作られたことを特徴とするチップ抵抗体

**【請求項 16】**

端面を有する絶縁基板の上に上部端子電極と抵抗素子とを形成し、 50

抵抗素子と上部端子電極の隣接部分との上に非導電性外側保護コーティングを形成し、外側保護コーティングの中央部分をマスキングし、  
スパッタリングによって外側保護コーティングの縁部を金属化し、  
スパッタリングまたは導電インク形成によって基板の端面を金属化し、マスクを除去し、  
外側保護コーティングの金属化された縁部と基板の端面とをニッケルメッキし、ニッケルメッキの上に仕上げ層を配置する工程によって製造されることを特徴とするチップ抵抗体。

**【請求項 17】**

チップ抵抗器は、  
上面、それと反対側の底面、および対向する端面を有する絶縁基板と、  
基板の上面に形成された上部端子電極と、  
基板の底面に形成された底部電極と、  
上部端子電極の間に位置決めされ、上部端子電極に部分的に重なる抵抗素子と、  
上部端子電極を部分的に覆う外側保護コーティングとを含み、  
外側保護コーティングの縁部が、メッキによる被覆を容易にするように活性化され、ニッケルのメッキ層が、基板の端面と上部電極と底部電極とを覆い、外側保護コーティングの縁部に重なり、  
これにより、その下にある上部端子電極を周囲雰囲気から封止することを特徴とするチップ抵抗体。  
10

**【請求項 18】**

少なくとも部分的に抵抗素子を覆う内側保護コーティングと、  
内側保護コーティングを完全に覆う外側コーティングを  
含むことを特徴とする請求項 17 のチップ抵抗体。

**【請求項 19】**

硫化を受けやすい物質から形成された上部端子電極及び下部端子電極を含むことを特徴とする請求項 17 のチップ抵抗体。  
20

**【請求項 20】**

硫化を受けやすい物質に銀が含まれる請求項 19 のチップ抵抗体。  
30

**【発明の詳細な説明】****【技術分野】****【0001】**

関連出願の相互参照

本出願は、全体を参照として本明細書に組み込む 2007 年 3 月 1 日出願の米国仮特許出願第 60/892,503 号に対する米国特許法第 119 条の下での優先権を主張するものである。

**【0002】**

本発明は、チップ抵抗器に関し、詳細には、耐硫化性を有するチップ抵抗器に関する。  
40

**【背景技術】****【0003】**

大多数の厚膜チップ抵抗器、およびいくつかの薄膜抵抗器における端子電極は、銀ベースのサーメットからなる。金属銀は、高い導電性と、銀ベースのサーメットが空气中で燃焼されるときの優れた耐酸化性とを含めたいいくつかの有利な特性を有する。残念ながら、金属銀には欠点もある。そのような欠点の 1 つは、金属銀が硫黄および硫黄化合物の影響を非常に受け易いことである。その際、銀は、非導電性の硫化銀となり、銀ベース抵抗器端子に開路が生じる。上記の故障メカニズムは、硫化現象または硫化と呼ばれる。

**【0004】**

従来技術の耐硫黄性のない厚膜チップ抵抗器を、図 2 に示す。この抵抗器は、絶縁基板 1 と、上部銀ベース端子電極 2 と、底部銀ベース電極 3 と、抵抗素子 4 と、オプションの保護層 5 と、外側保護層 6 と、メッキニッケル層 7 と、メッキ仕上げ層(一般にはスズ) 8

とからなる。各上部電極 2 が、当接する層、すなわち(a)外側保護コーティング 6(ガラスまたはポリマー)と、(b)メッキニッケル層 7 およびメッキ仕上げ層 8 とによって覆われる。問題は、一方の側からの非金属コーティング 6 と、別の側からのメッキ金属層 7, 8 との相互の接着性が弱いことである。そのため、それらの間に小さな間隙ができるようになり、銀電極 2 の表面への周囲空気の浸入が生じる。周囲空気が硫黄化合物を含む場合、しばらく経つと銀電極が破壊される。これが、自動車および工業用途で汎用チップ抵抗器がよく故障する原因である。

#### 【0005】

硫化現象を防止するために 2 つの公知の方法が使用されている。1 つの方法は、耐硫黃性を有する別の貴金属(金、銀パラジウム合金など)を銀の代わりに用いる、またはそのような貴金属によって銀をクラッドすることを含む。第 2 の方法は、銀ベース端子が周囲空気と接触しないように端子の封しをすることである。

10

#### 【0006】

第 1 の方法の欠点として、耐硫黃性貴金属が高価であること、金属銀に比べて耐硫黃性貴金属の導電性が低いこと、および銀でない端子が、銀端子と共に使用するために設計された厚膜抵抗器インクと適合しない可能性があることが挙げられる。

#### 【0007】

従来技術による第 2 の方法(例えば、全体を参照として本明細書に組み込む米国特許第 7,098,768 号明細書参照)は、補助上部電極 9(図 3)と最上層オーバーコート 6' との 2 つの層を追加することからなる。補助上部電極 9 は、各上部銀ベース端子電極 2 を完全に覆い、外側保護コーティング 6 に部分的に重なる。最上層オーバーコート 6' は、抵抗器の中央部分を覆い、補助上部電極 9 に重なる。

20

#### 【0008】

そのような構成では、補助上部電極は、オプションの可能(導電性)であり、かつ耐硫黃性を有するべきである。そのような材料の例として、カーボンフィラーまたはベース金属フィラーを有するポリマーベースの厚膜インクと、ベース金属フィラーを有する焼結タイプの厚膜インクとが挙げられる。補助上部電極を使用する欠点としては、カーボンまたはベース金属フィラーを有するポリマーベース材料の導電性が低く、メッキ可能性が低いこと、補助上部電極に焼結タイプのインクが使用されるときに抵抗シフトが生じ得ること、端子において互いに重なる複数の層の間の位置関係を保つのが難しい小さなサイズの抵抗器(長さ 1 mm 以下)で実施するのが難しいこと、および抵抗器の厚さが増加することが挙げられる。

30

#### 【0009】

耐硫化性を有する改良されたチップ抵抗器が必要とされている。

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0010】

したがって、本発明の主要な目的、特徴、態様、または利点は、チップタイプの抵抗器での硫化現象への対処に関して、現況技術に勝るように改良することである。

40

#### 【0011】

本発明の別の目的、特徴、または利点は、標準的な(耐硫化性のない)チップ抵抗器の厚さよりもチップ抵抗器を厚くすることになる、追加の保護層を必要としない耐硫化性を有するチップ抵抗器を提供することである。

#### 【0012】

本発明のさらに別の目的、特徴、または利点は、例えば、隣接する層と確実に重ね合わせて追加の保護層を導入することが難しいことがある最小チップ抵抗器を含めた、全てのサイズのチップ抵抗器に適用可能な構成または設計である。

#### 【0013】

本発明のさらなる目的、特徴、または利点は、例えば(a)導電性があり、(b)銀でなく、(c)低温での堆積に適した従来技術で見られる追加の保護層に関わる制限を有さないチ

50

ップ抵抗器を提供することである。上記の要件に合う材料(例えば、ポリマーベースのカーボンインク)は、メッキ可能性が限られている。

**【0014】**

したがって、本発明のさらなる目的、特徴、または利点は、優れたメッキ可能性を有する端子を有する耐硫化チップ抵抗器を提供することである。

**【0015】**

本発明のさらなる目的、特徴、態様、および利点は、本出願の他の部分を参照すればさらに明らかになろう。本発明のこれらおよび／または他の目的、特徴、態様、または利点の1つまたは複数が、以下の明細書および特許請求の範囲から明らかになろう。

10

**【課題を解決するための手段】**

**【0016】**

本発明の一態様によれば、チップ抵抗器が、絶縁基板の上に取り付けられた抵抗素子の両側にある硫化を受け易い上部端子電極と、抵抗素子の上の外側非導電性保護コーティングとを含む。絶縁基板の対向端面と硫化を受け易い上部端子電極の一部とを覆う少なくとも1つの導電性金属メッキ層が存在し、金属メッキ層は、事前形成された金属層によって、硫化を受け易い端子電極と外側非導電保護コーティングの隣接縁部とに接着される。

**【0017】**

本発明の別の態様によれば、絶縁基板の上に取り付けられた抵抗素子の両側にある硫化を受け易い上部端子電極と、抵抗素子の上の外側非導電性保護コーティングと、絶縁基板の対向端面と硫化を受け易い上部端子電極の一部とを覆う少なくとも1つの導電性金属メッキ層とを有するチップ抵抗器での硫化を妨げるための方法が提供される。この方法は、外部環境から端子電極を封止できるようにする。封止は、端子電極の露出された上部と、外側非導電性保護コーティングの隣接縁部との上に金属メッキ層を重ねることによって行うことができ、あるいは、端子電極の封止は、金属メッキ層の形成の前に外側非導電性保護コーティングの隣接縁部を適正化(moralization)することを含む。

20

**【0018】**

本発明の別の態様によれば、チップ抵抗器は、端面を有する絶縁基板の上に上部端子電極と抵抗素子とを形成し、抵抗要素と上部端子電極の隣接部分との上に非導電性外側保護コーティングを形成し、外側保護コーティングの中央部分をマスキングし、スパッタリングによって外側保護コーティングの縁部を金属化し、スパッタリングまたは導電インク形成によって基板の端面を金属化し、マスクを除去し、外側保護コーティングの金属化された縁部と基板の端面とをニッケルメッキし、ニッケルメッキの上に仕上げ層を配置するプロセスによって製造される。

30

**【0019】**

本発明の別の態様によれば、チップ抵抗器は、上面、それと反対側の底面、および対向する端面を有する絶縁基板と、基板の上面に形成された上部端子電極と、基板の底面に形成された底部電極と、上部端子電極の間に位置決めされ、上部端子電極に部分的に重なる抵抗素子と、上部端子電極を部分的に覆う外側保護コーティングとを含み、外側保護コーティングの縁部が、メッキによる被覆を容易にするよう活性化され、ニッケルのメッキ層が、基板の端面と、上部電極と、底部電極とを覆い、外側保護コーティングの縁部に重なり、それにより、下にある上部端子電極を周囲雰囲気から封止する。

40

**【図面の簡単な説明】**

**【0020】**

**【図1】**本発明の一態様による装置のかなり拡大された断面図である。

**【図2】**従来技術(耐硫化性のない)抵抗器のかなり拡大された断面図である。

**【図3】**図2と同様であるが、従来技術の耐硫化抵抗器を例示する図である。

**【図4】**本発明の一態様による、図1の抵抗器を製造する方法の断面図および例示である。

50

**【図5】**(マスキングを用いずに)低強度スパッタリングを使用する金属化プロセスを使用して抵抗器を製造する方法の断面図および例示である。

【図6】(マスキングを用いて、または用いずに)非常に高い強度のスパッタリングを使用して抵抗器を製造する方法の断面図および例示である。

【図7】本発明の製造プロセスの一実施形態を例示する流れ図である。

【発明を実施するための形態】

【0021】

本発明をより良く理解できるように、特定の装置およびその製造方法を以下に詳細に説明する。これは、本発明が取ることができる1つの形態にすぎないことを理解されたい。当業者に明らかな変形形態が本発明に含まれる。

【0022】

本発明は、絶縁基板11と、銀ベースのサーメットを使用して基板の上面に形成された上部端子電極12と、底部電極13と、上部端子電極12間に位置され、それらに部分的に重なる抵抗素子14と、抵抗素子14を完全にまたは部分的に覆うオプションの内側保護コーティング15と、内側保護コーティング15を完全に覆い、上部端子電極12を部分的に覆う外側保護コーティング16と、基板の端面、上部電極12、および底部電極13を覆い、外側保護コーティング16に部分的に重なるニッケルのメッキ層17と、ニッケル層17を覆う仕上げメッキ層18とを備えるチップ抵抗器(図1)に関する。

【0023】

ニッケル層17と外側保護層16との重なり合いは、ニッケルメッキプロセスの前に、外側保護層16の縁部をメッキ可能にするので、封止特性を有する。したがって、銀端子電極は、専用の保護層を用いずに封止される。銀端子電極は、標準的な(耐硫黄性のない)チップ抵抗器の端子において、銀電極と仕上げ金属化層(一般にはスズ層)との間で拡散および浸出障壁として一般に使用される、ニッケルメッキ層に保護の役割を与えることによって封止される。

【0024】

保護層16のような誘電材料をメッキ可能にするために使用し得る方法として、限定はないが、例えば、導電材料の形成(金属スパッタリングや金属の化学的蒸着など)によって、または構造を変えること(加熱によるポリマーの炭化など)によって誘電材料を活性化させることが挙げられる。

【0025】

図4に、外側保護コーティング16の縁部の活性化のために金属スパッタリングが使用されるプロセスを示す。適切な金属(例えば、ニクロム合金)が、外側保護コーティング16上にスパッタされ、マスク19によって覆われていない外側保護コーティング16の縁部をメッキ可能にする。その後のメッキプロセス中、スパッタされた金属化層により、ニッケルが、銀端子12、13、および基板11の端面11'をメッキするだけでなく、外側保護コーティング16の縁部まで延在するようになり、下にある銀電極12を封止する。ニッケル層と外側保護コーティング16の金属化された縁部との良好な接着が、銀電極12の良好な封止を保証する。

【0026】

図5に、スパッタリング・プロセスの第2の実施態様を示す。スパッタリングは、外側保護コーティング16をマスクせずに、しかし極端に低いスパッタリング強度で、チップ抵抗器の上側から行われる。得られる不十分な金属化は、外側保護コーティング縁部のメッキを容易にするが、機械的な摩耗により、メッキ浴内ですぐに劣化する。したがって、上面全体のしっかりとした金属化は得られない。

【0027】

図6に、スパッタリング・プロセスの第3の実施態様を示す。スパッタリングは、隣接する積層チップ間の間隙に浸入してチップの上側の末端部分の金属化を保証するのに十分な非常に高いスパッタリング強度で、外側保護コーティング16のマスキングを用いて、または用いずに、積層チップの端面から行われる。外側保護コーティング16によって覆われるチップの中央部分が末端領域よりも厚いので、積層チップ間に間隙が存在する。

【0028】

10

20

30

40

50

従来技術(図2および図3)では、保護コーティング6(図2)および6'(図3)の縁部へのメッキニッケル層7の接着が弱いので、ニッケル層7が銀保護素子として働くことはできない。

#### 【0029】

硫化を受け易い電極を保護するために、本発明は、標準的な(耐硫黄性のない)チップ抵抗器の端子において銀電極と仕上げ金属化層(スズ層)との間で拡散および浸出障壁として一般に使用されるメッキニッケル層に保護層の機能を与えることができるようとする。このために、適切な金属(例えば、ニクロム合金)が、(銀電極に隣接する)外側保護コーティングの縁部に設けられ(d e p o s e d)、これらの縁部をメッキ可能にする。これにより、ニッケルが、銀電極にメッキするだけでなく、外側保護コーティングの縁部まで延在するようになり、下にある銀電極を封止する。

10

#### 【0030】

この手法の利点として、追加の保護層が必要とされないことが挙げられる。したがって、チップ抵抗器の厚さは、標準的な(耐硫黄性のない)チップ抵抗器の厚さと同じである。さらに、この構成は、追加の保護層を必要としないので、最小チップを含めた全てのサイズのチップに適用可能である。さらに、端子が、優れたメッキ可能性を保つ。

#### 【0031】

#### 製造プロセス

本発明はまた、チップ抵抗器を製造する方法に関する。図7に、本発明の製造プロセスの一実施形態を例示する。ステップ20で、上部端子電極12および底部端子電極13の形成が行われる。次に、ステップ21で、抵抗素子14の形成が行われる。次に、ステップ22で、オプションの内側保護コーティング15の形成が行われることがある。当然、このステップは任意に選択できるのであり、必須ではない。次に、ステップ23で、外側保護コーティング16の形成が行われる。ステップ24で、マスク19による外側保護コーティングの中央部分のオプションのマスキングが行われることがある。ステップ25で、(例えば、図4～6に示されるように金属スパッタリングによって)外側保護コーティング16の縁部の活性化が行われる。ステップ26で、(例えば、金属スパッタリングまたは導電インク形成によって)基板11の端面11'の活性化が行われる。ステップ27で、オプションのマスクが使用された場合にはオプションのマスクの除去が行われる。ステップ28で、(好ましくは、ニッケルまたはニッケル合金を使用して)メッキが行われる。ステップ29で、層メッキが仕上げられる。1つの順序で提示したが、ステップの順序を適宜変えることもできる。例えば、必要であれば、上部端子電極12および底部端子電極13と抵抗器14の形成の順序を変えることができる。

20

#### 【0032】

ステップ25が、硫化を受け易い端子を封止することによって、硫黄含有周囲環境に対するチップ抵抗器の耐性を与える。以上により、耐硫化チップ抵抗器に関する方法および装置が開示された。本発明は、材料のタイプの変更、ステップの順序の変更、オプションのステップが行われるか否か、ならびに本発明の趣旨および範囲内の他の変更例、代替例、および選択肢を含めた多くの変更を想定する。

30

#### 【符号の説明】

#### 【0033】

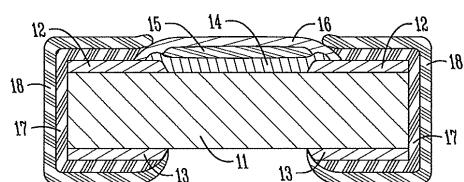
- 1 ... 絶縁基板
- 2 ... 上部銀ベース端子電極
- 3 ... 底部銀ベース端子電極
- 4 ... 抵抗素子
- 5 ... オプションの保護層
- 6 ... 外側保護層
- 6' ... 最上層オーバーコート
- 7 ... メッキニッケル層
- 8 ... メッキ仕上げ層

40

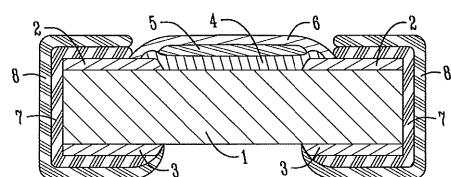
50

- 9 ... 補助上部電極  
 1 1 ... 絶縁基板  
 1 2 ... 上部端子電極  
 1 3 ... 底部電極  
 1 4 ... 抵抗素子  
 1 5 ... 内側保護コーティング  
 1 6 ... 外側保護コーティング  
 1 7 ... ニッケルメッキ層  
 1 8 ... メッキ仕上げ層

【図 1】

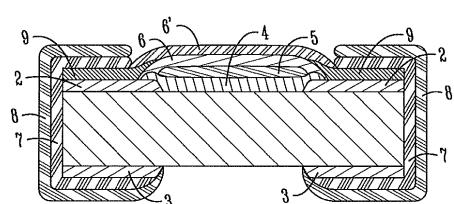


【図 2】



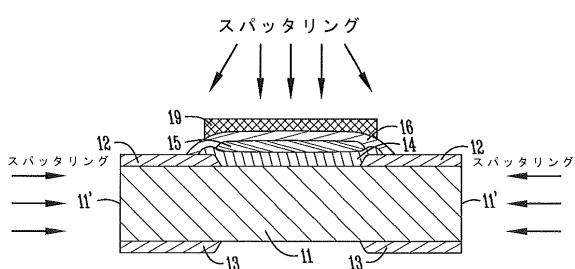
先行技術

【図 3】

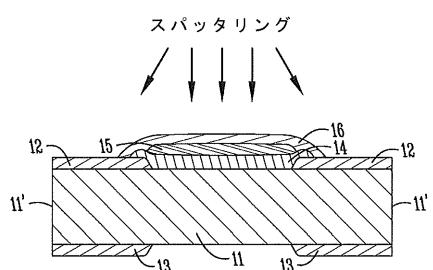


先行技術

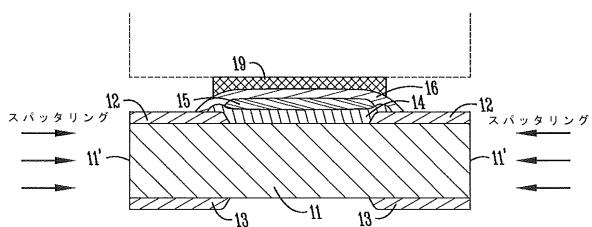
【図 4】



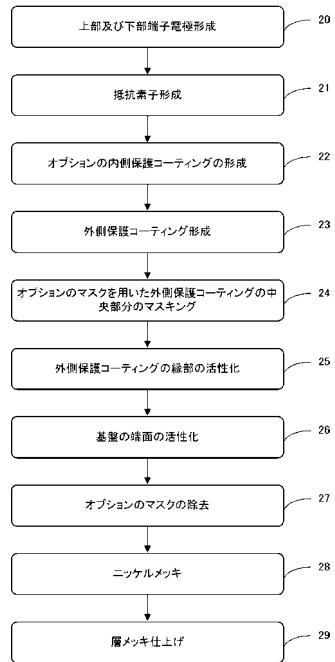
【図 5】



【図6】



【図7】



## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/US2008/054557

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> INV. H01C17/28		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) H01C H05K B23P H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2002/148106 A1 (TSUKADA TORAYUKI [JP] ET AL) 17 October 2002 (2002-10-17) paragraphs [0031], [0032], [0048], [0053]; figures 1,9,11	1
X	US 6 201 290 B1 (YAMADA HIROYUKI [JP] ET AL) 13 March 2001 (2001-03-13) column 4; claims 1,5; figures 1,2	1-20
Y	EP 1 271 566 A (ALPS ELECTRIC CO LTD [JP]) 2 January 2003 (2003-01-02) paragraph [0015]	1-20
Y	US 5 966 067 A (MURAKAMI MAMORU [US] ET AL) 12 October 1999 (1999-10-12) column 2, lines 6-60	1-20
		-/-
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.
<p>* Special categories of cited documents :</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the International filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> <p>"T" later document published after the International filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.</p> <p>"&amp;" document member of the same patent family</p>		
Date of the actual completion of the International search  3 July 2008	Date of mailing of the International search report  14/07/2008	
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl Fax: (+31-70) 340-3016	Authorized officer  Dessaux, Christophe	

## INTERNATIONAL SEARCH REPORT

International application No PCT/US2008/054557
---

## C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2002/031860 A1 (TANIMURA MASANORI [JP]). 14 March 2002 (2002-03-14) paragraphs. [0046], [0058], [0066] - [0069]; claim 1; figures 1,3,7	1-20
Y	JP 08 203713 A (MATSUSHITA ELECTRIC IND CO LTD) 9 August 1996 (1996-08-09) abstract	1-20
X	JP 2001 110601 A (MATSUSHITA ELECTRIC IND CO LTD) 20 April 2001 (2001-04-20) abstract	1-20
X	JP 2001 023801 A (ROHM CO LTD) 26 January 2001 (2001-01-26) the whole document	1-20

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No PCT/US2008/054557
---

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
US 2002148106	A1	17-10-2002	JP JP	3958532 B2 2002313612 A		15-08-2007 25-10-2002
US 6201290	B1	13-03-2001	JP TW	11204304 A 408342 B		30-07-1999 11-10-2000
EP 1271566	A	02-01-2003	CN JP JP KR US	1392572 A 3935687 B2 2003007506 A 20020096877 A 2002197811 A1		22-01-2003 27-06-2007 10-01-2003 31-12-2002 26-12-2002
US 5966067	A	12-10-1999	CN JP TW	1223445 A 11195505 A 422995 B		21-07-1999 21-07-1999 21-02-2001
US 2002031860	A1	14-03-2002	JP	2002064002 A		28-02-2002
JP 8203713	A	09-08-1996	JP	3282424 B2		13-05-2002
JP 2001110601	A	20-04-2001		NONE		
JP 2001023801	A	26-01-2001	JP	3967040 B2		29-08-2007

---

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MT,NL,NO,PL,PT,RO,SE,SI,SK,T  
R),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,  
BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,D0,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,K  
G,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT  
,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,SV,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(72)発明者 アフトマン レオニド

アメリカ合衆国 ネブラスカ州 68602-0609 コロンバス トウェンティサード スト  
リート 1122

F ターム(参考) 5E032 BA03 BA04 BB01 CA01

5E033 AA02 AA12 AA18 AA43 BC01 BD01 BE01 BE04 BH01