【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第３区分
【発行日】平成19年8月9日(2007.8.9)

【公開番号】特開2006-86679(P2006-86679A)
【公開日】平成18年3月30日(2006.3.30)
【年通号数】公開・登録公報2006-013
【出願番号】特願2004-267798(P2004-267798)
【国際特許分類】
Ｈ０３Ｂ　5/32　(2006.01)
【ＦＩ】
Ｈ０３Ｂ　5/32　Ｅ

【手続補正書】
【提出日】平成19年6月25日(2007.6.25)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
発振回路の容量成分を構成するＭＯＳ型可変容量素子のゲート端子に制御電圧を、バックゲート端子に抵抗分圧回路を介して前記制御電圧をそれぞれ印加するよう構成し、前記制御電圧を変化させることによって前記ＭＯＳ型可変容量素子の容量を変化させて発振回路の周波数を制御する電圧制御型圧電発振器であって、
外部から供給される電圧と出力電圧との関係が負特性となるようにゲインコントロールする電圧制御手段からの出力を前記制御電圧とするとともに、抵抗分圧回路として分圧比の変更が可能な可変抵抗分圧回路を用いたことを特徴とする電圧制御型圧電発振器。
【請求項２】
前記可変抵抗分圧回路の分圧比を設定するためのデータを記憶した記憶手段を備えていることを特徴とする請求項１に記載の電圧制御型圧電発振器。
【請求項３】
記憶手段には前記電圧制御手段のゲインを設定するためのデータが記憶されていることを特徴とする請求項１または請求項２に記載の電圧制御型圧電発振器。
【請求項４】
圧電振動子と、電圧制御型のＭＯＳ型容量素子と、該ＭＯＳ型容量素子の容量値を制御する電圧制御部とを備え、
前記圧電振動子の一端と前記ＭＯＳ型可変容量素子の一端とを電気的に接続し、
前記ＭＯＳ型可変容量素子の一端に前記電圧制御部の出力電圧を印加した構成と、
前記ＭＯＳ型可変容量素子の他端に抵抗を介して前記電圧制御部の出力電圧を印加した構成と、
前記ＭＯＳ型可変容量素子の他端と接地との間に複数の抵抗からなる直列回路を挿入接続し、前記直列回路の接続中点と接地との間を導通又は非導通に切り換える切換器を備えたことを特徴とする電圧制御型圧電発振器。
【請求項５】
圧電振動子と、電圧制御型の第１のＭＯＳ型容量素子と、電圧制御型の第２のＭＯＳ型容量素子と、前記第１のＭＯＳ型容量素子の容量値と前記第２のＭＯＳ型容量素子の容量値を制御する電圧制御部とを備え、
前記圧電振動子の一端と前記第１のＭＯＳ型可変容量素子の一端とを電気的に接続し、

前記圧電振動子の他端と前記第２のＭＯＳ型可変容量素子の一端とを電気的に接続し、
前記第１のＭＯＳ型可変容量素子の一端に前記電圧制御部の出力電圧を印加した構成と、
前記第２のＭＯＳ型可変容量素子の一端に前記電圧制御部の出力電圧を印加した構成と、
抵抗を介して前記電圧制御部の出力電圧を前記第１のＭＯＳ型可変容量素子の他端と前記第２のＭＯＳ型可変容量素子の他端に印加した構成と、
前記第１のＭＯＳ型可変容量素子の他端と接地との間に複数の抵抗からなる直列抵抗を挿入接続し、前記直列回路の接続中点と接地との間を導通又は非導通に切り換える切換器を備えたことを特徴とする電圧制御型圧電発振器。

【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】０００９
【補正方法】変更
【補正の内容】
【０００９】
請求項２においては、請求項１に記載の電圧制御型圧電発振器であって、前記可変抵抗分圧回路の分圧比を設定するためのデータを記憶した記憶手段を備えていることを特徴とする。
また、請求項３においては、請求項１または請求項２に記載の電圧制御型圧電発振器であって、記憶手段には前記電圧制御手段のゲインを設定するためのデータが記憶されていることを特徴とする。
更に、本発明は圧電振動子と、電圧制御型のＭＯＳ型容量素子と、該ＭＯＳ型容量素子の容量値を制御する電圧制御部とを備え、前記圧電振動子の一端と前記ＭＯＳ型可変容量素子の一端とを電気的に接続し、前記ＭＯＳ型可変容量素子の一端に前記電圧制御部の出力電圧を印加した構成と、前記ＭＯＳ型可変容量素子の他端に抵抗を介して前記電圧制御部の出力電圧を印加した構成と、前記ＭＯＳ型可変容量素子の他端と接地との間に複数の抵抗からなる直列回路を挿入接続し、前記直列回路の接続中点と接地との間を導通又は非導通に切り換える切換器を備えたことを特徴とする。
また、本発明は圧電振動子と、電圧制御型の第１のＭＯＳ型容量素子と、電圧制御型の第２のＭＯＳ型容量素子と、前記第１のＭＯＳ型容量素子の容量値と前記第２のＭＯＳ型容量素子の容量値を制御する電圧制御部とを備え、前記圧電振動子の一端と前記第１のＭＯＳ型可変容量素子の一端とを電気的に接続し、前記圧電振動子の他端と前記第２のＭＯＳ型可変容量素子の一端とを電気的に接続し、前記第１のＭＯＳ型可変容量素子の一端に前記電圧制御部の出力電圧を印加した構成と、前記第２のＭＯＳ型可変容量素子の一端に前記電圧制御部の出力電圧を印加した構成と、抵抗を介して前記電圧制御部の出力電圧を前記第１のＭＯＳ型可変容量素子の他端と前記第２のＭＯＳ型可変容量素子の他端に印加した構成と、前記第１のＭＯＳ型可変容量素子の他端と接地との間に複数の抵抗からなる直列抵抗を挿入接続し、前記直列回路の接続中点と接地との間を導通又は非導通に切り換える切換器を備えたことを特徴とする。