



(12)

Patentschrift

(21) Aktenzeichen: 10 2010 016 611.1

(51) Int Cl.: H03K 17/687 (2006.01)

(22) Anmelddatag: 23.04.2010

(43) Offenlegungstag: 28.10.2010

(45) Veröffentlichungstag
der Patenterteilung: 31.05.2012

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:

61/173,201 27.04.2009 US
12/495,048 30.06.2009 US

(73) Patentinhaber:

General Electric Company, Schenectady, N.Y., US

(74) Vertreter:

Rüger und Kollegen, 73728, Esslingen, DE

(72) Erfinder:

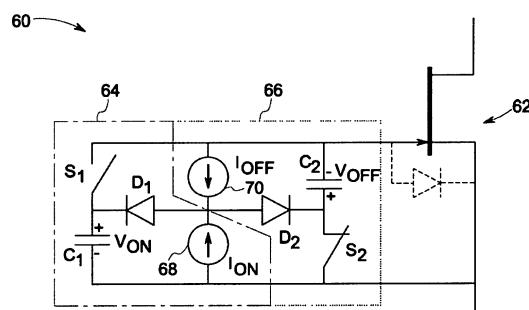
Caiafa, Antonio, Niskayuna, N.Y., US; Glaser, John Stanley, Niskayuna, N.Y., US; Beupre, Richard Alfred, Pittsfield, Mass., US; Nasadoski, Jeffrey Joseph, Gloversville, N.Y., US; Sabate, Juan Antonio, Gansevoort, N.Y., US

(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:

DE 10 2006 025 374 B4
DE 102 12 869 A1
US 2007 / 0 146 020 A1

(54) Bezeichnung: Gate-Treiberschaltung für Halbleiterbauelemente mit nichtisoliertem Gate

(57) Hauptanspruch: Gate-Treiberschaltung (60) zum Schalten eines Halbleiterbauelements (62) mit einem nicht isolierten Eingang, wobei die Gate-Treiberschaltung (60) aufweist: eine erste Schaltung (64), die dafür konfiguriert ist, das Halbleiterbauelement (62) einzuschalten, indem ein Strom auf einem Gate des Halbleiterbauelements (62) eingeprägt wird, um eine inhärente parasitäre Diode des Halbleiterbauelements (62) in Vorwärtsrichtung zu betreiben; und eine zweite Schaltung (66), die dafür konfiguriert ist, das Halbleiterbauelement (62) auszuschalten, indem ein Strom auf dem Gate des Halbleiterbauelements (62) eingeprägt wird, um die inhärente parasitäre Diode des Halbleiterbauelements (62) in Rückwärtsrichtung zu betreiben; wobei die erste Schaltung (64) mit dem Halbleiterbauelement (62) über einen ersten Schalter und die zweite Schaltung (66) mit dem Halbleiterbauelement (62) über einen zweiten Schalter verbunden ist und sowohl die erste Schaltung (64) als auch die zweite Schaltung (66) eine mit einem Kondensator über eine Diode verbundene Stromquelle enthält.



Beschreibung

[0001] Die Erfindung betrifft allgemein eine Gate-Treiberschaltung, und insbesondere eine Gate-Treiberschaltung zum Verbessern des Betriebsverhaltens von Si- und SiC-Halbleiterbauelementen.

[0002] Ein breiter Bereich von Anwendungen erfordert elektronische Bauelemente, die bei höherer Frequenz, höherer Leistung, höherer Temperatur und in rauen Betriebsbedingungen arbeiten. Beispielsweise erfordern in Weltraumanwendungen, Hochtemperaturanwendungen, Anwendungen in strahlungsverseuchter Umgebung, Strahltriebwerken und Luftfahrt-Mikrowellengeräten eingesetzte elektronische Geräte und Sensoren derartige haltbare und hoch leistungsfähige Bauelemente. Unter Verwendung von Halbleitermaterialien mit großem Bandabstand, wie z. B. aus Silizium (Si), Siliziumkarbid (SiC), Galliumnitrid (GaN) und aus Diamant hergestellte Bauelemente zeigen diese Eigenschaften. Im Wesentlichen werden Halbleiter mit einer Energiedifferenz oder einem Energieband zwischen der Oberseite des Valenzbandes und der Unterseite des Leitungsbandes von typischerweise größer als 2 Elektronenvolt (eV) als Halbleiter mit großem Bandabstand betrachtet. Derartige Materialien sind im Allgemeinen bei hohen Temperaturen chemisch stabil, haben eine gute Wärmeleitfähigkeit, eine hohe Durchbruchfeldstärke und eine große Elektronensättigungsgeschwindigkeit.

[0003] Beispielsweise werden in einem breiten Bereich von Leistungselektronikanwendungen zunehmend aufgrund ihrer verschiedenen, im Vergleich zu auf Silizium (Si) basierenden Halbleiterbauelementen überlegenen Eigenschaften auf Siliziumkarbid (SiC) basierende Halbleiterbauelemente verwendet. Insbesondere haben SiC-basierte Halbleiterbauelemente besonders gute(n) Wärmewiderstand, Schalt- oder Betriebsgeschwindigkeit, Spannungsfestigkeit und EIN-Zustand-Spannungsabfall, die nicht alle mit herkömmlichen Si-basierten Halbleiterbauelementen erzielt werden können. Zusätzlich sind aufgrund des breiten Bandabstandes und/oder der hoch sperrenden Eigenschaft SiC-basierte Halbleiterbauelemente für Hochspannungsanwendungen geeignet.

[0004] Derartige Halbleiterbauelemente einschließlich Halbleiterbauelemente mit nicht isoliertem Eingang, wie z. B. Sperrschiicht-gesteuerte Transistoren (ein Beispiel umfasst einen Sperrschiicht-Feldeffekttransistor (JFET), einen statischen Influenztransistor (SIT), einen Bipolarsperrschiichttransistor (BJT) und einen Metall-Halbleiter-Feldeffekttransistor (MESFET) erfordern einen speziellen Gate-Treiber bzw. Steuerschaltung für einen korrekten Betrieb. Eine herkömmliche Gate-Treiberschaltung arbeitet typischerweise nicht gut, wenn sie Bauelemente mit nicht isolierten Eingängen ansteuern soll. Beispielsweise ist die Anwendung von herkömmlichen Gate-

Treiberschaltungen, wie z. B. solchen, die für Metalloxid-Halbleiter-Feldeffekttransistoren (MOSFETs) und Bipolartransistoren mit isoliertem Gate (IGBTs) erhältlich sind, für einen nicht isolierten Eingang nicht optimal, da die Bauelemente mit einem nicht-isolierten Eingang einschließlich der Halbleiterbauelemente mit großem Bandabstand niedrige und kontrollierte Gate-Spannungen erfordern.

[0005] Im Normalzustand eingeschaltete bzw. selbstleitende SiC-JFET wurden bereits in einigen Leistungselektronikanwendungen eingesetzt, wobei jedoch der maximale Strom, den der selbstleitende SiC JFET verarbeiten kann, durch die Gate-Treiber begrenzt ist. Ferner arbeiten derzeitige Gate-Treiber und für selbstleitende SiC JFETs entwickelte Gate-Treiber unzureichend oder sind hinsichtlich eines Betriebs eines normalerweise ausgeschalteten bzw. selbstsperrenden SiC JFET begrenzt. Es gab bereits einige Anstrengungen, einen Gate-Treiber zu entwickeln, der mit Halbleiterbauelementen mit großem Bandabstand arbeiten kann. Jedoch betreiben die derzeit erhältlichen und bekannten Gate-Treiber keinen selbstsperrenden SiC JFET und/oder betreiben den selbstleitenden SiC JFET für erhebliche Zeiträumen über seiner Nennleistung.

[0006] DE 10 2006 025 374 B4 offenbart eine Gate-Ansteuerungseinrichtung für einen Sperrschiicht-Feldeffekttransistor, um diesen sicher auszuschalten. Eine Konstantstromquelle wird mittels eines parallel geschalteten, durch ein PWM-Signal angesteuerten Schalters wahlweise kurzgeschlossen, um dem Gate des Feldeffekttransistors einen gewünschten Strom einzuprägen.

[0007] Es ist Aufgabe der vorliegenden Erfindung, eine effiziente und kosteneffektive Gate-Treiberschaltung zu schaffen, die speziell für Halbleiterbauelemente mit breitem Bandabstand und/oder für Halbleiterbauelemente mit nicht isolierten Eingängen angepasst ist. Die erfindungsgemäße Aufgabe wird mit einer Gate-Treiberschaltung nach Anspruch 1 sowie einem Verfahren zum Betreiben eines Halbleiterbauelements nach Anspruch 21 gelöst. Bevorzugte Ausführungsformen sind Gegenstand der Untersprüche. Es ist auch wünschenswert, einen Gate-Treiber bereitzustellen, der in der Lage ist, einen selbstleitenden SiC JFET für signifikante Zeiträume über seiner Nennleistung zu betreiben und/oder einen selbstsperrenden SiC JFET zu betreiben.

KURZBESCHREIBUNG

[0008] Eine Ausführungsform ist eine Gate-Treiberschaltung zum Schalten eines Halbleiterbauelements mit einem nicht isolierten Eingang, wobei die Gate-Treiberschaltung eine erste Schaltung besitzt, die dafür konfiguriert ist, das Halbleiterbauelement einzuschalten, indem ein Strom auf einem Gate des

ZEICHNUNGEN

Halbleiterbauelements eingeprägt wird, um somit eine inhärente parasitäre Diode des Halbleiterbauelements in Vorwärtsrichtung zu betreiben. Es ist eine zweite Schaltung vorhanden, die dafür konfiguriert ist, das Halbleiterbauelement auszuschalten, indem ein Strom auf dem Gate des Halbleiterbauelements eingeprägt wird, um somit die parasitäre Diode des Halbleiterbauelements in Rückwärtsrichtung zu betreiben, wobei die erste Schaltung und die zweite Schaltung mit dem Halbleiterbauelement über einen ersten Schalter bzw. einen zweiten Schalter verbunden sind.

[0009] Eine andere Ausführungsform ist eine elektronische Schaltung mit einem einen nicht isolierten Eingang aufweisenden Halbleiterbauelement und einer Gate-Treiberschaltung für die Betätigung des Halbleiterbauelements unabhängig von den Eigenschaften seiner parasitären Gate/Emitter-Diode, indem einer von einem positiven oder einem negativen Strom auf einem Gate des Halbleiterbauelements durch einen ersten Schalter bzw. einen zweiten Schalter eingeprägt wird.

[0010] Noch eine andere Ausführungsform ist eine elektronische Schaltung mit einem einen nicht isolierten Eingang aufweisenden Halbleiterbauelement und einer Gate-Treiberschaltung zum Betreiben des selbstleitenden Halbleiterbauelements bei einer größeren Leistung als der Nennleistung, indem einer von einem positiven oder einem negativen Strom auf einem Gate des Halbleiterbauelements jeweils durch einen ersten Schalter bzw. einen zweiten Schalter eingeprägt wird.

[0011] Eine weitere Ausführungsform ist eine elektronische Schaltung mit einem einen nicht isolierten Eingang aufweisenden Halbleiterbauelement und einer Gate-Treiberschaltung zum Betreiben des selbstleitenden Halbleiterbauelements, indem einer von einem positiven oder einem negativen Strom auf einem Gate des Halbleiterbauelements jeweils durch einen ersten Schalter bzw. einen zweiten Schalter eingeprägt wird.

[0012] Ein Verfahren zum Betreiben eines Halbleiterschalterbauelements mit nicht isoliertem Eingang beinhaltet das Schalten des Halbleiterbauelements zwischen einem eingeschalteten und ausgeschalteten Zustand mittels einem oder mehrerer Schalter, die einen positiven Strom auf einem Gate des Halbleiterbauelements einprägen, um somit das Halbleiterbauelement einzuschalten, indem die parasitäre Diode des Halbleiterbauelements in Vorwärtsrichtung betrieben wird, und indem ein negativer Strom auf dem Gate des Halbleiterbauelements eingeprägt wird, um somit das Halbleiterbauelement auszuschalten, indem die parasitäre Diode des Halbleiterbauelements in Rückwärtsrichtung betrieben wird.

[0013] Diese und weitere Merkmale, Aspekte und Vorteile der vorliegenden Erfindung werden besser verständlich, wenn die nachstehende detaillierte Beschreibung unter Bezugnahme auf die beigefügten Zeichnungen gelesen wird, in welchen gleiche Bezugszeichen gleiche Teile durchgängig durch die Zeichnungen bezeichnen, wobei:

[0014] [Fig. 1](#) einen mit einer Last verbundenen JFET darstellt;

[0015] [Fig. 2A](#) und [Fig. 2B](#) Graphen von statischen Strom/Spannungs-Kennlinien eines selbstleitenden JFET und dessen intrinsischer Eingangsdiode darstellen;

[0016] [Fig. 3A](#) und [Fig. 3B](#) Graphen von Strom/Spannungs-Kennlinien eines selbstsperrenden JFET und dessen intrinsischer Eingangsdiode darstellen;

[0017] [Fig. 4](#) ein Schaltbild einer Gate-Treiberschaltung zum Schalten eines Halbleiterbauelements mit einem nicht isolierten Eingang darstellt; und

[0018] [Fig. 5](#)–[Fig. 7](#) Schaltbilder der Gate-Treiberschaltung von [Fig. 4](#) detaillierter gemäß Aspekten der vorliegenden Technik darstellen.

DETAILLIERTE BESCHREIBUNG

[0019] Ausführungsformen der vorliegenden Baulemente und Techniken sind im Wesentlichen auf eine Gate-Treiberschaltung für ein einem nicht isolierten Eingang aufweisendes Halbleiterbauelement gerichtet, das laterales, vertikales, Silizium oder Material mit breitem Bandabstand enthält, wie z. B. unter anderen einen bipolaren Bipolarsperrschichttransistor (BJT), Sperrschielfeldeffekttransistor (JFET), vertikalen JFET (VJFET), statischen Influenztransistor (SIT), Metall-Halbleiter-Feldeffekttransistor (MESFET). In bestimmten Ausführungsformen sind den nicht isolierten Eingang aufweisenden die Halbleiter ein Halbleiter mit breitem Bandabstand. Der Sperrschielfeste Transistor kann ein mittels Schottky-Sperrschielfeste gesteuerte oder ein mittels PN-Sperrschielfeste gesteuerte Transistor sein. Der Halbleiter mit breitem Bandabstand kann Siliziumkarbid (SiC), Galliumnitrid (GaN), Diamant oder irgend ein anderer III/V-Verbindungs-Halbleiter mit breitem Bandabstand sein. Obwohl die vorliegende Diskussion Beispiele im Zusammenhang mit einem JFET bereitstellt, liegt die Anwendung dieser Ausführungsform in anderen Baulementen ebenso in dem Schutzmfang der vorliegenden Erfindung.

[0020] In [Fig. 1](#) ist ein JFET-Bauelement **10** zusammen mit den inhärenten parasitären Eigenschaften dargestellt. Wie hierin angemerkt ist ein JFET ein

Halbleiterbauelement mit einem nicht isolierten Eingang. In der dargestellten Ausführungsform ist ein JFET **12** ein n-Kanal JFET mit einer Drain D, einem Gate G und einer Source S. Die Drain D ist mit einer Spannungsversorgung V über einen Lastwiderstand R_{L16} verbunden. Die elektrische Ladung fließt bei Anlegen einer Vorspannung, die typischerweise größer als eine Schwellenwertspannung ist, an den Gate-Anschluss G durch einen halbleitenden Kanal zwischen dem Source-Anschluss S und dem Drain-Anschluss D bei. Der Gate-Anschluss G steuert daher den Betrieb des JFET **12**. Es sollte angemerkt werden, dass in bestimmten Ausführungsformen die Drain D und die Source S vertauschbar sind. Es sollte auch angemerkt werden, dass der JFET **12** als ein selbstleitender JFET oder ein selbstsperrender JFET hergestellt werden kann.

[0021] Wie dem Fachmann auf diesem Gebiet bekannt sein dürfte, gibt es inhärente parasitäre Eigenschaften des JFET, die das Betriebsverhalten beeinflussen. In diesem Beispiel wird eine parasitäre Diode zwischen dem Gate-Anschluss G und dem Source-Anschluss S dazu genutzt, um den Betrieb des Eingangsanschlusses des JFET im normalen Betrieb für die inhärenten parasitären Eigenschaften zu modellieren. In Halbleiterbauelement gibt es typischerweise parasitäre Eigenschaften, die bewirken, dass sich die Bauelemente anders als das ideale Bauelement verhalten. In einigen Fällen werden die parasitären Eigenschaften so simuliert, dass das Verhalten einige gewisse angenommene Reaktion zeigt, während in anderen Fällen die Grenzwerte empirisch abgeleitet werden. Beispielsweise ahnelt der interne Aufbau des Eingangs des n-Kanal JFET einer zwischen dem Gate- und Source-Anschluss angeschlossenen PN-Sperrsichtdiode. Wenn eine ausreichende Vorspannung in Vorwärts- oder Rückwärtsrichtung zwischen den Gate- und Source-Anschlüssen angelegt wird, bewirkt die parasitäre Diode eine starke Fehlfunktion.

[0022] In [Fig. 2A](#) und [Fig. 2B](#) sind Graphen von Spannung/Strom-Kennlinien eines selbstleitenden JFET und einer parasitären Diodenstruktur der Struktur der selbstleitenden JFET dargestellt. [Fig. 2A](#) ist ein Graph **20** der Drain/Source-Spannungs/Strom-Kennlinien des selbstleitenden JFET (wie z. B. des JFET **12**, siehe [Fig. 1](#)), überlagert auf der V/I-Kennlinie eines Widerstands (wie z. B. des Widerstands R_{L16} , siehe [Fig. 1](#)), der mit einer Versorgungsspannung (wie z. B. der Versorgungsspannung V, siehe [Fig. 1](#)) in Reihe geschaltet ist. In [Fig. 2A](#) repräsentiert das Bezugssymbol **22** einen Strom I, während das Bezugssymbol **24** eine Spannung V für verschiedene Gate-Spannungen V_g repräsentiert.

[0023] Wie dargestellt, leitet der selbstleitende JFET, wenn die angelegte Gate-Spannung V_g über einer Schwellenwertspannung $V_{TH(OFF)}$ des JFET

liegt. Es sei angemerkt, dass $V_{TH(OFF)}$ eine Schwellenwertspannung des JFET repräsentiert. Wie man erkennen wird, arbeitet dann, wenn die an dem Gate erzeugte Spannung niedriger als die Schwellenwertspannung $V_{TH(OFF)}$ ist, das JFET-Bauelement in einem AUS-Modus. Wenn jedoch der Wert der an dem Gate erzeugten Spannung größer als die Schwellenwertspannung $V_{TH(OFF)}$ ist, arbeitet das JFET-Bauelement in einem EIN-Modus. Wenn dieser Gate-Pegel negativ ist, ist der JFET selbstleitend. Ferner arbeitet, wenn die an dem Gate erzeugte Spannung positiv ist, dann der JFET in einem selbstsperrenden Modus. Je größer die an das Gate angelegte Spannung ist, desto höher ist der Strom durch das Bauelement. Der selbstleitende JFET hält auf zu leiten, wenn die angelegte Gate-Spannung V_g unter der Schwellenwertspannung $V_{TH(OFF)}$ des JFET liegt.

[0024] [Fig. 2B](#) stellt einen Graphen **30** von Spannung/Strom-Kennlinien der parasitären Gate-Diodenstruktur des selbstleitenden JFET dar. In [Fig. 2B](#) repräsentiert das Bezugssymbol **32** den Strom I, während das Bezugssymbol **34** die Spannung V repräsentiert. Das Bezugssymbol **36** repräsentiert einen Bereich auf den Spannungs/Strom-Kennlinien, der einer Schwellenwertspannung $V_{D(TH)}$ für die parasitäre Diodenstruktur entspricht. Die Spannung $V_{D(TH)}$ repräsentiert eine Schwellenwertspannung der parasitären Diode.

[0025] Ferner sind V_{ON} und der entsprechende Strom I_{ON} die Spannung und der Strom der parasitären Diodenstruktur während einer Vorspannung in Vorwärtsrichtung, wenn die parasitäre Diodenstruktur an einem Grenzspannungspegel zur Sicherstellung des Leitzustandes arbeitet. Insbesondere repräsentiert I_{ON} einen eingeprägten Strom, wenn der JFET in einem EIN-Modus betrieben werden soll, während V_{ON} eine über der parasitären Diode erzeugte Spannung repräsentiert, wenn der JFET in einem EIN-Modus betrieben werden soll.

[0026] Die Schwellenwertspannung des JFET wird durch $V_{TH(OFF)}$ repräsentiert. V_{BV} ist die Durchbruchspannung der parasitären Diodenstruktur, und wenn diese Spannung an das Gate angelegt wird, ist die Gate-Spannung definitiv niedriger als die AUS-Schwellenwertspannung des JFET. Mit anderen Worten, V_{BV} repräsentiert die Durchbruchspannung der parasitären Diode. V_{OFF} repräsentiert eine an das Gate angelegte Spannung, wenn das Bauelement ausgeschaltet werden soll. In einem Beispiel ist V_{OFF} im Wesentlichen gleich der Durchbruchspannung der parasitären Diode. Es sei angemerkt, dass I_{OFF} einen eingeprägten Strom repräsentiert, wenn der JFET in einem AUS-Modus betrieben werden soll, während V_{OFF} eine durch die parasitäre Diode erzeugte Spannung repräsentiert, wenn der JFET in einem EIN-Modus betrieben werden soll.

[0027] Gemäß Aspekten der vorliegenden Technik kann es erwünscht sein, das Bauelement in einem Bereich von etwa 5% bis etwa 10% oder etwas über $V_{D(TH)}$, der den Bereich **36** definiert, der V_{ON} für die parasitäre Diodenstruktur repräsentiert, zu betreiben, um ein optimales Verhalten des Bauelements zu ermöglichen. Durch Betreiben des Bauelements in einem Bereich etwas über der Schwellenwertspannung $V_{D(TH)}$ für die parasitäre Diodenstruktur können Störungsspegele in dem Bauelement erheblich verringert werden.

[0028] [Fig. 3A](#) und [Fig. 3B](#) stellen in ähnlicher Weise Graphen der Spannungs/Strom-Kennlinien eines selbstsperrenden JFET bzw. einer parasitären Diodenstruktur des selbstsperrenden JFET dar. [Fig. 3A](#) veranschaulicht einen Graphen **30** der Drain/Source Spannungs/Strom-Kennlinien des selbstsperrenden JFET. In [Fig. 3A](#) repräsentiert das Bezugszeichen **42** den Strom I , während das Bezugszeichen **44** die Spannung V repräsentiert. Auch [Fig. 3B](#) veranschaulicht einen Graphen **50** von Spannungs/Strom-Kennlinien der parasitären Diodenstruktur des selbstsperrenden JFET. In [Fig. 3B](#) repräsentiert das Bezugszeichen **52** den Strom I , während das Bezugszeichen **54** die Spannung V repräsentiert. Das Bezugszeichen **56** repräsentiert einen Bereich auf den Spannungs/Strom-Kennlinien, der einer Schwellenwertspannung $V_{D(TH)}$ für die parasitäre Diodenstruktur entspricht. Wie der Fachmann auf dem Gebiet erkennen wird, ähneln die Kennlinien des selbstsperrenden JFET den Kennlinien des selbstleitenden JFET mit Ausnahme, dass in dem selbstsperrenden Falle nur eine positive Gate-Spannung in der Lage ist, das JFET-Bauelement einzuschalten und eine Gate-Spannung von 0 Volt ausreicht, das Bauelement auszuschalten. Die Schwellenwertspannung des JFET wird durch $V_{TH(OFF)}$ repräsentiert. Hier sind wiederum V_{ON} und der entsprechende Strom I_{ON} die Spannung und der Strom der parasitären Diodenstruktur während des Betriebs in Vorwärtsrichtung, wenn die parasitäre Diodenstruktur an einem Grenzwertspannungspegel arbeitet, um den Leitzustand sicherzustellen. Außerdem sind V_{OFF} und der entsprechende Strom I_{OFF} die Spannung und der Strom der parasitären Diodenstruktur, die zum Betreiben des Bauelements in dem selbstsperrenden Modus verwendet werden. Es sei angemerkt, dass es in bestimmten Anwendungen erwünscht ist, die EIN-Spannung V_{ON} auf einen Wert unter der oder gleich der EIN-Spannung $V_{D(TH)}$ der parasitären Diode zu steuern und zu halten.

[0029] In [Fig. 4](#) ist ein Schaltbild **60** einer Gate-Treiberschaltung zum Schalten eines Halbleiterbauelements **62** mit einem nicht isolierten Eingang dargestellt. In der dargestellten Ausführungsform ist das Halbleiterbauelement **62** ein JFET-Bauelement. Die Gate-Treiberschaltung enthält eine erste Schaltung **64** und eine zweite Schaltung **66**, die mit dem Halblei-

terbauelement **62** jeweils durch einen ersten Schalter S_1 und einen zweiten Schalter S_2 verbunden sind. Der zweite Schalter S_2 ist normalerweise geschlossen (d. h., normalerweise ein), während der erste Schalter S_1 normalerweise offen ist (d. h., normalerweise aus). Auf der Basis des Betriebs werden die Schalter S_1 , S_2 dann in sich wechselseitig ausschließender Weise geschlossen oder geöffnet. Ferner sollte angemerkt werden, dass der erste Schalter S_1 und der zweite Schalter S_2 jedes elektronisch gesteuerte Halbleiterbauelement wie z. B. ein MOSFET, JFET usw. sein können.

[0030] Die erste Schaltung **64** ist dafür konfiguriert, das Halbleiterbauelement **62** einzuschalten, indem ein Strom auf einem Gate des Halbleiterbauelements **62** eingeprägt wird, um so die parasitäre Diode des Halbleiterbauelements **62** in Vorwärtsrichtung zu betreiben. In ähnlicher Weise ist die zweite Schaltung **66** dafür konfiguriert, das Halbleiterbauelement **62** auszuschalten, indem ein Strom auf dem Gate des Halbleiterbauelements **62** eingeprägt wird, um so die parasitäre Diode des Halbleiterbauelements **62** in Rückwärtsrichtung zu betreiben. Mit anderen Worten, die erste Schaltung **64** prägt einen positiven Einschaltstrom auf dem Gate des Halbleiterbauelements **62** ein, während die zweite Schaltung **66** einen negativen Ausschaltstrom einprägt. Wie der Fachmann auf dem Gebiet erkennen wird, prägen die erste Schaltung **64** und die zweite Schaltung **66** auf dem Gate des Halbleiterbauelements **62** solange Strom ein, wie der entsprechende erste Schalter S_1 bzw. der zweite Schalter S_2 geschlossen sind.

[0031] Sowohl die erste Schaltung **64** als auch die zweite Schaltung **66** enthält eine mit einem Kondensator über eine Diode verbundene Stromquelle. Beispielsweise kann die erste Schaltung **64** eine Stromquelle I_{ON} **68** enthalten, die mit dem Kondensator C_1 über eine Diode D_1 verbunden ist. In ähnlicher Weise kann die zweite Schaltung **66** eine Stromquelle I_{OFF} **70** enthalten, die mit dem Kondensator C_2 über eine Diode D_2 verbunden ist. Die erste Schaltung **64** lädt den Kondensator C_1 auf eine größere Spannung V_{ON} als eine Schwellenspannung des JFET auf. Es kann erwünscht sein, dass die Spannung V_{ON} nicht den durch die parasitäre Diode vorgegebenen Spannungsgrenzwert des Halbleiterbauelements **62** überschreitet. Es sollte angemerkt werden, dass die Spannung V_{ON} etwas über der Schwellenwertspannung $V_{D(TH)}$ der parasitären Diode liegt. In einer Ausführungsform kann es erwünscht sein, dass die Spannung V_{ON} in einem Bereich liegt, der etwa 5% bis 10% über dem Schwellenwert $V_{D(TH)}$ der parasitären Diode liegt. In ähnlicher Weise lädt die zweite Schaltung **66** den Kondensator C_2 auf eine Spannung V_{OFF} auf, die niedriger als die Schwellenwertspannung $V_{TH(OFF)}$ des Halbleiterbauelements **62** und höher (oder ein niedrigerer Absolutwert) als eine Durchbruchspannung V_{BV} der parasitären Diode

ist. Auch hier kann es in einer Ausführungsform erwünscht sein, dass die Spannung V_{OFF} in einem Bereich liegt, der etwa 5% bis 10% niedriger als die Schwellenwertspannung $V_{TH(OFF)}$ der parasitären Diode ist. Zusätzlich kann es in einer Ausführungsform wünschenswert sein, dass die Spannung V_{OFF} in einem Bereich liegt, der etwa 5% bis 10% (von V_{GV}) höher als die Durchbruchspannung V_{BV} der parasitären Diode ist. Die V_{ON} - und V_{OFF} -Spannungen entsprechen den Kennlinien der parasitären Diode, um das Bauelement für einen Betrieb in den EIN- bzw. AUS-Modi zu steuern. Zusätzlich sind die Werte von I_{ON} und I_{OFF} durch die hierin dargestellten Schaltungsimplementationen begrenzt, um einen Betrieb des Bauelements in den EIN- oder AUS-Modi ohne unerwünschte oder zu hohe Ströme sicherzustellen.

[0032] In bestimmten Ausführungsformen werden die Stromquellen I_{ON} und I_{OFF} bei einer Umgebungs-temperatur betrieben, während sich die Dioden D_1 und D_2 und die Kondensatoren C_1 und C_2 in unmittelbarer Nähe zu dem Halbleiterbauelement **62** befinden und bei einer Betriebstemperatur des Halbleiterbauelements **62** betrieben werden. Eine derartige Platzierung ermöglicht einen Hochgeschwindigkeitsbetrieb des Gate-Treibers und des entsprechenden Halbleiterbauelements unter rauen Betriebsbedingungen.

[0033] [Fig. 5](#)–[Fig. 7](#) stellen Schaltbilder **80**, **90**, **120** der Gate-Treiberschaltung detaillierter gemäß Aspekten der vorliegenden Technik dar. Insbesondere ist [Fig. 5](#) eine Schaltbilddarstellung einer Ausführungsform **80** der Gate-Treiberschaltung **60** von [Fig. 4](#). Auch [Fig. 6](#) ist eine Schaltbilddarstellung einer weiteren Ausführungsform **90** der Gate-Treiberschaltung **60** von [Fig. 4](#). [Fig. 7](#) ist eine Schaltbilddarstellung noch einer weiteren Ausführungsform **120** der Gate-Treiberschaltung **60** von [Fig. 4](#).

[0034] Die Schalter S_1 und S_2 können dafür konfiguriert sein, ein Steuerlogiksignal beispielsweise von einer (in [Fig. 5](#) nicht dargestellten) Steuerschaltung zu empfangen. In bestimmten Ausführungsformen kann die Steuerschaltung einen Mikroprozessor, ein FPGA und dergleichen beinhalten. Das Steuersignal kann dafür konfiguriert sein, das Öffnen und Schließen der Schalter S_1 und S_2 zu steuern. Insbesondere kann das Steuersignal dafür konfiguriert sein, den zweiten Schalter S_2 zu schließen, wenn der erste Schalter S_1 offen ist. In ähnlicher Weise kann das Steuersignal dafür konfiguriert sein, den zweiten Schalter S_2 zu öffnen, wenn der erste Schalter S_1 geschlossen ist.

[0035] In den [Fig. 5](#)–[Fig. 7](#) sind die Stromquellen I_{ON} **68** und I_{OFF} **70** detaillierter dargestellt. Ferner enthält gemäß Darstellung in den [Fig. 5](#)–[Fig. 7](#) jede von den Stromquellen I_{ON} **68** und I_{OFF} **70** eine Quelle, mehrere Widerstände und ein Halbleiterbauelement, das so konfiguriert ist, dass es eingeprägte Ströme und eine

Spannung an dem Gate des Halbleiterbauelements mit einem nicht isolierten Eingang erzeugt. Wie der Fachmann auf diesem Gebiet erkennen wird, können weitere mögliche Stromquellen durch die Gate-Schaltungen **80**, **90**, **120** verwendet werden. Ferner sollte angemerkt werden, dass die Gate-Treiberschaltungen **80**, **90**, **120** eine zusätzliche (nicht dargestellte) Steuerschaltung enthalten können.

[0036] In den [Fig. 6](#)–[Fig. 7](#) sind gemäß exemplarischen Aspekten der vorliegenden Technik die Ausführungsformen der Gate-Treiberschaltung **90**, **120** mit einer isolierten Steuersignalübertragung für die Betätigung der ersten und zweiten Schalter S_1 , S_2 , die die erste und zweite Schaltung **64**, **66** (siehe [Fig. 4](#)) kontrollieren, dargestellt. In [Fig. 6](#) beinhaltet die isolierte Steuersignalübertragung ein erstes Koaxialkabel **92** und ein zweites Koaxialkabel **94**. Das erste Koaxialkabel **92** kann für die Betätigung des ersten Schalters S_1 konfiguriert sein, während das zweite Koaxialkabel **94** für die Betätigung des zweiten Schalters **52** gesteuert werden kann. In einer derzeit in Betracht gezogenen Konfiguration von [Fig. 6](#) können die ersten und zweiten Koaxialkabel **92**, **94** ein geschirmtes zweiadriges Kabel oder Doppeladerkabel beinhalten.

[0037] Das erste Koaxialkabel **92** enthält einen ersten Draht **96** und einen zweiten Draht **98**. Das Bezugszeichen **100** kann einen Schirm des ersten Koaxialkabels **92** repräsentieren. In einer derzeit in Betracht gezogenen Konfiguration ist der erste Draht **96** in dem ersten Koaxialkabel **92** in Wirkverbindung mit einem isolierten Kontakt **102** verbunden, während der zweite Draht **98** mit einer Bezugsspannung b verbunden ist. Es kann auch angemerkt werden, dass der Schirm **100** mit der Bezugsspannung b verbunden sein kann. Ferner kann der isolierte Kontakt **102** dafür konfiguriert sein, ein isoliertes Signal zum Steuern des Schaltvorgangs des ersten Schalters S_1 zwischen einem offenen Zustand und einem geschlossenen Zustand zu liefern. Dieses isolierte Signal ist ein sauberes, störarmes Signal, um dadurch einen verbesserten Schaltvorgang des ersten Schalters S_1 zu ermöglichen. Zusätzlich kann der zweite Draht **98** mit dem Gate G des Bauelements in Wirkverbindung verbunden sein. Der Kondensator C_2 kann ebenfalls mit dem zweiten Draht **98** des ersten Koaxialkabels **92** in Wirkverbindung verbunden sein.

[0038] In ähnlicher Weise enthält das zweite Koaxialkabel **94** einen ersten Draht **104** und einen zweiten Draht **106**. Das Bezugszeichen **108** kann einen Schirm des zweiten Koaxialkabels **94** repräsentieren. Der erste Draht **104** in dem zweiten Koaxialkabel **94** ist in Wirkverbindung mit einem isolierten Kontakt **110** verbunden, während der zweite Draht **106** mit einer Bezugsspannung b verbunden sein kann. Der Schirm **108** kann ebenfalls mit der Bezugsspannung b verbunden sein. Ferner kann der isolierte

Kontaktpunkt **110** dafür konfiguriert sein, ein isoliertes Signal zum Steuern des Schaltvorgangs des zweiten Schalters S_2 zwischen einem offenen Zustand und einem geschlossenen Zustand zu liefern. Dieses isolierte Signal ist ein sauberes, störarmes Signal, um dadurch einen verbesserten Schaltvorgang des zweiten Schalters S_2 zu ermöglichen. Es sei angemerkt, dass der zweite Draht des zweiten Koaxialkabels **52** in Wirkverbindung mit der Source S des Bauelementes verbunden sein kann. Der Kondensator C_1 kann ebenfalls mit dem zweiten Draht **106** des zweiten Koaxialkabels **94** in Wirkverbindung verbunden sein.

[0039] Des Weiteren kann gemäß [Fig. 6](#) die Gate-Treiberschaltung weitere Komponenten enthalten, die zur Reduzierung elektromagnetischer Störungen konfiguriert sind. In einer Ausführungsform können derartige Komponenten einen Induktor und eine mit den Stromquellen **68**, **70** und den Koaxialkabeln **92**, **94** verbundene Diode enthalten.

[0040] In [Fig. 7](#) wird noch eine weitere Ausführungsform der Gate-Treiberschaltung **120** präsentiert, in welcher die Gate-Treiberschaltung mit einer isolierten Steuersignalübertragung für die Betätigung der ersten und zweiten Schalter S_1 , S_2 , die die erste und zweite Schaltung **64**, **66** ([Fig. 4](#)) kontrollieren, dargestellt ist. Die isolierte Steuersignalübertragung beinhaltet ein erstes Kabel **122** und ein zweites Kabel **124**. Das erste Kabel **122** ist dafür konfiguriert, den ersten Schalter S_1 zu betätigen, während das zweite Koaxialkabel **124** gesteuert wird, um den zweiten Schalter S_2 zu betätigen. In einer derzeit in Betracht gezogenen Konfiguration können die ersten und zweiten Kabel **122**, **124** geschirmte Einaderkabel beinhalten.

[0041] Ferner enthält das erste Kabel **122** einen Draht **126** und einen Schirm **128**. In einer derzeit in Betracht gezogenen Konfiguration ist der Draht **126** in dem ersten Kabel **122** mit einem isolierten Kontaktpunkt **130** in Wirkverbindung verbunden, während der Schirm **128** mit einer Referenzspannung b verbunden sein kann. Dieser isolierte Kontaktpunkt **130** ist dafür konfiguriert, ein isoliertes Signal zum Steuern des Schaltvorgangs des ersten Schalters S_1 zwischen einem offenen Zustand und einem geschlossenen Zustand zu liefern. Dieses isolierte Signal ist ein sauberes, störarmes Signal, um dadurch einen verbesserten Schaltvorgang des ersten Schalters S_1 zu ermöglichen. Zusätzlich kann der Schirm **128** mit dem Gate G des Bauelements in Wirkverbindung verbunden sein. Der Kondensator C_2 kann ebenfalls mit dem Schirm **128** des ersten Kabels **122** in Wirkverbindung verbunden sein.

[0042] In gleicher Weise enthält das zweite Kabel **124** einen Draht **132** und einen Schirm **134**. Der Draht **132** in dem zweiten Kabel **124** ist mit einem isolierten Kontaktpunkt **136** in Wirkverbindung verbunden,

während der Schirm **134** mit einer Referenzspannung b verbunden sein kann. Zusätzlich kann der Kontaktpunkt **136** dafür konfiguriert sein, ein isoliertes Signal zum Steuern des Schaltvorgangs des zweiten Schalters S_2 zwischen einem offenen Zustand und einem geschlossenen Zustand zu liefern. Dieses isolierte Signal ist ein sauberes, störarmes Signal, um dadurch einen verbesserten Schaltvorgang des zweiten Schalters S_2 zu ermöglichen. Es sei angemerkt, dass der Schirm **134** mit der Source S des Bauelementes verbunden sein kann. Der Kondensator C_2 kann ebenfalls mit dem Schirm **128** des ersten Koaxialkabels **122** in Wirkverbindung verbunden sein. Wie vorstehend unter Bezugnahme auf [Fig. 6](#) angemerkt, kann die Gate-Treiberschaltung von [Fig. 7](#) auch weitere Komponenten enthalten, die zur Reduzierung elektromagnetischer Störungen konfiguriert sind. In einer Ausführungsform können derartige Komponenten einen Induktor und eine mit den Stromquellen **68**, **70** und den einadrigen Kabeln **122**, **124** verbundene Diode enthalten.

[0043] Wie der Fachmann auf diesem Gebiet erkennen wird, ermöglicht die in den vorstehend diskutierten verschiedenen Ausführungsformen beschriebene Gate-Treiberschaltung einen Betrieb des selbstleitenden Halbleiterbauelements bei einer größeren Leistung als der Nennleistung. Zusätzlich ermöglicht die exemplarische Treiberschaltung einen Betrieb des selbstsperrenden Halbleiterbauelements. Ferner sollte angemerkt werden, dass die Gate-Treiberschaltung dafür angepasst ist, das Halbleiterbauelement unabhängig von seinen Gate/Emitter-Diodenkennlinien zu betreiben. Die Gate-Treiberschaltung ermittelt automatisch einen optimalen Betriebszustand für das Halbleiterbauelement unabhängig von einer Spezifikation des Halbleiterbauelements. Die Gate-Treiberschaltung stellt sicher, dass die EIN-Spannung des Halbleiterbauelements etwas größer als die Schwellenwertspannung $V_{D(TH)}$ der parasitären Diode und eine AUS-Spannung des Halbleiterbauelements etwas größer (oder kleiner im Absolutwert) als die Durchbruchspannung V_{BV} der parasitären Diode ist.

[0044] Obwohl nur bestimmte Merkmale der Erfindung hierin dargestellt und beschrieben wurden, werden viele Modifikationen und Änderungen für den Fachmann auf diesem Gebiet ersichtlich sein. Es dürfte sich daher verstehen, dass die beigefügten Ansprüche alle derartigen Modifikationen und Änderungen, soweit sie in den tatsächlichen Erfindungsgedanken der Erfindung fallen, abdecken sollen.

[0045] Eine Ausführungsform ist eine Gate-Treiberschaltung **60** zum Schalten eines Halbleiterbauelements **62** mit einem nicht isolierten Eingang, wobei die Gate-Treiberschaltung **60** eine erste Schaltung **64** besitzt, die dafür konfiguriert ist, das Halbleiterbauelement **62** einzuschalten, indem ein Strom auf einem

Gate des Halbleiterbauelements **62** eingeprägt wird, um somit eine inhärente parasitäre Diode des Halbleiterbauelements **62** in Vorwärtsrichtung zu betreiben. Es ist eine zweite Schaltung **66** vorhanden, die dafür konfiguriert ist, das Halbleiterbauelement **62** auszuschalten, indem ein Strom auf dem Gate des Halbleiterbauelements einprägt wird, um somit die parasitäre Diode des Halbleiterbauelements **62** in Rückwärtsrichtung zu betreiben, wobei die erste Schaltung **64** und die zweite Schaltung **66** mit dem Halbleiterbauelement **62** über einen ersten Schalter bzw. einen zweiten Schalter verbunden sind.

Bezugszeichenliste

- 10** Mit einer Last verbundenes JFET-Bauelement
- 12** JFET
- 14** parasitäre Diode
- 20** Graph von Drain/Source-Spannungs/ Strom-Kennlinien des selbstleitenden JFET
- 22** Strom
- 24** Spannung
- 30** Graph von Drain/Source-Spannungs/ Strom-Kennlinien des selbstsperrenden JFET
- 32** Strom
- 34** Spannung
- 36** Schwellenwertspannung für die parasitäre Diode
- 40** Graph von Drain/Source-Spannungs/ Strom-Kennlinien des selbstsperrenden JFET
- 42** Strom
- 44** Spannung
- 50** Graph von Drain/Source-Spannungs/ Strom-Kennlinien des selbstsperrenden JFET
- 52** Strom
- 54** Spannung
- 56** Schwellenwertspannung für die parasitäre Diode
- 60** Schaltbild der Gate-Treiberschaltung zum Schalten eines Halbleiterbauelements mit einem isolierten Eingang
- 62** Halbleiterbauelement
- 64** erste Schaltung
- 66** zweite Schaltung
- 68** Stromquelle I_{ON}
- 70** Stromquelle I_{OFF}
- 80** eine Ausführungsform der Gate-Treiberschaltung von [Fig. 4](#)
- 90** weitere Ausführungsform der Gate-Treiberschaltung von [Fig. 4](#)
- 92** erstes Koaxialkabel
- 94** zweites Koaxialkabel
- 96** erster Draht des ersten Koaxialkabels
- 98** zweiter Draht des ersten Koaxialkabels
- 100** Drahtschirm des ersten Koaxialkabels

- 102** Kontaktpunkt des ersten Koaxialkabels
- 104** erster Draht des zweiten Koaxialkabels
- 106** zweiter Draht des zweiten Koaxialkabels
- 108** Schirm des zweiten Koaxialkabels
- 110** Kontaktpunkt des zweiten Koaxialkabels
- 120** weitere Ausführungsform der Gate-Treiberschaltung von [Fig. 4](#)
- 122** erstes einadriges Kabel
- 124** zweites einadriges Kabel
- 126** Draht des ersten einadrigen Kabels
- 128** Schirm des ersten einadrigen Kabels
- 130** Kontaktpunkt des einadrigen Kabels
- 132** Draht des zweiten einadrigen Kabels
- 136** Schirm des zweiten einadrigen Kabels
- 138** Kontaktpunkt des zweiten einadrigen Kabels

Patentansprüche

1. Gate-Treiberschaltung (**60**) zum Schalten eines Halbleiterbauelements (**62**) mit einem nicht isolierten Eingang, wobei die Gate-Treiberschaltung (**60**) aufweist:
 - eine erste Schaltung (**64**), die dafür konfiguriert ist, das Halbleiterbauelement (**62**) einzuschalten, indem ein Strom auf einem Gate des Halbleiterbauelements (**62**) eingeprägt wird, um eine inhärente parasitäre Diode des Halbleiterbauelements (**62**) in Vorwärtsrichtung zu betreiben; und
 - eine zweite Schaltung (**66**), die dafür konfiguriert ist, das Halbleiterbauelement (**62**) auszuschalten, indem ein Strom auf dem Gate des Halbleiterbauelements (**62**) eingeprägt wird, um die inhärente parasitäre Diode des Halbleiterbauelements (**62**) in Rückwärtsrichtung zu betreiben;
 wobei die erste Schaltung (**64**) mit dem Halbleiterbauelement (**62**) über einen ersten Schalter und die zweite Schaltung (**66**) mit dem Halbleiterbauelement (**62**) über einen zweiten Schalter verbunden ist und sowohl die erste Schaltung (**64**) als auch die zweite Schaltung (**66**) eine mit einem Kondensator über eine Diode verbundene Stromquelle enthält.
2. Gate-Treiberschaltung (**60**) nach Anspruch 1, wobei sowohl die erste Schaltung (**64**) als auch die zweite Schaltung (**66**) einen Strom auf dem Gate des Halbleiterbauelements (**62**) solange einprägt, wie der entsprechende erste Schalter und der entsprechende zweite Schalter geschlossen sind.
3. Gate-Treiberschaltung (**60**) nach Anspruch 1, wobei der zweite Schalter normalerweise geschlossen ist und der erste Schalter normalerweise offen ist.
4. Gate-Treiberschaltung (**60**) nach Anspruch 1, wobei die erste Schaltung (**64**) den Kondensator auf eine Spannung V_{ON} auflädt, die größer als eine Schwellenwertspannung V_{TH} der parasitären Diode ist, so dass die Spannung V_{ON} nicht den Spannungsgrenzwert des Halbleiterbauelements überschreitet.

5. Gate-Treiberschaltung (60) nach Anspruch 1, wobei die zweite Schaltung (64) den Kondensator auf eine Spannung V_{OFF} auflädt, die niedriger als eine Schwellenwertspannung $V_{TH(OFF)}$ des Halbleiterbauelements und höher als eine Durchbruchspannung V_{BV} der parasitären Diode ist.

6. Gate-Treiberschaltung (60) nach Anspruch 1, wobei die Stromquellen bei einer Umgebungstemperatur betrieben werden, während sich die Dioden und die Kondensatoren in unmittelbarer Nähe zu dem Halbleiterbauelement befinden und bei einer Betriebstemperatur des Halbleiterbauelementes betrieben werden.

7. Gate-Treiberschaltung (60) nach Anspruch 1, wobei die Gate-Treiberschaltung (60) dafür angepasst ist, das Halbleiterbauelement (62) unabhängig von Kennlinien seiner parasitären Gate/Emitter-Diode zu betreiben.

8. Gate-Treiberschaltung (60) nach Anspruch 1, wobei die Gate-Treiberschaltung (60) automatisch einen optimalen Betriebszustand für das Halbleiterbauelement unabhängig von einer Spezifikation des Halbleiterbauelementes ermittelt.

9. Gate-Treiberschaltung (60) nach Anspruch 8, wobei eine EIN-Spannung des Halbleiterbauelements (62) etwas größer als die Schwellenwertspannung $V_{D(TH)}$ der parasitären Diode ist, und eine AUS-Spannung des Halbleiterbauelements (62) etwas größer als die Durchbruchspannung V_{BV} der parasitären Diode oder, sofern der Absolutwert betrachtet wird, kleiner als die Durchbruchspannung V_{BV} der parasitären Diode ist.

10. Gate-Treiberschaltung (60) nach Anspruch 9, wobei eine EIN-Spannung des Halbleiterbauelements (62) in dem Bereich von 5% bis 10% größer als die Schwellenwertspannung $V_{D(TH)}$ der parasitären Diode ist, und eine AUS-Spannung des Halbleiterbauelements (62) in dem Bereich von 5% bis 10% größer als die Durchbruchspannung V_{BV} der parasitären Diode ist.

11. Gate-Treiberschaltung (60) nach Anspruch 1, wobei das Halbleiterbauelement (62) ein selbstleitendes Halbleiterbauelement ist, und wobei die Gate-Treiberschaltung (60) dafür angepasst ist, das selbstleitende Halbleiterbauelement bei einer größeren Leistung als der Nennleistung zu betreiben.

12. Gate-Treiberschaltung (60) nach Anspruch 1, wobei das Halbleiterbauelement (62) ein selbstsperrendes Halbleiterbauelement ist, und wobei die Gate-Treiberschaltung (60) dafür angepasst ist, das selbstsperrende Halbleiterbauelement zu betreiben.

13. Gate-Treiberschaltung (60) nach Anspruch 1, wobei das den nicht isolierten Eingang aufweisende Halbleiterbauelement ein Sperrsicht gesteuerter Transistor aus einem Halbleiter mit einem breiten Bandabstand ist.

14. Gate-Treiberschaltung (60) nach Anspruch 13, wobei der Sperrsicht gesteuerte Transistor aus einem Halbleiter mit einem breiten Bandabstand einen Schottky-Sperrsicht gesteuerten Transistor oder einen PN-Sperrsicht gesteuerten Transistor umfasst.

15. Gate-Treiberschaltung (60) nach Anspruch 13, wobei der Halbleiter mit einem breiten Bandabstand Siliziumkarbid, Galliumnitrid oder Diamant enthält.

16. Gate-Treiberschaltung (60) nach Anspruch 1, wobei das einen nicht isolierten Eingang aufweisende Halbleiterbauelement einen bipolaren Bipolarsperrschichttransistor (BJT), einen Sperrsichtfeldeffekttransistor (JFET), einen vertikalen JFET, einen statischen Influenztransistor (SIT) oder einen Metall-Halbleiter-Feldeffekttransistor (MESFET) aufweist.

17. Gate-Treiberschaltung (60) nach Anspruch 1, wobei der erste Schalter und der zweite Schalter jeweils ein elektronisch gesteuertes Halbleiterbauelement enthalten.

18. Elektronische Schaltung, aufweisend: ein Halbleiterbauelement (62) mit einem nicht isolierten Eingang; und eine Gate-Treiberschaltung (60) nach Anspruch 1, um das Halbleiterbauelement (62) unabhängig von Kennlinien seiner parasitären Gate/Emitter-Diode zu betreiben.

19. Elektronische Schaltung, aufweisend: ein selbstleitendes Halbleiterbauelement (62) mit einem nicht isolierten Eingang; und eine Gate-Treiberschaltung (60) nach Anspruch 1, um das selbstleitende Halbleiterbauelement (62) bei einer größeren Leistung als der Nennleistung zu betreiben.

20. Elektronische Schaltung, aufweisend: ein selbstsperrendes Halbleiterbauelement (62) mit einem nicht isolierten Eingang; und eine Gate-Treiberschaltung (60) nach Anspruch 1, um das selbstsperrende Halbleiterbauelement (62) zu betreiben.

21. Verfahren zum Betreiben eines Halbleiterbauelements mit einem nicht isolierten Eingang, wobei das Verfahren die Schritte aufweist: Schalten des Halbleiterbauelements zwischen einem eingeschalteten und ausgeschalteten Zustand mittels eines ersten und eines zweiten Schalters;

Einprägen eines positiven Stroms auf einem Gate des Halbleiterbauelements, um das Halbleiterbauelement einzuschalten, indem eine parasitäre Diode des Halbleiterbauelements unter Verwendung einer ersten Schaltung (64) in einer Gate-Treiberschaltung (60) in Vorwärtsrichtung betrieben wird; und
Einprägen eines negativen Stroms auf dem Gate des Halbleiterbauelements, um das Halbleiterbauelement auszuschalten, indem die parasitäre Diode des Halbleiterbauelements unter Verwendung einer zweiten Schaltung (66) in der Gate-Treiberschaltung (60) in Rückwärtsrichtung betrieben wird,
wobei die erste Schaltung (64) über den ersten Schalter mit dem Halbleiterbauelement und die zweite Schaltung (66) über den zweiten Schalter mit dem Halbleiterbauelement verbunden ist und sowohl die erste Schaltung (64) als auch die zweite Schaltung (66) eine mit einem Kondensator über eine Diode verbundene Stromquelle enthält.

Es folgen 6 Blatt Zeichnungen

Anhängende Zeichnungen

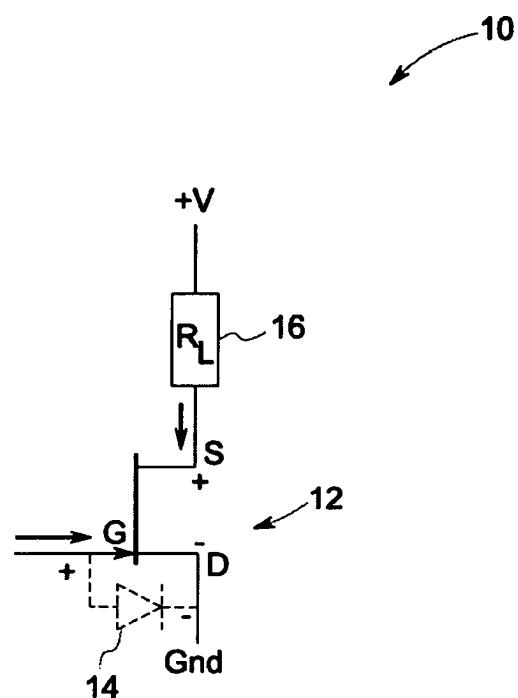


FIG. 1

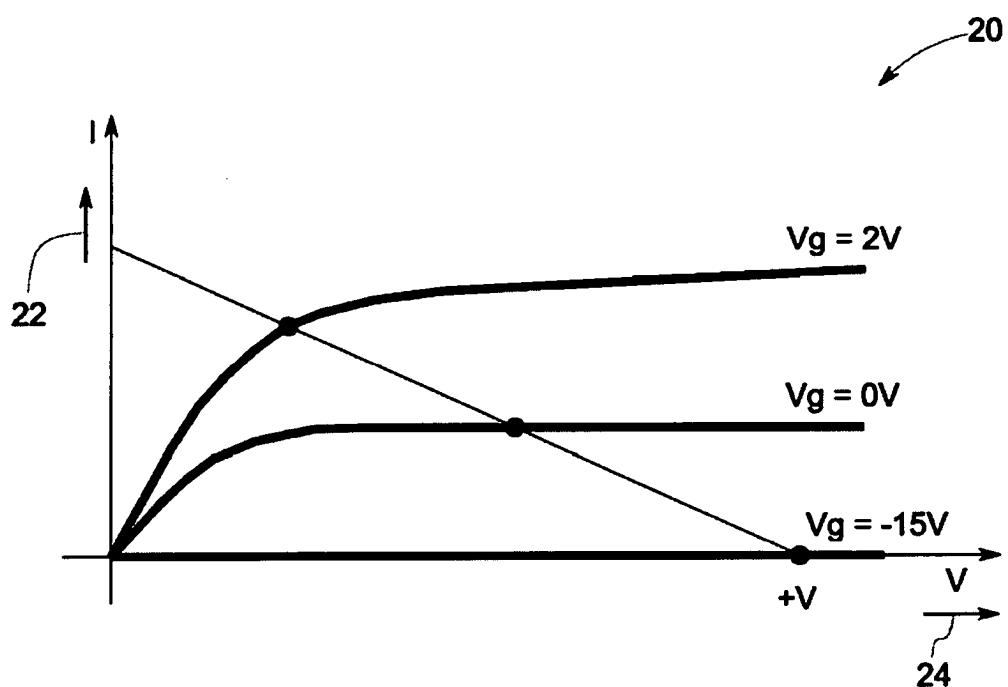


FIG. 2A

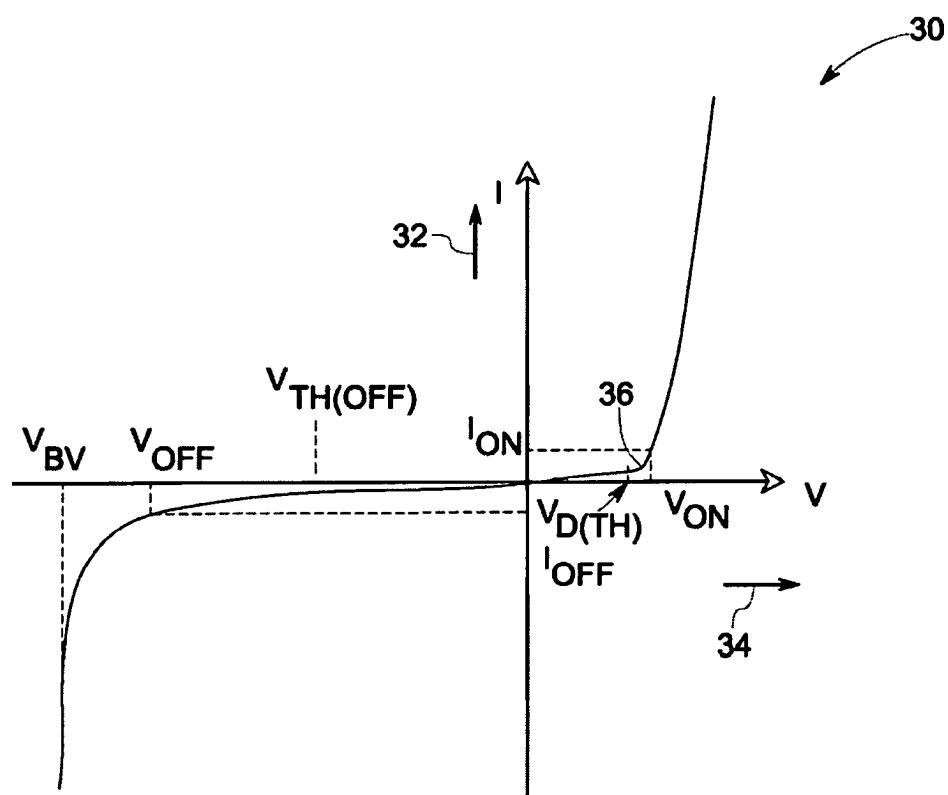


FIG. 2B

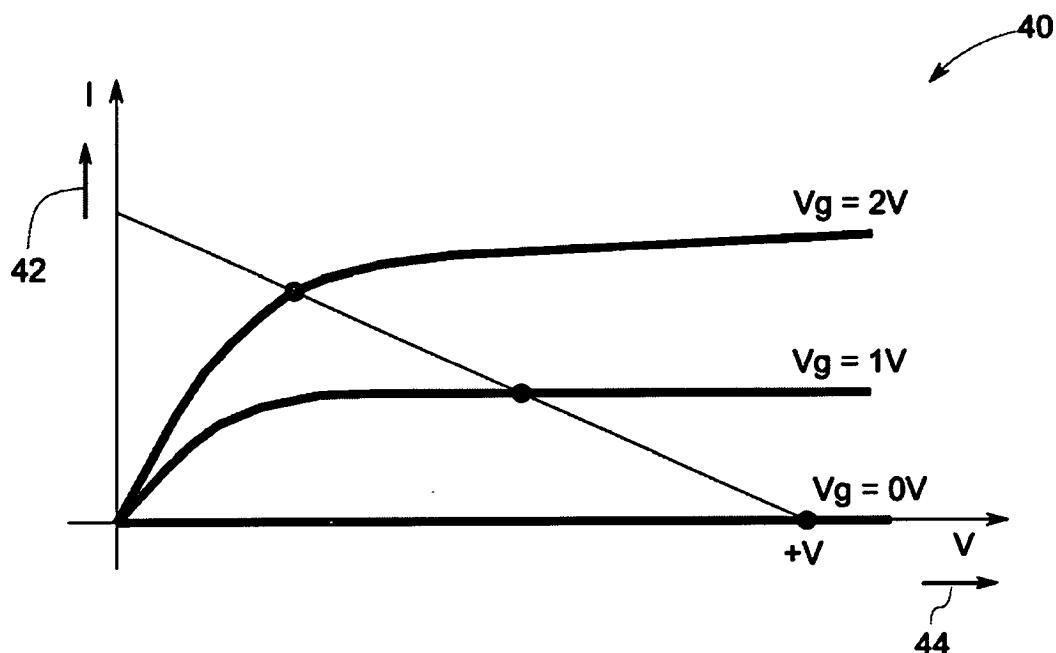


FIG. 3A

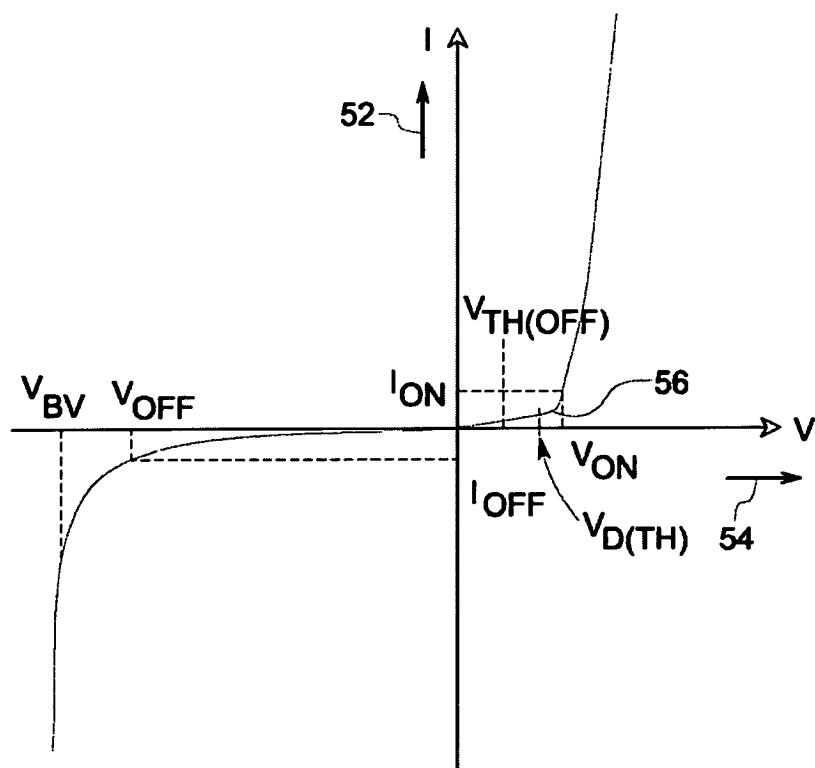


FIG. 3B

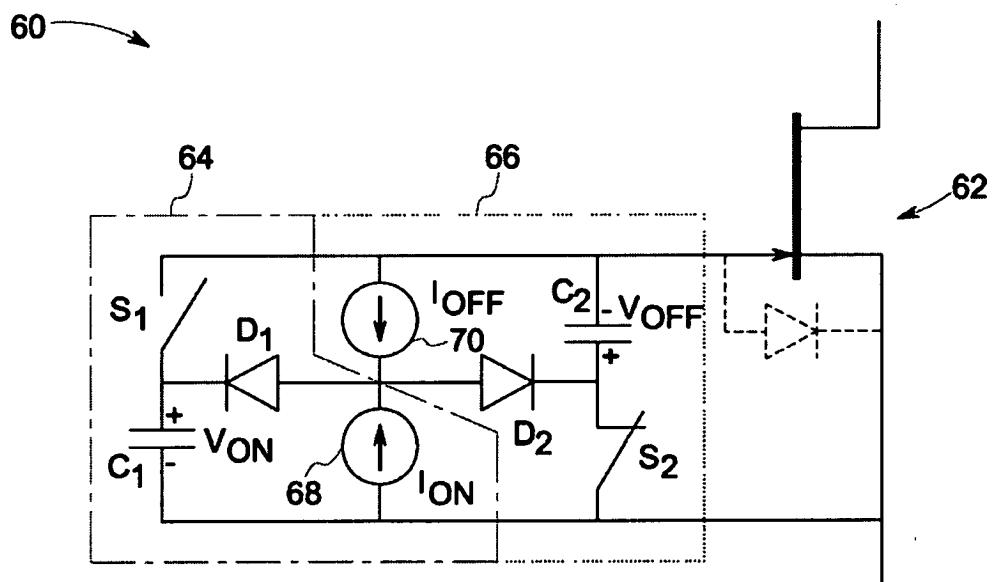


FIG. 4

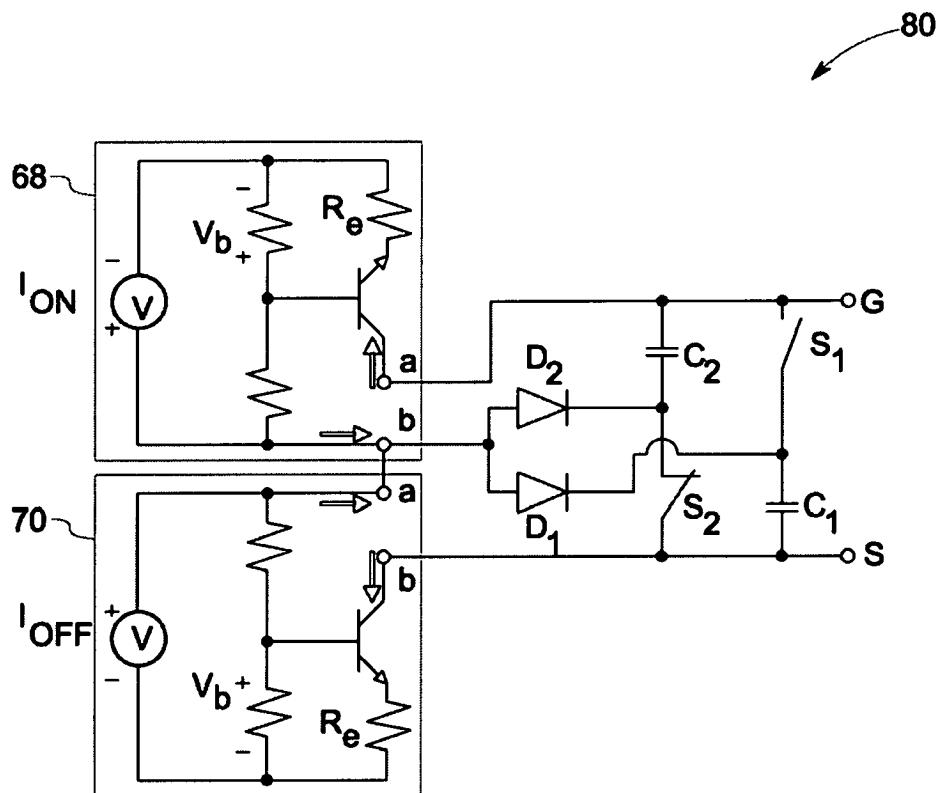


FIG. 5

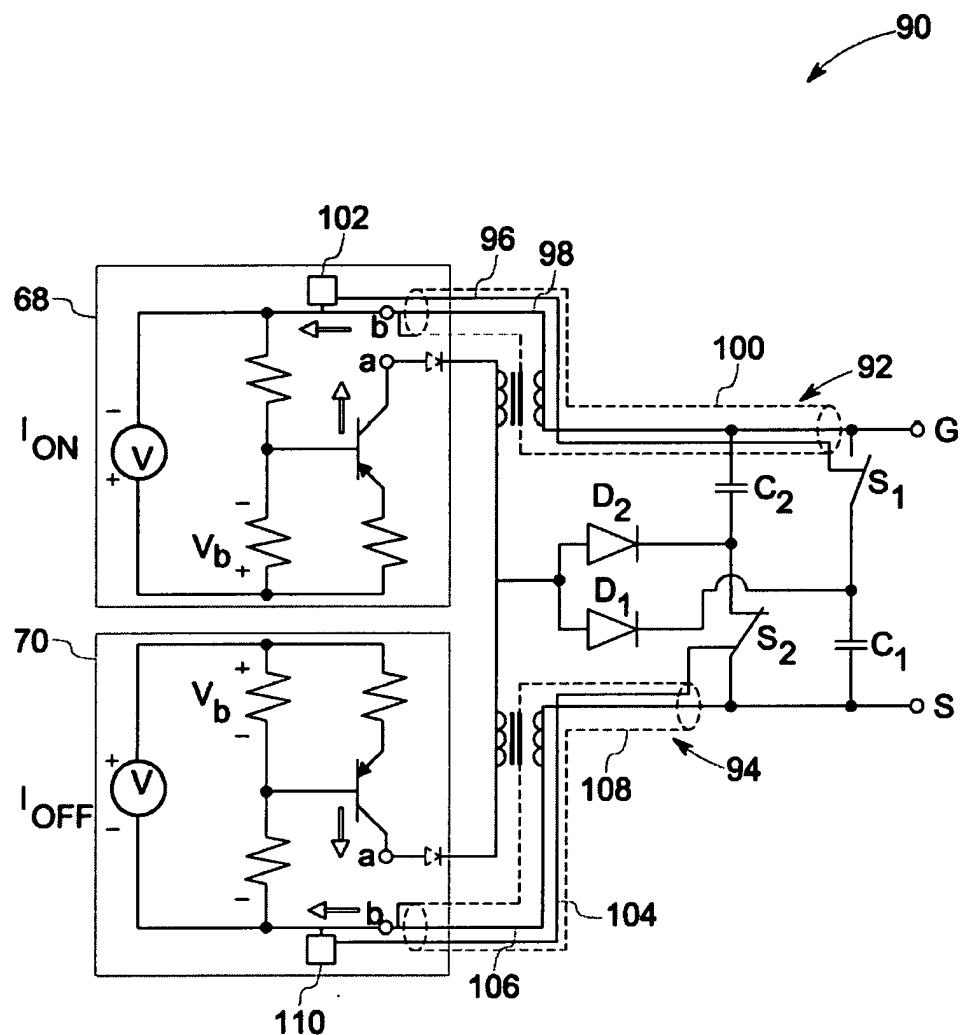


FIG. 6

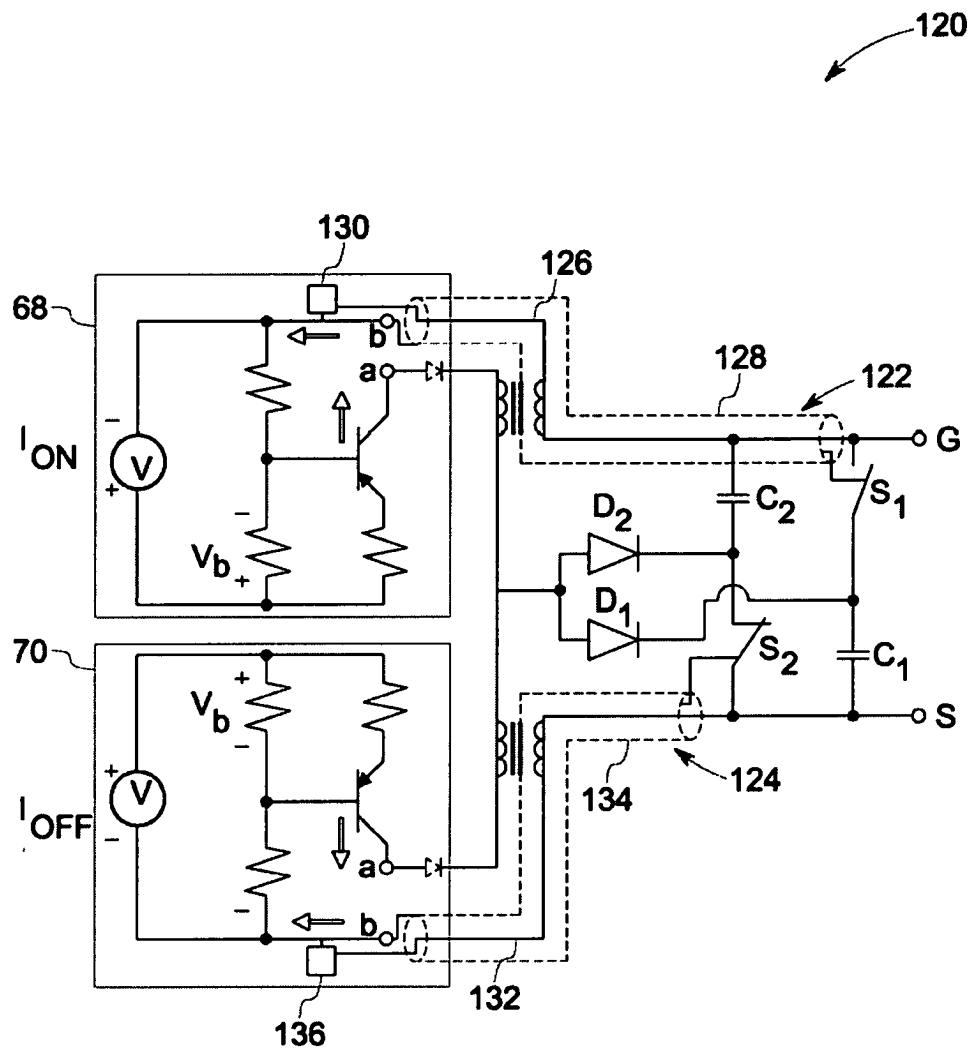


FIG. 7