

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年12月20日(20.12.2018)



(10) 国際公開番号

WO 2018/230107 A1

- (51) 国際特許分類:
H02M 7/483 (2007.01) *H02M 7/48* (2007.01)
- (21) 国際出願番号: PCT/JP2018/014179
- (22) 国際出願日: 2018年4月3日(03.04.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-118203 2017年6月16日(16.06.2017) JP
- (71) 出願人: 株式会社明電舎 (MEIDENSHA CORPORATION) [JP/JP]; 〒1416029 東京都品川区大崎2丁目1番1号 Tokyo (JP).
- (72) 発明者: 長谷川 勇 (HASEGAWA, Isamu); 〒1416029 東京都品川区大崎2丁目1番1号 株式会社明電舎内 Tokyo (JP).

(74) 代理人: 小林 博通, 外(KOBAYASHI, Hiromichi et al.); 〒1040044 東京都中央区明石町1番29号 掖済会ビル S H I G A 内外国特許事務所内 Tokyo (JP).

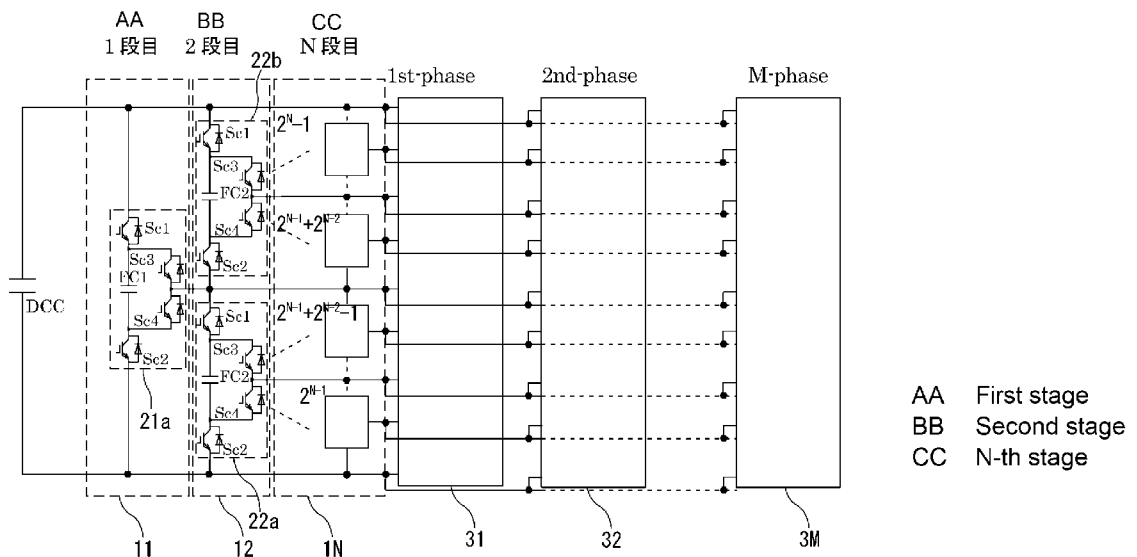
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS,

(54) Title: MULTILEVEL POWER CONVERSION DEVICE

(54) 発明の名称: マルチレベル電力変換装置

[図4]



(57) Abstract: First to N-th common portions 11 to 1N (N is an integer of 2 or more) common to each phase are connected to a DC link capacitor DCC common to each phase. M-phase (M is an integer of 2 or more) phase modules 31 to 3M are connected to the N-th common portion. 2^{1-1} to 2^{N-1} basic cells are connected to the first to N-th common portions 11 to 1N, respectively. This makes the number of divisions of the DC link capacitor equal to 2 or less and provides a multilevel power conversion device having the number of voltage levels of 5 or more.

[続葉有]

MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：各相共通の直流リンクコンデンサDCCに各相共通の第1～第N共通部11～1N（N＝2以上の整数）を接続する。第N共通部にM相（M＝2以上の整数）の相モジュール31～3Mを接続する。第1～第N共通部11～1Nには、それぞれ 2^{1-1} ～ 2^{N-1} 個の基本セルが接続される。これにより、直流リンクコンデンサの分割数を2以下とし、5レベル以上の電圧レベル数のマルチレベル電力変換装置を提供する。

明 細 書

発明の名称：マルチレベル電力変換装置

技術分野

[0001] 本発明は、マルチレベル電力変換装置に係り、特に、各相共通の基本セルを用いた回路構成に関する。

背景技術

[0002] 図7は特許文献1の実施形態4に記載されている出力相電圧のレベル数が5以上となるマルチレベル電力変換装置の回路構成である。また、図8に、図7における相モジュールの構成例を示す。図8において、直流電圧群数 $P = 2$ のときに、5レベル電力変換装置の相モジュールとなる。

[0003] 例として、直流電圧群数 $P = 2$ の回路での動作を説明する。直流リンクコンデンサ $DCC1$ 、 $DCC2$ の電圧を $2E$ 、フライングキャパシタ $FC1$ 、 $FC2$ の電圧を E に制御し、電力変換装置内の半導体デバイス（IGBTなど）を適正にオンオフ制御することによって、 $+2E$ 、 $+E$ 、 0 、 $-E$ 、 $-2E$ の5レベルの出力相電圧（出力端子 $OUT1$ ，…， $OUTM$ の相電圧）を生成する。なお、直流リンクコンデンサ $DCC1$ 、 $DCC2$ の共通接続点を出力相電圧の基準点とする。

[0004] 直流電圧群数 P が3以上の場合でも、同様の動作によって、 $2P + 1$ レベルの出力相電圧を生成する

しかしながら、特許文献1の実施形態4を用いて5レベルより上の多レベル化を実現しようとする場合、直流電圧群数 P が3以上となり、直流リンクコンデンサ（ $DCC1$ ，…， $DCCP$ ）を3つ以上直列に接続する必要がある。

[0005] 直流リンクコンデンサは2つまでであれば、非特許文献1に示すような制御方法で直流リンクコンデンサの電圧のバランスをとることが可能である。しかし、直流リンクコンデンサを3つ以上に分割すると、分割した直流リンクコンデンサの電圧のバランスを制御することが難しい。そのため、電圧を

維持するために外部回路を接続しないと直流リンクコンデンサの電圧のバランスが取れないという問題があった。

[0006] これは回路の原理上生じる問題である。電圧指令値の大きさに応じて接続されるコンデンサ（直流リンクコンデンサ $DCC1, \dots, DCCP$ 、および、フライングキャパシタ $FC1, \dots, FCP$ ）が異なるため、各コンデンサ、フライングキャパシタを使用する電力の大きさに異なりが生じ、電圧バランスが崩れてしまう。

[0007] 電圧バランスが崩れることで、電力変換装置の出力相電圧の高調波成分が増加し、電力変換装置に接続する負荷へ悪影響を与えるという問題があった。

[0008] 以上示したようなことから、直流リンクコンデンサの分割数を2以下とし、5レベル以上の電圧レベル数のマルチレベル電力変換装置を提供することが課題となる。

先行技術文献

特許文献

[0009] 特許文献1：特開2015-047056号公報

非特許文献

[0010] 非特許文献1：小笠原悟司，沢田直，赤木泰文，「中性点クランプ電圧形PWMインバータの中性点電位変動の解析」，電気学会論文誌D，113巻1号，平成5年

発明の概要

[0011] 本発明は、前記従来の問題に鑑み、案出されたもので、その一態様は、各相共通の直流リンクコンデンサと、前記各相共通の直流リンクコンデンサに接続され、基本セルを有する各相共通の第1～第N共通部（ $N=2$ 以上の整数）と、前記第N共通部に接続されたM相（ $M=2$ 以上の整数）の相モジュールと、を備え、前記基本セルは、第3端子に一端が接続された第1半導体デバイスと、第1端子に一端が接続された第2半導体デバイスと、前記第1

半導体デバイスの他端と前記第2半導体デバイスの他端との間に接続されたフライングキャパシタと、前記第1半導体デバイスと前記フライングキャパシタの共通接続点と前記第2半導体デバイスと前記フライングキャパシタの共通接続点との間に接続された第3、第4半導体デバイスと、を備え、前記第3、第4半導体デバイスの共通接続点を第2端子とし、前記第1共通部は、前記直流リンクコンデンサの正極端に前記第3端子が接続され、前記直流リンクコンデンサの負極端に前記第1端子が接続された1つの前記基本セルを有し、前記第2～第N共通部は、それぞれ前記基本セルを $2^{2-1} \sim 2^{N-1}$ 個有し、各共通部内の隣り合う前記基本セルの前記第3端子と前記第1端子とを接続して $2^{2-1} \sim 2^{N-1}$ 個の基本セルを直列接続し、前記第1共通部の基本セルの第1端子側から数えて奇数番目の前記基本セルは、前段の前記基本セルの前記第2端子に前記第3端子が接続され、前段の前記基本セルの前記第1端子に前記第1端子が接続され、前記第1共通部の基本セルの第1端子側から数えて偶数番目の前記基本セルは、前段の前記基本セルの前記第3端子に前記第3端子が接続され、前段の前記基本セルの前記第2端子に前記第1端子が接続され、前記相モジュールは、前記第N共通部の前記基本セルの前記第1～第3端子を入力端子とし、前記入力端子と出力端子との間にそれぞれスイッチングデバイスを有し、スイッチングデバイスを選択的にON、OFFすることにより、前記入力端子のうち何れかの端子の電位を選択して出力することを特徴とする。

[0012] また、他の態様として、各相共通の直流リンクコンデンサと、前記各相共通の直流リンクコンデンサに接続され、基本セルを有する各相共通の第1～第N共通部（ $N = 2$ 以上の整数）と、前記第N共通部に接続されたM相（ $M = 2$ 以上の整数）の相モジュールと、を備え、前記基本セルは、第3端子に一端が接続された第1半導体デバイスと、第1端子に一端が接続された第2半導体デバイスと、前記第1半導体デバイスの他端と前記第2半導体デバイスの他端との間に接続されたフライングキャパシタと、前記第1半導体デバイスと前記フライングキャパシタの共通接続点と前記第2半導体デバイスと

前記フライングキャパシタの共通接続点との間に接続された第3, 第4半導体デバイスと、を備え、前記第3, 第4半導体デバイスの共通接続点を第2端子とし、前記第1共通部は、前記直流リンクコンデンサの正極端に前記第3端子が接続され、前記直流リンクコンデンサの負極端に前記第1端子が接続された1つの前記基本セルを有し、前記第2～第N共通部は、それぞれ前記基本セルを $2^{2-1} \sim 2^{N-1}$ 個有し、各共通部内の隣り合う前記基本セルの前記第3端子と前記第1端子とを接続して $2^{2-1} \sim 2^{N-1}$ 個の基本セルを直列接続し、前記第1共通部の基本セルの第1端子側から数えて奇数番目の前記基本セルは、前段の前記基本セルの前記第2端子に前記第3端子が接続され、前段の前記基本セルの前記第1端子に前記第1端子が接続され、前記第1共通部の基本セルの第1端子側から数えて偶数番目の前記基本セルは、前段の前記基本セルの前記第3端子に前記第3端子が接続され、前段の前記基本セルの前記第2端子に前記第1端子が接続され、前記相モジュールは、前記第N共通部の基本セルの前記第1～第3端子を入力端子とし、前記入力端子と出力端子との間にスイッチングデバイスとキャパシタを有し、前記スイッチングデバイスを選択的にON, OFFすることにより、前記入力端子のうち何れかの端子の電位、または、前記入力端子のうち何れかの端子の電位にキャパシタの電圧を加算または減算した電位を出力端子から出力することを特徴とする。

[0013] また、その一態様として、前記直流リンクコンデンサの電圧を $2E$ に制御し、第J共通部 ($J = 1 \sim N$ までの整数) の前記フライングキャパシタの電圧を $E / 2^{J-1}$ に制御することを特徴とする。

[0014] また、他の態様として、各相共通の第1直流リンクコンデンサと、前記第1直流リンクコンデンサの正極端に負極端が接続された各相共通の第2直流リンクコンデンサと、前記各相共通の第1, 第2直流リンクコンデンサに接続され、基本セルを有する各相共通の第1～第N共通部 ($N = 2$ 以上の整数) と、前記第N共通部に接続されたM相 ($M = 2$ 以上の整数) の相モジュールと、を備え、前記基本セルは、第3端子に一端が接続された第1半導体デ

バイスと、第1端子に一端が接続された第2半導体デバイスと、前記第1半導体デバイスの他端と前記第2半導体デバイスの他端との間に接続されたフライングキャパシタと、前記第1半導体デバイスと前記フライングキャパシタの共通接続点と前記第2半導体デバイスと前記フライングキャパシタの共通接続点との間に接続された第3、第4半導体デバイスと、を備え、前記第3、第4半導体デバイスの共通接続点を第2端子とし、前記第1共通部は、前記第1直流リンクコンデンサの正極端に前記第3端子が接続され、前記第1直流リンクコンデンサの負極端に前記第1端子が接続された第1の前記基本セルと、前記第2直流リンクコンデンサの正極端に前記第3端子が接続され、前記第2直流リンクコンデンサの負極端に前記第1端子が接続された第2の前記基本セルと、を有し、前記第2～第N共通部は、それぞれ前記基本セルを $2 \times (2^{2-1}) \sim 2 \times (2^{N-1})$ 個有し、各共通部内の隣り合う前記基本セルの前記第3端子と前記第1端子とを接続して $2 \times (2^{2-1}) \sim 2 \times (2^{N-1})$ 個の基本セルを直列接続し、前記第1共通部の第1の基本セルの第1端子側から数えて奇数番目の前記基本セルは、前段の前記基本セルの前記第2端子に前記第3端子が接続され、前段の前記基本セルの前記第1端子に前記第1端子が接続され、前記第1共通部の第1の基本セルの第1端子側から数えて偶数番目の前記基本セルは、前段の前記基本セルの前記第3端子に前記第3端子が接続され、前段の前記基本セルの前記第2端子に前記第1端子が接続され、前記相モジュールは、前記第N共通部の前記基本セルの前記第1～第3端子を入力端子とし、前記入力端子と出力端子との間にそれぞれスイッチングデバイスを有し、スイッチングデバイスを選択的にON、OFFすることにより、前記入力端子のうち何れかの端子の電位を選択して出力することの特徴とする。

[0015] また、他の態様として、各相共通の第1直流リンクコンデンサと、前記第1直流リンクコンデンサの正極端に負極端が接続された各相共通の第2直流リンクコンデンサと、前記各相共通の第1、第2直流リンクコンデンサに接続され、基本セルを有する各相共通の第1～第N共通部（ $N = 2$ 以上の整数

）と、前記第N共通部に接続されたM相（ $M = 2$ 以上の整数）の相モジュールと、を備え、前記基本セルは、第3端子に一端が接続された第1半導体デバイスと、第1端子に一端が接続された第2半導体デバイスと、前記第1半導体デバイスの他端と前記第2半導体デバイスの他端との間に接続されたフライングキャパシタと、前記第1半導体デバイスと前記フライングキャパシタの共通接続点と前記第2半導体デバイスと前記フライングキャパシタの共通接続点との間に接続された第3、第4半導体デバイスと、を備え、前記第3、第4半導体デバイスの共通接続点を第2端子とし、前記第1共通部は、前記第1直流リンクコンデンサの正極端に前記第3端子が接続され、前記第1直流リンクコンデンサの負極端に前記第1端子が接続された第1の前記基本セルと、前記第2直流リンクコンデンサの正極端に前記第3端子が接続され、前記第2直流リンクコンデンサの負極端に前記第1端子が接続された第2の前記基本セルと、を有し、前記第2～第N共通部は、それぞれ前記基本セルを $2 \times (2^{2-1}) \sim 2 \times (2^{N-1})$ 個有し、各共通部内の隣り合う前記基本セルの前記第3端子と前記第1端子とを接続して $2 \times (2^{2-1}) \sim 2 \times (2^{N-1})$ 個の基本セルを直列接続し、前記第1共通部の第1の基本セルの第1端子側から数えて奇数番目の前記基本セルは、前段の前記基本セルの前記第2端子に前記第3端子が接続され、前段の前記基本セルの前記第1端子に前記第1端子が接続され、前記第1共通部の第1の基本セルの第1端子側から数えて偶数番目の前記基本セルは、前段の前記基本セルの前記第3端子に前記第3端子が接続され、前段の前記基本セルの前記第2端子に前記第1端子が接続され、前記相モジュールは、前記第N共通部の基本セルの前記第1～第3端子を入力端子とし、前記入力端子と出力端子との間にスイッチングデバイスとキャパシタを有し、前記スイッチングデバイスを選択的にON、OFFすることにより、前記入力端子のうち何れかの端子の電位、または、前記入力端子のうち何れかの端子の電位にキャパシタの電圧を加算または減算した電位を出力端子から出力することを特徴とする。

[0016] また、その一態様として、前記直流リンクコンデンサの電圧を $4E$ に制御

し、第 J 共通部 ($J = 1 \sim N$ までの整数) の前記フライングキャパシタの電圧を $E / 2^{J-1}$ に制御することを特徴とする。

[0017] 本発明によれば、直流リンクコンデンサの分割数を 2 以下とし、5 レベル以上の電圧レベル数のマルチレベル電力変換装置を提供することが可能となる。

図面の簡単な説明

[0018] [図1]基本セルの構成を示す回路図。

[図2]基本セルのスイッチングパターンを示す図。

[図3] N 段の第 1 ～第 N 共通部を示す図。

[図4]実施形態 1 における M 相 $2^N + 1$ レベルの電力変換装置を示す図。

[図5]実施形態 2 における $N = 2$, $M = 3$ とした場合のマルチレベル電力変換装置を示す図。

[図6]実施形態 3 における M 相 $2^{N+1} + 1$ レベルの電力変換装置を示す図。

[図7]特許文献 1 のマルチレベル電力変換装置の一例を示す図。

[図8]相モジュールの構成例を示す図。

発明を実施するための形態

[0019] 本願は、直流リンクコンデンサに各相共通のフライングキャパシタと各相共通の半導体デバイスにより構成される基本セルを複数段接続することで、5 レベル以上のレベルにおいても直流リンクコンデンサを 2 分割以下にするものである。

[0020] スwitchングパターンによりフライングキャパシタの充電・放電を自由に行うことが可能であり、9 レベル以上の多レベル化を外部回路なしで実現できる。

[0021] 以下、本願発明におけるマルチレベル電力変換装置の実施形態 1 ～ 3 を図 1 ～図 6 に基づいて詳述する。

[0022] [実施形態 1]

本実施形態 1 における基本セルを図 1 に示し、基本セルのスイッチングパターンを図 2 に示す。図 2 中の丸印は導通している半導体デバイス（例えば

、 I G B T) を示す。

[0023] 本実施形態 1 の基本セルはフライングキャパシタ F C 1 と第 1 ～第 4 半導体デバイス S c 1 ～ S c 4 を備える。これは特許文献 1 と同一のセルである。

[0024] 基本セル 2 0 は、第 3 端子 3 に一端が接続された第 1 半導体デバイス S c 1 と、第 1 端子 1 に一端が接続された第 2 半導体デバイス S c 2 と、第 1 半導体デバイス S c 1 の他端と、第 2 半導体デバイス S c 2 の他端との間に接続されたフライングキャパシタ F C 1 と、第 1 半導体デバイス S c 1 とフライングキャパシタ F C 1 の共通接続点と、第 2 半導体デバイス S c 2 とフライングキャパシタ F C 1 の共通接続点と、の間に直列接続された第 3, 第 4 半導体デバイス S c 3, S c 4 と、を備えている。第 3, 第 4 半導体デバイス S c 3, S c 4 の共通接続点が第 2 端子 2 となる。

[0025] 基本セル 2 0 のスイッチングパターンは、図 2 (a) に示すように第 1 半導体デバイス S c 1 と第 4 半導体デバイス S c 4 を O N、または、図 2 (b) に示すように第 2 半導体デバイス S c 2 と第 3 半導体デバイス S c 3 を O N する。

[0026] この基本セル 2 0 を用いた本実施形態 1 の共通部を図 3 に示す。本実施形態 1 は、直流リンクコンデンサ D C C に N 段の第 1 ～第 N 共通部 1 1 ～ 1 N (N = 2 以上の整数) が接続される。

[0027] 第 J 共通部 1 J (J = 1 ～ N の整数) には、 2^{J-1} 個の基本セルが接続される。例えば、 J = 1 (第 1 共通部 1 1) の場合、 $2^0 = 1$ 個の基本セルが接続される。同様に、 J = 2 (第 2 共通部 1 2) の場合は $2^1 = 2$ 個の基本セルが、 J = 3 (第 3 共通部 1 3) の場合は $2^2 = 4$ 個の基本セルが、 J = 4 (第 4 共通部 1 4) の場合は $2^3 = 8$ 個の基本セルが接続される。第 1 ～第 N 共通部 1 1 ～ 1 N 合計で基本セルは $2^N - 1$ 個となる。

[0028] 第 1 共通部 1 1 の基本セル 2 1 a は、直流リンクコンデンサ D C C の正極に第 3 端子 3 が接続され、直流リンクコンデンサ D C C の負極に第 1 端子 1 が接続される。

[0029] 第2～第N共通部1 2～1 Nの基本セルは、各共通部内の隣り合う基本セルの第3端子3と第1端子1とを接続して直列接続する。また、基本セル2 1 aの第1端子側（すなわち、直流リンクコンデンサD C Cの負極側）から数えて奇数番目の基本セルは、前段の基本セルの第2端子2に第3端子3が接続され、前段の基本セルの第1端子1に第1端子1が接続される。基本セル2 1 aの第1端子側から数えて偶数番目の基本セルは、前段の基本セルの第3端子3に第3端子3が接続され、前段の基本セルの第2端子2に第1端子1が接続される。

[0030] ここで、例として第2共通部1 2の基本セル2 2 a, 2 2 bについて説明する。基本セル2 1 aの第1端子1側から数えて1番目の基本セル2 2 aの第3端子3と2番目の基本セル2 2 bの第1端子1とを接続する。また、基本セル2 1 aの第1端子1側から数えて1番目の基本セル2 2 aは、第1共通部1 1の基本セル2 1 aの第2端子2に第3端子3が接続され、第1共通部1 1の基本セル2 1 aの第1端子1に第1端子1が接続される。第1端子1側から数えて2番目の基本セル2 2 bは、第1共通部1 1の基本セル2 1 aの第3端子3に第3端子3が接続され、第1共通部1 1の基本セル2 1 aの第2端子2に第1端子1が接続される。第3～第N共通部1 3～1 Nの基本セルも同様に接続される。

[0031] 図3に示すように、 $2^N - 1$ 個の基本セル（ $N = 1, 2, 3, \dots$ ）を用いて第1～第N共通部1 1～1 Nを接続することにより、1つの直流リンクコンデンサD C Cで $2^N + 1$ レベルの電圧レベルに直流電圧を分割することができる。

[0032] 直流リンクコンデンサD C Cの電圧を $2E$ とした時、第J共通部1 J（ $J = 1 \sim N$ の整数）のフライングキャパシタの電圧を $E / 2^{J-1}$ に制御する。すなわち、第1共通部1 1のフライングキャパシタF C 1の電圧を E 、第2共通部1 2のフライングキャパシタF C 2の電圧を $E / 2$ 、 $\dots$ 、第N共通部1 NのフライングキャパシタF Cの電圧を $E / 2^{N-1}$ の電圧に分割し制御する。この分割した電圧レベルを選択する相モジュールをM相接続することでM相に拡

張することが可能である。

- [0033] 第N共通部1Nの基本セルの第1端子1, 第2端子2, 第3端子3には、相モジュールの入力端子が接続される。相モジュールは図8と同様である。
- [0034] 図8(a)の相モジュールの構成を説明する。第1入力端子1と第2入力端子2との間に第1, 第2スイッチングデバイスS1, S2が直列接続される。第k-1入力端子1k-1と第k入力端子1kとの間に第3, 第4スイッチングデバイスS3, S4が直列接続される。
- [0035] 第1, 第2スイッチングデバイスS1, S2の共通接続点と第3入力端子13との間に第5~第8スイッチングデバイスS5~S8が直列接続される。第5, 第6スイッチングデバイスS5, S6の共通接続点と第7, 第8スイッチングデバイスS7, S8の共通接続点との間にキャパシタFC1Mが接続される。
- [0036] 第k-2入力端子1k-2と第3, 第4スイッチングデバイスの共通接続点との間に第9~第12スイッチングデバイスS9~S12が直列接続される。第9, 第10スイッチングデバイスS9, S10の共通接続点と第11, 第12スイッチングデバイスS11, S12の共通接続点との間にキャパシタFCNMが接続される。
- [0037] 第6, 第7スイッチングデバイスS6, S7の共通接続点と第10, 第11スイッチングデバイスS10, S11の共通接続点との間に第13~第16スイッチングデバイスS13~S16が直列接続される。第13, 第14スイッチングデバイスS13, S14の共通接続点と第15, 第16スイッチングデバイスS15, S16の共通接続点との間にキャパシタFCMOが接続される。また、第14, 第15スイッチングデバイスS14, S15の共通接続点が出力端子となる。
- [0038] 次に、図8(b)の相モジュールの構成を説明する。第1入力端子1と第2入力端子2との間に第1, 第2スイッチングデバイスS1, S2が直列接続される。第k-1入力端子1k-1と第k入力端子1kとの間に第3, 第4スイッチングデバイスS3, S4が直列接続される。

- [0039] 第1, 第2スイッチングデバイスS1, S2の共通接続点と第3, 第4スイッチングデバイスS3, S4の共通接続点との間に第5～第10スイッチングデバイスS5～S10が直列接続される。
- [0040] 第5, 第6スイッチングデバイスS5, S6の共通接続点と第7, 第8スイッチングデバイスS7, S8の共通接続点との間に第1, 第2ダイオードD1, D2が直列接続される。第1, 第2ダイオードD1, D2の共通接続点は第3入力端子I3と接続される。第7, 第8スイッチングデバイスS7, S8の共通接続点と第9, 第10スイッチングデバイスS9, S10の共通接続点との間に第3, 第4ダイオードD3, D4が直列接続される。第3, 第4ダイオードD3, D4の共通接続点は第k-2入力端子Ik-2と接続される。
- [0041] 第6, 第7スイッチングデバイスS6, S7の共通接続点と第8, 第9スイッチングデバイスS8, S9の共通接続点との間に第11, 第12スイッチングデバイスS11, S12が直列接続される。第11, 第12スイッチングデバイスS11, S12の共通接続点が出力端子となる。
- [0042] 次に、図8(c)の相モジュールの構成を説明する。第1入力端子I1と第2入力端子I2との間に第1, 第2スイッチングデバイスS1, S2が直列接続される。第k-1入力端子Ik-1と第k入力端子Ikとの間に第3, 第4スイッチングデバイスS3, S4が直列接続される。
- [0043] 第3入力端子I3には、第5, 第6スイッチングデバイスS5, S6が逆直列接続される。第k-2入力端子Ik-2には、第8, 第9スイッチングデバイスS8, S9が逆直列接続される。
- [0044] 第1, 第2スイッチングデバイスS1, S2の共通接続点と第6スイッチングデバイスS6との間には第7スイッチングデバイスS7が接続される。第3, 第4スイッチングデバイスS3, S4の共通接続点と第9スイッチングデバイスS9との間には第10スイッチングデバイスS10が接続される。
- [0045] 第6, 第7スイッチングデバイスS6, S7の共通接続点と第9, 第10

スイッチングデバイス S_9 , S_{10} の共通接続点とが接続され、その接続点
が出力端子となる。

[0046] 相モジュールとして、図 8 (a) ~ (c) を説明したが、入力端子と出力
端子との間にスイッチングデバイスを有し、入力端子の電位を選択して、ま
たは、入力端子の電位にキャパシタの電圧を加算・減算して出力するもので
あれば、他の構成でも良い。

[0047] 基本セルには、図 2 (a) (b) の 2 種類のスイッチングパターンがあり
、一つの電流の方向に応じて図 2 (a) (b) のパターンを選択することで
フライングキャパシタの充電もしくは放電を任意に選択することができる。

[0048] したがって、充電・放電により電圧バランスをとることができるため、従
来技術 (図 7) のように、直流リンクコンデンサ $DC C$ を多段に積むことな
く、各フライングキャパシタで電圧を分担し、かつ、電圧バランスもとるこ
とが可能である。

[0049] 図 4 は、図 3 に示す直流リンクコンデンサ $DC C$ および第 1 ~ 第 N 共通部
 $1_1 \sim 1_N$ と相モジュールから構成される M 相 $2^N + 1$ レベルのマルチレベル
変換装置を示す図である。 $2^N - 1$ 個の基本セルを用いて N 段の第 1 ~ 第 N 共
通部 $1_1 \sim 1_N$ を多重接続することにより、マルチレベル電力変換装置は 2^N
 $+ 1$ レベルの相電圧を出力することができる。

[0050] なお、相モジュールは、特許文献 1 や、図 8 の構成のものを使用する。こ
の時、図 8 の相モジュールの入力端子数 $k =$ 電圧レベル数 $2^N + 1$ となる。

[0051] 以上示したように、本実施形態 1 によれば、直流リンクコンデンサ $DC C$
の分割数を 2 以下 (本実施形態 1 では 1) として、5 レベルを超える電圧レ
ベル数のマルチレベル電力変換装置を提供することが可能となる。

[0052] 直流リンクコンデンサ $DC C$ の分割数が 2 以下であるため、外部回路を接
続することなく、容易に分割した直流リンクコンデンサ $DC C$ の電圧バラン
スをとることができる。これにより、電圧バランスが崩れることで電力変換
装置の出力相電圧の高調波成分が増加し、電力変換装置に接続する負荷へ悪
影響を与えることを抑制することが可能となる。

[0053] 〔実施形態 2〕

図 5 は、本実施形態 2 におけるマルチレベル電力変換装置を示す回路図である。直流リンクコンデンサ DCC 1, DCC 2 を 2 段直列接続し、 $N = 2$, $M = 3$ とした場合の回路構成である。これにより直流電圧を 2 分割にしたままで、9 レベルの電圧を出力することができる。なお、図 5 では、直流リンクコンデンサ DCC 1、DCC 2 の電圧を $4E$ に制御する。

[0054] 本実施形態 2 におけるマルチレベル電力変換装置の具体的な構成を説明する。直流リンクコンデンサ DCC 1, DCC 2 が直列接続される。直流リンクコンデンサ DCC 1, DCC 2 の共通接続点を中性点 NP とする。

[0055] 第 1 共通部 11 には、2 つの基本セル 21 a, 21 b が設けられる。基本セル 21 a の第 3 端子 3 と基本セル 21 b の第 1 端子 1 とが接続される。

[0056] また、基本セル 21 a の第 1 端子 1 は、直流リンクコンデンサ DCC 1 の負極端に接続され、基本セル 21 a の第 3 端子 3 は、直流リンクコンデンサ DCC 1 の正極端に接続される。基本セル 21 b の第 1 端子 1 は直流リンクコンデンサ DCC 2 の負極端に接続され、基本セル 21 b の第 3 端子 3 は直流リンクコンデンサ DCC 2 の正極端に接続される。

[0057] 第 2 共通部 12 には、4 つの基本セル 22 a, 22 b, 22 c, 22 d が設けられる。基本セル 22 a の第 3 端子 3 と基本セル 22 b の第 1 端子 1 が接続され、基本セル 22 b の第 3 端子 3 と基本セル 22 c の第 1 端子が接続され、基本セル 22 c の第 3 端子 3 と基本セル 22 d の第 1 端子 1 が接続される。

[0058] また、基本セル 22 a の第 1 端子 1 は第 1 共通部 11 の基本セル 21 a の第 1 端子 1 と接続される。基本セル 22 a の第 3 端子 3 は第 1 共通部 11 の基本セル 21 a の第 2 端子 2 と接続される。

[0059] 基本セル 22 b の第 1 端子 1 は第 1 共通部 11 の基本セル 21 a の第 2 端子 2 と接続される。基本セル 22 b の第 3 端子 3 は第 1 共通部 11 の基本セル 21 a の第 3 端子 3 と接続される。

[0060] 基本セル 22 c の第 1 端子 1 は第 1 共通部 11 の基本セル 21 b の第 1 端

子 1 と接続される。基本セル 2 2 c の第 3 端子 3 は第 1 共通部 1 1 の基本セル 2 1 b の第 2 端子 2 と接続される。

[0061] 基本セル 2 2 d の第 1 端子 1 は第 1 共通部 1 1 の基本セル 2 1 b の第 2 端子 2 と接続される。基本セル 2 2 d の第 3 端子 3 は第 1 共通部 1 1 の基本セル 2 1 b の第 3 端子 3 と接続される。

[0062] 最終段である第 2 共通部 1 2 の基本セル 2 2 a ～ 2 2 d の第 1 端子 1, 第 2 端子 2, 第 3 端子 3 には、3 相の相モジュール 3 1, 3 2, 3 3 の入力端子が接続される。

[0063] 相モジュール 3 1 について説明する。基本セル 2 2 d の第 3 端子 3 と第 2 端子 2 との間に第 1, 第 2 スイッチングデバイス S 1 u, S 2 u が直列接続される。基本セル 2 2 a の第 2 端子 2 と第 1 端子 1 との間に第 1 5, 第 1 6 スイッチングデバイス S 1 5 u, S 1 6 u が直列接続される。

[0064] 第 1, 第 2 スイッチングデバイス S 1 u, S 2 u の共通接続点と基本セル 2 2 d の第 1 端子 1 との間に第 3, 第 4 スイッチングデバイス S 3 u, S 4 u が直列接続される。基本セル 2 2 a の第 3 端子 3 と第 1 5, 第 1 6 スイッチングデバイス S 1 5 u, S 1 6 u の共通接続点との間に第 1 3, 第 1 4 スイッチングデバイス S 1 3 u, S 1 4 u が直列接続される。

[0065] 第 3, 第 4 スイッチングデバイス S 3 u, S 4 u の共通接続点と基本セル 2 2 c の第 2 端子 2 の間に第 5, 第 6 スイッチングデバイス S 5 u, S 6 u が直列接続される。基本セル 2 2 b の第 2 端子 2 と第 1 3, 第 1 4 スイッチングデバイス S 1 3 u, S 1 4 u の共通接続点との間に第 1 1, 第 1 2 スイッチングデバイス S 1 1 u, S 1 2 u が直列接続される。

[0066] 第 5, 第 6 スイッチングデバイス S 5 u, S 6 u の共通接続点と第 1 1, 第 1 2 スイッチングデバイス S 1 1 u, S 1 2 u の共通接続点との間に第 7 ～第 1 0 スイッチングデバイス S 7 u ～ S 1 0 u が直列接続される。第 7, 第 8 スイッチングデバイス S 7 u, S 8 u の共通接続点と第 9, 第 1 0 スイッチングデバイス S 9 u, S 1 0 u の共通接続点との間に第 1, 第 2 ダイオード D 1 u, D 2 u が直列接続される。第 1, 第 2 ダイオード D 1 u, D 2

uの共通接続点は、中性点NPに接続される。第8、第9スイッチングデバイス S_{8u} 、 S_{9u} の共通接続点が出力端子となる。

[0067] 相モジュールのスイッチングパターンを表1に示す。なお、表1の電圧レベルは、図5の中性点の中性点NPに対する各相の出力相電圧のレベルである。

[0068] この時、第1、第2共通部11、12を構成する各基本セル21a、21b、22a、22b、22c、22dのスイッチングパターンは図2の(a)、(b)のいずれかが選択されているものとする。この各基本セル21a、21b、22a、22b、22c、22dの動作によって、図5の相モジュールの入力端子（すなわち、2段目の基本セルの出力端子）の電位は、図5の上から、4E、3E、2E、E、0、-E、-2E、-3E、-4Eとなる。（NP端子の電位を基準とする。）

[0069] [表1]

電圧 レベル	S1u	S2u	S3u	S4u	S5u	S6u	S7u	S8u	S9u	S10u	S11u	S12u	S13u	S14u	S15u	S16u
4E	ON	OFF	ON	OFF	ON	OFF	ON	ON	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
3E	OFF	ON	ON	OFF	ON	OFF	ON	ON	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
2E	OFF	OFF	OFF	ON	ON	OFF	ON	ON	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
E	OFF	OFF	OFF	OFF	OFF	ON	ON	ON	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
0	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON	ON	OFF	OFF	OFF	OFF	OFF	OFF	OFF
-E	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON	ON	ON	OFF	OFF	OFF	OFF	OFF
-2E	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON	ON	OFF	ON	ON	OFF	OFF	OFF
-3E	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON	ON	OFF	ON	OFF	ON	ON	OFF
-4E	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON	ON	OFF	ON	OFF	ON	OFF	ON

[0070] 以上示したように、本実施形態2によれば、直流電圧を2分割にしたまま、9レベルの電圧を出力することが可能となる。

[0071] [実施形態3]

図6は、本実施形態3におけるマルチレベル電力変換装置を示す回路図である。本実施形態3は、直流リンクコンデンサDCC1、DCC2を2段直列に接続したM相 $2^{N+1}+1$ レベルのマルチレベル電力変換装置である。第1～第N共通部11～11Nは、それぞれ $2 \times (2^{1-i}) \sim 2 \times (2^{N-i})$ 個の基本セルを有する。直流リンクコンデンサDCC1、DCC2を2つ設けているた

め、基本セルも図4の $2^N - 1$ の2倍の $2 \times (2^N - 1)$ 個となる。 $2 \times (2^N - 1)$ 個の基本セルを使用することで、 $2^{N+1} + 1$ レベルの電圧を出力することが可能となる。直流リンクコンデンサDCC1, DCC2の電圧を $4E$ とすると、N段目のフライングキャパシタは $E / 2^{N-1}$ の電圧に分割し制御する。

[0072] なお、実施形態2は図6の回路において $N = 2$ 、 $M = 3$ としたものである。なお、相モジュールは、特許文献1や実施形態1と同様、図8の構成を使用する。

この時、図8の相モジュールの入力端子数 $k =$ 電圧レベル数 $(2^{N+1} + 1)$ となる。

[0073] なお、本実施形態1～3は、直流電力を交流電力に変換するDC/AC変換器だけではなく、交流電力を直流電力に変換するAC/DC変換器にも適用できる。AC/DC変換器に適用した場合は、DC/AC変換器に接続する交流入力電源の高調波電流を低減できる効果がある。

[0074] 以上、本発明において、記載された具体例に対してのみ詳細に説明したが、本発明の技術思想の範囲で多彩な変形および修正が可能であることは、当業者にとって明白なことであり、このような変形および修正が特許請求の範囲に属することは当然のことである。

請求の範囲

[請求項1]

各相共通の直流リンクコンデンサと、

前記各相共通の直流リンクコンデンサに接続され、基本セルを有する各相共通の第1～第N共通部（ $N = 2$ 以上の整数）と、

前記第N共通部に接続されたM相（ $M = 2$ 以上の整数）の相モジュールと、を備え、

前記基本セルは、第3端子に一端が接続された第1半導体デバイスと、第1端子に一端が接続された第2半導体デバイスと、前記第1半導体デバイスの他端と前記第2半導体デバイスの他端との間に接続されたフライングキャパシタと、前記第1半導体デバイスと前記フライングキャパシタの共通接続点と前記第2半導体デバイスと前記フライングキャパシタの共通接続点との間に接続された第3、第4半導体デバイスと、を備え、前記第3、第4半導体デバイスの共通接続点を第2端子とし、

前記第1共通部は、前記直流リンクコンデンサの正極端に前記第3端子が接続され、前記直流リンクコンデンサの負極端に前記第1端子が接続された1つの前記基本セルを有し、

前記第2～第N共通部は、それぞれ前記基本セルを $2^{2-1} \sim 2^{N-1}$ 個有し、各共通部内の隣り合う前記基本セルの前記第3端子と前記第1端子とを接続して $2^{2-1} \sim 2^{N-1}$ 個の基本セルを直列接続し、前記第1共通部の基本セルの第1端子側から数えて奇数番目の前記基本セルは、前段の前記基本セルの前記第2端子に前記第3端子が接続され、前段の前記基本セルの前記第1端子に前記第1端子が接続され、前記第1共通部の基本セルの第1端子側から数えて偶数番目の前記基本セルは、前段の前記基本セルの前記第3端子に前記第3端子が接続され、前段の前記基本セルの前記第2端子に前記第1端子が接続され、

前記相モジュールは、前記第N共通部の前記基本セルの前記第1～第3端子を入力端子とし、前記入力端子と出力端子との間にそれぞれ

スイッチングデバイスを有し、スイッチングデバイスを選択的にON, OFFすることにより、前記入力端子のうち何れかの端子の電位を選択して出力するマルチレベル電力変換装置。

[請求項2]

各相共通の直流リンクコンデンサと、

前記各相共通の直流リンクコンデンサに接続され、基本セルを有する各相共通の第1～第N共通部（ $N = 2$ 以上の整数）と、

前記第N共通部に接続されたM相（ $M = 2$ 以上の整数）の相モジュールと、を備え、

前記基本セルは、第3端子に一端が接続された第1半導体デバイスと、第1端子に一端が接続された第2半導体デバイスと、前記第1半導体デバイスの他端と前記第2半導体デバイスの他端との間に接続されたフライングキャパシタと、前記第1半導体デバイスと前記フライングキャパシタの共通接続点と前記第2半導体デバイスと前記フライングキャパシタの共通接続点との間に接続された第3, 第4半導体デバイスと、を備え、前記第3, 第4半導体デバイスの共通接続点を第2端子とし、

前記第1共通部は、前記直流リンクコンデンサの正極端に前記第3端子が接続され、前記直流リンクコンデンサの負極端に前記第1端子が接続された1つの前記基本セルを有し、

前記第2～第N共通部は、それぞれ前記基本セルを $2^{2-1} \sim 2^{N-1}$ 個有し、各共通部内の隣り合う前記基本セルの前記第3端子と前記第1端子とを接続して $2^{2-1} \sim 2^{N-1}$ 個の基本セルを直列接続し、前記第1共通部の基本セルの第1端子側から数えて奇数番目の前記基本セルは、前段の前記基本セルの前記第2端子に前記第3端子が接続され、前段の前記基本セルの前記第1端子に前記第1端子が接続され、前記第1共通部の基本セルの第1端子側から数えて偶数番目の前記基本セルは、前段の前記基本セルの前記第3端子に前記第3端子が接続され、前段の前記基本セルの前記第2端子に前記第1端子が接続され、

前記相モジュールは、前記第N共通部の基本セルの前記第1～第3端子を入力端子とし、前記入力端子と出力端子との間にスイッチングデバイスとキャパシタを有し、前記スイッチングデバイスを選択的にON, OFFすることにより、前記入力端子のうち何れかの端子の電位、または、前記入力端子のうち何れかの端子の電位にキャパシタの電圧を加算または減算した電位を出力端子から出力するマルチレベル電力変換装置。

[請求項3] 前記直流リンクコンデンサの電圧を $2E$ に制御し、

第J共通部 ($J = 1 \sim N$ までの整数) の前記フライングキャパシタの電圧を $E / 2^{J-1}$ に制御する請求項1または2記載のマルチレベル電力変換装置。

[請求項4] 各相共通の第1直流リンクコンデンサと、

前記第1直流リンクコンデンサの正極端に負極端が接続された各相共通の第2直流リンクコンデンサと、

前記各相共通の第1, 第2直流リンクコンデンサに接続され、基本セルを有する各相共通の第1～第N共通部 ($N = 2$ 以上の整数) と、

前記第N共通部に接続されたM相 ($M = 2$ 以上の整数) の相モジュールと、を備え、

前記基本セルは、第3端子に一端が接続された第1半導体デバイスと、第1端子に一端が接続された第2半導体デバイスと、前記第1半導体デバイスの他端と前記第2半導体デバイスの他端との間に接続されたフライングキャパシタと、前記第1半導体デバイスと前記フライングキャパシタの共通接続点と前記第2半導体デバイスと前記フライングキャパシタの共通接続点との間に接続された第3, 第4半導体デバイスと、を備え、前記第3, 第4半導体デバイスの共通接続点を第2端子とし、

前記第1共通部は、前記第1直流リンクコンデンサの正極端に前記第3端子が接続され、前記第1直流リンクコンデンサの負極端に前記

第1端子が接続された第1の前記基本セルと、前記第2直流リンクコンデンサの正極端に前記第3端子が接続され、前記第2直流リンクコンデンサの負極端に前記第1端子が接続された第2の前記基本セルと、を有し、

前記第2～第N共通部は、それぞれ前記基本セルを $2 \times (2^{2-1}) \sim 2 \times (2^{N-1})$ 個有し、各共通部内の隣り合う前記基本セルの前記第3端子と前記第1端子とを接続して $2 \times (2^{2-1}) \sim 2 \times (2^{N-1})$ 個の基本セルを直列接続し、前記第1共通部の第1の基本セルの第1端子側から数えて奇数番目の前記基本セルは、前段の前記基本セルの前記第2端子に前記第3端子が接続され、前段の前記基本セルの前記第1端子に前記第1端子が接続され、前記第1共通部の第1の基本セルの第1端子側から数えて偶数番目の前記基本セルは、前段の前記基本セルの前記第3端子に前記第3端子が接続され、前段の前記基本セルの前記第2端子に前記第1端子が接続され、

前記相モジュールは、前記第N共通部の前記基本セルの前記第1～第3端子を入力端子とし、前記入力端子と出力端子との間にそれぞれスイッチングデバイスを有し、スイッチングデバイスを選択的にON, OFFすることにより、前記入力端子のうち何れかの端子の電位を選択して出力するマルチレベル電力変換装置。

[請求項5]

各相共通の第1直流リンクコンデンサと、

前記第1直流リンクコンデンサの正極端に負極端が接続された各相共通の第2直流リンクコンデンサと、

前記各相共通の第1, 第2直流リンクコンデンサに接続され、基本セルを有する各相共通の第1～第N共通部 ($N = 2$ 以上の整数) と、

前記第N共通部に接続されたM相 ($M = 2$ 以上の整数) の相モジュールと、を備え、

前記基本セルは、第3端子に一端が接続された第1半導体デバイスと、第1端子に一端が接続された第2半導体デバイスと、前記第1半

導体デバイスの他端と前記第2半導体デバイスの他端との間に接続されたフライングキャパシタと、前記第1半導体デバイスと前記フライングキャパシタの共通接続点と前記第2半導体デバイスと前記フライングキャパシタの共通接続点との間に接続された第3、第4半導体デバイスと、を備え、前記第3、第4半導体デバイスの共通接続点を第2端子とし、

前記第1共通部は、前記第1直流リンクコンデンサの正極端に前記第3端子が接続され、前記第1直流リンクコンデンサの負極端に前記第1端子が接続された第1の前記基本セルと、前記第2直流リンクコンデンサの正極端に前記第3端子が接続され、前記第2直流リンクコンデンサの負極端に前記第1端子が接続された第2の前記基本セルと、を有し、

前記第2～第N共通部は、それぞれ前記基本セルを $2 \times (2^{2-1}) \sim 2 \times (2^{N-1})$ 個有し、各共通部内の隣り合う前記基本セルの前記第3端子と前記第1端子とを接続して $2 \times (2^{2-1}) \sim 2 \times (2^{N-1})$ 個の基本セルを直列接続し、前記第1共通部の第1の基本セルの第1端子側から数えて奇数番目の前記基本セルは、前段の前記基本セルの前記第2端子に前記第3端子が接続され、前段の前記基本セルの前記第1端子に前記第1端子が接続され、前記第1共通部の第1の基本セルの第1端子側から数えて偶数番目の前記基本セルは、前段の前記基本セルの前記第3端子に前記第3端子が接続され、前段の前記基本セルの前記第2端子に前記第1端子が接続され、

前記相モジュールは、前記第N共通部の基本セルの前記第1～第3端子を入力端子とし、前記入力端子と出力端子との間にスイッチングデバイスとキャパシタを有し、前記スイッチングデバイスを選択的にON、OFFすることにより、前記入力端子のうち何れかの端子の電位、または、前記入力端子のうち何れかの端子の電位にキャパシタの電圧を加算または減算した電位を出力端子から出力するマルチレベル

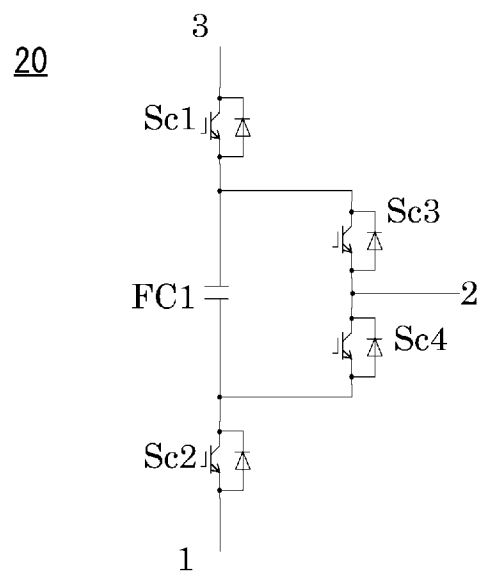
電力変換装置。

[請求項6]

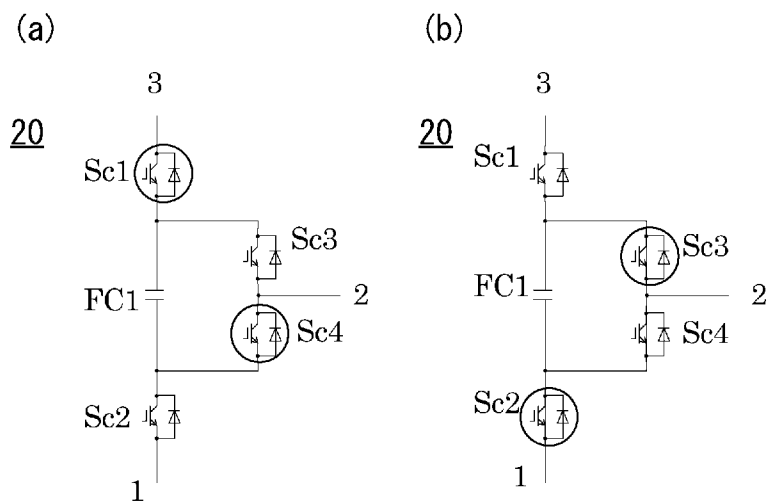
前記直流リンクコンデンサの電圧を $4E$ に制御し、

第 J 共通部 ($J = 1 \sim N$ までの整数) の前記フライングキャパシタの電圧を $E / 2^{J-1}$ に制御する請求項 4 または 5 記載のマルチレベル電力変換装置。

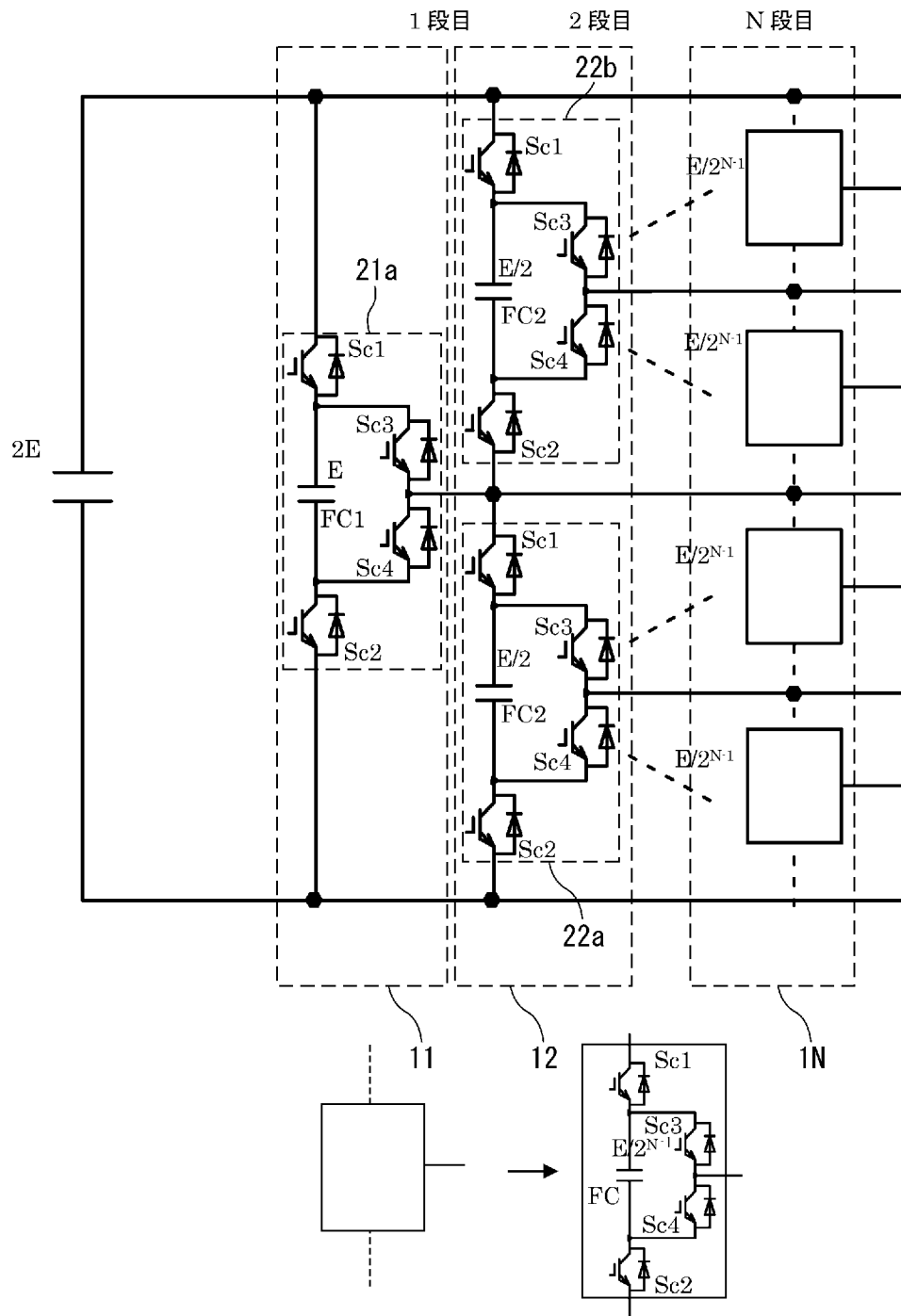
[図1]



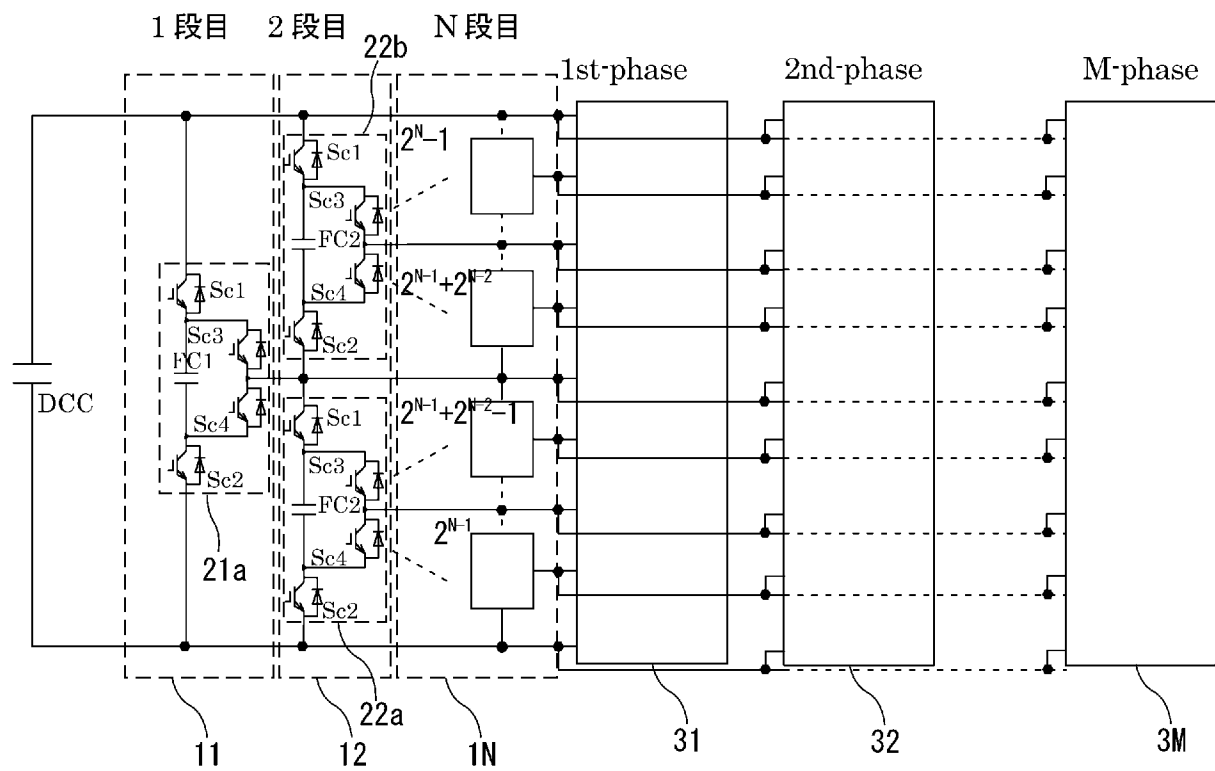
[図2]



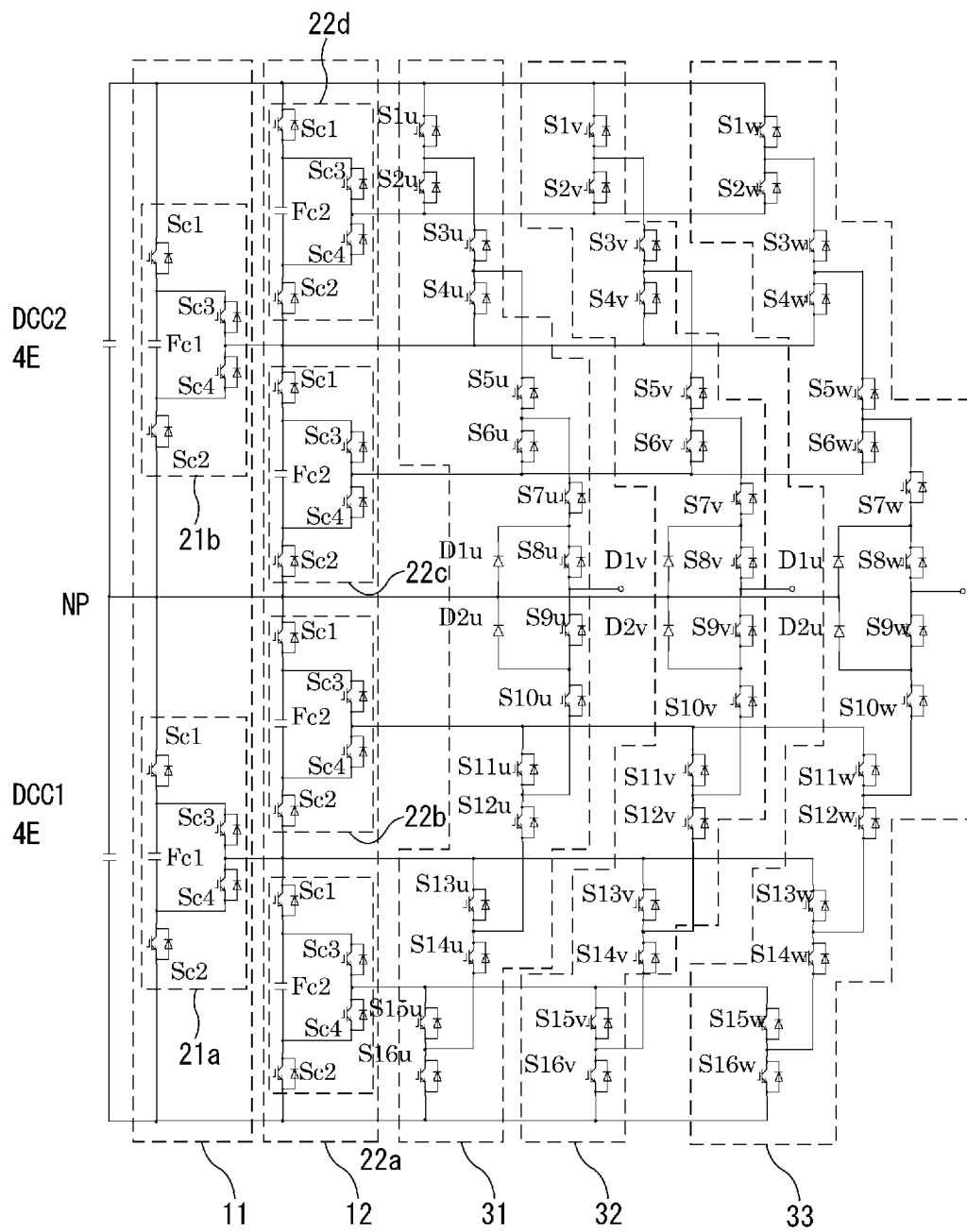
[図3]



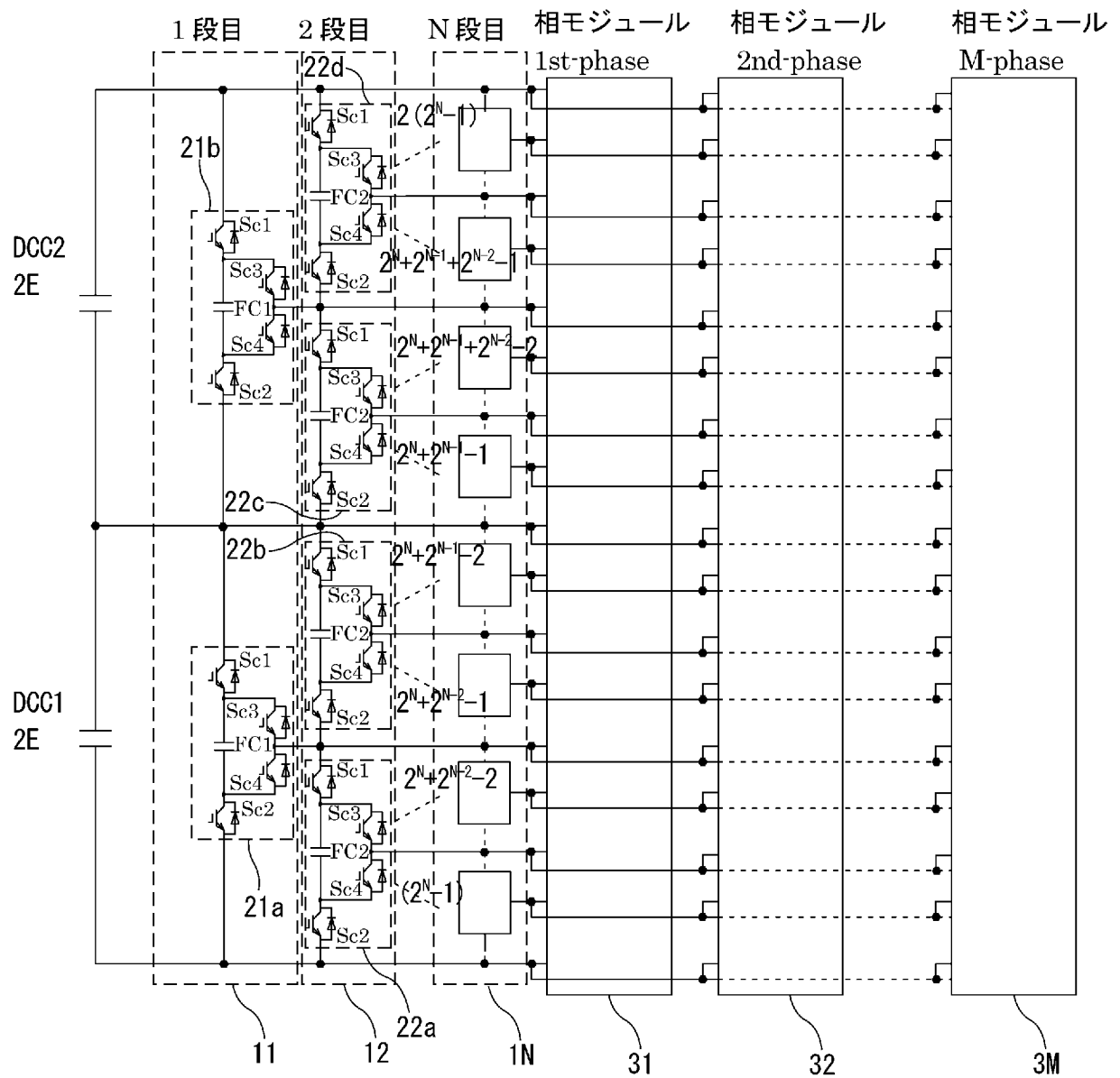
[図4]



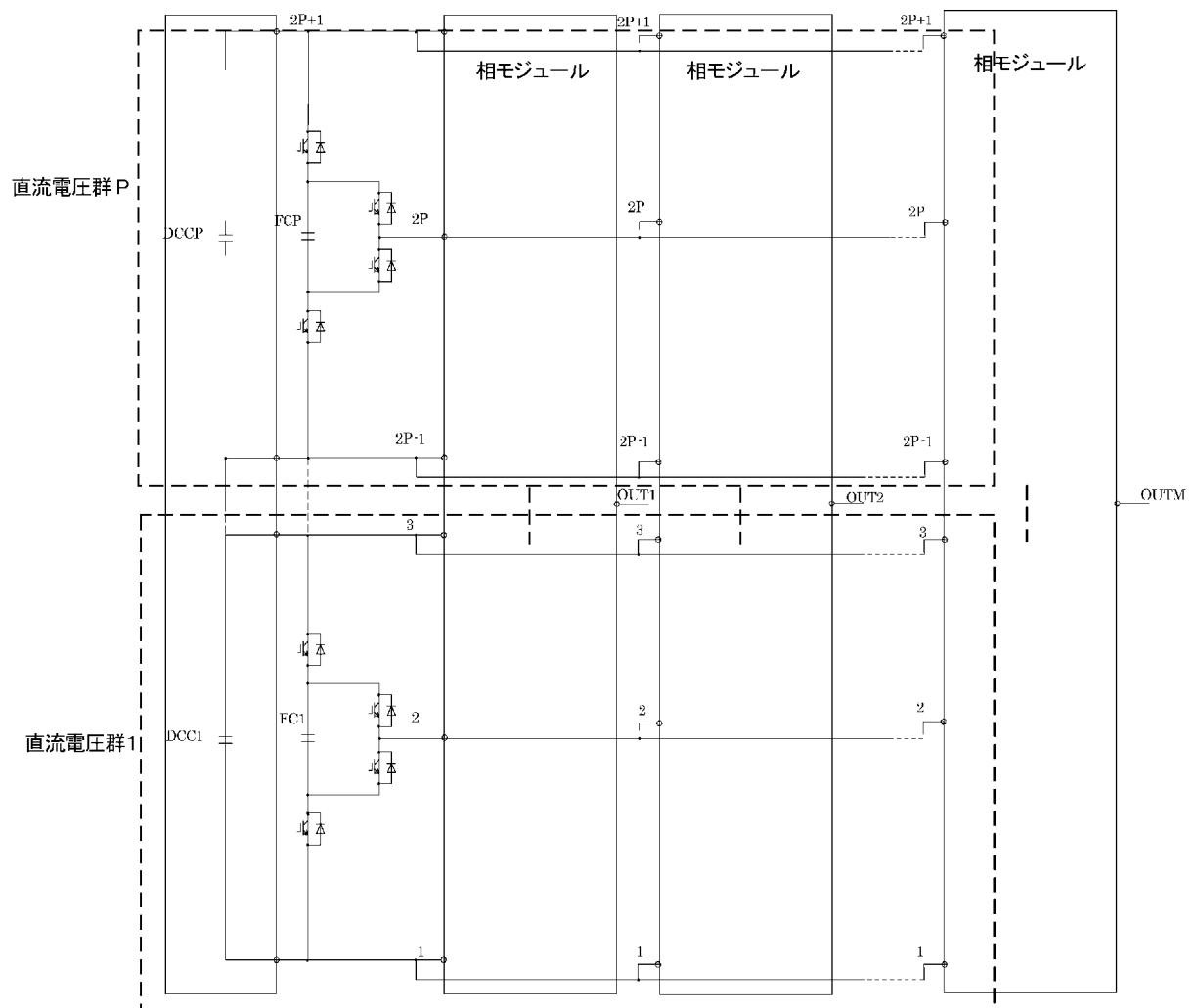
[図5]



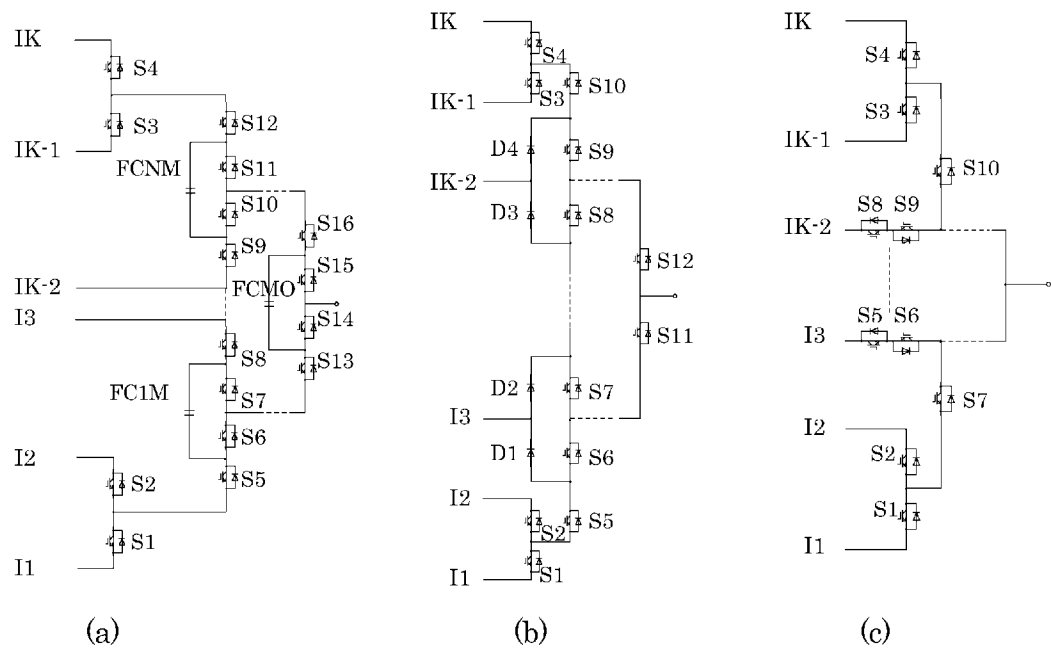
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/014179

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H02M7/483 (2007.01) i, H02M7/48 (2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H02M7/483, H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2014/208232 A1 (MEIDENSHA CORP.) 31 December 2014, paragraphs [0148]-[0157], fig. 26 & JP 2015-8566 A & US 2016/01141870 A1, paragraphs [0175]-[0184], fig. 26 & EP 3016263 A1 & CA 2916174 A1 & CN 105359402 A & RU 2614051 C1	1-6
A	JP 2015-47056 A (MEIDENSHA CORP.) 12 March 2015, paragraphs [0097]-[0115], [0157]-[0172], fig. 10, 11, 20 & US 2016/0181949 A1, paragraphs [0225]-[0241], [0284]-[0299], fig. 10, 11, 20 & WO 2015/015885 A1 & EP 3029824 A1 & CA 2920079 A1 & CN 105453406 A & RU 2016105213 A	1-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
12.06.2018

Date of mailing of the international search report
19.06.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/014179

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-519890 A (AMERICAN POWER CONVERSION CORPORATION) 03 June 2010, paragraphs [0048]-[0053], fig. 11 & US 2008/0197706 A1, paragraphs [0048]-[0053], fig. 11 & WO 2008/103696 A2 & CA 2678878 A1 & KR 10-2009-0119978 A & CN 101657946 A	1-6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02M7/483(2007.01)i, H02M7/48(2007.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02M7/483, H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2014/208232 A1（株式会社明電舎）2014.12.31, 段落[0148]—[0157]、図26 & JP 2015-8566 A & US 2016/0141870 A1, 段落[0175]—[0184]、図26 & EP 3016263 A1 & CA 2916174 A1 & CN 105359402 A & RU 2614051 C1	1-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

12.06.2018

国際調査報告の発送日

19.06.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

稲葉 崇

5G

3859

電話番号 03-3581-1101 内線 3526

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2015-47056 A (株式会社明電舎) 2015.03.12, 段落[0097]－[0115]、[0157]－[0172]、図10、11、20 & US 2016/0181949 A1, 段落[0225]－[0241]、[0284]－[0299]、図10、11、20 & WO 2015/015885 A1 & EP 3029824 A1 & CA 2920079 A1 & CN 105453406 A & RU 2016105213 A	1-6
A	JP 2010-519890 A (アメリカン パワー コンバージョン コーポレイション) 2010.06.03, 段落[0048]－[0053]、図11 & US 2008/0197706 A1, 段落[0048]－[0053]、図11 & WO 2008/103696 A2 & CA 2678878 A1 & KR 10-2009-0119978 A & CN 101657946 A	1-6