

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁷

G09G 3/28

[12] 发明专利申请公开说明书

[21] 申请号 99125413.9

[43]公开日 2000 年 6 月 14 日

[11]公开号 CN 1256479A

[22]申请日 1999.12.7 [21]申请号 99125413.9

[30]优先权

[32]1998.12.8 [33]DE [31]19856436.8

[71]申请人 德国汤姆森-布兰特有限公司

地址 联邦德国菲林根-施文宁根

[72]发明人 哈洛德·瑞利

[74]专利代理机构 中科专利商标代理有限责任公司

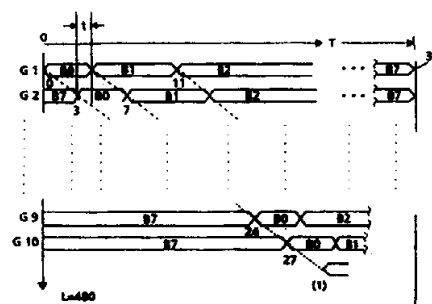
代理人 刘晓峰

权利要求书 1 页 说明书 5 页 附图页数 2 页

[54]发明名称 激发等离子体屏的方法

[57]摘要

本发明的目的在于缩短时间损耗和改进增强的图像显示。根据本发明的激发等离子体屏的方法可以对各个像素点进行激发并持续不同的时间长度,为激发提供预备模式和寻址模式,并通过将线结合进组中的情况区分两种模式,并在组中分别执行预备模式和寻址模式,预备模式包含启始模式和擦除模式。



ISSN 1008-4274

权 利 要 求 书

- 5 1. 一种激发等离子屏的方法是将屏细分为水平轴线和竖直的像素点，可以对各个像素点进行激发并持续不同的时间长度，为激发提供预备模式和寻址模式，其特征在于将线组合进组中，并在组中分别执行预备模式和寻址模式，预备模式包含启始模式和擦除模式。
2. 根据权利要求 1 所述的方法，其特征在于首先执行预备模式然后执行寻址模式。
- 10 3. 根据权利要求 1 所述的方法，其特征在于通过从线到线的位移开始预备模式和寻址模式。
4. 根据权利要求 1 所述的方法，其特征在于在组中预备模式和寻址模式被细分为循环周期。
- 15 5. 根据权利要求 1 所述的方法，其特征在于在预备模式期间执行暗淡模式和/或低激发模式。
6. 根据权利要求 1 所述的方法，其特征在于在所有的组中同步进行预备模式和寻址模式。
7. 根据权利要求 1 所述的方法，其特征在于在所有的组中在各个
- 20 相同的线中同步执行预备模式和寻址模式。

本发明涉及一种激发等离子体屏的方法。

对于等离子体屏所公知的是，各个等离子体像素被分别根据图像内容进行激发。这意味着当存在 16/9 图像时，其包含 480 条要被显示的线，如果像素的宽度等于线的高度，分割比例的结果是每个线中存在 854 个像素。在等离子体屏的情况下，为了获得不同的光强，必须适当频繁的启动等离子体像素。在已经启动了此等离子体像素后，为了暗化等离子体像素，需要接着进行暗化操作。假设细分为 128 或 256 个灰度级，也就是说有 128 或 256 个不同的亮度值，此时图像的寻址被细分为所谓的子域。

由于系统被数字化的构成，在 256 灰度级的情况下，使用了 8 个子域。在传统的方法中，在所有的 8 个子域中，在每种情况下，对在图像中需要用来显示不同形状的像素点进行寻址。着意味着，为了获得 256 的灰度值，要求达到此灰度值的像素点必须连续的发光，从而产生如下的值：子域 1 等于 1，子域 2 等于 2，子域 3 等于 4，子域 4 等于 8，子域 5 等于 16，子域 6 等于 32，子域 7 等于 64，子域 8 等于 128。这意味着当图像被显示时，必须对每个子域中的像素点进行寻址。如果例如要达到 64 的灰度值，仅在子域 7 中激发达到灰度值 64 的像素点。如果

20 要达到 72 的灰度值，则在子域 4 等于 8 和子域 7 等于 64 期间激发要达到灰度值 72 的适宜的像素点。在传统的方法中，在同时对所有的整个图像进行寻址的方法中，存在的不足在于有一定的时间损耗，另外，各个单元的亮度值不恒定，这是由于为了显示整个的图像需要相对较长的时间，其结果是对整个的图像进行寻址。

除了对图像进行总体的寻址和将其细分为子域的方法外，下面的方法同样被公知，即逐线地进行寻址，在 256 灰度级的情况下，每个线被

细分为 8 个子域。在此情况下，其缺点在于在寻址和激发单元的过程中会产生时间损耗。

本发明的目的在于对这些时间损耗进行补偿并获得增强的图像显示。本目的是通过在权利要求中所述的本发明的特征实现的。在从属权利要求中对本发明的进一步的改进进行了描述。

根据本发明的激发等离子屏的方法是将屏细分为水平轴线和坚直的像素点，可以对各个像素点进行激发并持续不同的时间长度，为激发提供预备模式和寻址模式，并通过将线结合进组中的情况区分两种模式，并在组中分别执行预备模式和寻址模式，预备模式包含起始模式和擦除模式。

将起始模式和擦除模式分开可使其分别工作在最佳的电压下。起始模式是保证对每个单元良好激发所需的电离步骤。在所公知的方法中，是用同时执行起始模式和寻址模式的集成电路的工作完成的。在根据本发明的方法中，为了对用于寻址的电路提供一个低电压和对用于制备模式的电路提供一个最终所需要的高电压，是将起始模式和寻址模式故意分开的。此分开的电路可被构成为集成电路也可分离构成，从而，例如，集成电路用于寻址电路，分离的电路用于预备模式。将线组合为组的结果是，可使系统更块的进行屏幕的形成，从而所谓的图形闪烁被改进，甚至可完全消除掉。

本发明的方法的另外一个明显的特征在于预备模式和寻址模式是通过从线到线的位移开始的。

预备模式和寻址模式是从线到线的位移的事实表明像素是被一个接着一个地周期性地被激发的，而位移意味着如此构成的图像会更加的均匀。

另外，本发明的方法的特征在于在组中预备模式和寻址模式被细分为循环周期。

在组中将预备模式和寻址模式细分为相同的循环周期的事实表明，一方面，在组中可平行的执行循环周期，另外一方面，其结果是所显现的图像会更均匀。

此外，本发明的方法的特征在于预备模式包含暗淡模式和/或低激

发模式。

通过使各个像素点或各个等离子体单元变暗，可使此种预备模式被设计成为暗淡模式，同样可被用来产生对等离子体单元的低激发。此种低激发的优点在于等离子体单元可获得良好启动。在等离子体单元或像素已经被电离并随后在预备模式期间被擦除后，可接着进行寻址，然后被激发或不被激发。

本发明的方法的另外一个特征在于在组中分别执行预备模式和寻址模式。

通过在组中分别执行预备模式和寻址模式可对整个组进行电离和擦除并接着完成对所针对的组的寻址。因此对要被使用的单独的电路可暗化所有的线或低激发它们，或者分别的首先暗化它们然后低激发它们，接着暗化要被寻址的各个线。

此外，在本发明的方法中可在所有的组中同步的执行预备模式和寻址模式。

在所有的组中同步的执行的好处在于可使用简化的电路，这是由于可同时激发各个组中的各个线。同步激发可导致对图像的进一步的强化，在某种意义上此种的激发变得更复杂。在组中分别的同步激发相同的线的结果是可进一步获得简化，这是因为可平行的看各个组中的各循环周期。

此外，本发明的方法的特征在于在所有的组中，各个相同的单元同步地执行预备模式和寻址模式。

下面将参考相应的附图对本发明的几个实施例进行描述。

图 1 示出所公知的线激发方法；

图 2 示出根据本发明的对多个组的激发方法的示意图；

图 3 示出寻址模式和预备模式；及

图 4 为激发等离子体屏的示意图。

图 1 示出公知的激发方法。为了显示单元，即在等离子体屏上的不同亮度的像素点，对所述的像素点必须激发不同的时间。在图 1 中所示的实例中，可显示一个像素点或在一条线上显示各个像素点，这里为 8 个不同的灰度级，时间范围为 $T=20\text{ms}$ 。为此，将激发时间细分为 3 个子

域，在下面被称为区。B0, B1 和 B2 所表示的区构成等离子体单元发光的时间长度。在时间段 B0, B1, B2 之前不久，进行寻址，目的在于可接着启动等离子体单元。如果，例如，线 1 中的像素点要接受的像素值为 2，然后在 B0 期间结束时，对单元或像素点进行寻址，从而在时间段 B0 结束时，在时刻 4，启动适宜的像素点，并在整个的时间段 $2T/7$ 进行发光，即在时间段 B1 期间。

如果取 2^3 可获得 8 个不同的灰度级，由于其是数字系统，从而其结果是区 1T, 2T 和 4T。依据这些区被组合的方式，可获得从 0 到 7 的八个不同的灰度级。因此，如果要产生最大的发光功率，在整个的 20ms 期间像素点发光；像素点根本不发光可给出最小的激发。正如在上面所述的方法中一样，在像素点的各个区期间或在组合的区内提供激发，可给出适宜的部分激发方法，从而其发光。如果例如获得 5 的灰度级，在时间段 1T/7 和在时间区 4T/7 像素点发光。相应的较早进行激发。如果像素点位于线的始端，则通过系统在该处提供预寻址时间，或在线的末端，对被重写的线的第一像素点进行寻址。

在线 1-8 的情况下，在时间上错开设置区 B0, B1 和 B2。然后一个接着一个执行各个时刻 1-24。在区 B0 之前，在时刻 0，在线 1 中开始，在区 B1 之前，在时刻 1 在线 8 中开始，在区 B2 之前，在时刻 2，在线 6 中开始。在区 B0 之前，在时刻 3，在线 2 中开始，在区 B1 之前，在时刻 4，同样在线 1 中开始。这意味着系统只需在四个步骤后执行线 1。

图 2 示出线激发方法或多个组。在具有 480 线的电视屏的情况下，其被细分为每个具有 48 个线的十个组 G1-G10。为了显示 256 个不同的灰度级，可使用区 B0-B7，从而在二进制计算的基础上，正如在图 1 中所描述的具有 8 个灰度级的情况一样，可获得 256 个不同激发可能性。图 2 中所示的不同的组 G1-G10 是通过各个相同线构成的。这意味着在相同的线中在同一时间产生预备模式和寻址模式。在各个情况下，对每个线的各个像素的寻址都在区 B0-B7 中进行。

如果考虑图 1 中的线 x，可看出在线 x 上所选的时间 t 会导致数码 0, 3, 6, 9 到 21 的顺序。由于在组 G1-G10 中，各个相同的线已经被组合，在相同的时间 t 产生数码 0, 3, 6, 9 到 27 的顺序结果。这意味着，

在组 G1 中，时间 30 将位于组 G1 的末端。如果现在考虑各个组 G1-G10 和各个区 B0-B7 以及相应的时间 1-30，则一个接着一个的执行组 G1-G10。在所述的组中，分别执行预备模式和寻址模式。在区 B0-B7 中，在各种的情况下最后执行寻址和其后的预备模式。寻址模式需要的电压比预备模式低。为此，对预备模式提供单串联电路，而对寻址模式提供集成电路。由于此种的分离的情况，可使集成电路工作在低电压下。预备模式可以最佳的构成和较高的电压进行工作，这是因为其单独的结构。在一个线中的所有的像素中同时进行预备模式的事实使得可同步的激发处于各个组中的相同的线。在此情况下，可想象以网格的方式操纵整个的系统，其结果是可保障时间。

图 3 示出寻址和预备模式。在寻址模式 ADR 之后，在 LIT 启动等离子体单元，然后可进行暗淡操作 ER 和/或最小激发 PR，从而可进行下一个寻址。最好结合进行暗淡操作 ER 和/或最小激发操作。这里被表示出来。如果不需要使像素变暗，其也不会被暗淡。如果像素已经变暗或已经暗淡，最小激发很有用，从而其可接着进行更有利的启动。在寻址模式 ADR 中为了在组 G1-G10 中寻址 48 条线，需要提供寻址区 BL1-BL48。

图 4 示出了激发等离子体屏的示意图。对暗淡/最小激发发生器 VX 提供供电压 VS。用 T1-T10 表示驱动器的集成电路并将适宜的信息传送到组 G1-G10。如果开关 S1 被打开而开关 S2 被闭合，暗淡/最小激发发生器的电压被通过驱动器传递到线中的各个等离子体单元，从而进行暗化或最小激发。这是上面提到的工作模式 VORB。如果开关 S1 被闭合而开关 S2 被接通，进行寻址模式。正如图 4 中的左手侧的虚线所示的，同样可单独设置暗淡/最小激发发生器 VX。

说明书附图

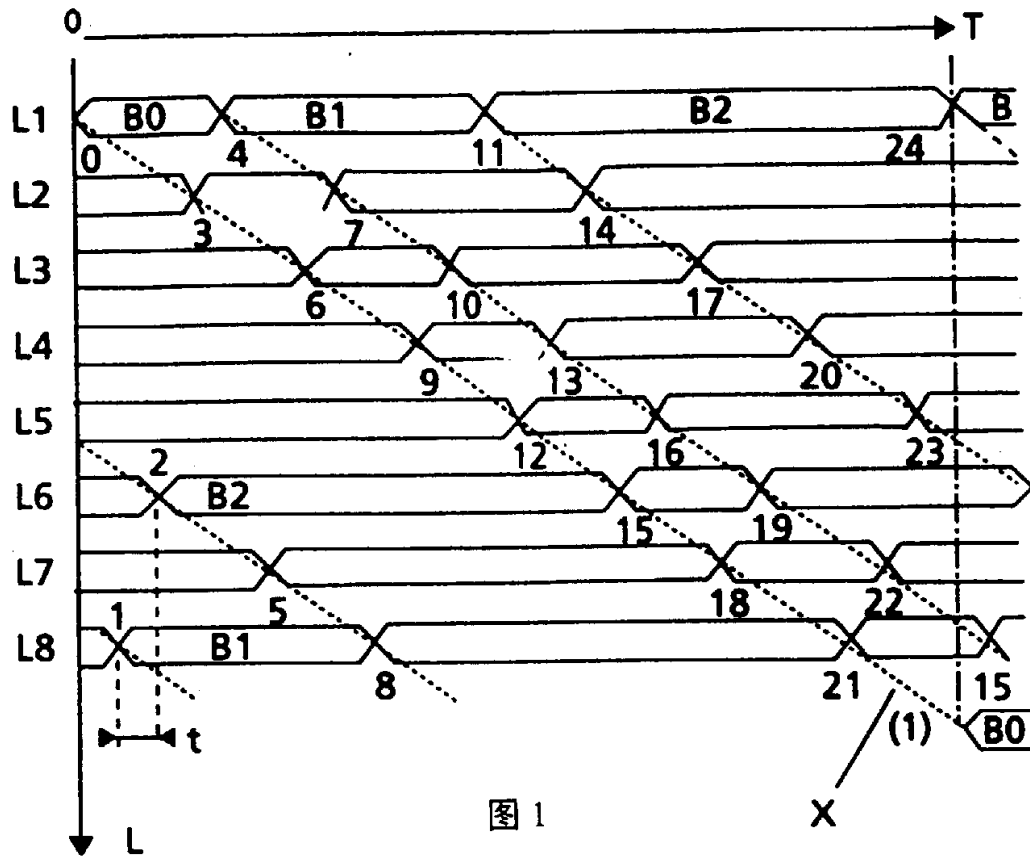


图 1

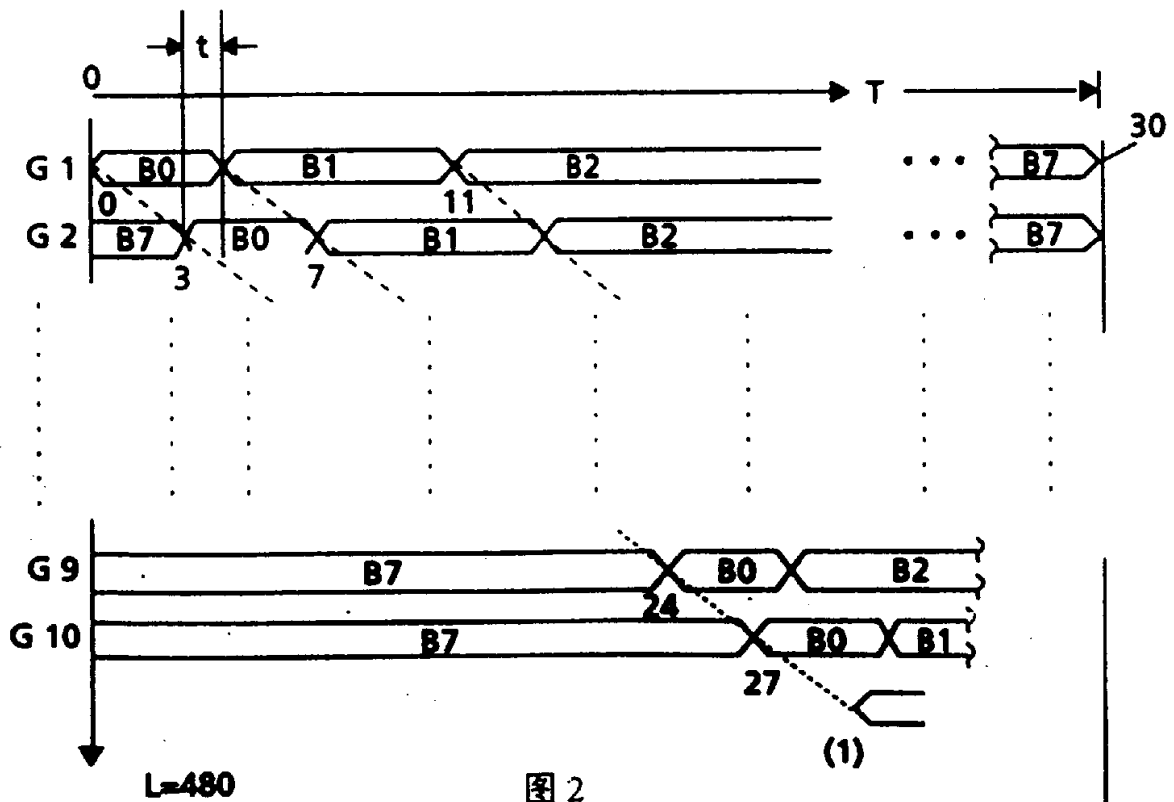


图 2

