

(43) 国際公開日
2009年2月19日 (19.02.2009)

PCT

(10) 国際公開番号
WO 2009/022501 A1

- (51) 国際特許分類:
G06F 15/78 (2006.01) H03M 11/04 (2006.01)
G06F 3/023 (2006.01) H03M 11/22 (2006.01)
- (21) 国際出願番号: PCT/JP2008/061900
- (22) 国際出願日: 2008年7月1日 (01.07.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2007-212224 2007年8月16日 (16.08.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社ルネサステクノロジ (RENESAS TECHNOLOGY CORP.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目6番2号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 桜木 敦

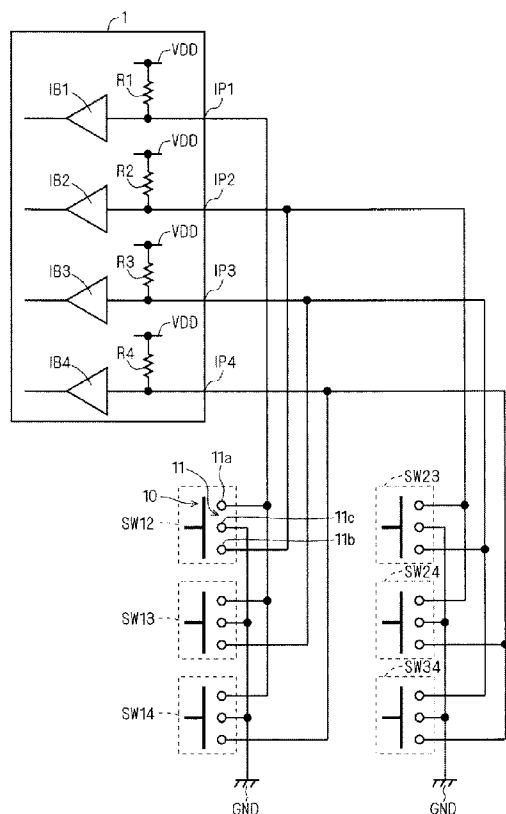
- (SAKURAGI, Atsushi) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目6番2号 株式会社ルネサスソリューションズ内 Tokyo (JP). 早岡 洋 (HAYAOKA, Hiroshi) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目6番2号 株式会社ルネサスソリューションズ内 Tokyo (JP). 竹内 卓之 (TAKEUCHI, Takayuki) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目6番2号 株式会社ルネサスソリューションズ内 Tokyo (JP).
- (74) 代理人: 吉竹 英俊, 外 (YOSHITAKE, Hidetoshi et al.); 〒5400001 大阪府大阪市中央区城見1丁目4番70号住友生命OBPプラザビル10階 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,

[続葉有]

(54) Title: MICROCOMPUTER SYSTEM

(54) 発明の名称: マイクロコンピュータシステム

[図1]



(57) Abstract: Intended is to provide a technique for enabling a microcomputer to detect the states of many switches with ports of a small number. Provided is a microcomputer system, in which any of combination patterns of $(2^N - 1)$ -kinds having N-number input ports (IP1 to IP4) of a microcomputer (1) is so assigned to each of M-number push-type switches (SW12, SW13, SW14, SW23, SW24 and SW34) that they may be different from one another. Each push-type switch turns back, when pushed, the input level of the input ports in the combination pattern assigned. The microcomputer (1) detects the state of each push-type switch on the basis of the input levels of the N-number input ports.

(57) 要約: 本発明は、マイクロコンピュータが少ない数のポートで多くのスイッチの状態を検出することが可能な技術を提供することを目的とする。本発明に係るマイクロコンピュータシステムでは、M個の押下式スイッチ (SW12, SW13, SW14, SW23, SW24, SW34) のそれぞれには、マイクロコンピュータ (1) のN個の入力ポート (IP1~IP4) の組み合わせに係る $(2^N - 1)$ 種類の組み合わせパターンのいずれかが互いに異なるように割り当てられている。各押下式スイッチは、押下されると、割り当てられている組み合わせパターンにおける入力ポートの入力レベルを反転させる。マイクロコンピュータ (1) は、N個の入力ポートの入力レベルに基づいて、各押下式スイッチの状態を検出する。



NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE,
SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE,
SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可
能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,
SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

添付公開書類:
— 国際調査報告書

明 細 書

マイクロコンピュータシステム

技術分野

[0001] 本発明は、マイクロコンピュータのポートを使用して複数のスイッチの状態を検出するマイクロコンピュータシステムに関する。

背景技術

[0002] 例えば特許文献1にも記載されているように、マイクロコンピュータのポートを使用して複数のスイッチの状態を検出するマイクロコンピュータシステムに関して、従来から様々な技術が提案されている。

[0003] 特許文献1:特開2001-255983号公報

[0004] 上記のようなマイクロコンピュータシステムにおいては、回路構成を簡素化するために、できるだけ少ない数のポートで、多くのスイッチの状態を検出することが望まれる。

[0005] また、消費電力を低減するために、マイクロコンピュータでのスイッチの状態を検出する際の処理をできるだけ簡素化することが望まれる。

発明の開示

[0006] 本発明は上記の点に鑑みて成されたものであり、マイクロコンピュータが少ない数のポートで多くのスイッチの状態を検出することが可能な技術を提供することを第1の目的とする。また、マイクロコンピュータでのスイッチの状態を検出する際の処理を簡素化することが可能な技術を提供することを第2の目的とする。

[0007] この発明の一実施形態に係るマイクロコンピュータシステムは、4つの入力ポートを有するマイクロコンピュータと、複数の押下式スイッチとを備えている。複数の押下式スイッチのそれぞれには、4つの入力ポートの組み合わせ(入力ポートが一つの場合も含む)に係る15($=2^4-1$)種類の組み合わせパターンの中のいずれかが、互いに異なるように割り当てられている。各押下式スイッチは、オン状態となると、割り当てられている組み合わせパターンにおける入力ポートの入力レベルを反転させる。そして、マイクロコンピュータは、入力ポートの入力レベルに基づいて、各押下式スイッチの

状態を検出する。

[0008] また、この発明の他の一実施形態に係るマイクロコンピュータシステムは、抵抗を介して電源電位にプルアップされた2つの第1入力ポートと、抵抗を介して基準電位にプルダウンされた2つの第2入力ポートとを有するマイクロコンピュータと、複数の押下式スイッチとを備えている。複数の押下式スイッチのそれぞれには、2つの第1入力ポートのいずれか一つと、2つの第2入力ポートのいずれか一つとが、互いに異なった組み合わせパターンで割り当てられている。各押下式スイッチに関して、当該押下式スイッチがオン状態となると、当該押下式スイッチに割り当てられている第1及び第2入力ポートが互いに電氣的に接続されて、当該第1及び第2入力ポートの入力レベルがそれぞれ反転する。そして、マイクロコンピュータは、第1及び第2入力ポートの入力レベルに基づいて、各押下式スイッチの状態を検出する。

[0009] この発明の一実施形態に係るマイクロコンピュータシステムによれば、押下式スイッチ自身がマイクロコンピュータの入力ポートの入力レベルを反転させるため、マイクロコンピュータは出力ポートを使用せずに押下式スイッチのオン状態を検出できる。さらに、複数の押下式スイッチのそれぞれには、4つの入力ポートの組み合わせ(入力ポートが一つの場合も含む)に係る $15(=2^4-1)$ 種類の組み合わせパターンのいずれか一つが、互いに異なるように割り当てられ、各押下式スイッチは、オン状態となると、割り当てられている組み合わせパターンにおける入力ポートの入力レベルを反転させるため、マイクロコンピュータは最大で $15(=2^4-1)$ 個の押下式スイッチのオン状態を検出することができる。よって、マイクロコンピュータは少ない数のポートで多くの押下式スイッチの状態を検出することができる。

[0010] また、この発明の他の一実施形態に係るマイクロコンピュータシステムによれば、複数の押下式スイッチのそれぞれには、2つの第1入力ポートのいずれか一つと、2つの第2入力ポートのいずれか一つとが、互いに異なった組み合わせパターンで割り当てられており、各押下式スイッチに関して、当該押下式スイッチがオン状態となると、当該押下式スイッチに割り当てられている第1及び第2入力ポートが互いに電氣的に接続されて、当該第1及び第2入力ポートの入力レベルのそれぞれが反転するため、マイクロコンピュータは入力ポートだけを使用して各押下式スイッチのオン状態を検

出することができる。よって、マイクロコンピュータは、出力ポートを通じて信号を出力することなく各押下式スイッチの状態を検出することができる。その結果、マイクロコンピュータでの各押下式スイッチの状態を検出する際の処理が簡素化される。

[0011] この発明の目的、特徴、局面、および利点は、以下の詳細な説明と添付図面とによって、より明白となる。

図面の簡単な説明

[0012] [図1]本発明の実施の形態1に係るマイクロコンピュータシステムの構成を示す図である。

[図2]本発明の実施の形態1に係る押下式スイッチの構成を示す図である。

[図3]本発明の実施の形態1に係るマイクロコンピュータシステムにおいて、押下式スイッチが押下された際の入力ポートの入力レベルを示す図である。

[図4]本発明の実施の形態1に係るマイクロコンピュータシステムの変形例の構成を示す図である。

[図5]本発明の実施の形態1に係るマイクロコンピュータシステムの変形例において、押下式スイッチが押下された際の入力ポートの入力レベルを示す図である。

[図6]本発明の実施の形態1に係るマイクロコンピュータシステムの他の変形例の構成を示す図である。

[図7]本発明の実施の形態1に係る押下式スイッチの変形例の構成を示す図である。

[図8]本発明の実施の形態2に係るマイクロコンピュータシステムの構成を示す図である。

[図9]本発明の実施の形態2に係るマイクロコンピュータシステムにおいて、押下式スイッチが押下された際の入力ポートの入力レベルを示す図である。

[図10]本発明の実施の形態1に係るマイクロコンピュータシステムの変形例の構成を示す図である。

[図11]本発明の実施の形態2に係るマイクロコンピュータシステムの変形例の構成を示す図である。

発明を実施するための最良の形態

[0013] 実施の形態1.

図1は本発明の実施の形態1に係るマイクロコンピュータシステムの構成を示す図である。本実施の形態1に係るマイクロコンピュータシステムは、例えば、テレビ等の家電機器の赤外線リモコン装置や、携帯電話装置、携帯端末装置等のキーボタン入力部に使用することができる。

[0014] 図1に示されるように、本実施の形態1に係るマイクロコンピュータシステムは、CPUやメモリなどで構成されるマイクロコンピュータ1と、複数の押下式スイッチ(「キースイッチ」とも呼ばれる)SW12, SW13, SW14, SW23, SW24, SW34とを備えており、これらはリモコン装置等の筐体内に収納される。

[0015] マイクロコンピュータ1は、複数の入力ポートIP1～IP4を備えている。入力ポートIP1～IP4は、入力バッファIB1～IB4の入力端子にそれぞれ接続されており、入力ポートIP1～IP4の入力信号は、それぞれ入力バッファIB1～IB4を介して、マイクロコンピュータ1内の所定の回路に入力される。入力ポートIP1～IP4は、それぞれ抵抗R1～R4を介して電源電位VDDにプルアップされている。したがって、入力ポートIP1～IP4には、それぞれ抵抗R1～R4を介して電源電位VDDが印加される。以後、入力ポートIP1～IP4を特に区別する必要があるときには、それぞれを「入力ポートIP」と呼ぶ。また、入力バッファIB1～IB4を特に区別する必要があるときには、それぞれを「入力バッファIB」と呼ぶ。

[0016] 押下式スイッチSW12, SW13, SW14, SW23, SW24, SW34のそれぞれは、押下部10と、当該押下部10が押下されると当該押下部10と接触する固定部11とを備えており、押下部10と固定部11とが電氣的に接触することによって導通状態(オン状態)となる。固定部11は、押下部10と接触する複数の接点11a～11cを有している。接点11a, 11bのそれぞれは、入力ポートIP1～IP4のいずれか一つに接続されており、接点11cは、基準電位GNDに接続されて電位固定されている。押下部10が固定部11の接点11a～11cに接触すると、接点11a～11cは互いに電氣的に接続されるようになり、接点11a, 11bには基準電位GNDが印加される。以後、押下式スイッチSW12, SW13, SW14, SW23, SW24, SW34を特に区別する必要があるときには、それぞれを「押下式スイッチSW」と呼ぶ。

[0017] 各押下式スイッチSWには、複数の入力ポートIPの組み合わせに係る複数種類の

組み合わせパターンのいずれか一つが、互いに異なるように割り当てられている。ここで、入力ポートIPの組み合わせには、入力ポートIPが一つの場合も含まれるものとする。つまり、一つの入力ポートIPでも一つの組み合わせパターンが構成されるものとする。本実施の形態1に係るマイクロコンピュータ1には4つの入力ポートIP1～IP4が設けられていることから、当該入力ポートIP1～IP4の組み合わせパターンは $15 (= 2^4 - 1)$ 種類存在することになる。

[0018] 本実施の形態1では、押下式スイッチSWの数は6個であり、4つの入力ポートIP1～IP4がとり得る組み合わせパターンの総数(15種類)よりも少ない。そこで、本実施の形態1では、各押下式スイッチSWには、4つの入力ポートIP1～IP4の組み合わせパターンのうち、2つの入力ポートIPから成る組み合わせパターンを、互いに異なるように割り当てる。例えば、押下式スイッチSW12には、入力ポートIP1と入力ポートIP2の組み合わせパターンを割り当て、押下式スイッチSW13には、入力ポートIP1と入力ポートIP3の組み合わせパターンを割り当てる。また、押下式スイッチSW14には、入力ポートIP1と入力ポートIP4の組み合わせパターンを割り当て、押下式スイッチSW23には、入力ポートIP2と入力ポートIP3との組み合わせパターンを割り当てる。そして、押下式スイッチSW24には、入力ポートIP2と入力ポートIP4との組み合わせパターンを割り当て、押下式スイッチSW34には、入力ポートIP3と入力ポートIP4の組み合わせパターンを割り当てる。

[0019] そして、各押下式スイッチSWでは、固定部11の2つの接点11a, 11bは、当該押下式スイッチSWに割り当てられている入力ポートIPの組み合わせパターンにおける2つの入力ポートIPがそれぞれ接続されている。つまり、押下式スイッチSW12における固定部11の接点11a, 11bには入力ポートIP1, IP2がそれぞれ接続されており、押下式スイッチSW13における固定部11の接点11a, 11bには入力ポートIP1, IP3がそれぞれ接続されている。また、押下式スイッチSW14における固定部11の接点11a, 11bには入力ポートIP1, IP4がそれぞれ接続されており、押下式スイッチSW23における固定部11の接点11a, 11bには入力ポートIP2, IP3がそれぞれ接続されている。そして、押下式スイッチSW24における固定部11の接点11a, 11bには入力ポートIP2, IP4がそれぞれ接続されており、押下式スイッチSW34における固定

部11の接点11a, 11bには入力ポートIP3, IP4がそれぞれ接続されている。

[0020] 図2は各押下式スイッチSWの詳細な構成を示す平面図である。図2に示されるように、複数の押下式スイッチSWはマトリックス状に配列されている。押下部10は、例えば、円柱状の導電性ゴム110で構成されている。導電体たる導電性ゴム110は、本マイクロコンピュータシステムを収納する筐体から露出しており、ユーザによる押下操作が可能となっている。

[0021] 固定部11は、厚紙や、ガラスエポキシ基板等の基板100上に印刷して形成された3つのカーボンパターン111a～111cで構成されている。基板100上にはマイクロコンピュータ1が形成されている。カーボンパターン111a, 111bは、それが属する押下式スイッチSWに割り当てられている2つの入力ポートIPにそれぞれ電氣的に接続されており、カーボンパターン111cには基準電位GNDが接続されている。導電性ゴム110と、導電体たるカーボンパターン111a～111cとは対向配置されており、カーボンパターン111a～111cは、導電性ゴム110側の面に、それぞれ接点11a～11cを有している。筐体から露出した導電性ゴム110が押下されると、導電性ゴム110は基板100側に移動して、導電性ゴム110と、カーボンパターン111a～111cとが互いに接触するようになる。これにより、押下式スイッチSWがオン状態となり、導電性ゴム110によってカーボンパターン111a～111c間が互いに電氣的に接続されるようになる。なお図2では、説明の便宜上、導電性ゴム110の輪郭だけを破線で示している。

[0022] 以上のような構成を有する本実施の形態1に係るマイクロコンピュータシステムでは、各押下式スイッチSWがオフ状態のときには、マイクロコンピュータ1の入力ポートIP1～IP4の入力レベルはすべてHiレベル(“1”)となる。入力ポートIPには、抵抗を介して電源電位VDDが供給されている。そして、ある押下式スイッチSWが押下されてオン状態となると、当該押下式スイッチSWにおける固定部11の接点11a～11cが互いに電氣的に接続されて、接点11a, 11bの電位が基準電位GNDとなり、接点11a, 11bに接続された2つの入力ポートIPの入力レベルがHiレベルからLowレベル(“0”)に変化する。つまり、押下式スイッチSWが押下されると、その押下式スイッチSWに割り当てられている入力ポートIPの組み合わせパターンにおける2つの入力ポートIPの入力レベルが反転する。マイクロコンピュータ1は、入力レベルが反転した2つの

入力ポートIPを特定し、当該2つの入力ポートIPから成る組み合わせパターンが割り当てられている押下式スイッチSWがオン状態であると判定する。

[0023] 図3は各押下式スイッチSWがオン状態となった際の入力ポートIP1～IP4の入力レベルを示す図である。図3に示されるように、押下式スイッチSW12が押下されてオン状態となると、入力ポートIP1, IP2の入力レベルが反転して“0”となる。また、押下式スイッチSW13がオン状態となると、入力ポートIP1, IP3の入力レベルが反転して“0”となる。そして、押下式スイッチSW14がオン状態となると入力ポートIP1, IP4の入力レベルが反転し、押下式スイッチSW23がオン状態となると入力ポートIP2, IP3の入力レベルが反転し、押下式スイッチSW24がオン状態となると入力ポートIP2, IP4の入力レベルが反転し、押下式スイッチSW34がオン状態となると入力ポートIP3, IP4の入力レベルが反転する。

[0024] 本実施の形態1では、各押下式スイッチSWには、互いに異なった入力ポートIPの組み合わせパターンが割り当てられているため、図3に示されるように、複数の押下式スイッチSWの間では、押下された際の入力ポートIP1～IP4の入力レベルの組み合わせパターンが互いに異なったものとなる。つまり、各押下式スイッチSWが押下されると、4つの入力ポートIP1～IP4には、互いに異なったビット列の4ビットデータが入力されることになる。よって、マイクロコンピュータ1は、入力ポートIP1～IP4の入力レベル、つまり入力データを確認することによって、どの押下式スイッチSWが押下されたかを検出することができる。

[0025] ここで、本実施の形態1に係るマイクロコンピュータ1は、その機能を部分的に停止するスリープ動作を行うことが可能である。スリープ動作においては、マイクロコンピュータ1は、例えば、そのシステムクロックの発振を停止する。これにより、マイクロコンピュータ1内のCPUの動作は停止し、消費電力を大きく低減することができる。

[0026] マイクロコンピュータ1は、通常は、スリープ動作を行って、消費電力を低減している。そして、押下式スイッチSWが押下されて、それに割り当てられている2つの入力ポートIPの入力レベルがLowレベルとなると、ウェイクアップして、システムクロックの発振を開始し、マイクロコンピュータ1内のCPUは動作を開始する。動作を開始したCPUは、入力ポートIP1～IP4の入力レベルを確認して、オン状態の押下式スイッチS

Wを特定し、押下された押下式スイッチSWに応じた処理を実行する。その後、マイクロコンピュータ1では、スリープ動作が再度開始してパワーダウンモードとなる。

[0027] 家電製品で使用される赤外線リモコンでは、ユーザによって操作されたときにだけ赤外線を出力すれば良いため、本マイクロコンピュータシステムを当該赤外線リモコンに使用する場合には、本実施の形態1のように、通常はマイクロコンピュータ1の動作をスリープ動作に設定しておいて、押下式スイッチSWが押下されたときにウェイクアップしてマイクロコンピュータ1のCPUに所定の処理を実行させて赤外線を出力すれば良い。なお、スリープ動作を行っているマイクロコンピュータを、押下式スイッチの押下によってウェイクアップさせる処理は「キーオンウェイクアップ」と呼ばれる。

[0028] 以上のように、本実施の形態1に係るマイクロコンピュータシステムでは、押下部10の導電性ゴム110が、固定部11におけるカーボンパターン111a～111cに接触することによって、押下式スイッチSW自身がそれに接続されているマイクロコンピュータ1の入力ポートIPの入力レベルを反転させるため、マイクロコンピュータ1は出力ポートを使用せずに押下式スイッチSWのオン状態を検出できる。

[0029] さらに、複数の押下式スイッチSWのそれぞれには、4個の入力ポートIPの組み合わせ(入力ポートIPが一つの場合も含む)に係る($2^4 - 1$)種類の組み合わせパターンのいずれか一つが、互いに異なるように割り当てられ、各押下式スイッチSWは、オン状態となると、割り当てられている組み合わせパターンにおける入力ポートIPの入力レベルを反転させるため、マイクロコンピュータ1は最大で($2^4 - 1$)個の押下式スイッチSWのそれぞれのオン状態を個別に検出することができる。より一般的には、 N (≥ 2)個の入力ポートIPを有するマイクロコンピュータ1は、最大で($2^N - 1$)個の押下式スイッチSWのそれぞれのオン状態を個別に検出することができる。よって、上記特許文献1に記載の技術と比較して、マイクロコンピュータ1は少ない数のポートで多くの押下式スイッチSWの状態を検出することができる。

[0030] 図4は4つの入力ポートIP1～IP4を有するマイクロコンピュータ1において、($2^4 - 1$)個の押下式スイッチSWの状態検出を行う際の本マイクロコンピュータシステムの構成を示す図である。図4に示されるマイクロコンピュータシステムには、15個の押下式スイッチSW1, SW2, SW3, SW4, SW12, SW13, SW14, SW23, SW24, SW

34, SW123, SW124, SW134, SW234, SW1234が設けられている。以後、これらの押下式スイッチを区別する必要があるときには、上記と同様にそれぞれを「押下式スイッチSW」と呼ぶ。

[0031] 各押下式スイッチSWは、図3の例と同様に、押下部10と、当該押下部10が押下されると当該押下部10と接触する固定部11とを備えている。押下式スイッチSW1～SW4における固定部11は、押下部10と接触する2つの接点11a, 11bを有しており、接点11aは入力ポートIP1～IP4のいずれか一つと接続され、接点11bには基準電位GNDが接続されている。押下式スイッチSW123, SW124, SW134, SW234における固定部11は、押下部10と接触する4つの接点11a～11dを有しており、接点11a～11cのそれぞれは入力ポートIP1～IP4のいずれか一つと接続され、接点11dには基準電位GNDが接続されている。押下式スイッチSW1234における固定部11は、押下部10と接触する5つの接点11a～11eを有しており、接点11a～11dはそれぞれ入力ポートIP1～IP4と接続され、接点11eには基準電位GNDが接続されている。なお、押下式スイッチSW12, SW13, SW14, SW23, SW24, SW34の構成については上記の通りである。

[0032] 各押下式スイッチSWには、4つの入力ポートIPの組み合わせに係る15種類の組み合わせパターンのいずれか一つが、互いに異なるように割り当てられている。具体的には、押下式スイッチSW1には入力ポートIP1から成る組み合わせパターンが、押下式スイッチSW2には入力ポートIP2から成る組み合わせパターンが、押下式スイッチSW3には入力ポートIP3から成る組み合わせパターンが、押下式スイッチSW4には入力ポートIP4から成る組み合わせパターンがそれぞれ割り当てられている。また、押下式スイッチSW123には、入力ポートIP1, IP2, IP3の組み合わせパターンが、押下式スイッチSW124には、入力ポートIP1, IP2, IP4の組み合わせパターンが、押下式スイッチSW134には、入力ポートIP1, IP3, IP4の組み合わせパターンが、押下式スイッチSW234には、入力ポートIP2, IP3, IP4の組み合わせパターンが、押下式スイッチSW1234には、入力ポートIP1, IP2, IP3, IP4の組み合わせパターンが、それぞれ割り当てられている。なお、押下式スイッチSW12, SW13, SW14, SW23, SW24, SW34についての入力ポートIPの組み合わせパターンの割り当

てについては上記の通りである。

- [0033] 押下式スイッチSW1～SW4のそれぞれでは、固定部11の接点11aは、当該押下式スイッチSWに割り当てられている組み合わせパターンにおける入力ポートIPが接続されている。例えば、押下式スイッチSW1における接点11aには、当該押下式スイッチSW1に割り当てられている組み合わせパターンに係る入力ポートIP1が接続されている。
- [0034] また、押下式スイッチSW123, SW124, SW134, SW234のそれぞれでは、固定部11の3つの接点11a～11cは、当該押下式スイッチSWに割り当てられている組み合わせパターンにおける3つの入力ポートIPがそれぞれ接続されている。例えば、押下式スイッチSW123における接点11a～11cには、当該押下式スイッチSW123に割り当てられている組み合わせパターンに係る3つの入力ポートIP1～IP3がそれぞれ接続されている。
- [0035] また、押下式スイッチSW1234における固定部11の4つの接点11a～11dは、押下式スイッチSW1234に割り当てられている組み合わせパターンに係る4つの入力ポートIP1～IP4がそれぞれ接続されている。
- [0036] なお、押下式スイッチSW12, SW13, SW14, SW23, SW24, SW34における固定部11の接点11a, 11bと入力ポートIPとの接続関係は上記の通りである。
- [0037] 押下式スイッチSW1～SW4のそれぞれでは、押下部10が押下されると、押下部10が接点11a, 11bと接触し、接点11a, 11bが電氣的に接続されるようになる。その結果、接点11aに基準電位GNDが印加されて、接点11aに接続された入力ポートIPの入力レベルが反転する。
- [0038] また、押下式スイッチSW12, SW13, SW14, SW23, SW24, SW34のそれぞれでは、押下部10が押下されると、押下部10が接点11a～11cと接触し、接点11a, 11bが電氣的に接続されるようになる。その結果、接点11a, 11bに基準電位GNDが印加されて、接点11a, 11bに接続された2つの入力ポートIPの入力レベルが反転する。
- [0039] また、押下式スイッチSW123, SW124, SW134, SW234のそれぞれでは、押下部10が押下されると、押下部10が接点11a～11dと接触し、接点11a～11cが電氣

的に接続されるようになる。その結果、接点11a～11cに接続された3つの入力ポートIPの入力レベルが反転する。

[0040] また、押下式スイッチSW1234では、押下部10が押下されると、押下部10が接点11a～11eと接触し、接点11a～11dが電氣的に接続されるようになる。その結果、接点11a～11dに接続された4つの入力ポートIP1～IP4の入力レベルが反転する。

[0041] 図5は、図4に示されるマイクロコンピュータシステムにおいて、各押下式スイッチSWが押下された際の入力ポートIP1～IP4の入力レベルを示す図である。図5に示されるように、15個の押下式スイッチSWの間では、押下された際の入力ポートIP1～IP4の入力レベルの組み合わせパターンが互いに異なったものとなっている。つまり、各押下式スイッチSWが押下されると、4つの入力ポートIP1～IP4には、互いに異なったビット列の4ビットデータが入力されることになる。よって、マイクロコンピュータ1は、入力ポートIP1～IP4の入力レベルに基づいて、各押下式スイッチSWの状態を個別に検出することができる。

[0042] なお、図3に示されるマイクロコンピュータシステムにおいては、複数の押下式スイッチSWが同時に押下された場合には、3つ以上の入力ポートIPの入力レベルが反転する。例えば、押下式スイッチSW12, SW13が同時に押下されてオン状態となった場合には、入力ポートIP1, IP2, IP3の入力レベルが反転する。また、押下式スイッチSW12, SW34が同時に押下されてオン状態となった場合には、入力ポートIP1, IP2, IP3, IP4の入力レベルが反転する。したがって、マイクロコンピュータ1は、3つ以上の入力ポートIPの入力レベルが反転したことを確認することによって、複数の押下式スイッチSWが同時に押下されたことを検出することができる。

[0043] また、上述の特許文献1には、マイクロコンピュータにおける複数のポートの入出力を切り替えることによって、当該マイクロコンピュータで状態検出できる押下式スイッチの数を増加させることが可能な技術が提案されている。この技術において、マイクロコンピュータが本実施の形態1と同様のスリープ動作を行って、マイクロコンピュータ内のCPUの動作が停止すると、ポートの入出力を切り替えることができないことから、キーオンウェイクアップに使用できない押下式スイッチが存在することになる。したがって、特許文献1に記載の当該技術は、家電機器の赤外線リモコンなどのように、低消

費電力化が望まれるシステムには不向きな技術である。

[0044] これに対して、本実施の形態1に係るマイクロコンピュータ1は、出力ポートを使用せずに入力ポートIPだけで各押下式スイッチSWの状態を検出することが可能であることから、複数の押下式スイッチSWのどのスイッチがオン状態となった場合であってもウェイクアップすることができる。よって、家電機器の赤外線リモコンなどの低消費電力化が要求されるシステムに、本マイクロコンピュータシステムを使用することができる。

[0045] また、押下式スイッチSWを図2のように構成することによって、簡単な構成で、押下式スイッチSW自身が、それに割り当てられている組み合わせパターンに係る入力ポートIPの入力レベルを反転することができる。

[0046] なお、上記例では、固定部11における所定の接点を基準電位GNDに接続していたが、その代わりに、押下部10の導電性ゴム110を基準電位GNDに接続することによっても、簡単な構成で、押下式スイッチSW自身が、それに割り当てられている入力ポートIPの入力レベルを反転させることができる。図6はこの場合の本マイクロコンピュータシステムの構成を示す図であって、図7は図6に示されるマイクロコンピュータシステムにおける各押下式スイッチSWの構成を示す図である。

[0047] 図6、7に示されるように、各押下式スイッチSWでは、押下部10の導電性ゴム110が基準電位GNDに接続されている。また各押下式スイッチSWでは、固定部11は2つのカーボンパターン111a、111bしか有しておらず、これらのカーボンパターン111a、111bは、当該押下式スイッチSWに割り当てられている組み合わせパターンに係る2つの入力ポートIPにそれぞれ接続されている。他の構成については、図3に示されるマイクロコンピュータシステムと同様である。

[0048] 図6、7に示される構成のマイクロコンピュータシステムにおいては、押下式スイッチSWが押下されると、基準電位GNDの導電性ゴム110と、カーボンパターン111a、111bとが互いに接触して、当該カーボンパターン111a、111bに基準電位GNDが印加されるようになる。その結果、カーボンパターン111a、111bに接続された2つの入力ポートIPの入力レベルが反転する。これにより、簡単な構成で、押下式スイッチSW自身が、それに割り当てられている入力ポートIPの入力レベルを反転させることがで

きる。

- [0049] また、上記例では、マイクロコンピュータ1の入力ポートIP1～IP4のそれぞれを電源電位VDDにプルアップし、固定部11の所定の接点(カーボンパターン)あるいは押下部10の導電性ゴム110を基準電位GNDに接続していたが、入力ポートIP1～IP4のそれぞれを抵抗を介して基準電位GNDにプルダウンし、固定部11の所定の接点あるいは押下部10の導電性ゴム110を電源電位VDDに接続することによっても、同様の効果を得ることができる。
- [0050] このように、押下式スイッチSW側を入力バッファIBのしきい値電位よりも低い電位に設定した場合には、入力ポートIPを当該しきい値電位よりも高い電位にプルアップし、押下式スイッチSW側を入力バッファIBのしきい値電位よりも高い電位に設定した場合には、入力ポートIPを当該しきい値電位よりも低い電位にプルダウンしておけば良い。つまり、入力バッファIBが、押下式スイッチSWの押し下げで、その入力レベルの変化を認識するように、押下式スイッチSW側と入力ポートIP側の電位を設定すれば良い。
- [0051] また、抵抗R1～R4のような、入力ポートIPをHiレベルに設定するプルアップ抵抗や、入力ポートIPをLowレベルにするプルダウン抵抗は、マイクロコンピュータ1内に設けても良いし、押下スイッチSW側に設けても良い。電源電位VDDが5V、基準電位GNDが0Vの場合には、押下式スイッチSWの押し下げ時に流れる電流に配慮すれば、プルアップ抵抗及びプルダウン抵抗の抵抗値は数k Ω ～数M Ω に設定するのが好適である。入力バッファIBのしきい値電位に対して+10%と-10%というように、入力バッファIBのしきい値電位を挟む微小間隔の2つの電位に、押下式スイッチSW側と入力ポートIP側とをそれぞれ設定すれば、押下式スイッチSWの押し下げ前後の電位差が小さくなり、流れる電流も少なくて済むため、プルアップ抵抗やプルダウン抵抗の抵抗値をより小さな値とすることができる。また、プルアップ抵抗やプルダウン抵抗を、配線自体の持つ抵抗や押下式スイッチSW自体の持つ接触抵抗などの寄生抵抗だけで構成しても良い。
- [0052] 実施の形態2.

図8は本発明の実施の形態2に係るマイクロコンピュータシステムの構成を示す図

である。本実施の形態2に係るマイクロコンピュータシステムは、実施の形態1に係るマイクロコンピュータシステムと同様に、例えば、テレビ等の家電機器の赤外線リモコンに使用することができる。

[0053] 図8に示されるように、本実施の形態2に係るマイクロコンピュータシステムは、CPUやメモリなどで構成されるマイクロコンピュータ201と、複数の押下式スイッチSWA1B1, SWA2B1, SWA1B2, SWA2B2とを備えており、これらは筐体内に収納される。以後、押下式スイッチSWA1B1, SWA2B1, SWA1B2, SWA2B2を特に区別することが無い場合には、それぞれを「押下式スイッチSWAB」と呼ぶ。

[0054] マイクロコンピュータ201は、複数の入力ポートIPA1, IPA2, IPB1, IPB2を備えている。入力ポートIPA1, IPA2, IPB1, IPB2は、入力バッファIB21～IB24の入力端子にそれぞれ接続されている。入力ポートIPA1, IPA2は、それぞれ抵抗R21, R22を介して電源電位VDDにプルアップされている。一方で、入力ポートIPB1, IPB2は、それぞれ抵抗R23, R24を介して基準電位GNDにプルダウンされている。抵抗R21～R24の抵抗値は、例えば互いに同じ値に設定されている。以後、入力ポートIPA1, IPA2を特に区別する必要がある場合には、それぞれを「入力ポートIPA」と呼ぶ。同様に、入力ポートIPB1, IPB2を特に区別する必要がある場合には、それぞれを「入力ポートIPB」と呼ぶ。

[0055] 各押下式スイッチSWABは、押下部210と、押下部210が押下されると当該押下部210に接触する固定部211とを備えている。固定部211は、押下部210と接触する複数の接点211a, 211bを有している。接点211aは、入力ポートIPA1, IPA2のどちらか一方と接続されており、接点211bは、入力ポートIPB1, IPB2のどちらか一方と接続されている。押下部210が固定部211の接点211a, 211bに接触すると、接点211a, 211bは互いに電氣的に接続されるようになる。なお、各押下式スイッチSWABは、上述の図7に示される押下式スイッチSWと同様に、導電性ゴムと、基板に形成された2つのカーボンパターンとで構成することができる。

[0056] 各押下式スイッチSWABには、入力ポートIPA1, IPA2のいずれか一つと、入力ポートIPB1, IPB2いずれか一つとが、互いに異なった組み合わせパターンで割り当てられている。具体的には、押下式スイッチSWA1B1には入力ポートIPA1, IPB1が、

押下式スイッチSWA2B1には、入力ポートIPA2, IPB1が、押下式スイッチSWA1B2には、入力ポートIPA1, IPB2が、押下式スイッチSWA2B2には、入力ポートIPA2, IPB2が、それぞれ割り当てられている。

[0057] そして、各押下式スイッチSWABでは、固定部211の2つの接点211a, 211bが、当該押下式スイッチSWABに割り当てられている入力ポートIPA, IPBにそれぞれ接続されている。具体的には、押下式スイッチSWA1B1の接点211a, 211bには入力ポートIPA1, IPB1が、押下式スイッチSWA2B1の接点211a, 211bには入力ポートIPA2, IPB1が、押下式スイッチSWA1B2の接点211a, 211bには入力ポートIPA1, IPB2が、押下式スイッチSWA2B2の接点211a, 211bには入力ポートIPA2, IPB2が、それぞれ接続されている。

[0058] 以上のような構成を有する本実施の形態2に係るマイクロコンピュータシステムでは、各押下式スイッチSWABがオフ状態のときには、マイクロコンピュータ201の入力ポートIPA1, IPA2の入力レベルはすべてHiレベル(“1”)となり、入力ポートIPB1, IPB2の入力レベルはすべてLowレベル(“0”)となる。

[0059] ある押下式スイッチSWABが押下されてオン状態となると、当該押下式スイッチSWABにおける固定部211の接点211a, 211bが互いに電氣的に接続されて、接点211a, 211bに接続された2つの入力ポートIPA, IPBが互いにショートする。入力ポートIPAは電源電位VDDにプルアップされ、入力ポートIPBは基準電位GNDにプルダウンされていることから、入力ポートIPAと入力ポートIPBとがショートすると、それぞれの電位は、電源電位VDDと基準電位GNDとの間の電位差が抵抗分割された電位、つまり、電源電位VDDと基準電位GNDとの中間電位(以後、単に「中間電位」と呼ぶ)となる。

[0060] ここで、本実施の形態2に係る入力バッファIB21, IB22のそれぞれでは、入力レベルを判定するしきい値電位が中間電位よりも大きい値に設定されている。したがって、入力バッファIB21, IB22のそれぞれでは、入力電位が中間電位に等しい場合には、入力レベルはLowレベル(“0”)と判定される。一方で、入力バッファIB23, IB24のそれぞれでは、入力レベルを判定するしきい値電位が中間電位よりも小さい値に設定されている。したがって、入力バッファIB23, IB24のそれぞれでは、入力電位

が中間電位に等しい場合には、入力レベルはHiレベル(“1”)と判定される。よって、入力ポートIPAと入力ポートIPBとが電氣的に接続されて、それぞれの電位が中間電位となると、当該入力ポートIPA, IPBの入力レベルはそれぞれ反転する。つまり、当該入力ポートIPAの入力レベルはLowレベル(“0”)となり、当該入力ポートIPBの入力レベルはHiレベル(“1”)となる。

[0061] なお、抵抗R21, R22の抵抗値と、抵抗R23, R24の抵抗値との比が3:1となるようにすれば、中間電位は電源電位VDDの1/4倍程度となる。入力バッファIB21~IB24の製造のしやすさと動作とを比較衡量して、抵抗R21, R22の抵抗値と、抵抗R23, R24の抵抗値との比を、4:1や、5:1に設定する等、それらの抵抗値に大小を設けて、入力レベルとして低い中間電位を認識するように入力バッファIB21~IB24を構成して、入力ポートIPA, IPBの入力レベルを反転させるようにしても良い。

[0062] 図9は各押下式スイッチSWABがオン状態となった場合の入力ポートIPA1, IPA2, IPB1, IPB2の入力レベルを示す図である。図9に示されるように、押下式スイッチSWA1B1が押下されると、それに割り当てられている入力ポートIPA1, IPB1の入力レベルが反転する。また、押下式スイッチSWA2B1が押下されると、それに割り当てられている入力ポートIPA2, IPB1の入力レベルが反転する。また、押下式スイッチSWA1B2が押下されると、それに割り当てられている入力ポートIPA1, IPB2の入力レベルが反転する。また、押下式スイッチSWA2B2が押下されると、それに割り当てられている入力ポートIPA2, IPB2の入力レベルが反転する。

[0063] 本実施の形態2では、各押下式スイッチSWABには、入力ポートIPA1, IPA2のいずれか一つと、入力ポートIPB1, IPB2のいずれか一つとが、互いに異なった組み合わせパターンで割り当てられているため、図9に示されるように、複数の押下式スイッチSWABの間では、押下された際の入力ポートIPA1, IPA2, IPB1, IPB2の入力レベルの組み合わせパターンが互いに異なったものとなる。よって、マイクロコンピュータ201は、入力ポートIPA1, IPA2, IPB1, IPB2の入力レベルを確認することによって、どの押下式スイッチSWABが押下されたかを検出することができる。

[0064] 本実施の形態2に係るマイクロコンピュータ201は、実施の形態1に係るマイクロコンピュータ1と同様に、その機能を部分的に停止するスリープ動作を行うことが可能で

ある。スリープ動作においては、マイクロコンピュータ201は、例えば、そのシステムクロックの発振を停止する。これにより、マイクロコンピュータ201内のCPUの動作は停止し、消費電力を大きく低減することができる。

[0065] マイクロコンピュータ201は、通常は、スリープ動作を行って、消費電力を低減している。そして、押下式スイッチSWABが押下されて、それに割り当てられている2つの入力ポートIPA、IPBの入力レベルが反転すると、ウェイクアップして、システムクロックの発振を開始し、マイクロコンピュータ201内のCPUは動作を開始する。動作を開始したCPUは、入力ポートIPA1、IPA2、IPB1、IPB2の入力レベルを確認して、オン状態の押下式スイッチSWABを特定し、押下された押下式スイッチSWABに応じた処理を実行する。その後、マイクロコンピュータ201では、スリープ動作を再度開始してパワーダウンモードとなる。

[0066] 以上のように、本実施の形態2に係るマイクロコンピュータシステムでは、複数の押下式スイッチSWABのそれぞれには、複数の入力ポートIPAのいずれか一つと、複数の入力ポートIPBのいずれか一つとが、互いに異なった組み合わせパターンで割り当てられており、複数の押下式スイッチSWABのそれぞれに関して、当該押下式スイッチSWABがオン状態となると、それに割り当てられている入力ポートIPA、IPBが電氣的に接続されて、当該入力ポートIPA、IPBの入力レベルがそれぞれ反転するため、マイクロコンピュータ201は入力ポートだけを使用して各押下式スイッチSWABのオン状態を個別に検出することができる。よって、マイクロコンピュータ201は、出力ポートを通じて信号を出力することなく各押下式スイッチSWABのオン状態を検出することができる。その結果、マイクロコンピュータ201での押下式スイッチSWABの状態を検出する際の処理が簡素化される。

[0067] なお、本実施の形態2に係るマイクロコンピュータシステムにおいて、マイクロコンピュータ201と複数の押下式スイッチSWABとを同一のPCB(Print Circuit Board)に形成し、マイクロコンピュータ201の入力バッファIB21～IB24のグランド端子と、抵抗R23、R24の基準電位GND側の端子とを、PCB上で接続しても良い。つまり、各押下式スイッチSWABに抵抗を介して接続される基準電位GNDと、入力バッファIB21～24に供給される基準電位とを共通としても良い。

- [0068] また、上述の実施の形態1に係るマイクロコンピュータシステムにおいても、マイクロコンピュータ1と複数の押下式スイッチSWとを同一のPCBに形成し、マイクロコンピュータ1の入力バッファIB1～IB4のグランド端子と、各押下式スイッチSWの固定部11における基準電位GNDに接続される接点とを、PCB上で接続しても良い。つまり、各押下式スイッチSWに接続される基準電位GNDと、入力バッファIB1～IB4に供給される基準電位とを共通としても良い。
- [0069] 図10は上述の図1に示される実施の形態1に係るマイクロコンピュータシステムにおいて、入力バッファIB1～IB4のグランド端子と、各押下式スイッチSWの固定部11における基準電位GNDに接続される接点11cとをPCB上で接続した様子を示す図である。また、図11は図8に示される実施の形態2に係るマイクロコンピュータシステムにおいて、入力バッファIB21～IB24のグランド端子と、抵抗R23, R24の基準電位GND側の端子とをPCB上で接続した様子を示す図である。
- [0070] このように、実施の形態1に係るマイクロコンピュータシステムにおいて、各押下式スイッチSWに接続される基準電位GNDを、入力バッファIB1～IB4に接続される基準電位とすることによって、低消費電力化のために入力バッファIB1～IB4の電源電位を低下させたとしても、マイクロコンピュータ1において各押下式スイッチSWの押下を検出することが容易となる。
- [0071] 同様に、実施の形態2に係るマイクロコンピュータシステムにおいて、各押下式スイッチSWABに抵抗を介して接続される基準電位GNDを、入力バッファIB21～IB24に接続される基準電位とすることによって、低消費電力化のために入力バッファIB21～IB24の電源電位を低下させたとしても、マイクロコンピュータ201において各押下式スイッチSWABの押下を検出することが容易となる。
- [0072] この発明は詳細に説明されたが、上記した説明は、すべての局面において、例示であって、この発明がそれに限定されるものではない。例示されていない無数の変形例が、この発明の範囲から外れることなく想定され得るものと解される。

請求の範囲

- [1] N個 ($N \geq 2$) の入力ポートを有するマイクロコンピュータと、
M個 ($2 \leq M \leq 2^N - 1$) の押下式スイッチと
を備え、
前記M個の押下式スイッチのそれぞれには、前記N個の入力ポートの組み合わせ
(入力ポートが一つの場合も含む)に係る($2^N - 1$)種類の組み合わせパターンのい
ずれか一つが、互いに異なるように割り当てられており、
前記M個の押下式スイッチのそれぞれは、オン状態となると、割り当てられている前
記組み合わせパターンにおける前記入力ポートの入力レベルを反転させ、
前記マイクロコンピュータは、前記N個の入力ポートの入力レベルに基づいて、前
記M個の押下式スイッチの各々の状態を検出する、マイクロコンピュータシステム。
- [2] 請求項1に記載のマイクロコンピュータシステムであって、
前記M個の押下式スイッチのそれぞれは、押下部と、当該押下部が押下されると当
該押下部と接触する固定部とを有し、
前記押下部は導電体を含み、
前記固定部は、当該固定部が属する前記押下式スイッチに割り当てられている前
記組み合わせパターンにおける前記入力ポートに接続された第1導電体と、ある電
位に設定された第2導電体とを含み、
前記M個の押下式スイッチのそれぞれは、前記押下部が押下されて、当該押下部
の前記導電体が、前記固定部における前記第1及び第2導電体に接触することによ
って、当該押下式スイッチに割り当てられている前記組み合わせパターンにおける前
記入力ポートの入力レベルを反転させる、マイクロコンピュータシステム。
- [3] 請求項1に記載のマイクロコンピュータシステムであって、
前記M個の押下式スイッチのそれぞれは、押下部と、当該押下部が押下されると当
該押下部に接触する固定部とを有し、
前記押下部は、ある電位に設定された導電体を含み、
前記固定部は、当該固定部が属する前記押下式スイッチに割り当てられている前
記組み合わせパターンにおける前記入力ポートに接続された導電体を含み、

前記M個の押下式スイッチのそれぞれは、前記押下部が押下されて、当該押下部の前記導電体が、前記固定部の前記導電体に接触することによって、当該押下式スイッチに割り当てられている前記組み合わせパターンにおける前記入力ポートの入力レベルを反転させる、マイクロコンピュータシステム。

- [4] 請求項1乃至請求項3のいずれか一つに記載のマイクロコンピュータシステムであって、

前記マイクロコンピュータは、その機能を部分的に停止するスリープ動作を行い、

前記マイクロコンピュータは、前記スリープ動作中に、前記M個の押下式スイッチのうちのどのスイッチがオン状態となったとしてもウェイクアップする、マイクロコンピュータシステム。

- [5] 抵抗を介して第1の電位に設定された複数の第1入力ポートと、抵抗を介して第2の電位に設定された複数の第2入力ポートとを有するマイクロコンピュータと、

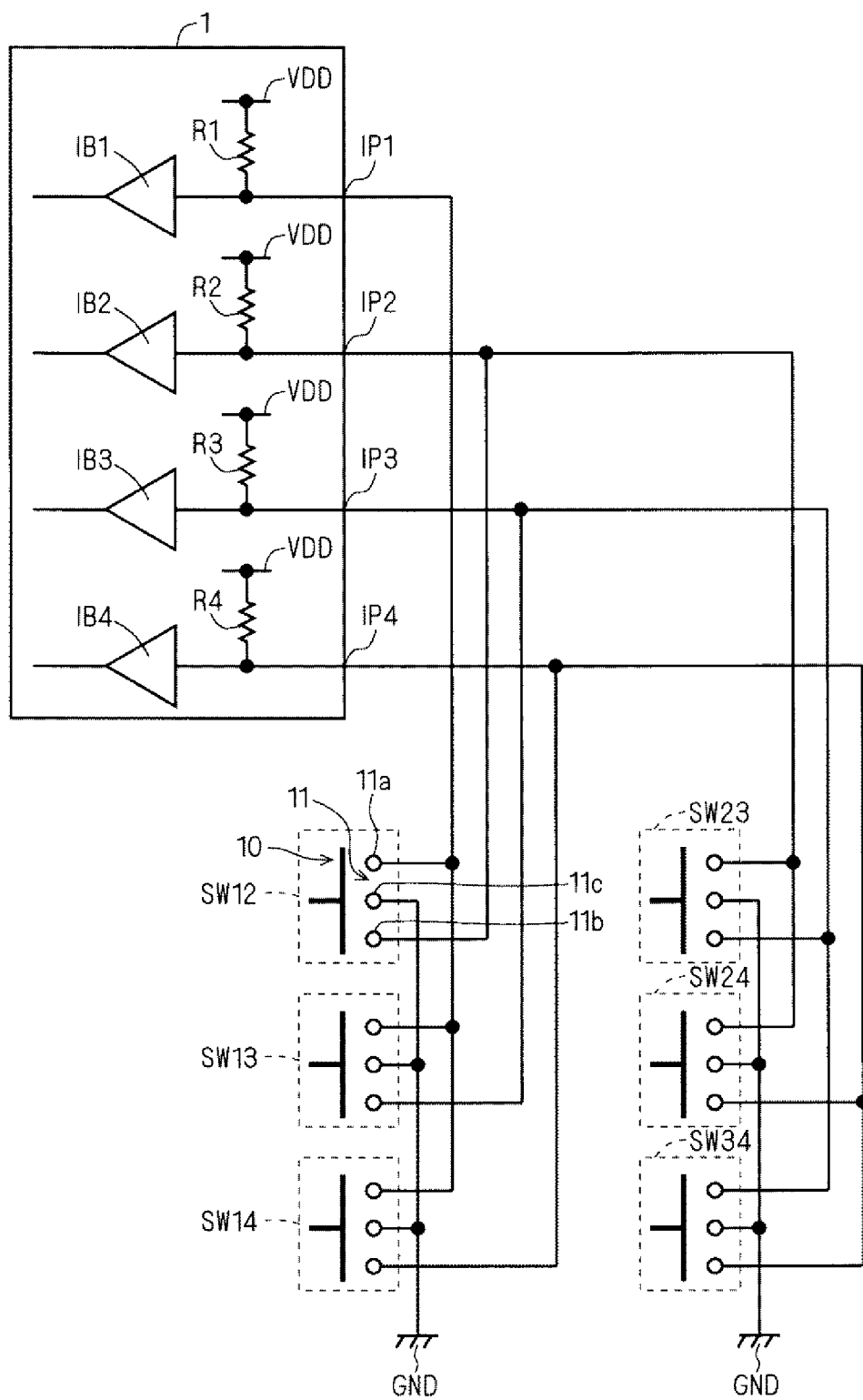
複数のスイッチと

を備え、

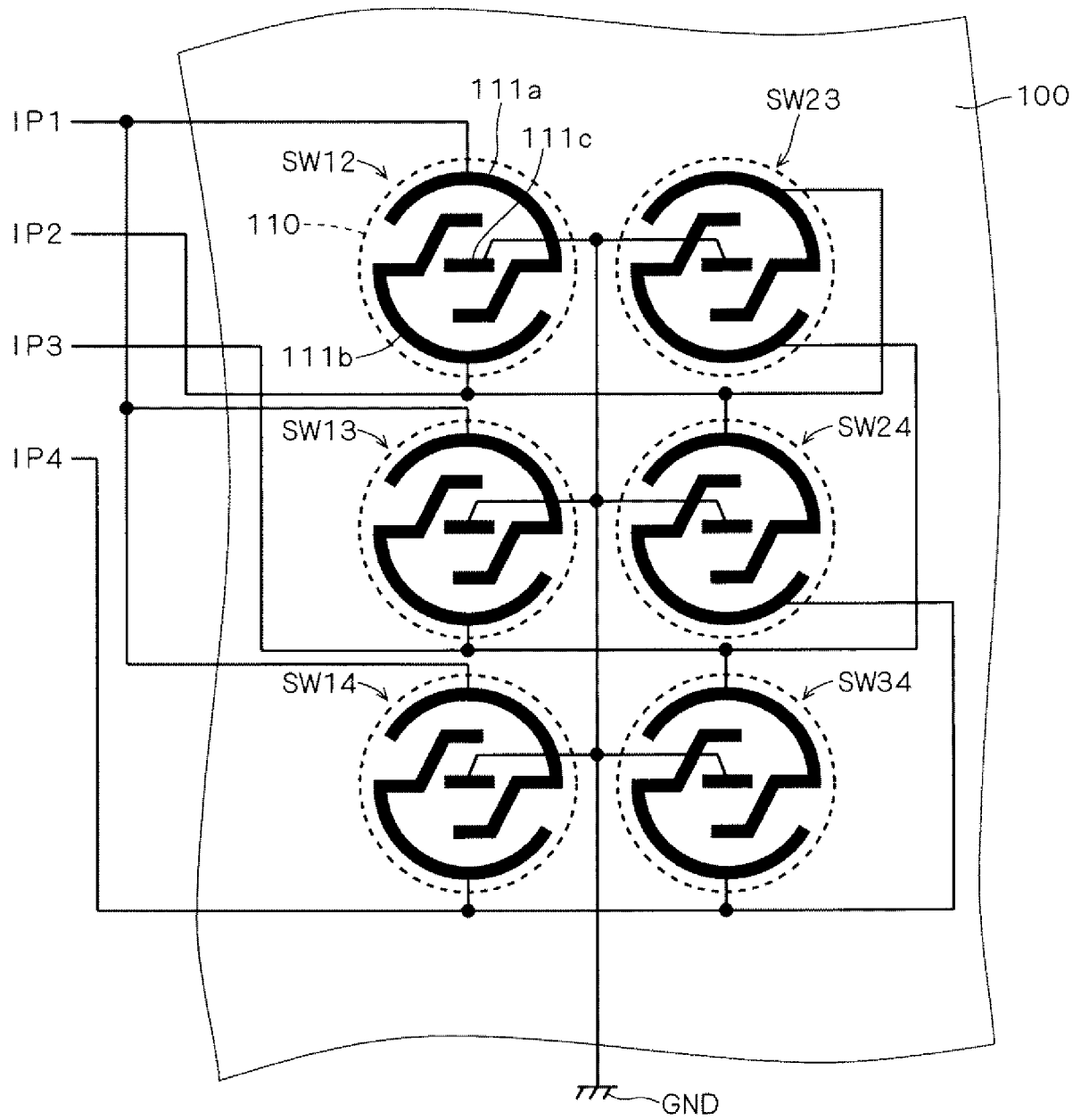
前記複数のスイッチのそれぞれには、前記複数の第1入力ポートのいずれか一つと、前記複数の第2入力ポートのいずれか一つとが、互いに異なった組み合わせパターンで割り当てられており、

前記複数のスイッチのそれぞれに関して、当該スイッチがオン状態となると、当該スイッチに割り当てられている前記第1及び第2入力ポートが互いに電氣的に接続されて、当該第1及び第2入力ポートの入力レベルがそれぞれ反転し、

前記マイクロコンピュータは、前記複数の第1及び第2入力ポートの入力レベルに基づいて、前記複数のスイッチの各々の状態を検出する、マイクロコンピュータシステム。



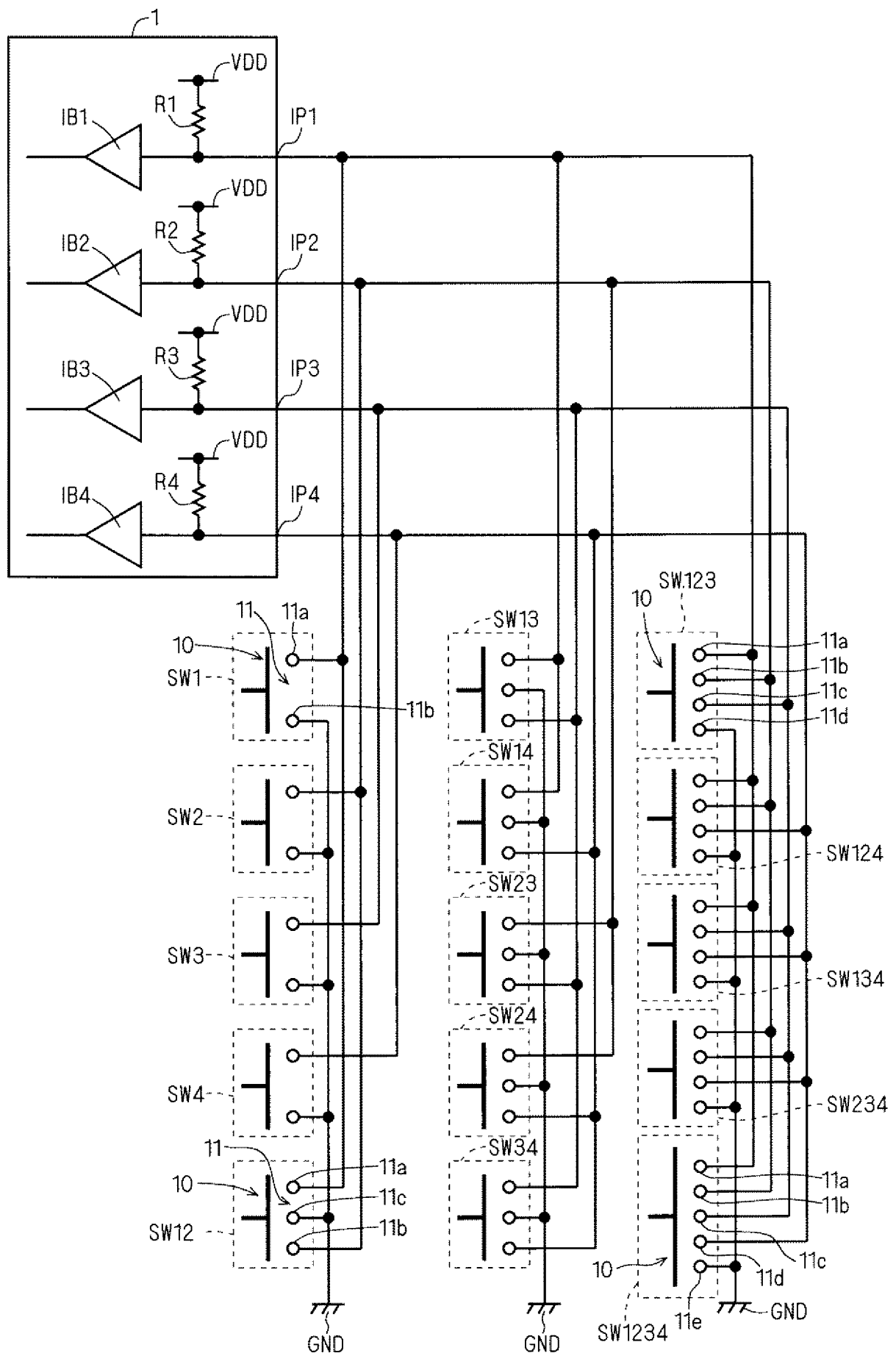
[図2]



[図3]

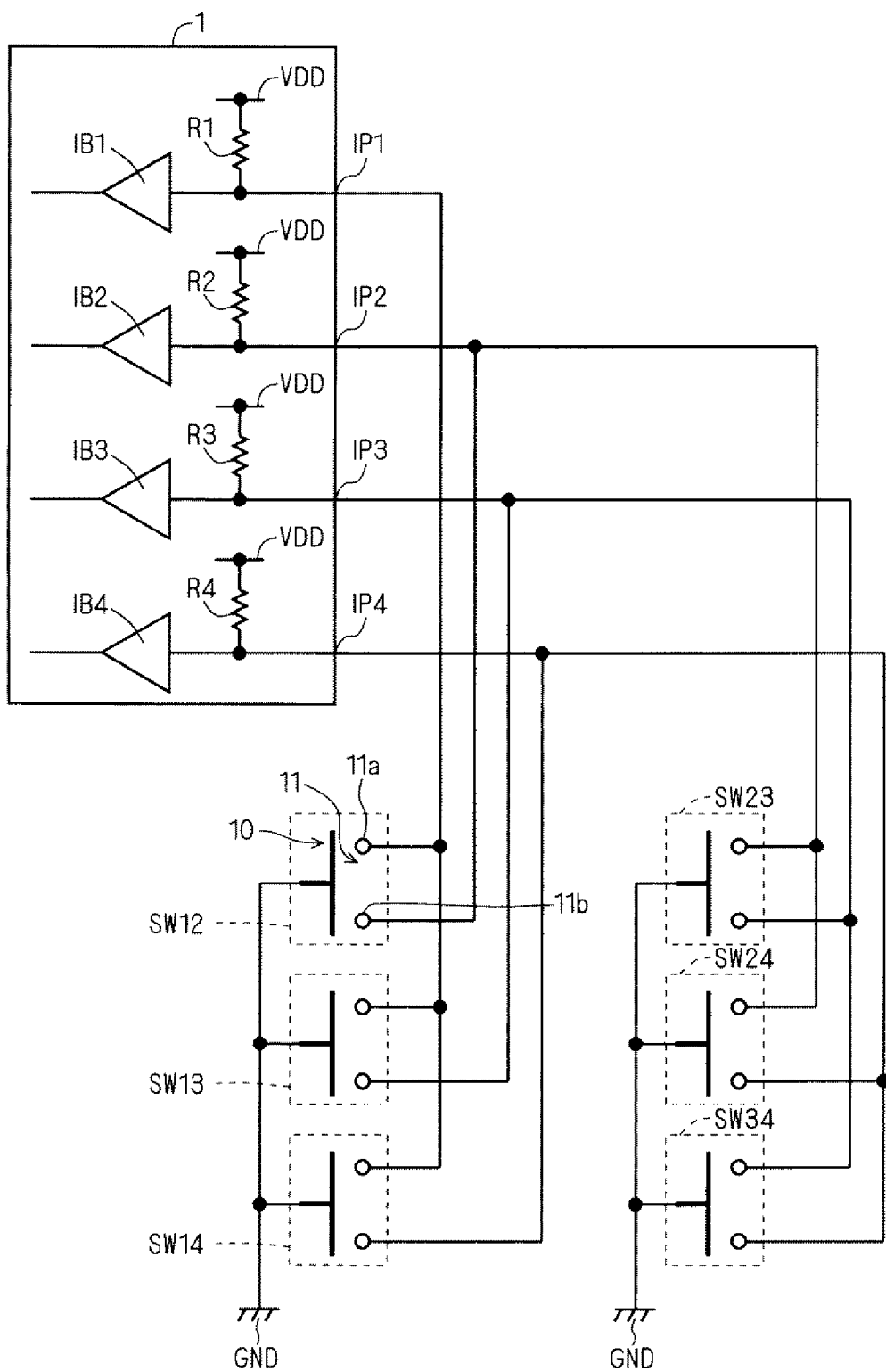
	OFF	SW12	SW13	SW14	SW23	SW24	SW34
IP1	1	0	0	0	1	1	1
IP2	1	0	1	1	0	0	1
IP3	1	1	0	1	0	1	0
IP4	1	1	1	0	1	0	0

[図4]

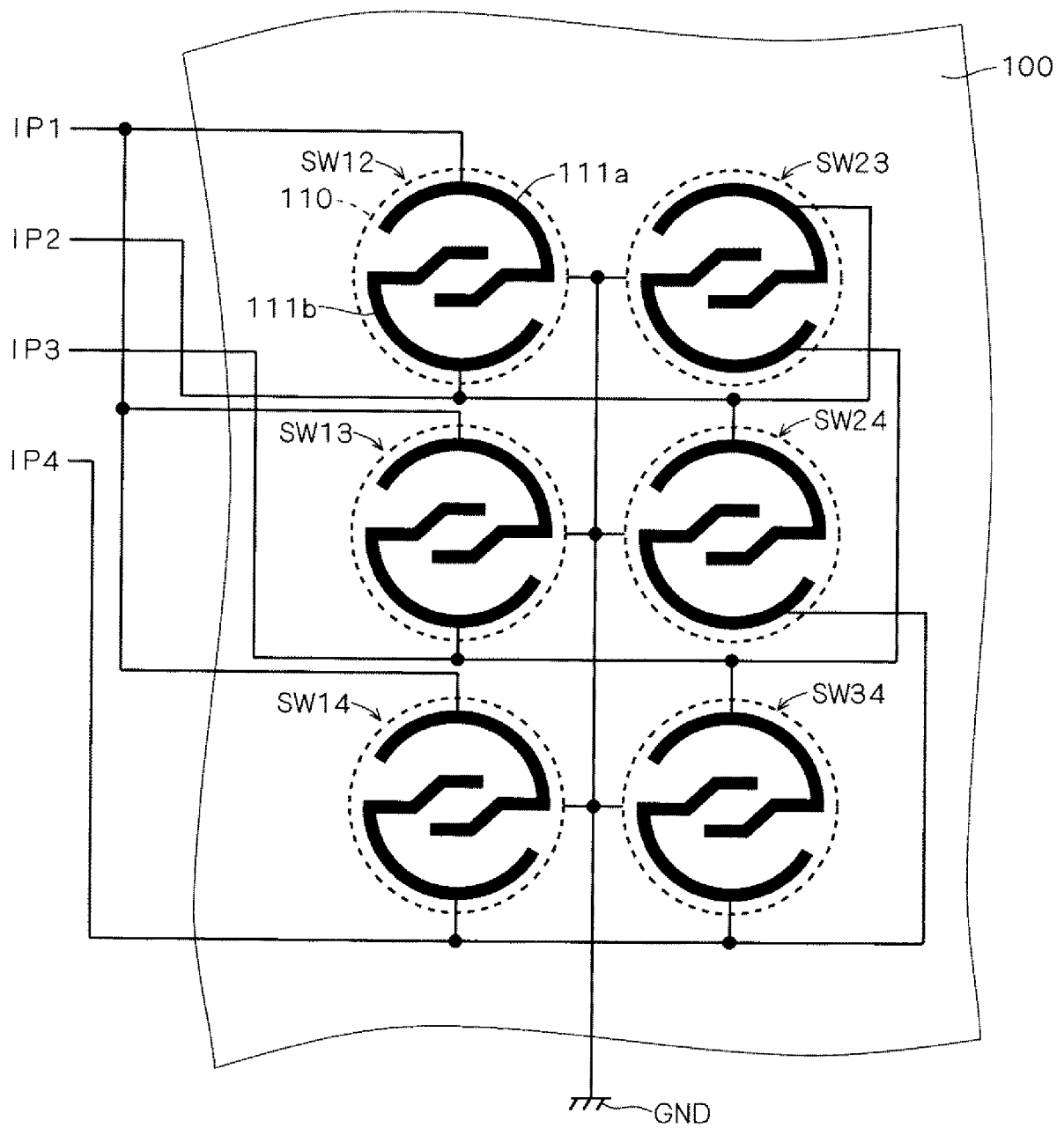


[図5]

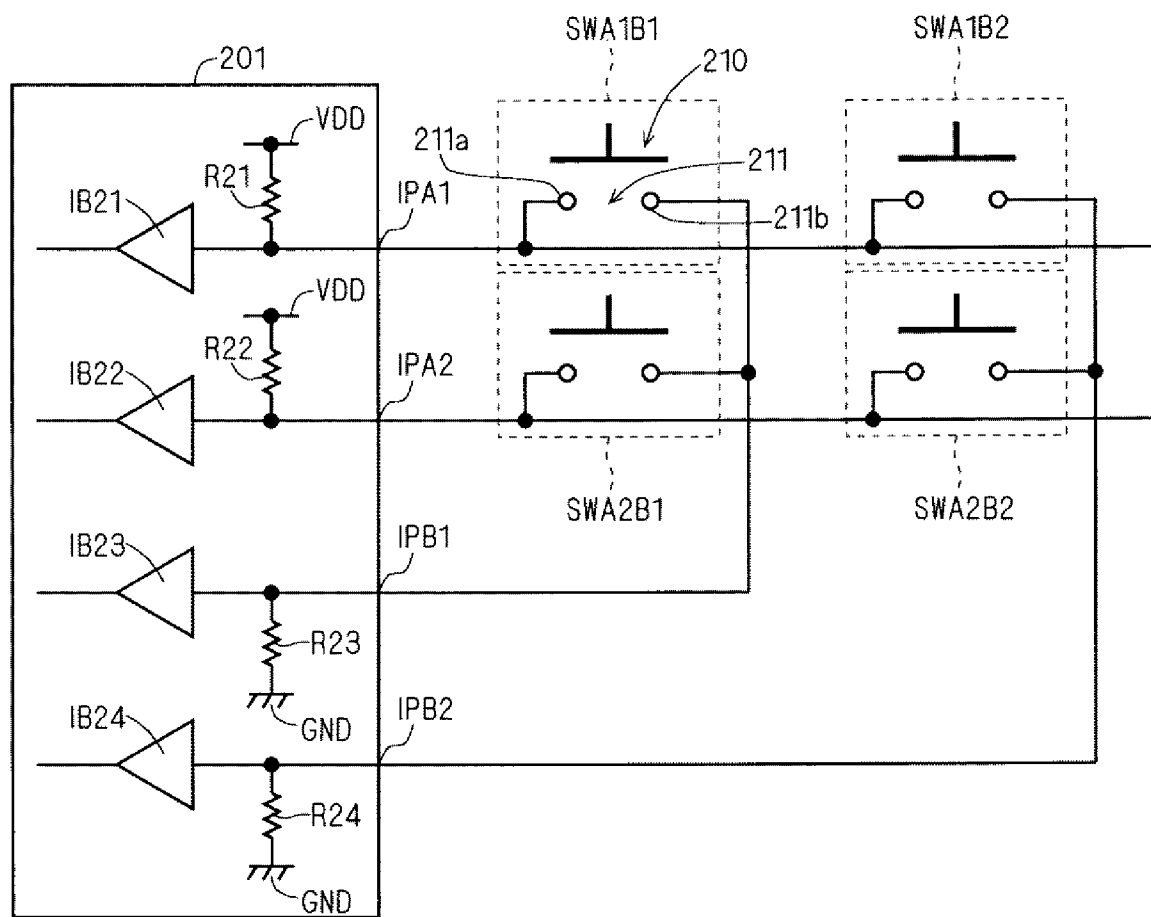
	OFF	SW1	SW2	SW3	SW4	SW12	SW13	SW14	SW23	SW24	SW34	SW123	SW124	SW134	SW234	SW1234
IP1	1	0	1	1	1	0	0	0	1	1	1	0	0	0	1	0
IP2	1	1	0	1	1	0	1	1	0	0	1	0	0	1	0	0
IP3	1	1	1	0	1	1	0	1	0	1	0	0	1	0	0	0
IP4	1	1	1	1	0	1	1	0	1	0	0	1	0	0	0	0



[図7]



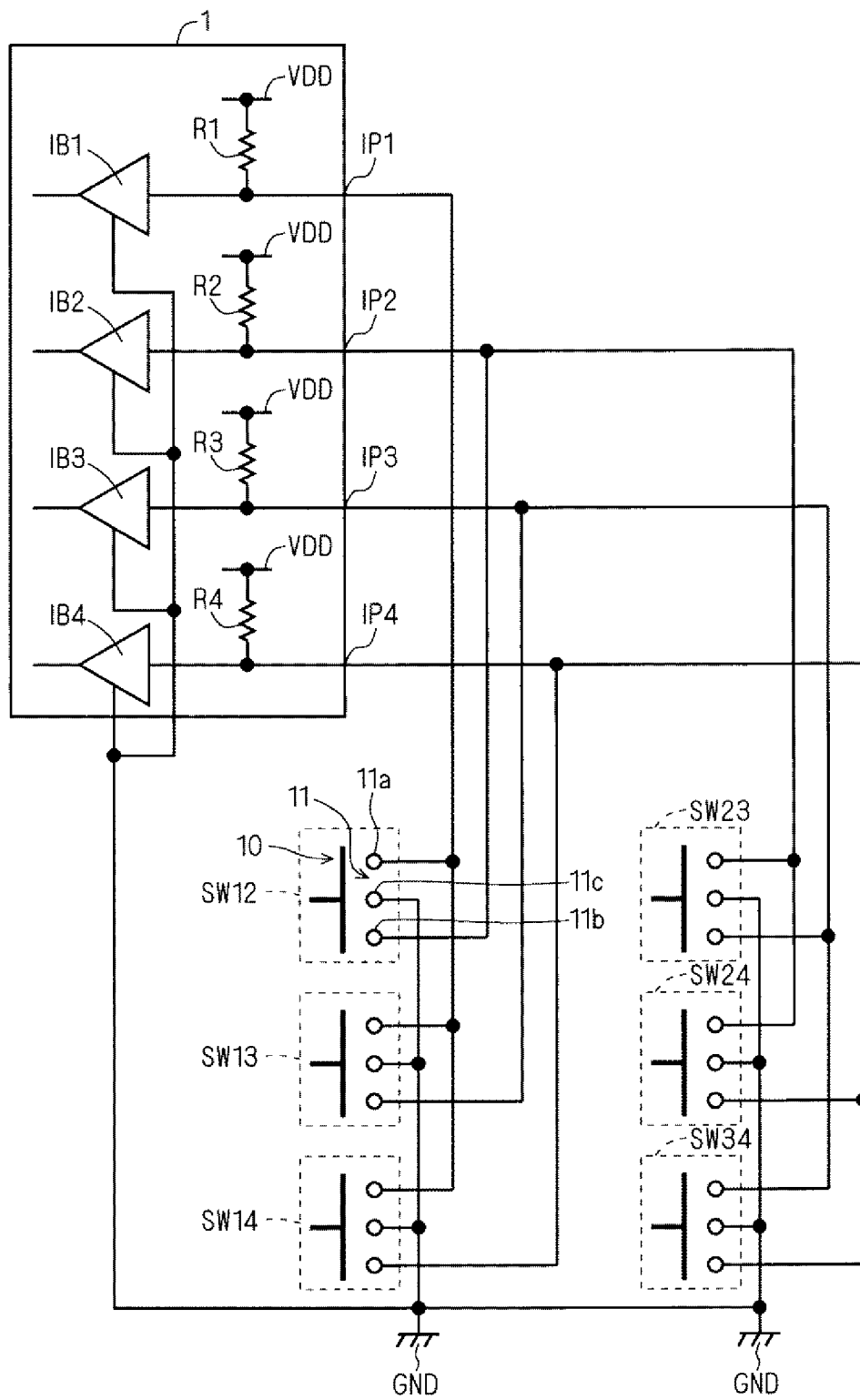
[図8]



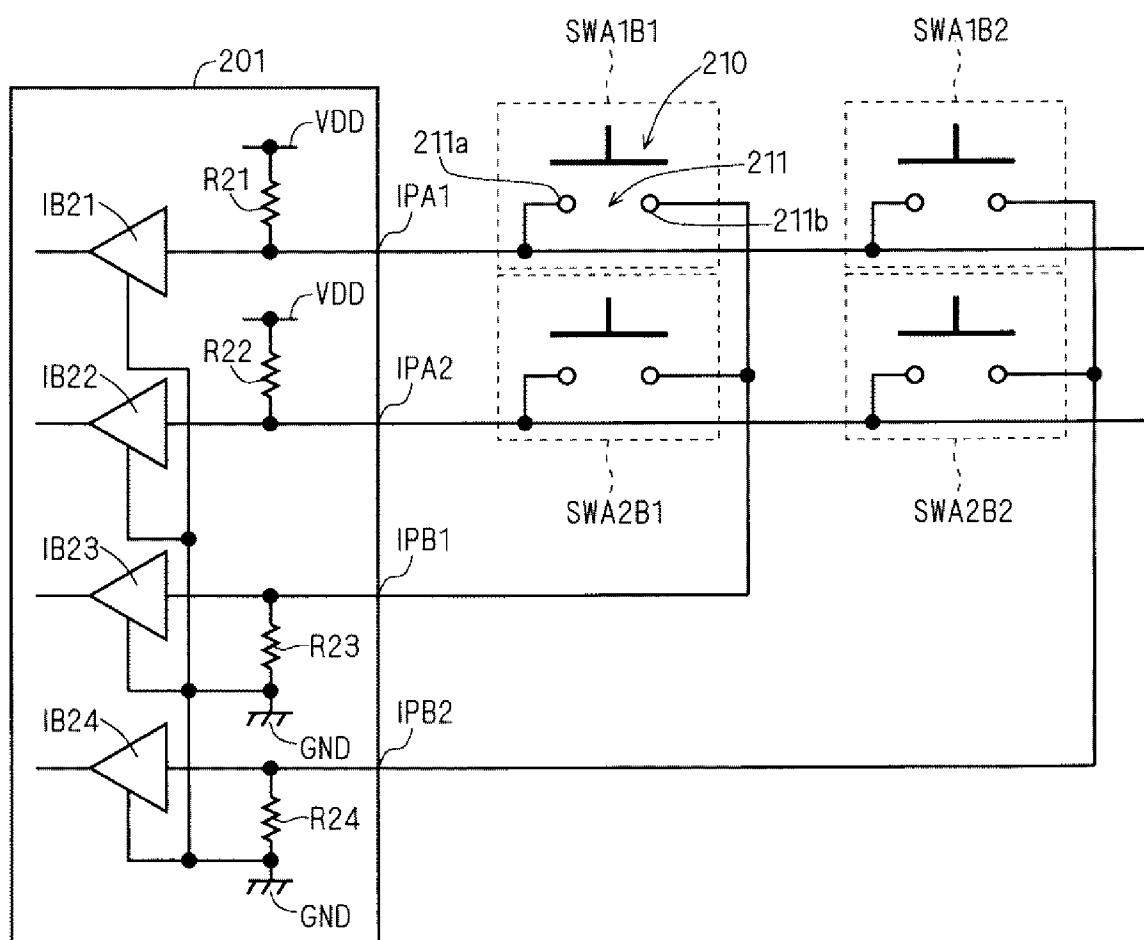
[図9]

	OFF	SWA1B1	SWA2B1	SWA1B2	SWA2B2
IPA1	1	0	1	0	1
IPA2	1	1	0	1	0
IPB1	0	1	1	0	0
IPB2	0	0	0	1	1

[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/061900

A. CLASSIFICATION OF SUBJECT MATTER

G06F15/78(2006.01)i, G06F3/023(2006.01)i, H03M11/04(2006.01)i, H03M11/22(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F15/78, G06F3/023, H03M11/04, H03M11/22

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 04-030627 A (Toshiba Corp.), 03 February, 1992 (03.02.92), Full text; all drawings (Family: none)	1-3 4
Y	JP 09-044229 A (Hitachi, Ltd.), 14 February, 1997 (14.02.97), Par. Nos. [0012] to [0013]; Fig. 1 & US 5744874 A & EP 0744322 A2	4

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
29 September, 2008 (29.09.08)

Date of mailing of the international search report
07 October, 2008 (07.10.08)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/061900

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1 - 4

Remark on Protest
the

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

Continuation of Box No.III of continuation of first sheet (2)

The invention of claim 1 is:

"a microcomputer system comprising a microcomputer having N-number ($N \geq 2$) input ports, and M-number ($2 \leq M \leq 2^N - 1$) push-type switches, wherein any of combination patterns of $(2^N - 1)$ -kinds relating to the combination of said N-number input ports (or one input port) is so assigned to each of said M-number push-type switches that they may be different from one another, wherein said M-number push-type switches turn back, when turned ON, the input levels of said input ports in said combination pattern assigned, and wherein said microcomputer detects the individual states of said M-number push-type switches on the basis of the input levels of the N-number input ports".

On the contrary, the invention of claim 5 is:

"a microcomputer system comprising a microcomputer having a plurality of first input ports set at a first potential through a resistor and a plurality of second input ports set at a second potential through a resistor, and a plurality of switches, wherein any of said plural first input ports and any of said plural second input ports are assigned in mutually different combination patterns individually to said plural switches, wherein said first and second input ports assigned to said plural switches are electrically connected with each other, when said switches are turned ON, so that the input levels of said first and second input ports turn back, and wherein said microcomputer detects the individual states of said plural switches on the basis of the input levels of said first and second plural input ports".

Hence, there exists no matter or special technical feature common to the invention of claim 1 and the invention of claim 5.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G06F15/78(2006.01)i, G06F3/023(2006.01)i, H03M11/04(2006.01)i, H03M11/22(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G06F15/78, G06F3/023, H03M11/04, H03M11/22

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 8 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 8 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 8 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 04-030627 A（株式会社東芝）1992.02.03, 全文, 全図 (ファミリーなし)	1 - 3 4
Y	JP 09-044229 A（株式会社日立製作所）1997.02.14, 段落【0012】 - 【0013】, 第1図 & US 5744874 A & EP 0744322 A2	4

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 9 . 0 9 . 2 0 0 8

国際調査報告の発送日

0 7 . 1 0 . 2 0 0 8

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

須田 勝巳

5 B

8 9 4 1

電話番号 03-3581-1101 内線 3545

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

（特別ページ参照）

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☒ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

請求の範囲 1 - 4

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

(第Ⅲ欄の続き)

請求の範囲 1 に係る発明は

「 N 個 ($N \geq 2$) の入力ポートを有するマイクロコンピュータと、 M 個 ($2 \leq M \leq 2^N - 1$) の押下式スイッチとを備え、前記 M 個の押下式スイッチのそれぞれには、前記 N 個の入力ポートの組み合わせ (入力ポートが一つの場合も含む) に係る ($2^N - 1$) 種類の組み合わせパターン of のいずれかが、互いに異なるように割り当てられており、前記 M 個の押下式スイッチのそれぞれは、オン状態となると、割り当てられている前記組み合わせパターンにおける前記入力ポートの入力レベルを反転させ、前記マイクロコンピュータは、前記 N 個の入力ポートの入力レベルに基づいて、前記 M 個の押下式スイッチの各々の状態を検出する、マイクロコンピュータシステム。」

であるのに対して、

請求の範囲 5 に係る発明は

「抵抗を介して第 1 の電位に設定された複数の第 1 入力ポートと、抵抗を介して第 2 の電位に設定された複数の第 2 入力ポートとを有するマイクロコンピュータと、複数のスイッチとを備え、前記複数のスイッチのそれぞれには、前記複数の第 1 入力ポートのいずれか一つと、前記複数の第 2 入力ポートのいずれか一つとが、互いに異なった組み合わせパターンで割り当てられており、前記複数のスイッチのそれぞれに関して、当該スイッチがオン状態となると、当該スイッチに割り当てられている前記第 1 及び第 2 入力ポートが互いに電氣的に接続されて、当該第 1 及び第 2 入力ポートの入力レベルがそれぞれ反転し、前記マイクロコンピュータは、前記複数の第 1 及び第 2 入力ポートの入力レベルに基づいて、前記複数のスイッチの各々の状態を検出する、マイクロコンピュータシステム。」

であるから、請求の範囲 1 に係る発明と請求の範囲 5 に係る発明とに共通する特別な技術的特徴といえる事項が存在しない。