

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6657272号
(P6657272)

(45) 発行日 令和2年3月4日(2020.3.4)

(24) 登録日 令和2年2月7日(2020.2.7)

(51) Int.Cl.		F I			
HO 1 G	4/30	(2006.01)	HO 1 G	4/30	2 O 1 B
HO 1 G	4/38	(2006.01)	HO 1 G	4/38	A
			HO 1 G	4/30	5 1 3

請求項の数 10 (全 12 頁)

<p>(21) 出願番号 特願2018-7958 (P2018-7958)</p> <p>(22) 出願日 平成30年1月22日 (2018.1.22)</p> <p>(62) 分割の表示 特願2013-153388 (P2013-153388) の分割</p> <p>原出願日 平成25年7月24日 (2013.7.24)</p> <p>(65) 公開番号 特開2018-93214 (P2018-93214A)</p> <p>(43) 公開日 平成30年6月14日 (2018.6.14)</p> <p>審査請求日 平成30年1月22日 (2018.1.22)</p> <p>(31) 優先権主張番号 10-2013-0044158</p> <p>(32) 優先日 平成25年4月22日 (2013.4.22)</p> <p>(33) 優先権主張国・地域又は機関 韓国 (KR)</p>	<p>(73) 特許権者 594023722 サムソン エレクトロメカニクス カンパニーリミテッド、 大韓民国、キョンギド、スウォンシ、 ヨントング、(マエタンードン) マエヨ ンーロ 150</p> <p>(74) 代理人 110000877 龍華国際特許業務法人</p> <p>(72) 発明者 パク・ミン・チョル 大韓民国、キョンギド、スウォン、ヨ ントング、マエタン3ードン 314、サ ムソン エレクトロメカニクス カ ンパニーリミテッド</p>
---	--

最終頁に続く

(54) 【発明の名称】 積層セラミックキャパシタ及びその実装基板

(57) 【特許請求の範囲】

【請求項1】

複数の誘電体層を含み、対向する第1及び第2主面、対向する第1及び第2側面、及び対向する第1及び第2端面を有するセラミック本体と、

前記セラミック本体内に形成され、第1端面に露出した第1内部電極と第2側面に露出したリードを有する第2内部電極を含む第1キャパシタ部、及び第1側面に露出したリードを有する第3内部電極と第2端面に露出した第4内部電極を含む第2キャパシタ部と、

前記セラミック本体内に形成され、第1及び第2側面に露出した内部連結導体と、

前記セラミック本体の外側に形成され、前記第1内部電極と電氣的に連結された第1外部電極と、前記第4内部電極と電氣的に連結された第2外部電極と、前記第3内部電極及び前記内部連結導体と電氣的に連結された第3外部電極と、第2内部電極及び前記内部連結導体と電氣的に連結された第4外部電極と、を含み、

前記内部連結導体は前記第1キャパシタ部及び第2キャパシタ部と直列連結され、前記第1及び第2外部電極は電源端子であり、前記第1外部電極は前記第1キャパシタ部と連結され、前記第2外部電極は前記第2キャパシタ部と連結され、前記内部連結導体は前記第2内部電極と第4外部電極を通じて連結され、前記内部連結導体は前記第3内部電極と第3外部電極を通じて連結され、前記内部連結導体は1つであり、前記第1及び前記第2外部電極に直接連結されない、積層セラミックキャパシタ。

【請求項2】

前記第1及び第2外部電極は前記セラミック本体の対向する第1及び第2端面に配置さ

れ、前記第 3 及び第 4 外部電極は前記セラミック本体の対向する第 1 及び第 2 側面に配置された、請求項 1 に記載の積層セラミックキャパシタ。

【請求項 3】

前記積層セラミックキャパシタの等価直列抵抗は前記内部連結導体により調節されることを特徴とする、請求項 1 に記載の積層セラミックキャパシタ。

【請求項 4】

前記積層セラミックキャパシタの等価直列抵抗は 0 . 1 から 5 であることを特徴とする、請求項 1 に記載の積層セラミックキャパシタ。

【請求項 5】

前記第 1 キャパシタ部と第 2 キャパシタ部は前記積層セラミックキャパシタ内で互いに直列連結されたことを特徴とする、請求項 1 に記載の積層セラミックキャパシタ。

10

【請求項 6】

上部に第 1 及び第 2 電極パッドを有する印刷回路基板と、
前記印刷回路基板上に設置された積層セラミックキャパシタと、を含み、
前記積層セラミックキャパシタは、複数の誘電体層を含み、対向する第 1 及び第 2 主面、対向する第 1 及び第 2 側面、及び対向する第 1 及び第 2 端面を有するセラミック本体、前記セラミック本体内に形成され、第 1 端面に露出した第 1 内部電極と第 2 側面に露出したリードを有する第 2 内部電極を含む第 1 キャパシタ部及び第 1 側面に露出したリードを有する第 3 内部電極と第 2 端面に露出した第 4 内部電極を含む第 2 キャパシタ部、前記セラミック本体内に形成され、第 1 及び第 2 側面に露出した内部連結導体、及び前記セラミック本体の外側に形成され、前記第 1 内部電極と電氣的に連結された第 1 外部電極と、前記第 4 内部電極と電氣的に連結された第 2 外部電極と、前記第 3 内部電極及び前記内部連結導体と電氣的に連結された第 3 外部電極と、第 2 内部電極及び前記内部連結導体と電氣的に連結された第 4 外部電極とを含み、前記内部連結導体は前記第 1 キャパシタ部及び第 2 キャパシタ部と直列連結され、前記第 1 及び第 2 外部電極は電源端子であり、前記第 1 外部電極は前記第 1 キャパシタ部と連結され、前記第 2 外部電極は前記第 2 キャパシタ部と連結され、前記内部連結導体は前記第 2 内部電極と第 4 外部電極を通じて連結され、前記内部連結導体は前記第 3 内部電極と第 3 外部電極を通じて連結され、前記内部連結導体は 1 つであり、前記第 1 及び前記第 2 外部電極に直接連結されない、積層セラミックキャパシタの実装基板。

20

30

【請求項 7】

前記第 1 及び第 2 外部電極は前記セラミック本体の対向する第 1 及び第 2 端面に配置され、前記第 3 及び第 4 外部電極は前記セラミック本体の対向する第 1 及び第 2 側面に配置された、請求項 6 に記載の積層セラミックキャパシタの実装基板。

【請求項 8】

前記積層セラミックキャパシタの等価直列抵抗は前記内部連結導体により調節されることを特徴とする、請求項 6 に記載の積層セラミックキャパシタの実装基板。

【請求項 9】

前記積層セラミックキャパシタの等価直列抵抗は 0 . 1 から 5 であることを特徴とする、請求項 6 に記載の積層セラミックキャパシタの実装基板。

40

【請求項 10】

前記第 1 キャパシタ部と第 2 キャパシタ部は前記積層セラミックキャパシタ内で互いに直列連結されたことを特徴とする、請求項 6 に記載の積層セラミックキャパシタの実装基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は積層セラミックキャパシタ及びその実装基板に関する。

【背景技術】

【0002】

50

積層チップ電子部品の1つである積層セラミックキャパシタは、液晶表示装置(LCD: Liquid Crystal Display)及びプラズマ表示装置パネル(PDP: Plasma Display Panel)などの映像機器、コンピューター、スマートフォン及び携帯電話などの様々な電子製品の印刷回路基板に装着され、電気を充電または放電させる役割をするチップ形態のコンデンサーである。

【0003】

該積層セラミックキャパシタ(MLCC: Multi-Layered Ceramic Capacitor)は、小型、且つ高容量が保障されて実装が容易であるという長所により、多様な電子装置の部品として用いることができる。

【0004】

上記積層セラミックキャパシタは複数の誘電体層と、上記誘電体層の間に異なる極性の内部電極が交互に積層された構造を有することができる。

【0005】

最近、自動車や医療機器分野で用いられる積層セラミックキャパシタは、高信頼性及び高寿命化への要求が大きくなりつつある。

【0006】

また、機器や電子回路の突発的な機能停止または性能劣化を予め防止する対策がさらに求められ、用いられる受動部品に対しても、初期故障や予想外のストレスに露出した場合の安全対策としてフェイルセーフ(Fail Safe)器具または過負荷検出機能が必要とされている。

【0007】

従って、上記した性能劣化に対する影響が少なく、また、過負荷検出機能に優れた積層セラミックキャパシタの研究が必要である。

【0008】

具体的には、機器に搭載した後、熱衝撃や機械的応力によって積層体にクラックが生じた場合にも、電子回路の動作障害の影響を最小化することができる積層セラミックキャパシタが要求されている。

【0009】

また、コンデンサーの漏れ電流の検出や過電流あるいは過電圧からの保護に用いられる積層セラミックキャパシタが要求されている。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2006-049840号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

本発明は積層セラミックキャパシタ及びその実装基板に関する。

【課題を解決するための手段】

【0012】

本発明の一側面は、複数の誘電体層を含み、対向する第1及び第2主面、対向する第1及び第2側面、及び対向する第1及び第2端面を有するセラミック本体と、前記セラミック本体内に形成され、第1端面に露出した第1内部電極と第2側面に露出したリードを有する第2内部電極を含む第1キャパシタ部、及び第1側面に露出したリードを有する第3内部電極と第2端面に露出した第4内部電極を含む第2キャパシタ部と、前記セラミック本体内に形成され、第1及び第2側面に露出した内部連結導体と、前記セラミック本体の外側に形成され、前記第1から第4内部電極及び内部連結導体と電氣的に連結された第1から第4外部電極と、を含み、前記内部連結導体は前記第1キャパシタ部及び第2キャパシタ部と直列連結された積層セラミックキャパシタを提供する。

【0013】

10

20

30

40

50

本発明の一実施形態における上記第1及び第2外部電極は、上記セラミック本体の対向する第1及び第2端面に配置され、上記第3及び第4外部電極は上記セラミック本体の対向する第1及び第2側面に配置されてもよい。

【0014】

本発明の一実施形態における上記内部連結導体は、上記第2内部電極と第4外部電極を通じて連結されてもよい。

【0015】

本発明の一実施形態における上記内部連結導体は、上記第3内部電極と第3外部電極を通じて連結されてもよい。

【0016】

本発明の一実施形態における上記積層セラミックキャパシタの等価直列抵抗は、上記内部連結導体により調節されることを特徴とすることができる。

【0017】

本発明の一実施形態における上記積層セラミックキャパシタの等価直列抵抗は0.1から5であることを特徴とすることができる。

【0018】

本発明の一実施形態における上記第1キャパシタ部と第2キャパシタ部は、上記積層セラミックキャパシタ内で互いに直列連結されたことを特徴とすることができる。

【0019】

本発明の他の側面は、上部に第1及び第2電極パッドを有する印刷回路基板と、上記印刷回路基板上に設置された積層セラミックキャパシタと、を含み、上記積層セラミックキャパシタは、複数の誘電体層を含み、対向する第1及び第2主面、対向する第1及び第2側面、及び対向する第1及び第2端面を有するセラミック本体、上記セラミック本体内に形成され、第1端面に露出した第1内部電極と第2側面に露出したリードを有する第2内部電極を含む第1キャパシタ部及び第1側面に露出したリードを有する第3内部電極と第2端面に露出した第4内部電極を含む第2キャパシタ部、上記セラミック本体内に形成され、第1及び第2側面に露出した内部連結導体、及び上記セラミック本体の外側に形成され、上記第1から第4内部電極及び内部連結導体と電気的に連結された第1から第4外部電極を含み、上記内部連結導体は上記第1キャパシタ部及び第2キャパシタ部と直列連結されたことを特徴とする積層セラミックキャパシタの実装基板を提供する。

【0020】

本発明の一実施形態における上記第1及び第2外部電極は、上記セラミック本体の対向する第1及び第2端面に配置され、上記第3及び第4外部電極は上記セラミック本体の対向する第1及び第2側面に配置されてもよい。

【0021】

本発明の一実施形態における上記内部連結導体は、上記第2内部電極と第4外部電極を通じて連結されてもよい。

【0022】

本発明の一実施形態における上記内部連結導体は、上記第3内部電極と第3外部電極を通じて連結されてもよい。

【0023】

本発明の一実施形態における上記積層セラミックキャパシタの等価直列抵抗は、上記内部連結導体により調節されることを特徴とすることができる。

【0024】

本発明の一実施形態における上記積層セラミックキャパシタの等価直列抵抗は0.1から5であることを特徴とすることができる。

【0025】

本発明の一実施形態における上記第1キャパシタ部と第2キャパシタ部は、上記積層セラミックキャパシタ内で互いに直列連結されたことを特徴とすることができる。

【発明の効果】

10

20

30

40

50

【0026】

本発明によると、積層セラミックキャパシタの内部抵抗により漏れ電流の検出が容易で、外部応力によるクラック等によって突発的に絶縁抵抗が低下した場合にも信頼性の低下を防ぎ、信頼性に優れた効果がある。

【0027】

即ち、本発明によると、キャパシタが直列に配置されているため、片方のキャパシタの絶縁抵抗が低下しても絶縁抵抗が保持されることができ、信頼性に優れた効果がある。

【0028】

また、従来は、漏れ電流を検出するために、外部に別途の抵抗が必要であったが、本発明によると、積層セラミックキャパシタ内の内部抵抗を用いて、上記漏れ電流を検出することができるため、部品の製作費用及び実装空間を減らすことができる。

【図面の簡単な説明】

【0029】

【図1】本発明の一実施形態による積層セラミックキャパシタの斜視図である。

【図2】図1のA-A'断面図である。

【図3】図1に示された積層セラミックキャパシタに採用可能な内部連結導体を示す平面図である。

【図4】図3に示された内部連結導体とともに使用可能な第1から第4内部電極を示す平面図である。

【図5】図1に示された積層セラミックキャパシタの等価回路図である。

【図6】図1の積層セラミックキャパシタが印刷回路基板に実装された様子を示した斜視図である。

【図7】図6の積層セラミックキャパシタ及び印刷回路基板を長さ方向に切断して示した断面図である。

【発明を実施するための形態】

【0030】

以下では、添付の図面を参照し、本発明の好ましい実施形態について説明する。しかし、本発明の実施形態は様々な他の形態に変形されることができ、本発明の範囲は以下で説明する実施形態に限定されない。また、本発明の実施形態は、当該技術分野で平均的な知識を有する者に本発明をより完全に説明するために提供されるものである。図面における要素の形状及び大きさなどはより明確な説明のために誇張されることがある。

【0031】

本発明の実施形態を明確に説明するために六面体の方向を定義すると、図面上に表示されたL、W及びTはそれぞれ長さ方向、幅方向及び厚さ方向を示す。ここで、厚さ方向は誘電体層が積層された積層方向と同じ概念で用いてもよい。

【0032】

積層セラミックキャパシタ

図1は本発明の一実施形態による積層セラミックキャパシタの斜視図であり、図2は図1のA-A'断面図であり、図3は図1に示された積層セラミックキャパシタに採用可能な内部連結導体を示す平面図であり、図4は図3に示された内部連結導体とともに使用可能な第1から第4内部電極を示す平面図である。

【0033】

図1から図4を参照すると、本発明の一実施形態による積層セラミックキャパシタ100は、複数の誘電体層111を含み、対向する第1及び第2主面、対向する第1及び第2側面、及び対向する第1及び第2端面を有するセラミック本体110を含んでもよい。

【0034】

本実施形態において、上記セラミック本体110は、対向する第1主面5及び第2主面6と、上記第1主面及び第2主面を連結する第1側面3、第2側面4、第1端面1及び第2端面2とを有してもよい。

【0035】

10

20

30

40

50

上記セラミック本体 110 の形状は特に制限されないが、図示されたように六面体であってもよい。

【0036】

上記セラミック本体 110 は複数の誘電体層が積層されて形成され、上記セラミック本体 110 内には複数の内部電極 121、122、123、124（順に第1から第4内部電極）が誘電体層を介して互いに分離されて配置されてもよい。

【0037】

上記セラミック本体 110 を構成する複数の誘電体層 111 は焼結された状態であり、隣接する誘電体層同士は境界が確認できない程に一体化されていてもよい。

【0038】

上記誘電体層 111 はセラミック粉末、有機溶剤及び有機バインダーを含むセラミックグリーンシートの焼成により形成されてもよい。上記セラミック粉末は高い誘電率を有する物質で、これに制限されないが、チタン酸バリウム（BaTiO₃）系材料、チタン酸ストロンチウム（SrTiO₃）系材料などを使用してもよい。

【0039】

上記積層セラミックキャパシタ 100 は上記セラミック本体 110 内に形成され、第1端面1に露出した第1内部電極 121 と第2側面4に露出したリード 122a を有する第2内部電極 122 とを含む第1キャパシタ部 C I と、第1側面3に露出したリード 123a を有する第3内部電極 123 と第2端面2に露出した第4内部電極 124 とを含む第2キャパシタ部 C II と、を含んでもよい。

【0040】

本発明の一実施形態によると、上記第1から第4内部電極 121、122、123、124 は、導電性金属を含む導電性ペーストにより形成されてもよい。

【0041】

上記導電性金属はこれに制限されないが、ニッケル（Ni）、銅（Cu）、パラジウム（Pd）、またはこれらの合金であってもよい。

【0042】

誘電体層を形成するセラミックグリーンシート上にスクリーン印刷法またはグラビア印刷法のような印刷法により、導電性ペーストで内部電極層を印刷することができる。

【0043】

内部電極が印刷されたセラミックグリーンシートを交互に積層して焼成することで、セラミック本体を形成することができる。

【0044】

また、上記積層セラミックキャパシタ 100 は、上記セラミック本体 110 内で上記誘電体層 111 を介して配置された内部連結導体 125 を含んでもよい。

【0045】

上記内部連結導体 125 は特に制限されず、例えば、上記第1から第4内部電極 121、122、123、124 と類似して、導電性金属を含む導電性ペーストで形成されてもよい。

【0046】

上記導電性金属はこれに制限されないが、ニッケル（Ni）、銅（Cu）、パラジウム（Pd）、またはこれらの合金であってもよい。

【0047】

また、積層セラミックキャパシタ 100 は上記セラミック本体 110 の外側に形成され、それぞれ上記第1から第4内部電極 121、122、123、124 及び内部連結導体 125 の何れかと電氣的に連結された第1から第4外部電極 131、132、133、134 を含んでもよい。

【0048】

上記第1及び第2外部電極 131、132 は上記セラミック本体 110 の対向する第1及び第2端面1、2に配置され、第3及び第4外部電極 133、134 は対向する第1及

10

20

30

40

50

び第2側面3、4に配置されてもよい。

【0049】

本発明の一実施形態によると、電源ラインと連結するための外部端子として用いられる第1及び第2外部電極131、132を除いた2個の外部電極133、134は、ESR調整用外部電極として用いられる形態と理解することができる。

【0050】

但し、外部端子として用いられる第1及び第2外部電極は、所望するESR特性に合わせて任意に選択されてもよく、特に制限されない。

【0051】

また、上記ESR調整用外部電極である第3及び第4外部電極133、134は検出用回路に連結され、漏れ電流の検出に用いることができる。

10

【0052】

上記第1から第4外部電極131、132、133、134は、導電性金属を含む導電性ペーストにより形成されてもよい。

【0053】

上記導電性金属はこれに制限されないが、ニッケル(Ni)、銅(Cu)、すず(Sn)、またはこれらの合金であってもよい。

【0054】

上記導電性ペーストは絶縁性物質をさらに含んでもよく、これに制限されないが、例えば、上記絶縁性物質はガラスであってもよい。

20

【0055】

上記第1から第4外部電極131、132、133、134を形成する方法は特に制限されず、上記セラミック本体をディッピング(dipping)して形成してもよく、メッキなどの他の方法を用いてもよい。

【0056】

上記積層セラミックキャパシタ100は、計4個の外部電極を有する4端子キャパシタであるが、本発明はこれに限定されない。

【0057】

以下、本発明の一実施形態による積層セラミックキャパシタ100の構成のうち、内部電極121、122、123、124、内部連結導体125及び外部電極131、132、133、134に対して図2から図4を参照して詳しく説明する。

30

【0058】

上記第1キャパシタ部CIは、上記セラミック本体110内に形成され、第1端面1に露出した第1内部電極121と第2側面4に露出したリード122aとを有する第2内部電極122を含み、静電容量を形成することができる。

【0059】

また、第2キャパシタ部CIIは、第1側面3に露出したリード123aを有する第3内部電極123と第2端面2に露出した第4内部電極124とを含み、静電容量を形成することができる。

【0060】

40

上記第1キャパシタ部CIと第2キャパシタ部CIIは、上記セラミック本体110内に特に制限なく配置されることができ、目標容量値を具現するために複数個が積層されてもよい。

【0061】

本発明の一実施形態における上記第1キャパシタ部CIと第2キャパシタ部CIIは、上記積層セラミックキャパシタ100内で互いに直列連結されてもよい。

【0062】

上記第1から第4内部電極121、122、123、124は上記内部連結導体125とともに誘電体層111を介して交互に配置されてもよい。

【0063】

50

図3には1つの内部連結導体125が示されているが、少なくとも一極性の内部連結導体は複数個提供されてもよい。

【0064】

これと類似して、図4に示された第1から第4内部電極121、122、123、124は、それぞれ一つずつ示されているが、実際に適用される形態では特定グループの内部電極が複数個であってもよい。

【0065】

また、図3及び図4に示された順序により積層されてもよいが、必要に応じて、多様な順に積層されてもよい。

【0066】

例えば、図2に示されたように、内部連結導体125が第1キャパシタ部C Iと第2キャパシタ部C IIの間に位置するように配置されてもよい。

【0067】

特に、内部連結導体125の幅、長さ及び層数を変えることで、所望するESR特性をより精密に調節することができる。

【0068】

本発明の一実施形態における上記内部連結導体125は、上記第2内部電極122と第4外部電極134を通じて連結されてもよい。

【0069】

また、本発明の一実施形態における上記内部連結導体125は、上記第3内部電極123と第3外部電極133を通じて連結されてもよい。

【0070】

本発明の一実施形態において、上記積層セラミックキャパシタ100の等価直列抵抗(ESR)は、上記内部連結導体により調節されることを特徴とすることができる。

【0071】

本発明の一実施形態において、上記積層セラミックキャパシタ100の等価直列抵抗は、0.1から5であることを特徴とすることができる。

【0072】

上記のように、積層セラミックキャパシタ100の等価直列抵抗が0.1から5になるよう調節することで、高周波領域でのインピーダンスが高くなるようにし、リップル(Ripple)除去効果やノイズ除去効果が低下するという影響を減少させることができる。

【0073】

また、リーク(Leak)電流や過電流の検出にも容易な範囲の抵抗であり、優れた効果を示すことができる。

【0074】

上記積層セラミックキャパシタ100の等価直列抵抗が0.1未満では、リーク(Leak)電流や過電流の検出に効果がない恐れがある。

【0075】

また、上記積層セラミックキャパシタ100の等価直列抵抗が0.5を超えると、高周波領域でのインピーダンスが高くなり、リップル除去効果やノイズ除去効果が低下する恐れがある。

【0076】

図3に示された上記内部連結導体125のパターン形状は本発明の一実施形態によるものに過ぎず、ESRを調節するために多様なパターン形状を有することができる。

【0077】

例えば、図4に示された第1から第4内部電極121、122、123、124のパターン形状と同じ形態であってもよい。

【0078】

本発明の一実施形態によると、上記内部連結導体125により上記積層セラミックキャ

10

20

30

40

50

パシタの等価直列抵抗が調節されることができ、特に、検出用回路に連結され、漏れ電流の検出に用いられることができる。

【0079】

即ち、後述するように、上記第1内部電極121と第2内部電極122を含む第1キャパシタ部CⅠと、上記第3内部電極123と第4内部電極124を含む第2キャパシタ部CⅡとが直列連結されることができ、

【0080】

また、上記内部連結導体125は上記第1キャパシタ部CⅠ及び第2キャパシタ部CⅡと直列連結されることができ、

【0081】

上記のような連結を通じて、内部連結導体125によって上記積層セラミックキャパシタの等価直列抵抗が調節されることができ、上記内部連結導体125が検出用回路に連結され、漏れ電流の検出に用いられることができる。

【0082】

また、本実施形態では、第1キャパシタ部CⅠと第2キャパシタ部CⅡとが直列配置されているため、片方のキャパシタ部の絶縁抵抗が低下しても絶縁抵抗が保持されることができ、信頼性に優れた効果がある。

【0083】

また、従来は、漏れ電流を検出するためには、外部に別途の抵抗が必要であったが、本発明によると、積層セラミックキャパシタ100内の内部抵抗を用いて上記漏れ電流を検出することができるため、部品の製作費用及び実装空間を減らすことができる。

【0084】

図5は図1に示された積層セラミックキャパシタの等価回路図である。

【0085】

図5を参照すると、上記第1内部電極121と第2内部電極122を含む第1キャパシタ部CⅠと、上記第3内部電極123と第4内部電極124を含む第2キャパシタ部CⅡとが直列連結されることができ、

【0086】

また、上記内部連結導体125は、上記第1キャパシタ部CⅠ及び第2キャパシタ部CⅡと直列連結されることができ、

【0087】

上記のように、本発明の一実施形態による積層セラミックキャパシタは、2種類のキャパシタと一つの抵抗を有し、それぞれの値を制御することができる。

【0088】

本発明の一実施形態による積層セラミックキャパシタは、上述した内部電極121、122、123、124、内部連結導体125及び外部電極の構造を有することで、従来構造とは異なって、積層セラミックキャパシタの内部抵抗により漏れ電流の検出が容易で、外部応力によるクラックなどによって突発的に絶縁抵抗が低下した場合にも、信頼性低下を防ぎ、信頼性に優れた効果がある。

【0089】

即ち、本発明によると、キャパシタが直列配置されているため、片方のキャパシタの絶縁抵抗が低下しても絶縁抵抗が保持されることができ、信頼性に優れた効果がある。

【0090】

また、従来は、漏れ電流を検出するためには、外部に別途の抵抗が必要であったが、本発明によると、積層セラミックキャパシタ内の内部抵抗を用いて上記漏れ電流を検出することができるため、部品の製作費用及び実装空間を減らすことができる。

【0091】

積層セラミックキャパシタの実装基板

図6は図1の積層セラミックキャパシタが印刷回路基板に実装された様子を示した斜視図であり、図7は図6の積層セラミックキャパシタ及び印刷回路基板を長さ方向に切断し

10

20

30

40

50

て示した断面図である。

【0092】

図6及び図7を参照すると、本実施形態による積層セラミックキャパシタ100の実装基板200は、積層セラミックキャパシタ100が水平に実装される印刷回路基板210と、印刷回路基板210の上面に互いに離隔されて形成された第1及び第2電極パッド221、222と、を含む。

【0093】

このとき、積層セラミックキャパシタ100は、第1及び第2外部電極131、132がそれぞれ第1及び第2電極パッド221、222上に接触されるように位置した状態で、半田付け230により印刷回路基板210と電氣的に連結されることができる。

10

【0094】

上記積層セラミックキャパシタ100は、複数の誘電体層を含み、対向する第1及び第2主面、対向する第1及び第2側面、及び対向する第1及び第2端面を有するセラミック本体と、上記セラミック本体内に形成され、第1端面に露出した第1内部電極と第2側面に露出したリードを有する第2内部電極を含む第1キャパシタ部、及び第1側面に露出したリードを有する第3内部電極と第2端面に露出した第4内部電極を含む第2キャパシタ部と、上記セラミック本体内に形成され、第1及び第2側面に露出した内部連結導体と、上記セラミック本体の外側に形成され、それぞれ上記第1から第4内部電極及び内部連結導体の何れかと電氣的に連結された第1から第4外部電極と、を含み、上記第1から第4内部電極と上記内部連結導体は上記第1から第4外部電極を通じて互いに電氣的に連結されたことを特徴とすることができる。

20

【0095】

以上、本発明の実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されず、請求の範囲に記載された本発明の技術的思想から外れない範囲内で多様な修正及び変形が可能であるということは、当技術分野の通常の知識を有する者には明らかである。

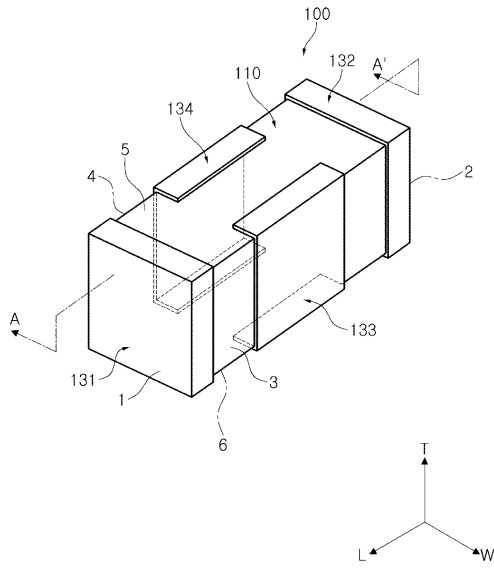
【符号の説明】

【0096】

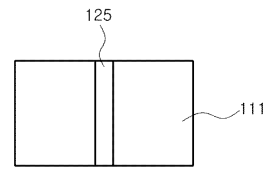
- 100 積層セラミックキャパシタ
- 110 セラミック本体
- 111 誘電体層
- 121、122、123、124 第1から第4内部電極
- 125 内部連結導体
- 122a、123a リード
- 131、132、133、134 第1から第4外部電極
- 200 実装基板
- 210 印刷回路基板
- 221、222 第1及び第2電極パッド
- 230 半田付け

30

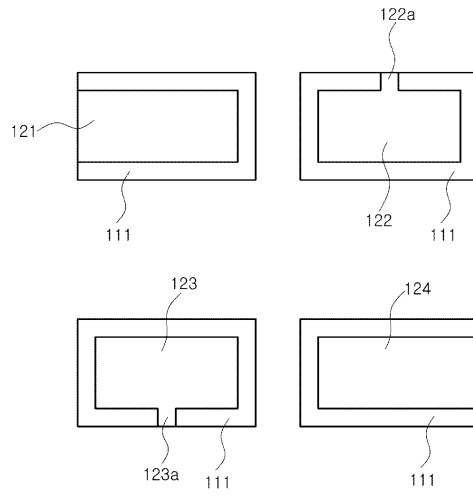
【図1】



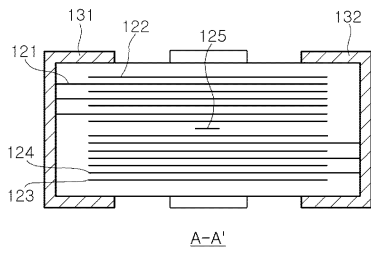
【図3】



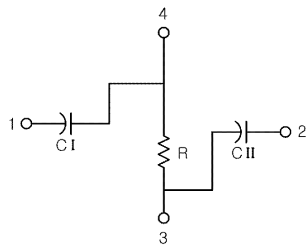
【図4】



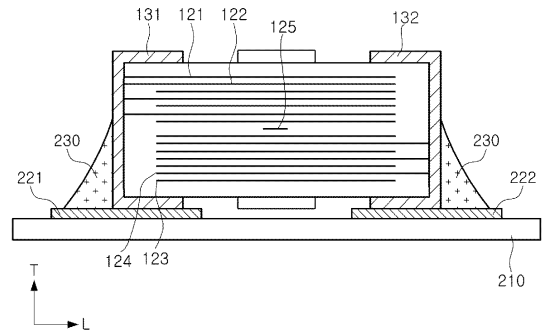
【図2】



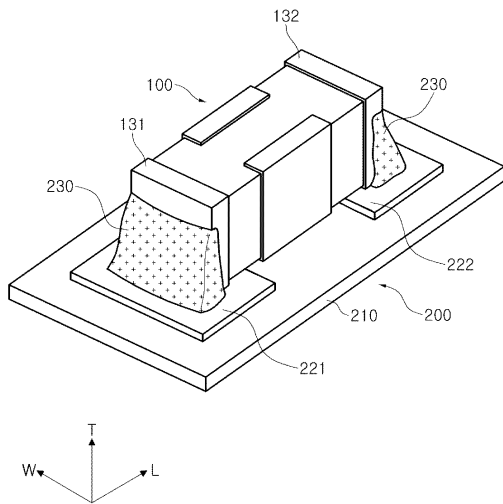
【図5】



【図7】



【図6】



フロントページの続き

(72)発明者 パク・フン・キル

大韓民国、キョンギ - ド、スウォン、ヨントン - グ、マエタン 3 - ドン 314、サムソン エレクトロ - メカニクス カンパニーリミテッド

審査官 田中 晃洋

(56)参考文献 特開 2011 - 216898 (JP, A)

特開 2009 - 088516 (JP, A)

特開 2004 - 235556 (JP, A)

特開 2005 - 108986 (JP, A)

米国特許出願公開第 2005 / 0067086 (US, A1)

(58)調査した分野(Int.Cl., DB名)

H01G 4 / 30

H01G 4 / 38