

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6762487号  
(P6762487)

(45) 発行日 令和2年9月30日(2020.9.30)

(24) 登録日 令和2年9月11日(2020.9.11)

(51) Int.Cl. F I  
G O 5 F 1/56 (2006.01) G O 5 F 1/56 3 1 0 L

請求項の数 20 外国語出願 (全 17 頁)

(21) 出願番号	特願2019-27415 (P2019-27415)	(73) 特許権者	514037697 リテルヒューズ・インク
(22) 出願日	平成31年2月19日 (2019. 2. 19)		アメリカ合衆国 イリノイ州 60631
(65) 公開番号	特開2019-164771 (P2019-164771A)		、シカゴ、ウエスト・ヒギンズ・ロード
(43) 公開日	令和1年9月26日 (2019. 9. 26)		8755、スイート 500
審査請求日	令和1年5月15日 (2019. 5. 15)	(74) 代理人	100071010
(31) 優先権主張番号	15/899, 352		弁理士 山崎 行造
(32) 優先日	平成30年2月19日 (2018. 2. 19)	(74) 代理人	100118647
(33) 優先権主張国・地域又は機関	米国 (US)		弁理士 赤松 利昭
		(74) 代理人	100123892
			弁理士 内藤 忠雄
		(74) 代理人	100169993
			弁理士 今井 千裕

最終頁に続く

(54) 【発明の名称】 短チャンネル高電流ドライバのための正確な電流補正技術

(57) 【特許請求の範囲】

【請求項1】

出力ノードと、  
接地ノードと、  
バイアス電流ノードと、  
レプリカノードと、  
加算ノードと、  
電流駆動トランジスタと、

加算ノード基準電流発生回路であって、前記加算ノード基準電流発生回路は、加算ノード基準電流を加算ノードに生成することを特徴とする、加算ノード基準電流発生回路と、

電圧検出回路であって、動作モード中、前記電圧検出回路は、出力ノードの出力電圧を検出し、レプリカノードにレプリカ電圧を生成することを特徴とする、電圧検出回路と、

出力モデルカレントミラー（OMCM）回路であって、前記OMCM回路は、前記電圧検出回路によって生成されたレプリカ電圧を受信し、出力モデル電流を生成し、前記出力モデル電流は加算ノードに供給されることを特徴とする出力モデルカレントミラー（OMCM）回路と、

スケールリングされた補正電流を生成する補正カレントミラー（CCM）回路であって、前記CCM回路は、補正電流をスケールリングすることによってスケールリングされた補正電流を生成し、補正電流は加算ノード基準電流と出力モデル電流との間の差であることを特徴とする補正カレントミラー（CCM）回路と、

10

20

補正電流ノゲート電圧変換器(CCGVC)回路であって、前記CCGVC回路は、スケーリングされた補正電流を、電流駆動トランジスタのゲートに供給するゲート電圧に変換することを特徴とする、補正電流ノゲート電圧変換器(CCGVC)回路と、  
を具備する装置。

【請求項2】

前記装置はパッケージ集積回路であり、前記パッケージ集積回路は出力集積回路パッケージ端子と接地集積回路パッケージ端子とを含み、前記出力集積回路パッケージ端子は前記出力ノードの一部であり、前記接地集積回路パッケージ端子は接地ノードの一部であることを特徴とする請求項1に記載の装置。

【請求項3】

前記加算ノードの前記加算ノード基準電流は、前記動作モード中、実質的に安定した一定の電流であり、前記加算ノード基準電流は、基準電流発生器によって生成された電流により生成され、前記加算ノード基準電流は、前記基準電流発生器によって生成された電流のスケーリングされたバージョンであり、前記ゲート電圧は前記スケーリングされた補正電流の関数であることを特徴とする請求項1に記載の装置。

【請求項4】

前記動作モード中の前記出力モデル電流の減少に応じて前記補正電流が増加し、前記動作モード中の前記出力モデル電流の減少に応じて前記スケーリングされた補正電流が増加することを特徴とする請求項1に記載の装置。

【請求項5】

前記電流駆動トランジスタのドレイン端子が前記出力ノードに接続され、前記電流駆動トランジスタはNチャンネル電界効果トランジスタであることを特徴とする請求項1に記載の装置。

【請求項6】

前記電圧検出回路は、第1の端子、第2の端子、および第3の端子を有する第1のトランジスタであって、前記第1の端子は前記バイアス電流ノードに接続され、前記第2の端子は前記出力ノードに接続され、前記第3の端子は前記バイアス電流ノードに接続されていることを特徴とする第1のトランジスタと、

第1の端子、第2の端子、および第3の端子を有する第2のトランジスタであって、前記第1の端子は前記出力モデルカレントミラー回路のトランジスタに接続され、前記第2の端子は前記レプリカノードに接続され、前記第2のトランジスタの前記第3の端子は前記第1のトランジスタの前記第3の端子に接続されていることを特徴とする第2のトランジスタと、

を具備することを特徴とする請求項1に記載の装置。

【請求項7】

制御端子であって、前記制御端子のデジタル信号が第1のデジタル論理レベルから第2のデジタル論理レベルに切り替わるのに応答して動作モードがイネーブルとなることを特徴とする制御端子と、

電圧供給端子であって、前記基準電流発生回路には前記電圧供給端子から給電されることを特徴とする供給端子と、

接地端子であって、前記接地端子は前記電流駆動トランジスタのソース端子に接続されていることを特徴とする接地端子と、

駆動端子であって、前記駆動端子は前記電流駆動トランジスタのドレイン端子に接続されていることを特徴とする駆動端子と、

をさらに具備することを特徴とする請求項1に記載の装置。

【請求項8】

前記出力ノードはダイオードのカソードに接続され、前記動作モード中に前記電流駆動トランジスタは前記ダイオードから前記接地ノードに電流をシンクすることを特徴とする請求項1に記載の装置。

【請求項9】

10

20

30

40

50

前記動作モード中、前記出力ノード上の出力電流変動は、出力電圧が0.3ボルトから2.4ボルトの間である場合、5パーセント未満であり、前記出力電圧は前記出力ノードと前記接地ノードとの間に生じることを特徴とする請求項1に記載の装置。

【請求項10】

(a) 加算ノード基準電流を電流駆動回路の加算ノードに供給するステップと、  
(b) 電流駆動回路の動作モード中に、前記電流駆動回路の出力ノードの出力電圧を検出するステップと、

(c) ステップ(b)で検出した出力電圧からレプリカ電圧を生成するステップであって、前記レプリカ電圧はレプリカノードに供給されることを特徴とするステップと、

(d) 前記レプリカノードに生じている前記レプリカ電圧を用いて出力モデル電流を生成するステップであって、前記出力モデル電流は前記加算ノードに供給されることを特徴とするステップと、

(e) 前記出力モデル電流と前記加算ノード基準電流とを用いて補正電流を生成するステップであって、前記補正電流は前記加算ノード基準電流と前記出力モデル電流との差であることを特徴とするステップと、

(f) ゲート電圧を生成し電流駆動トランジスタに供給するステップであって、前記ゲート電圧は補正された電流に比例する電流から生成され、前記電流駆動トランジスタは電流駆動回路の一部であり、前記電流駆動トランジスタは出力ノードに接続された端子を有することを特徴とするステップと、

を具備する方法。

【請求項11】

ステップ(c)で生成された前記レプリカ電圧は、前記電流駆動回路の前記出力ノードに生じているステップ(b)で検出された出力電圧に比例して変化し、前記ゲート電圧は、ステップ(e)で生成された前記補正電流を用いて生成されることを特徴とする請求項10に記載の方法。

【請求項12】

前記出力ノードはダイオードのカソードに接続され、前記動作モード中に、前記電流駆動回路は、前記ダイオードの前記カソードから、電流を、前記出力ノード、前記電流駆動トランジスタを通して、接地ノードへと導くことを特徴とする請求項10に記載の方法。

【請求項13】

ステップ(a)における前記加算ノード基準電流を供給する前記ステップは、さらに、  
(a1) 基準電流発生器を使用して基準電流を生成するステップと

(a2) 前記加算ノード基準電流を生成するために前記基準電流をスケールリングするステップであって、前記加算ノード基準電流の電流レベルは、ステップ(a1)で生成された前記基準電流より大きくかつ前記基準電流に比例することを特徴とするステップと、

(a3) 動作モード中は前記加算ノードの電流レベルが実質的に一定のままとなるよう前記加算ノード基準電流を前記加算ノードに供給するステップと、

を具備することを特徴とする請求項10に記載の方法。

【請求項14】

(h) 電圧検出回路にバイアス電流を供給するステップであって、前記(h)の供給するステップは、前記(a)の供給するステップの前に行われ、電圧検出回路は前記電流駆動回路の一部であることを特徴とする請求項10に記載の方法。

【請求項15】

ステップ(a)から(f)において、前記出力電圧が少なくとも2.0ボルトに及ぶ電圧範囲内にある場合、前記出力ノードの出力電流を5パーセント以下の変動を部分的に生じさせることを特徴とする請求項10に記載の方法。

【請求項16】

前記電圧範囲が0.3ボルトから2.4ボルトの間となることを特徴とする請求項15に記載の方法。

【請求項17】

10

20

30

40

50

集積回路装置であって、

ダイオードの端子に結合された出力端子であって、前記集積回路装置の動作モード中に前記出力端子に出力電流が生じ、出力電圧が前記出力端子と接地端子との間に生じることを特徴とする出力端子と、

前記出力電圧が少なくとも2.0ボルトに及ぶ電圧範囲内にある場合、動作モード中の出力電流の変動を5パーセント未満に制限するための手段と、

を具備することを特徴とする集積回路装置。

【請求項18】

前記制限するための手段は、基準電流発生器、加算ノード基準電流発生器回路、電圧検出器回路、出力モデルカレントミラー回路、補正カレントミラー回路、及びゲート電圧変換回路への補正電流を具備することを特徴とする請求項17に記載の集積回路装置。

10

【請求項19】

前記電圧範囲は、0.3ボルトから2.4ボルトの範囲である、請求項17に記載の集積回路装置。

【請求項20】

前記集積回路装置の動作モード中、前記出力電流は、前記ダイオードの前記端子から前記出力端子を通りトランジスタを通過して接地ノードへと導かれることを特徴とする請求項17に記載の集積回路装置。

【発明の詳細な説明】

【技術分野】

20

【0001】

本開示は、一般に電流ドライバ回路に関し、より詳細には電流ドライバ用途における電流の制御に関する。

【背景技術】

【0002】

標準的な照明用途及び光通信用途では、発光ダイオード(LED)などのダイオードを通る電流を制御するために電流ドライバが採用されている。1つの例では、リモコンは、マイクロコントローラ、電流ドライバ、LED、及び供給ノードに直流(DC)電圧を供給するバッテリーを含む。LEDの一方の端子は供給ノードに接続されており、LEDの他方の端子は何らかの方法で電流ドライバに接続されている。動作中、電流ドライバは、バッテリーから電流ドライバを通り、LEDを通過して接地ノードに電流をソーシングすることによって、又は、供給ノードからLEDを通り、電流ドライバを通過して接地ノード電流をシンキングすることにより、LEDを流れる出力電流を制御する。多くの場合、電流ドライバはLEDを流れる出力電流の電流レベルを設定するために基準電流を使用する。出力電流の電流レベルは、一般に、基準電流の所定の倍数に維持されることが望ましい。

30

【0003】

LEDに電流が流れると、バッテリーが放電する。電池の放電及び充電は、電池電圧を経時的に変化させる。さらに、用途が異なれば、異なるバッテリー電圧が必要となる。電池電圧の変動により、しばしばLEDの端子と接地ノードとの間の出力電圧が変動する。出力電圧変動は、バッテリーの充電と放電のために、又はさまざまな用途での電圧と電流の要求に応じて、時間の経過とともに大幅に変化する可能性がある。出力電圧のこのような変動により、LEDを流れる出力電流の電流レベルに望ましくない変化を引き起こしがちである。これらの欠点を克服するための解決策が望まれる。

40

【発明の概要】

【0004】

システムは、供給ノードと、コントローラ集積回路(IC)と、電流ドライバICと、ダイオードと、接地ノードとを具備する。電流ドライバICは、ダイオードを通る少なくとも200ミリアンペアを超える電流を制御する高電流ドライバの一例である。1つの例では、ダイオードは発光ダイオード(LED)であり、電流ドライバICは、供給ノードからダイオードを通過して電流ドライバICを通り、接地ノードへと電流をシンクするよう

50

に接続される。LEDは、供給ノードに接続されたアノードと、電流ドライバICの駆動端子に接続されたカソードとを有する。電流ドライバは、電流ドライバICを有効にしたり（LEDをオンにする）無効にしたり（LEDをオフにする）する制御ICからの制御信号ENを受信するように接続された制御端子を有する。1つの例では、供給ノードへはバッテリーなどの直流（DC）電源により給電される。他の例では、供給ノードへは、ACラインなどの交流（AC）電源により給電される。

#### 【0005】

動作中、電流ドライバICはイネーブルになり、供給ノードからの出力電流は、LEDを通り、駆動端子を通り、そして接地ノードにシンクする。LEDのカソードと接地ノードとの間に出力電圧が生じる。出力電圧は通常、バッテリーの充電及び放電サイクルによって変化し、これにより、時間の経過とともにバッテリー電圧が低下する。出力電圧は、さまざまな用途での電圧と電流の要求に応じて変化もする。さらに、LEDの温度の変化により、出力電圧が変化することもある。電流ドライバICは、出力電圧の変動が少なくとも2ボルトの範囲内にあるとき、出力電流の電流レベルの変動を所望の出力電流レベルの5パーセント以内に維持する。例えば、所望の出力電流レベルは50ミリアンペアであり、出力電圧が0.3ボルトから2.4ボルトまでの間の場合、電流ドライバICは255ミリアンペアから245ミリアンペアの間になるように出力電流を制御する。

10

#### 【0006】

一実施形態では、電流ドライバ集積回路は、電圧検出回路、出力モデルカレントミラー（OMCM）回路、補正カレントミラー（CCM）回路、加算ノード基準電流発生回路、補正電流/ゲート電圧変換（CCGVC）回路、加算ノード、及び電流駆動トランジスタを具備する。電圧検出回路は、出力ノードの出力電圧を検出してレプリカ電圧を生成する。

20

#### 【0007】

OMCM回路はレプリカ電圧を受け取り、出力モデル電流 $I_S$ を生成する。出力モデル電流 $I_S$ は、電流駆動トランジスタに対する短チャネル効果をモデル化する。出力モデル電流 $I_S$ は、出力電圧 $V_{OUT}$ によって変調された基準電流 $I_{REF}$ の係数である。この例では、係数は約1である。短チャネル電流変調は、レプリカ電圧を検出するように接続されているOMCM回路のトランジスタに存在する短チャネル効果によって引き起こされる。レプリカ電圧を検出するOMCM回路のトランジスタは、レプリカ電圧が生じているドレイン端子を有する。変調量は、レプリカ電圧を検出するトランジスタの長さを調整することによって調整できる。このトランジスタの長さは、電流駆動トランジスタの電流変調量と一致するように短チャネル電流変調量を増減させるために、このトランジスタの長さを調整する。

30

#### 【0008】

1つの新規な態様によれば、加算ノードは、基準電流に第1の係数を乗算した結果得られた安定した電流レベルに維持される。例えば、加算ノードへの電流は、基準電流の2倍（ $2 \times I_{REF}$ ）に維持される。OMCM回路は出力モデル電流 $I_S$ を加算ノードに供給し、CCM回路は補正された電流 $I_C$ を生成して加算ノードに供給する。加算ノードへの電流は実質的に一定であり、出力モデル電流 $I_S$ と補正電流 $I_C$ の両方が加算ノードに供給されるので、出力モデル電流 $I_S$ が減少するにつれて補正電流 $I_C$ は増加する。

40

#### 【0009】

スケールングされた補正電流 $I_D$ は、電流駆動トランジスタの動作を制御するゲート電圧を生成するために使用される。CCM回路は、補正電流 $I_C$ を第2の係数でスケールングすることによってスケールングされた補正電流 $I_D$ を生成する。例えば、スケールングされた補正電流 $I_D$ は補正電流 $I_C$ の1.5倍である。CCGVC回路は、スケールングされた補正電流 $I_D$ を受け取り、スケールングされた補正電流 $I_D$ をゲート電圧に変換する。CCGVC回路は、ゲート電圧を電流駆動トランジスタのゲート端子に供給する。ゲート電圧は、ダイオードを流れる電流が、少なくとも2Vの出力電圧範囲において、所望の出力電流レベルの5%以内に留まるように電流駆動トランジスタの導電率を制御する。望

50

ましい出力電流レベルは、スケールされた補正電流  $I_D$  の第3の係数倍である。例えば、出力電流  $I_{OUT}$  の電流レベルは、スケールされた補正電流  $I_D$  の206倍である。このように、補正電流  $I_C$  の増加により、出力電圧  $V_{OUT}$  の変動による出力モデル電流の減少が補償され、それによって出力電流  $I_{OUT}$  の電流レベルが所望の出力電流レベルに5%以内の変動範囲で維持されるように制御される。

【0010】

上記は概要であり、したがって、必然的に、簡略化、一般化及び詳細の省略が行われている。したがって、この概要は例示にすぎないことを理解すべきである。他の方法、構造及び詳細は、以下の詳細な説明に記載されている。この概要は本発明を定義することを意図するものではない。本発明は特許請求の範囲によって規定される。

10

【図面の簡単な説明】

【0011】

添付の図面は、本発明の実施形態を示し、類似の参照番号は類似の構成要素を示している。

【0012】

【図1】単一の駆動トランジスタ11を有する電流駆動回路10の回路図である。

【0013】

【図2】図1に示す駆動トランジスタ11のトップダウン図である。

【0014】

【図3】図1に示した電流駆動回路10の動作中の出力電圧  $V_{out}$  20に対する、出力電流  $I_{out}$  18及び基準電流  $I_{REF}$  19のグラフを示す図である。

20

【0015】

【図4】2つの高出力トランジスタ31及び32を有する電流駆動回路30の回路図である。

【0016】

【図5】図4に示す電流駆動回路30の動作中の出力電圧  $V_{out}$  40に対する出力電流  $I_{OUT}$  36及び基準電流  $I_{REF}$  39のグラフを示す図である。

【0017】

【図6】新規な電流ドライバ集積回路51を有するシステム50の回路図である。

【0018】

【図7】図6に示した電流駆動集積回路51の詳細回路図である。

30

【0019】

【図8】図7に示された電流ドライバ集積回路51の動作中の様々なノードでの電流対出力電圧  $V_{OUT}$  67のグラフである。

【図9】1つの新規な態様による方法200のフローチャートである。

【0020】

【図10】電流ドライバ10と電流ドライバ30とを比較して、電流ドライバ51によって達成される出力電流の安定性及びドライバのサイズにおける実質的な改善を示す表300である。

【0021】

【図11】ゲート電圧103がどのようになるかを、補正電流  $I_C$  98の関数として示す図である。

40

【0022】

【図12】別の新規な態様による方法400のフローチャートである。

【0023】

ここで、添付図に示した本発明の例示的な実施形態を詳細に説明する。

【発明を実施するための形態】

【0024】

図1は、シングルドライブトランジスタ11を有する電流駆動回路10の回路図である。電流駆動回路10は、基準電流発生器12とカレントミラー回路13とを有する。カレ

50

ントミラー回路は、駆動電界効果トランジスタ11と電界効果トランジスタ14とを有する。トランジスタ14のゲート端子はトランジスタ14のドレイン端子に接続されている。トランジスタ14のゲート端子は駆動トランジスタ11のゲート端子にも接続されている。図1の例では、駆動トランジスタ11はトランジスタ14のサイズの約200倍である。電流駆動回路10は、供給ノード16から負荷15を駆動する。負荷15が供給ノード16と駆動トランジスタ11のドレイン端子との間に接続されている。駆動トランジスタ11のソース端子は接地ノード17に接続されている。

#### 【0025】

電流駆動回路10の動作中、電流駆動回路10は、供給ノード16から負荷15を通過して駆動電界効果トランジスタ11を通過して接地ノード17に電流 $I_{OUT18}$ を流すこと  
10  
によって負荷15を駆動する。基準電流発生回路12は、トランジスタ14のドレイン端子に基準電流 $I_{REF19}$ を出力する。負荷15を流れる出力電流 $I_{OUT18}$ は、基準電流 $I_{REF19}$ の一要素である。この係数は、駆動トランジスタ11のサイズのトランジスタ14のサイズに対する比によって決まる。この例では、駆動トランジスタ11がトランジスタ14のサイズの約200倍であるため、係数は200(「200」)である。出力電流 $I_{OUT18}$ は基準電流 $I_{REF19}$ の200倍になる。この例では、基準電流 $I_{REF19}$ は約1.2ミリアンペアであり、出力電流 $I_{OUT18}$ は約240ミリアンペアとなる。

#### 【0026】

電流ドライバ回路10のほとんどの用途では、出力電流 $I_{OUT18}$ が一定の範囲にあり、出力電圧 $V_{OUT20}$ の電圧範囲にわたって基準電流 $I_{REF19}$ の係数が一定になっていることが望ましい。しかしながら、電流駆動回路10の動作中、出力電圧 $V_{OUT20}$ が変化することによって、出力電流 $I_{OUT18}$ は変化する傾向がある。図3に示すように、出力電流 $I_{OUT18}$ は、出力電圧20の2Vの電圧範囲にわたって約90ミリアンペア変化する。  
20

#### 【0027】

図2は、図1に示す駆動トランジスタ11のトップダウン図である。駆動トランジスタ11は、ポリシリコンゲート21、ドレイン領域22、及びソース領域23を有する。ポリシリコンゲート21の長さ $L$ を大きくすることで、出力電流 $I_{OUT18}$ の変動を最小限に抑えることができる。しかしながら、長さ $L$ を増大させるためには、駆動トランジスタ11の幅の長さに対する比を同じに維持するために幅 $W$ を増大させることを必要とし、それは、駆動トランジスタ11の全体サイズを増大させる。駆動トランジスタ11のサイズを大きくすることは、駆動トランジスタ11によって消費されるダイ面積が増大するので、一般的には望ましくない。例えば、幅 $W$ が2倍(「2」)に増加すると、幅の長さに対する比を維持するために長さ $L$ も2倍(「2」)だけ増加する。したがって、この例では、トランジスタの全ダイ面積は4倍(「4」)に増加する。  
30

#### 【0028】

図3は、図1に示した電流駆動回路10の動作中の出力電圧 $V_{OUT20}$ に対する出力電流 $I_{OUT18}$ 及び基準電流 $I_{REF19}$ のグラフを示す図である。出力電圧 $V_{OUT20}$ は、0.4Vから2.4Vの間で約2Vの電圧範囲にわたる。基準電流 $I_{REF19}$   
40  
は、出力電圧の変化範囲内で一定の1.2ミリアンペアに設定されている。出力電圧の変化範囲内で、出力電流は約185ミリアンペアから約275ミリアンペアまで増大する。図1に示す電流駆動回路10は、出力電圧の2.0Vの変化範囲において、約90ミリアンペア程度変化する出力電流18を流す。破線24によって示されているように、出力電圧 $V_{OUT20}$ が0.6Vより低いときは、出力電圧 $V_{OUT20}$ が0.6Vより高いときと比べて、出力電流 $I_{OUT18}$ がはるかに急速に増加する。

#### 【0029】

図4は、2つの高出力トランジスタ31及び32を有する電流駆動回路30の回路図である。電流駆動回路30は、基準電流発生器33、駆動トランジスタ31、及びカスコードトランジスタ32を具備する。カスコードトランジスタ32のドレイン端子は負荷35  
50

に接続されている。カスコードトランジスタ32のソース端子は、駆動トランジスタ31のドレイン端子に接続されている。動作中、電流駆動回路30は、出力電流 $I_{OUT36}$ を、供給ノード37から負荷35を通り、カスコードトランジスタ32を通り、駆動トランジスタ31を通り、接地ノード38へとシンクする。基準電流発生器33は、トランジスタ34のドレイン端子に基準電流 $I_{REF39}$ を出力する。出力電流 $I_{OUT36}$ は、基準電流 $I_{REF39}$ の1つの係数である。この係数は、駆動トランジスタ31の幅対長さの比及びトランジスタ34の幅対長さの比に依存する。カスコードトランジスタ32のドレイン端子と駆動トランジスタ31のソース端子との間に出力電圧 $V_{OUT40}$ が生じる。この例では、カスコードトランジスタ32及び駆動トランジスタ31はそれぞれ、トランジスタ34の200倍のサイズである。

10

#### 【0030】

図5は、図4に示す電流駆動回路30の動作中の出力電圧 $V_{OUT40}$ に対する出力電流 $I_{OUT36}$ 及び基準電流 $I_{REF39}$ のグラフを示す図である。出力電流 $I_{OUT36}$ は、出力電圧 $V_{OUT40}$ に応じて変動する傾向がある。破線41によって示されるように、出力電圧 $V_{OUT40}$ が0.8Vより低いとき、出力電圧 $V_{OUT40}$ が0.8Vより高いときと比較して、出力電流 $I_{OUT36}$ ははるかに急速に増加する。出力電圧 $V_{OUT40}$ 、電流駆動回路30の電流 $I_{OUT36}$ は約100ミリアンペア程度変化する。

#### 【0031】

図6は、新規な電流駆動集積回路51を含むシステム50の回路図である。システム50は、電流駆動集積回路51、バッテリー52、コントローラ集積回路53、ダイオード54、供給ノード55、及び接地ノード56を具備する。バッテリー52は、供給ノード55に接続された正極端子と、接地ノード56に接続された負極端子とを有する。バッテリー52は、供給ノード55を一定電圧 $V_{DD}$ になるように制御する。例えば、 $V_{DD}$ は2.7Vから3.3Vの間である。この例では、ダイオード54は発光ダイオード(LED)である。1つの例では、システム50は、電流がダイオードを通してパルス化され、それによって無線通信で使用されるエネルギーを放射する遠隔制御装置の一部である。

20

#### 【0032】

コントローラ集積回路53は、供給端子57、制御端子58、及び接地端子59を有する。コントローラ集積回路53の供給端子57は供給ノード55に接続されている。コントローラ集積回路53の接地端子59は接地ノード56に接続されている。電流駆動集積回路51は、供給端子60と、制御端子61と、駆動端子62と、接地端子63とを有する。電流駆動集積回路51の供給端子60は供給ノード55に接続されている。電流駆動集積回路51の接地端子63は接地ノード56に接続されている。電流駆動集積回路51の制御端子61は、コントローラ集積回路53の制御端子58に接続されている。1つの例では、電流ドライバIC51は集積回路ダイであり、端子60~63はボンドパッドである。

30

#### 【0033】

ダイオード54は、供給ノード55に接続されたアノード端子Aを有する。ダイオード54は、電流駆動集積回路51の駆動端子62に接続されたカソード端子Cを有する。図6の例では、コントローラ集積回路53及び電流駆動集積回路51へは直流(DC)電源から給電されるが、他の実施形態では、コントローラ集積回路53及び電流駆動集積回路51へは交流(AC)電源から給電される。

40

#### 【0034】

動作中、ダイオード54は、最初はオフであり、電流がダイオード54を流れていないような非導通状態にある。次に、コントローラ集積回路53は、ダイオード54を非導通状態から、電流がダイオード54を流れるような導通状態に切り換えることを決定する。コントローラ集積回路53は、制御端子58から導体64を介して電流駆動集積回路51の制御端子61に送られる制御信号EN64をアサートする。デジタル論理ローレベルからデジタル論理ハイレベルに切り替える制御信号EN64の検出にตอบสนองして、電流駆動

50

集積回路 5 1 は、供給ノード 5 5 からダイオード 6 6 を通り、電流駆動集積回路 5 1 を通って電流を接地ノード 5 6 にシンクする。電流は、供給ノード 5 5 からダイオード 5 4 を通ってダイオード 5 4 のアノード端子に流れ、そしてダイオード 5 4 のカソード端子から出て、電流駆動集積回路 5 1 の駆動端子 6 2 に入り、電流駆動集積回路 5 1 を通って、接地端子 6 3 から出て、接地ノード 5 6 に至る。出力電圧  $V_{OUT67}$  が導体 6 8 と接地ノード 5 6 との間に生じる。

#### 【 0 0 3 5 】

本願の新規な 1 つの態様によれば、電流駆動集積回路 5 1 は、出力電流  $I_{OUT66}$  が出力電圧  $V_{OUT67}$  の電圧範囲内で 10 % 未満の変動となるようにダイオード 5 4 を駆動する。例えば、バッテリー電圧は 3 . 6 V で始まり、LED を横切る一般的な電圧降下は 1 . 2 V なので、出力電圧  $V_{OUT67}$  は 2 . 4 V であろう。バッテリーが 1 . 8 V まで放電すると、出力電圧  $V_{OUT67}$  は 0 . 6 V まで低下する可能性がある。出力電圧  $V_{OUT67}$  の変動にもかかわらず、出力電流  $I_{OUT66}$  は、出力電圧  $V_{OUT67}$  が 0 . 4 V から 2 . 4 V の電圧範囲（または 2 V の電圧範囲）において、所望の出力電流範囲内に収まる。1 つの例では、電流駆動集積回路 5 1 は、少なくとも出力電圧  $V_{OUT67}$  が 2 ボルトの電圧範囲において、出力電流  $I_{OUT66}$  の変動が 4 パーセント未満となるようダイオード 5 4 を駆動する。別の例では、電流駆動集積回路 5 1 は、少なくとも出力電圧  $V_{OUT67}$  が 2 ボルトの電圧範囲において、出力電流  $I_{OUT66}$  の変動が 10 パーセント未満となるようダイオード 5 4 を駆動する。

#### 【 0 0 3 6 】

図 7 は、図 6 に示した電流駆動集積回路 5 1 の詳細回路図である。電流駆動集積回路 5 1 は、電圧検出回路 7 0 と、出力モデルカレントミラー（OMCM）回路 7 1 と、補正カレントミラー（CCM）回路 7 2 と、加算ノード基準電流発生回路 7 3 と、補正電流ノード間電圧変換回路（CCGVC 回路）7 4、基準電流発生器 7 5、バイアス電流発生器 7 6、電流駆動トランジスタ 7 7、インバータ 7 8、トランジスタ 7 9、8 0、8 1、8 2、レプリカノード 8 3、出力ノード 8 4、基準電流ノード 8 4 8 5、バイアス電流ノード 8 6、及び加算ノード 8 7 とを具備する。基準電流発生器 7 5 は基準電流  $I_{REF88}$  を生成して基準電流ノード 8 5 に出力する。バイアス電流発生器 7 6 はバイアス電流  $I_{BIAS89}$  を発生してバイアス電流ノード 8 6 に出力する。

#### 【 0 0 3 7 】

電圧検出回路 7 0 は、出力ノード 8 4 上の出力電圧  $V_{OUT67}$  を検出し、レプリカ電圧 9 0 を生成する。電圧検出回路 7 0 は、生成したレプリカ電圧 9 0 をレプリカノード 8 3 に出力する。電圧検出回路 7 0 は、第 1 のトランジスタ 9 1 と第 2 のトランジスタ 9 2 とを具備する。第 1 のトランジスタ 9 1 のドレイン端子とゲート端子はバイアス電流ノード 8 6 に接続され、バイアス電流  $I_{BIAS89}$  を受け取る。第 1 のトランジスタ 9 1 のソース端子は、出力ノード 8 4 に接続されている。第 1 のトランジスタ 9 1 のゲートは、第 2 のトランジスタ 9 2 のゲートに接続されている。第 2 のトランジスタ 9 2 のゲートには、検出された出力電圧  $V_{OUT67}$  に、第 1 のトランジスタ 9 1 をオンにするのに必要な電圧を加えたものが供給される。第 2 のトランジスタ 9 2 のドレイン端子は OMCM 回路 7 1 に接続され、第 2 のトランジスタ 9 2 のソース端子はレプリカノード 8 3 に接続されている。

#### 【 0 0 3 8 】

出力モデル電流ミラー（OMCM）回路 7 1 は、電圧検出回路 7 0 によって生成されたレプリカ電圧 9 0 を受け取り、出力モデル電流  $I_S93$  を生成する。出力モデル電流  $I_S93$  は、加算ノード 8 7 に供給される。出力モデル電流  $I_S93$  は、電流駆動トランジスタ 7 7 に対する短チャネル効果をモデル化するので、モデル短チャネル効果電流とも呼ばれる。OMCM 回路 7 1 は、生成した出力モデル電流  $I_S93$  を加算ノード 8 7 に出力する。出力モデル電流  $I_S93$  は、出力電圧  $V_{OUT67}$  によって変調された  $I_{REF88}$  電流 8 8 の係数である。この例では、係数は約 1 である。短チャネル電流変調は、トランジスタ 9 4 に存在する短チャネル効果によるものである。変調量は、トランジスタ 9 4 の長さ

10

20

30

40

50

を調整して短チャネル電流変調量を増減し、電流駆動トランジスタ77の変調量と一致させることによって調整される。

【0039】

OMCM回路71は、第1のトランジスタ94、第2のトランジスタ95、及び第3のトランジスタ96を具備する。第2のトランジスタ95と第3のトランジスタ96とでカレントミラーを構成している。第2のトランジスタ95のゲートは、第3のトランジスタ96のゲートと第2のトランジスタ95のドレイン端子とに接続されている。第2のトランジスタ95と第3のトランジスタ96の両方のゲートは、電圧検出回路70の第2のトランジスタ92のドレイン端子に接続されている。第2のトランジスタ95及び第3のトランジスタ96のソース端子は、供給端子60を介して供給ノード55に接続されている。第3のトランジスタ96のドレイン端子は加算ノード87に接続されている。

10

【0040】

補正カレントミラー(CCM)回路72は、スケーリングされた補正電流97を生成する。CCM回路72は、補正電流98をスケーリングすることによってスケーリングされた補正電流97を生成する。補正電流98は加算ノード87に供給される。加算ノード87には加算ノード基準電流99が生じている。加算ノード基準電流99は一定になっており、供給電圧VDDとは無関係である。加算ノード基準電流99は、出力モデル電流 $I_{S93}$ と補正電流 $I_{C98}$ との和である。補正電流 $I_{C98}$ は、加算ノード基準電流99と出力モデル電流 $I_{S93}$ との差である。

【0041】

CCM回路72は、第1のトランジスタ100と第2のトランジスタ101とを含むカレントミラーを具備する。第1トランジスタ100及び第2トランジスタ101のソース端子は、供給端子60を介して供給ノード55に接続されている。第1のトランジスタ100と第2のトランジスタ101のゲートとは、第1のトランジスタ100のドレイン端子と加算ノード87とに接続されている。第2のトランジスタ101のドレイン端子はゲート電圧ノード102に接続されている。

20

【0042】

補正電流/ゲート電圧変換器(CCGVC)回路74は、スケーリングされた補正電流 $I_{D97}$ を受け取る。CCGVC回路74は、スケーリングされた補正電流 $I_{D97}$ をゲート電圧103に変換する。CCGVC回路74は、生成したゲート電圧103を電流駆動トランジスタ77のゲート端子に供給する。ゲート電圧103は、スケーリングされた補正電流 $I_{D97}$ の関数である。ゲート電圧103は、電流駆動トランジスタ77の導電性を制御し、そして今度はダイオード54を流れる電流を制御する。

30

【0043】

CCGVC回路74は、第1のトランジスタ104と第2のトランジスタ105とを具備する。第1のトランジスタ104のドレイン端子はゲート電圧ノード102に接続されている。第1のトランジスタ104のソース端子は第2のトランジスタ105のドレイン端子に接続されている。第1のトランジスタ104のゲートは、バイアス電流ノード86と電圧検出回路70の第1のトランジスタ91のゲートとに接続されている。第2のトランジスタ105のゲート端子はゲート電圧ノード102に接続されている。第2のトランジスタ105のソース端子は、接地端子63を介して接地ノード56に接続されている。

40

【0044】

加算ノード基準電流生成回路73は、加算ノード87に加算ノード基準電流99を生成する。基準電流生成回路73は、第1のトランジスタ106と第2のトランジスタ107とを具備する。加算ノード基準電流発生回路73は、加算ノード87上の加算ノード基準電流99の電流レベルを、基準電流 $I_{REF88}$ の第1の係数10倍8に等しい電流レベルに維持する。この例では、第1の係数は2(「2」)であり、その結果、加算ノード基準電流99は基準電流 $I_{REF88}$ の2倍に維持される。加算ノード87上のこの加算ノード基準電流99は基準電流 $I_{REF88}$ の2倍に維持されるので、加算ノード87に供給される出力モデル電流 $I_{S93}$ 及び補正電流 $I_{C98}$ は反対の方向に変化する。例えば

50

、動作モード中に出力モデル電流  $I_{S93}$  が減少すると、それに対応して補正電流  $I_{C98}$  が増加する。主にバッテリー 52 の放電により出力電圧  $V_{OUT67}$  が低下するにつれて、出力モデル電流  $I_{S93}$  は低下する傾向がある。それに応じて、補正電流  $I_{C98}$  が増加し、それによって出力電流 66 が出力電圧 67 の少なくとも 2 V の電圧範囲にわたって所望の出力電流の 5 パーセント以内となるようにする。

【0045】

図 8 は、図 7 に示された電流駆動集積回路 51 の動作中の、出力電圧  $V_{OUT67}$  に対する、様々なノード上の電流のグラフである。出力電流  $I_{OUT66}$  の所望の電流レベルは約 250.0 ミリアンペアである。図 8 に示すように、出力電流  $I_{OUT66}$  の電流レベルは、所望の電流レベルの  $\pm 5.0$  ミリアンペア以内となる。新規な制御技術により、出力電圧  $V_{OUT67}$  が 0.3 ボルトから 2.4 ボルトまでの間にあるとき、出力電流  $I_{OUT66}$  の変化は所望の電流レベルの  $\pm 2\%$  未満となる。電流駆動集積回路 51 は、図 1 に示す電流ドライバ 10 と比較し、図 4 に示す電流ドライバ 30 と比較して、実質的により安定した出力電流を生み出す。

10

【0046】

図 9 は、新規な 1 つの態様による方法 200 のフローチャートである。第 1 のステップ (ステップ 201) において、加算ノード基準電流が電流駆動回路の加算ノードに供給される。例えば、図 7 の電流ドライバ IC 51 では、加算ノード 87 上の加算ノード基準電流 99 は、加算ノード基準電流発生回路 73 によって安定した一定の電流レベルに維持される。電流レベルは、基準電流  $I_{REF88}$  の第 1 の係数 108 倍 (例えば、「 $2 \times I_{REF}$ 」) である。

20

【0047】

第 2 のステップ (ステップ 202) において、電流駆動回路の出力電圧が動作モード中に検出される。出力電圧は電流駆動回路の出力ノードに生じている。図 7 の電流駆動 IC 51 の例では、出力ノード 84 と接地ノード 56 との間に生じている出力電圧  $V_{OUT67}$  は、電圧検出回路 70 によって検出される。1 つの例では、電圧検出回路 70 はソースフォロワ回路である。

【0048】

第 3 のステップ (ステップ 203) において、検出された出力電圧からレプリカ電圧が生成される。レプリカ電圧はレプリカノードに供給される。図 7 の例では、電圧検出回路 70 は、レプリカノード 83 に供給するレプリカ電圧 90 を生成する。レプリカ電圧 90 は、出力電圧  $V_{OUT67}$  に比例して変化する。

30

【0049】

第 4 のステップ (ステップ 204) において、レプリカノードに生じるレプリカ電圧を使用して出力モデル電流が生成される。出力モデル電流は加算ノードに供給される。図 7 の例では、OMCM 回路 71 は、レプリカノード 83 からレプリカ電圧 90 を受け取り、出力モデル電流  $I_{S93}$  を生成する。OMCM 回路 71 は、生成した出力モデル電流  $I_{S93}$  を加算ノード 87 に供給する。

【0050】

第 5 のステップ (ステップ 205) では、出力モデル電流と加算ノード基準電流を用いて補正電流を生成する。補正電流は、加算ノード基準電流と出力モデルの電流の差である。図 7 の例では、CCM 回路 72 は、加算ノード 87 に供給される補正電流  $I_{C98}$  を生成する。加算ノード 87 は一定の電流レベル (「 $2 \times I_{REF}$ 」) に維持されるので、これにより、出力モデル電流  $I_{S93}$  が減少するにつれて、補正電流  $I_{C98}$  を対応する方法で増加させる。

40

【0051】

第 6 のステップ (ステップ 206) において、ゲート電圧が生成されて電流駆動トランジスタに供給される。ゲート電圧は補正電流に比例した電流により生成される。電流駆動トランジスタは電流駆動回路の一部であり、出力ノードに接続された端子を有する。例えば、図 7 の電流ドライバ IC 51 では、CCM 回路 72 は、スケールされた補正電流

50

$I_{D97}$ を生成してこのスケーリングされた補正電流 $I_{D97}$ をCCGVC回路74に供給する。スケーリングされた補正電流 $I_{D97}$ は、第2の係数109倍した補正電流 $I_{C98}$ 、例えば「 $15 \times I_{C98}$ 」となる電流レベルを有する。スケーリングされた補正電流 $I_{D97}$ は補正電流 $I_{C98}$ に比例する。CCGVC回路74は、スケーリングされた補正電流 $I_{D97}$ を受け取り、そこから電流ドライバトランジスタ77のゲートに供給されるゲート電圧103を生成する。電流駆動トランジスタ77のドレインは、駆動端子62を介して出力ノード84に接続されている。ゲート電圧103は、第3の係数110倍したスケーリングされた補正電流 $I_{D97}$ 、例えば「 $206 \times I_{D97}$ 」となる電流レベルを有するように出力電流 $I_{OUT66}$ を制御する。

【0052】

図10は、電流ドライバ10及び30と比較して、電流ドライバ51によって達成される出力電流の安定性及びサイズにおいて実質的にどのように改善されたかを示す表300である。電流ドライバ51によって駆動されるダイオードを流れる電流の変動は、出力電圧が0.3ボルトから2.4ボルトの間で面積が電流ドライバ30よりも著しく小さいときでも5パーセント未満である。

【0053】

図11は、ゲート電圧103と補正電流 $I_{C98}$ との関係を示す図である。ゲート電圧103は、電流駆動トランジスタ77のゲートに供給され、ダイオード54を流れる電流を制御する。

【0054】

図12は、他の新規な態様による方法400のフローチャートである。方法400は、電流駆動回路51を動作させる方法である。第1のステップ401では、制御信号EN64がアサートされる前で、電流がダイオード54を流れていない状態において、電流ドライバIC51の様々なトランジスタの状態を定める。ステップ402~406は、電流がダイオード54を流れている間、出力電流を所望の出力電流レベルに5パーセント以内の変動範囲で維持する新規な電流制御ループを定める。

【0055】

第1のステップ(ステップ401)において、制御信号EN64がディアサートされ、トランジスタ79及び80がオンになる。基準電流 $I_{REF88}$ はトランジスタ81及び82へ導かれる。加算ノード基準電流99は、トランジスタ106、107、及び79を流れている。トランジスタ79は、トランジスタ100及び101を非導通状態に維持する。トランジスタ80はCCGVC回路74のトランジスタ104及び105を非導通状態に維持し、トランジスタ80もまた電流ドライバトランジスタ77を非導通状態に維持する。バイアス電流89はトランジスタ91を導通状態に維持する。トランジスタ92は、レプリカノード83上の電圧を出力ノード84上の出力電圧 $V_{OUT67}$ と実質的に等しい電圧に維持する。出力モデル電流 $I_{S93}$ は、トランジスタ95、92、及び94を流れている。

【0056】

第2のステップ(ステップ402)において、制御信号EN64がアサートされているかどうか判断される。制御信号EN64がディアサートされた場合(例えば、デジタル論理ローレベル)、最初のステップ401に進む。一方、制御信号EN64がアサートされている(例えば、デジタル論理ハイレベル)場合、方法400は電流制御ループ407のステップに進む。

【0057】

第3のステップ(ステップ403)では、トランジスタ79及び80が導電状態から非導通状態に切り替えられる。制御信号EN64がトランジスタ79のゲートに供給され、トランジスタ79をオフにする。インバータ78は、トランジスタ80のゲートに制御信号EN64の反転バージョンを供給し、トランジスタ80をオフにする。トランジスタ79と80は反対の導電型になっている。例えば、トランジスタ79はP型電界効果トランジスタ(P型FET)であり、トランジスタ80はN型電界効果トランジスタ(N型FE

10

20

30

40

50

T)である。

【0058】

第4のステップ(ステップ404)では、出力モデル電流 $I_{S93}$ がトランジスタ96を流れる。補正電流 $I_{C98}$ はトランジスタ100を流れる。スケーリングされた補正電流 $I_{D97}$ は、トランジスタ101、104、及び105を流れる。出力電流 $I_{OUT66}$ は、ダイオード54を通り、電流ドライバトランジスタ77を通り、そして接地ノード56に流れる。

【0059】

第5のステップ(ステップ405)において、出力ノード84の出力電圧 $V_{OUT67}$ の変化の検出にตอบสนองして、トランジスタ91及び92は、レプリカノード83のレプリカ電圧90を出力ノード84の出力電圧 $V_{OUT67}$ に一致させる。

10

【0060】

第6のステップ(ステップ406)において、調整されたレプリカ電圧90はトランジスタ93の短チャネル効果を調整し、それにより他の電流を調整する。次に、ステップ402に進み、制御信号EN64がアサートされている場合は電流制御ループ407に留まり、制御信号EN64がデアサートされている場合は401の最初のステップに戻ることが決まる。

【0061】

本発明を説明の目的で特定の実施形態に関連して説明したが、本発明はそれに限定されない。例えば、図6の電流ドライバIC51は、LED54からの電流を接地線にシンクさせるが、電流ドライバIC51により電流を供給ノードからLED54を介して電流を接地ノード56に流すように、電流ドライバIC51は、供給ノードとLED54との間に接続される。

20

【0062】

図6の例では、LED54に給電するために直流(DC)電圧源52を使用する。別の例では、交流(AC)電源をLED54に供給するために使用する。例えば、交流電源からの交流電圧を整流するために整流器を使用する。スイッチングレギュレータは、整流されたAC電圧を受け取り、一定電圧のDCを供給ノード55に供給する。

【0063】

電流ドライバIC51は、コントローラIC53が制御信号EN64を供給する制御端子61を1つだけ有するが、他の例では、電流ドライバICは複数の制御端子を有する。例えば、他の実施形態では、電流ドライバ51は電流制御信号を受信するように構成されている。電流制御は、LED54を介して送るための、所望の出力電流を示す。電流制御信号は、電流ドライバIC51によって使用され、出力電流 $I_{OUT66}$ が電流制御信号によって示される所望の電流レベルになるように制御ループの様々な電流を設定する。

30

【0064】

図6の例では、電源電圧VDDは2.7Vと3.3Vの間にあり、出力電圧 $V_{OUT}$ は約2Vに及ぶ。これらの電圧範囲は一例にすぎず、他の実施形態では、新規の電流ドライバIC51を実質的により高い電圧(12Vを超える)で使用することができることを理解されたい。他の実施形態では、出力電圧 $V_{OUT}$ はかなり広い範囲(10Vを超える)に及ぶが、それでも新規な電流ドライバIC51は出力電流 $I_{OUT}$ を所望の出力電流レベルに5パーセント以内の変動範囲で維持するように動作する。したがって、特許請求の範囲に記載の本発明の範囲から逸脱することなく、記載された実施形態の様々な特徴の種々の修正、適合、及び組み合わせを実施することができる。

40

【 図 1 】

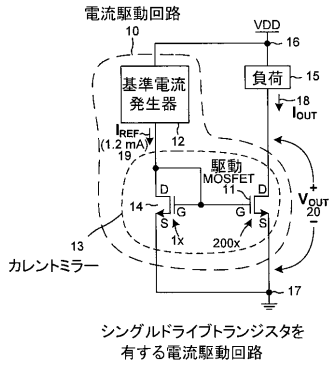


FIG. 1

【 図 2 】

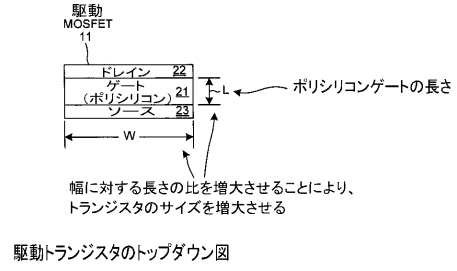


FIG. 2

【 図 3 】

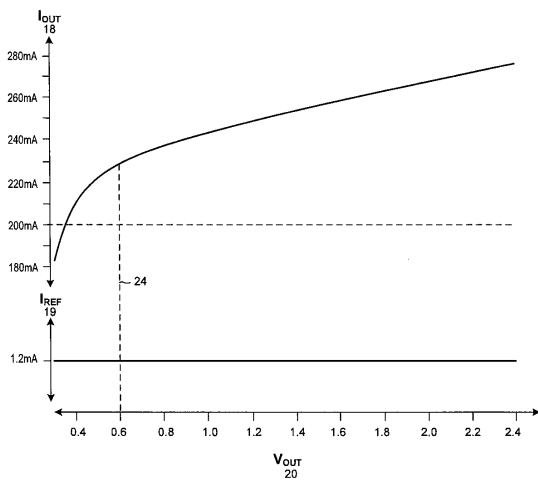


図1の電流駆動回路動作中の出力電圧に対する電流のプロット

FIG. 3

【 図 4 】

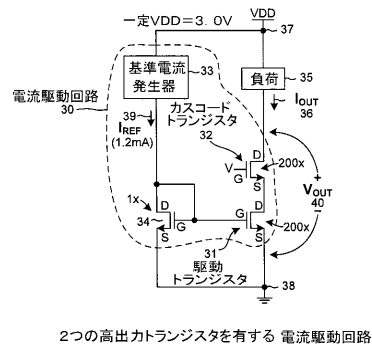


FIG. 4

【図5】

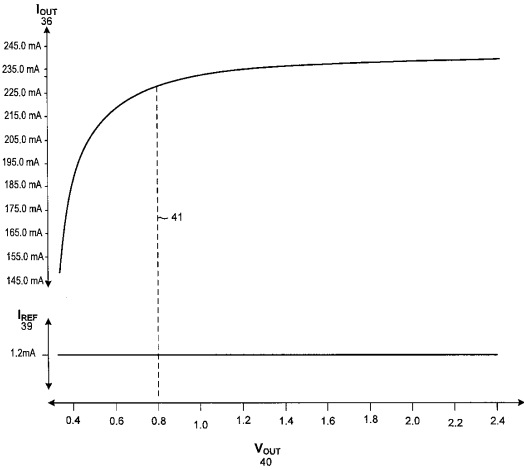


図4の電流駆動回路動作中の出力電圧に対する電流のプロット

FIG. 5

【図6】

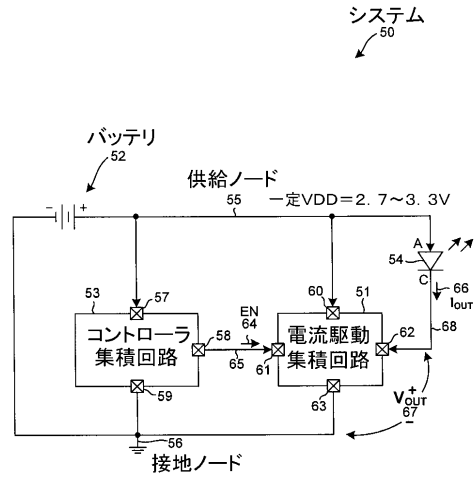


FIG. 6

【図7】

2.7Vと3.3Vの間の一定電圧レベルにおけるバッテリー出力VDD

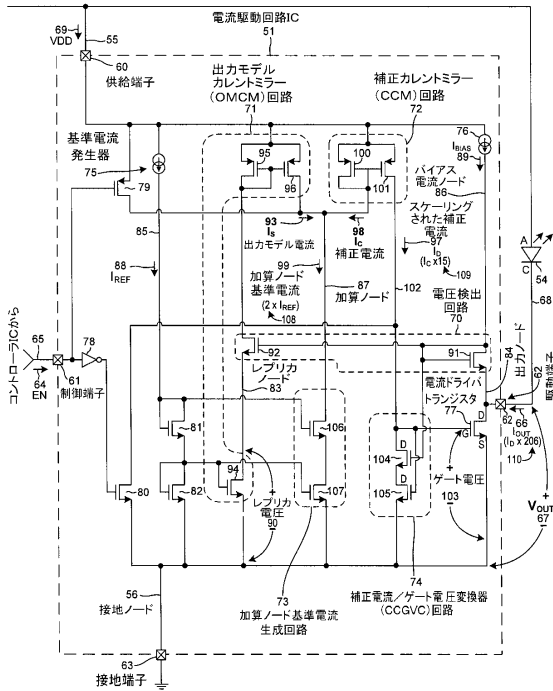


FIG. 7

【図8】

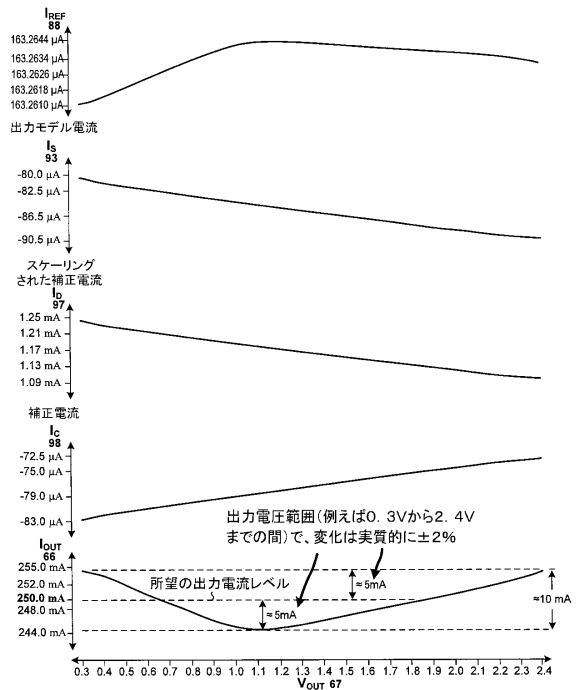


図7の新規な電流駆動回路動作中の出力電圧に対する電流のプロット

FIG. 8

【図9】

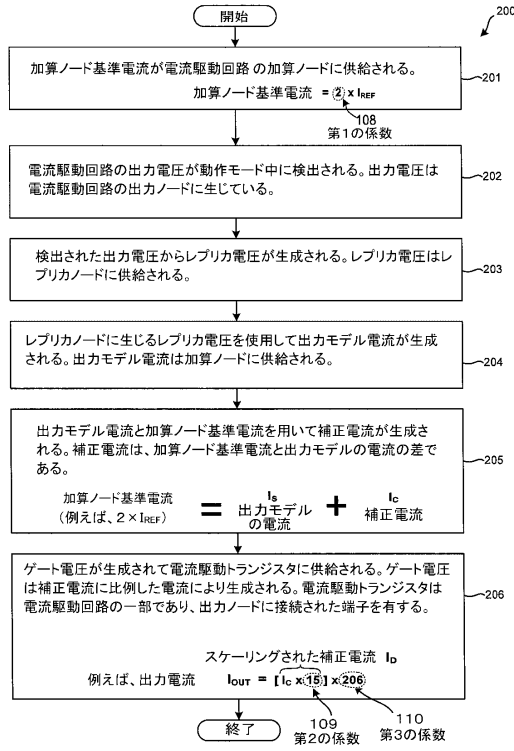


FIG. 9

【図11】

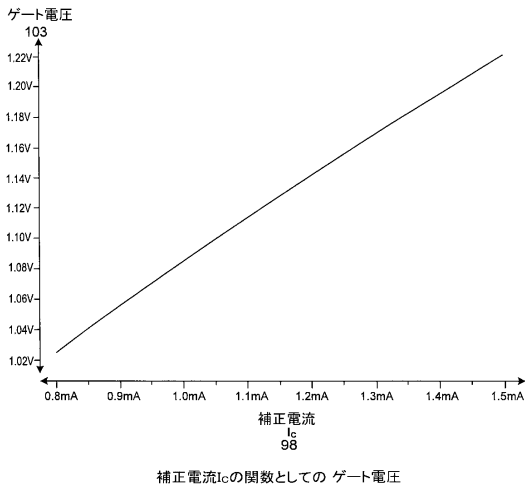


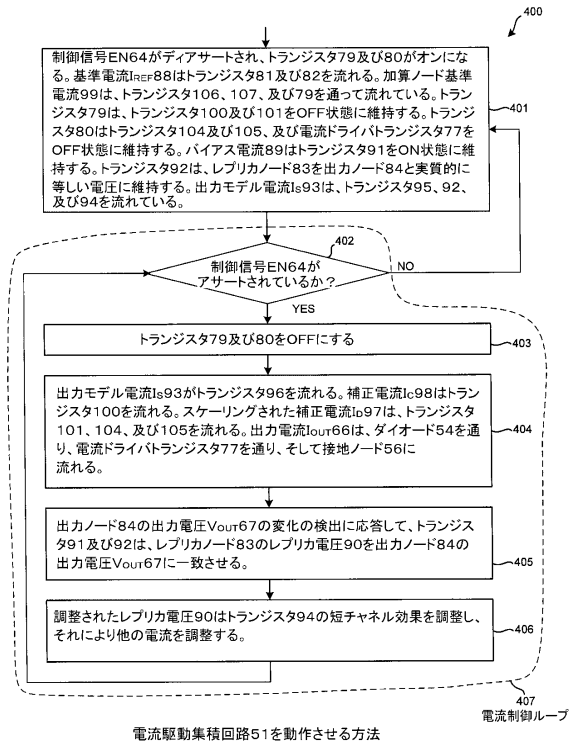
FIG. 11

【図10】

	図1の電流 駆動回路10	図4の電流 駆動回路30	図9の電流 駆動回路51
サイズ (平方ミクロン)	50,000	100,000	59,000
V <sub>out</sub> が0.3Vから 2.4Vボルトまでの間 における、I <sub>out</sub> の変動	40パーセント 未満	40パーセント 未満	5パーセント 未満 (±2%)

FIG. 10

【図12】



電流駆動集積回路51を動作させる方法

FIG. 12

---

フロントページの続き

(72)発明者 ハウ、ブレット ロス

アメリカ合衆国、カリフォルニア州 92604、アーバイン、ナンツ サークル 15316

審査官 佐藤 匡

(56)参考文献 特開2007-019363(JP,A)

特開2008-283110(JP,A)

特開2015-128236(JP,A)

特開2007-215316(JP,A)

特開2015-046193(JP,A)

特開平10-260207(JP,A)

米国特許出願公開第2017/0142786(US,A1)

(58)調査した分野(Int.Cl., DB名)

G05F 1/56