

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 18 年 10 月 12 日 (2006.10.12)

【公表番号】特表 2002-523902 (P2002-523902A)
 【公表日】平成 14 年 7 月 30 日 (2002.7.30)
 【出願番号】特願 2000-566891 (P2000-566891)
 【国際特許分類】

H 0 1 L 29/78 (2006.01)
H 0 1 L 27/04 (2006.01)
H 0 1 L 21/8234 (2006.01)
H 0 1 L 27/088 (2006.01)
H 0 1 L 21/822 (2006.01)

【F I】

H 0 1 L 29/78 6 5 7 F
 H 0 1 L 29/78 6 5 2 S
 H 0 1 L 29/78 6 5 3 A
 H 0 1 L 29/78 6 5 7 G
 H 0 1 L 27/08 1 0 2 E
 H 0 1 L 27/04 H

【手続補正書】
 【提出日】平成 18 年 8 月 4 日 (2006.8.4)
 【手続補正 1】
 【補正対象書類名】明細書
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【書類名】明細書
 【発明の名称】パワートランジスタ装置
 【特許請求の範囲】

【請求項 1】

半導体基体を有するパワートランジスタ装置であって、前記半導体基体はトランジスタ型の並列装置セルのアレイを収容し、前記装置の動作時には前記装置セルにおいて熱が発生されるようなパワートランジスタ装置において、前記装置セルのアレイの内側には高温位置温度センサが配置され、前記基体は前記アレイの外側に配置された低温位置温度センサを収容し、前記低温位置及び高温位置温度センサは各々少なくとも 1 つのセンサセルを有し、該センサセルは前記トランジスタ型のものであって、前記装置セルのものと類似したセルラ領域構造を備えると共に各温度センサに関して前記装置セルの電極とは別の各出力電極を備え、前記高温位置及び低温位置温度センサの前記各出力電極に対して、これら出力電極からの電圧信号を比較することにより前記高温位置と前記低温位置との間の温度差を検出するために検出回路が結合されていることを特徴とするパワートランジスタ装置。

【請求項 2】

請求項 1 に記載のパワートランジスタ装置において、前記基体は、前記高温位置及び低温位置温度センサの出力電極に各々結合された第 1 及び第 2 入力端子を有する比較器手段を有するような前記検出回路の一部も収容することを特徴とするパワートランジスタ装置。

【請求項 3】

請求項 2 に記載のパワートランジスタ装置において、前記高温位置及び低温位置温度セ

ンサの出力電極は、これら高温位置及び低温位置温度センサの各センサセルを介して同じ大きさの電流を導出するために前記検出回路の第1及び第2電流経路に各々結合され、前記電流の大きさは前記センサセルにおいて熱を発生するには不十分であり、前記比較器手段の第1入力端子は前記第1電流経路の第1回路ノードに結合され、前記比較器手段の第2入力端子は前記第2電流経路の第2回路ノードに結合されていることを特徴とするパワートランジスタ装置。

【請求項4】

請求項3に記載のパワートランジスタ装置において、前記第1回路ノードと前記高温位置温度センサの出力電極との間に第1直列抵抗が結合され、前記第2回路ノードと前記低温位置温度センサの出力電極との間に第2直列抵抗が結合されていることを特徴とするパワートランジスタ装置。

【請求項5】

請求項1に記載のパワートランジスタ装置において、前記装置が絶縁ゲートトランジスタ型であり、前記アレイの装置セルは共通ソース電極及び共通絶縁ゲート電極を有し、前記センサセルは、各温度センサに関して同一の電位に結合された絶縁ゲート電極と、各温度センサに関して前記出力電極を各々提供するソース電極とを有し、前記検出回路は、前記高温位置及び低温位置温度センサの各センサセルを介して同じ大きさの電流を導出するために各電流経路において前記温度センサのソース電極に各々結合された電流源を有し、前記電流の大きさは前記センサセルにおいて熱を発生するには不十分であり、前記検出回路は前記高温位置及び低温位置温度センサからのゲート/ソース電圧信号を比較することにより前記高温位置と前記低温位置との間の温度差を検出することを特徴とするパワートランジスタ装置。

【請求項6】

請求項1に記載のパワートランジスタ装置において、前記各センサセルを介して導出される電流の大きさ規定するために、電流源がカレントミラー配置の形態と一緒に結合されていることを特徴とするパワートランジスタ装置。

【請求項7】

請求項1に記載のパワートランジスタ装置において、前記低温位置温度センサと比較して、絶縁ゲートトランジスタ型の場合には例えば前記高温位置温度センサのソース電極と前記絶縁ゲート電極との間の電圧に電圧オフセットを加える如くに、前記高温位置と前記低温位置との間で検出されるべき温度差数値に対応するような電圧オフセットを加えるために前記高温位置温度センサの出力電極には追加の抵抗が直列に結合されていることを特徴とするパワートランジスタ装置。

【請求項8】

請求項7に記載のパワートランジスタ装置において、例えば負の温度係数を持つ温度感知ダイオード手段等の温度応答性オフセット手段が、前記追加の抵抗の少なくとも一部に並列に結合されると共に、当該装置の動作時において前記低温位置温度センサと同一の温度であるような前記基体の領域に配置されていることを特徴とするパワートランジスタ装置。

【請求項9】

請求項1に記載のパワートランジスタ装置において、前記高温位置温度センサは、前記アレイの発熱装置セルにより長手方向側部に沿って境界が仕切られるような行に配列された複数の前記センサセルを有していることを特徴とするパワートランジスタ装置。

【請求項10】

請求項1に記載のパワートランジスタ装置において、前記高温位置温度センサの出力電極に対する前記結合が、前記アレイ内の前記装置セルの列上に延在すると共に、例えば絶縁ゲートトランジスタ型の場合は前記アレイの共通ソース電極からの様に、前記装置セルの対応する電極から電氣的に絶縁された導体トラックを有していることを特徴とするパワートランジスタ装置。

【発明の詳細な説明】

【 0 0 0 1 】

【 技術分野 】

本発明は、専らではないが特に例えば絶縁ゲート型パワー電界効果トランジスタ（以下、MOSFETと称す）又は絶縁ゲート型バイポーラトランジスタ（以下、IGBTと称す）等の、絶縁ゲート型のパワートランジスタ装置に係り、該装置が装置の動作中に熱が発生する並列な装置セルのアレイを収容する半導体基体を有し、該装置セルのアレイ内に高温位置温度センサが配置されるようなパワートランジスタ装置に関する。

【 0 0 0 2 】

【 背景技術 】

米国特許第4,913,844号明細書は、このような装置を開示しており、該装置においては絶縁ゲートトランジスタ型の装置セルが、半導体基体内に基体表面に隣接してセルラ領域構造を有し、該表面には共通ソース電極及び共通絶縁ゲート電極が存在する。高温位置センサは、上記装置セルのものに類似したセルラ領域構造を有する少なくとも1つのセンサセルを有している。該高温位置センサの1以上のセンサセルは、上記装置セルのものと共通に結合された絶縁ゲート電極を有すると共に、上記装置セルの共通ソース電極とは別であって、検出回路に結合される出力電極を形成するようなソース電極を有している。

【 0 0 0 3 】

温度の感知に関し、米国特許第4,913,844号は、上記アレイ内の2つの上記のようなセンサのカレントミラー配置を採用することを教示している。これらの高温位置センサの一方は、そのソース電極を低抵抗値抵抗を介して当該装置のソース端子に結合することにより電流感知モードで使用され、他方の高温位置センサは、そのソース電極を高抵抗値抵抗を介して上記装置ソース端子に結合することにより電圧感知モードで使用される。上記アレイの温度は、オン抵抗（上記電圧センサの及び上記電流センサのソース出力端子からの）を計算し、該抵抗値をオン抵抗の既知の温度依存性と相関させることにより検出される。

【 0 0 0 4 】

これは、温度を感知するには複雑な方法である。また、これは、上記高抵抗値抵抗の両端間電圧が上記電圧センサのドレイン上の電圧、従って当該パワー装置アレイのドレイン上の電圧と等しく（極めて高い精度で）なるように、上記装置セル及び電圧感知セルが当該装置の飽和領域で動作することを頼りとする。しかしながら、斯かる飽和領域は当該アレイ内での過度な温度上昇を監視するためには余り重要ではない。何故なら、飽和領域においては当該装置間の非常に低い電圧降下のため電力熱放散も低いからである（当該装置を経る電流が大きくても）。

【 0 0 0 5 】

米国特許第5,444,219号（出願人整理番号：PHB33667）明細書は、抵抗の形態の温度センサと、当該装置のアレイに隣接する高温位置及び該アレイから離れた低温位置に斯かる温度感知抵抗を有する差動温度感知回路とを開示している。上記高温位置及び低温位置温度感知抵抗は、十分な感度を達成するために、ホイートストンブリッジ回路に構成されている。高温位置及び低温位置温度感知抵抗の斯かる使用は、当該装置セルが飽和領域で動作することを必要としない。特定の実施例では、上記高温位置温度感知抵抗は当該アレイに対し、例えば、該アレイの周部から125 μ m（マイクロメータ）の距離だけ外側にある。しかしながら、上記高温位置温度感知抵抗は当該アレイ内の中心に配置してもよい（この構成は当該アレイの規則性を局部的に壊すが）ことが提案されている。米国特許第5,444,219号及び米国特許第4,913,844号の両方の全内容は、参照文献として本明細書に組み込まれるものとする。

【 0 0 0 6 】

【 発明の開示 】

本発明の1つの目的は、当該パワー装置のアレイと容易に集積化することが可能であり、該アレイ内の過度な温度上昇に対し単純な検出可能な方法で高速且つ高信頼度の応答性を有し、且つ当該装置が飽和領域で動作していない場合でも動作することができるような

高温位置及び低温位置温度センサを備えるパワートランジスタ装置を提供することにある。

【0007】

本発明によれば、各々が前記トランジスタ装置セルのものと類似したセルラ領域構造を備える少なくとも1つのセンサセルを有する高温位置及び低温位置の両温度センサを有するようなセルラパワートランジスタ装置が提供され、前記検出回路は上記高温位置及び低温位置温度センサからの出力信号を比較することによって（例えば、絶縁ゲート型トランジスタ装置の場合は、上記高温位置及び低温位置温度センサの別個のソース電極におけるソース電圧の差としてゲート/ソース電圧信号を比較することにより）、高温位置と低温位置との間の温度差を検出する。

【0008】

本発明による斯様な温度感知構成の使用は、当該トランジスタ装置が飽和領域で動作していない場合のような重要な状況において、上記アレイ内での過度な温度上昇の検出を可能にする。従って、本構成は、当該装置における電力熱放散が非飽和オン状態において高い場合、即ち当該装置の間の電圧が依然として十分に高い場合にも、機能する。アレイ内で1以上のセルを使用して上記高温位置センサを形成することは、当該アレイ内での温度上昇に対する非常に高速な応答性を提供する。このように、該高温位置センサセル（又は複数のセル）は、全ての側部で又は少なくとも殆どの側部で、発熱装置セルにより密に境界を接することができる。製造工程から生じる当該センサセルの敷居電圧の典型的な変動は、温度変化による敷居電圧の変化よりも一層大きいかもしれないが、本発明によれば、上記高温位置及び低温位置温度センサからの電圧信号を比較することによって、製造から生じる敷居電圧変動を効果的に相殺することにより、温度変化の信頼性のある検出を達成することができる。

【0009】

上記高温位置及び低温位置温度センサからの出力信号の単純ではあるが信頼性のある比較を容易化するために、上記検出回路は、各センサセルを介して該センサセルでは熱を発生するには不十分な大きさの電流であって同じ大きさ（同じ電流密度の）電流を導出するために、各電流経路において上記温度センサの各出力電極に各々結合された電流源を有することができる。

【0010】

本パワー装置は、上記高温位置と低温位置との間の温度差を検出するために高温位置センサと低温位置センサとの間のベース/エミッタ電圧（ V_{be} ）の差が比較されるような、セルラバイポーラトランジスタ型のものであってもよい。このように、当該装置の及び上記温度センサのセルラ領域構造は、既知のバイポーラ技術を用いて半導体基体中に形成されるエミッタ、ベース及びコレクタ領域を各々有することができる。この場合、前記センサセルは、各温度センサに関して同一の電位に結合されたベース電極を有することができると共に、各温度センサに関して出力電極を各々提供するエミッタ電極を有することができる。また、当該アレイの装置セルは、共通エミッタ電極及び共通ベース電極を有することができる。当該装置は、単独のバイポーラトランジスタであってもよく、又は該バイポーラトランジスタは、例えばサイリスタ等の、もっと複雑な装置の一体的部分であってもよい。バイポーラトランジスタセルのベース/エミッタ電圧は、温度に強く依存するが、斯様なバイポーラトランジスタセルにより達成することが可能な出力電圧の大きさは、絶縁ゲートトランジスタセルからの出力電圧として達成することができるものよりも通常は大幅に小さい。

【0011】

このように、好ましくは、当該装置は例えばMOSFET又はIGBT等の絶縁ゲートトランジスタ型とする。この場合、上記センサセルは、各温度センサに関し同一の電位に結合された絶縁ゲート電極を有することができると共に、各温度センサに関して各出力電極を提供するソース電極を有することができる。当該アレイの装置セルは、共通ソース電極と共通絶縁ゲート電極とを有することができる。この場合、上記検出回路は、高温位置及び低

温位置温度センサからのゲート/ソース電圧信号を比較することにより、高温位置と低温位置との間の温度差を検出する。本発明は、壕型ゲート (trench-gate) セル装置と共に、又は表面ゲートセル装置と共に使用することができる。前者の場合は、基体の主表面の壕内に上記絶縁ゲートが存在する。後者の場合は、上記主表面上に絶縁ゲートが存在する。

【 0 0 1 2 】

各温度センサは、単一のセンサセルを各々有することができる。しかしながら、各センサに対して1を越えるセンサセルを設けて、装置製造において半導体基体中/上に発生し得る及び当該セルの出力電圧に局部的に影響し得る如何なる局部的特異性も平均化除去するようにするのが有利である。このように、各センサは、有利には、少数の (例えば、3ないし7の範囲の) 活性センサセルを有することができる。

【 0 0 1 3 】

上記高温位置温度センサは、長手方向側部に沿って当該アレイの発熱装置セルにより境界を仕切られるような行に配列された複数のセンサセルを有することができる。この行配列は、当該アレイの発熱装置セルと高温位置温度センサのセンサセルとの間の熱結合を最適化する。前記低温位置温度センサが、上記発熱アレイからの減少温度勾配内にあるように当該アレイに十分に接近して配置される場合は、当該低温位置センサの複数のセンサセルを当該アレイの縁に平行に延びるような行に配列するのが有利である。それ以外では、該低温位置温度センサの複数のセンサセルは行に構成する必要はない。確かに、当該低温位置温度センサのセンサセルが二次元的群に配列される場合に、装置配置面積の最適化及び節約を達成することができる。

【 0 0 1 4 】

上記高温位置センサの出力電極に対する結合は、当該アレイ内の装置セルの列上に延在すると共に、装置セルの対応する電極から (絶縁ゲートトランジスタ型の場合は、当該アレイの共通ソース電極から) 電氣的に絶縁された導体トラックを有することができる。このライン状トラック結合は、当該アレイ内の高温位置センサの出力電極に浮動ワイヤを接合するよりも信頼性がある。上記列の装置セルは、当該アレイの不活性セルであってもよく、及び/又は上記導体トラックは当該アレイの装置セルから (例えば、それらの共通ソース/エミッタ電極及び/又はゲート/ベース電極及び/又はセルラ領域構造から) 中間絶縁層により電氣的に絶縁されてもよい。

【 0 0 1 5 】

不活性セルは、種々の方法で形成することができる。当該アレイの上記共通ソース/エミッタ電極及び/又はソース/エミッタ領域は、上記導体トラックが上に延在する前記列の装置セルから無くすことができる。絶縁ゲートトランジスタ型の好ましい場合には、前記セルラ領域構造のソース領域を、上記列の装置セルの絶縁ゲート電極の隣から無くすようにするか、及び/又は上記ソース/エミッタ電極用若しくは上記導体トラック用の接触窓から無くすようにすることができる。このような構成は、壕ゲート型セル又は表面ゲート型セルの場合に使用することができる。少なくとも表面ゲート型セルの場合は、当該アレイの共通絶縁ゲート電極及び共通ソース電極は、上記導体トラックが上に延在する前記列の装置セルから無くすことができる。

【 0 0 1 6 】

前記高温位置センサのセンサセルは、上記装置セルと共通の絶縁ゲート電極を有してもよく、前記低温位置温度センサのセンサセルは絶縁ゲート電極を前記装置セルのものと共通に結合されるようにしてもよい。絶縁ゲート型のパワートランジスタ装置に上記特徴を利用すると、コンパクトな配置を達成することができる。

【 0 0 1 7 】

上記低温位置温度センサは、装置セルのアレイから離れて配置された1以上のセンサセルを有してもよい。しかしながら、特に当該アレイの近くの実際の温度 (所謂、"絶対温度") を監視するために他の温度センサが含まれる場合は、上記低温位置センサを該絶対温度センサの近くに、従って上記アレイの外周の近くに配置するのが有利である。このよ

うな場合、該低温位置センサは共通の周辺セルラ終端構造を上記装置アレイと共有することさえもできる。該低温位置センサが共通電極接続（例えば、共通絶縁ゲート層）を前記高温位置センサと、及び上記アレイの装置セルとさえも共有する場合は、相互接続及び配置も単純化することができる。

【0018】

上記装置アレイ並びに上記高温位置及び低温位置センサに加えて、前記半導体基体は集積回路として前記検出回路の少なくとも一部（例えば、電流源及び／又はインピーダンス素子のようなオフセット手段、これらの少なくとも幾つかは特性及び位置が温度感応的とすることができる）を収容することもできる。上記高温位置及び低温位置温度センサの出力信号との集積化及び良好な回路性能を提供するのに適した特別な回路的特徴を説明する。

【0019】

前記高温位置及び低温位置温度センサの出力電極は、これら高温位置及び低温位置温度センサの各センサセルを介して同じ大きさの電流（該電流の大きさは、これらセンサセルにおいて熱を発生するには不十分である）を導出するために、上記検出回路の第1及び第2電流経路に各々結合することができる。前記比較器手段の第1入力端子は上記第1電流経路の第1回路ノードに結合することができ、該比較器手段の第2入力端子は上記第2電流経路の第2回路ノードに結合することができる。上記比較器用の適切な入力レベルは、第1直列抵抗を上記第1回路ノードと上記高温位置温度センサの出力電極との間に結合することにより得ることができ、第2直列抵抗を上記第2回路ノードと上記低温位置温度センサの出力電極との間に結合することができる。

【0020】

各センサセルを介して導出される電流の大きさは、高い値の外部抵抗を上記センサの出力電極と電圧供給源との間に結合することにより単純な方法で決定することができる。しかしながら、好ましくは、制御入力端子を有するカレントミラー配置の形態と一緒に結合された電流源を利用するものとする。このような配置は、各センサセルを介して導出される電流の大きさを規定する一層正確な方法を提供する。典型的には、上記高温位置及び低温位置温度センサは、各々が同じセル面積を備える同じ数のセンサセルを各々有することができ、従って、上記電流源は、これら高温位置及び低温位置温度センサのソース電極を介して同じ大きさの電流を導出することができる。しかしながら、高温位置及び低温位置温度センサには異なる数の活性センサセルが存在してもよく、又は、それらセルは異なるセル面積を有することもできる。この状況では、異なる温度センサのソース電極を介しては、異なる大きさの電流が流れるであろう。

【0021】

前記低温位置センサと比較して、前記高温位置温度センサのソース電極と前記共通絶縁ゲート電極との間の電圧に電圧オフセットを加えるために、該高温位置センサのソース電極には追加の抵抗を直列に結合することができる。この場合、上記追加の抵抗により規定される電圧オフセットは、高温位置と低温位置との間で検出されるべき温度差数値に対応することができる。前記比較器の入力端子に斯様な方法で外部オフセットを供給する代わりに、その入力端子に印加される内部オフセットを有するような、もっと複雑な比較器回路を使用することもできる。

【0022】

低温位置の温度の増加に伴い変化するような高温位置と低温位置との間の温度差数値を検出するために、温度応答性オフセット手段を上記高温位置センサの出力電極に直列に（例えば、この経路のオフセット追加抵抗の少なくとも一部と並列に）結合することができる。この温度応答性オフセット手段は、低温位置の温度の上昇による低温位置センサからの出力信号の変化を相殺するために使用することができる。或る形態では、上記温度応答性オフセット手段は負の温度係数を持つ温度感知ダイオード手段とすることができ、これにより上記温度差数値（上記高温位置と低温位置との間で検出される）は上記低温位置の温度が上昇するに伴い減少する。該温度感知オフセット手段は、当該装置の動作時に

上記低温位置温度センサと同じ温度であるような当該基体の領域（例えば、上記低温位置温度センサに隣接する領域）に配置することができる。

【0023】

上記半導体基体は、上記検出回路の一部を形成すると共に、前記高温位置及び低温位置温度センサの出力電極に各々結合された第1及び第2入力端子を有するような比較器手段を収容することができる。コンパクトな集積化された装置を、同じ装置封体内に形成し、実装することができる。他の例として、外部比較器を当該装置の外部端子に結合することもできる。

【0024】

本発明による、これら及び他の特徴は、例示として添付の概念的図面を参照して説明する本発明の実施例において解説される。

【0025】

尚、全ての図は概念的なものであって、寸法通りには図示されていないことに注意されたい。図面の各部の相対寸法及び比は、これら図面における明瞭化及び便宜のために誇張され又は縮小されている。また、変更された及び異なる実施例における対応する又は類似の特徴部を参照するために全体として同様の符号が使用されている。

【0026】

【発明を実施するための最良の形態】

図1は、半導体基体10を有する絶縁ゲート型のパワートランジスタ装置の一部を示し、該半導体基体は当該装置の動作中に熱が発生される装置セル1aのアレイ11と、該アレイ11の内側に配置された高温位置温度センサMhと、低温位置温度センサMcとを収容している。低温位置温度センサMcは、熱が発生される装置セル1aから離れて、上記アレイの外側に配置されている。図1の装置においては、基体10は、例えば高温位置及び低温位置温度センサMh及びMcが結合された図3の検出回路100、101（比較器40、電流源M1ないしM6、抵抗素子R1ないしR5及び温度応答性ダイオード手段D1を有する）等の集積回路も収容している。集積化された検出回路100、101（各々が、自身の素子配置を有する）の回路素子は、アレイ11用に使用されるのと同じのマスクング、ドーピング、付着及び/又はエッチング行程の幾つかを使用して製造される。

【0027】

基体10は典型的には単結晶シリコンからなり、当該装置は典型的にはMOSFET又はIGBTとすることができる。アレイ11は、典型的には、基体表面10aに隣接して当該半導体基体10内に数千の並列な装置セル1aを有している。本発明を実施化するようになされた当該装置構成を図解する目的で、図1には小さなアレイのみが示されている。各セル1aのセルラ領域構造は、如何なる既知の形態のものでもよく、その簡単な例が図4及び5に示されている。このように、各セル1aは、典型的には、反対導電型（例えば、Nチャンネルエンハンスメント装置の場合はp型）の基体領域13を有し、該領域は共に第1導電型（本例ではn型）の高ドーブソース領域12と他の領域14との間に導電チャンネルを29を収容している。ゲート電極23は、アレイ11の全ての装置セル1aに共通である。当該装置のオン状態におけるゲート電極23への電圧信号の印加は、既知の態様で、領域13に導電チャンネル29を誘起させ、従って当該装置の主電極22と125との間における該導電チャンネル29内の電流の流れを制御するように作用する。図4ないし図6の実施例では、壕型ゲート（trench-gate）構造が例示されている。即ち、ゲート電極23は表面19aの壕内に存在して、該壕の側壁におけるゲート誘電体層24に隣接する導電チャンネル29の電流の流れを制御する。

【0028】

図4及び図5に図示されているように、ソース領域12は、基体10の頂部主表面10aにおいてソース電極22により接触されている。このソース電極22はアレイ11の全ての装置セル1aに対して共通であり、当該パワー装置の一方の主電極を形成する。例示として、図4は、領域14が高導電度の基板領域15上に低ドーブ（ドレイン-ドリフト）領域を形成する高抵抗率のエピタキシャル層であり得るような縦型装置構造を示してい

る。この基板領域 15 は、縦型 MOSFET を提供するために領域 14 と同一の導電型（本例では n 型）のものとすることができ、又は縦型 IGBT を提供するために反対導電型（本例では p 型）のものとすることもできる。この縦型装置においては、基板領域 15 は当該装置基体 10 の底部主表面 10b において他方の主電極 125 により接触されており、該電極は MOSFET の場合はドレイン電極と呼ばれ、IGBT の場合は陽極と呼ばれる。

【0029】

図 1 の平面図では、アレイ 11 の装置セル 1a に関して、近接して詰め込まれた六角形幾何学形状が図示されている。しかしながら、本発明は、例えばセル 1a が四角形幾何学形状又は長い楕円状幾何学形状を有するような、大幅に相違する既知のセル幾何学形状を有するような装置と共に使用することもできることは明らかであろう。壕型ゲート 23 は、図 1 の各セル 1a の境界の廻りに、アレイ 11 の共通絶縁ゲート電極を形成するネットワーク構造として延在している。ソース電極 22 は、壕型ゲート 23 上の絶縁層 25 上に延在すると同時に、ソース領域 12 と基体領域 13 との間の pn 接合を短絡している。

【0030】

当該装置の活性セルラ領域は、アレイ 11 の周部及び基体 10 の周部の廻りで種々の既知の周部終端方法により境界を仕切ることができる。斯様な終端方法は、通常、トランジスタセル製造工程の前における基体表面 10a の周部領域の廻りの厚いフィールド酸化物層の形成を含む。図 1 は、例示としてアレイ 11 用の既知の周部終端方法を示し、該方法においては壕型ゲート 23 を形成する導電層がフィールドプレートとしての厚いフィールド酸化物上に延在している。更に、この既知の終端方法においては、ソース領域 12 が無いこと及び / 又はソース電極 22 による接触が無いことにより、アレイ 11 の 2 つの最外側の行の装置セルは不活性状態である。

【0031】

図 1 の装置における温度感知機能の概要に関して述べると、検出回路 100、101 は、高温位置及び低温位置温度センサ Mh 及び Mc の各々からのゲート - ソース電圧信号を比較することにより、高温位置と低温位置との間の温度差を検出する。図 4 及び図 6 に図示したように、高温位置及び低温位置温度センサ Mh 及び Mc は、共に、装置セル 1a のものに類似したセルラ領域構造 12 ないし 15 を有している。

【0032】

このように、高温位置温度センサ Mh は少なくとも 1 つのセンサセル 1b を有し、該セルのセルラ領域構造 12 ないし 15 は、図 4 に示すように装置セル 1a のものと類似している。特別な例として、図 1 は、当該アレイ 11 内の発熱装置セル 1a と境界を接する（一端及び長さ方向側部に沿って）1 つの行（1 セルの幅）に配列された 8 個の斯かるセンサセル 1b を図示している。これらのセンサセル 1b は、装置セル 1a の共通ソース電極 22 とは別の共通ソース電極 31 を有している。しかしながら、センサセル 1b は、装置セル 1a のものと共通の第 2 主電極 125 と、装置セル 1a の電極 23 と共通な絶縁ゲート電極 23b とを有している。これらのセンサセル 1b は低い電流密度で動作される（後述するように）一方、センサセル 1b と境界を接する近隣の装置セル 1a は当該アレイ 11 の他の活性装置セル 1a と同一の高電流密度で動作される。このように、センサセル 1b により測定されるこれら近隣の装置セル 1a の温度は、当該アレイ 11 内の装置動作温度に一致する。

【0033】

低温位置温度センサ Mc は、図 6 に示すように、高温位置センサセル 1b のものに対応するセルラ領域構造 12 ないし 15 を有するような少なくとも 1 つのセンサセル 1c を有している。特別な例として、図 1 は 7 個の斯様なセンサセル 1c を示し、これらは共通の中間セルを伴う 4 つの 2 群に食い違い配列され、発熱アレイ 11 の前記周部と平行である。この特別な例では、低温位置センサセル 1c の上記合成群は、不活性セル 1c' の少なくとも 2 つの外側の行により一端及び側部が境界を接している（図 6 参照）。上記センサセル 1c 及び周辺の不活性セル 1c' は、六角形配置に接近詰め込みされている。

【0034】

低温位置温度センサM cはソース電極3 2を有し、該電極は前記装置セル1 aの共通ソース電極2 2とは別であり且つ高温位置センサM hの別のソース電極3 1とも別である。低温位置温度センサM cのセンサセル1 cは、装置セル1 aと共通の主電極1 2 5を有している。センサセル1 cの絶縁ゲート電極2 3 cは、同一電位となるように、装置セル1 aのゲート2 3と共通に結合されている。ゲート2 3 cと2 3との該共通結合は、種々の方法で達成することができる。低温位置センサM cが前記アレイの近くに配置される場合は、該アレイ1 1のゲート2 3を設ける層構造を、ゲート2 3 cを設けるためにセンサM cの位置へと延長することができる。図1は、斯様な構造の特別な例を図示している。しかしながら、上記共通結合がゲート2 3と2 3 cとの間に接続される別の導体トラック4 3を有するような、もっと汎用的な配置構成を採用することもできる。

【0035】

本発明は、当該装置自体のセルラ領域構造1 2ないし1 5の温度感受性を利用することにより、該パワー装置アレイ1 1の芯における温度を感知することを可能にする。これは、当該パワー装置アレイ1 1内の奥に配置されたセル（又は複数のセル）1 bと、基体1 0の一層低温の周辺回路領域におけるセル（又は複数のセル）1 cとの間の温度差動を感知することにより達成される。センサセル1 bと1 cとの間の温度差は、セル1 b及び1 cが同一の低電流密度で動作している場合は、それらのゲート/ソース電圧 V_{gs} の差 $dV(T)$ に略比例する。センサセル1 b及び1 cの性質及び配置のために、この温度センサの応答時間は、例えば10 μs （マイクロ秒）ないし50 μs のように非常に高速にすることができる。この非常に高速な応答時間は、アレイ1 1内のセル1 bの（温度感知）チャンネル2 9 bを使用することにより促進され、その場合、各六角形セル1 bは、その6つの辺のうちの4つ（終端セル1 bの場合は、6つの辺のうちの5つ）において、装置セル1 aにおける数マイクロメータしか離れていない電力熱放散チャンネル2 9により囲まれることになる。

【0036】

図2は、セル1 b及び1 cのゲート/ソース電圧（ V_{gs} ）の、例えばマイクロアンペアの程度の所与の低ドレイン電流における温度感度を図示している。真ん中の曲線200は、典型的なセル1 b、1 cに関する典型的な温度特性に対応している。曲線201及び202は、同一の装置の異なるパッチを製造するために異なる時間で使用された同一の製造工程から生じるセル1 b、1 cに関する敷居電圧の変動による上記典型的な特性200の最大及び最小の変動を示している。図2からは、特性200の製造行程によるこれら変動は、該特性200の60 を越える温度範囲にわたる変動よりも大きいことが分かる。しかしながら、同一のパッチにおいて一緒に製造される同一の半導体基体1 0上に集積化されたセル1 bと1 cとの間の敷居電圧の変動は（もしあったとしても）殆ど無い。このように、当該セル1 b及び1 cの温度特性が曲線200ないし202の何れに最も近いかに無関係に、温度 T の所与の差に対する所与の基体1 0のセル1 bと1 cの間では、 V_{gs} の略同一の差 $dV(T)$ が得られるであろう。このように、これらの集積化されたセル1 b及び1 cのソース電極3 1及び3 2からの電圧信号 V_{gs} の前記検出回路100、101による比較は、製造から生じる敷居電圧の変動を効果的に相殺する。これらセル1 b及び1 cの同一の電流密度におけるゲート/ソース電圧の減算により、結果としての電圧 $dV(T)$ は、センサM hとM cとの間の温度差を直接表すことになる。

【0037】

図3は、この電圧信号比較を実行するための検出回路100、101の特定の例を図示している。該検出回路は、カレントミラー配置M 1ないしM 4を備えるインピーダンスネットワークR 1、R 2、R 3、R 4及びD 1を有する第1回路部100と、比較器4 0を有する第2回路部101とを有している。上記カレントミラー配置は、nチャンネルエンハンスメント型のMOSトランジスタM 1ないしM 4を有している。MOSトランジスタM 1及びM 3は、センサM h及びM cの各々のセル1 b及び1 cを介して等しい一定電流密度を流す電流源を形成している。これらの電流源M 1及びM 3は、制御MOSトランジスタM 4を備えるカレントミラー配置へと一緒に結合されている。MOSトランジスタM 4は、ゲ-

トを自身のソース並びにM 1及びM 3のゲートに結合させることによりダイオード接続されている。M 4を経る主電流経路は、共通ライン4 2と高抵抗値の直列抵抗R 5との間に結合されると共に、この直列抵抗R 5によりV_{ca}電圧供給ライン4 1に結合されている。M 4のV_{ca}電圧供給ライン4 1への該接続は、M 4を経る電流の大きさを決定し、従って当該カレントミラーへの制御入力を提供し、これにより各センサセル1 b及び1 cを経て電流源M 1及びM 3により流される電流の大きさを規定する。

【0038】

温度感知セル1 b及び1 cは低電流密度で動作され、これが自己発熱を防止する。センサM h及びM cが等しい面積の等しい数のセル1 b及び1 cを有している場合は、センサM h及びM cからは電流源M 1及びM 3により等しい測定電流I 1及びI 2が流される。これは、図1の状況である。M h及びM cが異なる数のセル及び/又は異なる面積のセルを有している場合は、M O SトランジスタM 1及びM 3の面積比により既知の方法で決定されるように、I 1及びI 2は対応する異なる大きさを有する(M h及びM cに同一の電流密度を与えるために)。何れの場合においても、各セル1 b及び1 cを介して流される電流の大きさは、セル1 b及び1 cにおける電力放散により熱を発生するには不十分なものである。

【0039】

図3はセンサM h及びM cに関し、それらの活性センサセル1 b及び1 cと、これらセンサM h及びM cの周辺境界セルとして作用する各々の隣接するセル1 a及び1 c'との両方を図示するために複合M O Sトランジスタ記号を使用している。M hの周辺境界セル1 aのソース電極は、当該パワー装置の共通ソース電極2 2であり、ライン4 2に直接結合されている。図3に示された例では、M cの周辺境界セル1 c'のソース電極は前記カレントミラー配置におけるM O SトランジスタM 2を介してライン4 2に結合されているが、他の例として共通ゲートライン4 3に直接結合することもできる。

【0040】

R 1、R 2、R 3、R 4及びD 1のインピーダンスネットワークは基準オフセットを発生し、該オフセットはセル電極3 1及び3 2上の各ソース出力電圧に加算されて、比較器4 0による直接比較がなされるのを可能にする。このように、高温位置セル1 bのソース電極3 1は、電流源M 1により、並びに直列抵抗R 2及びR 3と、任意選択的にR 3と並列なダイオードD 1及び抵抗R 1とにより前記給電ライン4 2に結合されている。低温位置セル1 cのソース電極3 2は、電流源M 3及び直列抵抗R 4を有する電流経路により上記給電ライン4 2に結合されている。ソース電極3 1と3 2との間に発生する電位差は、 $dV(T)$ により示される。このR 1、R 2、R 3、R 4及びD 1のインピーダンスネットワークは、最大の許容可能な温度差動 T_{diff} に関係する $dV(T)$ の最大許容可能値に等しい基準電圧オフセットを発生する。このオフセットは比較器4 0により、センサセル1 b及び1 cから導出される $dV(T)$ の実際の値と比較されて、過度に高い温度差が生じた場合に当該パワー装置の保護を起動する出力信号を供給する。

【0041】

比較器4 0は、セル1 b及び1 cからの各々の電流経路における第1及び第2回路ノード1 4 7及び1 4 8に各々結合された第1及び第2入力端子を有している。これらの回路ノード1 4 7及び1 4 8は、前記インピーダンスネットワークR 1、R 2、R 3、R 4及びD 1と、電流源M 1及びM 3との間に存在する。図3の特別な例では、比較器4 0は給電ライン4 4と4 2との間で給電され、カレントミラーM O SトランジスタM 4により調整されるM O SトランジスタM 6によりライン4 2に結合されている。低温位置センサM cと比較して、高温位置センサM hのソース電極3 1と直列結合された上記追加の抵抗値は回路ノード1 4 7に電圧オフセットを付加し、これは高温位置と低温位置との間で検出されるべき温度差数値 T_{diff} に対応する。この電圧オフセットの検出は、比較器4 0の出力端子5 0における出力信号の変化として示される。

【0042】

温度感知インピーダンス(負の温度係数を有するダイオードD 1のような)が上記イン

ピーダンスネットワーク R_1 、 R_2 、 R_3 、 R_4 及び D_1 に含まれるかに依存して、2つの感知動作モードが可能である。温度感知インピーダンスが含まれていない場合は、上記ネットワーク（例えば、 R_2 ないし R_4 からなる）によっては固定の基準オフセット電圧しか供給されず、従って比較器 40 はセンサ M_h と M_c との間で固定の温度差 T_{diff} しか検出しない。この場合、アレイ 11 内のセンサ M_h の最大許容可能な温度は、“低温”位置の温度に従って、即ち低温位置センサ M_c の温度からの固定オフセットとして、変化する。しかしながら、図 2 から分かるように、その温度が上昇するにつれて、各センサからの出力電圧の感度は上昇する。

【0043】

温度感知インピーダンス（ D_1 のような）を、検出される温度差数値 T_{diff} が上記低温位置の実際の温度に従って変化され得るように、含めるのが有利である。このように、図 3 は、負の温度係数のダイオード D_1 が高温位置センサ M_h からの電流経路における追加の抵抗値と並列に結合されたような回路を図示している。このダイオード D_1 は、当該装置の動作時に低温位置センサ M_c と同一の温度であるような当該基体 10 の領域 100 内に配置される。斯かる手段により、 D_1 及び R_3 の並列腕路の抵抗値が所与の温度範囲（例えば、85 ないし 150）にわたり減少するように設計することができ、これにより回路ノード 147 における上記電圧基準オフセットが低温位置センサ M_c における温度に逆に追従するようにすることができる。この電圧基準オフセットの逆追従は、比較器 40 のトリップ点が（アレイ 11 内のセンサ M_h の所与の温度に対して）上記温度範囲にわたり低温位置センサ M_c における温度に余り依存しないようにすることを可能にする。

【0044】

典型的には、アレイ 11 内の最大許容可能動作温度は 350 ないし 400 であろうが、周辺の低温位置回路領域（回路部 100 及び 101 等）における最大許容可能動作温度は約 250 であろう。これらの周辺回路領域の絶対温度を感知するために、他の温度感知回路を基体 10 に収容することができる。この他の温度感知回路は米国特許第 5,336,943 号（出願人整理番号：PHB 33762）公報に開示された原理に基づいて構成することができ、該公報は参照文献として本明細書に組み込まれるものとする。この他の温度感知回路は、低温位置センサ M_c に隣接する（且つ、該センサと等温の）領域 103 内に、上記アレイ 11 から離れて配置することができる。前記温度感知インピーダンス D_1 （存在する場合は）も、この同じ位置に、上記他の温度感知回路と等温的に配置される。

【0045】

2つのソース電極 31 と 32 との間の電位差 $dV(T)$ は、共通第 2 主電極 125 がセル 1a、1b 及び 1c のゲート 23、23b、23c よりも高い電位である状態で当該装置が動作している場合、及び測定電流 I_1 及び I_2 が別個のソース電極 31 及び 32 から導出されている場合は、2つのセンサ M_h と M_c との間の温度差を示す。当該パワー装置のスイッチングの間に、電極 125 上の電位がゲート 23 の電位より低くなるよう減少するにつれて、センサ M_h のセル 1b は低温位置センサ M_c のセル 1c よりも前に飽和状態に入る。セル 1b が飽和状態に入るにつれて、ソース電極 31 と 32 との間の電位差 $dV(T)$ は減少する。この $dV(T)$ の減少は、前記検出回路が高温位置と低温位置との間の温度差を検出する際に累進的に低い感度となり、最終的に如何なる差動温度も検出することができなくなることを意味する。しかしながら、電極 125 上の電圧が斯様な低いレベルである場合は、ソース/ドレイン（又はソース/アノード）電圧も電力熱放散が非常に低くなる程非常に低くなる。このように、セル 1b が飽和した場合は図 3 の回路は動作することができないが、その場合には、アレイ 11 内の熱発生は該回路の動作が必要でない程少ない。

【0046】

アレイ 11 内のセンサ M_h のソース電極 31 への電氣的接続は、該アレイ 11 内の一列の装置セル 1a' 上に延びる導体トラック 45 により形成することができる。このような配置の特別な例が、図 1 に 8 つのセル 1a' 上に延在するトラック 45 を用いて図示されている。典型的には、センサ M_h は大きなアレイ 11 内の一層奥に配置され、その場合には、

トラック 4 5 は数十のセル 1 a' 上を延在する。該トラック 4 5 は、アレイ 1 1 の前記共通ソース電極 2 2 上の絶縁層上を延在することができる。しかしながら、図 1、4 及び 5 の例では、トラック 4 5 はセンサ M h のソース電極 3 1 の延長である。このように、図 1、4 及び 5 に図示した形態では、このトラック 4 5 はソース電極 2 2、3 1 及び 3 2 と同一の金属導体層パターンから形成され、アレイ 1 1 の共通ソース電極 2 2 からはギャップにより分離される。センサ M h の上記導体トラックを収容するために、上記列のセル 1 b 及び 1 a' に対するセルラ領域構造 1 2 ないし 1 5 は、アレイ 1 1 の活性装置セル 1 a に対するものよりも僅かに大きな配置幾何学形状で作成することができる。

【0047】

図 1、4 及び 5 は、この導体トラック 4 5 がどのようにしてアレイ 1 1 の共通ゲート電極 2 3 から及び共通ソース電極 2 2 から電氣的に絶縁することができるかの特別な例を図示している。図 1 及び 5 の特別な例では、上記トラック 4 5 の下の装置セル 1 a' の列は、当該アレイ 1 1 の不活性セルである。これらの不活性セル 1 a' は、アレイ 1 1 の共通ソース電極 2 2 により接触されるソース領域 1 2 を有していない。ソース領域 1 2 を、これらの不活性セル 1 a' から無くすようにすることができるか、及び / 又は絶縁層 2 5 内の接触窓を基体表面 1 0 a がトラック 4 5 により接触される箇所で狭くすることもできる。図 5 は、導体トラック 4 5 の下であって、2 つの活性装置セル 1 a の間の不活性セル 1 a' を示す断面図を図示している。図 5 の特別な例では、アレイ 1 1 の共通ソース電極 2 2 は、上に導体トラック 4 5 が延在する不活性セル 1 a' の列から無くなっている。セルラ領域構造 1 2 ないし 1 5 のソース領域 1 2 も、これら不活性セル 1 a' の絶縁ゲート電極 2 3 の隣りから無くなっている。導体トラック 4 5 は、ソース電極 3 1 の一体的な延長として形成され、不活性セル 1 a' の共通ゲート電極 2 3 からは中間の絶縁層 2 5 により電氣的に絶縁されている。

【0048】

図 6 は、上記検出回路の少なくとも第 1 部 100 が、図 1 及び 4 の装置と集積化することができるかの特別な例を図示している。図 6 の断面の右側延長部は、ソース電極 3 2 の一体的延長である導体トラック 4 8 による、M c の活性センサセル 1 c への M 3 及び R 4 の結合を示している。この特別な実施例では、例示として、図 6 はセンサ M c の周辺部に存在する 2 つの不活性セル 1 c' を示している。トラック 4 5 の下に長い列の不活性セル 1 a' が存在し、該トラックが最初の活性センサセル 1 b に到達する前にアレイ 1 1 内へと奥まで延びることを除き、同様な断面図を M h の活性センサセル 1 b に対する M 1 及び R 3 の結合に関しても描くことができる。N チャンネルエンハンスメント M O S トランジスタ M 1 ないし M 4 は、領域 1 3' 内に n 型にドーピングされたソース及びドレイン領域 5 3 及び 5 4 を形成すると共に、これらの間における表面 1 0 a の領域に絶縁ゲート 5 6 を形成することにより、基体 1 0 の p 型領域 1 3' に既知の方法で集積化することができる。上記領域 1 3' はセンサセル 1 c の領域 1 3 の延長であってもよく、又は n 型領域 1 4 における別の p 型領域であってもよい。抵抗 R 1 ないし R 5 は、基体表面 1 0 a 上の絶縁層 2 5' 上に、薄膜抵抗として（例えば、多結晶シリコンの層 5 2 に）形成することができる。他の例として、抵抗 R 1 ないし R 4 は、基体領域 1 3' にドーピング領域として形成することもできる。ダイオード D 1 は、絶縁層 2 5' 上の多結晶シリコン層 5 2 に薄膜ダイオードとして形成することもでき、又は基体領域 1 3' 内のドーピング領域により形成することもできる。

【0049】

本開示を概略説明及び解説された実施例の両方に関して読むことにより、当業者にとっては他の変形例及び変更例が明らかとなるであろう。このような変形例及び変更例は、半導体装置及びその構成部品の設計、製造及び使用において既知であると共に、ここで述べた特徴の代わりに又は斯かる特徴に加えて使用することができるような均等物及び他の特徴を含むことができる。

【0050】

請求項は、本出願においては特徴の特別な組み合わせに対して記載されているが、本発

明の開示の範囲は、何れかの請求項に記載されている発明と同一のものに関するものであるか否かに拘わらず、及び本発明が解決するのと同じの技術的課題の何れか又は全てを解決するか否かに拘わらず、新規な特徴、又はここに明示的に若しくは暗示的に開示された特徴の何れもの新規な組み合わせ、又はそれらの何れの一般化をも含むものと理解されたい。また、従属請求項の従属性は、幾つかの国における多重請求項従属性に対する要件及び料金低減を満たす目的で限られたものとなっているが、何れか1つの請求項に含まれる技術的特徴は他の請求項の何れか1つの技術的特徴との組み合わせで使用する事ができると理解されたい。専らではないが、特に以下の組み合わせは潜在的に重要である。即ち、請求項5、6、7、9及び10の特徴は、請求項1に従属する請求項の何れか1つとの組み合わせにおいて使用することができる。本発明は、パワー装置及び温度センサ用のバイポーラトランジスタセルラ構造を用いて実施化することができるが、絶縁ゲートトランジスタセルラ構造を用いると特に有利である。このように、パワー装置及び温度センサ用の絶縁ゲートトランジスタセルラ構造は、請求項5のみならず、他の全ての請求項に関しても潜在的に重要である。

【0051】

出願人は、本出願又は本出願から派生する何れかの他の出願の審査過程の間に上記のような特徴又は斯かる特徴の組み合わせに関して新たな請求項を記載するかもしれないことを付言しておく。

【図面の簡単な説明】

【図1】

図1は、本発明による絶縁ゲート型セルラパワー装置の一例の一部の平面図である。

【図2】

図2は、斯かる装置における典型的なセルに関する温度()に対するゲート-ソース電圧 V_{gs} (ボルト) の変化の例を示すグラフであり、異なる製造バッチの両方に対する製造工程の変化による敷居電圧の差から生じるであろう変動も示している。

【図3】

図3は、図1の装置の高温位置及び低温位置温度センサに結合された検出回路の一例の回路図である。

【図4】

図4は、図1の装置の半導体基体の一部の、図1のIV-IV線上のアレイ領域にわたる断面図である。

【図5】

図5は、図1の装置の半導体基体の一部の、図1のV-V線上のアレイ領域にわたる断面図である。

【図6】

図6は、図1の装置の半導体基体の一部の、低温位置センサにわたる(即ち、図1のVI-VI線上の)及び周辺回路の一部にわたる断面図である。

【符号の説明】

- 1 a ... 装置セル
- 1 b ... 高温位置センサセル
- 1 c ... 低温位置センサセル
- 1 0 ... 半導体基体
- 1 1 ... アレイ
- 2 2 ... 共通ソース電極
- 2 3 ... ゲート電極
- 1 2 5 ... ドレイン電極
- 3 1、3 2 ... ソース電極
- 4 0 ... 比較器
- 4 5、4 8 ... 導体トラック
- 1 4 7、1 4 8 ... 回路ノード

100、101... 検出回路

Mh ... 高温位置温度センサ

Mc ... 低温位置温度センサ

【手続補正 2】

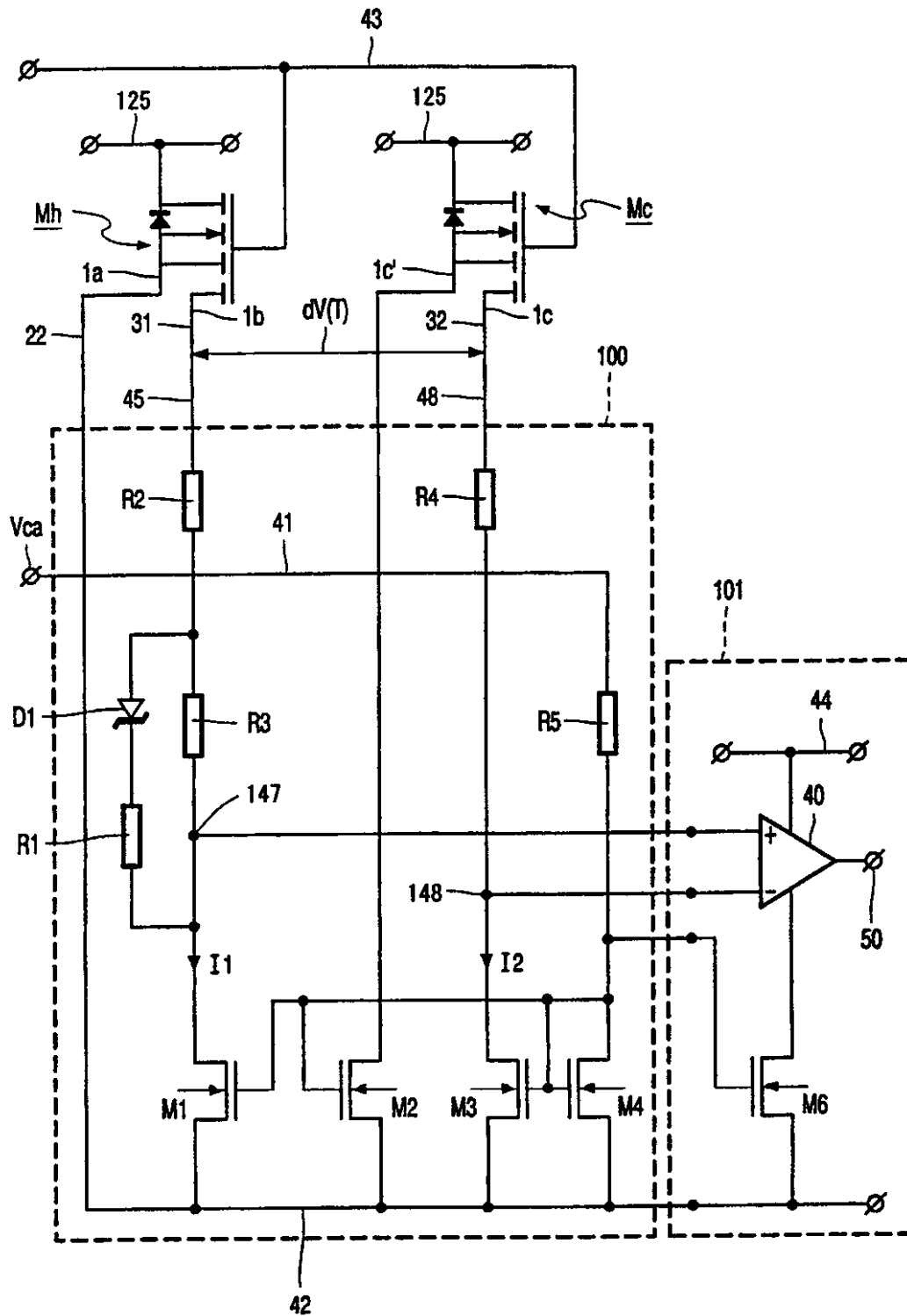
【補正対象書類名】図面

【補正対象項目名】図 3

【補正方法】変更

【補正の内容】

【図 3】



【手続補正 3】

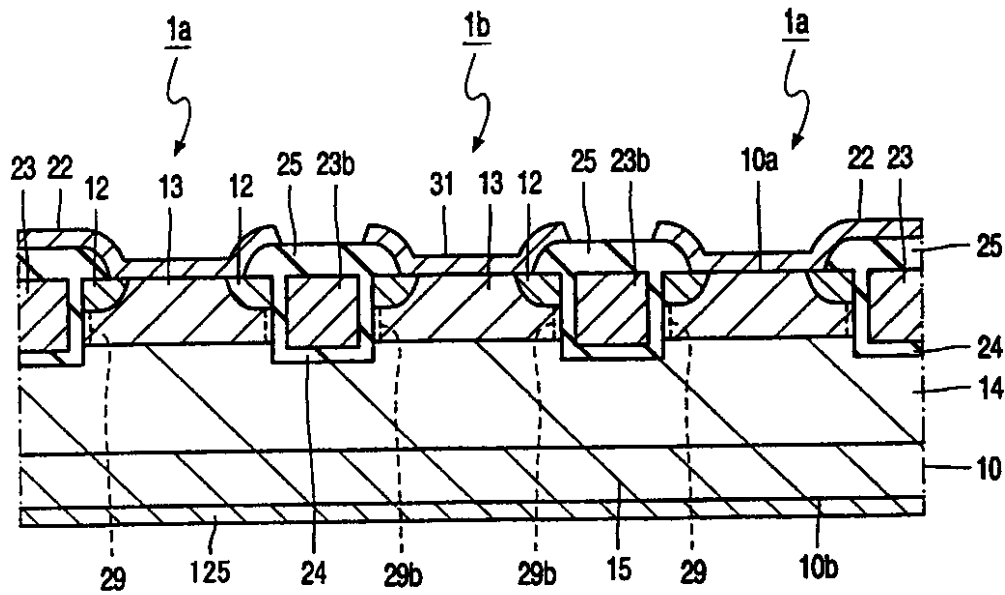
【補正対象書類名】図面

【補正対象項目名】図 4

【補正方法】変更

【補正の内容】

【図 4】



【手続補正 4】

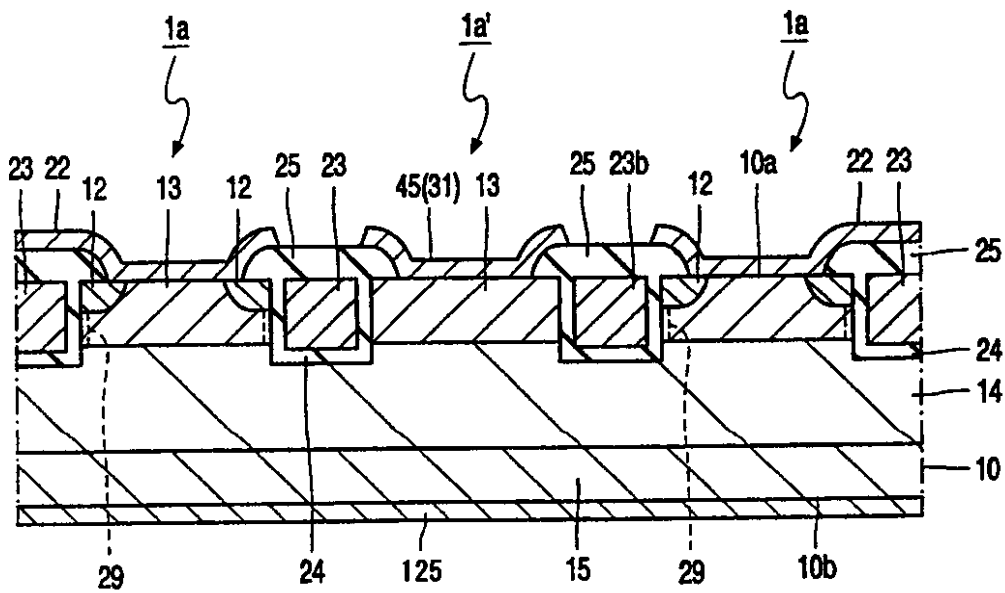
【補正対象書類名】図面

【補正対象項目名】図 5

【補正方法】変更

【補正の内容】

【図 5】



【手続補正 5】

【補正対象書類名】図面

【補正対象項目名】図 6

【補正方法】変更

【補正の内容】

【図 6】

