



(12) 发明专利

(10) 授权公告号 CN 102714263 B

(45) 授权公告日 2015. 11. 25

(21) 申请号 201180004909. 9

(22) 申请日 2011. 02. 25

(30) 优先权数据

10-2010-0017390 2010. 02. 25 KR

(85) PCT国际申请进入国家阶段日

2012. 06. 11

(86) PCT国际申请的申请数据

PCT/KR2011/001357 2011. 02. 25

(87) PCT国际申请的公布数据

W02011/105858 KO 2011. 09. 01

(73) 专利权人 韩国莱太柘晶电株式会社

地址 韩国首尔市

(72) 发明人 赵炳求

(74) 专利代理机构 南京经纬专利商标代理有限公司

公司 32200

代理人 楼高潮

(51) Int. Cl.

H01L 33/50(2006. 01)

(56) 对比文件

CN 101176212 A, 2008. 05. 07, 全文.

CN 101431139 A, 2009. 05. 13, 说明书第 5 页
倒数第 1 段—第 7 页第 2 段, 图 2—3.

CN 101454912 A, 2009. 06. 10, 全文.

CN 101536199 A, 2009. 09. 16, 全文.

TW 200703710 A, 2007. 01. 16, 说明书第 6 页
倒数第 1 段—第 7 页第 2 段, 第 12 页第 1 段—第
15 页第 3 段, 图 1, 图 3.

US 2009/0286335 A1, 2009. 11. 19, 说明书第
[0048]—[0057] 段, 图 3.

审查员 邱广猷

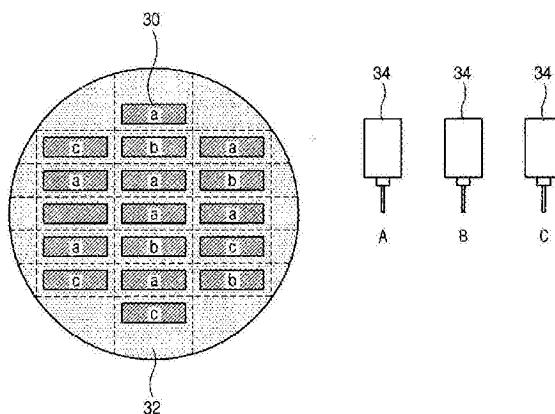
权利要求书1页 说明书16页 附图11页

(54) 发明名称

发光二极管及其制造方法

(57) 摘要

本发明公开一种能够提高生产率的发光二极管及其制造方法。公开的发光二极管的特征在于包括:发光半导体芯片,形成N型半导体层、活性层及P型半导体层;荧光物质层,为使上述发光半导体芯片输出的光转换成需要的光而具有基于上述发光半导体芯片输出的光的波长的荧光体配合比,涂布于上述发光半导体芯片上面;结合层,配置于上述荧光物质层与上述发光半导体芯片之间,把上述荧光物质层结合于上述发光半导体芯片。



1. 一种发光二极管制造方法,用于制造发光二极管,其特征在于包括:

蒸镀步骤,在晶圆基板上蒸镀 N 型半导体层、活性层及 P 型半导体层,形成发光半导体芯片;检测步骤,在晶圆级上针对各个单位芯片检测从上述发光半导体芯片输出的光的波长;配合比决定步骤,利用上述检测的发光半导体芯片的波长数据,为使上述发光半导体芯片能够输出需要的光而决定与之对应的荧光体配合比,在晶圆级上针对各个单位芯片分配所述决定的配合比的荧光体;结合层形成步骤,在把基于上述决定的荧光体配合比的荧光物质涂布于上述发光半导体芯片上之前,在上述发光半导体芯片上面形成结合层;以及荧光物质层形成步骤,在上述结合层的上面,形成基于上述决定的配合比的荧光物质层。

2. 根据权利要求 1 所述的发光二极管制造方法,其特征在于:

还包括一个步骤,在形成上述结合层之前,遮蔽上述发光半导体芯片的一部分区域。

3. 根据权利要求 2 所述的发光二极管制造方法,其特征在于:

还包括一个步骤,在上述荧光物质层的上面形成保护层。

4. 一种发光二极管制造方法,用于制造发光二极管,其特征在于包括:

蒸镀步骤,在晶圆基板上蒸镀 N 型半导体层、活性层及 P 型半导体层,形成发光半导体芯片;检测步骤,在晶圆级上针对各个单位芯片检测从上述发光半导体芯片输出的光的波长;配合比决定步骤,利用上述检测的发光半导体芯片的波长数据,为使上述发光半导体芯片能够输出需要的光而决定与之对应的荧光体配合比,在晶圆级上针对各个单位芯片分配所述决定的配合比的荧光体;荧光物质层形成步骤,形成基于上述决定的配合比的荧光物质层;以及保护层形成步骤,在上述荧光物质层的上面形成保护层。

5. 根据权利要求 4 所述的发光二极管制造方法,其特征在于:

还包括一个步骤,在形成上述荧光物质层之前,遮蔽上述发光半导体芯片的一部分区域。

发光二极管及其制造方法

技术领域

[0001] 本发明涉及发光二极管及其制造方法,尤其涉及一种能够提高生产率的发光二极管及其制造方法。

背景技术

[0002] 发光二极管(Light Emitting Diode:LED)作为高效产品,其使用正在增多,对其的研究开发持续不断。从这一方面而言,难以体现从发光二极管输出的白色光。过去曾尝试了用于体现白色光的多种新方法

[0003] 但是,这些诸多途径不是在晶圆级上,而是在芯片级上执行这种过程。这种途径造成芯片浪费。

[0004] 而且,现存的任何途径均无法以诸如输出光的波长的根本性测量结果为基础,变更荧光体(荧光物质)的比率。

[0005] 因此,要求基于新途径的发光二极管及其制造方法。

[0006] 图1简要显示了以往在芯片级上利用封装工序制造的发光二极管芯片1。

[0007] 如图1所示,显示出以往的把划片完毕的个别发光二极管芯片1贴装于引线框2,在CHIP LEVEL(芯片级)上进行PACKAGING(封装)工序。首先,把发光二极管芯片1附着于带有杯状屏障2b的引线框2的中心部后,利用导线相互连接芯片1上的电极板3与引线框2上形成的电极2a。然后,为输出白色光,考虑白色目标色度坐标,利用分配器D在上述发光二极管芯片1表面分配由对应的荧光体及Si物质配合的荧光体/硅配合物质。

[0008] 上述记述的CHIP LEVEL上的荧光体涂布技术具有如下几种问题。

[0009] 第一,由于是在封装级(CHIP LEVEL)上分配荧光体/硅配合物质(荧光物质),工序复杂,因而生产率低。

[0010] 第二,荧光体/硅配合物质(层)单独与发光二极管芯片1实现粘合,当在荧光体/硅配合物质中的荧光体的配合比增加时,与上述发光二极管芯片1的粘合力减小,在后续工序中,上述荧光体/硅配合层可能剥离。除CHIP LEVEL工序之外,当在晶圆级(WAFER LEVEL)工序中分配荧光体/硅配合层时,剥离问题更加严重。

[0011] 第三,由于荧光体/硅配合层的厚度(最小300um以上)较厚,所以根据发光二极管芯片1的表面位置,平均光路径(OPTICAL MEAN FREE PATH)各异,出现色差(LED BINNING现象)。这种色差的发生在光学设计时带来许多限制因素。因此,要求荧光体/硅配合层的厚度恒定的共形涂层(CONFORMAL COATING)。

[0012] 美国专利第6576488号及美国专利第6686581号提出,利用电泳在LED(Light Emitting Diode)芯片表面上形成荧光体结构。荧光体粉末借助电荷而变成凝胶,借助之后接入的电压所产生的电磁而形成荧光体结构。需要附加于LED芯片表面上,以便导电薄板吸引荧光体,使之附着于导电薄板。

[0013] 美国专利第6650044号提出,利用丝网印刷法在LED芯片表面上形成荧光体结构。就丝网印刷法而言,首先制造模版,为使荧光体粉末在LED芯片表面上固化,需要在荧光体

粉末中添加固化剂。

[0014] 韩国注册专利 10-0869694 的特征是在半导体发光装置（发光二极管芯片）上部涂布荧光体粉末层后，引进保护层 1、2 进行保护。但是，上述荧光体粉末层是直接涂布于上述半导体发光装置上面，存在荧光体粉末层剥离的问题。

发明内容

[0015] 因此，本发明的目的在于提供一种能够提高生产率的发光二极管及其制造方法。

[0016] 本发明的另一目的在于提供一种能够防止荧光体 / 硅配合物质发生剥离的发光二极管及其制造方法。

[0017] 另外，本发明的又一目的在于提供一种能够使荧光体 / 硅配合层的厚度比较恒定的发光二极管及其制造方法。

[0018] 为实现上述目的，针对发光二极管，本发明的发光二极管的特征在于包括：发光半导体芯片，形成 N 型半导体层、活性层及 P 型半导体层；荧光物质层，为使上述发光半导体芯片输出的光转换成需要的光而具有基于上述发光半导体芯片输出的光的波长的荧光体配合比，涂布于上述发光半导体芯片上面；结合层，配置于上述荧光物质层与上述发光半导体芯片之间，把上述荧光物质层结合于上述发光半导体芯片。

[0019] 另外，上述结合层可以包含硅树脂、环氧树脂、有机聚合物、玻璃树脂中的至少一种。

[0020] 其中，还可以包括为保护上述荧光物质层而在上述荧光物质层的上面涂布的保护层。

[0021] 另外，上述保护层可以包含硅树脂、环氧树脂、有机聚合物、玻璃树脂中的至少一种。

[0022] 而且，上述发光半导体芯片输出的上述光的波长可以为蓝色波长或紫外线波长。

[0023] 另外，为实现上述目的，针对发光二极管的制造方法，本发明的发光二极管制造方法的特征在于包括：蒸镀步骤，在晶圆基板上蒸镀 N 型半导体层、活性层及 P 型半导体层，形成发光半导体芯片；检测步骤，检测从上述发光半导体芯片输出的光的波长；配合比决定步骤，利用上述检测的发光半导体芯片的波长数据，为使上述发光半导体芯片能够输出需要的光而决定与之对应的荧光体配合比；结合层形成步骤，在把基于上述决定的荧光体配合比的荧光物质涂布于上述发光半导体芯片上之前，在上述发光半导体芯片上面形成结合层；以及荧光物质层形成步骤，在上述结合层的上面，形成基于上述决定的配合比的荧光物质层。

[0024] 其中，还可以包括一个步骤，在形成上述结合层之前，遮蔽上述发光半导体芯片的一部分区域。

[0025] 另外，还可以包括一个步骤，在上述荧光物质层的上面形成保护层。

[0026] 其中，为实现上述目的，针对发光二极管的制造方法，本发明的发光二极管制造方法的特征在于包括：蒸镀步骤，在晶圆基板上蒸镀 N 型半导体层、活性层及 P 型半导体层，形成发光半导体芯片；检测步骤，检测从上述发光半导体芯片输出的光的波长；配合比决定步骤，利用上述检测的发光半导体芯片的波长数据，为使上述发光半导体芯片能够输出需要的光而决定与之对应的荧光体配合比；荧光物质层形成步骤，形成基于上述决定的配合

比的荧光物质层；以及保护层形成步骤，在上述荧光物质层的上面形成保护层。

[0027] 其中，还可以包括一个步骤，在形成上述荧光物质层之前，遮蔽上述发光半导体芯片的一部分区域。

[0028] 根据上述本发明的发光二极管及其制造方法，具有如下效果。

[0029] 第一，在晶圆级上，按各个单位芯片，决定转换为色度坐标上相同的目标白色光所需的荧光体 +Si 物质，按各个芯片进行涂布，所以，各芯片输出的白色光的色差减小。因此，白色光二极管工序收率增加。

[0030] 第二，由于色差的最小化，在设计利用了各个白色光发光二极管芯片的光学透镜时，设计自由度增加。

[0031] 第三，由于是在晶圆单位上，每个芯片完成荧光体涂布工序，所以，在封装步骤中，不需要按各个芯片对具有类似范围波长的 LED 进行分类的分选 (sorting) 工序。另外，不是在封装步骤中，而是在晶圆级上已经获得了白色度坐标，因而不发生另外追加的封装工序及材料费用。

[0032] 第四，由于是在晶圆级上制作白色光芯片，所以，生产装备投资减少，白色光二极管芯片管理费用减少，特别是不需要用于分类的分选装备等执行封装工序所需的设备。

[0033] 第五，由于是在晶圆级上按芯片完成白色光二极管芯片，所以，在对应于利用倒装 (flip) 芯片方式的 COM (chip on module)、COB (chip on board: 板上芯片) 时，可以省略另外的贴片 (die attach)、接线、荧光体涂布等原有工序，从而能够减少工序费用、材料费用等。

[0034] 第六，由于模块内构成的发光二极管芯片之间的距离实现最小化，因而能够构成高密度集成化的点光源 (point source) 概念的光源，有利于光学设计，另外，在亮度方面，通过增加模块内发光二极管芯片的个数，能够构成高亮度照明。

[0035] 第七，为使一个发光二极管芯片内的亮度增加而增大芯片尺寸时，即使在一个芯片内，也可能发生波长分散，但本发明可以按单位芯片进行波长补偿，因而能够体现均一颜色。

[0036] 第八，由于进行接线的电极板个数减少，所以可以极大地减小实际未进行接线的电极板的大小。因此，工序进一步简化，生产率得到提高。另外，可以具有亮度对应于电极板的面积减小部分而相应增加的附加效果。

[0037] 第九，由于接线的电极板个数减少，因此还可以减少封装工序费用。获得增大量产性的效果。

[0038] 第十，当在晶圆级上，1 个模块由红、绿、蓝构成的情况下，在一个模块中，可以实现多种颜色的组合。这可以应用于室外 / 室内电子显示牌及高级设计照明等，设计成 RGB 颜色存在于非常接近的距离，可以用于体现多种颜色。特别是在要求多种颜色的室内装饰等的高级照明、室内外电子显示牌等中，可以利用最小像素单位体现基于 RGB 的多种颜色。

[0039] 第十一，在芯片级及晶圆级荧光体形成工序中均可应用，可完成在荧光体形成工序中要求的实现 BINNING 现象最小化的荧光体 / 硅配合层的共形涂层 (CONFORMAL COATING)。另外，可以容易地控制荧光体 / 硅配合比，能够补偿芯片的波长分散。

[0040] 第十二，执行发光半导体装置基板与荧光体 / 硅配合层的粘合功能，起到有助于增进粘合的作用。

[0041] 第十三,通过引进荧光体保护层,可以防止进行后续封装工序时,在荧光体 / 硅配合层可能发生的表面损伤 / 划痕等。

附图说明

[0042] 图 1 是简要显示以往封装级上的涂布了荧光体 / 硅配合层的发光二极管的附图,

[0043] 图 2 是发光二极管晶圆内的芯片波长分散度图表,

[0044] 图 3 是色度坐标系以及表,表显示了针对体现相同色度坐标的白色光所需的芯片种类 1、2、3 测量的芯片波长及与之对应的荧光体 +Si 配合比,

[0045] 图 4 是简要显示本发明发光二极管制造方法的在晶圆级上按各芯片进行的共形涂层 (CONFORMAL COATING) 方式的附图,

[0046] 图 5 是显示本发明第 1 实施例的发光二极管制造方法的共形涂层步骤的示意图,

[0047] 图 6 是显示本发明第 2 实施例的发光二极管制造方法的共形涂层步骤的示意图,

[0048] 图 7 是显示本发明第 3 实施例的发光二极管制造方法的共形涂层步骤的示意图,

[0049] 图 8 是简要显示本发明第 4 实施例的发光二极管制造方法的流程图,

[0050] 图 9 是本发明第 5 实施例的形成了半导体模块 100 的晶圆 100 的简要俯视图,

[0051] 图 10 是简要显示为形成本发明第 5 实施例的半导体模块 100 的荧光层 127 而按各芯片进行的共形涂层 (CONFORMAL COATING) 方式的附图,

[0052] 图 11 是本发明第 6 实施例的形成了半导体模块 200 的晶圆 100 的简要俯视图,

[0053] 图 12 是本发明第 7 实施例的半导体模块 300 的简要俯视图,

[0054] 图 13 是本发明第 8 实施例的半导体模块 400 的简要俯视图,

[0055] 图 14 是本发明第 9 实施例的半导体模块 500 的简要俯视图,

[0056] 图 15 是简要显示本发明第 10 实施例的发光二极管结构的附图,

[0057] 图 16 是简要显示本发明第 11 实施例的发光二极管结构的附图,

[0058] 图 17 是用于说明本发明第 12 实施例的发光二极管制造方法的附图,

[0059] 图 18 是用于说明本发明第 13 实施例的发光二极管制造方法的附图。

具体实施方式

[0060] 如上所述,本发明涉及一种通过涂布荧光体 / 硅配合层,从而能够输出所需波长的光的发光二极管及其制造方法。更详细地说,假定在晶圆级上,测量从发光二极管 (LED) (假定蓝色 LED、紫外 LED) 放出的光的波长。以上述波长测量结果为基础,在上述 LED 上涂布共形涂层。上述共形涂层具有基于上述波长的荧光体配合比。另外,荧光体配合比包括黄色、绿色或红色中的至少一种颜色。因此,上述 LED 输出的光使用共形涂层而转换成白色光。在本发明的实施例中,这些步骤在晶圆级上执行,能够获得更好的均匀性和一惯性。

[0061] 另一方面,在 LED 芯片的外延 (EPI) 工序中的 MOCVD (metal organic chemical vapor deposition: 金属有机物化学气相淀积) 工序中,由于工序偏差及设备偏差,在 LED 晶圆内的各个芯片之间,存在波长分散。在图 2 中,是测量任意 LED 晶圆 12 内的芯片 10 的蓝色光波长的结果。晶圆 12 内的芯片 10 不具有一个相同的单一波长,而呈现芯片 10 间的波长分散。通常情况下,当芯片 10 间的波长发生 5nm 以上差异时,人们可目视感知。

[0062] 图 3 显示了 RGB 色度坐标系。如图 2 所示,在同一晶圆 12 内存在芯片 10 间波长

分散的状态下,当为把同一晶圆 12 上的芯片 10 转换为白色光而在晶圆级上统一应用同一荧光体时,白色度坐标因芯片而异。因此,只有根据各个的个别芯片 10 的波长,应用互不相同的荧光体配合比,才能够体现相同白色度坐标的白色光。

[0063] 图 3 的色度坐标系中,蓝色部分的 1 号是芯片的波长为 a 的情形,此时,如要形成白色目标色度坐标,则黄色、绿色及红色 (Y、R、G) 荧光体的配合比应适用 A。另外,2 号和 3 号是各个芯片的波长为 b、c 的情形,此时,如要形成与 1 号相同的白色目标色度坐标,则荧光体的配合比应分别适用不同于 A 的 B、C。其中,上述配合比的荧光体可以与硅 (Si) 一同配合。

[0064] 如果针对波长分别是 a、b、c 的不同芯片,应用相同配合比的荧光体及硅 (Si)A 的荧光层,则 3 种芯片将分别具有不同的白色目标色度坐标。如果白色度坐标不同,当把 LED 用于 LCD (Liquid Crystal Display :液晶显示器) 显示装置使用的 BLU (Back Light Unit :背光单元)、照明等时,由于发生色散,在构成产品方面存在困难。由于这种问题,涂布荧光体的工序在并非晶圆级的 LED PKG (package :封装) 工序时,在个别芯片级上完成,在涂布荧光体的工序之前,首先完成按各芯片输出的蓝色光的波长对个别芯片进行分类 (RANKING) 的工序。

[0065] 但是,在封装工序中,当按个别芯片完成荧光体涂布时,除上述分选工序之外,还应按分选的个别芯片进行保管、维护,工序流程增加,变得更加复杂,因而成为产品成本上升的主要因素。

[0066] 在图 1 中,以图示方式显示了在各个个别芯片级上进行荧光体涂布的工序。首先,在 CUP18 所在的引线框 16 中,在 CUP18 的中心附着 LED 芯片 10,上述 LED 芯片 10 的金属板 20 与上述引线框 16 的电极线 22 利用导线 24 相互连接。为形成白色目标色度坐标,在上述 LED 芯片 10 表面分配 (dispensing) 根据相应芯片的波长设计的涂覆层 14 (荧光体 + Si 物质)。

[0067] 上述记述的在芯片级上的荧光体涂布技术 (涂覆技术) 带有几个问题。

[0068] 第一,由于荧光体 +Si 的厚度 (最小 300um 以上) 较厚,所以平均光路径 (OPTICAL MEAN FREE PATH) 因 LED 芯片表面位置而异,出现色差 (LED BINNING 现象)。这种色差的发生在光学设计时带来许多限制因素。

[0069] 第二,由于涂布荧光体的工序不是在晶圆级上,而是在芯片级上完成,因此,在封装后因白色度坐标偏差而发生不良时,除芯片费用之外,还追加发生另外的封闭材料及工序费用。

[0070] 第三,为进行芯片级涂布,伴随着事先针对晶圆内芯片的波长分散,按相同波段进行分选的工序,在这种情况下,发生较长的工序时间及设备投资费用等。如果在晶圆级上完成对各个单位芯片的荧光体涂布工序,则不需要另外的分选工序,不是在封装级,而是在晶圆级上已经获得白色度坐标,因此,当发生不良芯片时,不追加发生另外的封装工序及材料费用。

[0071] 如上所述,在本发明中,白色发光二极管制造方法不同于芯片级封装方法,是在晶圆级上完成白色发光二极管制造工序。特别是在上述相对较低阶段的晶圆级上,按各个单位芯片预先测量波长数据,为按与各个单位芯片相应的波长转换为相同的目标白色光,正确地决定与测量的波长相应的荧光体 (黄色 (yellow:Y)、绿色 (green:G)、红色 (red:R))

配合比,在晶圆级上,针对各个单位芯片分配上述决定的配合比的荧光体,通过这种方法,按单位芯片,在其表面上形成具有既定厚度的涂覆层。通过这种方式,上述荧光物质共形涂层(conformal coating)的厚度与在芯片级上形成的相比,其厚度相对较薄。

[0072] 在图 4 中,以图示方式显示了本发明共同应用的发光二极管制造方法的荧光物质涂布过程。为针对晶圆 32 内所有芯片 30 体现相同的白色度坐标,以对所有芯片 30 的波长进行测量的结果为基础,决定将涂布于各个单位芯片 30 的适宜的荧光体配合比。例如,当是波长 a 时,则为 A 的配合比,当是波长 b 时,则为 B 的配合比,当是波长 c 时,则为 C 的配合比。针对上述 3 种以上的多个配合比,准备相同的 3 个分配器 34A、34B、34C (dispenser),各个分配器含有配合比不同的荧光体。上述多个分配器 34A-34C 如图 4 所示,在晶圆级上,分配分别属于各个单位芯片的荧光体 + 硅 (Si) 物质(以下简称“荧光物质”),在芯片上面形成荧光体共形涂层(conformal coating)。从而能够通过晶圆级上涂布荧光体,体现输出白色光的白色 LED (white LED)。

[0073] 其中,上述晶圆 32 上的涂布荧光物质之前的 LED 芯片 30 可以称为发光部。上述发光部的结构由 N 层、P 层及活性层构成,这种结构已经众所周知,因此省略详细说明。

[0074] 其中,所谓晶圆级,是指在切割分离晶圆上形成的各个单位个别 LED 芯片 30 之前的晶圆阶段。

[0075] 其中,分配器的个数越多,越能够在晶圆级上形成的具有多种波长分散的个别单位芯片上,涂布配合比更加准确的荧光物质。

[0076] 根据情况,也可以利用上述多个分配器 34A-34C,在每个晶圆级单位芯片上涂布任意配合比的荧光物质。如果更详细地说明,可以使用上述多个分配器 34A-34C 中的配合比互不相同的至少 2 个以上分配器,在一个单位芯片上多次涂布配合比互不相同的荧光物质,从而能够涂布所需的任意配合比的荧光物质。即,上述多次涂布的荧光物质最终成为所需的任意配合比的荧光层。

[0077] 下面提出本发明的荧光体 + 硅 (Si) (荧光物质) 在晶圆级上独立地按各个单位芯片 30 涂布的 3 种实施例。

[0078] 在图 5 中显示了第 1 实施例。

[0079] 此时,晶圆 32 内的芯片 30 与芯片 30 之间的切割道 (scribe line) 利用含有石蜡 36 的物质(也可以含有其他物质)进行印刷。因此,能够防止上述荧光物质涂布于上述切割道。然后,金属板部分也沿板线用含有石蜡 36 等的物质进行印刷,使将利用分配器分配的荧光体 + 硅 (Si) 的荧光物质无法渗透到金属板 35 部分。此时,在印刷石蜡等物质的情况下,上述荧光物质涂覆层的厚度大致为 100 μm 水平。石蜡物质的主要功能是起到引导屏障 38 (guide dam) 作用,使涂布于上述芯片 30 上的荧光物质不流动,而是存在于其内部。

[0080] 本实施例的发光二极管制造方法如下。

[0081] (1) 在晶圆级上测量各二极管芯片 30 的波长;

[0082] (2) 按测量的波长组,决定与白色目标色度坐标对应的荧光体 (Y, G, B) 和 Si 的配合比;

[0083] (3) 如图 5 所示,在晶圆 32 内的各芯片 30 上,在切割道 (scribe line) 与金属板 35 部分印刷石蜡 36 等物质,形成引导屏障 38;

[0084] (4) 涂布荧光物质,荧光物质由荧光体和硅 (Si) 物质构成,其中,荧光体为体现

白色目标色度坐标而具有与晶圆 32 中各个芯片 30 的波长相应的配合比,硅 (Si) 物质用于使上述荧光体能够良好地附着于上述芯片 30 的上部;

[0085] 其中,含有上述特定配合比的荧光体与上述硅物质的荧光物质可以通过上述多个分配器(图 4 的 34A-34C)进行分配。

[0086] (5) 在烘箱中对上述荧光体+硅(Si)物质进行硬固化(hard curing);

[0087] (6) 然后,沿上述切割道,从上述晶圆 32 上切割下涂布了荧光物质的上述芯片 30。

[0088] 其中,在图 5 中,虽然说明的是按个别芯片 30 形成切割道的情形,但是,在波长分散处于误差范围内,可利用相同的分配器涂布上述荧光物质的情况下,例如在可以利用一个分配器同时对 2 个芯片 30 执行荧光物质涂布的情况下,切割道也可以根据需要,以环绕 2 个芯片 30 的形态形成。

[0089] 根据需要,当相邻的 3 个以上的多个芯片 30 拥有误差范围内的波长分散,可利用一个分配器涂布荧光物质时,也可以环绕上述 3 个以上的多个芯片 30 地形成切割道。

[0090] 另外,在上述(3)及(4)步骤之间,还可以包括一个判别步骤,从上述晶圆 32 上的个别芯片 30 的测量波长数据,判断上述个别芯片 30 应当由哪个分配器涂布荧光物质。即,上述个别芯片 30 的波长分散可能会表现多种多样,因此,为利用限定的分配器涂布荧光物质,可以决定利用各分配器能够补偿的波长分散的范围。

[0091] 其中,如果是多个分配器分别已经决定了既定荧光体配合比的情形,那么,上述(2)步骤可以用以下判别步骤取代,即,从通过(1)步骤测量的上述晶圆 32 上的个别芯片 30 的波长数据,判别上述个别芯片 30 适合上述多个分配器中的哪一个。

[0092] 下面参照图 6,说明本发明的第 2 实施例。

[0093] 此时,芯片 30 与芯片 30 之间的切割道和金属板 35 部分可以利用丝网印刷 40(silk screen)或金属掩模 40(metal mask)等封堵,以使将分配的荧光体+硅(Si)的荧光物质无法渗透。实施封堵后,利用分配方法,在晶圆级上,按照各个单位芯片的波长,分配荧光体+硅(Si)物质。下面更详细地说明本发明的发光二极管制造方法。

[0094] (1) 在晶圆级上测量各个构成的二极管芯片的波长;

[0095] (2) 按测量的波长组,决定与白色目标色度坐标对应的荧光体(Y, G, B)与硅(Si)的配合比;

[0096] (3) 如图 6 所示,在晶圆内的各芯片上,利用丝网印刷 40 封堵切割道 37(scribe line)和金属板 35 部分;

[0097] (4) 为体现白色目标色度坐标,把由配合比对应于晶圆中各芯片波长的荧光体及硅(Si)物质构成的荧光物质涂布于每个芯片;

[0098] (5) 简易固化荧光体+Si 物质;

[0099] (6) 去除丝网印刷及/或金属掩模模具;

[0100] (7) 在烘箱中对荧光体+硅(Si)的荧光物质进行硬固化(HARD CURING)。

[0101] 其中,根据情况,上述(5)的简易固化步骤也可以省略。

[0102] 下面参照图 7,说明本发明的第三实施例。

[0103] 此时,芯片 30 与芯片 30 之间的切割道 37(scribe line)和金属板 35(metal pad)部分利用光刻胶(photoresist: PR)的牺牲层 42 及/或有机物进行遮蔽,以使分配的荧光

体 + 硅 (Si) 的荧光物质无法渗透。实施遮蔽后,利用分配方法,在晶圆级上,按照各个单位芯片的波长,分配荧光体 + 硅 (Si) 的荧光物质。下面更详细地说明本实施例的发光二极管制造方法。

[0104] (1) 在晶圆单位上测量各个构成的二极管芯片的波长;

[0105] (2) 按测量的波长组,根据白色目标色度坐标,决定荧光体 (Y, G, B) 与硅 (Si) 的配合比;

[0106] (3) 如图 7 所示,在晶圆内的各芯片上,利用上述牺牲层等遮蔽切割道和金属板部分;

[0107] (4) 为体现白色目标色度坐标,涂布具有对应于晶圆中各芯片波长的配合比的荧光体 + 硅 (Si) 的荧光物质;

[0108] (5) 在烘箱中对荧光体 + 硅 (Si) 的荧光物质进行硬固化 (HARD CURING);

[0109] (6) 去除上述切割道 (scribe line) 和金属板部分的牺牲层 PR 等。

[0110] 下面参照图 8,详细说明本发明的第 4 实施例的发光二极管制造方法。

[0111] 首先,在晶圆上形成多个 LED 芯片 S10。其中,上述 LED 可以是输出蓝色或紫外线的蓝光 LED 或 UV (ultra-violet : 紫外线) LED。

[0112] 然后,在上述晶圆上测量各个 LED 芯片输出的固有波长值 S20。

[0113] 然后,为补偿上述 LED 芯片的波长分散,决定对应于晶圆上各个 LED 芯片的波长值的荧光体配合比 S30。其中,在 S10 步骤中,利用半导体工序形成的 LED 并非分别输出相同的波长,而是带有误差,波长处于分散状态,因此,为了进行转换,使之输出相同色度坐标上的白色光,为进行光转换而与个别 LED 芯片的测量波长相对应地决定荧光体配合比,以使各个个别 LED 芯片输出相同色度坐标上的白色光。

[0114] 然后,如图 4 所示,求出映射图 S40,映射图显示了准确对应于晶圆上各个 LED 芯片的测量波长值的荧光体配合比。

[0115] 按照上述映射图的合作比,混合各合作比种类的多种荧光体与硅并进行脱泡 S50。

[0116] 把按照上述映射图混合的荧光物质 (适宜合作比的荧光体 + 硅 (Si)) 涂布于晶圆上的各 LED 芯片 S60。

[0117] 以上述晶圆状态对上述荧光物质进行硬化 S70。

[0118] 沿上述晶圆上的切割道,切割上述个别 LED 芯片,从晶圆上分离 S80。

[0119] 其中,在遮蔽上述切割道及上述 LED 芯片的金属板后涂布上述荧光物质,已在第 1 至第 3 实施例中说明,因此省略。

[0120] 以上对通过在晶圆级上涂布荧光体 / 硅配合层而制造单一 LED 芯片的方法进行了说明,下面对在晶圆级上相互导电连接单一 LED 芯片的发光二极管模块制造方法进行说明。

[0121] 本发明第 5 实施例的发光二极管模块 100 (Light Emitting Diode Module) 如图 9 所示,通过相互导电连接在晶圆 110 上形成的 2 个以上发光二极管芯片 120、120a、120b 形成。即,上述发光二极管模块 100 意味着在晶圆 110 上相互导电连接的多个发光二极管芯片 120、120a、120b。

[0122] 上述多个发光二极管芯片 120、120a、120b 可以相互串联或并联连接。

[0123] 其中,上述多个发光二极管芯片 120、120a、120b 分别包括在晶圆 110 上蒸镀形

成的N型半导体层（图中未示出）、活性层（图中未示出）及P型半导体层（图中未示出）。

[0124] 在图9中，右侧附图是形成了左侧至少一个发光二极管模块100的晶圆110主要部分放大俯视图。显示了由2个发光二极管芯片构成的示例，即，显示了由利用金属线125、126相互导电连接的第1发光二极管芯片120a及第2发光二极管芯片120b构成的发光二极管模块100。当然，上述发光二极管模块100也可以由3个以上的发光二极管芯片构成。

[0125] 第1及第2发光二极管芯片120a、120b包括分别用于向N型半导体层（图中未示出）及P型半导体层（图中未示出）接入偏置电压的N型电极板124a、124b及P型电极板121a、121b。

[0126] 上述第1发光二极管芯片120a的上述P型电极板121a与上述第2发光二极管芯片120b的上述P型电极板121b利用在上述晶圆110表面上通过半导体工序形成的金属线125相互导电连接。另外，上述第1发光二极管芯片120a的上述N型电极板124a与上述第2发光二极管芯片120b的上述N型电极板124b也可以利用金属线126相互导电连接。

[0127] 上述金属线125、126可以在形成上述P型及N型电极板121a、121b、124a、124b时同时形成，或是通过另外的金属薄膜蒸镀，通过涂布/蚀刻工序形成。上述金属线125、126优选紧靠切割道(scribe line)配置，以使发光二极管的光释放不会因上述金属线125、126受到妨碍。稍后沿上述切割道(scribe line)，按模块进行划片。其中，上述切割道(scribe line)可以环绕发光二极管模块100地形成。

[0128] 其中，在形成上述金属线125、126之前，也可以检测上述晶圆110上的包括第1及第2发光二极管芯片120a、120b在内的所有个别发光二极管芯片120的波长。检测方法是可向上述各个发光二极管芯片120上形成的N型及P型电极板接入偏置电压，检测出个别发光二极管芯片120的输出光的波长。

[0129] 当然，根据需要，也可以在形成上述金属线125、126后，按晶圆110上形成的多个发光二极管模块100，检测模块100输出的输出光的波长。更详细而言，为检测形成了上述金属线125、126的上述第1及第2发光二极管芯片120a、120b的输出光的波长，向上述P型电极板121a与上述N型电极板124b接入偏置电压。

[0130] 上述发光二极管模块100还包括涂布了荧光物质的荧光层127，荧光物质具有对上述输出光波长进行补偿，转换成所需光的荧光体配合比。其中，涂布上述荧光层127时，可以在至少一个P型电极板及N型电极板上进行遮蔽，不涂布上述荧光层127，以便上述模块100能够导电连接外部引线框（图中未示出）。另外，为使上述荧光层127不流动，而是能够存在于其内部，可以在上述发光二极管模块100的边界区域，利用石蜡物质等形成引导屏障（图中未示出）。在上述引导屏障（图中未示出）内，利用后述的分配器涂布上述荧光物质。

[0131] 根据情况，在形成上述荧光层127之前，也可以在上述发光二极管模块100的P型电极板121a、121b中的某一个上以及N型电极板124a、124b中的某一个上形成导线128。在形成了导线128的上述发光二极管模块100上，也可以不进行上述的格外遮蔽，直接形成上述荧光层127。上述发光二极管模块100可以通过上述导线128导电连接于外部的引线框。

[0132] 如图3所示，在晶圆110上的发光二极管芯片120间存在波长分散。假定以输出蓝色光的蓝光LED为例，大致具有440~470nm的波长范围，通常情况下，在芯片120间的波

长发生 5nm 以上差异时,人们可以目视感知。因此,为了利用具有不同波长分散的发光二极管芯片 120 输出所需的光,需要应用荧光体配合比互不相同的荧光层。

[0133] 如果更详细地说明,在图 3 的色度坐标系中,蓝色部分的 1 号是芯片波长为 a 的情形,此时,如要形成白色目标色度坐标,黄色、绿色及红色 (Y, R, G) 荧光体的配合比应适用 A。另外,2 号与 3 号分别是芯片波长为 b、c 的情形,此时,如要形成与 1 号相同的白色目标色度坐标,荧光体的配合比应分别适用不同 A 的 B、C。其中,上述配合比的荧光体可以与硅 (Si) 一同配合。

[0134] 如果针对波长分别是 a、b、c 的不同芯片,应用相同配合比的荧光体及硅 (Si)A 的荧光层,则 3 种芯片将具有各不相同的白色目标色度坐标。如果白色度坐标不同,当把 LED 用于 LCD (Liquid Crystal Display) 显示装置使用的 BLU (Back Light Unit)、照明等时,由于发生色散,在构成产品方面存在困难。

[0135] 在图 10 中,以图示方式显示了本发明共同应用的晶圆 110 上的发光二极管芯片 120 荧光物质涂布过程。

[0136] 如图 10 的左侧所示,可以检测出晶圆 110 上的所有发光二极管芯片 120 的输出光具有“a”、“b”、“c”3 种类型的分散。

[0137] 为针对晶圆 110 内所有芯片 120,使各芯片 120 能够输出所需的输出光,以对所有芯片 120 的波长进行测量的结果为基础,决定将涂布于各个单位芯片 120 的适宜的荧光体配合比。当所需的输出光是白色光时,即,当是白色目标色度坐标时,如上述图 3 所示,当芯片 120 的检测出的波长为“a”时,则为 A 的配合比,当是波长“b”时,则为 B 的配合比,当是波长“c”时,则为 C 的配合比。针对上述 3 种以上的多个配合比,准备相同的 3 个分配器 34A、34B、34C (dispenser),各个分配器含有配合比不同的荧光体。上述多个分配器 34A-34C 如图 10 所示,在晶圆级上向各个单位芯片分配相应的荧光体 + 硅 (Si) 物质 (以下简称“荧光物质”),在芯片上面形成荧光体共形涂层 (conformal coating)。于是,在芯片上面形成了上述涂覆层 127。从而通过在晶圆级上的荧光体涂布,能够形成输出所需光的发光二极管模块 100。

[0138] 其中,发光二极管模块 100 由上述多个发光二极管芯片 120a、120b 构成,其输出的输出光波长是各单位个别芯片 120a、120b 输出光的总和,检测上述波长时,在按模块 100 进行检测的情况下,波长补偿也可以按模块 100 进行。假定可以在由 2 个二极管芯片 120a、120b 构成的上述发光二极管模块 100 上涂布相同配合比的荧光物质。如图 4 所示,假定上述发光二极管模块 100 的输出光波长为“a”,白色光是最终要转换的所需的光,那么,在上述发光二极管模块 100,可以利用相应的分配器 34A 涂布共形涂层,形成荧光层 127。

[0139] 如上所述,在晶圆 110 上形成的至少一个的发光二极管模块 100,通过对上述晶圆 110 进行烘箱固化,使上述涂布的荧光体 127 硬化后,通过沿上述切割道进行切割,可以最终形成。

[0140] 以上显示了上述第 1 及第 2 发光二极管芯片 120a、120b 并联连接的情形,但根据情况,也可以串联连接。

[0141] 下面参照图 9,对以上说明的发光二极管模块 100 的制造方法进行说明。

[0142] 首先,在晶圆 110 上蒸镀形成 N 型半导体层、活性层及 P 型半导体层 S110。

[0143] 然后,形成连接于上述晶圆 100 上的上述 N 型半导体层的 N 型电极板及上述 P 型

半导体层的 P 型电极板 S120。

[0144] 向上述 N 型电极板 124a、124b 及 P 型电极板 121a、121b 接入偏置电压,按上述晶圆 100 上的各个发光二极管芯片 120,检测输出光的波长 S130。其中,上述 N 型电极板及上述 P 型电极板形成步骤 S120 可以在上述波长检测步骤 S130 之后、在后述涂覆层形成步骤 S160 之前的过程中的任意步骤完成。

[0145] 以上述检测的波长为基础,决定用于把上述多个发光二极管芯片 120 的输出光转换成所需光的荧光体配合比 S140。

[0146] 在上述晶圆 110 上形成把上述多个发光二极管芯片 120 中的至少 2 个以上相互导电连接的金属线 125、126,制成发光二极管模块 100S150。

[0147] 其中,形成上述 S150 步骤的金属线 125、126 的过程可以比上述波长检测步骤 S130 及上述电极板形成步骤 S120 更早进行。此时,上述输出光的波长检测不是按各个发光二极管芯片 120 进行,而是可以按发光二极管模块 100 进行。而且,后述的荧光体涂覆层 127 也不是按各个发光二极管芯片 120 进行,而是可以按发光二极管模块 100 完成涂布。即,如图 3 所示,当上述的由 2 个发光二极管芯片 120a、120b 构成的发光二极管模块 100 的输出光波长检测为“a”时,利用分配器 34A 把具有与之相应的荧光体配合比“A”的荧光物质涂布于发光二极管模块 100 上,从而能够执行波长补偿。

[0148] 按照上述 S140 步骤中决定的上述荧光体配合比,在上述多个发光二极管芯片 120 的每个上涂布荧光物质,形成荧光体涂覆层 127S160。其中,在形成上述荧光体涂覆层 127 之前,可以利用石蜡,在上述晶圆 110 上的各发光二极管芯片 120 上形成作为上述涂覆层 127 边界的引导屏障(图中未示出)。

[0149] 对在各个发光二极管芯片 120 上形成了上述荧光体涂覆层 127 的上述晶圆 110 进行烘箱固化 S170。上述荧光体涂覆层 127 因而硬化。

[0150] 最终,在上述晶圆 110 上,对上述发光二极管模块 100 进行划片 S180。其中,划片可利用激光切割等进行。

[0151] 在以上的第 5 实施例中,针对由 2 个发光二极管芯片 120a、120b 构成的发光二极管模块 100 进行了说明。这只是一个示例而已,当然,模块也可以由 3 个以上的发光二极管芯片构成。

[0152] 另外,在上述晶圆 110 上,既可以只形成一个种类的模块,根据情况,也可以形成多个种类的模块。其中,模块的种类不仅因上述发光二极管芯片的个数而异,还会因构成的发光二极管芯片的排列而异。假定 4 个发光二极管芯片按一列连接的模块,即,按 4 行 X 1 列排列的模块,与按 2 行 X 2 列排列的模块可以视为属于不同种类。

[0153] 图 11 是本发明第 6 实施例的发光二极管模块 200 的简要俯视图。图 11 所示发光二极管模块 200 不同于图 1 所示的芯片级封装方法,是由晶圆级上的发光二极管芯片 220 中的 2 个以上(图 11 中是 4 个)发光二极管芯片 220a、220b、220c、220d 之间的 P 型电极板 221a、221b、221c、221d 及 N 型电极板 224a、224b、224c、224d 分别利用金属线 225、226 连接形成。

[0154] 如此一来,在晶圆级上制成相互并联导电连接 4 个发光二极管芯片 220a、220b、220c、220d 的发光二极管模块 200。然后,如上所述,形成由转换成所需光的所需的荧光体/硅配合的涂覆层 227。

[0155] 对形成了上述涂覆层 227 的上述晶圆 110 进行烘箱固化,使上述涂覆层 227 硬化,对上述发光二极管模块 200 进行划片。

[0156] 经划片的上述发光二极管模块 200 通过稍后的封装工序,接线于引线框(图中未示出)的电极。此时,在原有封装工序中,需要对引线框(图中未示出)上附着的所有发光二极管芯片的电极板与上述电极进行接线。相反,对上述发光二极管模块 200 而言,由于多个发光二极管芯片 220a、220b、220c、220d 已经利用金属线 225、226 相互导电连接,所以,只把模块 200 内的多个电极板中的一个与电极相互连接即可。即,如图 11 所示,把发光二极管模块 200 的 P 型电极板 224a 和 N 型电极板 221d 接线于上述引线框(图中未示出)的电极即可。因此,在封装时,可以极大地简化接线工序,提高生产率。

[0157] 本第 6 实施例的发光二极管模块 200 与第 5 实施例的发光二极管模块 100 相比,只有构成模块的发光二极管芯片个数不同,其余均相同。因此,在上述第 5 实施例中说明的内容也可以应用于本次第 6 实施例。假定,关于波长检测、决定波长补偿所需的荧光物质配合比、按决定的配合比在发光二极管芯片上形成荧光体涂覆层的说明也全部能够在第 6 实施例中应用。因此,决定省略重复说明。

[0158] 本发明第 7 实施例的发光二极管模块 300 如图 12 所示,包括在晶圆 110 上形成的 4 个发光二极管芯片 320、相互导电连接上述发光二极管芯片 320 的多个金属线 325、326、327、328、329、330。

[0159] 上述金属线 325、326、327 相互导电连接上述 4 个发光二极管芯片 320 上的 P 型电极板 324a、324b、324c、324d。

[0160] 上述金属线 328、329、330 相互导电连接上述 4 个发光二极管芯片 320 上的 N 型电极板 321a、321b、321c、321d。

[0161] 上述发光二极管模块 300 还包括在上述各个发光二极管芯片 320 的上侧形成的荧光体涂覆层 327。

[0162] 上述发光二极管模块 300 可以利用导线 333、335,把 N 型电极板 321a、321b、321c、321d 中的一个 321d 及 P 型电极板 324a、324b、324c、324d 中的一个 324a 与引线框(图中未示出)的电极连接,从而进行封装。

[0163] 本发明第 8 实施例的发光二极管模块 400 如图 13 所示,包括在晶圆 110 上形成的 4 个发光二极管芯片 410、420、430、440、相互导电连接上述 4 个发光二极管芯片 410、420、430、440 的多个金属线 401、402、403。4 个发光二极管芯片 410、420、430、440 以 2 行 x2 列的矩阵结构配置,这一点与第 6 实施例的发光二极管模块 300 相同。

[0164] 上述多个金属线 401、402、403 相互导电连接上述 4 个发光二极管芯片 410、420、430、440 的 P 型电极板 411、421、431、441。因此,上述 4 个发光二极管芯片 410、420、430、440 相互并联连接。

[0165] 另一方面,上述 4 个发光二极管芯片 410、420、430、440 的各个 N 型电极板在荧光体层 427 涂布面的相反面,即在图 13 的晶圆 110 的背面形成。其中,上述 N 型电极板可以作为共同电极进行配备。当然,根据情况,也可以由 P 型电极板取代 N 型电极板,作为共同电极进行配备。其中,上述荧光体层 427 用于补偿波长分散,以便能够输出需要的光,对于其形成方法,已在第 5 实施例中进行了详细说明,故此在本实施例中省略。

[0166] 在封装时,可以利用导线 450 相互连接上述 P 型电极板 411、421、431、441 之一

与引线框（图中未示出）的电极（+），可以利用导线相互连接上述晶圆 110 背面的 N 型电极板与上述引线框（图中未示出）的电极（-）。

[0167] 本发明第 9 实施例的发光二极管模块 500 如图 14 所示，由 6 个发光二极管芯片 510、520、530、540、550、560 构成。作为参考，为便于说明，图 14 显示了经划片的发光二极管模块 500。

[0168] 作为一个示例，可以假定在构成上述发光二极管模块 500 的多个发光二极管芯片中，左侧 2 个发光二极管芯片 510、520 用于输出作为所需光（目标光）的红色（red）光，中间 2 个发光二极管芯片 530、540 以绿色（green）光为目标光（target light），最右侧 2 个发光二极管芯片 550、560 以蓝色（blue）光为目标光。

[0169] 在上述晶圆 110 上，形成 N 型半导体层（图中未示出）、活性层（图中未示出）及 P 型半导体层（图中未示出），形成连接于各个半导体层的 N 型电极板（图中未示出）及 P 型电极板 511、521、531、541、551、561。因此，在上述晶圆 110 上，形成具有波长分散的多个发光二极管芯片。其中，作为一个示例，当在上述晶圆 110 上形成输出蓝色光的发光二极管芯片时，上述发光二极管芯片可以具有大致 420~470nm 范围的波长分散。

[0170] 就以红色光为目标光的上述多个发光二极管芯片 510、520 而言，在上述芯片 510、520 上面涂布的荧光物质具有用于把上述多个发光二极管芯片 510、520 的蓝色光转换为红色光的荧光体配合比。从而，在芯片 510、520 上形成红色光转换涂覆层 517。其中，当上述多个发光二极管芯片 510、520 的各个蓝色光波长不同时，为了补偿为相同波长的红色光，可以把具有互不相同的配合比的荧光物质分别涂布于上述多个发光二极管芯片 510、520。

[0171] 就以绿色光为目标光的上述多个发光二极管芯片 530、540 而言，在上述芯片 530、540 上面涂布的荧光物质具有用于把上述多个发光二极管芯片 530、540 的蓝色光转换为绿色光的荧光体配合比。从而，在芯片 530、540 上形成绿色光转换涂覆层 537。其中，当上述多个发光二极管芯片 530、540 的各个蓝色光波长不同时，为了补偿为相同波长的绿色光，可以把具有互不相同的配合比的荧光物质分别涂布于上述多个发光二极管芯片 530、540。

[0172] 就以蓝色光为目标光的上述多个发光二极管芯片 550、560 而言，为使上述多个发光二极管芯片 550、560 的蓝色光波长相互一致，可以在上述多个发光二极管芯片 550、560 上分别涂布具有互不相同配合比的荧光物质。根据情况，也可以以某一发光二极管芯片 550 为基准，对其余发光二极管芯片 560 的波长进行补偿。上述多个发光二极管芯片 550、560 的蓝色光波长的输出误差在既定范围（假定人们可感知程度的 4nm）以内时，也可以在上述芯片 550、560 上只涂布并未配合上述荧光物质的 Si（硅）物质。从而，能够在上述芯片 550、560 上面形成用于保护芯片的涂覆层 557。

[0173] 上述发光二极管模块 500 可以包括用于按颜色导电连接上述多个发光二极管芯片 510、520、530、540、550、560 的金属线 515、535、555。

[0174] 上述金属线 515 连接上述以红色光为目标光的多个发光二极管芯片 510、520 的 P 型电极板 511、521。其中，为接入输出红色光所需的偏置电压，上述发光二极管芯片 510 的上述 P 型电极板 511 可以通过导线 501 与图中未示出的引线框的（+）电极进行连接。

[0175] 上述金属线 535 连接上述以绿色光为目标光的多个发光二极管芯片 530、540 的

P 型电极板 531、541。其中,为接入输出绿色光所需的偏置电压,上述发光二极管芯片 530 的上述 P 型电极板 531 可以通过导线 502 与图中未示出的引线框的 (+) 电极进行连接。

[0176] 上述金属线 555 连接上述以蓝色光为目标光的多个发光二极管芯片 550、560 的 P 型电极板 551、561。其中,为接入输出蓝色光所需的偏置电压,上述发光二极管芯片 550 的上述 P 型电极板 551 可以通过导线 503 与图中未示出的引线框的 (+) 电极进行连接。

[0177] 在上述晶圆 110 的背面,作为共同电极,可以形成 N 型电极板 (图中未示出)。

[0178] 上述 N 型电极板 (图中未示出) 也可以通过导线 (图中未示出) 连接于上述引线框的 (-) 电极。

[0179] 如上构成的第 9 实施例的发光二极管模块 500 在只向上述多个导线 501、502、503 中的任意一个接入偏置电压的情况下,输出与之对应的颜色的光。

[0180] 另外,在通过上述多个导线 501、502、503 向其中 2 个接入偏置电压的情况下,输出与混色对应的的光。

[0181] 在同时向上述多个导线 501、502、503 接入偏置电压的情况下,可以输出白色光。

[0182] 如上所述,利用一个发光二极管模块 500,可以获得多种颜色的输出光。此时,在一个模块中,金属线设计成能够个别地控制 RGB 颜色,导线按各个颜色进行个别连接。各发光二极管芯片在能够体现红、绿、蓝光地涂布了荧光体 / 硅配合层后,利用划片或激光切割等方法分离成模块单位。分离的模块通过导电连接对光进行控制,可以设计成能够实现体现 RGB 光颜色及进行组合,用于体现多种颜色。特别是在要求多种颜色的室内装饰等的高级照明、室内外电子显示牌等中,能够作为最小 PIXEL 单位,体现基于 RGB 的多种颜色。

[0183] 另一方面,本发明第 10 实施例的发光二极管 600 如图 15 所示,包括:发光半导体芯片 610,由 N 型半导体层 (图中未示出)、活性层 (图中未示出) 及 P 型半导体层 (图中未示出) 构成;荧光物质层 630,为使上述发光半导体芯片 610 输出的光转换成需要的光而具有基于上述发光半导体芯片 610 输出的光的波长的荧光体配合比,涂布于上述发光半导体芯片 610 上面;以及结合层 620,配置于上述荧光物质层 630 与上述发光半导体芯片 610 之间,把上述荧光物质层 630 结合于上述发光半导体芯片。

[0184] 其中,上述荧光物质层 630 可以是由与上述荧光体配合比对应的荧光体和硅配合的荧光体 / 硅配合层。即,意味着由上述荧光物质构成的层 (layer)。其中,也可以用等价的其他物质代替硅物质,或者混合等价的物质。

[0185] 其中,形成上述结合层 620 及上述荧光物质层 630 的工序不仅能够在晶圆级上,还能够在封装级上执行。

[0186] 在图 15 中,上述结合层 620 执行使发光半导体芯片 610 与荧光物质层 630 相互接触的粘合功能,起到增加粘合力的作用。如上所述,在荧光物质层 630 中,荧光体配合比越高,与上述发光半导体芯片 610 基板的粘合 (adhesion) 特性越差,因此,在后续工序中 (WIRE BONDING、FLIP CHIP 接合等),荧光物质层 630 层可能会剥离,上述结合层 620 正是用于防止这种情况。

[0187] 上述结合层 620 可以使用硅树脂、环氧 (EPOXY) 树脂、有机聚合物、玻璃 (GLASS) 树脂等。其中,当荧光物质层 630 形成工序不是在芯片级 (封装级),而是在晶圆级 (WAFER LEVEL) 上进行时,上述荧光物质层 630 与上述发光半导体芯片 610 基板间的结合 (粘合) 特性更加重要。

[0188] 在图 15 中, 荧光物质层 630 在上述结合层 620 上部形成, 为防止因上述荧光物质层 630 厚度偏差而发生色差的 BINNING 现象, 实施了共形涂层 (CONFORMAL COATING)。另外, 为补偿 EPI MOCVD 工序发生的 CHIP 的波长分散, 对荧光体 / 硅的配合比进行了控制。

[0189] 本发明第 11 实施例的发光二极管如图 16 所示, 除在荧光物质层 630 形成之前引进的结合层 620 和上述荧光物质层 630 之外, 还包括用于保护荧光物质层 630 的保护层 640。荧光物质保护层 640 如图 15 所示, 用于在引进荧光物质层 630 之后进行后续 PACKAGE 工序时, 防止在荧光物质层 630 可能发生的表面损伤 / SCRATCH 等。上述荧光物质保护层 640 可以使用硅树脂、环氧 (EPOXY) 树脂、有机聚合物、玻璃 (GLASS) 树脂等。

[0190] 其中, 既可以是上述结合层 620 及上述保护层 640 两者全部形成, 也可以是只形成他们中的任意一者。

[0191] 提出 2 种发光二极管制造方法的实施例, 用于制造上述图 15 及图 16 中提出的本发明的发光二极管。

[0192] 本发明第 12 实施例的发光二极管制造方法如图 15 所示, 包括: 蒸镀步骤, 在晶圆基板 601 上蒸镀 N 型半导体层、活性层及 P 型半导体层, 形成发光半导体芯片 610; 检测步骤, 检测从上述发光半导体芯片 610 输出的光的波长; 配合比决定步骤, 利用上述检测的发光半导体芯片的波长数据, 为使上述发光半导体芯片能够输出需要的光而决定与之对应的荧光体配合比; 结合层形成步骤, 在把基于上述决定的荧光体配合比的荧光物质涂布于上述发光半导体芯片上之前, 在上述发光半导体芯片上面形成结合层; 以及荧光物质层形成步骤, 在上述结合层的上面, 形成基于上述决定的配合比的荧光物质层。本次第 12 实施例的发光二极管制造方法的结合层形成步骤及荧光物质层形成步骤能够在封装级 (CHIP LEVEL) 或晶圆级 (WAFER LEVEL) 上同时应用。

[0193] 其中, 如图 17 所示, 发光半导体芯片 610 的切割道 (SCRIBE LINE) 印刷石蜡 (PARAFFIN) 等物质进行保护, 金属板 611、613 (metal pad) 部分沿 PAD LINE 印刷石蜡 (PARAFFIN) 等物质, 使分配 (DISPENSING) 的结合层 620、荧光物质层 630 及保护层 640 物质无法渗透到 PAD 部分。此时, 在印刷石蜡 (PARAFFIN) 等物质的情况下, 厚度大致为 100 μm 水平, 石蜡 (PARAFFIN) 物质的主要功能是起到引导屏障 (GUIDE DAM) 作用。实施例的主要工序步骤如下。

[0194] 上述本发明第 12 实施例的发光二极管的制造方法还可以包括一个步骤, 在晶圆基板 601 内的各发光半导体芯片 610 上, 在切割道 (SCRIBE LINE) 615 与电极板 611、613 部分印刷石蜡 (PARAFFIN) 等物质, 形成引导屏障 (GUIDE DAM)。其中, 印刷上述石蜡等物质形成引导屏障的步骤可以统称为进行遮蔽的步骤。

[0195] 其中, 形成上述引导屏障的步骤可以在形成上述结合层的步骤之前执行。

[0196] 另一方面, 形成上述荧光物质层的步骤可以包括: 在上述晶圆状态下, 按各个发光半导体芯片 610 分别涂布基于决定的荧光体配合比的荧光物质层 630, 从而按各个芯片, 补偿各芯片的波长。

[0197] 其中, 上述本发明第 12 实施例的发光二极管的制造方法还可以包括一个步骤, 在上述荧光物质层 630 的上部形成用于保护上述荧光物质层 630 的保护层 640。

[0198] 本发明第 13 实施例的发光二极管制造方法如图 16 所示, 可以包括: 蒸镀步骤, 在晶圆基板 601 上蒸镀 N 型半导体层、活性层及 P 型半导体层, 形成发光半导体芯片 610; 检

测步骤,检测从上述发光半导体芯片 610 输出的光的波长;配合比决定步骤,利用上述检测的发光半导体芯片 610 的波长数据,为使上述发光半导体芯片 610 能够输出需要的光而决定与之对应的荧光体配合比;荧光物质层形成步骤,形成基于上述决定的配合比的荧光物质层;以及保护层形成步骤,在上述荧光物质层的上面形成保护层。其中,该方法可以在封装级(CHIP LEVEL)及晶圆级(WAFER LEVEL)中的任意一个阶段应用。

[0199] 此时,如图 18 所示,半导体芯片 610 与芯片 610 之间的切割道 615 (SCRIBE LINE) 和金属板 611、613 (METAL PAD) 部分可以利用丝网印刷 650 (SILK SCREEN) 或金属掩模 650 (METAL MASK) 等进行遮蔽。由于是在实施了遮蔽之后进行涂布,因此,上述结合层 620、荧光物质层 630、荧光体保护层 640 的物质无法渗透到金属板 611、613 部分。

[0200] 即,上述利用丝网印刷 650 或金属掩模 650 的遮蔽步骤可在上述荧光物质层 630 形成步骤之间执行。

[0201] 另外,上述本发明第 13 实施例的发光二极管制造方法还可以包括形成上述结合层 620 的步骤,该步骤在上述遮蔽步骤与形成上述荧光物质层 630 的步骤之间执行。

[0202] 另一方面,上述形成荧光物质层 630 的步骤可以包括:在上述晶圆状态下,按各个发光半导体芯片 610 分别涂布基于决定的荧光体配合比的荧光物质层 630,从而按各个芯片补偿各芯片的波长。

[0203] 另一方面,上述实施例只是示例而已,所属技术领域的技术人员可以由此导出多种变形及均等的其他实施例。

[0204] 因此,本发明真正的技术保护范围应由权利要求书记载的发明技术思想确定。

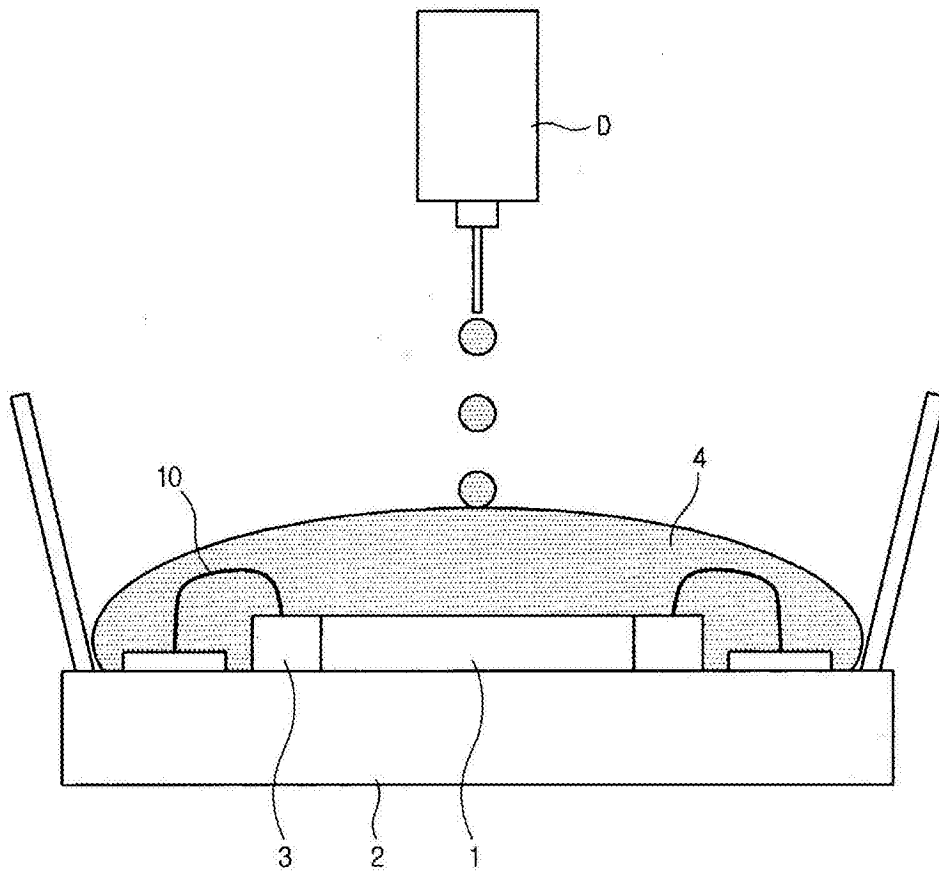


图 1

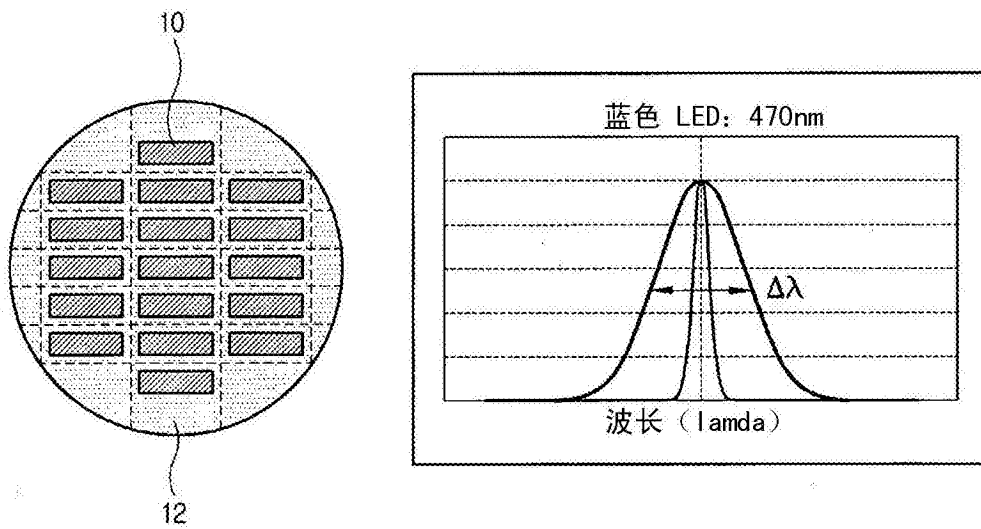
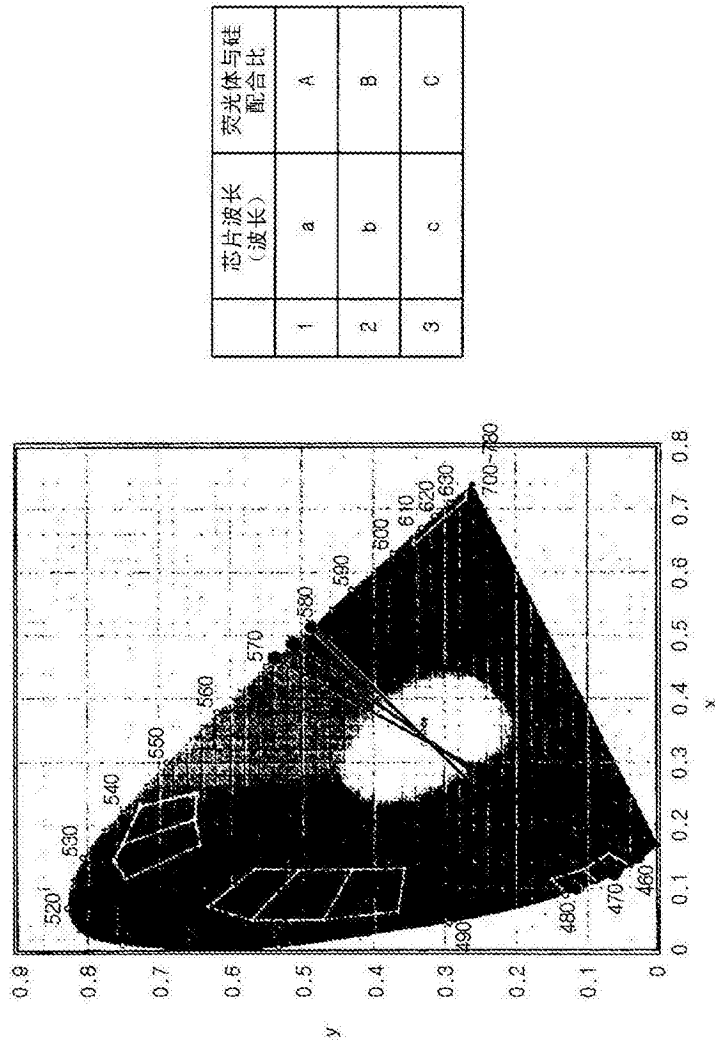


图 2



	芯片波长 (波长)	荧光体与硅 配合比
1	a	A
2	b	B
3	c	C

图 3

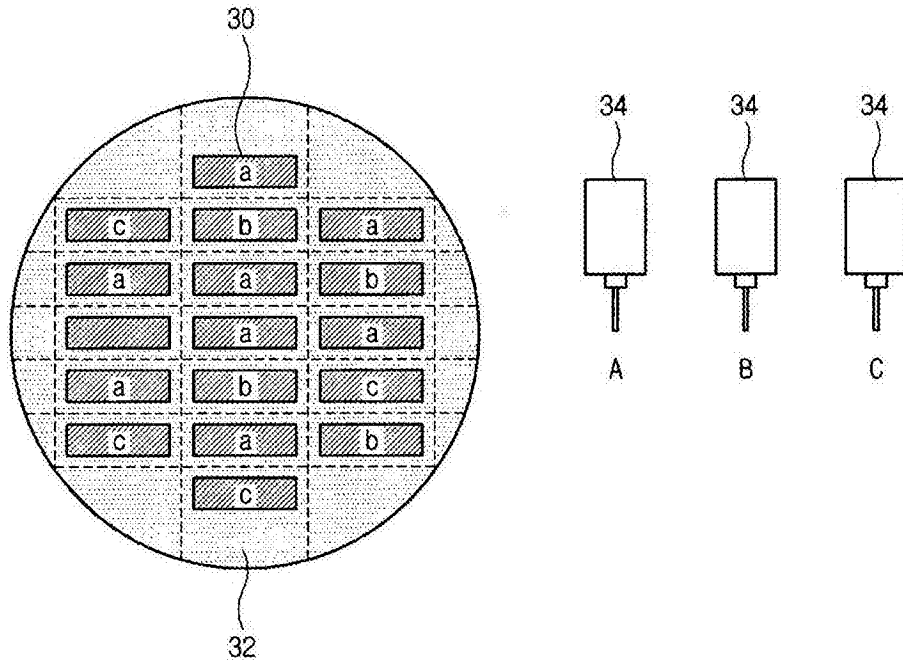


图 4

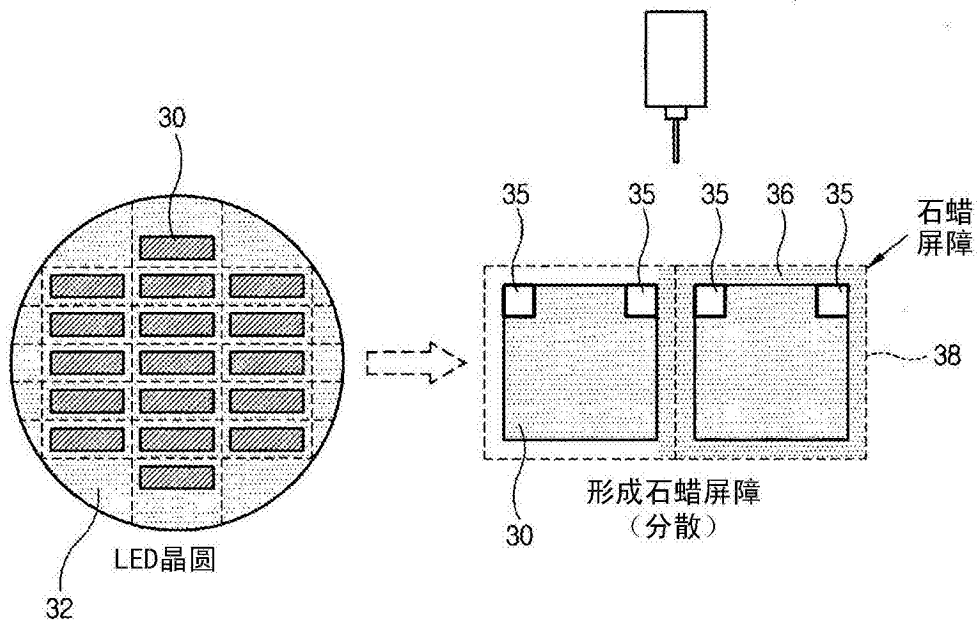


图 5

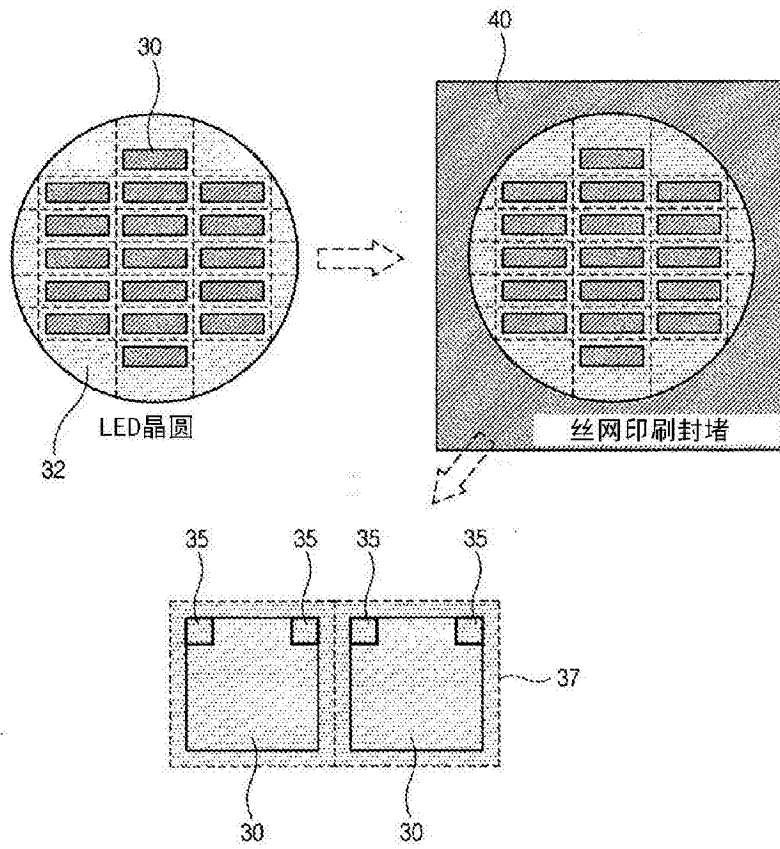


图 6

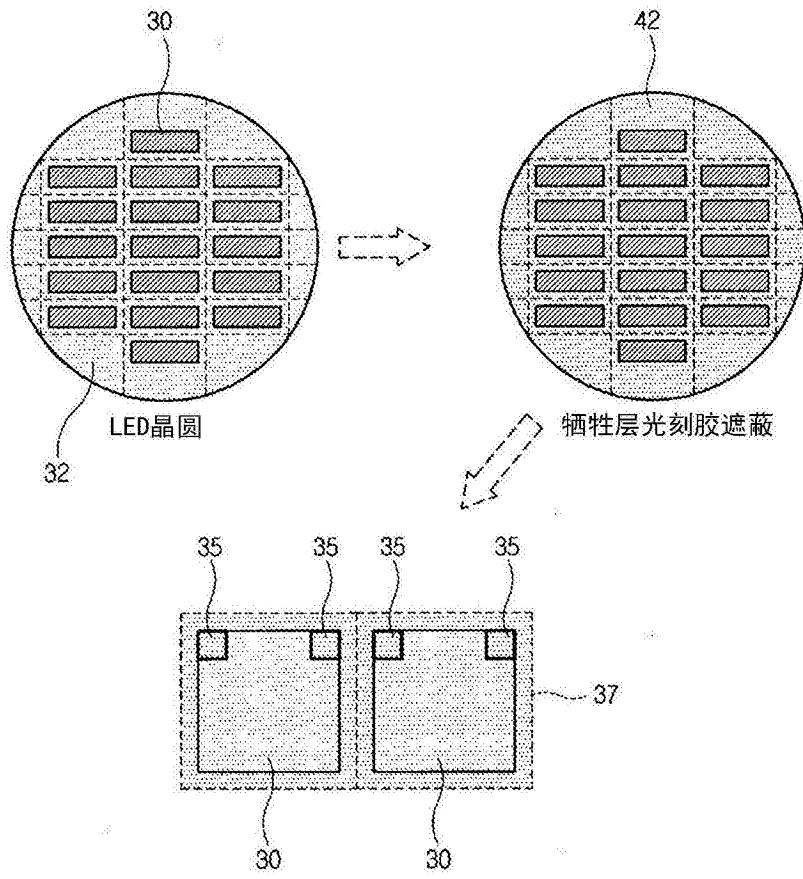


图 7

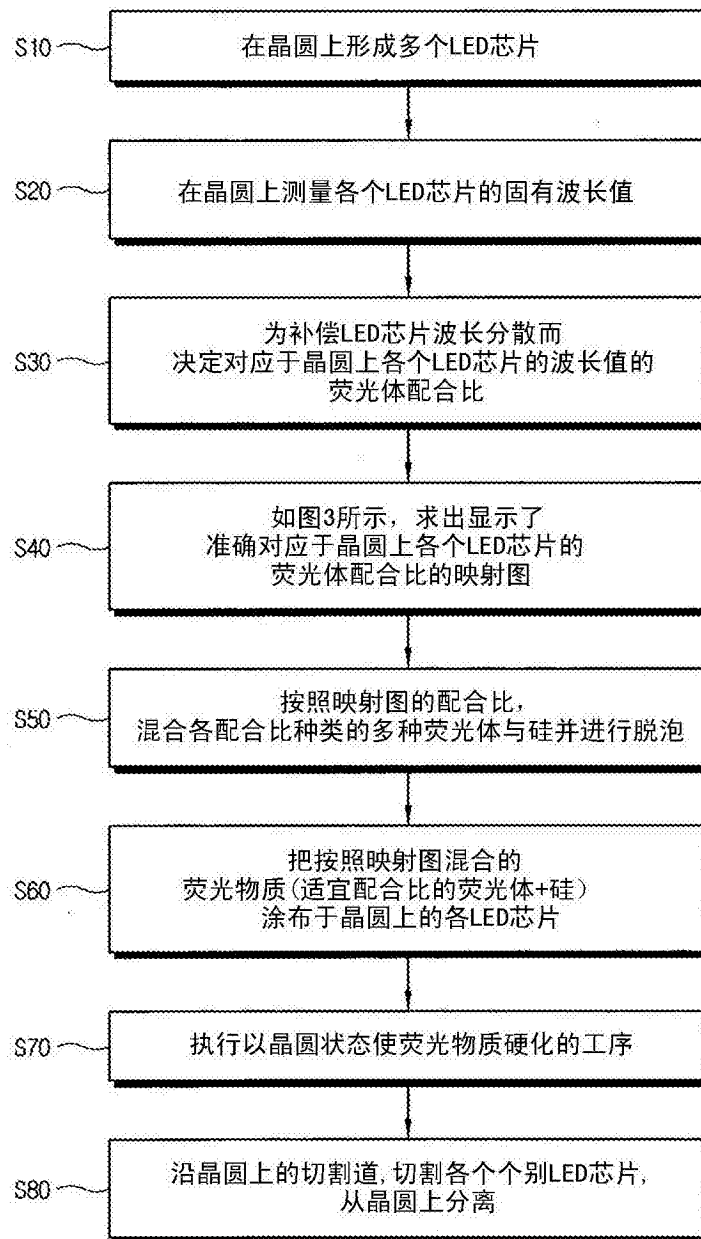


图 8

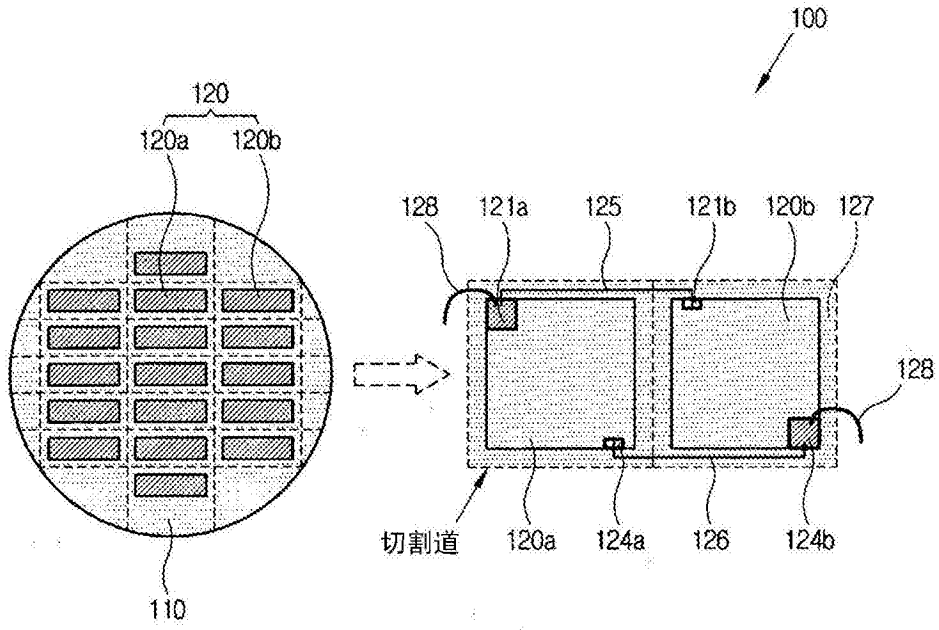


图 9

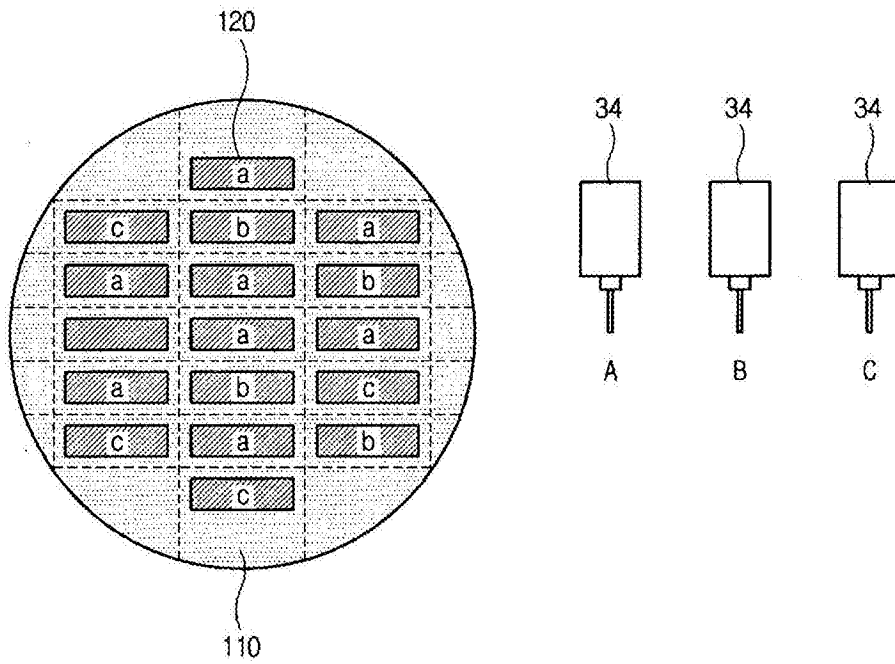


图 10

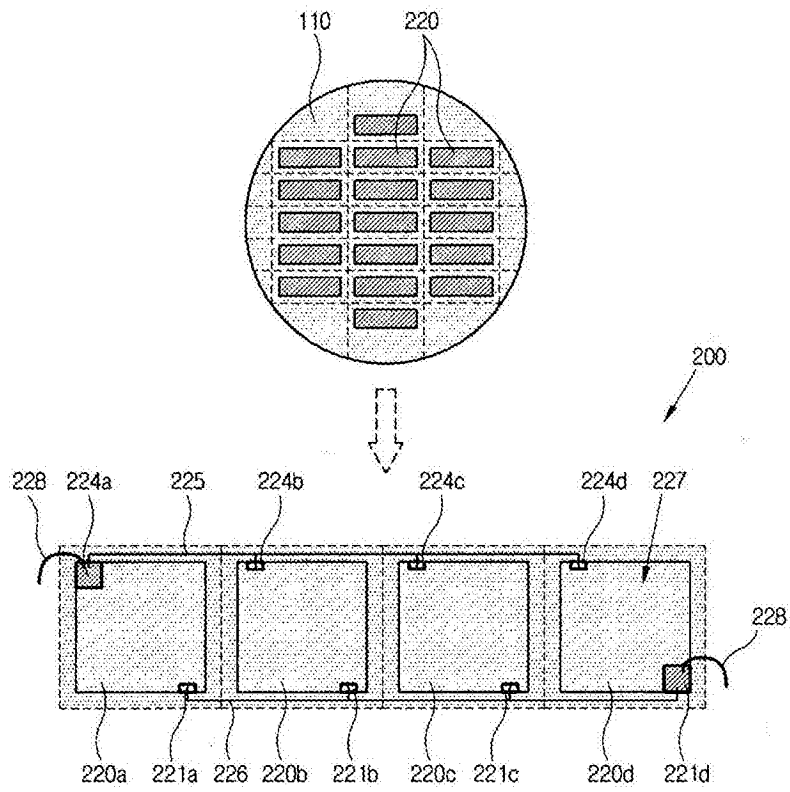


图 11

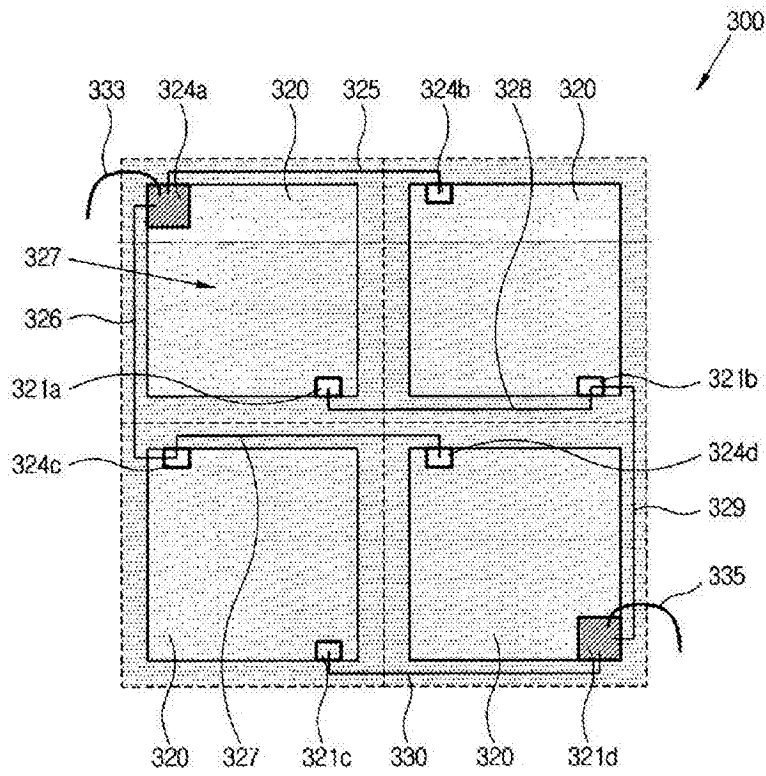


图 12

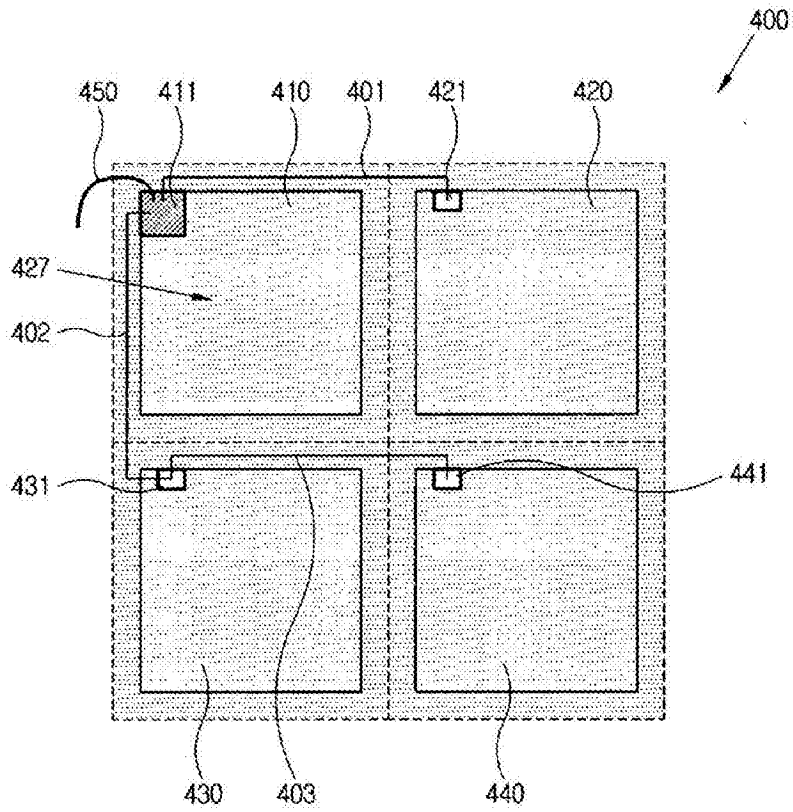


图 13

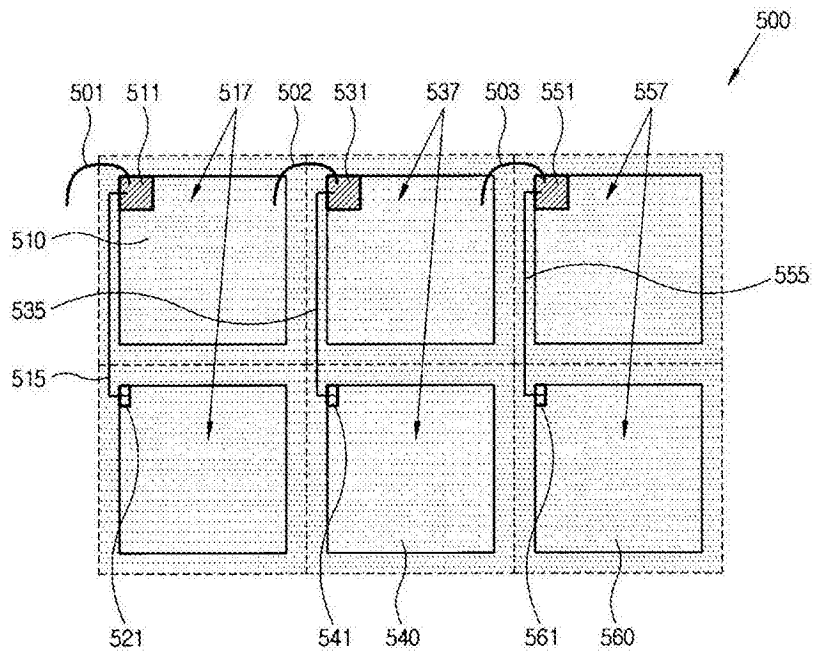


图 14

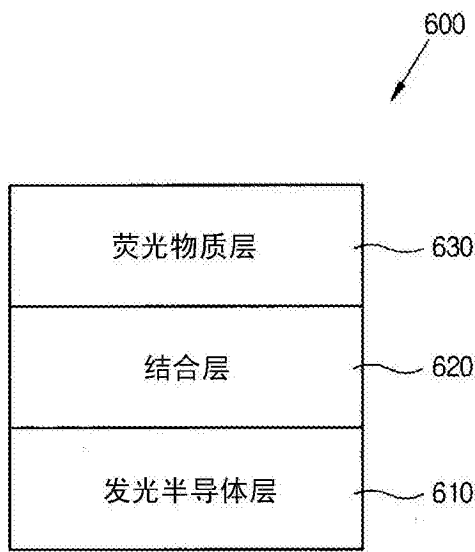


图 15

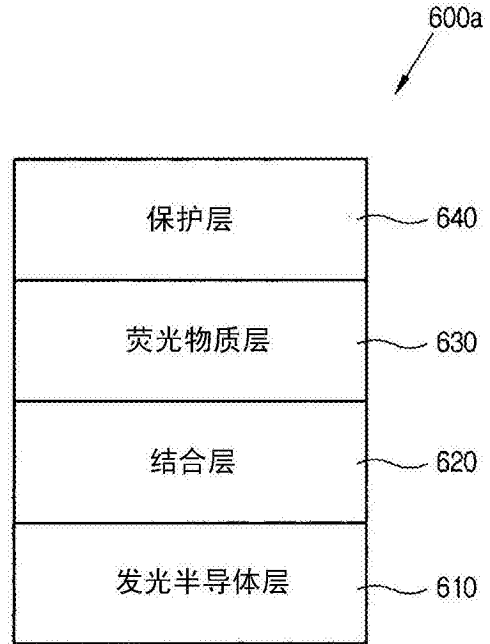


图 16

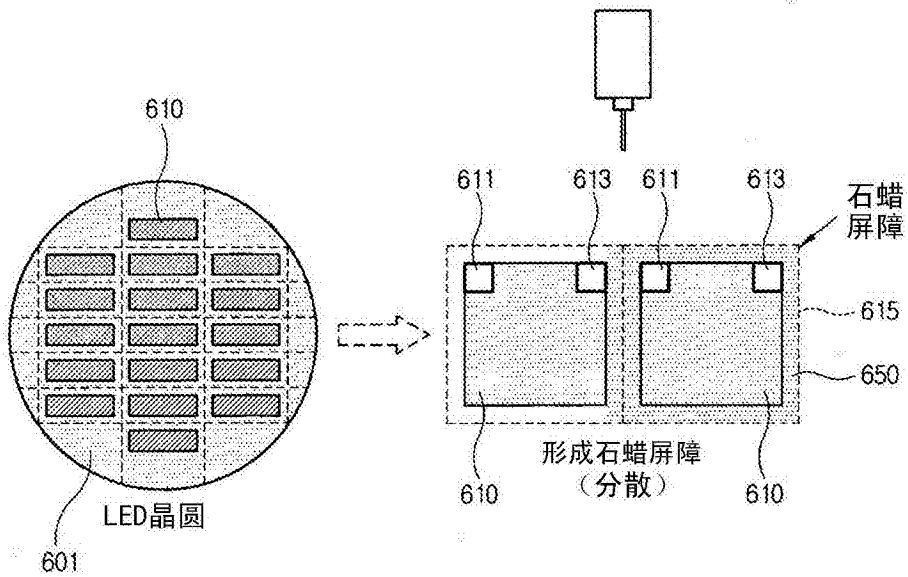


图 17

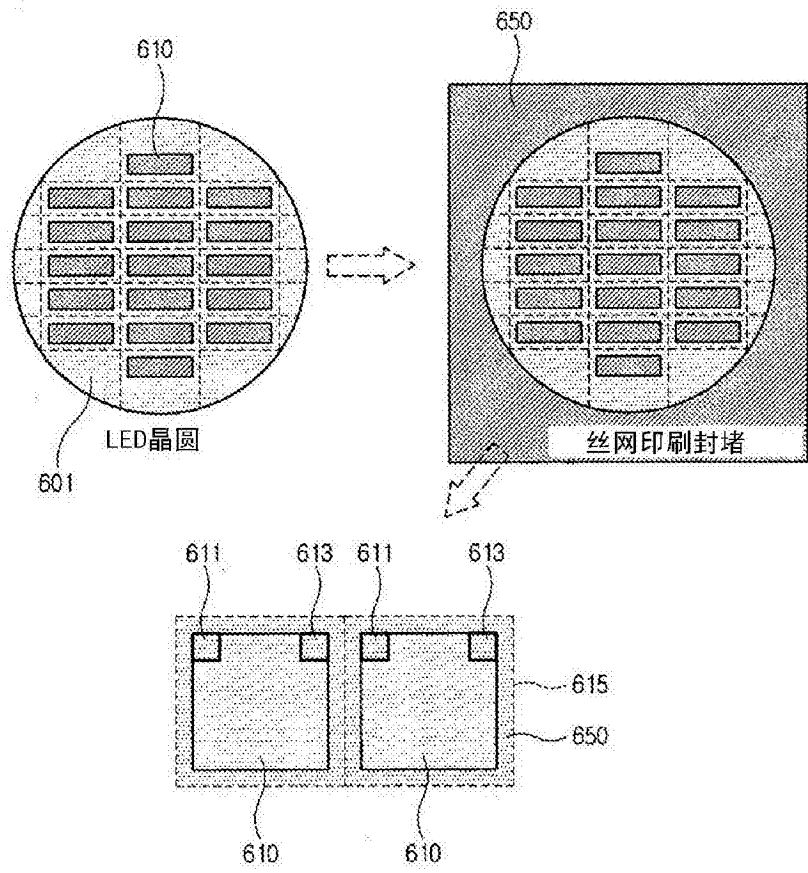


图 18