

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第4870222号
(P4870222)

(45) 発行日 平成24年2月8日(2012.2.8)

(24) 登録日 平成23年11月25日(2011.11.25)

(51) Int.Cl.

A 6 3 F 7/02 (2006.01)

F I

A 6 3 F 7/02 3 0 4 Z

A 6 3 F 7/02 3 3 4

A 6 3 F 7/02 3 2 6 Z

請求項の数 1 (全 29 頁)

(21) 出願番号	特願2010-171674 (P2010-171674)	(73) 特許権者	000144153
(22) 出願日	平成22年7月30日 (2010.7.30)		株式会社三共
(62) 分割の表示	特願2007-337916 (P2007-337916)		東京都渋谷区渋谷三丁目29番14号
	の分割	(74) 代理人	100103090
原出願日	平成11年10月4日 (1999.10.4)		弁理士 岩壁 冬樹
(65) 公開番号	特開2010-234160 (P2010-234160A)	(74) 代理人	100124501
(43) 公開日	平成22年10月21日 (2010.10.21)		弁理士 塩川 誠人
審査請求日	平成22年7月30日 (2010.7.30)	(74) 代理人	100134692
			弁理士 川村 武
		(74) 代理人	100135161
			弁理士 眞野 修二
		(72) 発明者	鶴川 詔八
			群馬県桐生市相生町1丁目164番地の5
		審査官	中横 利明
			最終頁に続く

(54) 【発明の名称】 遊技機

(57) 【特許請求の範囲】

【請求項 1】

各々を識別可能な複数種類の識別情報の可変表示を行い表示結果を導出表示する可変表示装置を備え、該可変表示装置に特定表示結果が導出表示されたときに遊技者にとって有利な特定遊技状態に制御する遊技機であって、

遊技の進行を制御する遊技制御処理を実行する遊技制御手段と、

前記遊技制御手段から出力されるコマンドにもとづいて前記可変表示装置の表示制御を行う表示制御手段と、

所定電位電源の電圧低下を検出するための電源監視手段と、

操作に応じて操作信号を出力する操作手段とを備え、

前記遊技制御手段は、

遊技機に対する電力供給が停止しても所定期間は内容が保存されるバックアップ記憶手段を有し、

所定の処理を繰り返し実行するメインルーチンの実行中に所定時間毎に発生するタイム割込に応じて該メインルーチンを中断して前記遊技制御処理を実行し、

前記遊技制御処理において、可変表示を開始するときに可変表示時間を特定するためのコマンドを前記表示制御手段に対して出力し、前記可変表示時間が経過したときに確定コマンドを出力し、

前記電源監視手段からの検出出力の入力により、前記バックアップ記憶手段の記憶内容を保存するための電源断時処理を実行し、

前記電源断時処理において電源断フラグを前記バックアップ記憶手段に設定する処理を実行し、

遊技機に対する電力供給が開始されたときに、前記メインルーチンを開始する前に、前記操作手段から前記操作信号が出力されているか否かを確認し、前記操作信号が出力されていないことが確認されたときには、前記バックアップ記憶手段の記憶内容が保存されているか否かを判定する処理を実行し、保存されている場合には制御状態を電力供給停止時の状態に戻すための状態復旧処理を行い、前記操作信号が出力されていることが確認されたときには、前記バックアップ記憶手段の記憶内容が保存されているか否かを判定する処理を実行することなく前記バックアップ記憶手段の記憶内容を初期化し、

前記表示制御手段は、前記可変表示時間を特定するためのコマンドにもとづいて可変表示を開始し、前記確定コマンドが出力されたときに可変表示を終了させる

10

ことを特徴とする遊技機。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、遊技者の操作に応じて遊技が行われるパチンコ遊技機やコイン遊技機等の遊技機に関し、特に、遊技盤における遊技領域において遊技者の操作に応じて遊技が行われる遊技機に関する。

【背景技術】

【0002】

20

遊技機として、遊技球などの遊技媒体を発射装置によって遊技領域に発射し、遊技領域に設けられている入賞口などの入賞領域に遊技媒体が入賞すると、所定個の賞球が遊技者に払い出されるものがある。さらに、表示状態が変化可能な可変表示部が設けられ、可変表示部の表示結果があらかじめ定められた特定の表示態様となった場合に所定の遊技価値を遊技者に与えるように構成されたものがある。

【0003】

特別図柄を表示する可変表示部の表示結果があらかじめ定められた特定の表示態様の組合せとなることを、通常、「大当たり」という。なお、遊技価値とは、遊技機の遊技領域に設けられた可変入賞球装置の状態が打球が入賞しやすい遊技者にとって有利な状態になることや、遊技者にとって有利な状態となるための権利を発生させたりすることである。

30

【0004】

大当たりが発生すると、例えば、大入賞口が所定回数開放して打球が入賞しやすい大当たり遊技状態に移行する。そして、各開放期間において、所定個（例えば10個）の大入賞口への入賞があると大入賞口は閉成する。そして、大入賞口の開放回数は、所定回数（例えば16ラウンド）に固定されている。なお、各開放について開放時間（例えば29.5秒）が決められ、入賞数が所定個に達しなくても開放時間が経過すると大入賞口は閉成する。また、大入賞口が閉成した時点で所定の条件（例えば、大入賞口内に設けられているVゾーンへの入賞）が成立していない場合には、大当たり遊技状態は終了する。

【0005】

また、「大当たり」の組合せ以外の表示態様の組合せのうち、複数の可変表示部の表示結果のうちの一部が未だに導出表示されていない段階において、既に表示結果が導出表示されている可変表示部の表示態様が特定の表示態様の組合せとなる表示条件を満たしている状態を「リーチ」という。そして、可変表示部に可変表示される識別情報の表示結果が「リーチ」となる条件を満たさない場合には「はずれ」となり、可変表示状態は終了する。遊技者は、大当たりをいかにして発生させるかを楽しみつつ遊技を行う。

40

【0006】

そして、遊技球が遊技盤に設けられている入賞口に遊技球が入賞すると、あらかじめ決められている個数の賞球払出が行われる。遊技の進行は主基板に搭載された遊技制御手段によって制御されるので、入賞にもとづく賞球個数は、遊技制御手段によって決定され、賞球制御基板に送信される。なお、以下、遊技制御手段およびその他の制御手段を、それ

50

ぞれ遊技装置制御手段と呼ぶことがある。

【 0 0 0 7 】

なお、従来の遊技機について記載した先行技術文献として、例えば、特許文献 1 が挙げられる。また、分割出願である本出願の出願日（すなわち、いわゆる原出願の出願日である平成 1 1 年 1 0 月 4 日）の後に公開された文献として、例えば、特許 3 3 5 4 5 3 4 号明細書が挙げられる。

【先行技術文献】

【特許文献】

【 0 0 0 8 】

【特許文献 1】実公平 6 - 1 7 4 5 8 号公報

10

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 9 】

以上のように、遊技機には、遊技制御手段を初めとする種々の遊技装置制御手段が搭載されている。一般に、各遊技装置制御手段はマイクロコンピュータで構成される。すなわち、ROM 等にプログラムが格納され、制御上一時的に発生するデータや制御進行に伴って変化するデータが RAM に格納される。すると、遊技機に停電等による電源断状態が発生すると、RAM 内のデータは失われてしまう。よって、停電等からの復旧時には、最初の状態（例えば、遊技店においてその日最初に遊技機に電源投入されたときの状態）に戻さざるを得ないので、遊技者に不利益がもたらされる可能性がある。例えば、大当たり遊技中において電源断が発生し遊技機が最初の状態に戻ってしまうのでは、遊技者は大当たりの発生にもとづく利益を享受することができなくなってしまふ。

20

【 0 0 1 0 】

そのような事態を回避するには、停電等の不測の電源断が生じたときに、必要なデータを電源バックアップ RAM に保存し、電源が復旧したときに保存されていたデータを復元して遊技を再開させればよい。しかし、電源断が生じたときに電源バックアップ RAM に保存されるデータに誤りが生ずると、電源が復旧したときに誤った状態復元処理がなされてしまふ。例えば、電源復旧時に、電源断時の遊技状態とは異なる遊技状態に設定されてしまったり、本来の賞球個数とは異なる賞球個数にもとづく賞球払出再開が行われたりしてしまふ。そのような場合には、遊技者に不測の不利益が与えられてしまふ。

30

【 0 0 1 1 】

そこで、本発明は、電源投入時に電源バックアップされている内容にもとづいて遊技状態を復帰させる遊技状態復帰制御を行うことが可能である遊技機において、電源断時に確実なデータ保存を行うことができ、遊技者に不利益がもたらされることを防止することができる遊技機を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 2 】

本発明による遊技機は、各々を識別可能な複数種類の識別情報の可変表示を行い表示結果を導出表示する可変表示装置を備え、該可変表示装置に特定表示結果が導出表示されたときに遊技者にとって有利な特定遊技状態に制御する遊技機であって、遊技の進行を制御する遊技制御処理を実行する遊技制御手段と、遊技制御手段から出力されるコマンドにもとづいて可変表示装置の表示制御を行う表示制御手段と、所定電位電源の電圧低下を検出するための電源監視手段と、操作に応じて操作信号を出力する操作手段とを備え、遊技制御手段は、遊技機に対する電力供給が停止しても所定期間は内容が保存されるバックアップ記憶手段を有し、所定の処理を繰り返し実行するメインルーチンの実行中に所定時間毎に発生するタイマ割込に応じて該メインルーチンを中断して遊技制御処理を実行し、遊技制御処理において、可変表示を開始するときに可変表示時間を特定するためのコマンドを表示制御手段に対して出力し、可変表示時間が経過したときに確定コマンドを出力し、電源監視手段からの検出出力の入力により、バックアップ記憶手段の記憶内容を保存するための電源断時処理を実行し、電源断時処理において電源断フラグをバックアップ記憶手段

40

50

に設定する処理を実行し、遊技機に対する電力供給が開始されたときに、メインルーチンを開始する前に、操作手段から操作信号が出力されているか否かを確認し、操作信号が出力されていないことが確認されたときには、バックアップ記憶手段の記憶内容が保存されているか否かを判定する処理を実行し、保存されている場合には制御状態を電力供給停止時の状態に戻すための状態復旧処理を行い、操作信号が出力されていることが確認されたときには、バックアップ記憶手段の記憶内容が保存されているか否かを判定する処理を実行することなくバックアップ記憶手段の記憶内容を初期化し、表示制御手段は、可変表示時間を特定するためのコマンドにもとづいて可変表示を開始し、確定コマンドが出力されたときに可変表示を終了させることを特徴とする。

【発明の効果】

10

【0013】

請求項1記載の発明では、電源断時のスイッチの誤検出を防止することができる。また、電源断時に確実なデータ保存を行うことができ、遊技者に不利益がもたらされることを防止することができる。また、遊技店での遊技機運用上の利便性を向上させることもできる遊技機が提供される。

【図面の簡単な説明】

【0014】

【図1】パチンコ遊技機を正面からみた正面図である。

【図2】パチンコ遊技機の遊技盤を正面からみた正面図である。

【図3】パチンコ遊技機を背面からみた背面図である。

20

【図4】遊技制御基板（主基板）の回路構成例を示すブロック図である。

【図5】電源監視および電源バックアップのためのCPU周りの一構成例を示すブロック図である。

【図6】電源基板の一構成例を示すブロック図である。

【図7】主基板におけるCPUが実行するメイン処理を示すフローチャートである。

【図8】初期化処理を示すフローチャートである。

【図9】2msタイマ割込処理を示すフローチャートである。

【図10】遊技制御処理を示すフローチャートである。

【図11】停電発生処理を示すフローチャートである。

【図12】停電復旧処理を示すフローチャートである。

30

【図13】バックアップパリティデータ作成方法を説明するための説明図である。

【図14】主基板からの各制御コマンドの送出タイミング例を示す説明図である。

【図15】遊技状態復旧処理の一例を示すフローチャートである。

【図16】停電が発生した後に復旧した場合の制御状態の一例を示す説明図である。

【図17】電圧監視手段の出力にもとづくCPUの動作状態の一例を示すタイミング図である。

【図18】電源監視および電源バックアップのためのCPU周りの他の構成例を示すブロック図である。

【図19】電源監視および電源バックアップのためのCPU周りのさらに他の構成例を示すブロック図である。

40

【図20】電源監視および電源バックアップのための賞球制御用CPU周りの一構成例を示すブロック図である。

【図21】賞球制御コマンドの構成例を示す説明図である。

【図22】賞球制御コマンドのビット構成を示す説明図である。

【図23】賞球制御コマンドデータの出力の様子を示すタイミング図である。

【図24】賞球制御用CPUが実行するメイン処理を示すフローチャートである。

【図25】賞球制御用CPUのタイマ割込処理を示すフローチャートである。

【図26】賞球制御手段におけるRAMの一構成例を示す説明図である。

【図27】賞球制御用CPUのコマンド受信処理を示すフローチャートである。

【図28】賞球制御処理を示すフローチャートである。

50

【図 29】賞球制御用 CPU が実行する停電発生処理を示すフローチャートである。

【図 30】賞球制御用 CPU の初期化処理の一例を示すフローチャートである。

【図 31】電源監視および電源バックアップのための賞球制御用 CPU 周りの他の構成例を示すブロック図である。

【図 32】遊技制御手段が停電発生処理を開始する時期と賞球制御手段が停電発生処理を開始する時期との関係の一例を示すタイミング図である。

【発明を実施するための形態】

【0015】

以下、本発明の一実施形態を図面を参照して説明する。

まず、遊技機の一例であるパチンコ遊技機の全体の構成について説明する。図 1 はパチンコ遊技機 1 を正面からみた正面図、図 2 はパチンコ遊技機 1 の内部構造を示す全体背面図、図 3 はパチンコ遊技機 1 の遊技盤を背面からみた背面図である。なお、ここでは、遊技機の一例としてパチンコ遊技機を示すが、本発明はパチンコ遊技機に限られず、例えばコイン遊技機等であってもよい。また、画像式の遊技機やスロット機に適用することもできる。

【0016】

図 1 に示すように、パチンコ遊技機 1 は、額縁状に形成されたガラス扉枠 2 を有する。ガラス扉枠 2 の下部表面には打球供給皿 3 がある。打球供給皿 3 の下部には、打球供給皿 3 からあふれた景品玉を貯留する余剰玉受皿 4 と打球を発射する打球操作ハンドル（操作ノブ）5 が設けられている。ガラス扉枠 2 の後方には、遊技盤 6 が着脱可能に取り付けられている。また、遊技盤 6 の前面には遊技領域 7 が設けられている。

【0017】

遊技領域 7 の中央付近には、複数種類の図柄を可変表示するための可変表示部 9 と 7 セグメント LED による可変表示器 10 とを含む可変表示装置 8 が設けられている。この実施の形態では、可変表示部 9 には、「左」、「中」、「右」の 3 つの図柄表示エリアがある。可変表示装置 8 の側部には、打球を導く通過ゲート 11 が設けられている。通過ゲート 11 を通過した打球は、玉出口 13 を経て始動入賞口 14 の方に導かれる。通過ゲート 11 と玉出口 13 との間の通路には、通過ゲート 11 を通過した打球を検出するゲートスイッチ 12 がある。また、始動入賞口 14 に入った入賞球は、遊技盤 6 の背面に導かれ、始動口スイッチ 17 によって検出される。また、始動入賞口 14 の下部には開閉動作を行う可変入賞球装置 15 が設けられている。可変入賞球装置 15 は、ソレノイド 16 によって開状態とされる。

【0018】

可変入賞球装置 15 の下部には、特定遊技状態（大当たり状態）においてソレノイド 21 によって開状態とされる開閉板 20 が設けられている。この実施の形態では、開閉板 20 が大入賞口を開閉する手段となる。開閉板 20 から遊技盤 6 の背面に導かれた入賞球のうち一方（Vゾーン）に入った入賞球は V カウントスイッチ 22 で検出される。また、開閉板 20 からの入賞球はカウントスイッチ 23 で検出される。可変表示装置 8 の下部には、始動入賞口 14 に入った入賞球数を表示する 4 個の表示部を有する始動入賞記憶表示器 18 が設けられている。この例では、4 個を上限として、始動入賞がある毎に、始動入賞記憶表示器 18 は点灯している表示部を 1 つずつ増やす。そして、可変表示部 9 の可変表示が開始される毎に、点灯している表示部を 1 つ減らす。

【0019】

遊技盤 6 には、複数の入賞口 19, 24 が設けられ、遊技球の入賞口 19, 24 への入賞は入賞口スイッチ 19a, 24a によって検出される。遊技領域 7 の左右周辺には、遊技中に点滅表示される装飾ランプ 25 が設けられ、下部には、入賞しなかった打球を吸収するアウト口 26 がある。また、遊技領域 7 の外側の左右上部には、効果音を発する 2 つのスピーカ 27 が設けられている。遊技領域 7 の外周には、遊技効果 LED 28a および遊技効果ランプ 28b, 28c が設けられている。

【0020】

10

20

30

40

50

そして、この例では、一方のスピーカ 27 の近傍に、景品玉払出時に点灯する賞球ランプ 51 が設けられ、他方のスピーカ 27 の近傍に、補給玉が切れたときに点灯する球切れランプ 52 が設けられている。さらに、図 1 には、パチンコ遊技機 1 に隣接して設置され、プリペイドカードが挿入されることによって玉貸しを可能にするカードユニット 50 も示されている。

【0021】

カードユニット 50 には、使用可能状態であるか否かを示す使用可表示ランプ 151、カード内に記録された残額情報に端数（100 円未満の数）が存在する場合にその端数を打球供給皿 3 の近傍に設けられる度数表示 LED に表示させるための端数表示スイッチ 152、カードユニット 50 がいずれの側のパチンコ遊技機 1 に対応しているのかを示す連結台方向表示器 153、カードユニット 50 内にカードが投入されていることを示すカード投入表示ランプ 154、記録媒体としてのカードが挿入されるカード挿入口 155、およびカード挿入口 155 の裏面に設けられているカードリーダーライタの機構を点検する場合にカードユニット 50 を解放するためのカードユニット錠 156 が設けられている。

【0022】

打球発射装置から発射された打球は、打球レールを通過して遊技領域 7 に入り、その後、遊技領域 7 を下りてくる。打球が通過ゲート 11 を通過してゲートスイッチ 12 で検出されると、可変表示器 10 の表示数字が連続的に変化する状態になる。また、打球が始動入賞口 14 に入り始動口スイッチ 17 で検出されると、図柄の変動を開始できる状態であれば、可変表示部 9 内の図柄が回転を始める。図柄の変動を開始できる状態でなければ、始動入賞記憶を 1 増やす。

【0023】

可変表示部 9 内の画像の回転は、一定時間が経過したときに停止する。停止時の画像の組み合わせが大当たり図柄の組み合わせであると、大当たり遊技状態に移行する。すなわち、開閉板 20 が、一定時間経過するまで、または、所定個数（例えば 10 個）の打球が入賞するまで開放する。そして、開閉板 20 の開放中に打球が特定入賞領域に入賞し V カウントスイッチ 22 で検出されると、継続権が発生し開閉板 20 の開放が再度行われる。継続権の発生は、所定回数（例えば 15 ラウンド）許容される。

【0024】

停止時の可変表示部 9 内の画像の組み合わせが確率変動を伴う大当たり図柄の組み合わせである場合には、次に大当たりとなる確率が高くなる。すなわち、高確率状態という遊技者にとってさらに有利な状態となる。また、可変表示器 10 における停止図柄が所定の図柄（当り図柄）である場合に、可変入賞球装置 15 が所定時間だけ開状態になる。さらに、高確率状態では、可変表示器 10 における停止図柄が当り図柄になる確率が高められるとともに、可変入賞球装置 15 の開放時間と開放回数が高められる。

【0025】

次に、パチンコ遊技機 1 の裏面の構造について図 2 を参照して説明する。

可変表示装置 8 の背面では、図 2 に示すように、機構板 36 の上部に景品玉タンク 38 が設けられ、パチンコ遊技機 1 が遊技機設置島に設置された状態でその上方から景品玉が景品玉タンク 38 に供給される。景品玉タンク 38 内の景品玉は、誘導樋 39 を通って玉払出装置に至る。

【0026】

機構板 36 には、中継基板 30 を介して可変表示部 9 を制御する可変表示制御ユニット 29、基板ケース 32 に覆われ遊技制御用マイクロコンピュータ等が搭載された遊技制御基板（主基板）31、可変表示制御ユニット 29 と遊技制御基板 31 との間の信号を中継するための中継基板 33、および景品玉の払出制御を行う賞球制御用マイクロコンピュータ等が搭載された賞球制御基板 37 が設置されている。さらに、機構板 36 の下部には、モータの回転力を利用して打球を遊技領域 7 に発射する打球発射装置 34 と、遊技効果ランプ・LED 28a, 28b, 28c、賞球ランプ 51 および球切れランプ 52 に信号を送るためのランプ制御基板 35 が設置されている。

【 0 0 2 7 】

また、図 3 はパチンコ遊技機 1 の遊技盤を背面からみた背面図である。誘導樋 3 9 を通った玉は、図 3 に示されるように、球切れ検出器 1 8 7 a , 1 8 7 b を通過して玉供給樋 1 8 6 a , 1 8 6 b を経て玉払出装装置 9 7 に至る。玉払出装装置 9 7 から払い出された景品玉は、連絡口 4 5 を通ってパチンコ遊技機 1 の前面に設けられている打球供給皿 3 に供給される。連絡口 4 5 の側方には、パチンコ遊技機 1 の前面に設けられている余剰玉受皿 4 に連通する余剰玉通路 4 6 が形成されている。入賞にもとづく景品玉が多数払い出されて打球供給皿 3 が満杯になり、ついには景品玉が連絡口 4 5 に到達した後さらに景品玉が払い出されると景品玉は、余剰玉通路 4 6 を経て余剰玉受皿 4 に導かれる。さらに景品玉が払い出されると、感知レバー 4 7 が満タンスイッチ 4 8 を押圧して満タンスイッチ 4 8 がオンする。その状態では、玉払出装装置 9 7 内のステッピングモータの回転が停止して玉払出装装置 9 7 の動作が停止するとともに、必要に応じて打球発射装置 3 4 の駆動も停止する。なお、この実施の形態では、電氣的駆動源の駆動によって遊技球を払い出す玉払出装装置として、ステッピングモータの回転によって遊技球が払い出される玉払出装装置 9 7 を例示するが、その他の駆動源によって遊技球を送り出す構造の玉払出装装置を用いてもよいし、電氣的駆動源の駆動によってストッパを外し遊技球の自重によって払い出しがなされる構造の玉払出装装置を用いてもよい。

10

【 0 0 2 8 】

賞球払出制御を行うために、入賞口スイッチ 1 9 a , 2 4 a、始動口スイッチ 1 7 および V カウントスイッチ 2 2 からの信号が、主基板 3 1 に送られる。主基板 3 1 の C P U 5 6 は、始動口スイッチ 1 7 がオンすると 6 個の賞球払出に対応した入賞が発生したことを知る。また、カウントスイッチ 2 3 がオンすると 1 5 個の賞球払出に対応した入賞が発生したことを知る。そして、入賞口スイッチがオンすると 1 0 個の賞球払出に対応した入賞が発生したことを知る。なお、この実施の形態では、例えば、入賞口 2 4 に入賞した遊技球は、入賞口 2 4 からの入賞球流路に設けられている入賞口スイッチ 2 4 a で検出され、入賞口 1 9 に入賞した遊技球は、入賞口 1 9 からの入賞球流路に設けられている入賞口スイッチ 1 9 a で検出される。

20

【 0 0 2 9 】

図 4 は、主基板 3 1 における回路構成の一例を示すブロック図である。なお、図 4 には、賞球制御基板 3 7、ランプ制御基板 3 5、音制御基板 7 0、発射制御基板 9 1 および表示制御基板 8 0 も示されている。主基板 3 1 には、プログラムに従ってパチンコ遊技機 1 を制御する基本回路 5 3 と、ゲートスイッチ 1 2、始動口スイッチ 1 7、V カウントスイッチ 2 2、カウントスイッチ 2 3 および入賞口スイッチ 1 9 a , 2 4 a からの信号を基本回路 5 3 に与えるスイッチ回路 5 8 と、可変入賞球装置 1 5 を開閉するソレノイド 1 6 および開閉板 2 0 を開閉するソレノイド 2 1 を基本回路 5 3 からの指令に従って駆動するソレノイド回路 5 9 と、始動記憶表示器 1 8 の点灯および滅灯を行うとともに 7 セグメント L E D による可変表示器 1 0 と装飾ランプ 2 5 とを駆動するランプ・L E D 回路 6 0 とが搭載されている。

30

【 0 0 3 0 】

また、基本回路 5 3 から与えられるデータに従って、大当りの発生を示す大当り情報、可変表示部 9 の画像表示開始に利用された始動入賞球の個数を示す有効始動情報、確率変動が生じたことを示す確変情報等をホール管理コンピュータ等のホストコンピュータに対して出力する情報出力回路 6 4 を含む。

40

【 0 0 3 1 】

基本回路 5 3 は、ゲーム制御用のプログラム等を記憶する R O M 5 4、ワークメモリとして使用される揮発性記憶手段の一例である R A M 5 5、制御用のプログラムに従って制御動作を行う C P U 5 6 および I / O ポート部 5 7 を含む。この実施の形態では、R O M 5 4 , R A M 5 5 は C P U 5 6 に内蔵されている。すなわち、C P U 5 6 は、1 チップマイクロコンピュータである。なお、1 チップマイクロコンピュータは、少なくとも R A M 5 5 が内蔵されていればよく、R O M 5 4 および I / O ポート部 5 7 は外付けであっても

50

内蔵されていてもよい。また、Ｉ／Ｏポート部５７は、マイクロコンピュータにおける情報入出力可能な端子である。

【００３２】

さらに、主基板３１には、電源投入時に基本回路５３をリセットするための初期リセット回路６５と、基本回路５３から与えられるアドレス信号をデコードしてＩ／Ｏポート部５７のうちのいずれかのＩ／Ｏポートを選択するための信号を出力するアドレスデコード回路６７とが設けられている。

なお、玉払出装装置９７から主基板３１に入力されるスイッチ情報もあるが、図４ではそれらは省略されている。

【００３３】

遊技球を打撃して発射する打球発射装置は発射制御基板９１上の回路によって制御される駆動モータ９４で駆動される。そして、駆動モータ９４の駆動力は、操作ノブ５の操作量に従って調整される。すなわち、発射制御基板９１上の回路によって、操作ノブ５の操作量に応じた速度で打球が発射されるように制御される。

【００３４】

図５は、電源監視および電源バックアップのためのＣＰＵ５６周りの一構成例を示すブロック図である。図５に示すように、電源基板に搭載されている第１の電源監視回路（第１の電源監視手段）からの電圧低下信号が、ＣＰＵ５６に接続される入力ポート５７０に入力されている。第１の電源監視回路は、遊技機が使用する各種直流電源のうちのいずれかの電源の電圧を監視して電源電圧低下を検出する回路である。従って、ＣＰＵ５６は、入力ポート５７０を介して電源断の状況を確認することができる。

【００３５】

なお、入力ポート５７０は、遊技機に設けられている遊技球を検出するための遊技球検出手段（この例では、始動口スイッチ１７、カウントスイッチ２３、入賞口スイッチ１９ａ、２４ａ等）の出力信号を入力する入力ポートの空きビットに入力されている。すなわち、電源基板に設けられている第１の電源監視回路からの電圧低下信号は、遊技球検出手段の検出情報を入力する検出入力手段としての入力ポート５７０に入力される。

【００３６】

また、第１の電源監視回路からの電圧低下信号は、ＣＰＵ５６に対して情報伝達可能に接続されていればよく、入力ポート５７０は、ＣＰＵ５６の内蔵ポートでもよいし、外付けのポートであってもよい。なお、入力ポート５７０には、電源基板に設置されている初期化操作スイッチの状態を示すスイッチ入力信号も接続されている。

【００３７】

主基板３１には、第２の電源監視回路９０３が搭載されている。この例では、第２の電源監視回路９０３において、電源監視用ＩＣ９０４が、第１の電源監視回路が監視する電源電圧と等しい電源電圧である＋３０Ｖ電源電圧を監視して電圧値が所定値以下になるとローレベルの電圧低下信号を発生する。そして、例えば、電源基板に搭載される第１の電源監視回路の検出電圧（電圧低下信号を出力することになる電圧）を＋１６Ｖとし、第２の電源監視回路９０３の検出電圧を＋８Ｖとする。そのように構成した場合には、同一の電圧を監視するので、第１の電圧監視回路が電圧低下信号を出力するタイミングと第２の電圧監視回路が電圧低下信号を出力するタイミングの差を所望の所定期間に確実に設定することができる。所望の所定期間とは、第１の電源監視回路からの電圧低下信号に応じて電源断時処理を開始してから電源断時処理が確実に完了するまでの期間である。

【００３８】

第２の電源監視回路９０３からの電圧低下信号は、初期リセット回路６５からの初期リセット信号と論理和をとられた後に、ＣＰＵ５６のリセット端子に入力される。従って、ＣＰＵ５６は、初期リセット回路６５からの初期リセット信号がローレベルを呈しているとき、または、第２の電源監視回路９０３からの電圧低下信号がローレベルを呈しているときに、リセット状態（非動作状態）になる。

【００３９】

なお、初期リセット回路 65 のリセット IC 651 は、遊技機に電源が投入され +5V 電源の電圧が上昇していくときに、+5V 電源電圧が所定値以上になると、出力信号をハイレベルにする。すなわち、初期リセット信号をオフ状態にする。

【0040】

CPU56 等の駆動電源である +5V 電源から電力が供給されていない間、RAM の少なくとも一部は、電源基板から供給されるバックアップ電源によってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、+5V 電源が復旧すると、初期リセット回路 65 からリセット信号が発せられるので、CPU56 は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復旧時には停電発生時の遊技状態に復帰することができる。

10

【0041】

図 6 は、電源基板 910 の一構成例を示すブロック図である。電源基板 910 は、主基板 31、表示制御基板 80、音制御基板 70、ランプ制御基板 35 および賞球制御基板 37 等の遊技装置用制御基板と独立して設置され、遊技機内の各遊技装置用制御基板および機構部品が使用する電圧を生成する。この例では、AC24V、DC+30V、DC+21V、DC+12V および DC+5V を生成する。また、バックアップ電源となるコンデンサ 916 は、DC+5V すなわち各基板上の IC 等を駆動する電源のラインから充電される。

【0042】

トランス 911 は、交流電源からの交流電圧を 24V に変換する。AC24V 電圧は、コネクタ 915 に出力される。また、整流回路 912 は、AC24V から +30V の直流電圧を生成し、DC-DC コンバータ 913 およびコネクタ 915 に出力する。DC-DC コンバータ 913 は、+21V、+12V および +5V を生成してコネクタ 915 に出力する。コネクタ 915 は例えば中継基板に接続され、中継基板から各遊技装置用制御基板および機構部品に必要な電圧の電力が供給される。なお、トランス 911 の入力側には、遊技機に対する電源供給を停止したり開始させたりするための電源スイッチ 918 が設置されている。

20

【0043】

DC-DC コンバータ 913 からの +5V ラインは分岐してバックアップ +5V ラインを形成する。バックアップ +5V ラインとグラウンドレベルとの間には大容量のコンデンサ 916 が接続されている。コンデンサ 916 は、遊技機に対する電力供給が遮断されたときの遊技装置制御基板のバックアップ RAM (電源バックアップされている RAM すなわち記憶内容保持状態となりうる揮発性記憶手段) に対して記憶状態を保持できるように電力を供給するバックアップ電源となる。また、+5V ラインとバックアップ +5V ラインとの間に、逆流防止用のダイオード 917 が挿入される。

30

【0044】

なお、バックアップ電源として、+5V 電源から充電可能な電池を用いてもよい。電池を用いる場合には、+5V 電源から電力供給されない状態が所定時間継続すると容量がなくなるような充電電池が用いられる。

【0045】

また、電源基板 910 には、上述した第 1 の電源回路を構成する電源監視用 IC 902 が搭載されている。電源監視用 IC 902 は、+30V 電源電圧を導入し、+30V 電源電圧を監視することによって電源断の発生を検出する。具体的には、+30V 電源電圧が所定値 (この例では +16V) 以下になったら、電源断が生ずるとして電圧低下信号を出力する。なお、+30V 電源電圧は、交流から直流に変換された直後の電圧である。電源監視用 IC 902 からの電圧低下信号は、主基板 31 や賞球制御基板 37 等に供給される。

40

【0046】

電源監視用 IC 902 が電源断を検知するための所定値は、通常時の電圧より低い、各遊技装置制御基板上の CPU が暫くの間動作しうる程度の電圧である。また、電源監視

50

用 IC 902 が、CPU を駆動するための電圧（この例では +5V）よりも高く、かつ、交流から直流に変換された直後の電圧を監視するように構成されているので、CPU が必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。さらに、監視電圧として +30V を用いる場合には、遊技機の各種スイッチに供給される電圧が +12V であることから、電源瞬断時のスイッチオン誤検出の防止も期待できる。すなわち、+30V 電源の電圧を監視すると、+30V 作成の以降に作られる +12V が落ち始める以前の段階でその低下を検出できる。よって、+12V 電源の電圧が低下するとスイッチ出力がオン状態を呈するようになるが、+12V より早く低下する +30V 電源電圧を監視して電源断を認識すれば、スイッチ出力がオン状態を呈する前に電源復旧待ちの状態に入ってスイッチ出力を検出しない状態となることができる。

10

【0047】

また、電源監視用 IC 902 は、遊技装置制御基板とは別個の電源基板 910 に搭載されているので、第1の電源監視回路から複数の遊技装置制御基板に電圧低下信号を供給することができる。電圧低下信号を必要とする遊技装置制御基板が幾つあっても第1の電源監視手段は1つ設けられていればよいので、各遊技装置制御基板における各遊技装置制御手段が後述する電源復帰制御を行っても、遊技機のコストはさほど上昇しない。

【0048】

また、電源基板 910 には、初期化操作スイッチ 919 が搭載されている。初期化操作スイッチの状態を示す信号は主基板 31 に入力されるが、その役割等については後で詳しく説明する。この実施の形態では、他の制御基板とは独立して設置される電源基板 910 に電源スイッチ 918 および初期化操作スイッチ 919 が搭載されているので、遊技盤の入れ替え等の場合に入れ替え後の遊技盤に対して電源基板 910 をそのまま使用しても、入れ替え後の遊技盤において、後述する電源スイッチ 918 および初期化操作スイッチ 919 を利用した停電処理を実行することができる。

20

【0049】

次に遊技機の動作について説明する。

図7は、主基板 31 における CPU 56 が実行するメイン処理を示すフローチャートである。遊技機に対する電源が投入されると、メイン処理において、CPU 56 は、まず、停電からの復旧時であったか否か確認する（ステップ S1）。停電からの復旧時であったか否かは、例えば、電源断時にバックアップ RAM 領域に設定される電源断フラグによって確認される。すなわち、RAM 領域が電源バックアップされている状態で遊技機に電源が再投入されると RAM には電源断時の状態が保存されているので電源断フラグも正確に保存されている。RAM 領域が電源バックアップされていない状態で遊技機に電源が投入されると、RAM の内容は不定になっているので、電源断フラグの値は正しくない。従って、電源断フラグのセット状態に応じて停電からの復旧時であったか否か確認することができる。なお、仮に、電源バックアップされていない状態で遊技機に電源が投入されたときに電源断フラグがセット状態になってしまったとしても、後述するパリティ診断によって、停電からの復旧時であったと誤って判断されてしまうことは防止される。

30

【0050】

停電からの復旧時であった場合には、CPU 56 は、入力ポート 570 を介して初期化操作スイッチ 919 の状態を確認する（ステップ S3）。この実施の形態では、初期化操作スイッチ 919 がオンされると、その出力がローレベルになる（図6参照）。初期化操作スイッチ 919 がオン状態であれば、通常の初期化処理を実行する（ステップ S2）。また、初期化操作スイッチ 919 がオフ状態であれば、CPU 56 は、後述する停電復旧処理を実行する（ステップ S4）。なお、初期化操作スイッチ 919 は、電源スイッチ 918 のオン前にオン状態に設定されていてもよいし、電源スイッチ 918 と同時に押下されてもよい。さらに、電源スイッチ 918 押下後にオン状態とされてもよい。電源スイッチ 918 押下後にオン状態とされることを考慮して、ステップ S3 の判定前にディレイ時間をおいてもよい。

40

【0051】

50

停電からの復旧時でない場合には、CPU56は、通常の初期化処理を実行する（ステップS1，S2）。その後、メイン処理では、タイマ割込フラグの監視（ステップS6）の確認が行われるループ処理に移行する。なお、ループ内では、表示用乱数更新処理（ステップS5）も実行される。

【0052】

通常の初期化処理では、図8に示すように、レジスタおよびRAMのクリア処理（ステップS2a）と、必要な初期値設定処理（ステップS2b）が行われた後に、2ms毎に定期的にタイマ割込がかかるようにCPU56に設けられているタイマレジスタの初期設定（タイムアウトが2msであることと繰り返しタイマが動作する設定）が行われる（ステップS2c）。すなわち、ステップS2cで、タイマ割込を能動化する処理と、タイマ割込インタバルを設定する処理とが実行される。

10

【0053】

従って、この実施の形態では、CPU56の内部タイマが繰り返しタイマ割込を発生するように設定される。この実施の形態では、繰り返し周期は2msに設定される。そして、図9に示すように、タイマ割込が発生すると、CPU56は、タイマ割込フラグをセットする（ステップS11）。

【0054】

CPU56は、ステップS6において、タイマ割込フラグがセットされたことを検出すると、タイマ割込フラグをリセットするとともに（ステップS7）、電圧異常の監視を行う（ステップS8）。電圧異常の監視は、入力ポート570を介して電源監視用IC902からの電圧低下信号を監視することによって実行される。電圧異常すなわち電源電圧の低下を検出したら、CPU56は、後述する停電発生処理（電源断時処理：ステップS9）を実行する。

20

【0055】

電圧異常が検出されない場合には、CPU56は、遊技制御処理を実行する（ステップS9）。以上の制御によって、この実施の形態では、遊技制御処理は2ms毎に起動されることになる。なお、この実施の形態では、タイマ割込処理ではフラグセットのみがなされ、遊技制御処理はメイン処理において実行されるが、タイマ割込処理で遊技制御処理を実行してもよい。

【0056】

30

図10は、遊技制御処理を示すフローチャートである。遊技制御処理において、CPU56は、まず、表示制御基板80に送出される表示制御コマンドをRAM55の所定の領域に設定する処理を行った後に（表示制御データ設定処理：ステップS21）、表示制御コマンドを出力する処理を行う（表示制御データ出力処理：ステップS22）。

【0057】

次いで、各種出力データの格納領域の内容を各出力ポートに出力する処理を行う（データ出力処理：ステップS23）。また、ホール管理用コンピュータに出力される大当たり情報、始動情報、確率変動情報などの出力データを格納領域に設定する出力データ設定処理を行う（ステップS24）。さらに、パチンコ遊技機1の内部に備えられている自己診断機能によって種々の異常診断処理が行われ、その結果に応じて必要ならば警報が発せられる（エラー処理：ステップS25）。

40

【0058】

次に、遊技制御に用いられる大当たり判定用の乱数等の各判定用乱数を示す各カウンタを更新する処理を行う（ステップS26）。

【0059】

さらに、CPU56は、特別図柄プロセス処理を行う（ステップS27）。特別図柄プロセス制御では、遊技状態に応じてパチンコ遊技機1を所定の順序で制御するための特別図柄プロセスフラグに従って該当する処理が選出されて実行される。そして、特別図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。また、普通図柄プロセス処理を行う（ステップS28）。普通図柄プロセス処理では、7セグメントLEDによ

50

る可変表示器 10 を所定の順序で制御するための普通図柄プロセスフラグに従って該当する処理が選出されて実行される。そして、普通図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。

【0060】

さらに、CPU 56 は、スイッチ回路 58 を介して、ゲートセンサ 12、始動口センサ 17、カウントセンサ 23 および入賞口スイッチ 19a、24a の状態を入力し、各入賞口や入賞装置に対する入賞があったか否かを判定する（スイッチ処理：ステップ S29）。CPU 56 は、さらに、停止図柄の種類を決定する乱数等の表示用乱数を更新する処理を行う（ステップ S30）。

【0061】

また、CPU 56 は、賞球制御基板 37 との間の信号処理を行う（ステップ S31）。すなわち、所定の条件が成立すると賞球制御基板 37 に賞球制御コマンドを出力する。賞球制御基板 37 に搭載されている賞球制御用 CPU は、賞球制御コマンドに応じて玉払出装 10置 97 を駆動する。

【0062】

以上のように、メイン処理には遊技制御処理に移行すべきか否かを判定する処理が含まれ、CPU 56 の内部タイマが定期的に発生するタイマ割込にもとづくタイマ割込処理で遊技制御処理に移行すべきか否かを判定するためのフラグがセットされるので、遊技制御処理の全てが確実に実行される。つまり、遊技制御処理の全てが実行されるまでは、次の遊技制御処理に移行すべきか否かの判定が行われないので、遊技制御処理中の全ての各処理が実行完了することは保証されている。

【0063】

従来の一般的な遊技制御処理は、定期的に発生する外部割込によって、強制的に最初の状態に戻されていた。図 10 に示された例に則して説明すると、例えば、ステップ S31 の処理中であっても、強制的にステップ S21 の処理に戻されていた。つまり、遊技制御処理中の全ての各処理が実行完了する前に、次の遊技制御処理が開始されてしまう可能性があった。

【0064】

なお、この実施の形態では、電源電圧低下の判定（ステップ S8）は、定期的に発生するタイマ割込によって起動される遊技制御処理を実行する前に行われたが、遊技制御処理を実行した後に行ってもよい。いずれの時期に行っても、遊技制御手段が他の遊技装置用制御手段や遊技装置との間で情報入出力を行っていない時期に電源電圧低下の判定が行われるので、情報入出力を行っているときに停電発生処理（ステップ S9）が実行されることはない。すなわち、情報入出力が途中で中断されてしまうことはない。例えば、他の基板に送出される制御コマンドが確実に送出完了される。

【0065】

また、ここでは、主基板 31 の CPU 56 が実行する遊技制御処理は、CPU 56 の内部タイマが定期的に発生するタイマ割込にもとづくタイマ割込処理でセットされるフラグに応じて実行されたが、定期的に（例えば 2ms 毎）信号を発生するハードウェア回路を設け、その回路からの信号を CPU 56 の外部割込端子に導入し、割込信号によって遊技制御処理に移行すべきか否かを判定するためのフラグをセットするようにしてもよい。そのように構成した場合にも、遊技制御処理の全てが実行されるまでは、フラグの判定が行われないので、遊技制御処理中の全ての各処理が実行完了することが保証される。

【0066】

図 11 は、停電発生処理（ステップ S9）の一例を示すフローチャートである。停電発生処理において、CPU 56 は、まず、割込禁止に設定する（ステップ S41）。停電発生処理では RAM 内容の保存を確実にするためにチェックサムの生成処理を行う。その処理中に他の割込処理が行われたのではチェックサムの生成処理が完了しないうちに CPU が動作し得ない電圧にまで低下してしまうことがことも考えられるので、まず、他の割込が生じないような設定がなされる。

【 0 0 6 7 】

次いで、CPU 56 は、全ての出力ポートをオフ状態にする（ステップ S 4 2）。そして、必要ならば各レジスタの内容をバックアップ RAM 領域に格納する（ステップ S 4 3）。また、電源断フラグをセットする（ステップ S 4 4）。さらに、バックアップ RAM 領域のバックアップチェックデータ領域に適当な初期値を設定し（ステップ S 4 5）、初期値およびバックアップ RAM 領域のデータについて順次排他的論理和をとって（ステップ S 4 6）、最終的な演算値をバックアップパリティデータ領域に設定する（ステップ S 4 7）。その後、RAM アクセス禁止状態にしてループする（ステップ S 4 8）。電源電圧が低下していくときには、各種信号線のレベルが不安定になって RAM 内容が化ける可能性があるが、このように RAM アクセス禁止状態にしておけば、バックアップ RAM 内のデータが化けることはない。

10

【 0 0 6 8 】

なお、RAM アクセス禁止にする前にセットされる電源断フラグは、上述したように、電源投入時において停電からの復旧か否かを判断する際に使用される。また、ステップ S 4 1 から S 4 8 の処理は、第 2 の電源監視手段が電圧低下信号を発生する前に完了する。換言すれば、第 2 の電源監視手段が電圧低下信号を発生する前に完了するように、第 1 の電圧監視手段および第 2 の電圧監視手段の検出電圧の設定が行われている。

【 0 0 6 9 】

図 1 2 は、停電復旧処理（ステップ S 4）の一例を示すフローチャートである。停電復旧処理において、CPU 56 は、まず、バックアップ RAM 領域のデータチェック（この例ではパリティチェック）を行う（ステップ S 5 1）。不測の電源断が生じた後に復旧した場合には、バックアップ RAM 領域のデータは保存されていたはずであるから、チェック結果は正常になる。チェック結果が正常でない場合には、内部状態を電源断時の状態に戻すことができないので、停電復旧時でない電源投入時に実行される初期化处理（ステップ S 2）と同様の初期化处理を実行する（ステップ S 5 2，S 5 4）。

20

【 0 0 7 0 】

チェック結果が正常であれば、CPU 56 は、内部状態を電源断時の状態に戻すための遊技状態復旧処理を行うとともに（ステップ S 5 3）、電源断フラグをクリアする（ステップ S 5 5）。

【 0 0 7 1 】

なお、ここでは、ステップ S 1 で停電からの復旧か否かを確認し、停電からの復旧時であればパリティチェックを行ったが、最初に、パリティチェックを実行し、チェック結果が正常でなければ停電からの復旧ではないと判断してステップ S 2 の初期化处理を実行し、チェック結果が正常であれば遊技状態復帰処理を行ってもよい。すなわち、パリティチェックの結果をもって停電からの復旧であるか否かを判断してもよい。

30

【 0 0 7 2 】

図 1 3 は、バックアップパリティデータ作成方法を説明するための説明図である。ただし、図 1 3 に示す例では、簡単のために、バックアップデータ RAM 領域のデータのサイズを 3 バイトとする。電源電圧低下にもとづく停電発生処理において、図 1 3（A）に示すように、バックアップチェックデータ領域に、初期データ（この例では 0 0 H）が設定される。次に、「0 0 H」と「F 0 H」の排他的論理和がとられ、その結果と「1 6 H」の排他的論理和がとられる。さらに、その結果と「D F H」の排他的論理和がとられる。そして、その結果（この例では「3 9 H」）がバックアップパリティデータ領域に設定される。

40

【 0 0 7 3 】

電源が再投入されたときには、停電復旧処理においてパリティ診断が行われるが、図 1 3（B）はパリティ診断の例を示す説明図である。バックアップ領域の全データがそのまま保存されていれば、電源再投入時に、図 1 3（A）に示すようなデータがバックアップ領域に設定されている。

【 0 0 7 4 】

50

ステップS51の処理において、CPU56は、バックアップRAM領域のバックアップパリティデータ領域に設定されていたデータ（この例では「39H」）を初期データとして、バックアップデータ領域の各データについて順次排他的論理和をとる処理を行う。バックアップ領域の全データがそのまま保存されていれば、最終的な演算結果は、「00H」、すなわちバックアップチェックデータ領域に設定されているデータと一致する。バックアップRAM領域内のデータにビット誤りが生じていた場合には、最終的な演算結果は「00H」にならない。

【0075】

よって、CPU56は、最終的な演算結果とバックアップチェックデータ領域に設定されているデータとを比較して、一致すればパリティ診断正常とする。一致しなければ、パリティ診断異常とする。

10

【0076】

なお、この実施の形態では、停電発生処理で、チェックデータ（この例ではパリティデータ）の生成が行われたが、チェックデータの生成を行わず、電源断フラグのセットのみを行うようにしてもよい。

【0077】

以上のように、この実施の形態では、遊技制御手段には、遊技機の電源が断しても、所定期間電源バックアップされる揮発性記憶手段（この例ではバックアップRAM）が設けられ、電源投入時に、CPU56（具体的にはCPU56が実行するプログラム）は、揮発性記憶手段がバックアップ状態にあればバックアップデータにもとづいて遊技状態を回復させる遊技状態復旧処理（ステップS53）を行うように構成される。

20

【0078】

その際、初期化操作スイッチ919がオン状態であれば、遊技状態復旧処理は実行されず、通常の初期化処理（ステップS2）が実行される。従って、遊技店員等は、電源スイッチ918の投入等にもとづく遊技機の電源投入時に、初期化操作スイッチ919を操作することによって、揮発性記憶手段に記憶されているバックアップデータにもとづく遊技状態復旧処理を実行するか否かを選択することができる。従って、電源断が発生しても遊技者に不利益がもたらされることを防止するとともに、遊技店での遊技機運用上の利便性を向上させることもできる遊技機が提供される。

【0079】

30

なお、電源投入時に、揮発性記憶手段にバックアップデータが記憶されていない場合に実行される初期化処理と、揮発性記憶手段にバックアップデータが記憶されていても初期化操作スイッチ919がオフ状態である場合に実行される初期化処理とは、プログラム上兼用されている（図7のステップS2参照）。従って、遊技店での運用上の利便性を向上させる制御を付加しても、プログラム容量はさほど増えない。

【0080】

以下、遊技状態復旧処理について説明する。

まず、この実施の形態において、主基板31のCPU56が、表示制御基板80、音制御基板70およびランプ制御基板35に送出する表示制御コマンド、音制御コマンドおよびランプ制御コマンドについて説明する。各制御コマンドは、図10に示された遊技制御処理における特別図柄プロセス処理（ステップS28）で遊技進行に応じて送出することが決定され、表示制御データ設定処理（ステップS21）で具体的なデータが設定され、表示制御データ出力処理（ステップS22）で出力ポートから出力されることによって送出される。

40

【0081】

図14(A)は、可変表示部9における図柄変動に関する各制御コマンドの送出タイミング例を示す説明図である。この実施の形態では、主基板31のCPU56は、図柄変動を開始させるときに、表示制御基板80、音制御基板70およびランプ制御基板35のそれぞれに対して変動開始コマンドを送出する。表示制御基板80に対しては、さらに、左右中図柄の確定図柄を示す図柄指定コマンドを送出する。

50

【 0 0 8 2 】

そして、図柄変動を確定させるときに、表示制御基板 8 0、音制御基板 7 0 およびランプ制御基板 3 5 のそれぞれに対して変動停止コマンドを送出する。表示制御基板 8 0、音制御基板 7 0 およびランプ制御基板 3 5 に搭載されている各 C P U は、変動開始コマンドで指定された変動態様に応じた表示制御、音発生制御およびランプ点灯制御を行う。なお、変動開始コマンドには変動時間を示す情報が含まれている。

【 0 0 8 3 】

図 1 4 (B) は、可変表示部 9 の表示結果が所定の大当り図柄であった場合に実行される大当り遊技に関する各制御コマンドの送出タイミング例を示す説明図である。この実施の形態では、主基板 3 1 の C P U 5 6 は、大当り遊技開始時に、表示制御基板 8 0、音制御基板 7 0 およびランプ制御基板 3 5 のそれぞれに対して大当り開始コマンドを送出する。また、所定時間経過後に、1 ラウンド (1 R) 指定コマンドを送出する。表示制御基板 8 0、音制御基板 7 0 およびランプ制御基板 3 5 に搭載されている各 C P U は、大当り開始コマンドを受信すると、大当り開始時の表示制御、音発生制御およびランプ点灯制御を行う。また、1 ラウンド指定コマンドを受信すると、大当り中の表示制御、音発生制御およびランプ点灯制御を行う。ただし、表示制御基板 8 0 の C P U は、1 ラウンド目の表示を行う。

【 0 0 8 4 】

その後、主基板 3 1 の C P U 5 6 は、表示制御基板 8 0 に対して各ラウンドを示すコマンド等を順次送出する。表示制御基板 8 0 の C P U は、それらのコマンドに応じて対応する表示制御を行う。

【 0 0 8 5 】

また、大当り遊技終了時に、主基板 3 1 の C P U 5 6 は、表示制御基板 8 0、音制御基板 7 0 およびランプ制御基板 3 5 のそれぞれに対して大当り終了コマンドを送出する。そして、所定時間経過後に、通常画面表示コマンドを送出する。各遊技装置用制御手段は、通常画面表示コマンドを受信すると、制御状態を遊技待ちの状態にする。

【 0 0 8 6 】

図 1 5 は、図 1 2 に示された停電復旧処理で行われる遊技状態復旧処理の一例を示すフローチャートである。この例では、C P U 5 6 は、レジスタ内容を復元する必要があるれば、バックアップ R A M に保存されていた値をレジスタに復元する (ステップ S 6 1)。そして、バックアップ R A M に保存されていたデータにもとづいて停電時の遊技状態を確認する。例えば、特別図柄プロセス処理の進行状況に対応した特別図柄プロセスフラグの値によって遊技状態を確認することができる。

【 0 0 8 7 】

遊技状態が図柄変動中であった場合には (ステップ S 6 2)、変動開始コマンドを表示制御基板 8 0、音制御基板 7 0 およびランプ制御基板 3 5 に送出する制御を行う (ステップ S 6 3)。また、遊技状態が大当り遊技中であった場合には (ステップ S 6 4)、停電前に最後の送出された制御コマンドを表示制御基板 8 0、音制御基板 7 0 およびランプ制御基板 3 5 に送出する制御を行う (ステップ S 6 5)。そして、それ以外の遊技状態であった場合には、例えば、通常画面表示コマンドを制御コマンドを表示制御基板 8 0、音制御基板 7 0 およびランプ制御基板 3 5 に送出する制御を行う (ステップ S 6 6)。また、例えば、大当り中であった場合の可変入賞球装置 1 5 の状態復帰は、R A M のデータが保存されているため、後の遊技制御処理内で自動的に行われる。

【 0 0 8 8 】

図 1 6 は、停電が発生した後に復旧した場合の制御状態の一例を示す説明図である。図 1 6 において、可変表示の状態は表示制御基板 8 0 の C P U (表示制御手段) によって実現され、音の状態は音制御基板 7 0 の C P U (音制御手段) によって実現され、ランプの状態はランプ制御基板 3 5 の C P U (ランプ制御手段) によって実現される。

【 0 0 8 9 】

図 1 6 (A) は、図柄変動中に停電が生じた後に復旧した場合の例を示す。この場合に

は、電源復旧時に、主基板 3 1 から変動開始コマンドが送出される（図 1 5 におけるステップ S 6 3）。変動開始コマンドは、図柄変動開始時に送出されるコマンドであるから、可変表示制御、音制御およびランプ制御の状態は、変動開始時の状態に戻る。この実施の形態では、変動開始コマンドには変動時間を指定する情報を含まれ、主基板 3 1 の CPU 5 6 は変動開始コマンド送出後では変動終了時の確定コマンド（変動停止コマンド）まで何も送出しない（図柄指定コマンドを除く）。従って、図柄変動中に停電が生じた場合には、変動途中の状態から変動を再開することはできないが、変動開始コマンドを再送出することによって、表示制御、音制御およびランプ制御は同期した状態に戻る。

【 0 0 9 0 】

なお、主基板 3 1 において、変動開始時に使用した各種パラメータはバックアップ RAM に保存されている。従って、電源復旧後の変動における表示結果（確定図柄）等は、停電によって中断した変動においてなされるはずであった表示結果等と同じである。従って、遊技者に不利益が与えられるということはない。

【 0 0 9 1 】

図 1 6（B）は、大当たり遊技中に停電が生じた後に復旧した場合の例を示す。この場合には、電源復旧時に、主基板 3 1 から停電前の最後に表示制御基板 8 0、音制御基板 7 0 およびランプ制御基板 3 5 に送出されたコマンドが再送出される（図 1 5 におけるステップ S 6 5）。従って、音制御およびランプ制御は、大当たり遊技中の制御状態に戻る。また、表示制御も、停電時に行われていた状態に戻る。

【 0 0 9 2 】

なお、主基板 3 1 において、大当たり遊技中の各種パラメータ（大入賞口開放回数、大入賞口入賞球数等）はバックアップ RAM に保存されている。従って、遊技者にとっての遊技状態も停電前の状態に戻るの、遊技者に不利益が与えられるということはない。

【 0 0 9 3 】

なお、上記の実施の形態では、遊技制御手段において電源監視処理、データ保存処理および復旧処理が行われる場合について説明したが、音声制御手段、ランプ制御手段および表示制御手段における RAM の一部も電源バックアップされ、表示制御手段、音制御手段およびランプ制御手段も、上述したような処理を行ってもよい。ただし、表示制御手段、音制御手段およびランプ制御手段は、復旧時にコマンド送出処理を行う必要はない。

【 0 0 9 4 】

また、この実施の形態では、図 5 に示されたように、電源基板 9 1 0 に第 1 の電源監視手段が搭載され、主基板 3 1 に第 2 の電源監視手段が搭載されている。そして、電源電圧が低下していくときに、第 2 の電源監視手段（この例では電源監視用 IC 9 0 4）が電圧低下信号を発生する時期は、第 1 の電源監視手段（この例では電源監視用 IC 9 0 2）が電圧低下信号を発生する時期よりも遅くなるように設定されている。さらに、第 2 の電源監視手段からの電圧低下信号は、CPU 5 6 のリセット端子に入力されている。

【 0 0 9 5 】

すると、CPU 5 6 は、図 1 7 に示すように、第 1 の電源監視手段（電源監視用 IC 9 0 2）からの電圧低下信号にもとづいて停電発生処理（電源断時処理）を実行した後に電源断待ちに入るのであるが、電源断待ち状態において、リセット状態になることになる。すなわち、CPU 5 6 の動作が停止する。電源待ち状態では + 5 V 電源電圧値が徐々に低下するので入出力状態が不定になるが、CPU 5 6 はリセット状態になるので、不定データにもとづいて異常動作してしまうことは防止される。

【 0 0 9 6 】

このように、この実施の形態では、CPU 5 6 が、第 1 の電源監視手段からの検出出力の入力に応じて電源断時処理を実行するとともに、第 2 の電源監視手段からの検出出力の入力に応じてシステムリセットされるように構成したので、電源断時に確実なデータ保存を行うことができ、遊技者に不利益がもたらされることを防止することができる。

【 0 0 9 7 】

なお、この実施の形態では、電源監視用 IC 9 0 2、9 0 4 は、同一の電源電圧を監視

10

20

30

40

50

しているが、異なる電源電圧を監視してもよい。例えば、図 18 に示すように、電源基板 910 の第 1 の電源監視回路が +30V 電源電圧を監視し、主基板 31 の第 2 の電源監視回路が +5V 電源電圧を監視してもよい。そして、第 2 の電源監視回路がローレベルの電圧低下信号を発生するタイミングは第 1 の電源監視回路が電圧低下信号を発生するタイミングに対して遅くなるように、主基板 31 の電源監視用 IC 904 のしきい値レベル（電圧低下信号を発生する電圧レベル）が設定される。例えば、しきい値は 4.25V である。4.25V は、通常時の電圧より低い、CPU 56 が暫くの間動作しうる程度の電圧である。

【0098】

また、上記の実施の形態では、CPU 56 は、入力ポート 570 を介して電源基板からの第 1 の電圧低下信号（第 1 の電源監視手段からの電圧低下信号）を検知したが、第 1 の電圧低下信号をマスク不能割込割込端子（NMI 端子）またはマスク可能外部割込端子（IRQ 端子）に導入してもよい。図 19 は、第 1 の電圧低下信号が CPU 56 の IRQ 端子に入力されている例を示す。この場合には、第 1 の電圧低下信号が電圧低下を示す状態になると、割込処理（IRQ 処理）によって停電発生処理（図 11 参照）が実行される。よって、CPU 56 が実行するメイン処理では、ステップ S7 および S8（図 7 参照）は不要である。また、この場合、ステップ S10 の遊技制御処理の開始時に IRQ 割込マスクをセットし、遊技制御処理の終了時に IRQ 割込マスクを解除するようにしてもよい。そのようにすれば、遊技制御処理の開始前および終了後に割込がかかることになる。

【0099】

IRQ 処理で停電発生処理を実行する場合には、遊技制御プログラムにおける賞球制御コマンドを送出するルーチンの開始時で割込マスクがセットされ、賞球制御コマンド送出完了時に割込マスクが解除される。よって、賞球制御コマンド送出処理が行われている間では割込処理は開始されず、第 1 の電圧低下信号が電圧低下状態を示しても停電発生処理は開始されない。従って、例えば停電発生の直前に発生した入賞にもとづく賞球個数情報も確実に賞球制御基板 37 に転送される。

【0100】

図 20 は、電源監視および電源バックアップのための賞球制御用 CPU 371 周りの一構成例を示すブロック図である。図 20 に示すように、電源基板 910 に搭載されている第 1 の電源監視回路（第 1 の電源監視手段）からの電圧低下信号が、賞球制御用 CPU 371 の入力ポートに入力されている。従って、賞球制御用 CPU 371 は、入力ポートを介して電源断の状況を確認することができる。

【0101】

賞球制御用 CPU 371 等の駆動電源である +5V 電源から電力が供給されていない間、賞球制御用 CPU 371 の内蔵 RAM の少なくとも一部は、電源基板 910 から供給されるバックアップ電源がバックアップ端子に接続されることによってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、+5V 電源が復旧すると、初期リセット回路 935 からリセット信号が発せられるので、賞球制御用 CPU 371 は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復旧時には停電発生時の遊技状態に復帰することができる。

【0102】

図 20 に示す構成では、賞球制御基板 37 には、第 2 の電源監視回路 933 が搭載されている。この例では、第 2 の電源監視回路 933 において、電源監視用 IC 934 が、電源基板 910 の第 1 の電源監視回路が監視する電源電圧と等しい電圧である +30V 電源電圧を監視して電圧値が所定値以下になるとローレベルの電圧低下信号を発生する。第 2 の電源監視回路 933 が設けられている場合には、第 2 の電源監視回路 933 の検出電圧（電圧低下信号を出力することになる電圧）を、電源基板 910 に搭載されている第 1 の電源監視回路の検出電圧よりも低くする。

【0103】

第 2 の電源監視回路 933 からの電圧低下信号は、初期リセット回路 935 からの初期

10

20

30

40

50

リセット信号と論理和をとられた後に、賞球制御用CPU371のリセット端子に入力される。従って、賞球制御用CPU371は、初期リセット回路935からの初期リセット信号がローレベルを呈しているとき、または、第2の電源監視回路933からの電圧低下信号がローレベルを呈しているときに、リセット状態（非動作状態）になる。

【0104】

図21は、主基板31から賞球制御基板37に送信される賞球制御コマンドのビット構成の一例を示す説明図である。図21に示すように、1バイト中の上位4ビットが制御指定部として使用され、下位4ビットが賞球数を示す領域として用いられる。

【0105】

図22に示すように、制御指定部において、ビット7, 6, 5, 4が「0, 1, 0, 0」であれば払出個数指定コマンドであることを示し、「0, 1, 0, 1」であれば払出指定コマンドであることを示す。払出個数指定コマンドは、主基板31のCPU56が入賞を検出すると直ちに賞球制御基板37に送出される。

【0106】

ビット7, 6, 5, 4が「1, 0, 0, 0」である球切れ指定コマンドは、補給玉がなくなることが検出されたときに主基板31から送信される。また、ビット7, 6, 5, 4が「1, 0, 0, 1」である発射停止指定コマンドは、余剰玉受皿4が満タンになって満タンスイッチ48がオンしたとき（満タン状態フラグがオンしたとき）に主基板31から送信される。

【0107】

賞球制御コマンドは、主基板31から賞球制御基板37に、1バイト（8ビット：賞球制御コマンドD7～D0）のデータとして出力される。賞球制御コマンドD7～D0は正論理で出力される。また、賞球制御コマンドD7～D0が出力されたときには、負論理の賞球制御INT信号が出力される。

【0108】

この実施の形態では、図23に示すように、主基板31から賞球制御コマンドD7～D0が出力されるときに、賞球制御INT信号が5 μ s以上ローレベルになる。賞球制御INT信号は、賞球制御基板37において、賞球制御用CPU371の割込端子に接続されている。よって、賞球制御用CPU371は、割り込みがあると、賞球制御コマンドD7～D0が主基板31から送出されたことを認識でき、割込処理において賞球制御コマンド受信処理を行う。

【0109】

なお、図21に示されたコマンド構成は一例であって、他の構成にしてもよい。例えば、1バイト中の上位下位を、図21に示された構成とは逆にしてもよい。

【0110】

図24は、賞球制御用CPU371のメイン処理を示すフローチャートである。メイン処理では、賞球制御用CPU371は、まず、RAM領域をクリアする等の初期値設定処理を行う（ステップS701）。なお、内蔵RAMの電源バックアップされたRAM領域（バックアップRAM領域）にデータが設定されている場合には、それらの領域のクリア処理はなされない。その後、この実施の形態では、賞球制御用CPU371は、タイマ割込フラグの監視（ステップS702）の確認を行うループ処理に移行する。

【0111】

ステップS701の初期化処理では、後述する総合個数記憶の値が0でない場合には、非バックアップRAM領域をクリアする。そして、賞球再開のための設定を行う。例えば、賞球中処理中フラグのセット等を行う。なお、バックアップRAM領域であっても、賞球個数に関わらない領域であるならば、それらのアドレスを指定してクリアするようにしてもよい。さらに、それら処理の他に、2ms毎に定期的にタイマ割込がかかるように賞球制御用CPU371に設けられているタイマレジスタの初期設定（タイムアウトが2msであることと繰り返しタイマが動作する設定）が行われる。すなわち、タイマ割込を能動化する処理と、タイマ割込インターバルを設定する処理とが実行される。

【0112】

従って、この実施の形態では、賞球制御用CPU371の内部タイマが繰り返しタイマ割込を発生するように設定される。この実施の形態では、繰り返し周期は2msに設定される。そして、図25に示すように、タイマ割込が発生すると、賞球制御用CPU371は、タイマ割込フラグをセットする(ステップS711)。

【0113】

賞球制御用CPU371は、ステップS702において、タイマ割込フラグがセットされたことを検出すると、タイマ割込フラグをリセットするとともに(ステップS703)、電圧異常の監視を行う(ステップS704)。電圧異常の監視は、入力ポートを介して電源基板910の電源監視用IC902からの電圧低下信号を監視することによって実行される。電圧異常すなわち電源電圧の低下を検出したら、賞球制御用CPU371は、後述する停電発生処理(電源断時処理:ステップS706)を実行する。

10

【0114】

電圧異常が検出されない場合には、賞球制御用CPU371は、賞球制御処理を実行する(ステップS705)。以上の制御によって、この実施の形態では、賞球制御処理は2ms毎に起動されることになる。

【0115】

図26は、賞球制御用CPU371が内蔵するRAMの使用例を示す説明図である。この例では、バックアップRAM領域に総合個数記憶(例えば2バイト)が形成されている。総合個数記憶は、主基板31の側から指示された払出個数の総数を記憶するものである。

20

【0116】

図27は、割込処理による賞球制御コマンド受信処理を示すフローチャートである。主基板31からの賞球制御INT信号は賞球制御用CPU371の割込端子に入力されている。よって、主基板31からの賞球制御INT信号がオン状態になると、賞球制御用CPU371に割込がかかり、図27に示す賞球制御コマンドの受信処理が開始される。

【0117】

賞球制御コマンドの受信処理において、賞球制御用CPU371は、まず、賞球制御コマンドデータの入力に割り当てられている入力ポートから1バイトのデータを読み込む(ステップS852)。読み込んだデータが払出個数指示コマンドであれば(ステップS853)、払出個数指示コマンドで指示された個数を総合個数記憶に加算する(ステップS855)。そうでなければ、通信終了フラグをセットする(ステップS854)。なお、通信終了フラグは、この例では、払出個数指示コマンド以外のコマンドを受信したことを示すフラグである。

30

【0118】

以上のように、賞球制御基板37に搭載された賞球制御用CPU371は、主基板31のCPU56から送られた払出個数指示コマンドに含まれる賞球数をバックアップRAM領域(総合個数記憶)に記憶する。

【0119】

図28は、タイマ割込で起動される賞球制御処理(ステップS711)を示すフローチャートである。賞球制御処理において、賞球制御用CPU371は、総合個数記憶が0でないか否かの確認を行う(ステップS511)。総合個数記憶が0でなければ、賞球制御用CPU371は、賞球払出処理を行う(ステップS512)。賞球払出処理では、払出モータ289がオンしていなければオンするとともに、賞球カウントスイッチ301Aの検出出力によって遊技球の払出がなされたか否かの確認を行う。そして、1個の払出が行われたことを確認したら(ステップS513)、総合個数記憶の値を-1する(ステップS514)。また、総合個数記憶の値が0になったら(ステップS515)、払出モータ289をオフする(ステップS516)。

40

【0120】

総合個数記憶の内容は、遊技機の電源が断しても、所定期間電源基板910のバックア

50

ップ電源によって保存される。従って、所定期間中に電源が回復すると、賞球制御用CPU371は、総合個数記憶の内容にもとづいて賞球払出処理を継続することができる。

【0121】

賞球制御用CPU371は、電源投入時に、バックアップRAM領域のデータを確認するだけで、通常の初期設定処理を行うのか賞球中の状態を復元するのか決定できる。すなわち、簡単な判断によって、未払出賞球について賞球処理再開を行うことができる。

【0122】

なお、賞球制御用CPU371は、主基板31から指示された賞球個数を総合個数記憶で総数として管理したが、賞球数毎（例えば15個、10個、6個）に管理してもよい。例えば、賞球数毎に対応した個数カウンタを設け、払出個数指定コマンドを受信すると、そのコマンドで指定された個数に対応する個数カウンタを+1する。そして、賞球数毎の賞球払出が終了すると、対応する個数カウンタを-1する。その場合にも、各個数カウンタはバックアップRAM領域に形成される。よって、遊技機の電源が断しても、所定期間中に電源が回復すれば、賞球制御用CPU371は、各個数カウンタの内容にもとづいて賞球払出処理を継続することができる。

【0123】

図29は、賞球制御用CPU371が実行する停電発生処理を示すフローチャートである。電源基板901の電源監視用IC902が電源電圧の低下を検出すると電圧低下信号が電圧低下を示す状態となり、停電発生処理が開始される。停電発生処理において、賞球制御用CPU371は、RAMアクセス禁止状態に設定して（ステップS801）、その後ループする。従って、電源監視用IC902から電圧低下信号が出力されると、賞球払出制御がなされない状態になる。

【0124】

図30は、賞球制御用CPU371が電源投入時に実行する初期化処理（ステップS701）の一部を示すフローチャートである。電源が投入され、または、電源が復旧したときには、賞球制御用CPU371は、まず、バックアップRAM領域に形成されている総合個数記憶の値が0でないかどうか確認する（ステップS901）。0である場合には、前回の電源オフ時に未払出賞球はなかったことになるので、通常の初期設定処理を行う。すなわち、レジスタおよび全RAM領域をクリアして（ステップS903）、スタックポインタの初期設定を行う（ステップS904）。

【0125】

総合個数記憶の値が0でない場合には、アドレスを指定してレジスタと非バックアップRAM領域をクリアする（ステップS905）。そして、賞球再開のための設定を行う。例えば、賞球中処理中フラグのセット等を行う（ステップS906）。なお、バックアップRAM領域であっても、賞球個数に関わらない領域であるならば、それらのアドレスを指定してクリアするようにしてもよい。

【0126】

このように、賞球制御用CPU371は、電源投入時に、バックアップRAM領域のデータを確認するだけで、通常の初期設定処理を行うのか賞球中の状態を復元するのか決定できる。すなわち、簡単な判断によって、未払出賞球について賞球処理再開を行うことができる。

【0127】

なお、この実施の形態では、賞球制御用CPU371は、入力ポートを介して電源基板からの第1の電圧低下信号（第1の電源監視手段からの電圧低下信号）を検知したが、第1の電圧低下信号をマスク不能割込割込端子（NMI端子）またはマスク可能外部割込端子（IRQ端子）に導入してもよい。その場合には、NMI処理またはIRQ割込処理によって図29に示された停電発生処理が実行される。よって、賞球制御用CPU371が実行するメイン処理では、ステップS704およびS706（図24参照）の処理は不要である。

【0128】

上記の実施の形態では、電源基板 9 1 0 からの第 1 の電圧低下信号が主基板 3 1 および賞球制御基板 3 7 の入力ポートに入力されたが、図 3 1 に示すように、賞球制御基板 3 7 において、入力ポートの前に遅延回路 9 3 6 を設けてもよい。そのように構成した場合には、主基板 3 1 の C P U 5 6 が、第 1 の電源監視手段が電圧低下を検出したことを認識するタイミングは、賞球制御基板 3 7 の賞球制御用 C P U 3 7 1 が認識するタイミングよりも早くなる。

【 0 1 2 9 】

C P U 5 6 および賞球制御用 C P U 3 7 1 はそれぞれ第 1 の電圧低下信号に応じて電源断時処理を行うのであるが、図 3 2 のタイミング図に例示されているように、C P U 5 6 は、賞球制御用 C P U 3 7 1 よりも早く電源断時処理を開始する。すなわち、賞球制御用 C P U 3 7 1 による賞球制御処理が停止するよりも早く C P U 5 6 による遊技制御処理が停止する。すると、遊技制御処理中に送出された賞球制御コマンドは、電源断が生ずるときであっても、確実に賞球制御用 C P U 3 7 1 で受信される。賞球制御用 C P U 3 7 1 は受信した賞球制御コマンドにもとづく賞球数をバックアップ R A M 領域に保存するので、賞球数は、停電中でも保持され停電復旧後に処理される。よって、遅延回路 9 3 6 が設けられている場合には、遊技制御手段が検出した入賞にもとづく賞球払出がより確実にされる。よって、遊技者に対して不利益が与えられることをより効果的に防止できる。

【 0 1 3 0 】

また、遅延回路 9 3 6 を設けず、第 1 の電圧低下信号をソフトウェア的に遅延させてもよい。例えば、図 2 4 に示されたメイン処理において、ステップ S 7 0 4 で電圧低下を検知したら所定のタイマをスタートさせる。そして、そのタイマがタイムアウトしたら、ステップ S 7 0 6 の停電発生処理を開始する。タイマがタイムアウトするまでは、賞球制御処理を実行する。

【 0 1 3 1 】

なお、上記の実施の形態では、揮発性記憶手段として R A M を用いた場合を示したが、揮発性記憶手段として、電氣的に書き換えが可能な記憶手段であれば R A M 以外のものを用いてもよい。

【 0 1 3 2 】

さらに、ここでは、遊技制御手段以外の他の遊技装置用制御手段として賞球制御手段を例示したが、表示制御手段、音制御手段およびランプ制御手段についても、第 2 の電源監視手段を設けてもよい。

【 0 1 3 3 】

上記の各実施の形態のパチンコ遊技機 1 は、始動入賞にもとづいて可変表示部 9 に可変表示される特別図柄の停止図柄が所定の図柄の組み合わせになると所定の遊技価値が遊技者に付与可能になる第 1 種パチンコ遊技機であったが、始動入賞にもとづいて開放する電動役物の所定領域への入賞があると所定の遊技価値が遊技者に付与可能になる第 2 種パチンコ遊技機や、始動入賞にもとづいて可変表示される図柄の停止図柄が所定の図柄の組み合わせになると開放する所定の電動役物への入賞があると所定の権利が発生または継続する第 3 種パチンコ遊技機であっても、本発明を適用できる。

【 符号の説明 】

【 0 1 3 4 】

- 1 パチンコ遊技機
- 3 1 主基板
- 3 7 賞球制御基板
- 5 3 基本回路
- 5 6 C P U
- 3 7 1 賞球制御用 C P U
- 5 7 0 入力ポート
- 9 0 2 , 9 0 4 電源監視用 I C
- 9 0 3 , 9 3 3 第 2 の電源監視回路

10

20

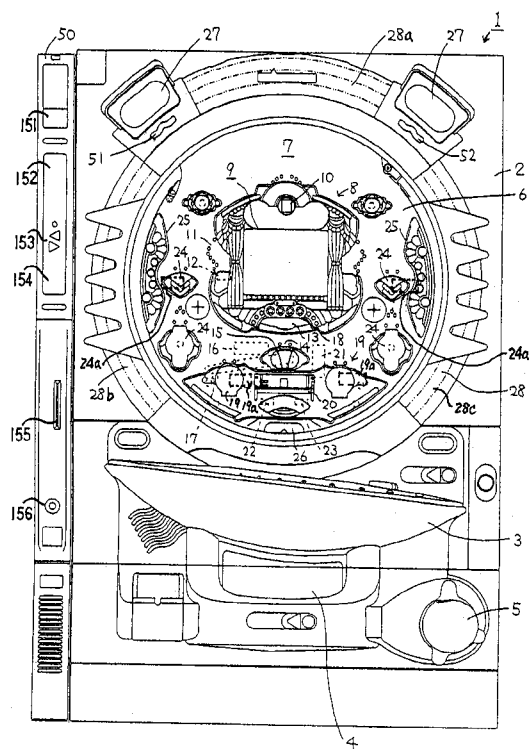
30

40

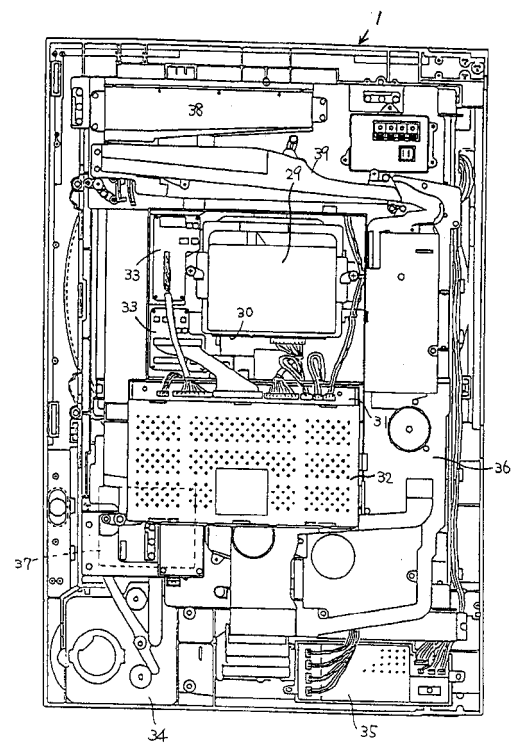
50

9 1 0 電源基板

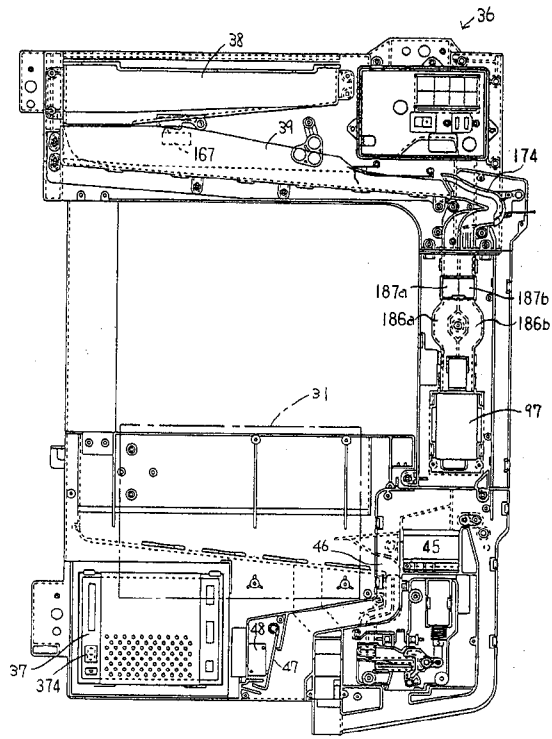
【図 1】



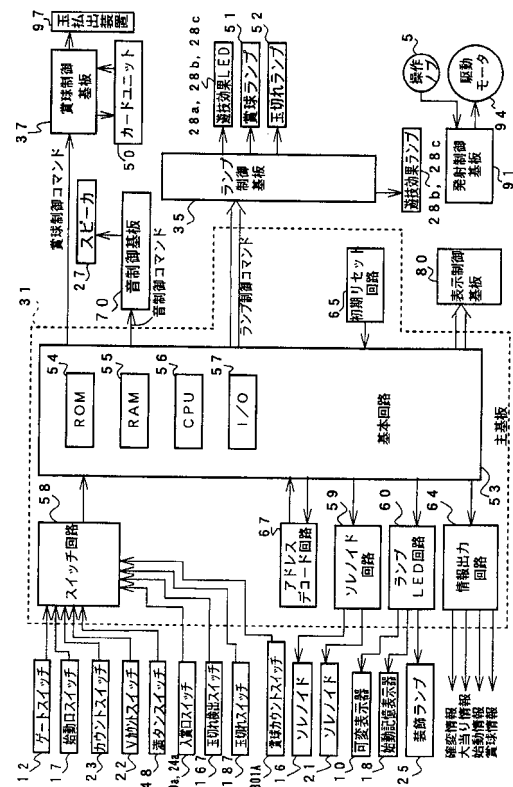
【図 2】



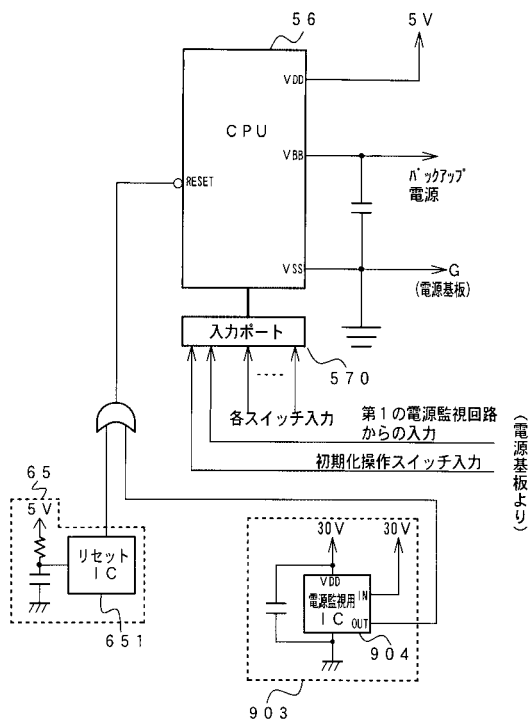
【 図 3 】



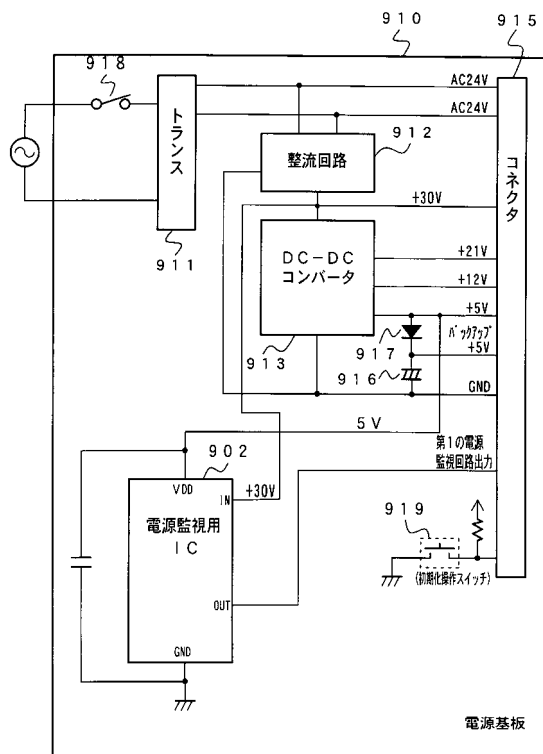
【 図 4 】



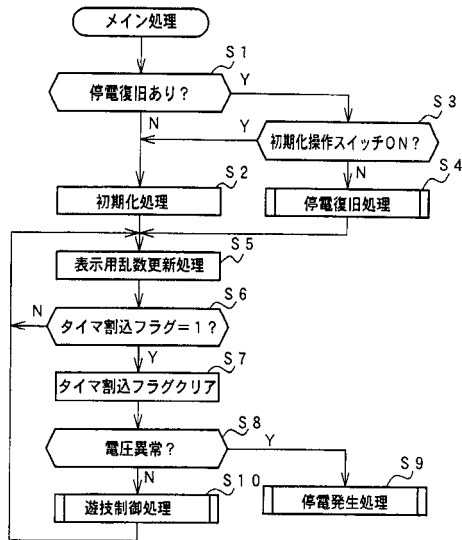
【 図 5 】



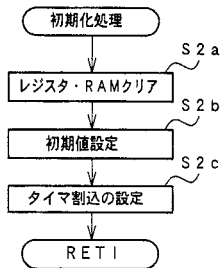
【 図 6 】



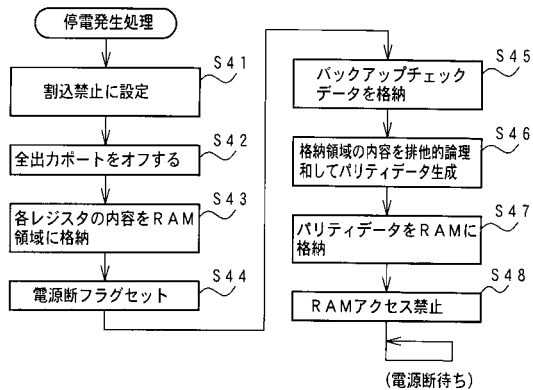
【図 7】



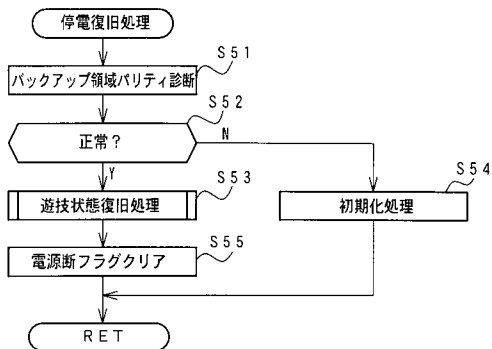
【図 8】



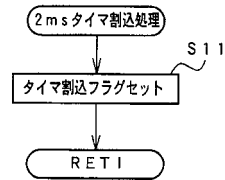
【図 11】



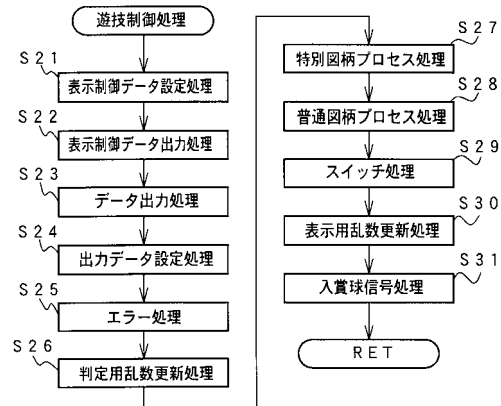
【図 12】



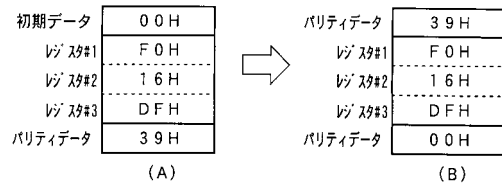
【図 9】



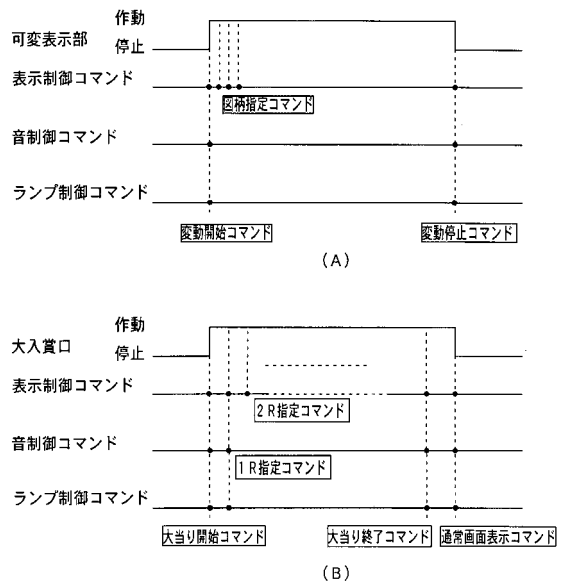
【図 10】



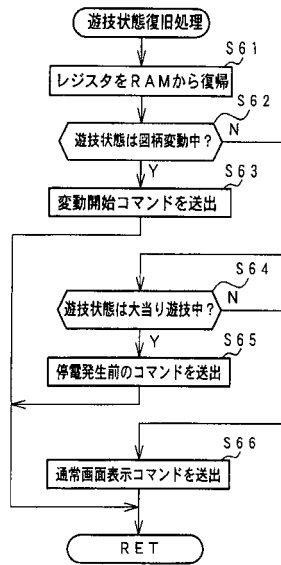
【図 13】



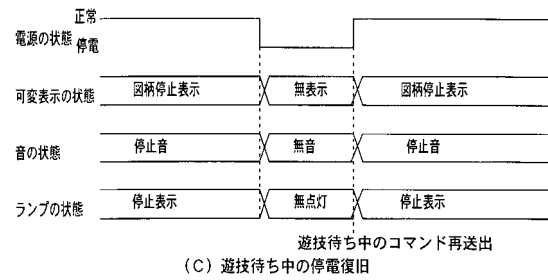
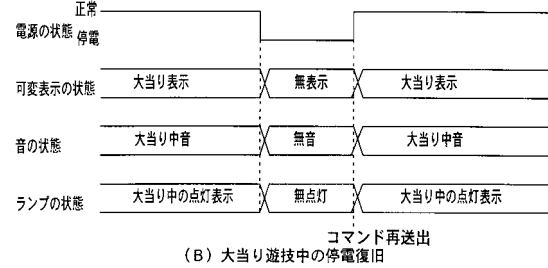
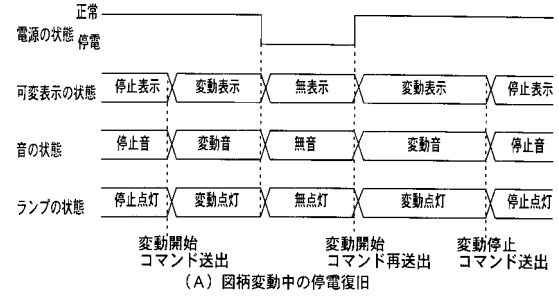
【図 14】



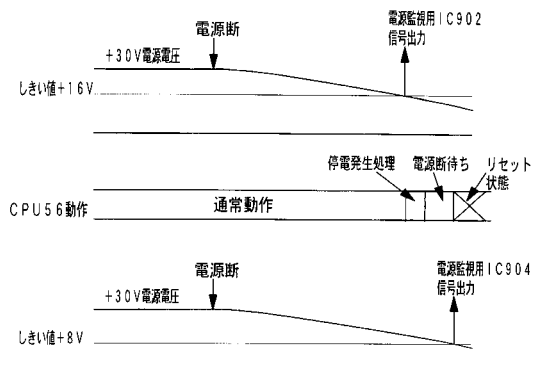
【図 15】



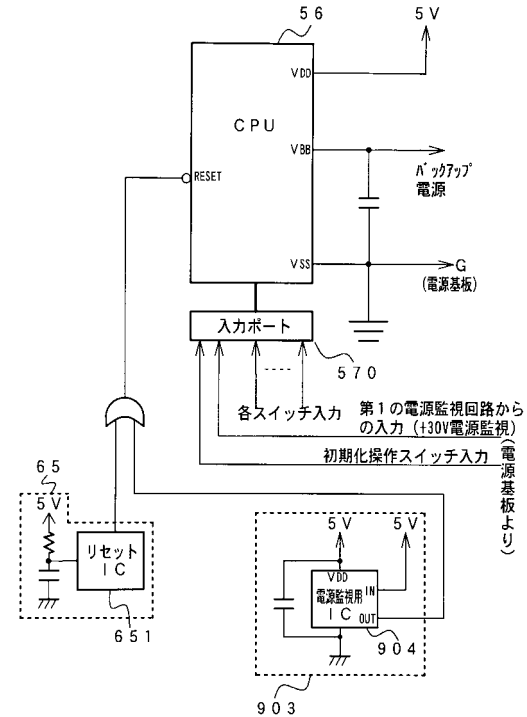
【図 16】



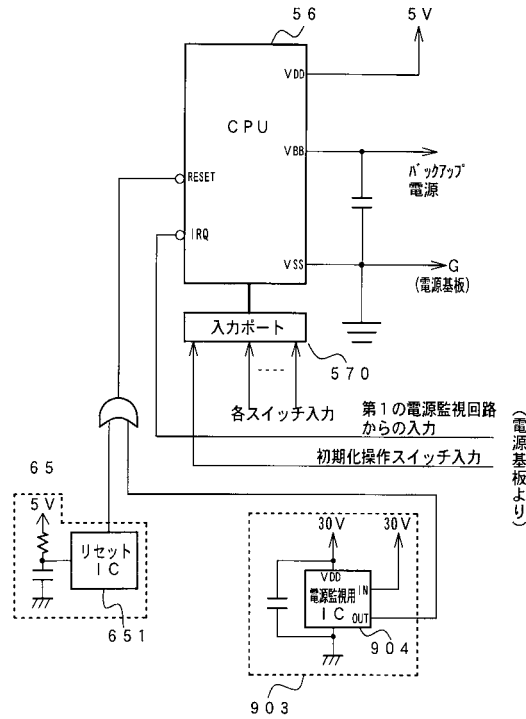
【図 17】



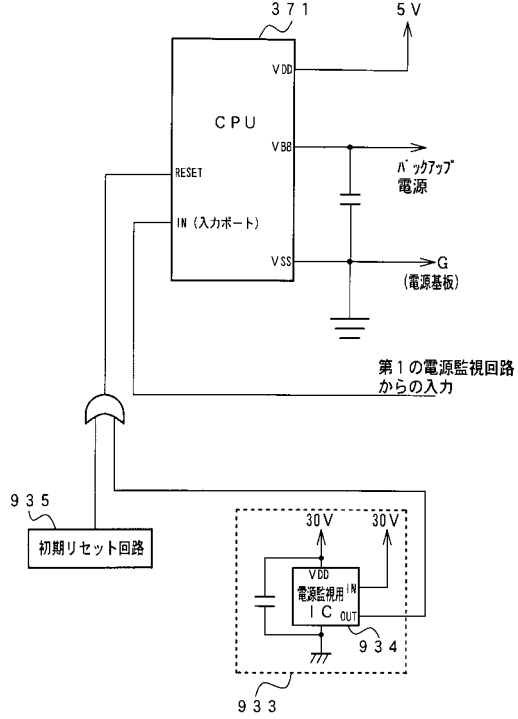
【図 18】



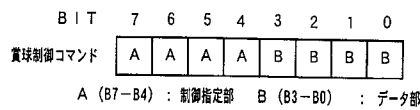
【図 19】



【図 20】



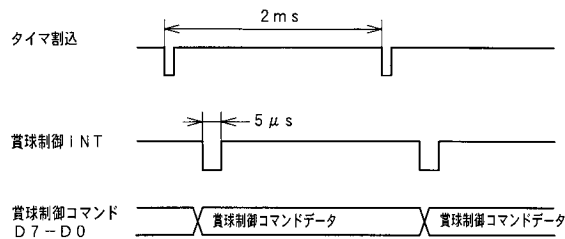
【図 21】



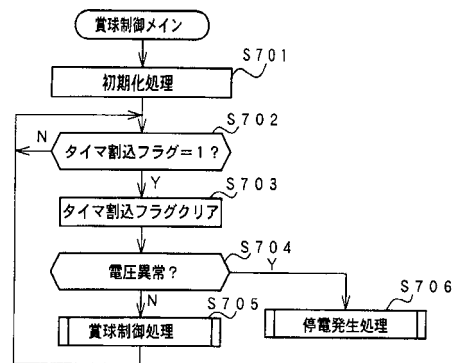
【図 22】

制御指定	ビット			
	7	6	5	4
払出個数指定	0	1	0	0
球切れ指定	1	0	0	0
発射停止指定	1	0	0	1
球切れ解除指定	1	0	1	0
発射停止解除指定	1	0	1	1

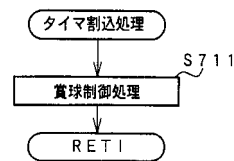
【図 23】



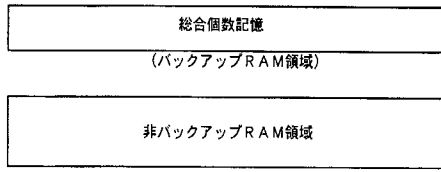
【図 24】



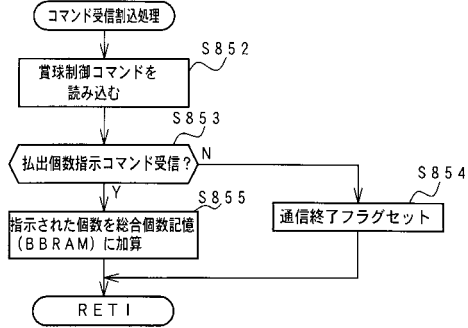
【図 25】



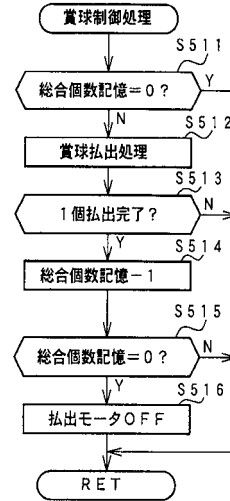
【図 26】



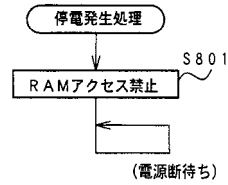
【図 27】



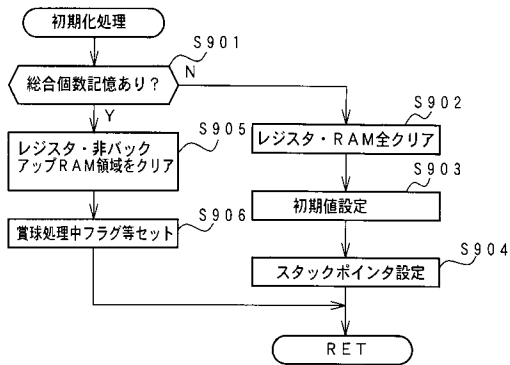
【図 28】



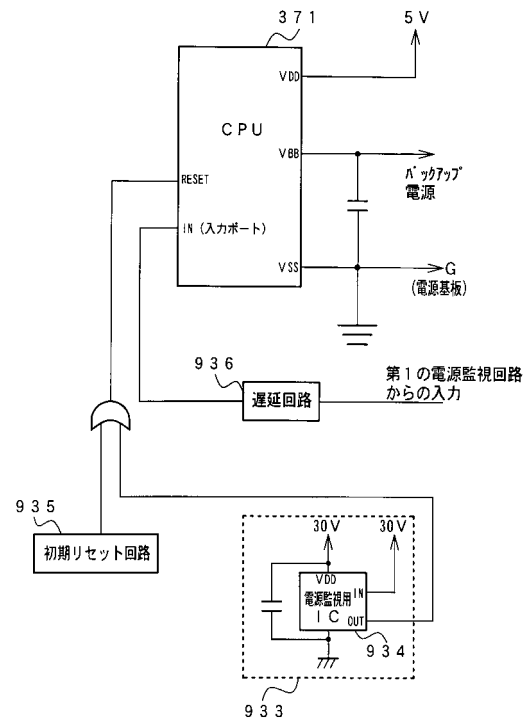
【図 29】



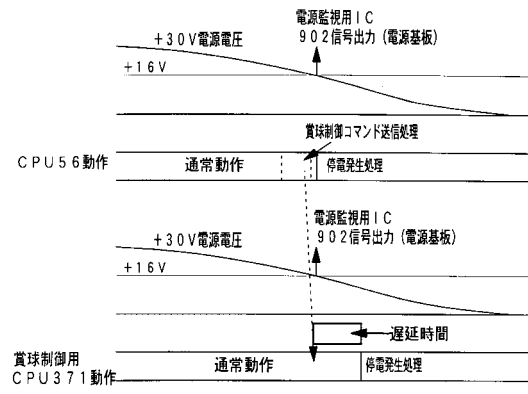
【図 30】



【図 31】



【図 32】



フロントページの続き

(56)参考文献 特開平 1 0 - 0 8 5 4 2 1 (J P , A)
特開平 1 0 - 2 6 0 9 1 2 (J P , A)
実開平 0 4 - 0 6 7 7 3 3 (J P , U)

(58)調査した分野(Int.Cl. , D B 名)

A 6 3 F	7 / 0 2
G 0 6 F	1 / 2 6
G 0 6 F	1 / 2 8
G 0 6 F	1 / 3 2
G 0 6 F	1 / 3 0