



[B] (11) **KUULUTUSJULKAISU  
UTLÄGGNINGSSKRIFT**

75705

C (45) Patentti- ja rekisterihallitus  
Patent- och registerstyrelsen

(51) Kv.lk./Int.Cl.<sup>4</sup> H 04 L 7/04

**SUOMI-FINLAND**

(FI)

**Patentti- ja rekisterihallitus  
Patent- och registerstyrelsen**

(21) Patentihakemus - Patentansökning 820323  
(22) Hakemispäivä - Ansökningsdag 02.02.82  
(23) Alkupäivä - Giltighetsdag 02.02.82  
(41) Tullut julkiseksi - Blivit offentlig 04.08.82  
(44) Nähtävaksipanon ja kuul.julkaisun pvm. -  
Ansökan utlagd och utl.skriften publicerad 31.03.88  
(86) Kv. hakemus - Int. ansökan  
(32) (33) (31) Pyydetty etuoikeus - Begärd prioritet 03.02.81  
Saksan liittotasavalta-Föbundsrepubliken  
Tyskland(DE) P 3103574.4 Toteennäytetty-Styrkt

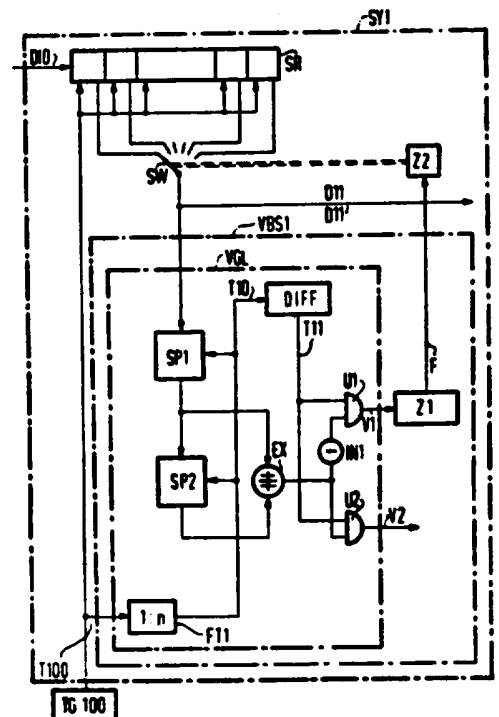
- (71) Siemens Aktiengesellschaft, Berlin/München, DE; Wittelsbacherplatz 2, München, Saksan liittotasavalta-Föbundsrepubliken Tyskland(DE)  
(72) Karl Kloppe, München, Hartmut Wedler, München, Saksan liittotasavalta-Föbundsrepubliken Tyskland(DE)  
(74) Berggren Oy Ab  
(54) Kytkentälaite vaihetasatahdin tuottamiseksi tahtipulssien ja tietoryhmien synkronointibittien välillä - Kopplingsanordning för åstadkommande av fassamstämmighet mellan taktpulser och synkroniseringsbitar hos datagrupper

(57) Tiivistelmä

Kytkentälaite vaihetasatahdin tuottamiseksi tahtipulssien (T10) ja tietoryhmien (EV1, EV2) synkronointibittien (S) välillä, jotka ryhmät sisältävät kulloinkin n bittiä ja jotka siirretään tietosignaalin (D10) puitteissa. Tietosignaali (D10) hidastetaan siirtorekisterin (SR) joidenkin alkioiden avulla ja luovutetaan kytkimen (SW) kautta vertailulaitteeseen, joka vertaa keskenään n bittiä erillään olevia bittejä ja luovuttaa vertailusignaaleja (V1) tai vast. (V2), jotka signaloivat virheellisen tai vast. mahdollisesti löydetyn synkronoinnin. Ensimmäinen laskija (Z1) laskee virheellistä synkronointia koskevat vertailusignaalit (V1) ja luovuttaa saavuttaessaan ennalta määrätyn laskentatilan virhesignaalin (F) toiseen laskijaan, joka ohjaa kytkintä (SW) laskentatilastaan riippuvaisesti.

(57) Sammandrag

En kopplingsanordning för åstadkommande av fassamstämmighet mellan taktpulser (T10) och synkroniseringsbitar (S) hos datagrupper (EV1, EV2), vilka innehåller städse n bitar och vilka överföres inom ramen för en datasignal (D10). Datasignalen (D10) fördröjes medelst vissa element hos ett skriftregister (SR) och avges via en omkopplare (SW) till en komparator som jämför inbördes n bitar av de åtskilda bitarna och avger jämförelsesignaler (V1) resp. (V2), vilka signalerar en oriktig eller eventuellt funnen synkronisering. En första räknare (Z1) räknar jämförelsesignalerna (V1) som berör den oriktiga synkroniseringen och avger då den uppnår ett på förhand bestämt räknetillstånd en felsignal (F) till en andra räknare, vilken styr omkopplaren (SW) i beroende av sitt räknetillstånd.



KytKentälaite vaihetasatahdin tuottamiseksi tahtipulssien ja tietoryhmien synkronointibittien välillä

Keksintö koskee kytkentää paikallisesti synnytettyistä bittitahdistuspulsseista johdettujen ryhmätahdistuspulssien ja binäärikoodatun signaalin ryhmissä säännöllisesti ennalta määrättyllä bittipaikalla olevien synkronointibittejä edeltävien napaisuusjonojen välisen tahdistuksen aikaansaamiseksi ja säilyttämiseksi signaalinvälityslaitteissa, erityisesti tietoliikenne- ja datavälityslaitteissa.

KytKentä kaukokirjoitinsiirtoteiden valvomiseksi estettäessä telesiiro-, erityisesti kaukokirjoitinkeskusten, erästä määrättyä suhteellista siirtovirhettä on jo tunnettu (DE-1 264 491), jolloin määrätyn määrän kulloinkin siirrettyjä kaukokirjoitusmerkkejä laskevaa laitetta ja tämän määrän aikana kulloinkin määrättyä sallittua vääristymää enemmän vääristyneitä kaukokirjoitinmerkkejä laskevaa laitetta ohjaa jälkeen kytketty vertailulaite niin, että nämä rajoittavat sallittua vääristymäaluetta asettelemalla sallittua vääristymää määrävää laitetta, kun ei-sallitusti vääristyneiden kaukokirjoitinmerkkien määritellyn määrän suhde kulloinkin siirrettyjen kaukokirjoitinmerkkien samanaikaisesti määritellyyn määrättyyn määrään alittaa määrättyt siirtovirheet. Tästä yhteydestä eivät kuitenkaan ole tunnettuja paikallisesti synnytettyistä bittitahdistuspulsseista johdettujen ryhmätahdistuspulssien ja binäärikoodatun signaalin ryhmissä säännöllisesti ennalta määrättyllä bittipaikalla olevien synkronointibittejä edeltävien napaisuusjonojen välisen tahdistuksen aikaansaaminen ja säilyttäminen.

Edelleen on tunnettu kytkentä synkronoinnin valvomiseksi datansiirtolaitteissa (DE-1 291 767), jossa vastaanotetut ja paikallisesti synnytettyt synkronointisignaalit johdetaan kulloinkin JA-veräjän tuloon, jonka anto on liitetty ensimmäisen

tietomuistin laskurisisäänmenoon ja toisen tietomuistin palautussisäänmenoon tämän palauttamiseksi ennalta määrättyyn laskentavaiheeseen. Tällöin johdetaan paikallisesti synnytyt synkronointisignaalit edelleen toisen tietomuistin laskurisisäänmenoon. Tämä tunnettu kytkentä ei kuitenkaan sovellu ilman muuta paikallisesti synnytyistä bittitahdistuspulssista johdettujen ryhmätahdistuspulssien ja binäärikoodatun signaalin ryhmissä säännöllisesti ennalta määrättyllä bittipaikalla olevien synkronointibittejä edeltävien napaisuusjonojen välisen tahdistuksen aikaansaamiseen ja säilyttämiseen.

On myös tunnettuja menetelmiä ja laitteita datalähettimen ja datavastaanottimen välisen tahdistumisen valvomiseksi digitaalissa datanvälityslaitteissa, erityisesti kaukokirjoitinlaitteissa (DE-1 815 233), joissa tiedot lähetetään yksittäisten keskenään kulloinkin yhtä pitkien tietosanojen osien ja niiden välisten samoin keskenään kulloinkin yhtä pitkien synkronointisanojen muodossa ja vastaanotettuja tietoja verrataan synkronointisanojen olemassaoloon ja niiden sekä vastaanottopuolella olevien testisanojen yhtäpitävyydet verrataan. Tällöin yhdistetään lähetettävät tiedot sinänsä tunnetulla tavalla lähetyspuolella yksittäisiä tietosanoja edeltävästä bittilukumäärästä ja niiden väliin liitetyistä synkronointisanoista määrätynlaiseksi järjestykseksi. Vastaanotetut tiedot tutkitaan vastaanottopuolella määritellyin ajoisin synkronointisanojen toteamiseksi ja niiden sekä kulloinkin olemassaolevan testisanan yhdenmukaisuus verrataan ennalta määriteltujen bittisijojen vähimmäismäärän sisällä. Useampien yhdenmukaisuuksien kuin ei-yhdenmukaisuuksien esiintymistä ennalta määrätyn vertailumäärän sisällä pidetään riittävänä tahdistuksena. Tällöin voi tosin olla mahdollista jo havaittaessa ensimmäisen kerran kyllin oikein vastaanotettu synkronointisana päätyä riittävään tahdistukseen. Tällöin on kuitenkin haitallista se, ettei tämä toimintatapa ole ilman muuta käytökelpoinen paikallisesti synnytyistä bittitahdistuspulssista johdettujen ryhmätahdistuspulssien ja binäärikoodatun

signaalin ryhmissä säännöllisesti ennaltamäärätyllä bittipaikalla olevien synkronointibittien välisen tahdistuksen aikaansaamiseksi ja säilyttämiseksi.

Lopuksi on myös tunnettu kytkentä datavastaanottimen osituspulssien ja tähän tulevien tietojen välisen sananmukaisen tahdistuksen aikaansaamiseksi ja valvomiseksi kaukokirjoitin- ja vastaavissa datanvälityslaitteissa (DE-2 147 565), mitä varten tapahtuu synkronisesti siirrettyjä koodisanoja edeltävien rakenteiden koodinmukaisen esiintymisen jatkuva tausta koodielementtien rytmisessä tahdistetun siirtorekisterin ja tämän perään kytketyn koodintestaajan avulla, joka antaa täydellisen koodisanan olemassaoloa ja siten tahdistusta osoittavan signaalin, siirtorekisterissä kulloinkin olevan tiedon ja odotetun tiedon ollessa yhdenmukaisia, koodisanojen edeltävän rakenteen suhteen. Tällöin antaa niin ikään koodielementtien rytmisessä tahdistettu laskuri tulopuolelta saapuvien laskentapulssien sellaisen lukumäärän jälkeen, joka on yhtäpitävä kulloinkin täydellisen koodisanoman koodielementtien lukumäärän kanssa, testisignaalin edellekytkettyyn veräjäpiiriin, joka on tehty siten, että se testisignaalin puuttuessa pysyvästi, sitä vastoin testisignaalin vallitessa vain kun samanaikaisesti vallitsee täydellisen koodisanan olemassaoloa siirtorekisterissä osoittava signaali, mahdollistaa pisimmän laskentapulssin johtamisen laskuriin. Vaikkakin tämän tunnetun kytkentäjärjestelyn avulla on mahdollista valmistaa telemerkkisynkronointilaitte, joka sallii datavastaanottimen osituspulssien ja tähän tulevien tietojen välisen sananmukaisen tahdistuksen toteutuksen ja valvonnan, ei tämä tunnettu kytkentäjärjestely kuitenkaan sovellu ilman muuta paikallisesti synnytettyistä bittitahdistuspulsseista johdettujen ryhmätahdistuspulssien ja binäärikoodatun signaalin ryhmissä säännöllisesti ennalta määrätyllä bittipaikalla olevien synkronointibittien tahdistuksen aikaansaamiseen ja säilyttämiseen.

Keksintö perustuu siten tavoitteeseen osoittaa keinot, kuinka johdannossa mainitun tyyppisen kytkennän yhteydessä voidaan saada aikaan ja säilyttää suhteellisen yksinkertaisesti paikallisesti synnytyistä bittitahdistuspulsseista johdettujen ryhmätahdistuspulssien ja binäärikoodatun signaalin ryhmissä säännöllisesti ennaltamäärätyllä bittipaikala olevien synkronointibittejä edeltävien napaisuusjonojen välinen tahdistus.

Edellä esitetty tavoite saavutetaan patenttivaatimuksen 1 tunnusmerkkiosassa annetuilla piirteillä.

Keksintö tuo sen edun mukanaan, että kaikkiaan suhteellisen vähäisin kytkentätekniisin kustannuksin voidaan saada aikaan ja ylläpitää paikallisesti synnytyistä bittitahdistuspulsseista johdettujen ryhmätahdistuspulssien ja binäärikoodatun signaalin ryhmissä esiintyvien synkronointibittien välinen haluttu tahdistus. Tällöin voidaan tulla toimeen kaikkiaan suhteellisen vähällä voimakkaasti integroiduilla rakenneosilla, sekä niinsanotun ryhmätahdin löytämiseksi, että myös bittitahdistuspulssien ja dataryhmien synkronointibittien välisen vaihetasapainon aikaansaamiseksi.

Vertailusignaalien tuottamiseksi vähäisellä teknisellä panoksella on tarkoituksenmukaista käyttää patenttivaatimuksen 2 tunnusosassa mainittuja tunnusmerkkejä.

Vain tietoryhmien johtamiseksi edelleen, jotka ovat synkronisia tahtipulssien kanssa, on tarkoituksenmukaista käyttää patenttivaatimuksen 3 tunnusosassa mainittua kohdetta.

Tahtipulssien mahdollisen poisjäännin toteamiseksi ja osoittamiseksi on tarkoituksenmukaista käyttää patenttivaatimuksen 4 tunnusosassa mainittuja tunnusmerkkejä.

Ryhmäsynkronoinnin häviämisen estämiseksi kimppuhäiriöissä on tarkoituksenmukaista käyttää patenttivaatimuksen 5 tunnusosassa esitettyjä tunnusmerkkejä.

Seuraavassa selitetään keksinnön suoritus-esimerkkejä kuvio-  
oiden 1-7 avulla, joissa:

kuvio 1 esittää kytkentälaitteen periaatekytkentäkaaviota vaihetasatahdin tuottamiseksi tahtipulssien ja tietoryhmien synkronointibittien välillä,  
kuvio 2 esittää muutamia signaaleja, jotka esiintyvät kuviossa 1 esitetyn kytkentälaitteen alueella ja kuvioiden 3-7 avulla esitettyjen kytkentälaitteiden alueella,  
kuvio 3 esittää kytkentälaitetta vaihesynkronoimiseksi, josta laitteesta johdetaan edelleen vain synkronisia tietoryhmiä seuraaville kytkentälaitteille,  
kuvio 4 esittää kytkentälaitetta vaihetasatahdin tuottamiseksi, joka laite johtaa edelleen tietosignaaleja seuraaviin kytkentälaitteisiin vain tahdin esiintyessä,  
kuvio 5 esittää kytkentälaitetta, joka reagoi vasta estoajan loputtua virheisiin vaiheistetussa tilassa,  
kuvio 6 esittää kytkentälaitetta useampien tietosignaalien synkronoimiseksi tahtipulssien yhden ainoan jakson kanssa,  
kuvio 7 esittää kytkentälaitetta useiden tietosignaalien synkronoimiseksi tahtipulssien yhden ainoan jakson kanssa, joiden pulssitoistotaajuus on perustaajuuden moninkertainen.

Kuvio 1 esittää kytkentälaitetta vaihetasatahdin tuottamiseksi tahtipulssien ja tietoryhmien synkronointibittien välillä. Esimerkiksi kysymys on kuvion 2 mukaisesti tahtipulssista T10 ja ryhmien EN1, EN2 synkronointibitteistä S1, S2, jotka siirretään tietosignaalin D10 puitteissa. Ryhmät sisältävät kukin kymmenen bittiä. Ryhmän EN1 ensimmäinen bitti d10 on tilabitti, toinen bitti on synkronointibitti S1 ja sitten seuraa kahdeksan muuta bittiä d13-d19, joita pidetään varsinaisina hyötybitteinä. Kuviossa 1 esitettyyn kytkentälaitteeseen syötetään tietosignaali D10 ja vaihetasatahdin tuottamisen jälkeen tahtipulssien T10 ja tietoryhmien synkronointibittien välillä luovutetaan kuviossa 2 alhaalla esitetty tietosignaali-

li D11'. Kuviossa 1 esitetty kytkentälaitte voi olla järjestetty tietojensiirtojärjestelmän vastaanottopuolelle, jolloin sitten tahtipulssit vastaavat taajuudelta ja vaihetasolta järjestelmän vastaanottotahtia. Itse siirtomenetelmä on tällöin yhdentekevä. Tietosignaali D11' voidaan johtaa edelleen muihin siirtolaitteisiin, esimerkiksi tietopäätelaitteisiin ja siirtokeskuksiin.

Kuvio 1 esittää alhaalla tahtianturin TG100, joka tuottaa kuviossa 2 esitetyn tahtisignaalin T100. Tämän tahtisignaalin yksittäiset pulssit vastaavat kulloinkin tietosignaalin D10 yksittäisiä bittijä. Taajuusjakaja FT1 saa aikaan taajuusjaon suhteessa 1:n ja luovuttaa ulostulonsa kautta tahtisignaalin T10. Jakajatekijä n vastaa ryhmiksi koottujen bittien lukumäärää, ja koska tässä suoritusesimerkissä ryhmät EN1, EN2 koostuvat kulloinkin kymmenestä bittistä, on  $n = 10$ .

Kuten kuvioista 1 nähdään, tietosignaali D10 syötetään sarjassa siirtorekisteriin SR ja tietosignaalin yksittäiset bitit siirretään edelleen tahtisignaalin T100 tahdissa. Tahtisignaalin T100 pulssit toimivat siis siirtopulsseina. Siirtorekisteri SR sisältää vähintään n muistialkiota, joiden ulostulot on liitettävissä yksittäin kytkimen SW kautta muistin SP1 sisäänmenoon. Riippuen tämän kytkimen SW-asennosta tietosignaalia D10 hidastetaan ohjattavalla tavalla.

Muistit SP1, SP2 tallentavat kulloinkin yhden bitin. Esimerkiksi voidaan järjestää bistabiilit kippiasteet muisteiksi SP1, SP2. Muisti SP1 saa tallennettavat bitit kytkimen SW kautta. Muisti SP2 saa tallennettavat bitit muistin SP1 ulostulon kautta. Näiden bittien tallentaminen tapahtuu tahtisignaalin T10 positiivisen reunan aikana. Esimerkiksi ajankohtana t13 otetaan muistiin SP1 bitti d13 ja muistiin SP2 bitti d3 (10 bittiä ennen bittiä d13). Bitit d13, d3 jäävät ajankohtaan t23 asti tallennetuiksi

sinne. Tahtisignaalin T10 yksittäisten reunojen välinen etäisyys on, kuten jo yllä mainittiin, 10 tahtiperiodia T100, joissa yleensä vastaanotetaan n bittiä.

EHDOTON-TAI-elimellä EX verrataan muisteihin SP1 ja SP2 tallennettuja bittejä toisiinsa. Esimerkiksi ajankohtana t14 verrataan bittejä d3 ja d13 keskenään ja ajankohtana t24 bittejä d13 ja d23 keskenään. Elin EX luovuttaa vain silloin 1-signaalin, kun molemmissa sisäänmenoissa on erilaiset binaariarvot. Koska synkronointibittien binaariarvot vaihtelevat tavanomaisesti ryhmästä ryhmään, voisi molempien bittien d3 ja d13 kohdalla olla vain silloin kysymys synkronointibiteistä, kun elimen EX ulostulon kautta luovutetaan 1-signaali. Mikäli elimen ulostulon kautta luovutetaan 0-signaali, silloin molempien bittien d3 ja d13 kohdalla ei voi olla kysymys peräkkäisten ryhmien synkronointibiteistä. 1-signaali elimen EX ulostulossa ei kuitenkaan välttämättä anna merkkiä peräkkäisten ryhmien kahdesta synkronointibiteistä, koska esimerkiksi myös binaariarvot d3 ja d13 voisivat olla tietobitteinä sattumalta erilaisia. Tästä syystä tapahtuu tulkinta tarkoituksenmukaisesti useiden ryhmien kautta.

Elimen EX ulostulo on liitetty toisaalta invertterin IN1 kautta JA-elimien U1 ja toisaalta suoraan JA-elimien U2. Näiden molempien JA-elimien U1 ja U2 toiset sisäänmenot saavat pulssit T11, jotka on tuotettu differentioimisasteen DIFF avulla. Pulssit T11 muodostuvat pulssien T10 takaluiskilla. JA-elimien U1 ulostulon kautta luovutetaan vertailupulssit V1, jotka osoittavat virheellisen synkronoinnin, koska näissä tapauksissa luovutetaan elimen EX ulostulosta kulloinkin 0-signaaleja. Esimerkiksi oletetaan kuvion 2 mukaisesti, että toisaalta binaariarvot d3 ja d13 ja toisaalta binaariarvot d23 ja d33 ovat samanlaisia. Tällä tavalla muodostuu ajankohtina t14 ja t34 kulloinkin vertailupulsseja V1. Sitä vastoin luovutetaan elimen U2

ulostulon kautta, vertailupulssi V2, joka antaa merkin joko peräkkäisistä synkronointipulsseista tai satunnaisesti erilaisista tietosignaalin D10 binaariarvoista. Esimerkiksi molemmat binaariarvot d13 ja d23 on oletettava satunnaisesti erilaisiksi, koska tässä ei ole kysymys peräkkäisten ryhmien synkronointipulsseista.

Vertailupulssit V1 syötetään laskijaan Z1 laskupulsseina. Tämän laskijan Z1 osoittamat korottuvat siten ennalta määrättyyn maksimaaliseen osoittamaan; tämän jälkeen palautetaan laskijan osoittama automaattisesti alkuosoittamaan. Saavuttaessaan ennalta määrätyn maksimaalisen osoittaman luovuttaa laskija Z1 virhepulssin F laskijaan Z2. Kuvion 2 mukaisesti oletettiin esimerkiksi, että ajankohdalla t34 laskija Z1 saavuttaa maksimaalisen osoittamansa ja luovuttaa virhepulssin F. Esimerkiksi voidaan tällainen virhepulssi F luovuttaa aina silloin, kun laskija Z1 saavuttaa maksimaalisen osoittaman neljä.

Laskija Z2 laskee virhepulssit F ja korottaa osoittamansa, kunnes se on saavuttanut ennalta määrätyn osoittaman. Tämän jälkeen palautetaan laskija Z2 automaattisesti lähtöosoittamaansa, esim. 0. Esimerkiksi maksimaalinen laskijan osoittama voi olla säädettyinä kymmenen. Laskijan Z2 jokaiselle osoittamalle on järjestetty kytkimen SW asento. Laskijan Z2 maksimaalinen osoittama on yhtä suuri kuin siirtorekisterin SR alkioiden lukumäärä n ja yhtä suuri kuin kytkimen SW erilaisten asentojen lukumäärä. Kytkimen Z2 osoittamat ohjaavat kytkimen SW asentoja. Kun laskijan Z2 osoittama siten muuttuu, silloin säädetään kytkimen SW seuraava asento, joka siten kytkee läpi siirtorekisterin seuraavan alkion ulostulon.

Kuviossa 1 esitetyn kytkentälaitteen toimintatavan selittämiseksi lähdetään siitä, että kuviossa 2 esitetyn tietosignaalin D10 ryhmät ottavat satunnaisen vaiheaseman tahtipulsseihin T10 nähden. Edelleen lähdetään siitä, että tietosignaalin D10 perusteella ei ilman muuta voida havaita,

missä yksittäiset ryhmät alkavat ja loppuvat. Kuviossa 1 esitetyllä kytkentälaitteella löydetään toisaalta yhdessä työvaiheessa ryhmärytmi ja toisaalta tuotetaan tietosignaalin määriteltä vaiheasema tahtipulsseihin T10 nähden. Esimerkiksi oletetaan, että tietosignaalin määriteltä vaiheasema on saavutettu silloin, kun synkronointibittien keskiosat osuvat yhteen tahtipulssien T10 etureunojen kanssa. Periaatteessa voitaisiin kuitenkin myös ajatella, että synkronointibitit on vaiheketjutettu määritellyllä toisella tavalla tahtipulssien T10 kanssa.

Kuvioiden 1 ja 2 avulla selitettiin jo, että ajankohtana t34 luovutetaan virhepulssi F laskijaan Z2. Laskijan Z2 osoittama ja kytkimen SW kytkinasento muutetaan tällä tavalla. Muutetussa kytkinasennossa esiintyvät tietosignaalin D11 bitit joko yhden bitin enemmän tai vähemmän hidastettuina riippuen suunnasta, jossa kytkimen SW kytkinasento muutettiin. Jos oletetaan, että kytkimen SW kytkinasento muutetaan laskijan Z1 osoittaman korotuksella myötäpäivään, silloin tietosignaalia D11 hidastetaan uudessa kytkinasennossa yhden bitin verran enemmän kuin edellä. Tällä tavalla otetaan muisteihin SP1 ja SP2 ne tietosignaalin D10 bitit, jotka on siirretty tahtipulssien T10 suhteen vaiheenmukaisesti yhden bitin verran. Kun näissä edellytyksissä luovutetaan jälleen vertailupulssit V1, silloin muodostuu myös jälleen virhepulssi F, joka muuttaa laskijan Z2 osoittaman ja joka saa aikaan kytkimen SW kytkinasennon muutoksen. Kytkinasentoja muutetaan niin kauan, kunnes mitään vertailupulsseja V1 ei enää tuoteta ja ryhmärytmi on saavutettu. Tämä tila saavutetaan ajankohtana, jota ei enää voida esittää kuvion 2 aikamittakaavalla. Kun ei oteta huomioon aikamittakaavaa, silloin säätyy loppuksi tietosignaali D11', jolla on määriteltä vaiheasema tahtipulsseihin T10 nähden. Tässä vaiheasemassa otetaan molempiin muisteihin SP1 ja SP2 vain synkronointibittejä, joiden binaariarvot muuttuvat edellytyksen mukaisesti, niin että elin EX luovuttaa jatkuvasti 1-arvoja. Invertteri IN1 estää tällöin muiden vertailupulssien V1 tuotta-

misen, niin että mitään virhepulsseja F ei enää tuoteta ja laskijan Z2 osoittamaa ei enää muuteta. Laskijan osoittaman pysyessä samana pysyy myös kytkimen SW sama kytkin- asema säädettyinä ja tietosignaalin D11' määritelty vaihe- asema on tuotettu.

Hieman yleisemmässä esityksessä sisältävät kuoret kulloinkin yhden synkronointibitin ja kaiken kaikkiaan kulloinkin n bittiä. Tietosignaalin D10 puitteissa syötetään ryhmät sarjassa siirtorekisteriin SR ja luovutetaan kytkimen SW kautta hidastettuna tietosignaalin D11. Hidastettu tietosignaali D11 syötetään vertailulaitteeseen, joka muodostuu molemmista muisteista SP1, SP2, elimistä EX, U1, U2, invertteristä IN1 ja differentioimisasteesta DIFF. Tämä vertailulaitte vertaa kytkimen SSW kautta luovutettuja tietosignaalin D11 bittejä kulloinkin n bittiä aikaisemmin luovutettuihin bitteihin ja luovuttaa toisen molemmista vertailupulsseista V1 tai vast. V2, jotka signaloivat virheellisen synkronoinnin tai vast. mahdollisesti löydetyn synkronoinnin. Ensimmäinen laskija Z1 laskee vertailupulsseja V1, jotka koskevat virheellistä synkronointia, ja saavuttaessaan ennalta määrätyn osoittaman laskija Z1 luovuttaa virhesignaalin F1 toiseen laskijaan Z2. Jokaisella virhesignaalilla F muutetaan laskijan Z2 osoittamaa ja vastaavasti myös kytkimen SW asentoa niin usein, kunnes saavutettaessa ryhmäsynkronismi mitään virhesignaaleja F ei enää tuoteta.

Kuvio 3 esittää kytkentälaitetta vaihetasatahdin tuottamiseksi laitteesta, josta luovutetaan edelleen vain synkronisia ryhmiä. Kuten kuvio 2 esittää, tietosignaalin D11 ryhmiä EN1, EN2 ei ole vielä vaiheistettu tahtipulssien T10 suhteen. Vaiheistetussa tilassa luovuttaa elin EX jatkuvasti l-signaaleja, niin että vertailupulsseilla V2 korotetaan laskijan Z3 osoittamaa. Ennen ennalta määrätyn laskijaosoittaman saavuttamista luovuttaa laskija Z23 signaalin A=0, jonka muisti SP3 johtaa edelleen lepotilana A'=0. Tämä signaali toimii hälytyksenä ja ilmoittaa seuraaville kytkentälaitteille, että vaiheistetun tilan

kriteerejä ei ole vielä täytetty. Signaalin  $A'=0$  keston ajan JA-elin U3 pysyy suljettuna, niin että tietosignaalia D11 ei johdeta edelleen. Laskijaosoittaman saavuttamisen jälkeen laskija Z3 luovuttaa signaalin  $A=1$ . Muisti SP3 ottaa tämän signaalin vastaan, minkä johdosta  $A'=1$  ja veräjä U3 avataan. Tämän veräjän ulostulon kautta luovutetaan nyt vaiheistettu tietosignaali D12. Muut pulssit V2 saavat aikaan signaalin A tasomuutoksen  $A=0$ :ksi vaikuttamatta kuitenkaan  $A'=1$ :tä.

Kuviossa 4 esitetty kytkentälaitte on tähän mennessä selitetyjen kytkentälaitteiden edelleenkehitys, joka osoittaa tahtipulssien T10 mahdollisen poisjäännin.

Se sisältää lisäksi uudelleenlipaistavan monostabiilin kippiasteen, jonka asetussisäänmenossa on tahti T10, TAI-elin 01 ja invertteri IN2.

Tämän kippiasteen aikavakio on valittu siten, että tahtipulssien T10 tasainen keskeytymätön jakso kippiasteen ulostulossa johtaa kestopignaaliin 1. Tämä signaali syötetään veräjän U3 kolmanteen sisäänmenoon ja invertterin IN2 ja TAI-elimien 01 kautta muistiin SP3 vapautussignaalin.

Jos tahti T10 jää pois, silloin katoaa vapautussignaali. Veräjä U3 on suljettu ja muisti SP3 palautettu. Tämä aiheittaa sen, että tietosignaalia D11 ei johdeta edelleen ja seuraaville rakenneosille ilmoitetaan  $A'=0$ :n avulla hälytys.

Jotta estettäisiin, että vaiheistetussa tilassa vertailupulssit V1, jotka ovat muodostuneet häiriöryöppyjen johdosta, eivät saa aikaan uuvaiheistusta, voidaan kuviossa 5 esitetyn kytkentälaitteen kautta käynnistää estoaika, jonka aikana vertailupulssit V1 eivät korota laskijan Z1 osoittamaa, niin ettei mitään virhepulssia F voi syntyä. Vasta estoajan jälkeen voi muiden vertailupulssien V1 yhteydessä esiintyä virhepulssi F. Siten suoritetaan uudes-

taan yritys tietosignaalin vaiheistamiseksi.

Kuvio 5 esittää lisäksi muistin SP4, veräjät U4, IN3 ja IN4 sekä kytkentälohkona aikaelimen ZG. Aikaelimessä on laskusisäänmeno, jossa ovat tahtipulssit T10 estoajan muodostamiseksi, palautussisäänmeno r, joka aktivoidaan, kun synkronisessa tilassa esiintyy signaali V1, ja kaksi ulostuloa, jotka tuottavat palautussignaalit laskijaa Z1 ja muistia SP4 varten.

Laskijalla Z3 tuotetaan signaali A, joka esittää A=0:lla ei-synkronista ja A=1:llä synkronista tilaa. Ei-synkronisessa tilassa A=0:lla tai vast. A'=0:lla pidetään aikaelin ZG U4:n ja IN4:n kautta, myös silloin, kun pulsseja V1 esiintyy, muistin SP4 0-signaalin johdosta palautetussa tilassa. Palautusjohdot laskijaan Z1 ja muistiin SP4 eivät ole aktiivisia.

Jos synkronivaihe on saavutettu, niin otetaan signaali A=1 muisteihin SP3 ja SP4. Muisti SP3 osoittaa A'=1:n avulla seuraaville laitteille vaiheistetun tilan. Muisti SP4 pitää laskijan Z3 JA-elimessä U2 olevan sulun johdosta sen korkeimmassa osoittamassa ja mahdollistaa sen, että signaali V1 aktivoi aikaelimen. Aikaelin on sellainen, että signaalin V1 katoaminen ei voi jälleen pysäyttää kerran käynnistettyä estoaikaa. Vasta sen loputtua voi palautussignaali alkaa uudestaan toimia aikaelimessä.

Jos synkronivaiheen aikana pulssi V1 on aktivoinut aikaelimen, silloin pidetään estoajan kuluessa palautussignaallilla laskija Z1 perusasennossaan, niin että myös silloin, kun signaaleja V1 esiintyy suurena lukumääränä, kuten asianlaita on häiriöryöpyissä, ei tuoteta mitään virhesignaalia F. Valintakytkimen SW säädetty sijainti säilyy.

Estoajan loputtua laskija Z1 vapautetaan jälleen palautussignaalin poisjäämisen johdosta. Samanaikaisesti saatetaan

toisella palautussignaalin muisti SP4 lepotilaansa. Tämä aiheuttaa sen, että laskija Z3 vapautetaan IN3:n kautta ja itse aikaelin palautetaan.

Seuraavalla signaalilla V2 luovuttaa laskija Z3 signaalin  $A=0$ , samalla kun säilytetään  $A'=1$ . Vasta, kun useiden signaalien V1 johdosta esiintyy virhesignaali F, muisti SP3 palautetaan ja luovutetaan  $A'=0$ . Tämä merkitsee samaa kuin uusvaiheistus.

Jos kuitenkin mitään signaaleja V1 ei enää esiinny, silloin laskija Z3 saavuttaa korkeimman osoittamansa ja luovuttaa uudestaan  $A=1$ . Muisti SP4 vastaanottaa tämän signaalin  $A=1$  ja mahdollistaa sen, että pulssin V1 esiintyessä aikaelin käynnistetään. Tässä toisessa tapauksessa säilyi signaali  $A'=1$ .

Kuvioiden 1-5 avulla on tähän mennessä selitetty yhden ainoan tietosignaalin D10 vaiheistusta. Useimmissa käytännössä toteutetuissa tapauksissa on vaiheistettava useampia tietosignaaleja. Esimerkiksi voi esiintyä kuviossa 2 esitetyn tietosignaalin D10 lisäksi myös vielä toinen tietosignaali D20 kuvion 6 mukaisesti, jolla on sama rakenne kuin tietosignaalin D10, mutta toinen vaiheasema. Tässä tapauksessa on molempien tietosignaalien D10 ja D20 ryhmät saatettava yhtäpitäviksi vaiheen mukaisesti tahtipulssien T10 kanssa. Tahtisignaali T10 vaiheistetaan synkronointikytkentälaitteella SYI ja tietosignaali D20 vaiheistetaan synkronointikytkentälaitteella SYII. Synkronointikytkentälaitteina SYI tai vast. SYII voidaan käyttää jotakin kuvioissa 1, 3, 4, 5 esitetyistä kytkentälaitteista SY1, SY2, SY3, SY4.

Sopivan teknologian valinnan avulla voidaan synkronointikytkentöjen SYI ja SYII keskeiset osat toteuttaa yhdellä ainoalla rakenneosalla. Tämä voi olla erityinen soveltaja-

rakenneosa. Erityisen strategian (Anwenderbaustein) johdosta synkronointibitin etsimiseksi ohjattavalla siirto-rekisterillä on kuitenkin myös mahdollista muodostaa kytkentälaitte mikrotietokoneella. Riippuen siitä, mitä näistä kytkentälaitteista käytetään, muodostuu erilaisia antosignaaleja, joita kuviossa 6 on merkitty yleisesti viite-merkeillä DI tai vast. DII.

Kuvio 7 koskee useiden tietosignaalien D10, D30 tapausta, joiden bittinopeudet ovat erilaisia. Tietosignaali D30 eroaa siten kuviossa 2 esitetystä tietosignaalista D10 sekuntia kohden siirrettyjen bittien lukumäärän johdosta.

Oletetaan kuitenkin, että näiden tietosignaalien D10 ja D30 ryhmät muodostuvat kulloinkin n bitistä ja että on olemassa yhteinen perusperiodi, joka on määrätty tahtipulsseilla T1. Tahtipulssit T10 tuotetaan, kuten kuvion 1 avulla selitettiin, tahtianturin TG100 ja taajuusjakajan FT1 avulla.

Vastaava koskee tahteja tietosignaaliin D30. Jos tarkastellaan synkronointilaitteen käyttöä käytännössä, silloin todetaan, että synkronointibittien etsintä on tarpeellinen ensiksi käyttöönotossa ja toiseksi tietojohdoilla esiintyvissä häiriöissä. Synkronointilaitteiden vertailu- ja tulkin-takytkennät VBS1, VBS2, VBS3, VBS4 on kuormitettu siten ajallisesti pääasiassa synkronismin valvonnalla.

Ei kuitenkaan ole tarpeellista valvoa vaiheistettua tietosignaalia jatkuvasti. Riittää, että synkronismi tarkastetaan ajoittain. Kun nyt edelleen lähdetään siitä, että vain harvoin otetaan käyttöön kaksi tietojohtoa samanaikaisesti, silloin on mielekästä muodostaa vertailu- ja tulkin-takytkennät VBS1, VBS2, VBS3, VBS4 molempia tietosignaaleja D10 ja D30 varten vain kerran ja varustaa vaihtokytkennällä U5. Tämä vaihtokytkentä johtaa VBS:lle tietosignaalin tiedot ja tahdit ja luovuttaa ohjaussignaalit edelleen synkronointilaitteen vastaaville laitteille.

Tämän toimenpiteen johdosta tulee panoksesta myös useiden tietosignaalien käsittelyä varten suotuisa. Myös tämä kytkentälaitte voidaan toteuttaa mikrotietokoneella, joka voi suorittaa samoin vaihtokytkennän.

Patenttivaatimukset

1. KytKentä paikallisesti synnytettyistä bittitahdistuspulseista johdettujen ryhmätahdistuspulssien ja binääriskoodatun signaalin ryhmissä säännöllisesti ennaltamäärättyjen napaisuusjonojen ennaltamäärätyllä bittipaikalla olevien synkronointibittien välisen tahdistuksen aikaansaamiseksi ja säilyttämiseksi signaalinvälityslaitteissa, erityisesti tietoliikenne- ja datavälityslaitteissa, tunnettu siitä, että siinä on paikallisesti synnytettyillä bittitahdistussignaaleilla (T100) siirto-otostaan ohjattu siirtorekisteri (SR), jolla on siirtorekisteriasteiden (1:stä 10:een) lukumäärä (n=10), joka on vähintään yhtä suuri kuin signaalien (D10) ryhmässä (esimerkiksi EN1) yhteensä sisältämien tilabittien (d10), synkronointibittien (d11) ja tietobittien tai vast. databittien (d12 - d19) lukumäärä (kymmenen), joka ottaa vastaan bittejä sarjamuodossa muistiottoonsa sarjassa syötettyä binääriskoodattua signaalia (D10) ja tarjoaa sitä paikallisesti synnytetyn bittitahdistussignaalin (T100) tahdissa edelleen siirrettynä siirtorekisterinsä (1:stä 10:en) rinnan sijaitseviin vertailuuntoihin rinnakkaismuodossa ja, että jälkeenytketty vertailulaite (VGL) vertaa välillä sijaitsevan kytkentälaitteen (SW) kautta kulloinkin yksittäisen siirtorekisteriasteen (esimerkiksi 4) vertailuannosta tulevaa ja kaksien ryhmien (EN1 ja EN2) ajallista etäisyyttä vastaavassa ryhmätahdistuksessa (T10), edellä olevien siirtorekisteriasteiden (1-3) lukumäärää (kolme) vastaavalla lukumäärällä (kolme) bitintahdistuspulseja (T100) viivästytettyä bittiä (esimerkiksi d23) tämän siirtorekisteriasteen (4) kulloinkin edeltävää bittiä (d13) (EX:n avulla) ja toimittaa tahdistuksen olemassaolon ilmoittavan signaalin (V2) kaksien kulloinkin toisiaan seuraavien ryhmien (esimerkiksi EN2 ja EN1) näiden bittien (d20 ja d10 - d29 ja d19) binääriarvojen (L ja H tai H ja L) sekä odotettujen synkronointibittien (d21 = S2 ja d11 = S1) binääriarvojen (L ja H) ainakin summittaisen yhtäpitävyyden (EX toimittaa 1-signaalin) yhteydessä, sekä kaksien kulloinkin toisiaan seuraavien ryhmien (esimerkiksi

EN2 ja EN1) näiden bittien (d20 ja d10 - d29 ja d19) binääriarvojen (L ja H tai H ja L) sekä odotettujen synkronointibittien (d21 = S2 ja d11 = S1) binääriarvojen ainakin summittaisen ei-yhtäpitävyyden (EX toimittaa 0-signaalin) ennalta määrätyn lukumäärän (neljä) yhteydessä, kytkentälaite (SW) vaihtaa niin usein kulloinkin lähinnä seuraavana olevan siirtorekisteriasteen (esimerkiksi 5) annon suuntaa (V1:n välityksellä Z1:n yli Z2:ksi), kunnes vertailulaite (VGL) tunnistaa kaksien kulloinkin toisiaan seuraavien ryhmien (esimerkiksi EN2 ja EN1) näiden bittien (d20 ja d10 - d29 ja d19) binääriarvojen (L ja H tai H ja L) sekä odotettujen synkronointibittien (d21 = S2 ja d11 = S1) binääriarvojen (L ja H) ainakin summittaisen yhtäpitävyyden (EX antaa 1-signaalin) ja toimittaa tahdistuksen olemassaolon ilmoittavan signaalin (V2).

2. Patenttivaatimuksen 1 mukainen kytkentä, tunnettu siitä, että vertailulaite (VGL) sisältää oleellisesti ensimmäisen muistin (SP1), toisen muistin (SP2) sekä logiikkayksikön (EX), että viivästytetty ja kytkentälaitteen (SW) kautta annettu datasiignaali (D11) johdetaan ensimmäisen muistin (SP1) ottoon ja sen antosiignaali toisen muistin (SP2) ottoon, että kumpaankin muistiin (SP1, SP2) siirretään vain ne bitit, jotka esiintyvät samanaikaisesti ryhmätahdistuksen (T10) kanssa, että ensimmäisen ja toisen muistin (SP1, SP2) annot on liitetty logiikkayksikön (EX) ottoihin, ja että logiikkayksikön (EX) avulla saadaan vertailupulseja (V1) puuttuvan synkronoinnin ollessa kyseessä tai vastaavasti tahdistuksen olemassaolon ilmaiseva signaali (V2).

3. Patenttivaatimuksen 2 mukainen kytkentä, tunnettu siitä, että siinä on laskuri (Z3), joka laskee tahdistuksen olemassaolon ilmaisevia signaaleita (V2) ja joka luovuttaa ennen ennaltamäärätyn erityisen laskentatilanteen saavutta-

mista hälytyssignaalin (A=0) ja kyseisen laskentatilanteen saavuttamisen jälkeen päästösignaalin (A=1) ensimmäiseen veräjään (U3), jonka kautta viivästytetty datasiignaali (D11') johdetaan edelleen (Fig. 3).

4. Jonkin patenttivaatimuksen 1-3 mukainen kytkentä, tunnettu siitä, että ryhmätahdistus (T10) ohjaa monostaabiilia kiikkua (MF), joka on liitetty annostaan datasiignaalien siirtoa palvelemaan veräjään (U3) ja tuottaa invertterin (IN2) kautta palautussignaalin muistia (SP3) varten, joka on ohjattavissa tahdistuksen ilmaisevan signaalin (V2 tai vast A) olemassaolon välityksellä.

5. Jonkin patenttivaatimuksen 2-4 mukainen kytkentä, tunnettu siitä, että erityisen muistin (SP4) avulla asetetaan ennalta määrätty odotusaika, jonka ajaksi vertailupulseja (V1) puuttuvan synkronoinnin osalta laskeva laskuri (Z1) pysäytetään.

#### Patentkrav

1. Kopplingsanordning för åstadkommande och upprätthållande av samstämmighet mellan de från de lokalt genererade bittaktpulserna härledda grupptaktpulserna och de i grupperna hos en binärkodad signal regelmässigt på ett givet bitställe uppträdande synkroniseringsbitarna av på förhand given polaritetsföljd i signalöverföringsanläggningar, särskilt i tele- eller dataöverföringsanläggningar, kännetecknad av att den innehåller ett medelst lokalt genererade bittaktpulser (T100) vid sin framskjutningsingång styrt skiftregister (SR), vilket uppvisar ett antal (n=10) skiftregisterssteg (1-10), vilket är åtminstone lika stort som antalet (10) i signalernas (D10) grupper (t.ex. EN1) totalt innehållna statusbitar (d10), synkroniseringsbitar (d11) och meddelandebitar respektive databitar (d12-d19), vilket upptar den till sin minnesingång i serieform tillförda binärkodade signal (D10) i bitserieform och vidare överför den

samma i takt med de lokalt genererade bittaktpulserna (T100) till de parallelt med varandra liggande utvärderingsutgångarna hos sitt skiftregister (1-10) bitparallelt och att en efterkopplad komparatoranordning (VGL) via en mellanliggande kopplingsanordning (SW) jämför den från utvärderingsutgången hos städse ett enskilt skiftregisterssteg (t.ex. 4) ankommande och om ett antal (3) av bittaktpulser (T100) motsvarande antalet (3) av tidigare genomlöpta skiftregisterssteg (1-3) fördröjda biten (t.ex. d23) i en grupptakt (T10) motsvarande det tidsmässiga avståndet mellan tvenne grupper (EN1 och EN2) med den städse föregående biten (d13) hos detta skiftregisterssteg (4) (medelst EX) samt vid åtminstone summarisk överensstämmelse (EX levererar en 1-signal) hos binärvärdena (L och H eller H och L) hos dessa bitar (d20 och d10 - d29 och d19) hos tvenne städse på varandra följande grupper (t.ex. EN2 och EN1) med binärvärdena (L och H) hos de väntade synkroniseringsbitarna (d21 = S2 och d11 = S1) levererar en signal (V2) vilken anger existensen av samstämmighet samt vid ett givet antal (4) av åtminstone summariska avvikelser (EX levererar en 0-signal) hos binärvärdena (L och H eller H och L) av dessa bitar (d20 och d10 - d29 och d19) hos tvenne städse på varandra följande grupper (t.ex. EN2 och EN1) med binärvärdena (L och H) av de väntade synkroniseringsbitarna (d21 = S2 och d11 = S1) omstyr kopplingsanordningen (SW) så ofta vid värderingsutgången hos det städse följande skiftregisterssteget (t.ex. 5) (medelst V1 via Z1 till Z2) tills komparatoranordningen (VGL) erkänner en åtminstone summarisk överensstämmelse (EX levererar en 1-signal) av binärvärdena (L och H eller H och L) av dessa bitar (d20 och d10 - d29 och d19) hos tvenne städse på varandra följande grupper (t.ex. EN2 och EN1) med binärvärdena (L och H) hos de väntade synkroniseringsbitarna (d21 = S2 och d11 = S1) samt levererar en signal (V2) som anger existensen av samstämmighet.

2. **Kopplingsanordning enligt patentkravet 1, kännetecknad av**  
att komparatoranordningen (VGL) omfattar väsentligen ett första minne (SP1), ett andra minne (SP2) och ett logikelement (EX),  
att den fördröjda och över kopplingsanordning (SW) givna datasignalen (D11) tillförs ingången hos det första minnet (SP1) och utgångssignalen hos detta tillförs ingången hos det andra minnet (SP2),  
att i bägge minnena (SP1, SP2) upptas endast de bitar, vilka uppträder samtidigt med grupptakten (T10),  
att utgångarna hos det första och det andra minnet (SP1, SP2) är anslutna till ingångarna hos logikelementet (EX) och  
att med hjälp av logikelementet (EX) utvinnes jämförelsepulser (V1) beträffande felande synkronisering respektive signalen (V2) som anger existensen av samstämmighet.
3. **Kopplingsanordning enligt patentkravet 2, kännetecknad av** att det föreligger en räknare (Z3) vilken räknar signalerna (V2) som anger existenserna av samstämmighet och som före uppnåendet av ett på förhand givet speciellt räknartillstånd avger en alarmsignal (A=0) och efter uppnåendet av det ifrågavarande räknartillståndet avger en genomkopplingsignal (A=1) till ett sammankopplingselement (U3), över vilket en fördröjd datasignal (D11') vidare leds (Fig. 3).
4. **Kopplingsanordning enligt något av patentkraven 1-3, kännetecknad av** att grupptakten (T10) styr ett monostabilt vippsteg (MF), vilket på utgångssidan är anslutet till ett för överföring av datasignaler tjänande sammankopplingssteg (U3) och över en inverter (IN2) levererar en återställningssignal för ett minne (SP3), vilket är styrbart genom signalen (V2 respektive A) som anger existensen av samstämmighet.

5. Kopplingsanordning enligt något av patentkraven 2-4, kännetecknad av att med hjälp av ett särskilt minne (SP4) fastläggs en på förhand given utgångstid, under vilken en räknare (Z1) som räknar jämförelsepulserna (V1) beträffande den felande synkroniseringen avstannas.

Viitejulkaisuja-Anförda publikationer

Kuulutusjulkaisuja:-Utläggningsskrifter: Saksan liittotasavalta-Föbundsrepubliken Tyskland(DE) 1 815 233 (H 04 L 7/04), 2 147 565 (H 04 L 7/00).

FIG 1

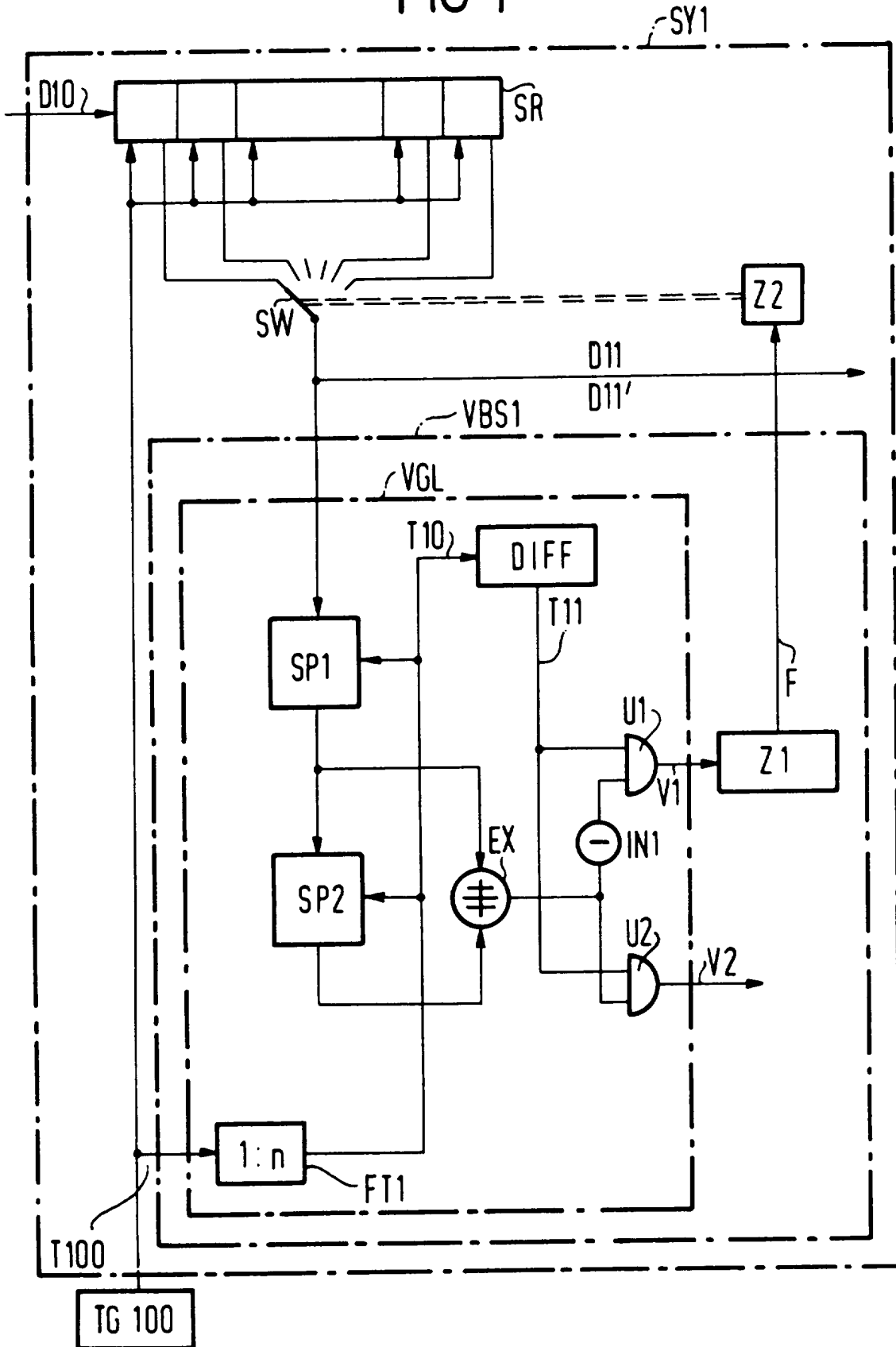


FIG 2

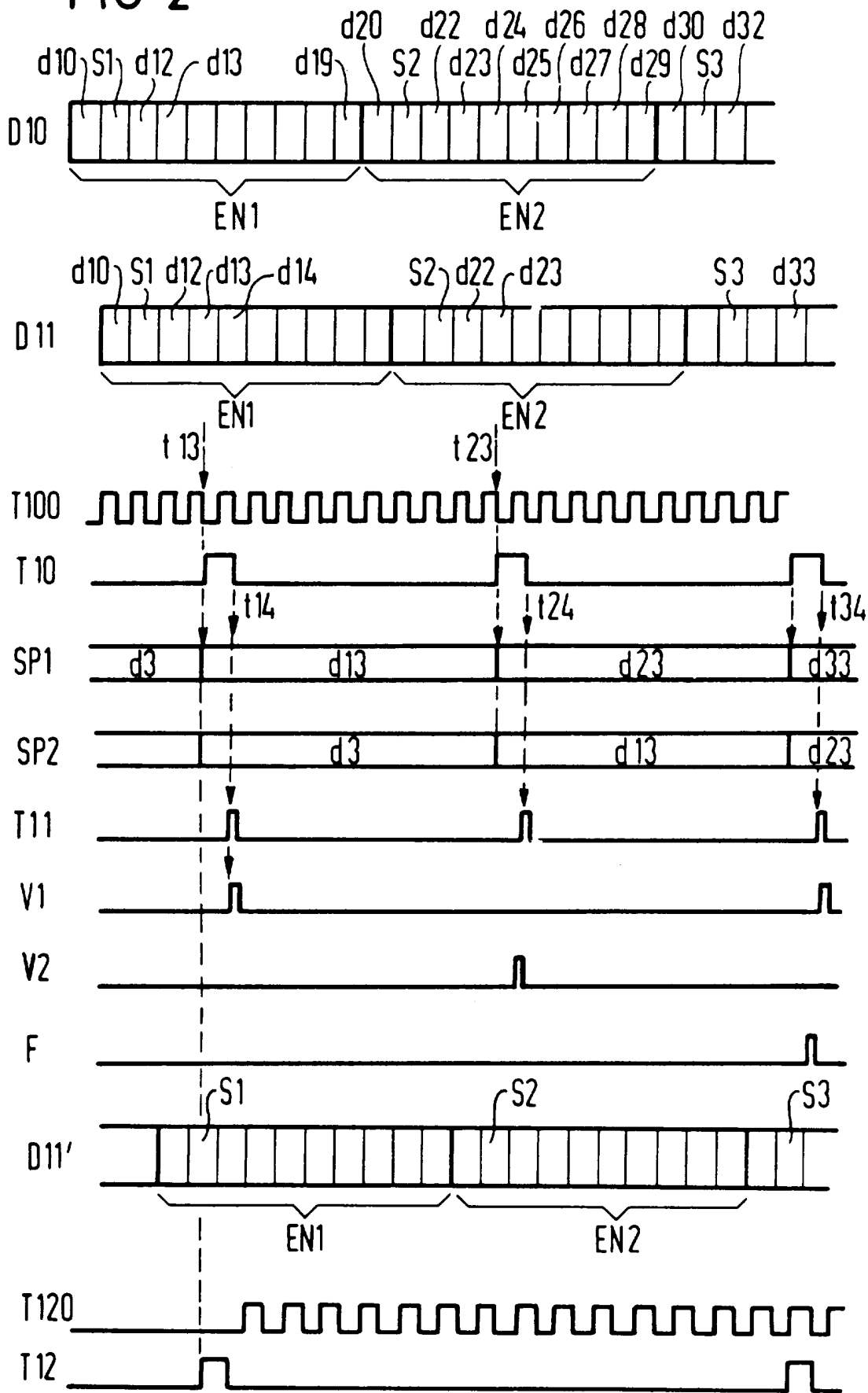


FIG 3

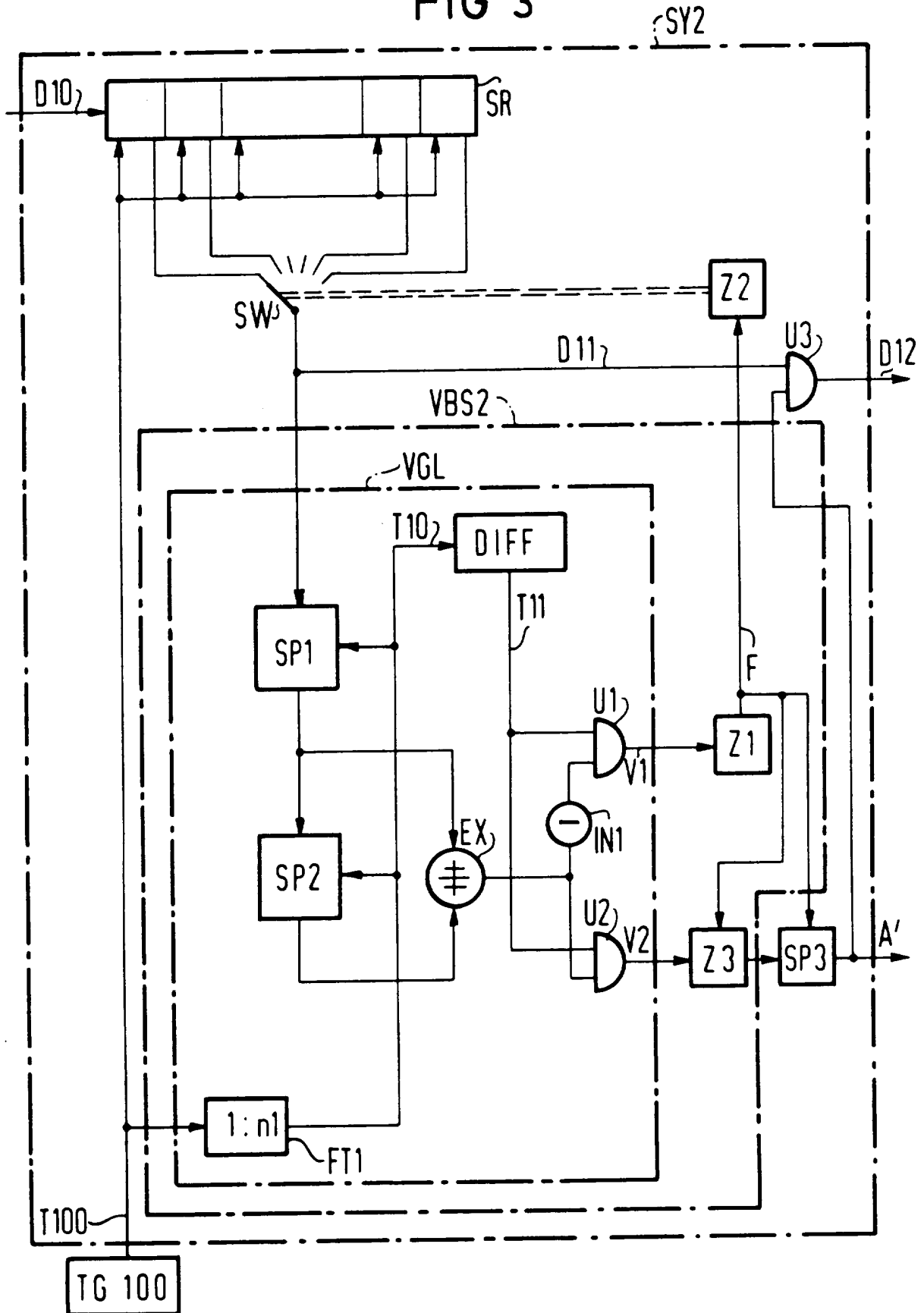
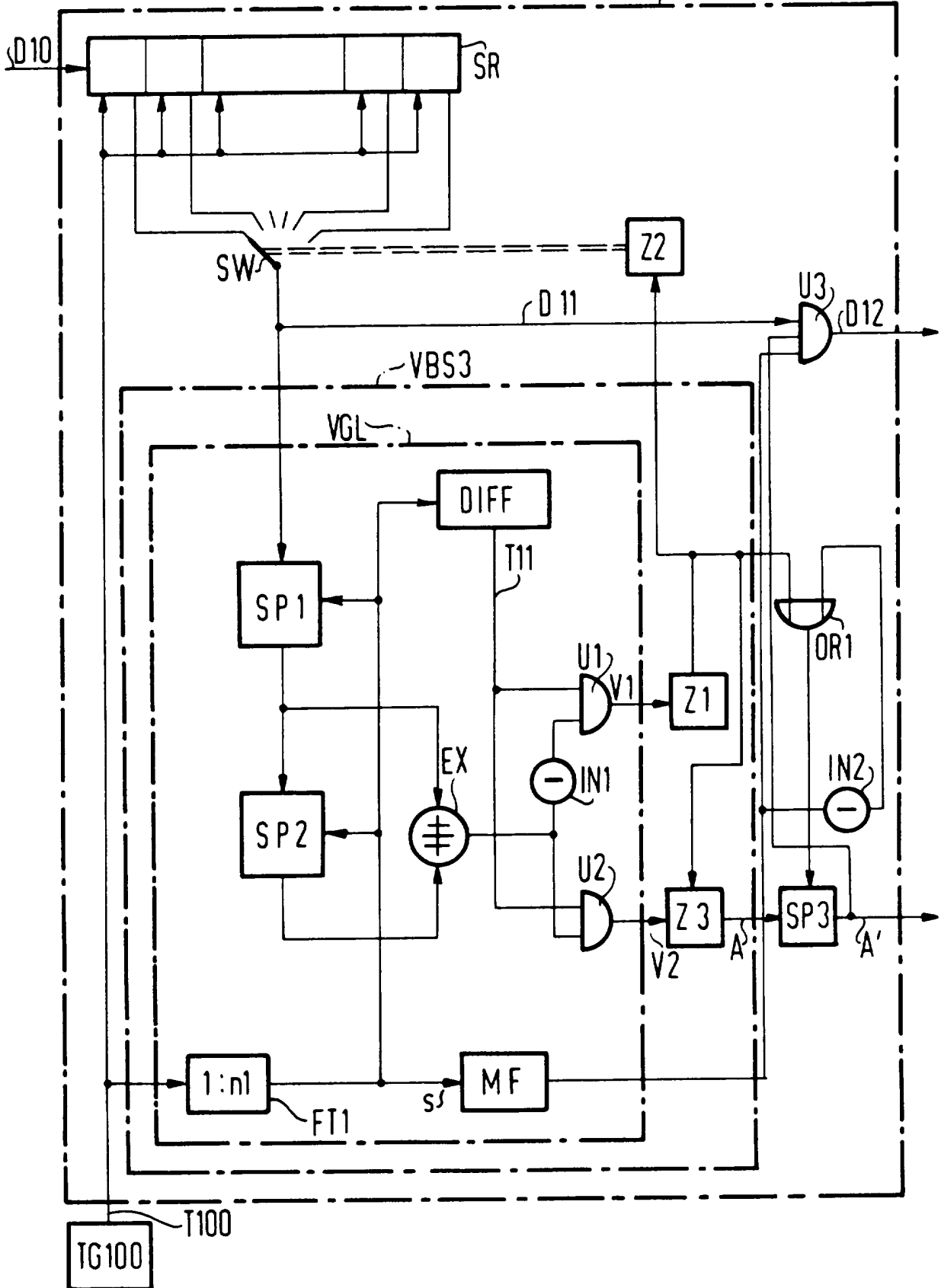


FIG 4

SY3?



SY4

FIG 5

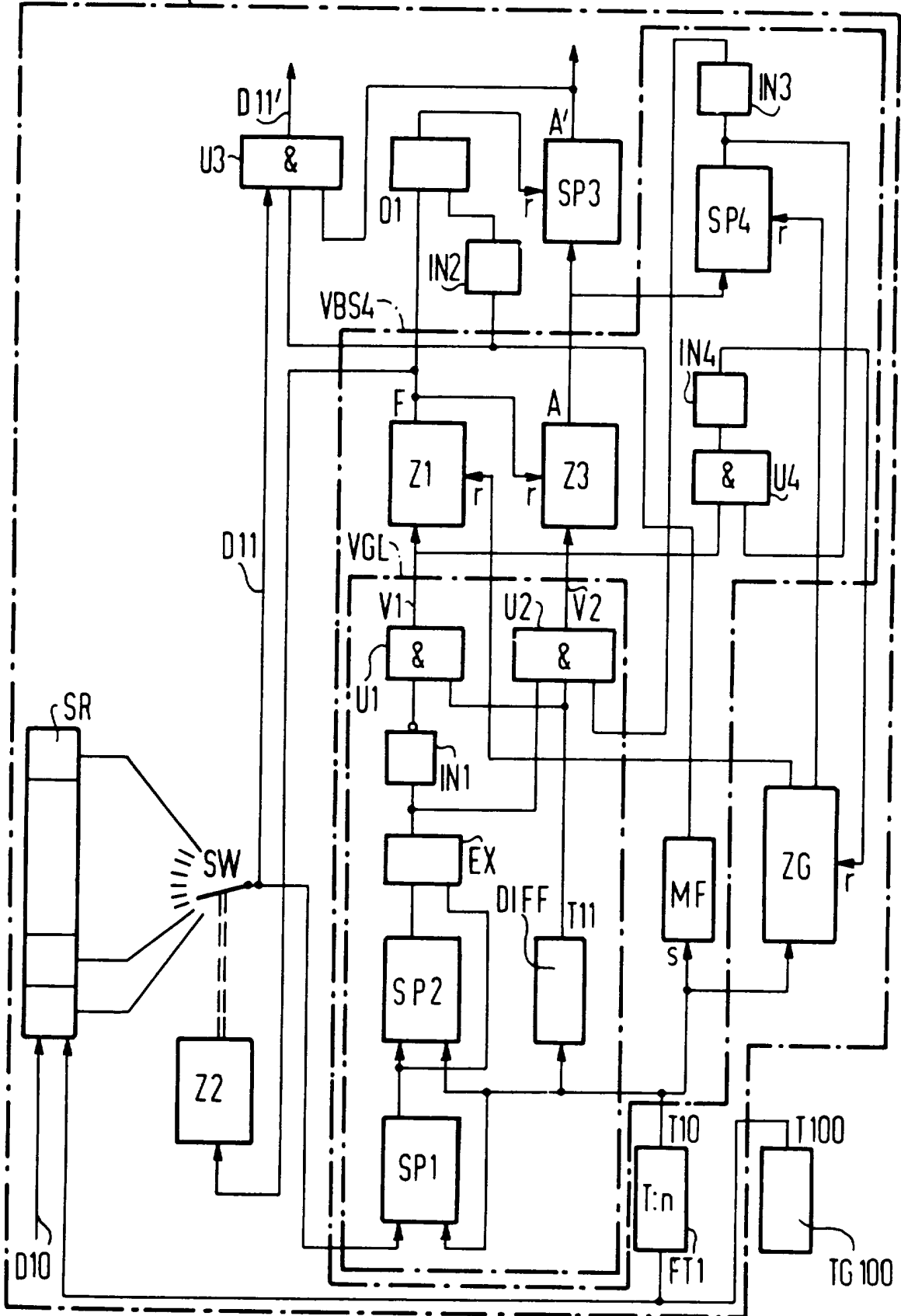


FIG 6

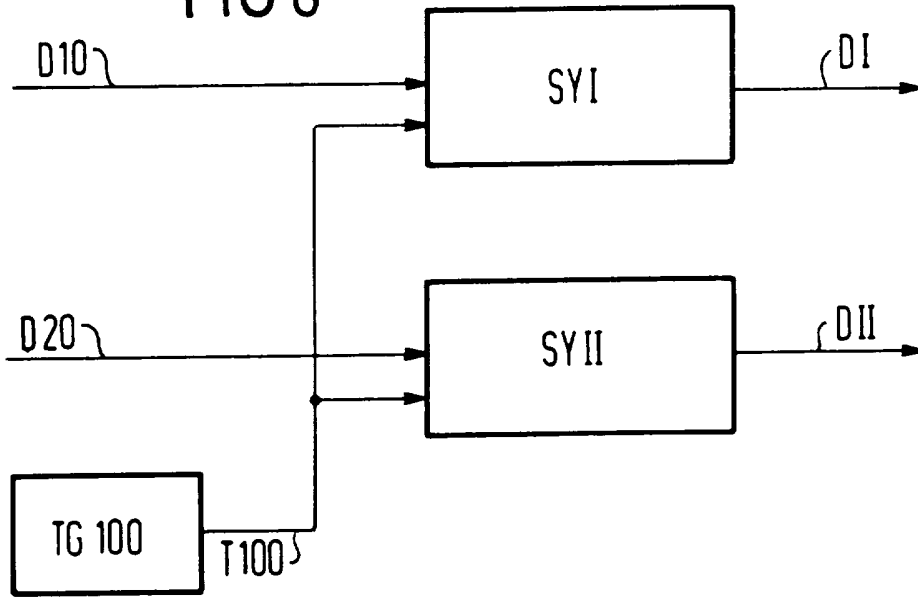


FIG 7

