

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年4月2日(02.04.2020)



(10) 国際公開番号

WO 2020/066640 A1

(51) 国際特許分類:
H01L 27/146 (2006.01) H04N 5/369 (2011.01)

(21) 国際出願番号: PCT/JP2019/035817

(22) 国際出願日: 2019年9月12日(12.09.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2018-178414 2018年9月25日(25.09.2018) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 村上 博 亮 (MURAKAMI Hiroaki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 馬 博 (MA Bo); 〒2430014 神奈川県厚木市旭町四丁目14番1

号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 菊地 裕介(KIKUCHI Yusuke); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 束野 豊 (TSUKANO Yutaka); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

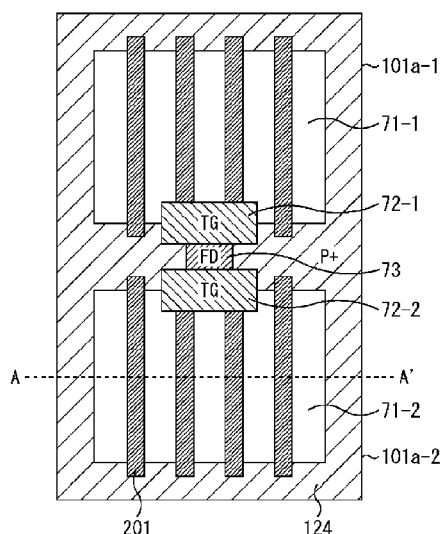
(74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1700013 東京都豊島区東池袋3丁目9番10号 池袋F Nビル4階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) Title: IMAGE CAPTURE ELEMENT AND ELECTRONIC APPARATUS

(54) 発明の名称: 撮像素子、電子機器

FIG. 6



(57) Abstract: The present technology relates to an image capture element and an electronic apparatus which make it possible to expand the amount of saturation signal charge. The image capture element is provided with, in this order in a depth direction from the side of a semiconductor substrate on which a wiring layer is stacked: a first P-type impurity region; a capacity expanding portion forming a P-N junction plane from a second P-type impurity region and a first N-type impurity region; and a first N-type impurity region. In a plane of the capacity expanding portion vertically intersecting the depth direction, the second P-type impurity region is formed in stripes. In the plane of the capacity expanding portion vertically intersecting the depth direction, the stripes are formed in a direction perpendicular to the sides in which electrodes for reading accumulated charges are formed. The present technology may be applied to an image capture element, for example.

QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(57) 要約: 本技術は、飽和信号電荷量を拡大させることができるようにする撮像素子、電子機器に関する。半導体基板の配線層が積層されている面側から深さ方向に順に、第1のP型不純物領域と、第2のP型不純物領域と第1のN型不純物領域とからPN接合面を形成する容量拡大部と、第1のN型不純物領域とを備える。深さ方向と垂直に交わる容量拡大部の平面において、第2のP型不純物領域は、ストライプ状に形成されている。深さ方向と垂直に交わる容量拡大部の平面において、蓄積された電荷を読み出す電極が形成されている辺に対して垂直となる方向にストライプ状に形成されている。本技術は、撮像素子に適用できる。

明 細 書

発明の名称：撮像素子、電子機器

技術分野

[0001] 本技術は、撮像素子、電子機器に関する。詳しくは、飽和信号電荷量を向上させることができる撮像素子、電子機器に関する。

背景技術

[0002] デジタルビデオカメラ、デジタルスチルカメラ、携帯電話機、スマートフォン、ウェアラブルデバイスなどにおける撮像装置として、光電変換素子であるフォトダイオード（PD）のpn接合容量に蓄積した光電荷を、MOSトランジスタを介して読み出すCMOS（Complementary Metal Oxide Semiconductor）イメージセンサがある。

[0003] 近年、CMOSイメージセンサでは、デバイスの微細化に伴って、PD自体の微細化が要求されている。しかしながら、単純にPDの受光面積を小さくしてしまうと、受光感度が低下してしまい、高精細な画質を実現することが難しくなる。そのため、CMOSイメージセンサでは、PDの微細化を行いつつ、受光感度の向上が求められている。

[0004] シリコン基板を用いたCMOSイメージセンサの受光感度を向上させる技術として、特許文献1、2では、不純物を注入（イオンインプランテーション）することによって、PDの深さ方向に対して櫛状に複数のpn接合領域を形成する方法が提案されている。

先行技術文献

特許文献

[0005] 特許文献1：特開2008-16542号公報

特許文献2：特開2008-300826号公報

発明の概要

発明が解決しようとする課題

[0006] 光電変換素子に蓄積できる信号電荷量の最大値は、飽和信号電荷量（ Q_s

）と称される。そして、高い飽和信号電荷量を有するイメージセンサは、ダイナミックレンジやS N比が向上したものとなる。

[0007] したがって、イメージセンサの特性向上にとって、飽和信号電荷量の増加は非常に重要な要素となり、飽和信号電荷量を増加させることが望まれている。

[0008] 本技術は、このような状況に鑑みてなされたものであり、飽和信号電荷量を増加させることができるようにするものである。

課題を解決するための手段

[0009] 本技術の一側面の撮像素子は、半導体基板の配線層が積層されている面側から深さ方向に順に、第1のP型不純物領域と、第2のP型不純物領域と第1のN型不純物領域とからPN接合面を形成する容量拡大部と、前記第1のN型不純物領域とを備える。

[0010] 本技術の一側面の電子機器は、半導体基板の配線層が積層されている面側から深さ方向に順に、第1のP型不純物領域と、第2のP型不純物領域と第1のN型不純物領域とからPN接合面を形成する容量拡大部と、前記第1のN型不純物領域とを備える撮像素子と、前記撮像素子からのデータを処理する処理部とを備える。

[0011] 本技術の一側面の撮像素子においては、半導体基板の配線層が積層されている面側から深さ方向に順に、第1のP型不純物領域、第2のP型不純物領域と第1のN型不純物領域とからPN接合面を形成する容量拡大部、および第1のN型不純物領域が積層されている。

[0012] 本技術の一側面の電子機器において、前記撮像素子が備えられている。

[0013] なお、電子機器は、独立した装置であっても良いし、1つの装置を構成している内部ブロックであっても良い。

図面の簡単な説明

[0014] [図1]撮像装置の構成を示す図である。

[図2]撮像素子の構成を示す図である。

[図3]撮像素子の構成を示す回路図である。

[図4]画素の構成を示す平面図である。

[図5]画素の構成を示す断面図である。

[図6]第1の実施の形態における画素の構成を示す平面図である。

[図7]第1の実施の形態における画素の構成を示す断面図である。

[図8]電荷の流れについて説明するための図である。

[図9]電荷の流れについて説明するための図である。

[図10]P型不純物の濃度について説明するための図である。

[図11]第2の実施の形態における画素の構成を示す断面図である。

[図12]第3の実施の形態における画素の構成を示す平面図である。

[図13]第4の実施の形態における画素の構成を示す平面図である。

[図14]第5の実施の形態における画素の構成を示す平面図である。

[図15]第6の実施の形態における画素の構成を示す平面図である。

[図16]第7の実施の形態における画素の構成を示す平面図である。

[図17]第8の実施の形態における画素の構成を示す平面図である。

[図18]第8の実施の形態における画素の構成を示す断面図である。

[図19]第9の実施の形態における画素の構成を示す断面図である。

[図20]第10の実施の形態における画素の構成を示す平面図である。

[図21]第10の実施の形態における画素の構成を示す断面図である。

[図22]内視鏡手術システムの概略的な構成の一例を示す図である。

[図23]カメラヘッド及びCCUの機能構成の一例を示すブロック図である。

[図24]車両制御システムの概略的な構成の一例を示すブロック図である。

[図25]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0015] 以下に、本技術を実施するための形態（以下、実施の形態という）について説明する。

[0016] 本技術は、撮像装置に適用できるため、ここでは、撮像装置に本技術を適用した場合を例に挙げて説明を行う。なおここでは、撮像装置を例に挙げて説明を続けるが、本技術は、撮像装置への適用に限られるものではなく、デ

デジタルスチルカメラやビデオカメラ等の撮像装置、携帯電話機などの撮像機能を有する携帯端末装置、画像読取部に撮像装置を用いる複写機など、画像取込部（光電変換部）に撮像装置を用いる電子機器全般に対して適用可能である。なお、電子機器に搭載されるモジュール状の形態、即ちカメラモジュールを撮像装置とする場合もある。

[0017] 図1は、本開示の電子機器の一例である撮像装置の構成例を示すブロック図である。図1に示すように、撮像装置10は、レンズ群11等を含む光学系、撮像素子12、カメラ信号処理部であるDSP回路13、フレームメモリ14、表示部15、記録部16、操作系17、及び、電源系18等を有している。

[0018] そして、DSP回路13、フレームメモリ14、表示部15、記録部16、操作系17、及び、電源系18がバスライン19を介して相互に接続された構成となっている。CPU20は、撮像装置10内の各部を制御する。

[0019] レンズ群11は、被写体からの入射光（像光）を取り込んで撮像素子12の撮像面上に結像する。撮像素子12は、レンズ群11によって撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。この撮像素子12として、以下に説明する画素を含む撮像素子（イメージセンサ）を用いることができる。

[0020] 表示部15は、液晶表示部や有機EL（electro luminescence）表示部等のパネル型表示部からなり、撮像素子12で撮像された動画または静止画を表示する。記録部16は、撮像素子12で撮像された動画または静止画を、ビデオテープやDVD（Digital Versatile Disk）等の記録媒体に記録する。

[0021] 操作系17は、ユーザによる操作の下に、本撮像装置が持つ様々な機能について操作指令を発する。電源系18は、DSP回路13、フレームメモリ14、表示部15、記録部16、および操作系17の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

[0022] <撮像素子の構成>

図2は、撮像素子12の構成例を示すブロック図である。撮像素子12は

、CMOS (Complementary Metal Oxide Semiconductor) イメージセンサとすることができる。

[0023] 撮像素子12は、画素アレイ部41、垂直駆動部42、カラム処理部43、水平駆動部44、およびシステム制御部45を含んで構成される。画素アレイ部41、垂直駆動部42、カラム処理部43、水平駆動部44、およびシステム制御部45は、図示しない半導体基板（チップ）上に形成されている。

[0024] 画素アレイ部41には、入射光量に応じた電荷量の光電荷を発生して内部に蓄積する光電変換素子を有する単位画素（例えば、図4の画素101）が行列状に2次元配置されている。なお、以下では、入射光量に応じた電荷量の光電荷を、単に「電荷」と記述し、単位画素を、単に「画素」と記述する場合もある。

[0025] 画素アレイ部41にはさらに、行列状の画素配列に対して行ごとに画素駆動線46が図の左右方向（画素行の画素の配列方向）に沿って形成され、列ごとに垂直信号線47が図の上下方向（画素列の画素の配列方向）に沿って形成されている。画素駆動線46の一端は、垂直駆動部42の各行に対応した出力端に接続されている。

[0026] 撮像素子12はさらに、信号処理部48およびデータ格納部49を備えている。信号処理部48およびデータ格納部49については、撮像素子12とは別の基板に設けられる外部信号処理部、例えばDSP (Digital Signal Processor) やソフトウェアによる処理でも良いし、撮像素子12と同じ基板上に搭載しても良い。

[0027] 垂直駆動部42は、シフトレジスタやアドレスデコーダなどによって構成され、画素アレイ部41の各画素を、全画素同時あるいは行単位等で駆動する画素駆動部である。この垂直駆動部42は、その具体的な構成については図示を省略するが、読み出し走査系と、掃き出し走査系あるいは、一括掃き出し、一括転送を有する構成となっている。

[0028] 読み出し走査系は、単位画素から信号を読み出すために、画素アレイ部4

1の単位画素を行単位で順に選択走査する。行駆動（ローリングシャッタ動作）の場合、掃き出しについては、読み出し走査系によって読み出し走査が行われる読み出し行に対して、その読み出し走査よりもシャッタスピードの時間分だけ先行して掃き出し走査が行われる。また、グローバル露光（グローバルシャッタ動作）の場合は、一括転送よりもシャッタスピードの時間分先行して一括掃き出しが行われる。

[0029] この掃き出しにより、読み出し行の単位画素の光電変換素子から不要な電荷が掃き出される（リセットされる）。そして、不要電荷の掃き出し（リセット）により、いわゆる電子シャッタ動作が行われる。ここで、電子シャッタ動作とは、光電変換素子の光電荷を捨てて、新たに露光を開始する（光電荷の蓄積を開始する）動作のことを言う。

[0030] 読み出し走査系による読み出し動作によって読み出される信号は、その直前の読み出し動作または電子シャッタ動作以降に入射した光量に対応するものである。行駆動の場合は、直前の読み出し動作による読み出しタイミングまたは電子シャッタ動作による掃き出しタイミングから、今回の読み出し動作による読み出しタイミングまでの期間が、単位画素における光電荷の蓄積期間（露光期間）となる。グローバル露光の場合は、一括掃き出しから一括転送までの期間が蓄積期間（露光期間）となる。

[0031] 垂直駆動部42によって選択走査された画素行の各単位画素から出力される画素信号は、垂直信号線47の各々を通してカラム処理部43に供給される。カラム処理部43は、画素アレイ部41の画素列ごとに、選択行の各単位画素から垂直信号線47を通して出力される画素信号に対して所定の信号処理を行うとともに、信号処理後の画素信号を一時的に保持する。

[0032] 具体的には、カラム処理部43は、信号処理として少なくとも、ノイズ除去処理、例えばCDS（Correlated Double Sampling; 相関二重サンプリング）処理を行う。このカラム処理部43による相関二重サンプリングにより、リセットノイズや増幅トランジスタの閾値ばらつき等の画素固有の固定パターンノイズが除去される。なお、カラム処理部43にノイズ除去処理以外に、

例えば、AD（アナログーデジタル）変換機能を持たせ、信号レベルをデジタル信号で出力することも可能である。

[0033] 水平駆動部44は、シフトレジスタやアドレスデコーダなどによって構成され、カラム処理部43の画素列に対応する単位回路を順番に選択する。この水平駆動部44による選択走査により、カラム処理部43で信号処理された画素信号が順番に信号処理部48に出力される。

[0034] システム制御部45は、各種のタイミング信号を生成するタイミングジェネレータ等によって構成され、タイミングジェネレータで生成された各種のタイミング信号を基に垂直駆動部42、カラム処理部43、および水平駆動部44などの駆動制御を行う。

[0035] 信号処理部48は、少なくとも加算処理機能を有し、カラム処理部43から出力される画素信号に対して加算処理等の種々の信号処理を行う。データ格納部49は、信号処理部48での信号処理に当たって、その処理に必要なデータを一時的に格納する。

[0036] <画素の回路>

図3は、画素アレイ部41に配置されている画素の回路図である。以下の説明においては、図4を参照して後述するように、2画素共有である場合を例に挙げて説明するため、図3に示した回路図も、2画素共有の構成における回路図を示す。

[0037] 2画素共有の場合、2画素で、FD（フローティングディフュージョン）73、リセットトランジスタ74、増幅トランジスタ75、および選択トランジスタ76が共有される。

[0038] PD（フォトダイオード）71-1、PD71-2は、それぞれ受光した光量に応じた電荷（信号電荷）を生成し、かつ、蓄積する。なお、以下の説明において、PD71-1とPD71-2を、個々に区別する必要がない場合、単にPD71と記述する。また、他の部分も同様に記載する。

[0039] PD71は、アノード端子が接地されているとともに、カソード端子が転送トランジスタ72を介して、FD73に接続されている。

- [0040] 転送トランジスタ72-1は、転送信号TRによりオンされたとき、PD71-1で生成された電荷を読み出し、FD73に転送する。同じく、転送トランジスタ72-2は、転送信号TRによりオンされたとき、PD71-2で生成された電荷を読み出し、FD73に転送する。
- [0041] FD73は、PD71から読み出された電荷を保持する。リセットトランジスタ74は、リセット信号RSTによりオンされたとき、FD73に蓄積されている電荷がドレイン（定電圧源Vdd）に排出されることで、FD73の電位をリセットする。
- [0042] 増幅トランジスタ75は、FD73の電位に応じた画素信号を出力する。すなわち、増幅トランジスタ75は、垂直信号線47を介して接続されている定電流源としての負荷MOS（不図示）とソースフォロワ回路を構成し、FD73に蓄積されている電荷に応じたレベルを示す画素信号が、増幅トランジスタ75から選択トランジスタ76と垂直信号線47を介してカラム処理部43（図2）に出力される。
- [0043] 選択トランジスタ76は、選択信号SELにより選択されたときオンされ、画素信号を、垂直信号線47を介してカラム処理部43に出力する。転送信号TR、選択信号SEL、及びリセット信号RSTが伝送される各信号線は、図2の画素駆動線46に対応する。
- [0044] 画素は、以上のように構成することができるが、この構成に限定されるものではなく、その他の構成を採用することもできる。
- [0045] <画素の構成>
- 以下に説明する本技術を適用することで、撮像素子（PD71）に蓄積できる信号電荷量の最大値である飽和信号電荷量（ Q_s ）を増加させることができる。このような効果を得られる本技術を適用した撮像素子について説明するために、まず比較のため、図4、図5を参照し、従来の撮像素子（画素）について簡便に説明を加える。
- [0046] 図4は、画素アレイ部41に行列状に配置されている画素101の配置例を示す平面図であり、図5は、図4に示した平面図に示した線分A-A'に

おける断面図である。

[0047] 図4を参照するに、画素101-1と画素101-2は、図中縦方向に配置され、この2画素で、FD73などを共有した構成とされている。

[0048] 画素101の中央部分には、PD71が配置され、PD71の周りにはP+領域124が形成されている。PD71-1の図中下側には、転送トランジスタ72-1（転送トランジスタ72-1を構成する転送ゲート72-1）が形成されている。

[0049] また、PD71-2の図中上側には、転送トランジスタ72-2（転送トランジスタ72-2を構成する転送ゲート72-2）が形成されている。転送ゲート72-1と転送ゲート72-2の間には、FD73が形成されている。転送ゲート72は、蓄積された電荷を読み出す読み出し電極として機能する。

[0050] 図5を参照するに、画素101は、シリコン基板111と配線層112が積層された構成とされている。シリコン基板111と配線層112との間には、層間絶縁膜113が形成されている。

[0051] シリコン基板111には、PD71が形成されており、シリコン基板111の図中下側から光が入射される。換言すれば、シリコン基板111の配線層112が積層されている面と逆側の面が、光入射面となる。ここでは、このような裏面照射型の撮像素子を例に挙げて説明を続けるが、表面照射型の撮像素子に対しても、本技術を適用することはできる。

[0052] シリコン基板111の配線層112が積層されている面から深さ方向に順に、P+領域121、N+領域122、N-領域123、P+領域124の各不純物領域が形成された構造となっており、側面も、P+領域124が形成された構造となっている。

[0053] P+領域、P-領域といった表記の+および-は、不純物濃度が他の領域と比較して濃いことと薄いことを表している。また、P型の領域とN型の領域が接する部分には、空乏層が存在するが、空乏層については図示を省略する。

[0054] このような構造を有する画素101に、光が入射されると、電子・正孔対が発生し、信号電荷（電子）は、P型領域とN型領域の接合部に蓄積される。蓄積された電荷を読み出すための転送トランジスタ72により読み出され、FD73に転送される。また、転送トランジスタ72（転送ゲート）は、配線層112に形成されている。

[0055] 図4、図5に示したような構造を有する画素101よりも、飽和信号電荷量（ Q_s ）を増加させるための構造について以下に説明する。

[0056] <第1の実施の形態>

図6は、本技術を適用した画素の一実施の形態（第1の実施の形態）の構成を示す平面図であり、図7は、図6に示した平面図に示した線分A-A'における断面図である。以下の説明において、図4、図5に示した画素101と同様の構成を有する部分には、同一の符号を付し、その説明は省略する。

[0057] 以下の説明においては、2画素共有である場合を例に挙げて説明を行うが、本技術は、共有構造ではない画素に対しても適用できるし、2画素以外の、例えば4画素共有（図20を参照して後述）である画素に対しても適用できる。

[0058] 図6、図7に示した画素101aは、図4、図5に示した画素101と比較して、追加P型領域201が形成されている点異なる。追加P型領域201は、図6に示した画素101aの平面図において、PD71上に、転送ゲート72が形成されているPD71の辺に対して垂直方向となる方向に、ストライプ状で形成されている。図6に示した例では、4本の線上の追加P型領域201が形成されている。

[0059] 追加P型領域201は、PD71を囲むように形成されているP+領域124内に達する位置まで形成されていても良いし、PD71とP+領域124の境界部分まで形成されていても良い。

[0060] また、追加P型領域201は、図7に示した画素101aの断面図において、N+領域122a内に形成され、P+領域121aからみた場合、P+

領域 1 2 1 a の凸部となる形状で形成されている。図 7 に示した例では、4 個の凸部の追加 P 型領域 2 0 1 が形成されている。

[0061] なお、追加 P 型領域 2 0 1 は、P + 領域 1 2 1 a から凸部として形成されている部分のみ、または凸部とその凸部に連続して形成され P + 領域 1 2 1 a 内に形成されている部分も含めた部分である。図 7 では、後者である場合を示し、追加 P 型領域 2 0 1 に斜線を付して示してある。

[0062] 追加 P 型領域 2 0 1 は、その一部（P + 領域 1 2 1 a の凸部となっている部分）が、N + 領域 1 2 2 a の中央の位置よりも長く形成され、最大で N + 領域 1 2 2 a と N - 領域 1 2 3 の境界部分まで形成されている。

[0063] 図 7 中、点線で囲った部分、すなわち P + 領域 1 2 1 a の凸部となっている追加 P 型領域 2 0 1 の部分に注目すると、追加 P 型領域 2 0 1 と N + 領域 1 2 2 a が交互に形成された領域となっている。この領域（点線で囲った部分）を、PN 接合容量拡大部 2 1 1 と記述する。

[0064] この PN 接合容量拡大部 2 1 1 は、N 型不純物が高濃度の N + 領域 1 2 2 a と、P 型不純物が高濃度の追加 P 型領域 2 0 1 が交互に形成されている層となる。この PN 接合容量拡大部 2 1 1 は、P 型不純物領域と N 型不純物領域との接合面（PN 接合面）を拡大することで、画素 1 0 1 a の信号電荷蓄積部を拡大するために設けられた部分である。

[0065] シリコン基板 1 1 1 の深さ方向と垂直に交わる平面において、すなわち図 6 に示した平面図において、PN 接合容量拡大部 2 1 1 は、上記したように、N + 領域 1 2 2 a と、追加 P 型領域 2 0 1 が交互に配置されている領域である。この平面において、追加 P 型領域 2 0 1 をみたとき、追加 P 型領域 2 0 1 は、複数の線状、すなわちストライプ状に形成されている。

[0066] PN 接合容量拡大部 2 1 1 のピッチ間隔、換言すれば、N + 領域 1 2 2 a と追加 P 型領域 2 0 1 の繰り返し間隔は、例えば、1.0um 以下で構成されているようにすることができる。例えば、N + 領域 1 2 2 a と隣り合う追加 P 型領域 2 0 1 を合わせた幅は、1.0um 以下で構成される。このピッチ間隔を小さく微細化することで、間に打つ N 型不純物濃度が増加し、より飽和信号電荷

量 (Q_s) を増加させることができる。

[0067] なお、後述するように、PN接合容量拡大部211のピッチ間隔は、図6(図7)に示した画素101のように均一でも良いが、不均一であっても良い。またここでは、N+領域122aと追加P型領域201の繰り返し間隔は、例えば、1.0 μ m以下であるとして説明を続けるが、本技術の適用範囲を限定する記載ではなく、他の間隔であっても本技術を適用できる。例えば、1.0 μ m以上であっても、本技術を適用できる。

[0068] PN接合容量拡大部211を備えることで、P型の領域とN型の領域が接している面積が増えるため、画素101の飽和信号電荷量を拡大することができる。また、PN接合容量拡大部211を、ストライプ状に形成することで、電荷の転送が悪化するようなことを防ぐことができる。このことについて、図8、図9を参照して説明する。

[0069] 図8は、転送が悪化してしまう場合について説明するための図である。図8の上図は、図6に示した画素101aと同様に、画素101aの平面図であるが、転送ゲート72の位置を変更し、図中右側に転送ゲート72'を備えた構成を示している。図8の下図は、図7に示した画素101aと同様に、画素101aの断面図であるが、図8の上図の線分A-A'の部分の断面図を示すため、図中右上部に転送ゲート72'が備えられた構成を示している。

[0070] 図8中、eは電子を表す。ここでは、電子が読み出される場合の構成を示したが、正孔(ホール)が読み出される構成であっても良い。図8に示したように、PD71で発生した電子eが、転送ゲート72'を介して、FD73'に転送されるとき、電子eが、追加P型領域201を横切って転送ゲート72'に行くような道筋だと、追加P型領域201により、転送が阻害され、転送効率が悪化する可能性がある。

[0071] 図9に示すように、追加P型領域201をストライプ状に形成し、転送ゲート72を、追加P型領域201が形成されている方向(図中縦方向)に配置することで、転送効率が悪化するようなことを防ぐことができる。

[0072] 図9の上図は、図6に示した画素101aと同様であり、電子eの流れを図示した図である。図9の下図は、図7に示した画素101aと同様であり、電子eの流れを図示した図である。

[0073] 図9に示したように、電子eは、追加P型領域201の間を流れ、電子eが流れる方向に、追加P型領域201は形成されていないため、その流れが阻害されるようなことはなく、転送効率が低下してしまうようなことを防ぐことができる。

[0074] このように、本技術を適用した画素101aによれば、飽和信号電荷量を拡大することができる。また、転送効率が悪化するようなことを防ぐこともできる。

[0075] また配線層112が積層される前の工程で、配線層112が積層される側のシリコン基板111の面にレジストが塗布され、イオンインプラなどの方法でP型不純物が注入されることで追加P型領域201は形成される。この工程において、追加P型領域201は、シリコン基板111の浅い側に形成されるため、レジストは薄くて良い。よって、レジストのばらつきにより影響が小さくなる。

[0076] またレジストが薄くても追加P型領域201を形成できるため、ウェル（Well）近接効果の影響を抑えることもできる。よって、追加P型領域201を所望の領域に、所望の深さで、所望の濃度で形成することが容易となる。

[0077] またハードマスクプロセスを使用しなくても追加P型領域201を形成できるようになるため、製造時のプロセスにおける種々の課題が少なくなり、プロセスの実現性や形状安定性を高めることができる。

[0078] 画素101aの構成につてさらに説明を加える。図10を参照し、P+領域121a、P+領域124、および追加P型領域201のP型不純物の濃度について説明を加える。P+領域121aと追加P型領域201が重なる部分の濃度を濃度aとする。追加P型領域201のうち、N+領域122内に形成されている部分（凸部）の濃度を濃度bとする。

[0079] P+領域121aの濃度（P+領域121aのうち、追加P型領域201

と重なっていない部分の濃度)を濃度cとする。P+領域124の濃度を濃度dとする。

[0080] このように設定した場合、P型不純物の濃度が濃い順に並べると、濃度 $a > \text{濃度 } c > \text{濃度 } b > \text{濃度 } d$ となる。濃度aと濃度bは、製造過程により濃度 $a = \text{濃度 } b$ となる場合もある。この場合、濃度 $a = \text{濃度 } b = \text{濃度 } c > \text{濃度 } d$ となる。

[0081] 例えば、P+領域を、イオンインプラにより形成する場合、P+領域121aを形成した後、追加P型領域201を形成する製造工程の場合、P+領域121aと追加P型領域201が重なる部分は、2度イオンインプラが行われるため、その部分の濃度aは濃くなる。また例えば、追加P型領域201を形成した後、追加P型領域201の部分をマスクして、P+領域121aを形成する製造工程の場合、イオンインプラを調整することで、濃度 $a = \text{濃度 } b$ で形成することもできる。

[0082] また、第2の実施の形態として、図11を参照して説明するように、濃度 $a < \text{濃度 } b$ となるように追加P型領域201を形成しても良い。

[0083] <第2の実施の形態>

図11は、第2の実施の形態における画素101bの構成例を示す断面図である。第2の実施の形態における画素101bは、平面においては第1の実施の形態における画素101aと同様の構成であり、図6に示したようになるため、その説明は省略する。図11に示した画素101bは、図6に示した画素101aの線分A-A'における断面図である。

[0084] 画素101bの追加P型領域201bは、P型不純物が異なる濃度で形成されている。図10を合わせて参照するに、P+領域121と追加P型領域201bが重なる部分の濃度aは、P型不純物が高濃度(P+領域)であり、N+領域122内に形成されている追加P型領域201の濃度bは、P型不純物が低濃度(P-領域)である。

[0085] 追加P型領域201bは、P型不純物の濃度が高濃度の追加P型領域201b-1とP型不純物の濃度が低濃度の追加P型領域201b-2から形成

されている。P+領域121に、P-領域の凸部が追加P型領域201b-2として形成されているような形状となる。

[0086] PN接合容量拡大部211bは、N型不純物が高濃度のN+領域122とP型不純物が低濃度の追加P型領域201b-2から形成されている。この場合、図7に示した画素101aのPN接合容量拡大部211よりは、飽和信号電荷量の容量を拡大する効果が低減してしまう可能性はあるが、転送効率は向上させることができる。

[0087] 図8を参照して説明したように、追加P型領域201が電子eの流れを妨げる可能性がある、転送効率が悪化する可能性がある。電子eの流れを妨げる可能性がある部分の追加P型領域201は、第2の実施の形態における画素101bにおいては、P型不純物が低濃度の追加P型領域201b-2で形成されているため、仮に、電子eの流れを妨げる位置に、追加P型領域201b-2が形成されていたとしても、その影響は小さくすることができる。

[0088] 追加P型領域201bを形成するとき、シリコン基板111の表面側に形成される追加P型領域201b-1は、ドーズ量を濃くし、シリコン基板111の表面から深い側に形成される追加P型領域201b-2は、ドーズ量を薄くすることで形成されるようにすることができる。

[0089] このように形成することで、シリコン基板111の界面部分において、正電荷（ホール）蓄積領域が形成され、暗電流が発生するようなことを抑制することをより強化することができ、製造時のイオンインプラによるダメージ緩和をはかることができる。

[0090] 図11に示した画素101bでは、2つの異なる濃度の領域を有する追加P型領域201bを例に挙げて説明したが、2以上の異なる濃度を有する追加P型領域201bとしても良い。すなわち、追加P型領域201bは、複数の異なる濃度を有する領域として構成することができる。

[0091] <第3の実施の形態>

図12は、第3の実施の形態における画素101cの構成例を示す平面図

である。図12に示した画素101cにおいて、線分A-A'における断面は、第1の実施の形態における画素101aと同様の構成となり、図7に示したようになるため、その説明は省略する。

[0092] 図12に示した画素101cの追加P型領域201cと、図6に示した追加P型領域201a（以下、第1の実施の形態における追加P型領域201を追加P型領域201aと記述する）を比較する。追加P型領域201cが、ストライプ状に形成されている点は同様であるが、そのストライプ状に形成されている追加P型領域201cのうち、転送トランジスタ72（転送ゲート72）の付近に形成されている追加P型領域201cは、他の追加P型領域201cよりも短く形成されている点が異なる。

[0093] 第3の実施の形態における画素101cの追加P型領域201cは、蓄積された電荷を読み出す電極である転送ゲート72の直下や近傍には形成されていない。このように、転送ゲート72（読み出し電極）の付近に、追加P型領域201cが形成されていないことで、転送効率が悪化するようなことを防ぐことが可能となる。

[0094] 第2の実施の形態の画素101bと同じく、第3の実施の形態における画素101cにおいては、電子eの流れを妨げる可能性がある部分の追加P型領域201cが形成されていないため、追加P型領域201cによる影響を低減させることができ、転送効率が悪化するようなことを防ぐことが可能となる。

[0095] 第3の実施の形態における画素101cにおいても、第1の実施の形態における画素101aと同じく、PN接合容量拡大部211（図7）が形成されているため、画素101cの飽和信号電荷量を拡大できる。

[0096] なお、第3の実施の形態と第2の実施の形態を組み合わせで適用することも可能であり、追加P型領域201cを、複数の異なる濃度を有するP型不純物の領域として形成しても良い。

[0097] <第4の実施の形態>

図13は、第4の実施の形態における画素101dの構成例を示す平面図

である。図13に示した画素101dにおいて、線分A-A'における断面は、第1の実施の形態における画素101aと同様の構成となり、図7に示したようになるため、その説明は省略する。

[0098] 図13に示した画素101dの追加P型領域201dと、図6に示した追加P型領域201aを比較するに、追加P型領域201dが、ストライプ状に形成されている点は同様であるが、そのストライプ状に形成されている追加P型領域201dの形状が、転送ゲート71に近い側で幅が狭く、遠い側で幅が広くなるような形状で形成されている点が異なる。

[0099] 第4の実施の形態における画素101dの追加P型領域201dは、蓄積された電荷を読み出す電極である転送ゲート72の方に傾斜があるような形状で形成されている。転送経路が、転送ゲート72が配置されている中央に寄るような形状で追加P型領域201dが形成されている。転送経路とは、所定の追加P型領域201dと隣接する追加P型領域201dの間の領域であるとする。

[0100] 追加P型領域201dが、転送ゲート72に電荷が流れやすいように、隣接する追加P型領域201dの間に位置する転送経路が、転送ゲート72の方に向かうように形成されている。このように形成された転送経路により、発生した電子eが、転送ゲート72に向かいやすくなり、転送効率を向上させることができる。

[0101] 第4の実施の形態における画素101dにおいても、第1の実施の形態における画素101aと同じく、PN接合容量拡大部211（図7）が形成されているため、画素101dの飽和信号電荷量を拡大できる。

[0102] なお、第4の実施の形態と第2の実施の形態を組み合わせることも可能であり、追加P型領域201dを、複数の異なる濃度を有するP型不純物の領域として形成しても良い。

[0103] また、第4の実施の形態と第3の実施の形態を組み合わせることも可能であり、追加P型領域201dを、転送ゲート72の付近には形成しない形状としても良い。

[0104] <第5の実施の形態>

図14は、第5の実施の形態における画素101eの構成例を示す平面図である。図14に示した画素101eにおいて、線分A-A'における断面は、第1の実施の形態における画素101aと同様の構成となり、図7に示したようになるため、その説明は省略する。

[0105] 図14に示した画素101eの追加P型領域201eと、図6に示した追加P型領域201aを比較するに、追加P型領域201の一部がストライプ状に形成されている点は同様であるが、ストライプ状に形成されていた追加P型領域201の一部が四角形状の追加P型領域201として形成されている点異なる。

[0106] 第5の実施の形態における画素101eの追加P型領域201eのうち、転送ゲート72に近い側は、ストライプ状に形成され、転送ゲート72に遠い側は、四角形状で形成されている。またストライプ状に形成されている複数本（図14では4本）の追加P型領域201eは、1つの四角形状で形成されている追加P型領域201eと接続された形状とされている。

[0107] 四角形状の追加P型領域201eは、転送ゲート72と逆側に形成され、PD71の(1/3)乃至(1/2)程度を覆う領域で形成されている。

[0108] 画素101eは、転送ゲート72側（転送方向）に、ストライプ形状の追加P型領域201eが形成され、転送ゲート72が配置されている側の逆側には、イオンインプラの面積が拡大された追加P型領域201eが形成されている。このような追加P型領域201eが形成されることで、転送方向の電界が発生するため、転送効率を向上させることができる。

[0109] 第5の実施の形態における画素101eにおいても、第1の実施の形態における画素101aと同じく、PN接合容量拡大部211（図7）が形成されているため、画素101eの飽和信号電荷量を拡大できる。

[0110] なお、第5の実施の形態と第2の実施の形態を組み合わせで適用することも可能であり、追加P型領域201eを、複数の異なる濃度を有するP型不純物の領域として形成しても良い。

[0111] また、第5の実施の形態と第3の実施の形態を組み合わせ適用することも可能であり、追加P型領域201eを、転送ゲート72の付近には形成しない形状としても良い。

[0112] また、第5の実施の形態と第4の実施の形態を組み合わせ適用することも可能であり、ストライプ状に形成されている追加P型領域201eを、転送ゲート72側に転送経路が向くように傾斜をつけて形成しても良い。

[0113] <第6の実施の形態>

図15は、第6の実施の形態における画素101fの構成例を示す平面図である。図15に示した画素101fにおいて、線分A-A'における断面は、第1の実施の形態における画素101aと同様の構成となり、図7に示したようになるため、その説明は省略する。

[0114] 図15に示した画素101fの追加P型領域201fは、ドット形状で形成されている。第6の実施の形態における追加P型領域201eは、ドット形状であり、複数の四角形状のP型領域が形成されている。ここでは、四角形状である場合を例示したが、四角以外の多角形状や円形状などであっても良い。

[0115] 追加P型領域201eを、ドット形状とすることで、電子eの流れを妨げる可能性がある部分には形成しないようにすることができる。よって、追加P型領域201eによる転送に対する悪影響を低減させることができ、転送効率が悪化するようなことを防ぐことが可能となる。

[0116] 第6の実施の形態における画素101fにおいても、第1の実施の形態における画素101aと同じく、PN接合容量拡大部211（図7）が形成されているため、画素101fの飽和信号電荷量を拡大できる。

[0117] なお、第6の実施の形態と第2の実施の形態を組み合わせ適用することも可能であり、追加P型領域201fを、複数の異なる濃度を有するP型不純物の領域として形成しても良い。

[0118] また、第6の実施の形態と第3の実施の形態を組み合わせ適用することも可能であり、追加P型領域201fを、転送ゲート72の付近には形成し

ない形状としても良い。

[0119] また、第6の実施の形態と第4の実施の形態を組み合わせ適用することも可能であり、複数の四角形状で形成されているP型領域を、転送ゲート72側に転送経路が向くように傾斜をつけて配置して形成しても良い。

[0120] 図15に示した追加P型領域201eを構成する各P型領域（各ドット）の配置間隔は、均一であっても良いし、不均一であっても良い。また不均一に配置する場合には、上記したように、転送ゲート72側に転送経路が向くように間隔が設定されて配置されるようにすることができる。

[0121] また、第6の実施の形態と第5の実施の形態を組み合わせ適用することも可能であり、複数の四角形状で形成されているP型領域と、大きな四角形状で形成されているP型領域が混在するように形成しても良い。

[0122] 図15に示した追加P型領域201eを構成する各P型領域（各ドット）の大きさは、均一であっても良いし、不均一であっても良い。また不均一の大きさにする場合には、上記したように、大きな四角形状のP型領域と小さな四角形状のP型領域が混在するように形成することもできる。

[0123] <第7の実施の形態>

図16は、第7の実施の形態における画素101gの構成例を示す平面図である。図16に示した画素101gにおいて、線分A-A'における断面は、第1の実施の形態における画素101aと同様の構成となり、図7に示したようになるため、その説明は省略する。

[0124] 図16に示した画素101gの追加P型領域201gは、格子状に形成されている。第7の実施の形態における追加P型領域201eは、格子状であり、縦方向と横方向に、それぞれ線状のP型領域が形成されている。

[0125] 図16に示した画素101gの追加P型領域201gと、図6に示した追加P型領域201aを比較するに、縦方向（図中上下方向）に追加P型領域201gがストライプ状に形成されている点は同様であるが、さらに横方向（図中左右方向）にも追加P型領域201gがストライプ状に形成されている点異なる。

- [0126] 第7の実施の形態における画素101gにおいても、第1の実施の形態における画素101aと同じく、PN接合容量拡大部211（図7）が形成されているため、画素101gの飽和信号電荷量を拡大できる。
- [0127] 第7の実施の形態における追加P型領域201gは、第1の実施の形態における追加P型領域201aよりも、P型領域とN+領域が接する面積が大きくなるため、より飽和信号電荷量を拡大できる。
- [0128] 一方で、第7の実施の形態における追加P型領域201gは、横方向にも、追加P型領域201gが形成されているため、図8を参照して説明したように、追加P型領域201gが電子eの流れを妨げる可能性があり、転送効率が悪化する可能性がある。
- [0129] 飽和信号電荷量の拡大を優先する場合、第7の実施の形態における追加P型領域201gを適用した画素101gを用い、転送効率を優先する場合、第1乃至第6の実施の形態における追加P型領域201を適用した画素101を用いるように、適宜製品により使い分けることができる。
- [0130] また第7の実施の形態と第2の実施の形態を組み合わせで適用することも可能であり、追加P型領域201gを、複数の異なる濃度を有するP型不純物のP領域として形成しても良い。
- [0131] 例えば、横方向に形成されている追加P型領域201eは、複数の異なる濃度を有する領域として構成し、N+領域122内に形成されているP型領域は薄い濃度で構成されるようにしても良い。このように形成することで、転送効率の悪化を抑制することができる。
- [0132] また、第7の実施の形態と第3の実施の形態を組み合わせで適用することも可能であり、追加P型領域201gを、転送ゲート72の付近には形成しない形状としても良い。このように形成することで、転送効率の悪化を抑制することができる。
- [0133] また、第7の実施の形態と第4の実施の形態を組み合わせで適用することも可能であり、縦方向にストライプ状で形成されている追加P型領域201gを、転送ゲート72側に転送経路が向くように傾斜をつけて形成しても良

い。このように形成することで、転送効率の悪化を抑制することができる。

[0134] また、第7の実施の形態と第5の実施の形態を組み合わせることも可能であり、縦方向と横方向にそれぞれストライプ状に形成されているP型領域と、大きな四角形状で形成されているP型領域が混在するように形成しても良い。このように形成することで、転送ゲート72側に向かう電界を発生させることができ、転送効率の悪化を抑制することができる。

[0135] また、第7の実施の形態と第6の実施の形態を組み合わせることも可能であり、縦方向と横方向にそれぞれストライプ状に形成されているP型領域と、小さな四角形状（ドット形状）で形成されているP型領域が混在するように形成しても良い。

[0136] 例えば転送ゲート72付近の追加P型領域201gは、ドット形状で形成され、転送ゲート72から離れた位置の追加P型領域201gは、格子形状で形成するようにしても良い。このように形成することで、転送効率の悪化を抑制することができる。

[0137] <第8の実施の形態>

図17は、第8の実施の形態における画素101hの構成例を示す平面図であり、図18は、図17に示した平面図に示した線分B-B'における断面図である。

[0138] 第8の実施の形態における画素101hは、転送トランジスタ72が、縦型トランジスタで形成されている点が、第1乃至第7の実施の形態における画素101と異なり、他の構成は同様である。

[0139] 第8の実施の形態は、第1乃至第7の実施の形態のいずれとも組み合わせることが可能であり、図17、図18では、図6、図7に示した第1の実施の形態と組み合わせた場合の画素101hを例示している。図6、図7に示した第1の実施の形態と同様の部分には、同様の符号を付し、その説明は省略する。

[0140] 図17に示した画素101hは、平面においては、図6に示した画素101aと同様の構成を有する。ただし、画素101hの転送トランジスタ（転

送ゲート) 72hは、縦型トランジスタで形成されている。

[0141] 図18は、図17に示した平面図に示した線分B-B'における断面図である。線分B-B'は、画素101h-2を図中縦方向の分断する線分であり、転送ゲート72h-2を含み、FD73までの線分である。線分B-B'における画素101hは、追加P型領域201aが形成されていない領域のため、図18に示した断面図においては、追加P型領域201aは、図示されていない。

[0142] 転送トランジスタ72h-2を構成する転送ゲート72h-2は、PD71-2の内部、図17に示した例では、N-領域123に達する位置まで構成されている。すなわち、PD71-2から電荷を読み出す転送ゲート72h-2は、PD71-2に対して垂直方向に形成された電極と水平方向に形成された電極で構成され、垂直方向に形成されている電極は、PD71-2に接するように形成されている。

[0143] このような縦型トランジスタを用いることで、変調力を向上させることができ、ポテンシャルを深化させることができる。よって、読み出し能力を向上させ、PD71-2から、FD73への電荷の転送効率を向上させることができる。

[0144] このような縦型トランジスタは、第1乃至第7の実施の形態のいずれの実施の形態に対しても適用でき、適用することで、飽和信号電荷量が拡大された画素101において、読み出し能力を向上させ、転送効率を向上させることができる。

[0145] <第9の実施の形態>

図19は、第9の実施の形態における画素101iの構成例を示す断面図である。第9の実施の形態における画素101iは、平面においては第1の実施の形態における画素101aと同様の構成であり、図6に示したようになるため、その説明は省略する。図19に示した画素101iは、図6に示した画素101aの線分A-A'における断面図である。

[0146] 第8の実施の形態における画素101iは、トレンチ301が形成されて

いる点が、第1乃至第7の実施の形態における画素101と異なり、他の構成は同様である。

[0147] トレンチ301は、隣接する画素101i間に、シリコン基板111iの光入射面側（図中下側）から所定の深さまで形成され、画素を分離する機能を有する。また、トレンチ301は、隣接する画素101iに不要な光が漏れないように、画素間の遮光壁としても機能する。トレンチ301は、隣接する画素101i間に形成されているため、平面で見たとき、PD71を囲むように形成されている。

[0148] 図19に示したトレンチ301は、シリコン基板111iの途中まで形成され、光入射面側から掘り込まれたトレンチを例示しているが、光入射面の逆側の面、すなわち配線層112が積層されている側の面から掘り込まれ、シリコン基板111iの途中まで形成されたトレンチ301であっても良い。また、トレンチ301は、シリコン基板111iを貫通して形成されたトレンチであっても良い。

[0149] トレンチ301の内壁は、例えば、SiO₂やSiNから成る側壁膜が形成され、その内側にはポリシリコンから成る充填材が埋め込まれている構成としても良い。また、充填材としては、ドーピングポリシリコンでも良い。ドーピングポリシリコンを充填した場合、または、ポリシリコンを充填した後にN型不純物またはP型不純物をドーピングした場合には、そこに負バイアスを印加することで、トレンチ301の側壁を強化することができ、ダーク特性を改善することができる。

[0150] このようなトレンチ301は、第1乃至第8の実施の形態のいずれの実施の形態に対しても適用でき、適用することで、画素間分離をより確実なものとし、隣接画素からの迷光の影響を低減することが可能となる。

[0151] ＜第10の実施の形態＞

上記した実施の形態は、2画素共有の場合を例に挙げて説明したが、本技術は、2画素共有の場合に適用が限定されるわけではなく、共有方式に限定されず適用できる。例えば図20、図21を参照して説明するように、4画素

共有に対しても本技術を適用することができる。

[0152] 図20は、第1の実施の形態における画素101aを、4画素共有に適用した場合の構成を示す平面図であり、図21は、図20に示した平面図に示した線分C-C'における断面図である。

[0153] 2×2の4画素で、1つのFD73jを共有する構成とされている。画素101j-1乃至101j-4の4画素で1つのFD73jを共有するため、図20に示したように、4画素の中央部分にFD73jが配置されている。

[0154] このFD73jを囲むように、画素101j-1の転送ゲート72j-1、画素101j-2の転送ゲート72j-2、画素101j-3の転送ゲート72j-3、画素101j-4の転送ゲート72j-4が配置されている。

[0155] このように、隣接する4画素で、1つのFD73jを共有した構成とすることもできる。

[0156] 図21の断面図に示したように、隣接する画素101j-1と画素101j-2は、P+領域124で分離されている。さらに、図19を参照して説明したように、トレンチ301を画素間に形成した構成としても良い。

[0157] また、図20、図21に示した画素101jは、第1の実施の形態における画素101aを適用した場合を例示したが、第2乃至第8の実施の形態における画素101を適用し、4画素共有構造とすることも可能である。

[0158] 本技術によれば、画素（撮像素子）における飽和信号電荷量を、転送効率を低下させることなく向上させることができる。また、飽和信号電荷量を向上させる構成とした場合においても、従来の撮像素子よりも大きくなるといったこともなく、同等のサイズまたはそれ以下のサイズに収めることが可能である。

[0159] <内視鏡手術システムへの応用例>

本開示に係る技術は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0160] 図22は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

[0161] 図22では、術者（医師）11131が、内視鏡手術システム11000を用いて、患者ベッド11133上の患者11132に手術を行っている様子が図示されている。図示するように、内視鏡手術システム11000は、内視鏡11100と、気腹チューブ11111やエネルギー処置具11112等の、その他の術具11110と、内視鏡11100を支持する支持アーム装置11120と、内視鏡下手術のための各種の装置が搭載されたカート11200と、から構成される。

[0162] 内視鏡11100は、先端から所定の長さの領域が患者11132の体腔内に挿入される鏡筒11101と、鏡筒11101の基端に接続されるカメラヘッド11102と、から構成される。図示する例では、硬性の鏡筒11101を有するいわゆる硬性鏡として構成される内視鏡11100を図示しているが、内視鏡11100は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

[0163] 鏡筒11101の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡11100には光源装置11203が接続されており、当該光源装置11203によって生成された光が、鏡筒11101の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者11132の体腔内の観察対象に向かって照射される。なお、内視鏡11100は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

[0164] カメラヘッド11102の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU： Camera Control Unit）11201に送信される。

- [0165] CCU 11201は、CPU (Central Processing Unit) やGPU (Graphics Processing Unit) 等によって構成され、内視鏡 11100 及び表示装置 11202 の動作を統括的に制御する。さらに、CCU 11201は、カメラヘッド 11102 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。
- [0166] 表示装置 11202は、CCU 11201からの制御により、当該CCU 11201によって画像処理が施された画像信号に基づく画像を表示する。
- [0167] 光源装置 11203は、例えばLED (Light Emitting Diode) 等の光源から構成され、術部等を撮影する際の照射光を内視鏡 11100に供給する。
- [0168] 入力装置 11204は、内視鏡手術システム 11000に対する入力インタフェースである。ユーザは、入力装置 11204を介して、内視鏡手術システム 11000に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡 11100による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。
- [0169] 処置具制御装置 11205は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具 11112の駆動を制御する。気腹装置 11206は、内視鏡 11100による視野の確保及び術者の作業空間の確保の目的で、患者 11132の体腔を膨らめるために、気腹チューブ 11111を介して当該体腔内にガスを送り込む。レコーダ 11207は、手術に関する各種の情報を記録可能な装置である。プリンタ 11208は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。
- [0170] なお、内視鏡 11100に術部を撮影する際の照射光を供給する光源装置 11203は、例えばLED、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。RGBレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び

出力タイミングを高精度に制御することができるため、光源装置 1 1 2 0 3 において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、R G B レーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御することにより、R G B それぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

[0171] また、光源装置 1 1 2 0 3 は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[0172] また、光源装置 1 1 2 0 3 は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（N a r r o w B a n d I m a g i n g）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（I C G）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置 1 1 2 0 3 は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[0173] 図 2 3 は、図 2 2 に示すカメラヘッド 1 1 1 0 2 及び C C U 1 1 2 0 1 の機能構成の一例を示すブロック図である。

[0174] カメラヘッド 1 1 1 0 2 は、レンズユニット 1 1 4 0 1 と、撮像部 1 1 4

02と、駆動部11403と、通信部11404と、カメラヘッド制御部11405と、を有する。CCU11201は、通信部11411と、画像処理部11412と、制御部11413と、を有する。カメラヘッド11102とCCU11201とは、伝送ケーブル11400によって互いに通信可能に接続されている。

[0175] レンズユニット11401は、鏡筒11101との接続部に設けられる光学系である。鏡筒11101の先端から取り込まれた観察光は、カメラヘッド11102まで導光され、当該レンズユニット11401に入射する。レンズユニット11401は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

[0176] 撮像部11402は、撮像素子で構成される。撮像部11402を構成する撮像素子は、1つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部11402が多板式で構成される場合には、例えば各撮像素子によってRGBそれぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部11402は、3D（Dimensional）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための1対の撮像素子を有するように構成されてもよい。3D表示が行われることにより、術者11131は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部11402が多板式で構成される場合には、各撮像素子に対応して、レンズユニット11401も複数系統設けられ得る。

[0177] また、撮像部11402は、必ずしもカメラヘッド11102に設けられなくてもよい。例えば、撮像部11402は、鏡筒11101の内部に、対物レンズの直後に設けられてもよい。

[0178] 駆動部11403は、アクチュエータによって構成され、カメラヘッド制御部11405からの制御により、レンズユニット11401のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部11402による撮像画像の倍率及び焦点が適宜調整され得る。

。

[0179] 通信部 11404 は、CCU 11201 との間で各種の情報を送受信するための通信装置によって構成される。通信部 11404 は、撮像部 11402 から得た画像信号を RAW データとして伝送ケーブル 11400 を介して CCU 11201 に送信する。

[0180] また、通信部 11404 は、CCU 11201 から、カメラヘッド 11102 の駆動を制御するための制御信号を受信し、カメラヘッド制御部 11405 に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[0181] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいて CCU 11201 の制御部 11413 によって自動的に設定されてもよい。後者の場合には、いわゆる AE (Auto Exposure) 機能、AF (Auto Focus) 機能及び AWB (Auto White Balance) 機能が内視鏡 11100 に搭載されていることになる。

[0182] カメラヘッド制御部 11405 は、通信部 11404 を介して受信した CCU 11201 からの制御信号に基づいて、カメラヘッド 11102 の駆動を制御する。

[0183] 通信部 11411 は、カメラヘッド 11102 との間で各種の情報を送受信するための通信装置によって構成される。通信部 11411 は、カメラヘッド 11102 から、伝送ケーブル 11400 を介して送信される画像信号を受信する。

[0184] また、通信部 11411 は、カメラヘッド 11102 に対して、カメラヘッド 11102 の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

[0185] 画像処理部 11412 は、カメラヘッド 11102 から送信された RAW

データである画像信号に対して各種の画像処理を施す。

[0186] 制御部 11413 は、内視鏡 11100 による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部 11413 は、カメラヘッド 11102 の駆動を制御するための制御信号を生成する。

[0187] また、制御部 11413 は、画像処理部 11412 によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置 11202 に表示させる。この際、制御部 11413 は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部 11413 は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具 11112 の使用時のミスト等を認識することができる。制御部 11413 は、表示装置 11202 に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者 11131 に提示されることにより、術者 11131 の負担を軽減することや、術者 11131 が確実に手術を進めることが可能になる。

[0188] カメラヘッド 11102 及び CCU 11201 を接続する伝送ケーブル 11400 は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

[0189] ここで、図示する例では、伝送ケーブル 11400 を用いて有線で通信が行われていたが、カメラヘッド 11102 と CCU 11201 との間の通信は無線で行われてもよい。

[0190] なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

[0191] <移動体への応用例>

本開示に係る技術は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪

車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0192] 図24は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0193] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図24に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F (interface) 12053が図示されている。

[0194] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0195] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0196] 車外情報検出ユニット12030は、車両制御システム12000を搭載

した車両の外部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0197] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0198] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0199] マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0200] また、マイクロコンピュータ12051は、車外情報検出ユニット120

30又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0201] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0202] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図24の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0203] 図25は、撮像部12031の設置位置の例を示す図である。

[0204] 図25では、車両12100は、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0205] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像

を取得する。撮像部12101及び12105で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0206] なお、図25には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0207] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0208] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的变化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0209] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2

輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0210] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0211] また、本明細書において、システムとは、複数の装置により構成される装置全体を表すものである。

[0212] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0213] なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0214] なお、本技術は以下のような構成も取ることができる。

(1)

半導体基板の配線層が積層されている面側から深さ方向に順に、
第1のP型不純物領域と、
第2のP型不純物領域と第1のN型不純物領域とからPN接合面を形成する容量拡大部と、
前記第1のN型不純物領域と
を備える撮像素子。

(2)

前記深さ方向と垂直に交わる前記容量拡大部の平面において、第2のP型不純物領域は、ストライプ状に形成されている
前記(1)に記載の撮像素子。

(3)

前記深さ方向と垂直に交わる前記容量拡大部の平面において、蓄積された電荷を読み出す電極が形成されている辺に対して垂直となる方向にストライプ状に形成されている
前記(1)または(2)に記載の撮像素子。

(4)

前記第2のP型不純物領域は、前記第1のP型不純物領域よりも、P型不純物の濃度が薄い領域である
前記(1)乃至(3)のいずれかに記載の撮像素子。

(5)

前記容量拡大部は、蓄積された電荷を読み出す電極の付近には形成されていない
前記(1)乃至(4)のいずれかに記載の撮像素子。

(6)

前記容量拡大部は、蓄積された電荷を読み出す電極が位置する方向に、前記電荷の転送経路が向いているストライプ状に形成されている

前記（１）乃至（５）のいずれかに記載の撮像素子。

（７）

蓄積された電荷を読み出す電極側の前記容量拡大部は、ストライプ状に形成され、電極側と離れた位置前記容量拡大部は、四角形状に形成されている

前記（１）乃至（６）のいずれかに記載の撮像素子。

（８）

前記深さ方向と垂直に交わる前記容量拡大部の平面において、第２のＰ型不純物領域は、ドット状に形成されている

前記（１）乃至（７）のいずれかに記載の撮像素子。

（９）

前記深さ方向と垂直に交わる前記容量拡大部の平面において、第２のＰ型不純物領域は、格子状に形成されている

前記（１）乃至（８）のいずれかに記載の撮像素子。

（１０）

蓄積された電荷を読み出す電極であり、少なくとも前記第１のＮ型不純物領域に達する電極をさらに備える

前記（１）乃至（９）のいずれかに記載の撮像素子。

（１１）

隣接する画素間に、トレンチをさらに備える

前記（１）乃至（１０）のいずれかに記載の撮像素子。

（１２）

複数の撮像素子でフローティングディフュージョンを共有し、

前記フローティングディフュージョンの近傍に、読み出し電極が配置されている

前記（１）乃至（１１）のいずれかに記載の撮像素子。

（１３）

半導体基板の配線層が積層されている面側から深さ方向に順に、

第１のＰ型不純物領域と、

第2のP型不純物領域と第1のN型不純物領域とからPN接合面を形成する容量拡大部と、

前記第1のN型不純物領域と

を備える撮像素子と、

前記撮像素子からのデータを処理する処理部と

を備える電子機器。

符号の説明

[0215] 10 撮像装置, 11 レンズ群, 12 撮像素子, 13 DSP回路, 14 フレームメモリ, 15 表示部, 16 記録部, 17 操作系, 18 電源系, 19 バスライン, 20 CPU, 41 画素アレイ部, 42 垂直駆動部, 43 カラム処理部, 44 水平駆動部, 45 システム制御部, 46 画素駆動線, 47 垂直信号線, 48 信号処理部, 49 データ格納部, 71 フォトダイオード, 72 転送トランジスタ, 73 フローティングディフュージョン, 74 リセットトランジスタ, 75 増幅トランジスタ, 76 選択トランジスタ, 101 画素, 111 シリコン基板, 112 配線層, 113 層間絶縁膜, 121 領域, 122 領域, 123 領域, 124 領域, 201 追加P型領域, 301 トレンチ

請求の範囲

- [請求項1] 半導体基板の配線層が積層されている面側から深さ方向に順に、
第1のP型不純物領域と、
第2のP型不純物領域と第1のN型不純物領域とからPN接合面を形成する容量拡大部と、
前記第1のN型不純物領域と
を備える撮像素子。
- [請求項2] 前記深さ方向と垂直に交わる前記容量拡大部の平面において、第2のP型不純物領域は、ストライプ状に形成されている
請求項1に記載の撮像素子。
- [請求項3] 前記深さ方向と垂直に交わる前記容量拡大部の平面において、蓄積された電荷を読み出す電極が形成されている辺に対して垂直となる方向にストライプ状に形成されている
請求項1に記載の撮像素子。
- [請求項4] 前記第2のP型不純物領域は、前記第1のP型不純物領域よりも、P型不純物の濃度が薄い領域である
請求項1に記載の撮像素子。
- [請求項5] 前記容量拡大部は、蓄積された電荷を読み出す電極の付近には形成されていない
請求項1に記載の撮像素子。
- [請求項6] 前記容量拡大部は、蓄積された電荷を読み出す電極が位置する方向に、前記電荷の転送経路が向いているストライプ状に形成されている
請求項1に記載の撮像素子。
- [請求項7] 蓄積された電荷を読み出す電極側の前記容量拡大部は、ストライプ状に形成され、電極側と離れた位置前記容量拡大部は、四角形状に形成されている
請求項1に記載の撮像素子。
- [請求項8] 前記深さ方向と垂直に交わる前記容量拡大部の平面において、第2

のP型不純物領域は、ドット状に形成されている

請求項1に記載の撮像素子。

[請求項9] 前記深さ方向と垂直に交わる前記容量拡大部の平面において、第2のP型不純物領域は、格子状に形成されている

請求項1に記載の撮像素子。

[請求項10] 蓄積された電荷を読み出す電極であり、少なくとも前記第1のN型不純物領域に達する電極をさらに備える

請求項1に記載の撮像素子。

[請求項11] 隣接する画素間に、トレンチをさらに備える

請求項1に記載の撮像素子。

[請求項12] 複数の撮像素子でフローティングディフュージョンを共有し、前記フローティングディフュージョンの近傍に、読み出し電極が配置されている

請求項1に記載の撮像素子。

[請求項13] 半導体基板の配線層が積層されている面側から深さ方向に順に、

第1のP型不純物領域と、

第2のP型不純物領域と第1のN型不純物領域とからPN接合面を形成する容量拡大部と、

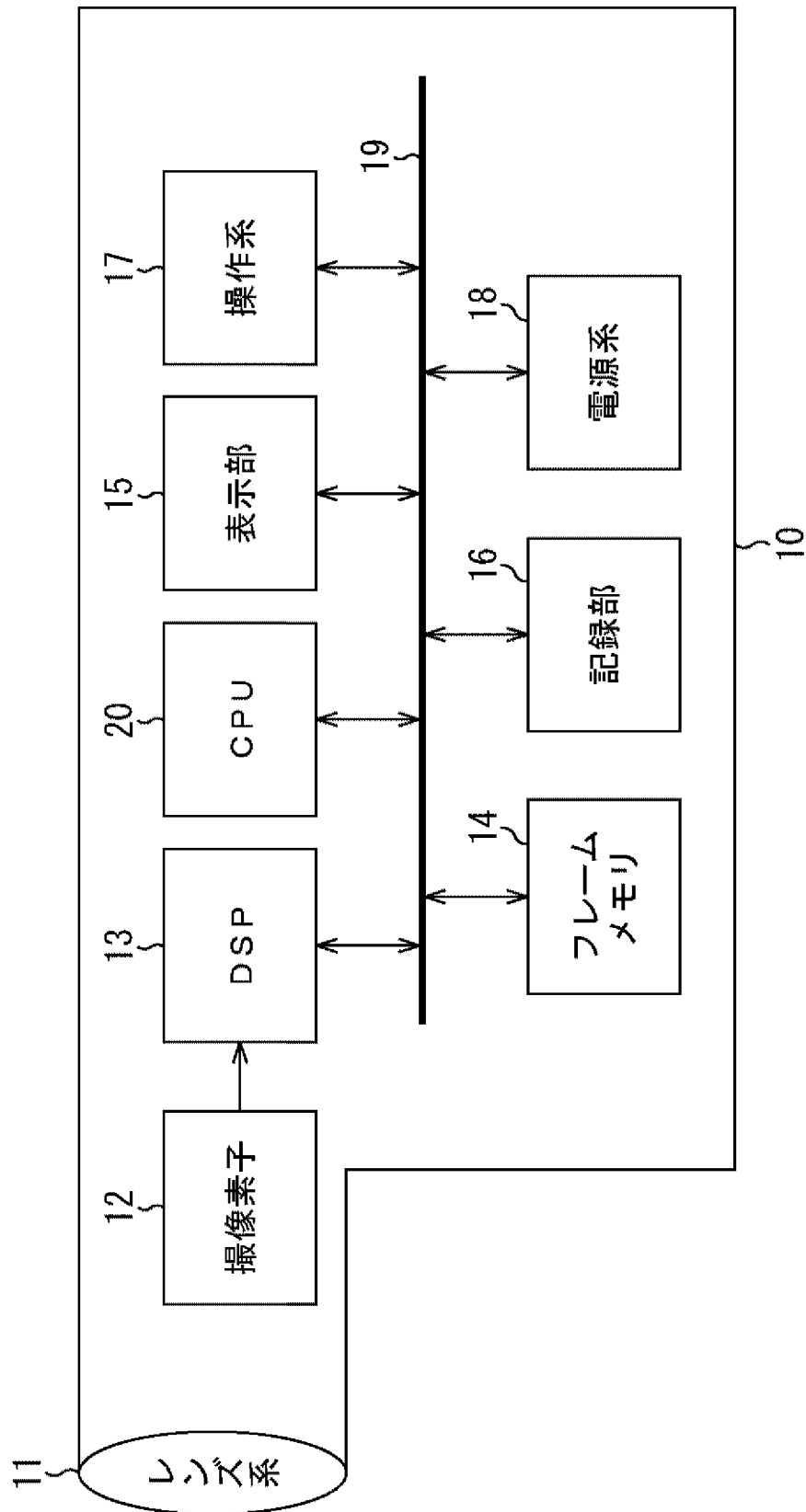
前記第1のN型不純物領域と

を備える撮像素子と、

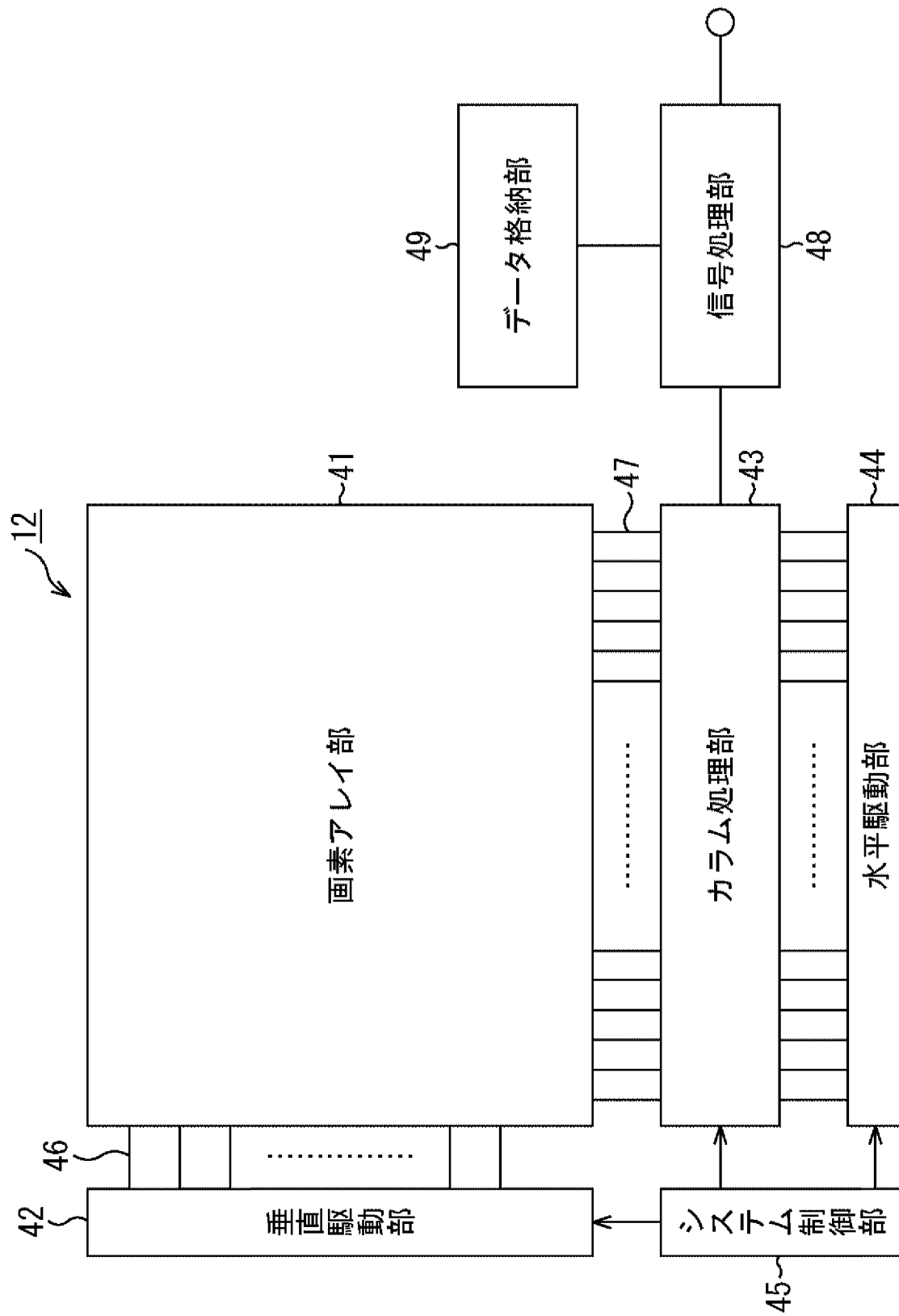
前記撮像素子からのデータを処理する処理部と

を備える電子機器。

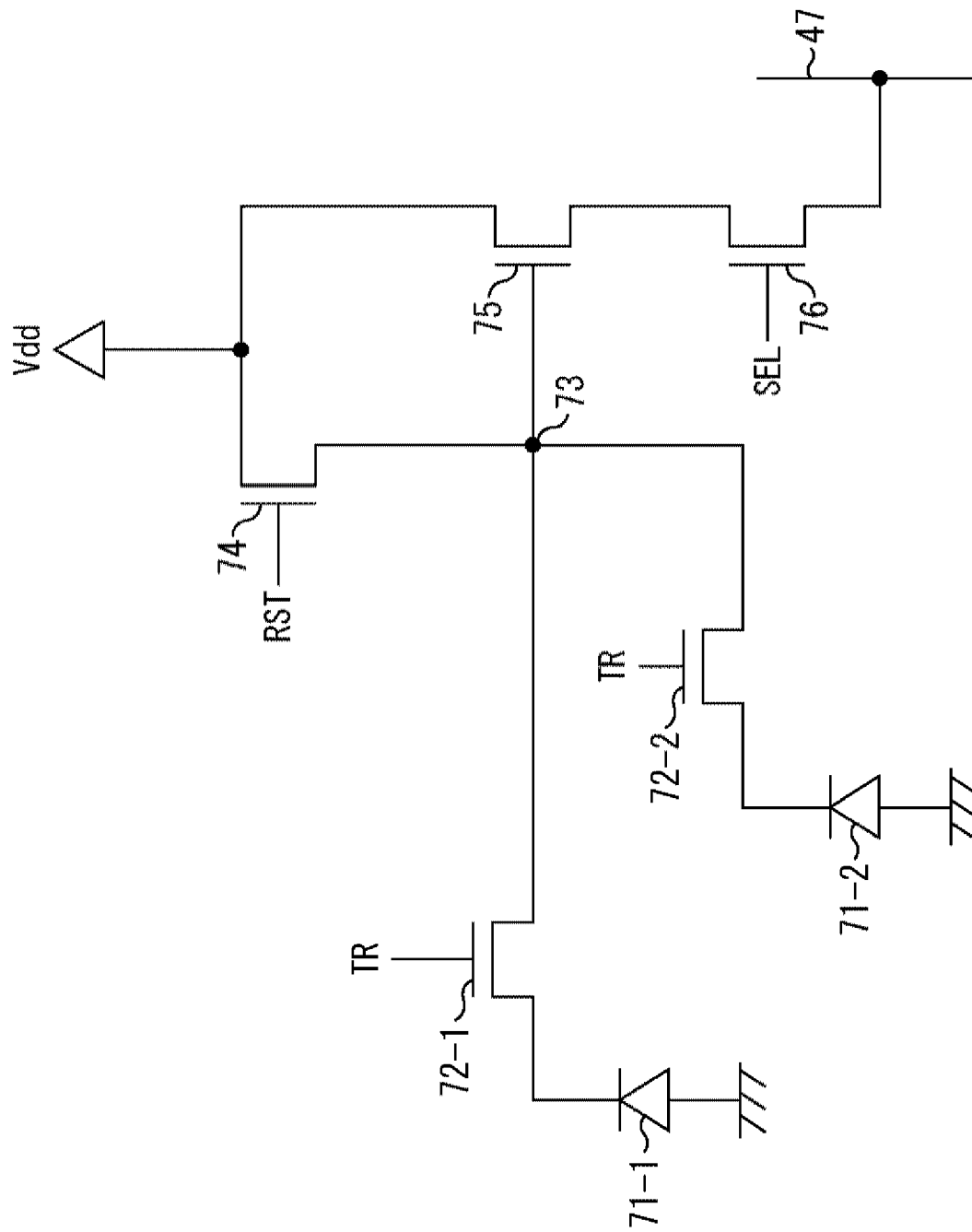
[図1]
FIG. 1



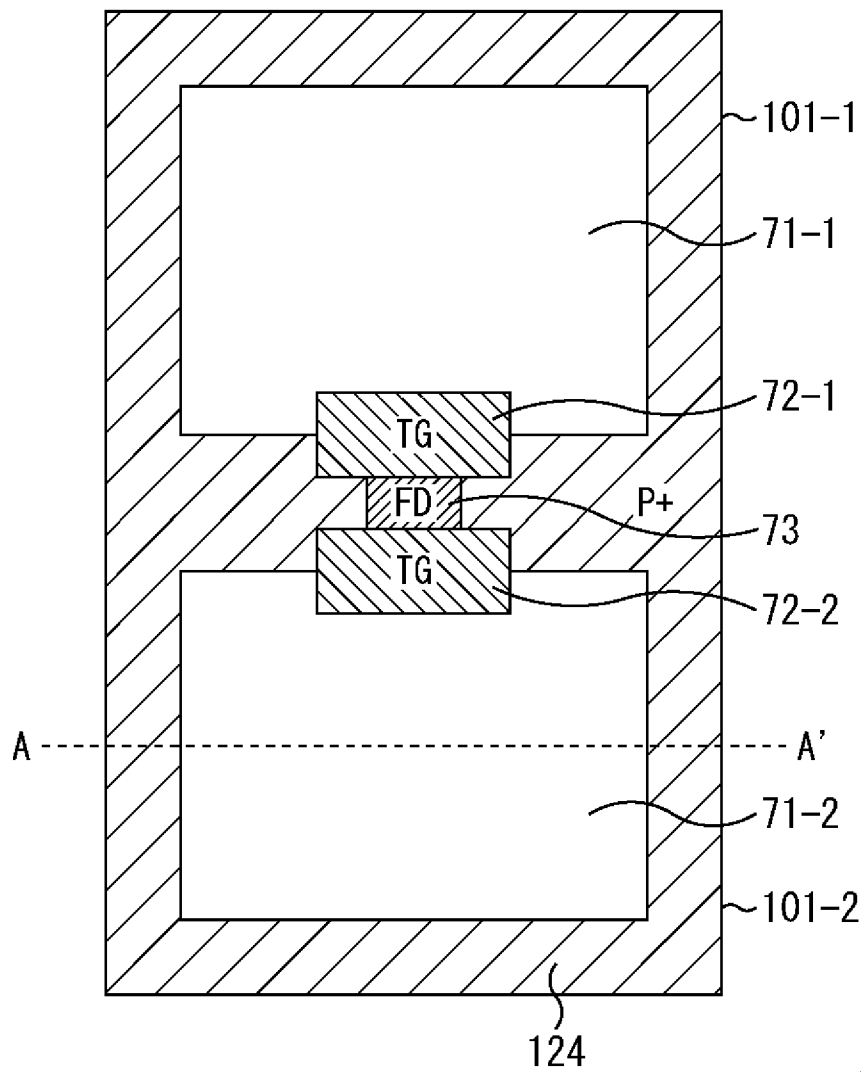
[図2]
FIG. 2



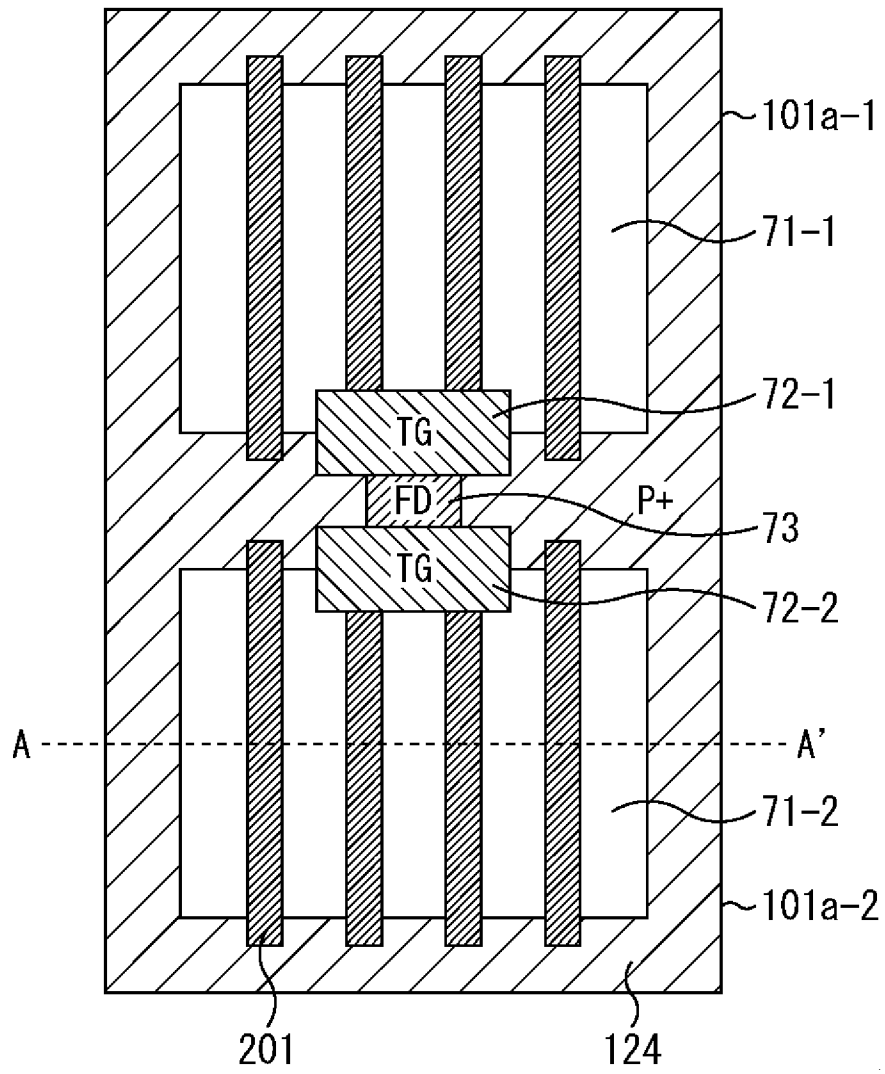
[図3]
FIG. 3



[図4]
FIG. 4

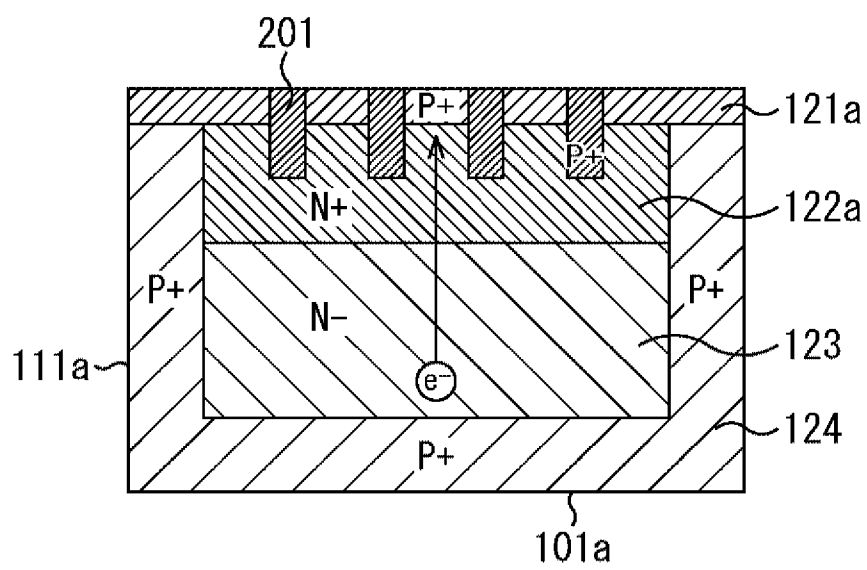
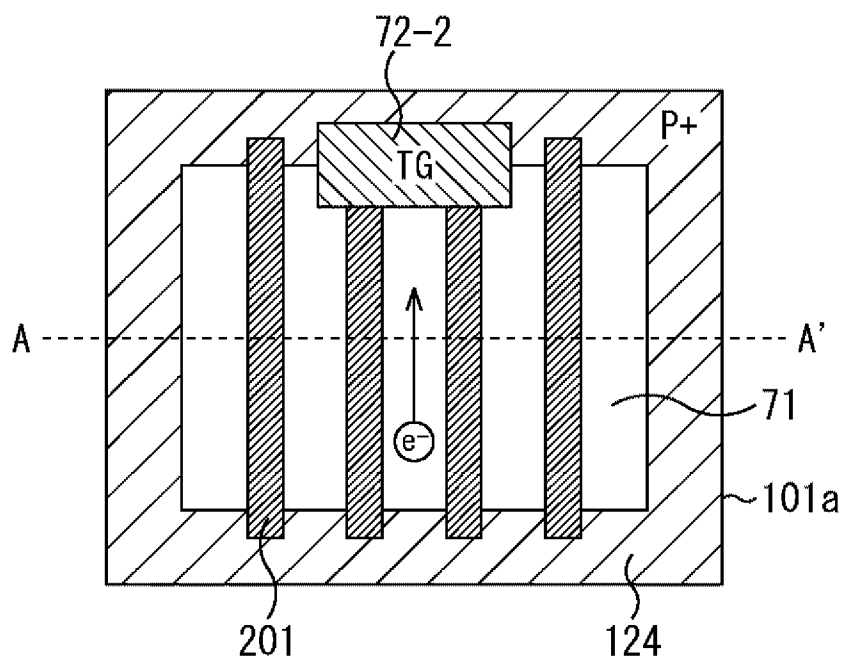


[図6]
FIG. 6

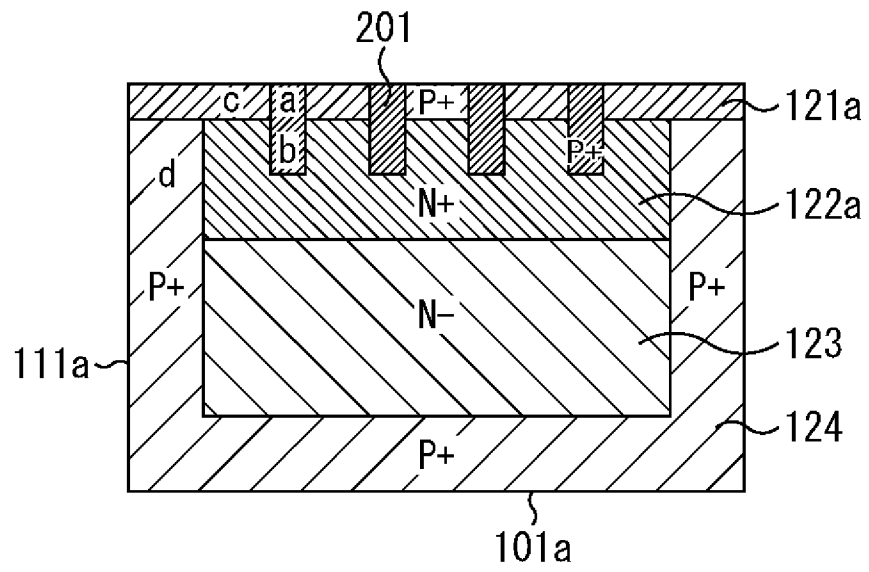


[illegible]

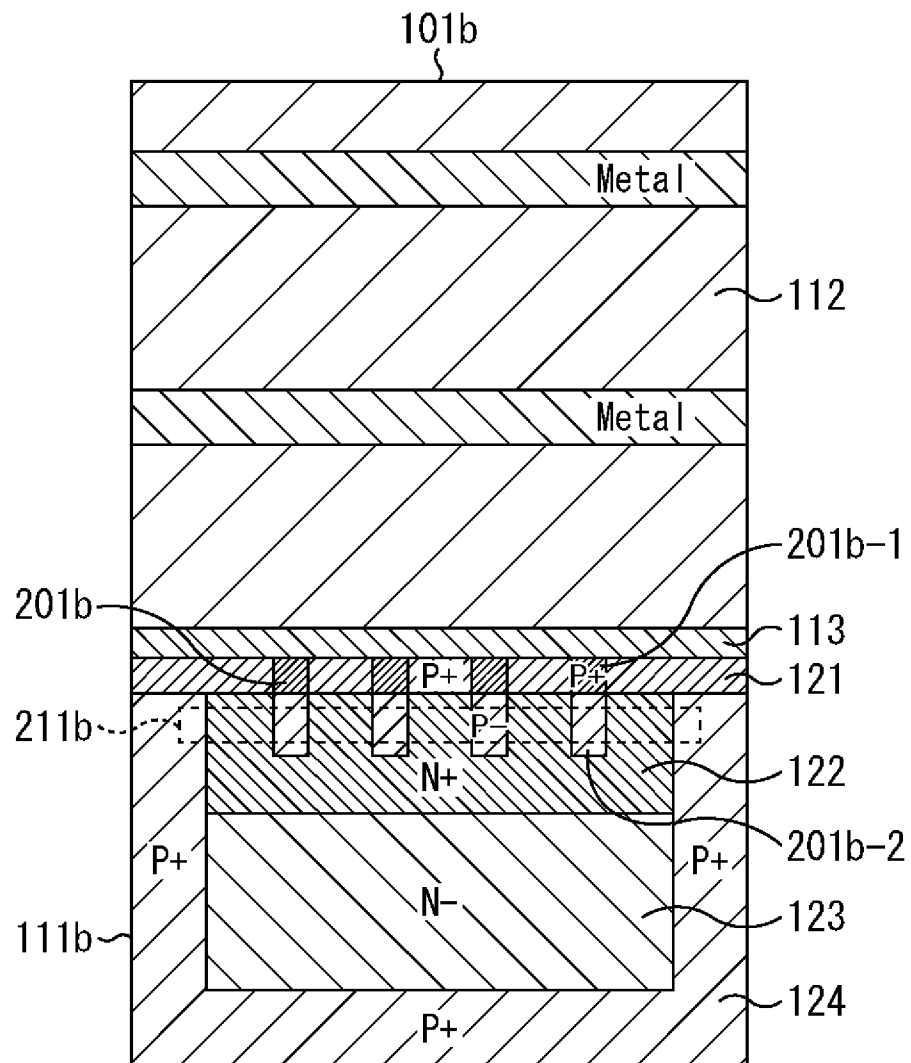
[図9]
FIG. 9



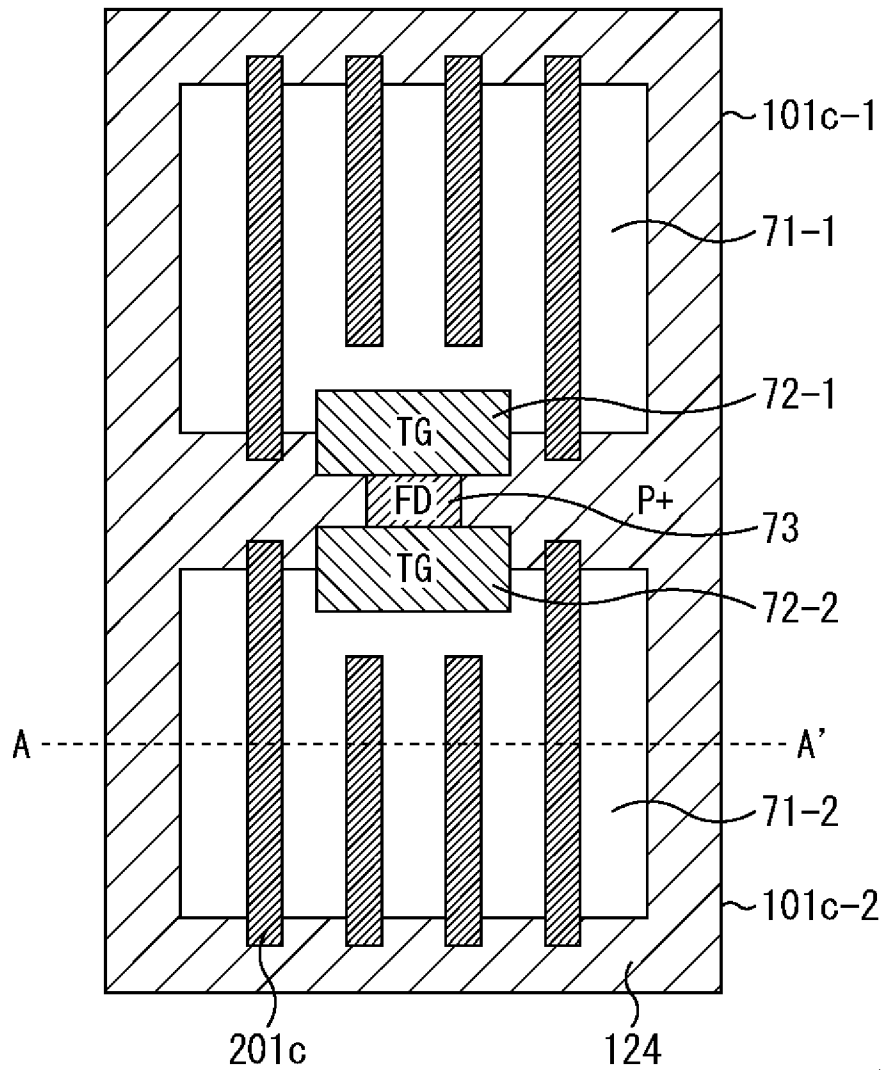
[図10]
FIG. 10



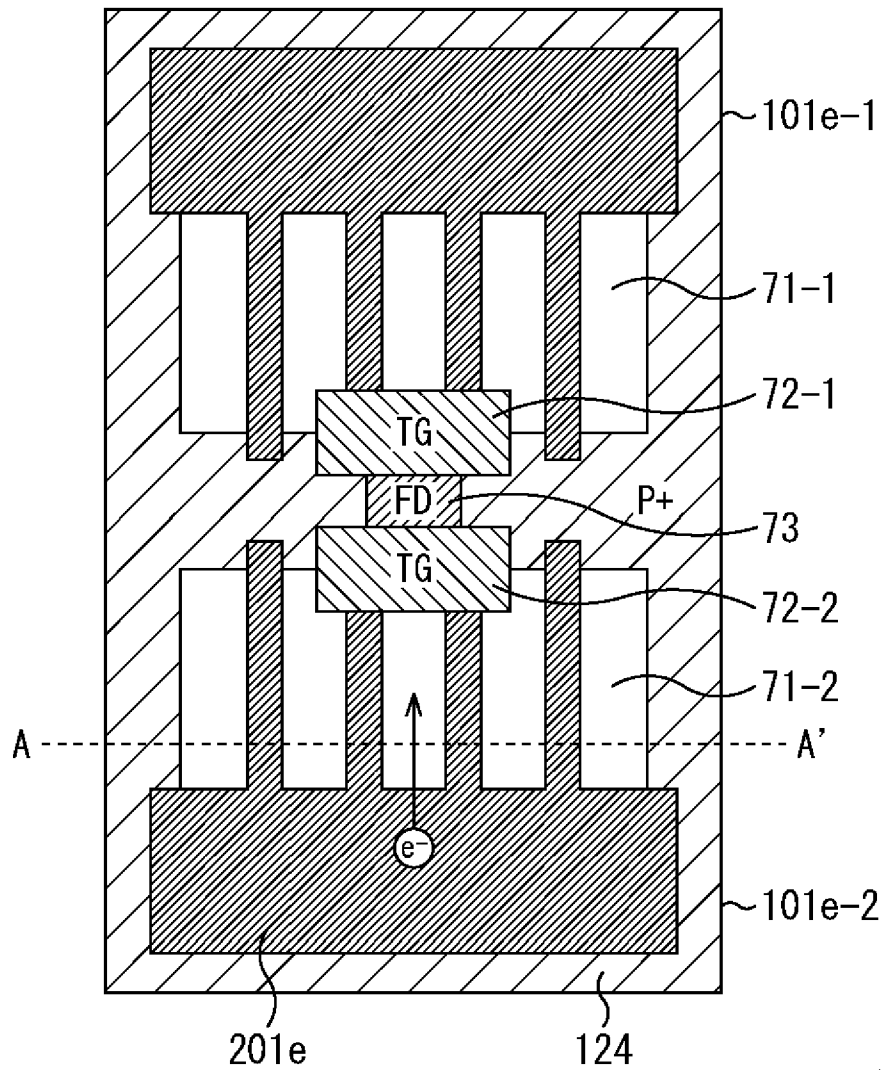
[図11]
FIG. 11



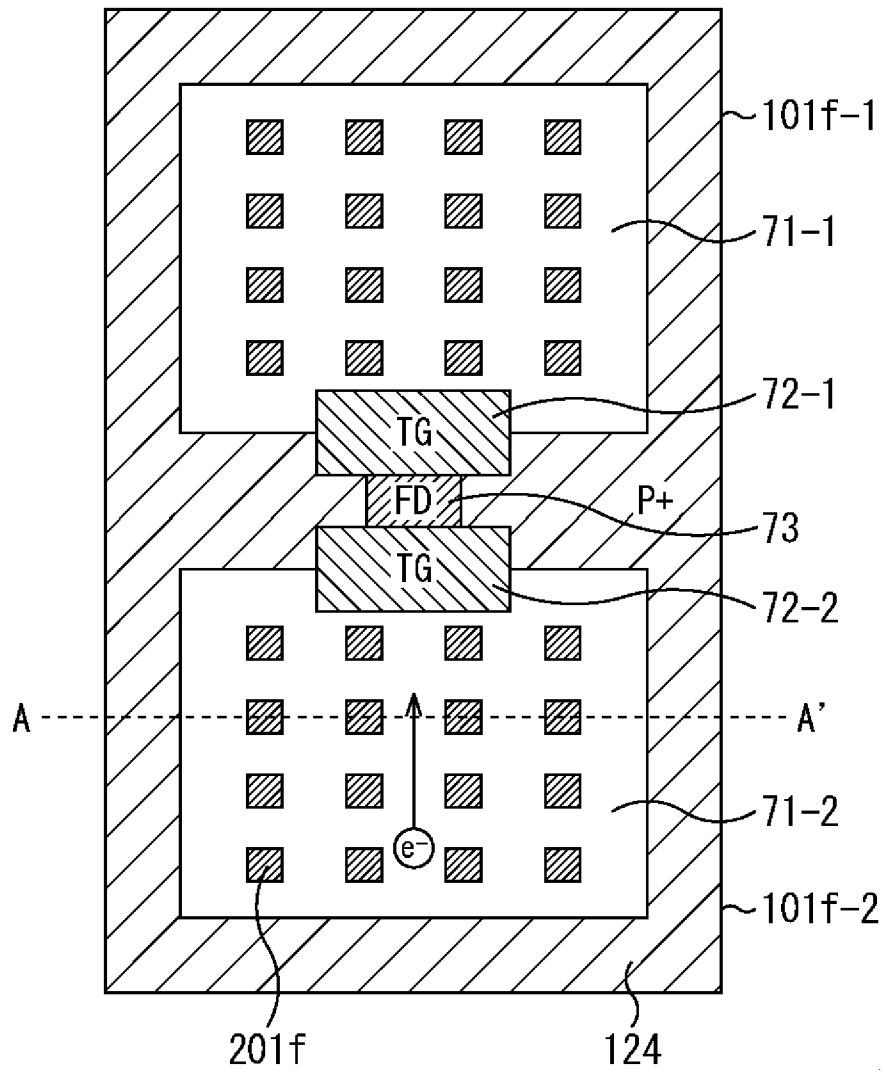
[図12]
FIG. 12



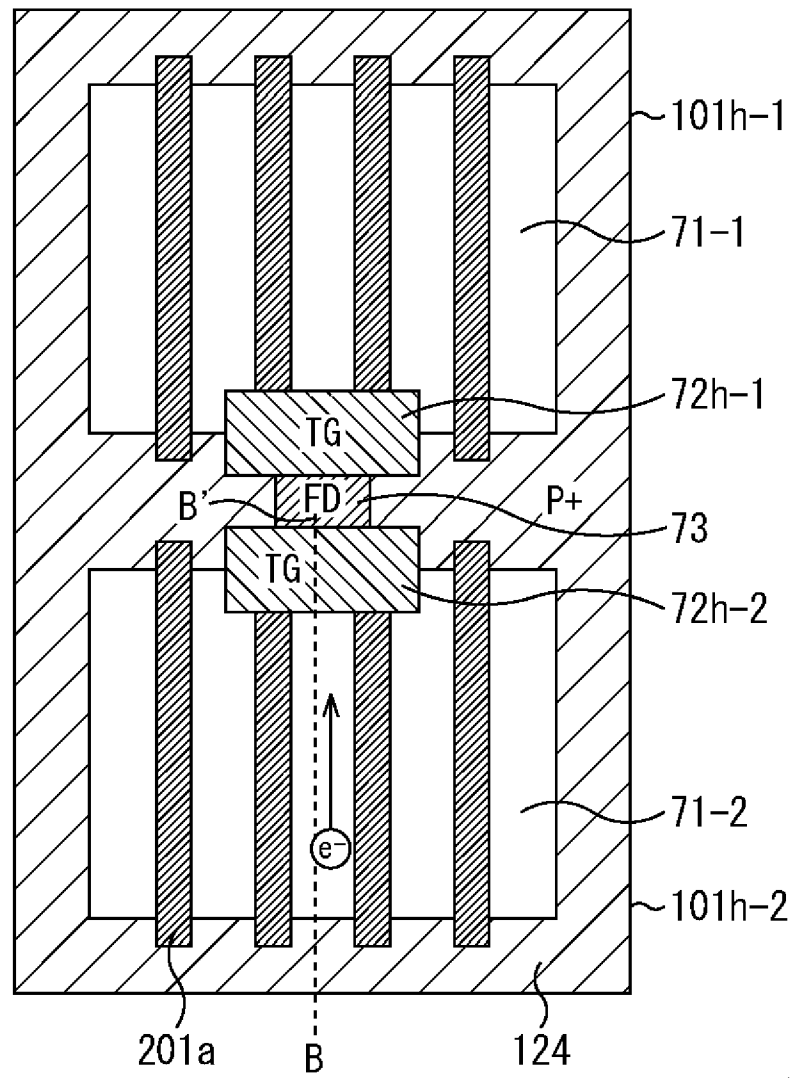
[図14]
FIG. 14



[図15]
FIG. 15



[図17]
FIG. 17



101h

111h

121a

122

123

124

112

113

72h-2

73

Metal

Metal

P+

N+

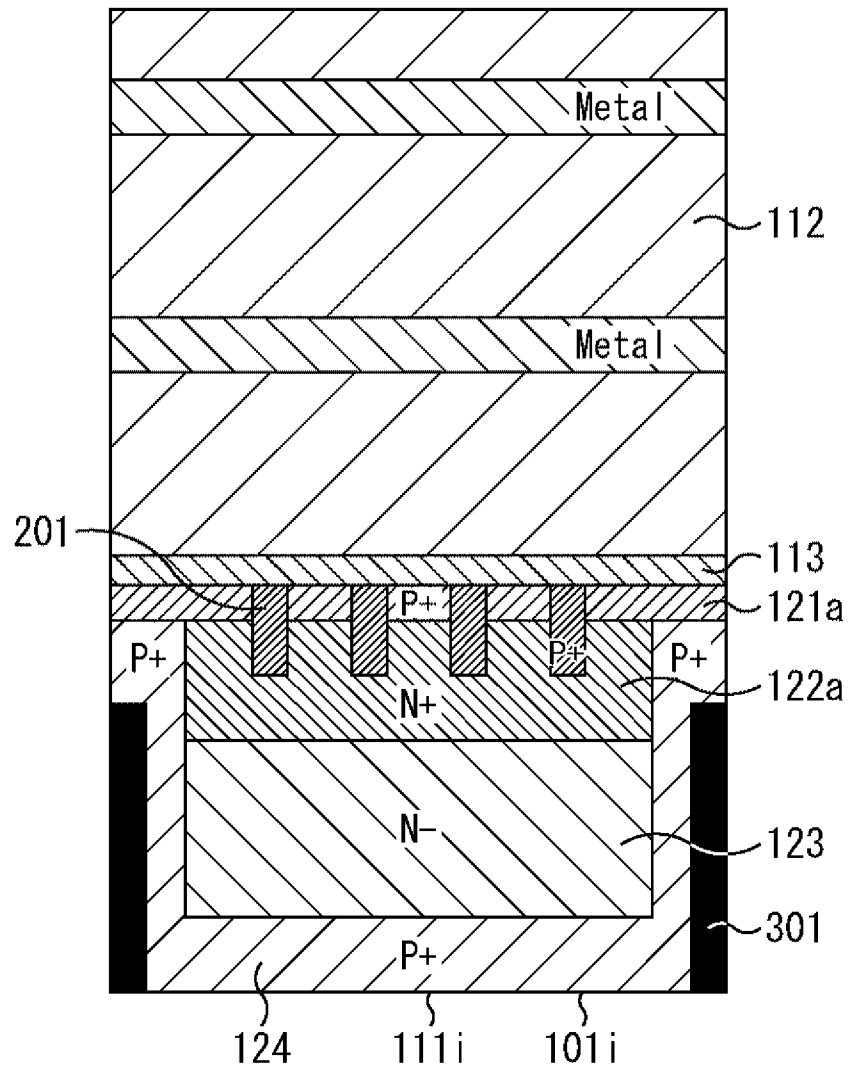
N-

TG

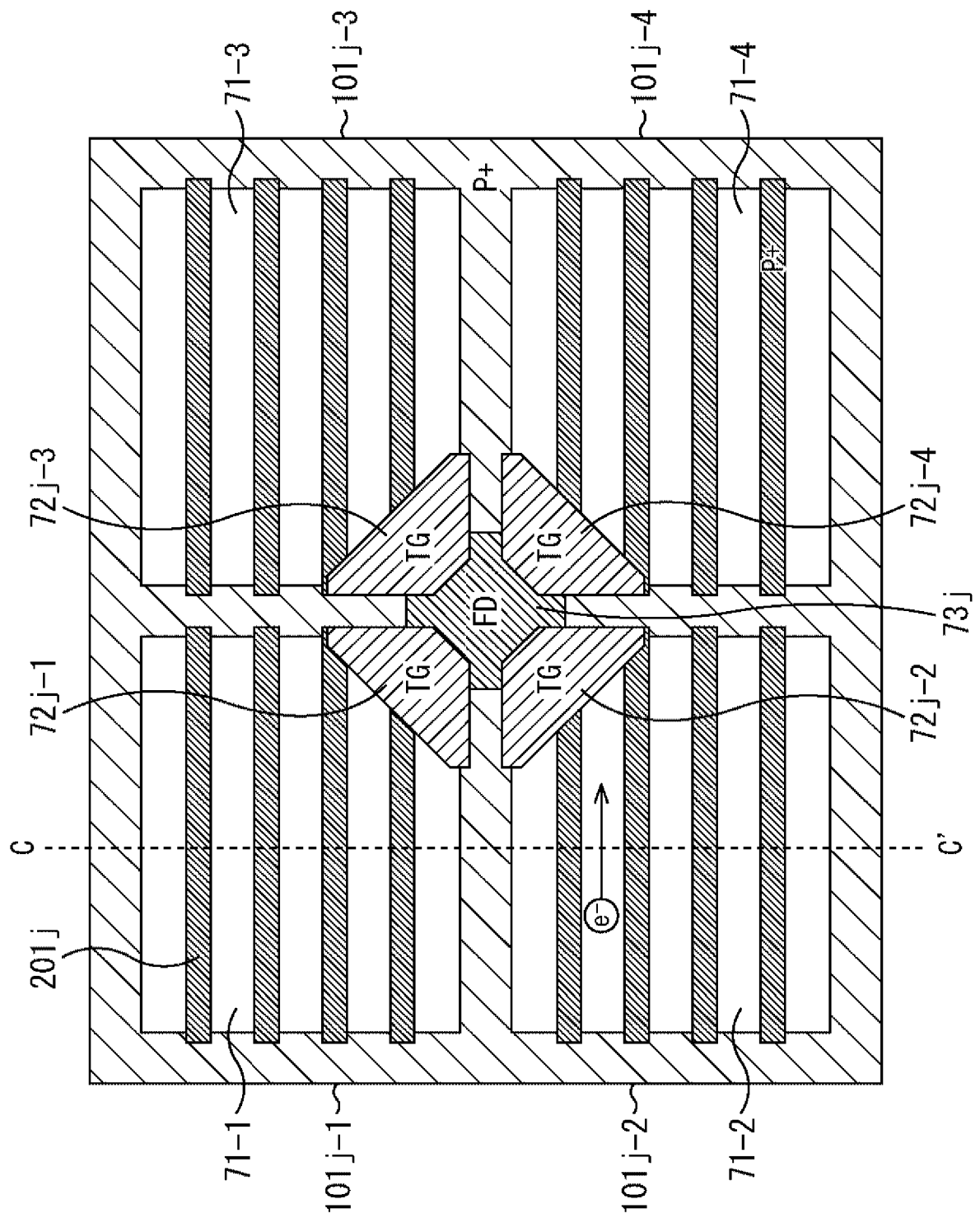
N+

P+

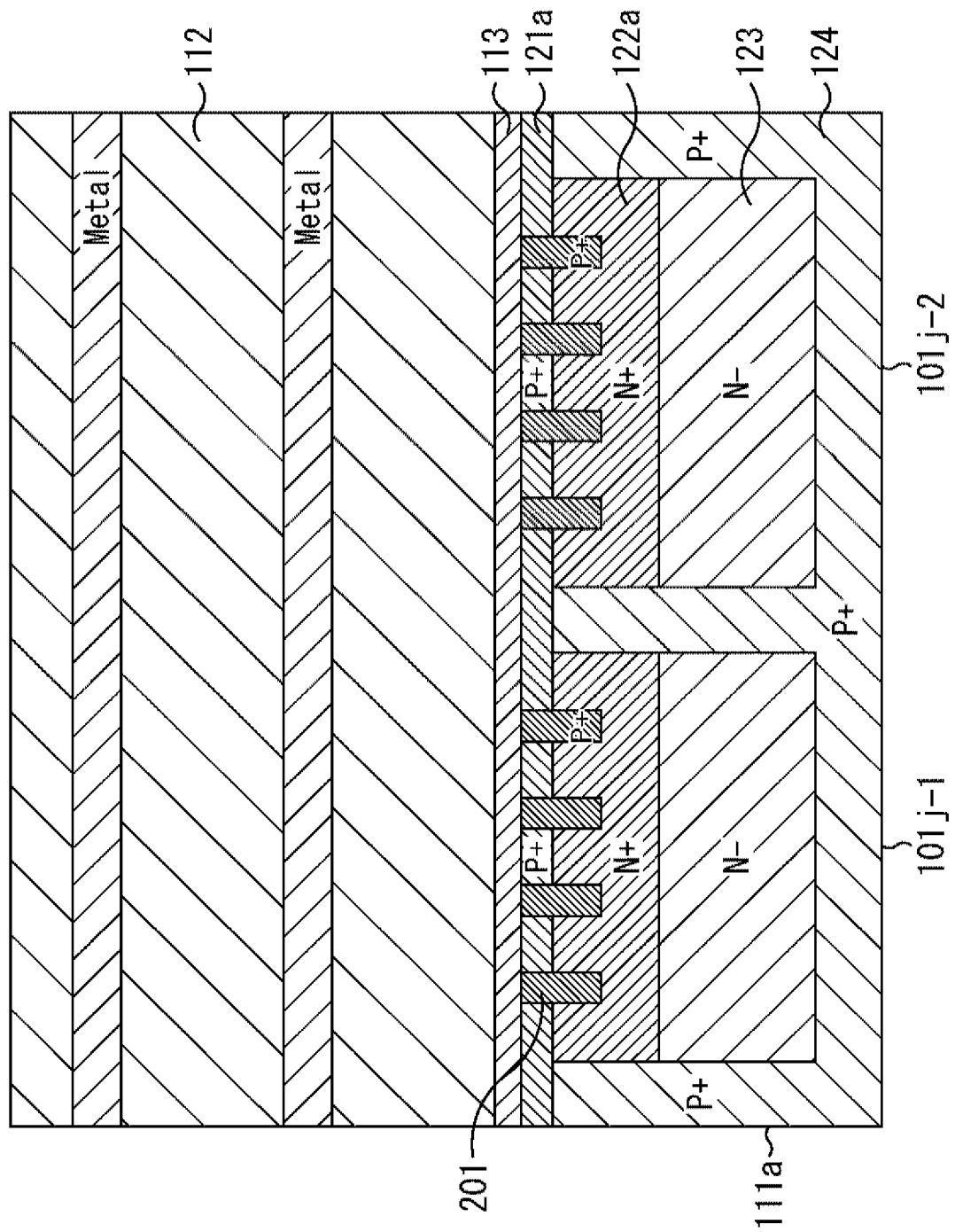
[図19]
FIG. 19



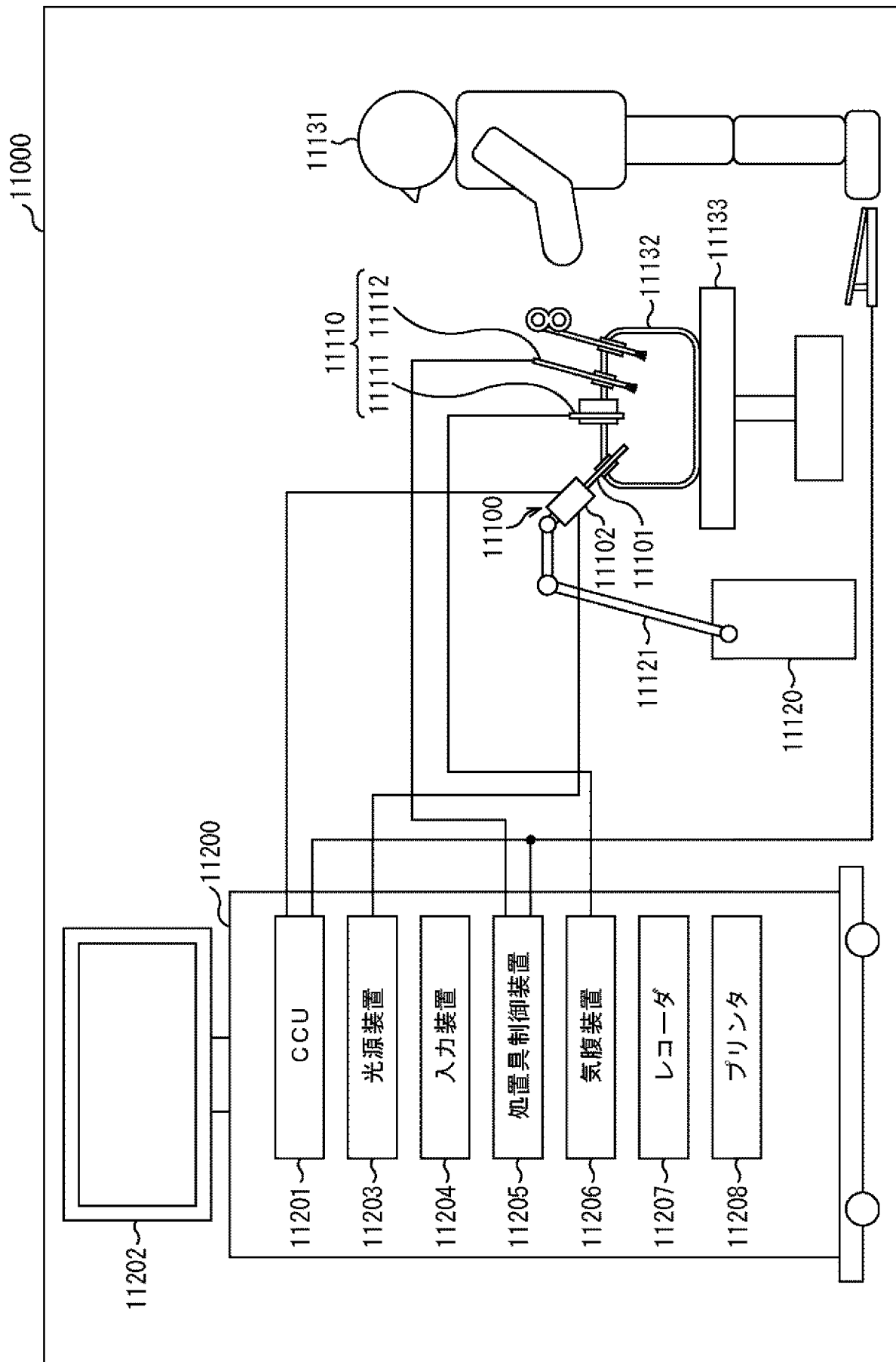
[図20]
FIG. 20



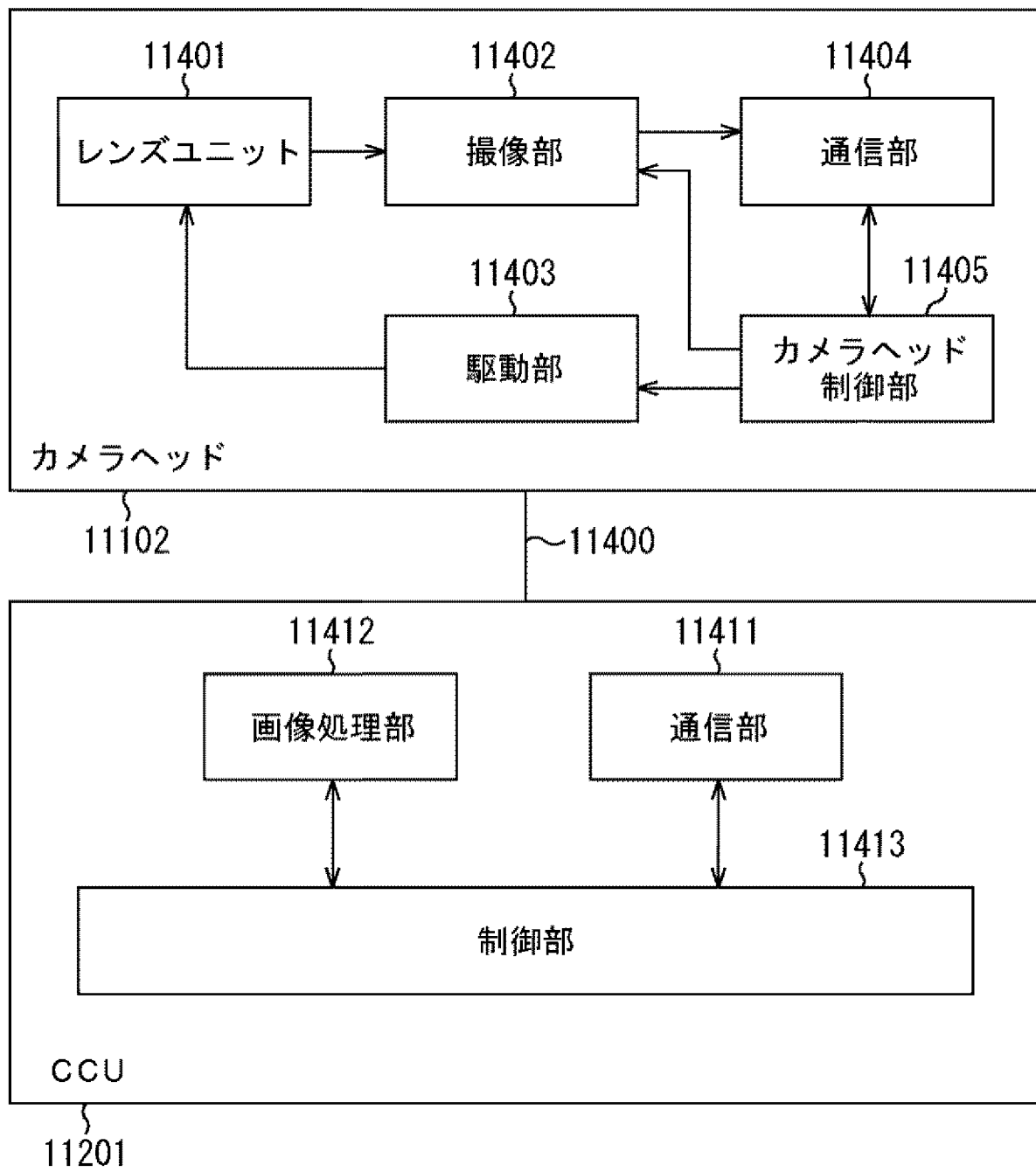
[図21]
FIG. 21



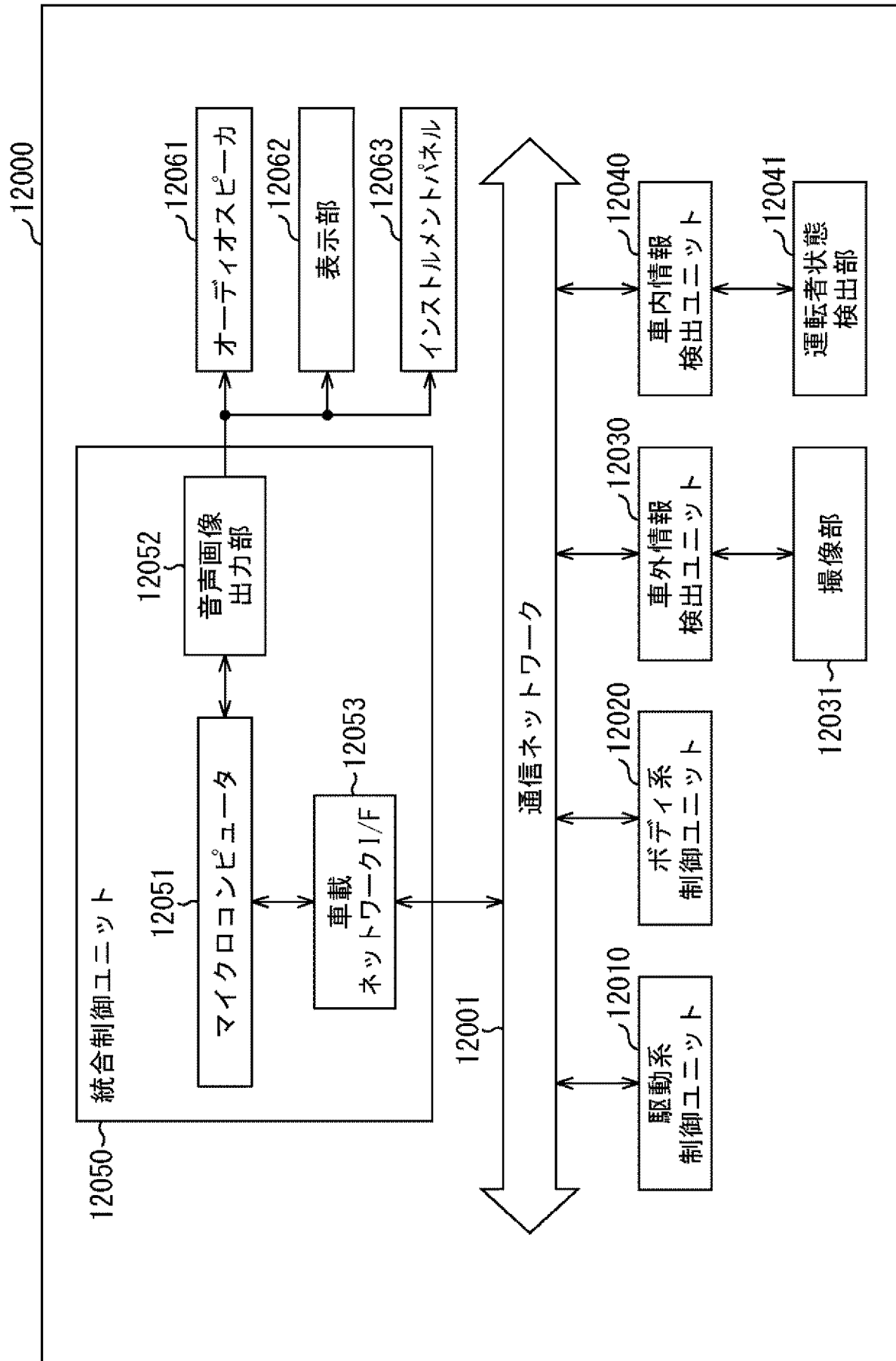
[図22]



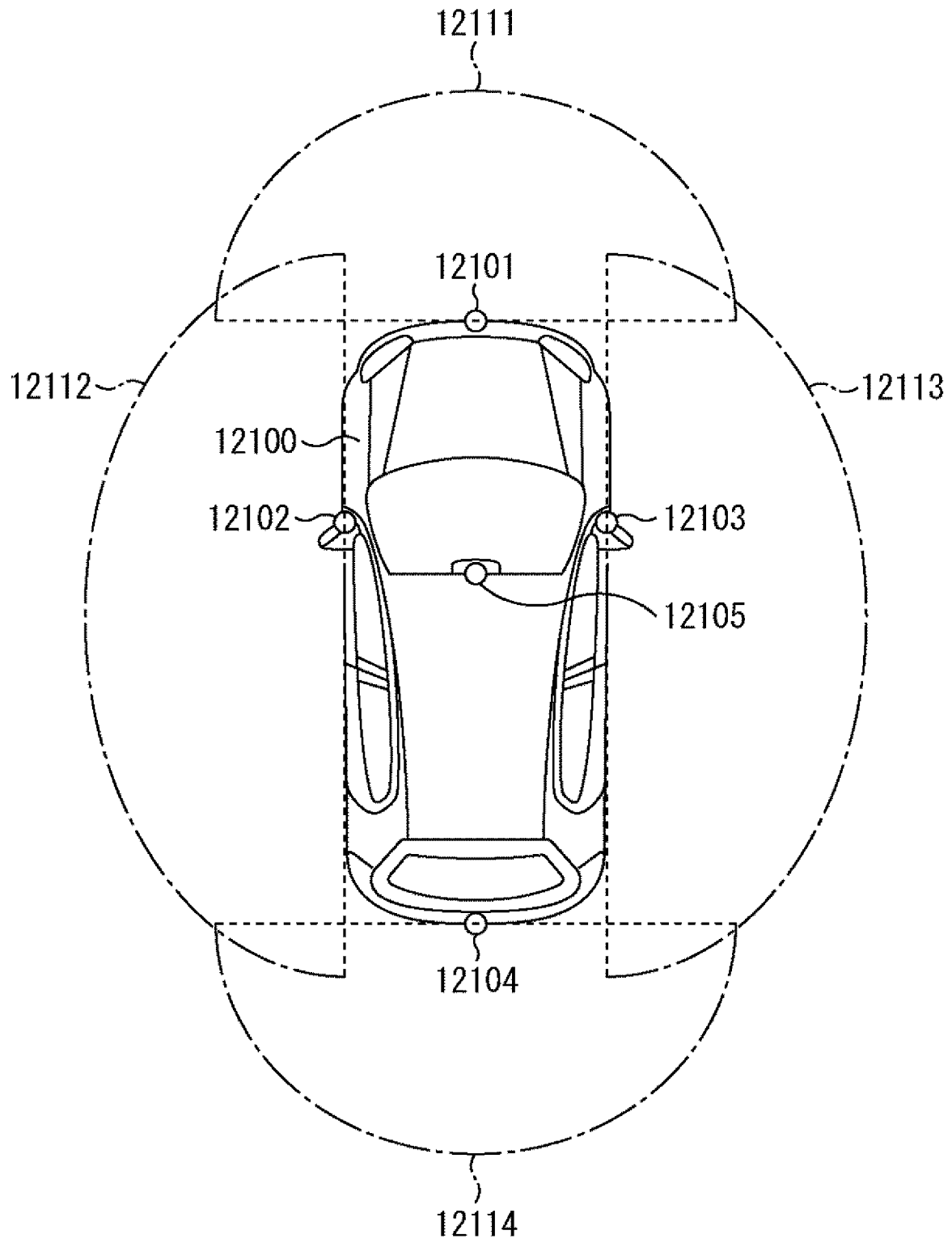
[図23]



[図24]



[図25]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/035817

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L27/146 (2006.01) i, H04N5/369 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L27/146, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2016-111082 A (RENESAS ELECTRONICS CORP.) 20 June 2016, paragraphs [0002], [0019], [0027], [0060]-[0062], fig. 1-54 & US 2016/0163897 A1, paragraphs [0003], [0074], [0082], [0113]-[0115], fig. 1-54	1-6, 13 7-12
Y	US 2017/0170228 A1 (DONGBU HITEK CO., LTD.) 15 June 2017, paragraphs [0065], [0066], fig. 1-8 (Family: none)	7

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
06 November 2019 (06.11.2019)

Date of mailing of the international search report
19 November 2019 (19.11.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/035817

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2015-12074 A (TOSHIBA CORP.) 19 January 2015, paragraphs [0036], [0037], fig. 1-11 & US 2015/0002712 A1, paragraphs [0045], [0046], fig. 1-11	8, 9
Y	JP 2014-199898 A (SONY CORP.) 23 October 2014, paragraphs [0035]-[0037], fig. 1-53 & US 2016/0020236 A1, paragraphs [0100]-[0102], fig. 1-53 & WO 2014/141621 A1	10
Y	JP 2012-175050 A (SONY CORP.) 10 September 2012, paragraphs [0090], [0201], fig. 1-27 & US 2012/0217601 A1, paragraphs [0129], [0284], fig. 1-27	11
Y	JP 2017-92149 A (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 25 May 2017, paragraph [0145], fig. 1-39 & US 2019/0057999 A1, paragraph [0198], fig. 1-39 & WO 2017/077880 A1	12

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L27/146(2006.01)i, H04N5/369(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L27/146, H04N5/369

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2016-111082 A（ルネサスエレクトロニクス株式会社） 2016.06.20, 段落 0002, 0019, 0027, 0060-0062, 図 1-54 & US 2016/0163897 A1, 段落 0003, 0074, 0082, 0113-0115, 図 1-54	1-6, 13 7-12
Y	US 2017/0170228 A1（DONGBU HITEK CO., LTD.） 2017.06.15, 段落 0065, 0066, 図 1-8 (ファミリーなし)	7

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

06.11.2019

国際調査報告の発送日

19.11.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小山 満

5 F

9458

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2015-12074 A (株式会社東芝) 2015.01.19, 段落 0036, 0037, 図 1-11 & US 2015/0002712 A1, 段落 0045, 0046, 図 1-11	8, 9
Y	JP 2014-199898 A (ソニー株式会社) 2014.10.23, 段落 0035-0037, 図 1-53 & US 2016/0020236 A1, 段落 0100-0102, 図 1-53 & WO 2014/141621 A1	10
Y	JP 2012-175050 A (ソニー株式会社) 2012.09.10, 段落 0090, 0201, 図 1-27 & US 2012/0217601 A1, 段落 0129, 0284, 図 1-27	11
Y	JP 2017-92149 A (ソニーセミコンダクタソリューションズ株式会社) 2017.05.25, 段落 0145, 図 1-39 & US 2019/0057999 A1, 段落 0198, 図 1-39 & WO 2017/077880 A1	12