

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>5</sup> H01L 23/544	(11) 공개번호 (43) 공개일자	특1994-0016739 1994년07월25일
(21) 출원번호	특1993-0028975	
(22) 출원일자	1993년12월22일	
(30) 우선권주장	92-996,456 1992년12월24일 미국(US)	
(71) 출원인	아메리칸 텔리폰 앤드 텔레그라프 캄파니 제이.티.레베르그 미합중국, 뉴욕 10013-2412, 뉴욕, 애비뉴 오브 디 아메리카즈 32	
(72) 발명자	콘라드 조세 코네크 미합중국, 펜실베니아 18103, 알렌타운, 세다르 힐 드라이브 685	
(74) 대리인	이병호, 최달용	

심사청구 : 없음

(54) 반도체 집적회로 제조방법

요약

반도체 웨이퍼 마킹 및 인식 방법이 설명된다. 바코드와 유사한 안식 노치(23)는 평탄부(500)상의 웨이퍼(25)의 모서리(27)에 절단된다. 상기 노치는 웨이퍼(25) 가공의 다양한 단계에서 레이저를 사용하는 바코드 판독 장치에 의하여 판독될 수 있다.

대표도

도1

명세서

[발명의 명칭]

반도체 집적회로 제조방법

[도면의 간단한 설명]

제 1 도는 본 발명의 실시예에서 마킹된 반도체 잉곳(ingot)의 사시도, 제 2 도는 본 발명의 실시예에 따른 인식마크로써 마킹된 반도체 웨이퍼의 사시도, 제 3 도는 제 2 도에 도시된 반도체 웨이퍼 부분의 확대 사시도, 제 4 도는 다른 실시예의 확대 사시도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

반도체 집적회로 제조방법에 있어서, 웨이퍼(25)의 모서리(27)에 다수의 노치(23)를 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 집적회로 제조방법.

청구항 2

제 1 항에 있어서, 상기 방법은 정보를 판독하는 단계를 또한 포함하고, 상기 노치(23)는 인식 정보를 갖는 것을 특징으로 하는 반도체 집적회로 제조방법.

청구항 3

제 1 항에 있어서, 상기 노치(23)는 커팅 휠에 의하여 형성되는 것을 특징으로 하는 반도체 집적회로 제조방법.

청구항 4

제 1 항에 있어서, 상기 노치(23)는 레이저(17)에 의하여 형성되는 것을 특징으로 하는 반도체 집적회로 제조 방법.

청구항 5

제 1 항에 있어서, 상기 노치(23)는 약 2 $\mu$ m의 폭과 20 $\mu$ m의 깊이인 것을 특징으로 하는 반도체 집적회로

제조방법.

**청구항 6**

반도체 집적회로 제조방법에 있어서, 반도체 잉곳(11)의 모서리(13)의 다수의 잉곳(23)을 형성하는 단계와, 상기 잉곳을 웨이퍼로 절단하는 단계를 포함하는 것을 특징으로 하는 반도체 집적회로 제조방법.

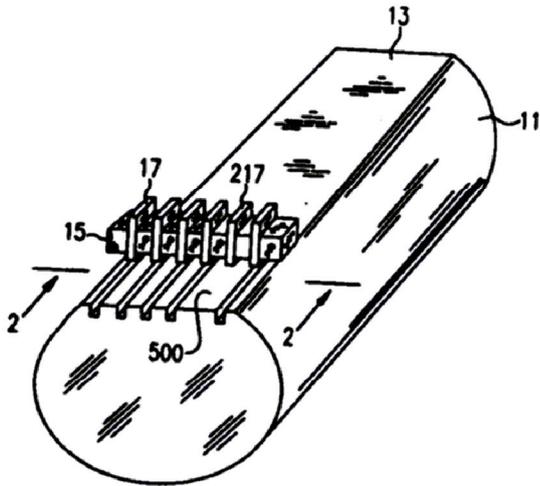
**청구항 7**

모서리(27)를 포함하는 반도체 웨이퍼(25)에 있어서, 상기 모서리(27)는 노치(23)를 갖는 것을 특징으로 하는 반도체 웨이퍼.

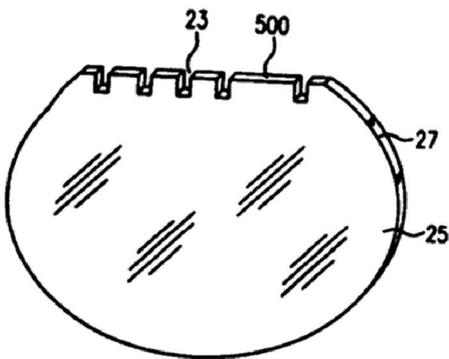
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

**도면**

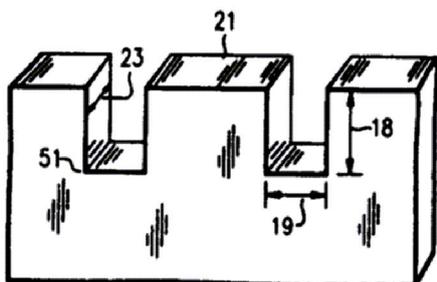
도면1



도면2



도면3



도면4

