



(12) 发明专利

(10) 授权公告号 CN 103439570 B

(45) 授权公告日 2016. 06. 29

(21) 申请号 201310390351. 3

CN 1988046 A, 2007. 06. 27,

(22) 申请日 2013. 08. 30

CN 101231311 A, 2008. 07. 30,

US 2009237394 A1, 2009. 09. 24,

(73) 专利权人 深圳市度信科技有限公司

审查员 魏程程

地址 518000 广东省深圳市龙华新区大浪街道浪口社区华霆路 180 号潮回楼科技园 2 栋 4 楼 B 分隔体

(72) 发明人 蒋思远

(74) 专利代理机构 广州三环专利代理有限公司

44202

代理人 郝传鑫 熊永强

(51) Int. Cl.

G01R 19/25(2006. 01)

(56) 对比文件

CN 102565522 A, 2012. 07. 11,

CN 203117280 U, 2013. 08. 07,

CN 2524372 Y, 2002. 12. 04,

CN 1654966 A, 2005. 08. 17,

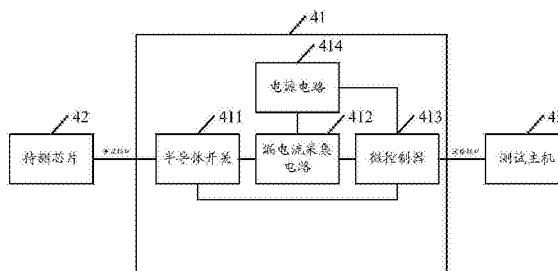
权利要求书1页 说明书3页 附图1页

(54) 发明名称

一种芯片漏电流测试系统

(57) 摘要

本发明实施例公开了一种芯片漏电流测试系统,包括:测试装置和测试主机,测试主机通过通信接口与测试装置连接,测试装置通过测试接口与待测芯片连接;测试装置包括漏电流采集电路、微控制器和电源电路,电源模块为测试装置提供工作电压,电流采集电路检测待测芯片的引脚的漏电流,并将漏电流进行放大滤波处理和数字化处理生成数字信号,微控制器根据预置的参考值和数字信号的比较结果判断测试芯片的引脚的漏电流测试是否通过,将测试结果存储至本地,测试主机读取测试结果并根据测试结果生成测试报告。采用本发明能提高测试效率。



1. 一种芯片漏电流测试系统,其特征在于,包括:

测试装置和测试主机,所述测试主机通过通信接口与所述测试装置连接,所述测试装置通过测试接口与待测芯片连接;所述测试装置具有至少一个测试接口;所述测试装置包括漏电流采集电路、微控制器和电源电路,所述电源模块为所述测试装置提供工作电压;

所述测试主机通过所述通信接口向所述微控制器发送携带测试参数的测试命令,所述测试参数包括待测引脚、所述待测引脚上加载的电压值、测试周期和参考值;

所述微控制器接收到所述测试命令,根据所述测试参数对所述待测芯片的所述待测引脚进行测试;

所述漏电流采集电路检测所述待测引脚的漏电流,并将所述漏电流进行放大滤波处理和数字化处理生成数字信号,所述微控制器根据所述参考值和所述数字信号的比较结果判断所述测试芯片的引脚的漏电流测试是否通过,将测试结果存储至本地;

所述测试主机读取所述测试结果并根据所述测试结果生成测试报告。

2. 如权利要求1所述的测试系统,其特征在于,所述测试装置还包括一个半导体开关,所述半导体开关连接在所述漏电流采集电路和所述待测芯片的引脚之间,所述微控制器向所述半导体开关发出控制指令以控制所述待测芯片的引脚与所述漏电流采集电路的通断。

3. 如权利要求1或2所述的系统,其特征在于,所述电压电路的输出电压通过测试接口加载到所述待测芯片的引脚上,所述微控制器通过脉冲宽度调制调节所述电源电路的输出电压。

4. 如权利要求1或2所述的测试系统,其特征在于,所述电源电路输出的电压和电流通过测试接口加载到所述待测芯片的引脚上,所述微控制器根据测量得到的漏电流值选择对应的测量档位。

5. 如权利要求4所述的测试系统,其特征在于,所述测试装置包括上盖、下盖、前侧板和后侧板,所述上盖及下盖间设有测试电路板、设有通信接口的通信接口板和设有测试接口的测试接口板,所述漏电流采集电路、微控制器和电源电路设在所述测试电路板上,所述通信接口板和测试接口板均与所述测试电路板电气连接。

6. 如权利要求5所述的测试系统,其特征在于,所述测试接口板上设有2.45mm连接器,所述待测芯片通过所述2.45mm连接器与所述测试接口板连接。

7. 如权利要求6所述的测试系统,其特征在于,所述通信接口板上设有USB接口,所述测试主机通过所述USB接口与所述测试接口板连接。

## 一种芯片漏电流测试系统

### 技术领域

[0001] 本发明涉及测试领域,尤其涉及一种芯片漏电流测试系统。

### 背景技术

[0002] 理想条件下,芯片的引脚和大地之间是开路的,但是实际情况,它们之间为高电阻状态,加上电压时可能会有微小的电流流过,这种电流称为漏电流。漏电流一般是由于器件内部和输入管脚之间的绝缘氧化膜在生产过程中太薄引起的,形成一种类似于短路的情形,导致电流通过。

[0003] 近年来,随着集成电路的发展,各种芯片管脚越来越密,管脚也越来越多,引脚间距越来越小,在生产、维修、组装和测试带来不少的困难,常见的导致芯片漏电流异常的原因是静电击穿,出现性能下降或者损坏现象。

[0004] 此漏电流测量方法,采用测试治具和万用表测试芯片引脚的漏电流,测试效率十分低下。

### 发明内容

[0005] 本发明实施例所要解决的技术问题在于,提供一种芯片漏电流测试系统。可解决现有技术中测试效率低的不足。

[0006] 为了解决上述技术问题,本发明实施例提供了一种芯片漏电流测试系统,包括:

[0007] 测试装置和测试主机,所述测试主机通过通信接口与所述测试装置连接,所述测试装置通过测试接口与待测芯片连接;

[0008] 所述测试装置包括漏电流采集电路、微控制器和电源电路,所述电源模块为所述测试装置提供工作电压,所述电流采集电路检测所述待测芯片的引脚的漏电流,并将所述漏电流进行放大滤波处理和数字化处理生成数字信号,所述微控制器根据预置的参考值和所述数字信号的比较结果判断所述测试芯片的引脚的漏电流测试是否通过,将测试结果存储至本地,所述测试主机读取所述测试结果并根据所述测试结果生成测试报告。

[0009] 实施本发明实施例,具有如下有益效果:

[0010] 通过漏电流采集装置对芯片的引脚漏电流进行测量,由微控制器对漏电流进行判断漏电流是否正常,并将测试结果保存至本地存储器中,测试主机通过通信接口读取测试结果生成芯片的测试报告,实现了芯片漏电流测试的自动化,提高了测试的效率。

### 附图说明

[0011] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0012] 图1是本发明实施例的一种芯片漏电流测试系统的结构示意图;

[0013] 图2是本发明实施例的一种芯片漏电流测试装置的物理结构示意图。

### 具体实施方式

[0014] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0015] 参见图1,为本发明实施例的一种芯片测试系统的结构示意图,在本实施例中,测试系统包括测试装置41和测试主机43,测试装置41包括半导体开关411、漏电流采集电路412、微控制器413和电源电路414,半导体开关411,电源电路414分别与漏电流采集电路412和微控制器413连接,其为测试装置41中的各电路和元器件提供工作电压;半导体开关411通过漏电流采集电路412与微控制器413连接,微控制器413与半导体开关411连接,待测芯片42通过测试接口与测试装置41连接,测试装置41通过通信接口与测试主机43连接。

[0016] 半导体开关411用于接通或断开漏电流采集电路412和待测芯片42的引脚的连接,由微控制器通过其I/O接口发出控制信号控制半导体开关的接通或断开状态,若微控制器413通过I/O接口发出接通的指令,漏电流采集电路412开始工作,检测待测芯片的引脚的漏电流,若微控制器413通过I/O接口发出断开的控制指令,漏电流采集电路412停止工作,无法检测待测芯片的引脚的漏电流,在具体实施时,半导体开关411为晶闸管集成电路,与微控制器413的I/O接口连接,通过微控制器的编程代码,接收微控制器413的控制指令,分别与待测芯片42的引脚和漏电流采集电路412的输入端相连。其中,待测芯片42的引脚上加载的电压由电源电路414通过测试接口提供,待测芯片的引脚上加载电压的大小由微控制器413通过PWM脉宽调制调节,不同类型的待测芯片对应不同值的电压。可选的,电源电路为开关电源,微控制器413通过输出脉冲波形对开关电源进行脉冲宽度调制以达到调节输出电压的作用,对应不同型号的待测芯片,电源电路414加载到引脚上的电压值是不同的,微控制器413通过脉冲宽度调制使加载到待测芯片42的引脚上的为所需的电压值。

[0017] 在本发明的实施例中,微控制器413根据测量得到的漏电流选择对应的测量档位,具体的,微控制器413选择默认的测量档位为mA,若测量得到的漏电流小于1mA,则微控制器413将测量单位切换到 $\mu\text{A}$ ,使测量的漏电流更精确。

[0018] 漏电流采集电路412对待测芯片的引脚的漏电流进行检测,并能自动切换合适的电流测试档位,由于待测芯片的漏电流非常小且可能会混有其他信号,漏电流采集电路412对微弱的漏电流进行滤波、放大和数字化处理才能成为能由微控制器413处理的数字信号,微控制器413本地存储有待测芯片42的对应的参考值,将预置的参考值与漏电流采集电路412输入的数字信号进行比较,若数字信号大于参考值,该引脚的漏电流测试不通过,否则测试合格,微控制器将测试结果保存至本地的存储器中,测试结果包括待测芯片的引脚序号,芯片型号,漏电流和测试判定结果,测试主机3通过通信接口读取该测试结果并生成待测芯片的测试报告。

[0019] 参见图2,为本发明实施例的一种芯片漏电流测试装置的物理结构示意图,在本实施例中,测试装置包括上盖1、通信接口板2、测试接口板3、测试电路板4、下盖5、后侧板6和前侧板7,通信接口板2上设有至少一个通讯接口32,测试接口板3上设有至少一个测试接口

31,可选的,测试接口31为标准的2.45mm间距的连接器,通信接口32为USB接口。测试电路板2上设有半导体开关411、漏电流采集电路412、微控制器413和电源电路414,通讯接口板2和测试接口板3与测试电路板3之间进行电气连接,上盖1上与测试接口31对应的位置设有窗口,安装时测试接口31从窗口中露出,后侧板6上与通讯接口对应的位置也设有响应数量的窗口,装配时测试接口从窗口中露出,下盖5还设有4个螺丝8和4个脚垫9,用于固定测试电路板4。

[0020] 具体的测试方法为:将待测芯片插入到测试装置的测试接口31中,测试装置上电后,待测芯片的引脚的漏电流输入到内部的具有隔离功能的半导体开关411中。在测试主机的软件界面上,用户根据设置待测芯片需要测试的引脚、引脚上加载的电压值、测试周期及参考值等测试参数,设置完成后,测试主机通过通信接口向微控制器发送包括上述测试参数测试命令,微控制器接收到测试主机下发的测试命令,根据测试命令中测试参数开始对指定的引脚进行测试,微控制器驱动半导体开关导通,以使漏电流采集电路412开始工作,在测试过程中,根据漏电流采集电路412测试出来的漏电流值自动切换合适的测试电流档位,连续的检测待测芯片的每个引脚的漏电流值,漏电流采集电路412将采集得到的漏电流经滤波、放大和数字化处理后送入至微控制器进行分析,微控制器根据测试主机设置的参考值判断待测芯片的每个引脚的漏电流测试是否通过,待测芯片的每个引脚测试完成后,并将测试结果保存至微控制器本地的存储器中,以便测试主机进行读取,生成测试报告。实施本发明的实施例,能根据设置的测试参数自动对待测芯片进行漏电流测试,提高了测试效率。

[0021] 在本发明的实施例中,为了满足多种不同封装形式的待测芯片,测试接口板上41上设有至少一种测试接口,例如,测试装置1上设有DIP插座和BGP插座等,根据待测芯片的封装类型和引脚数量设置对应的测试接口。

[0022] 在本发明的实施例中,被测对象不仅限于芯片,也可以是需要进行漏电流测试的模块或模组,例如液晶显示模块、摄像头模块或图像处理模块等,只需要在选择与测试对象匹配的测试接口即可。

[0023] 本领域普通技术人员可以理解实现上述实施例方法中的全部或部分流程,是可以通过计算机程序来指令相关的硬件来完成,所述的程序可存储于一计算机可读取存储介质中,该程序在执行时,可包括如上述各方法的实施例的流程。其中,所述的存储介质可为磁碟、光盘、只读存储记忆体(Read-Only Memory,ROM)或随机存储记忆体(Random Access Memory, RAM)等。

[0024] 以上所揭露的仅为本发明一种较佳实施例而已,当然不能以此来限定本发明之权利范围,本领域普通技术人员可以理解实现上述实施例的全部或部分流程,并依本发明权利要求所作的等同变化,仍属于发明所涵盖的范围。

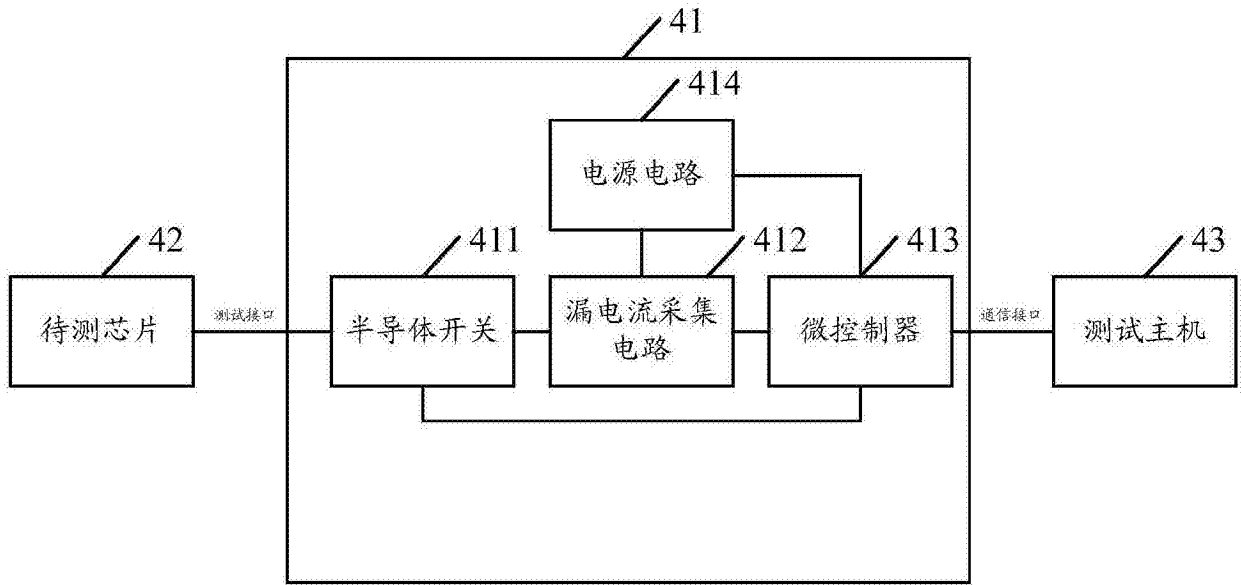


图1

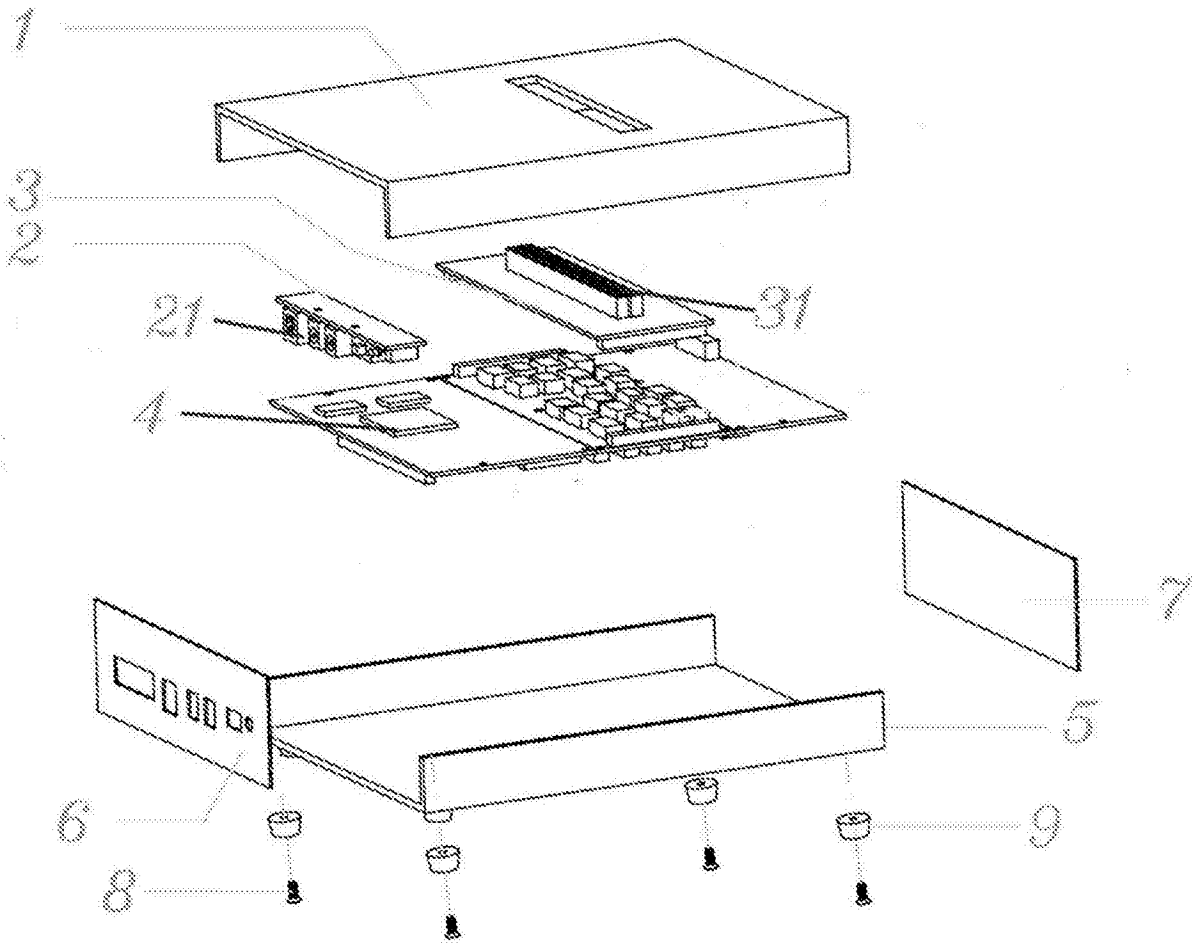


图2