

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-77817

(P2020-77817A)

(43) 公開日 令和2年5月21日(2020.5.21)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 33/08 (2010.01)	HO 1 L 33/08	5 F 2 4 1
HO 1 L 33/32 (2010.01)	HO 1 L 33/32	
HO 1 L 33/42 (2010.01)	HO 1 L 33/42	
HO 1 L 33/22 (2010.01)	HO 1 L 33/22	

審査請求 未請求 請求項の数 12 O L (全 19 頁)

(21) 出願番号	特願2018-211590 (P2018-211590)	(71) 出願人	599002043 学校法人 名城大学 愛知県名古屋市天白区塩釜口1-501
(22) 出願日	平成30年11月9日 (2018.11.9)	(71) 出願人	000241463 豊田合成株式会社 愛知県清須市春日長畑1番地
(出願人による申告)平成30年度、文部科学省、「省エネルギー社会の実現に資する次世代半導体研究開発」委託事業、産業技術力強化法第19条の適用を受ける特許出願		(71) 出願人	000001133 株式会社小糸製作所 東京都港区高輪4丁目8番3号
		(74) 代理人	100087723 弁理士 藤谷 修
		(74) 代理人	100165962 弁理士 一色 昭則
		(74) 代理人	100206357 弁理士 角谷 智広

最終頁に続く

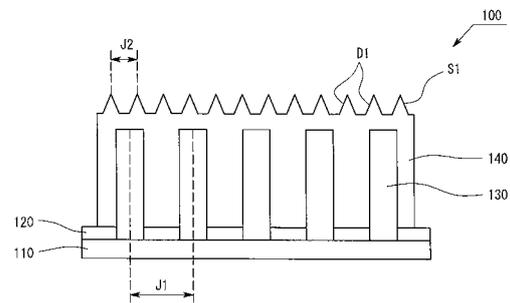
(54) 【発明の名称】 半導体発光素子

(57) 【要約】

【課題】 技術的課題は、3次元的な微細構造の活性層を有する半導体発光素子の光取り出し効率を向上させることを図った半導体発光素子を提供することである。

【解決手段】 半導体発光素子100は、基板110と、基板110の上の複数の柱状半導体130と、複数の柱状半導体130の間の隙間を埋める埋込層140と、光取り出し面S1と、を有する。光取り出し面S1は、複数の凸形状部D1を有する。複数の柱状半導体130は、六角柱形状をしているとともに、第1のピッチ間隔J1で配置されている。複数の凸形状部D1は、第2のピッチ間隔J2で配置されている。第1のピッチ間隔J1と第2のピッチ間隔J2とは異なっている。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

下地層と、
 前記下地層の上の複数の柱状半導体と、
 前記複数の柱状半導体の間の隙間を埋める埋込層と、
 光取り出し面と、
 を有し、
 前記光取り出し面は、
 複数の凸形状部を有し、
 前記複数の柱状半導体は、
 六角柱形状をしているとともに、
 第 1 のピッチ間隔で配置されており、
 前記複数の凸形状部は、
 第 2 のピッチ間隔で配置されており、
 前記第 1 のピッチ間隔と前記第 2 のピッチ間隔とは異なっていること
 を特徴とする半導体発光素子。

10

【請求項 2】

第 1 面を有する下地層と、
 前記下地層の上の複数の柱状半導体と、
 前記複数の柱状半導体の間の隙間を埋める埋込層と、
 光取り出し面と、
 を有し、
 前記光取り出し面は、
 周期的に配置された複数の凸形状部を有し、
 前記複数の柱状半導体は、
 六角柱形状であるとともに周期的に配置されており、
 前記複数の凸形状部の頂点を前記下地層の前記第 1 面に射影した第 1 の点群と、前記複
 数の柱状半導体の頂点を前記下地層の前記第 1 面に射影した第 2 の点群と、を仮想的に設
 定した場合に、
 前記第 1 の点群における各点から半径 $0.01 \mu\text{m}$ 以内の範囲内に前記第 2 の点群が入
 る確率は、3%以下であること
 を特徴とする半導体発光素子。

20

30

【請求項 3】

請求項 2 に記載の半導体発光素子において、
 前記第 2 の点群は、前記第 1 の点群と重ならないこと
 を特徴とする半導体発光素子。

【請求項 4】

請求項 1 から請求項 3 までのいずれか 1 項に記載の半導体発光素子において、
 前記埋込層が、
 光取り出し面を有すること
 を特徴とする半導体発光素子。

40

【請求項 5】

請求項 1 から請求項 4 までのいずれか 1 項に記載の半導体発光素子において、
 前記埋込層の上に表面層を有し、
 前記表面層が、
 光取り出し面を有すること
 を特徴とする半導体発光素子。

【請求項 6】

請求項 1 から請求項 5 までのいずれか 1 項に記載の半導体発光素子において、
 前記埋込層が、n-GaN層であること

50

を特徴とする半導体発光素子。

【請求項 7】

請求項 1 から請求項 5 までのいずれか 1 項に記載の半導体発光素子において、
前記埋込層が、p - GaN 層であること
を特徴とする半導体発光素子。

【請求項 8】

請求項 1 から請求項 5 までのいずれか 1 項に記載の半導体発光素子において、
前記複数の柱状半導体を覆う透明導電膜を有すること
を特徴とする半導体発光素子。

【請求項 9】

請求項 8 に記載の半導体発光素子において、
前記埋込層は、
樹脂であるとともに、
前記透明導電膜に接触していること
を特徴とする半導体発光素子。

10

【請求項 10】

請求項 1 から請求項 9 までのいずれか 1 項に記載の半導体発光素子において、
前記複数の柱状半導体は、III 族窒化物半導体であり、
前記複数の柱状半導体は、
八ニカム状に配置されていること
を特徴とする半導体発光素子。

20

【請求項 11】

請求項 1 から請求項 10 までのいずれか 1 項に記載の半導体発光素子において、
前記複数の凸形状部は、
八ニカム状に配置されていること
を特徴とする半導体発光素子。

【請求項 12】

請求項 1 から請求項 11 までのいずれか 1 項に記載の半導体発光素子において、
前記下地層を支持する基板を有し、
前記基板は、
凹凸形状部を有すること
を特徴とする半導体発光素子。

30

【発明の詳細な説明】

【技術分野】

【0001】

本明細書の技術分野は、半導体発光素子に関する。

【背景技術】

【0002】

半導体発光素子は、活性層において正孔と電子とが再結合することにより発光する。従来、活性層として平坦なシート状の井戸層が用いられてきた。近年、柱状などの 3 次元的構造を有する活性層について研究されてきている。

40

【0003】

例えば、特許文献 1 には、平坦な半導体層の上に六角柱形状のナノワイヤ半導体を形成し、ナノワイヤ半導体の側面にITO等の透明導電膜を形成する技術が開示されている（特許文献 1 の請求項 1、2 および図 3 A、図 3 B 参照）。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特表 2016 - 518703 号公報

【発明の概要】

50

【発明が解決しようとする課題】

【0005】

このようなナノワイヤ構造の半導体は、それ自身が微小な微細構造であると考えられる。そのため、特許文献1では、現に、微細構造であるナノワイヤ構造体から光を外部に取り出そうとしている。

【0006】

しかし、本発明者らの鋭意研究により、ナノワイヤ構造体から光を直接取り出そうとする場合に、ITO等の材料と大気との間で全反射を生じることが明らかになってきた。これらの2種類の材料の屈折率の差によるものである。この問題点は、微細構造を考慮した計算を行った結果、初めて明らかになったことである。

10

【0007】

本明細書の技術が解決しようとする課題は、3次元的な微細構造の活性層を有する半導体発光素子の光取り出し効率を向上させることを図った半導体発光素子を提供することである。

【課題を解決するための手段】

【0008】

第1の態様における半導体発光素子は、下地層と、下地層の上の複数の柱状半導体と、複数の柱状半導体の間の隙間を埋める埋込層と、光取り出し面と、を有する。光取り出し面は、複数の凸形状部を有する。複数の柱状半導体は、六角柱形状をしているとともに、第1のピッチ間隔で配置されている。複数の凸形状部は、第2のピッチ間隔で配置されている。第1のピッチ間隔と第2のピッチ間隔とは異なっている。

20

【0009】

この半導体発光素子は、従来のナノワイヤ構造体を備える発光素子に比べて高い光取り出し効率を有する。

【発明の効果】

【0010】

本明細書では、3次元的な微細構造の活性層を有する半導体発光素子の光取り出し効率を向上させることを図った半導体発光素子が提供されている。

【図面の簡単な説明】

【0011】

30

【図1】第1の実施形態の半導体発光素子の概略構成を示す斜視図である。

【図2】第1の実施形態の半導体発光素子の断面を示す断面図である。

【図3】第1の実施形態の半導体発光素子の柱状半導体の概略構成図である。

【図4】図3のIV-IV断面を示す第1の断面図である。

【図5】図3のV-V断面を示す第2の断面図である。

【図6】第1の実施形態の半導体発光素子の製造方法を説明するための図(その1)である。

【図7】第1の実施形態の半導体発光素子の製造方法を説明するための図(その2)である。

【図8】第1の実施形態の半導体発光素子の製造方法を説明するための図(その3)である。

40

【図9】第1の実施形態の半導体発光素子の製造方法を説明するための図(その4)である。

【図10】第1の実施形態の半導体発光素子の製造方法を説明するための図(その5)である。

【図11】第1の実施形態の変形例における半導体発光素子の断面を示す断面図(その1)である。

【図12】第1の実施形態の変形例における半導体発光素子の断面を示す断面図(その2)である。

【図13】第1の実施形態の変形例における半導体発光素子の断面を示す断面図(その3)

50

)である。

【図14】第2の実施形態の半導体発光素子の柱状半導体の周辺を示す断面図である。

【図15】第2の実施形態の半導体発光素子の製造方法を説明するための図(その1)である。

【図16】第2の実施形態の半導体発光素子の製造方法を説明するための図(その2)である。

【図17】第2の実施形態の半導体発光素子の製造方法を説明するための図(その3)である。

【図18】第2の実施形態の半導体発光素子の製造方法を説明するための図(その4)である。

【図19】第2の実施形態の半導体発光素子の製造方法を説明するための図(その5)である。

【図20】第3の実施形態の半導体発光素子の概略構成を示す図である。

【発明を実施するための形態】

【0012】

以下、具体的な実施形態について、半導体発光素子を例に挙げて図を参照しつつ説明する。しかし、本明細書の技術はこれらの実施形態に限定されるものではない。また、後述する半導体発光素子の各層の積層構造および電極構造は、例示である。実施形態とは異なる積層構造であってもよい場合がある。そして、それぞれの図における各層の厚みの比は、概念的に示したものであり、実際の厚みの比を示しているわけではない。

【0013】

(第1の実施形態)

1. 半導体発光素子

図1は、第1の実施形態の半導体発光素子100の概略構成を示す斜視図である。半導体発光素子100は、3次元形状の活性層を有する。図1に示すように、半導体発光素子100は、基板110と、マスク120と、柱状半導体130と、埋込層140と、カソード電極N1と、アノード電極P1と、を有する。

【0014】

基板110は、マスク120と、柱状半導体130と、埋込層140と、を支持するためのものである。基板110は、成長基板111と、バッファ層112と、中間層113と、n型半導体層114と、を有する(図3参照)。成長基板111は、バッファ層112と、中間層113と、n型半導体層114と、それより上層の半導体層等を支持するためのものである。成長基板111は、例えば、サファイア基板、Ga₂N基板、AlN基板、その他の成長基板である。バッファ層112は、例えば、ノンドープのGa₂N層である。中間層113は、例えば、n型Ga₂N層である。n型半導体層114は、柱状半導体130を成長させるための下地層である。n型半導体層114は、柱状半導体130を成長させるための第1面114aを有する。n型半導体層114は、例えば、n型AlGa₂N層である。これらは例示であり、上記以外の構造であってもよい。

【0015】

マスク120は、表面から半導体が成長しない材料である。後述するように、マスク120には、貫通孔があいている。マスク120は、透明絶縁膜であるとよい。この場合には、マスク120は、光をほとんど吸収しない。電流は、マスク120を介さず、柱状半導体130に好適に流れる。マスク120の材質として例えば、SiO₂、SiNx、Al₂O₃が挙げられる。

【0016】

図1に示すように、柱状半導体130は、柱状のIII族窒化物半導体である。柱状半導体130は、基板110の上に形成されている。より具体的には、柱状半導体130は、マスク120の開口部120aに露出する基板110の表面から選択成長させた半導体である(図3参照)。柱状半導体130は、六角柱形状をしている。柱状半導体130における中心軸方向に垂直な断面は、正六角形または扁平形状の六角形である。

10

20

30

40

50

【 0 0 1 7 】

埋込層 1 4 0 は、柱状半導体 1 3 0 と柱状半導体 1 3 0 との間の隙間を埋め込むための層である。埋込層 1 4 0 は、柱状半導体 1 3 0 を覆っている。埋込層 1 4 0 の材料は、例えば、 p -Ga N である。

【 0 0 1 8 】

カソード電極 N 1 は、基板 1 1 0 の上に形成されている。

【 0 0 1 9 】

アノード電極 P 1 は、埋込層 1 4 0 の上に形成されている。アノード電極 P 1 は、埋込層 1 4 0 以外のその他の半導体に形成されていてもよい。

【 0 0 2 0 】

2 . 柱状半導体と光取り出し面との間の関係

2 - 1 . 柱状半導体の配列

図 2 は、半導体発光素子 1 0 0 の断面を示す概念図である。柱状半導体 1 3 0 は、正方格子状に配置されている。図 2 に示すように、複数の柱状半導体 1 3 0 は、第 1 のピッチ間隔 J 1 で周期的に配置されている。

【 0 0 2 1 】

柱状半導体 1 3 0 の高さは、例えば、 $0.5 \mu\text{m}$ 以上 $5 \mu\text{m}$ 以下である。柱状半導体 1 3 0 の径は、例えば、 50nm 以上 500nm 以下である。ここで、径とは、中心軸方向に垂直な断面における六角形の向かい合う頂点間の距離である。長辺がある場合には、長辺方向の距離である。柱状半導体 1 3 0 の第 1 のピッチ間隔 J 1 は、例えば、 $0.5 \mu\text{m}$ 以上 $5 \mu\text{m}$ 以下である。これらの数値は例示であり、上記以外の数値であってもよい。

【 0 0 2 2 】

2 - 2 . 光取り出し面

図 2 に示すように、埋込層 1 4 0 は、光取り出し面 S 1 を有する。光取り出し面 S 1 は、複数の凸形状部 D 1 を有する。複数の凸形状部 D 1 は、円錐形状である。複数の凸形状部 D 1 は、正方格子状に配置されている。複数の凸形状部 D 1 は、第 2 のピッチ間隔 J 2 で周期的に配置されている。

【 0 0 2 3 】

凸形状部 D 1 の底部の直径は、例えば、 100nm 以上 500nm 以下である。凸形状部 D 1 の高さは、例えば、 100nm 以上 500nm 以下である。第 2 のピッチ間隔 J 2 は、例えば、 100nm 以上 500nm 以下である。これらの数値は例示であり、上記以外の数値であってもよい。

【 0 0 2 4 】

2 - 3 . 柱状半導体と凸形状部との間の関係

図 2 に示すように、隣り合う柱状半導体 1 3 0 と柱状半導体 1 3 0 との間の第 1 のピッチ間隔 J 1 は、隣り合う凸形状部 D 1 と凸形状部 D 1 との間の第 2 のピッチ間隔 J 2 と異なっている。

【 0 0 2 5 】

複数の凸形状部 D 1 の頂点を n 型半導体層 1 1 4 (下地層) の第 1 面 1 1 4 a に射影した第 1 の点群と、複数の柱状半導体 1 3 0 の頂点を n 型半導体層 1 1 4 (下地層) の第 1 面 1 1 4 a に射影した第 2 の点群と、を仮想的に設定した場合に、第 1 の点群における各点から半径 $0.01 \mu\text{m}$ 以内の範囲内に第 2 の点群が入る確率は、 3% 以下である。より好ましくは、第 2 の点群は、第 1 の点群と重ならないとよい。ここで、柱状半導体 1 3 0 の頂点とは、柱状半導体 1 3 0 の表面であって六角柱の中心軸が通る点である。

【 0 0 2 6 】

3 . 柱状半導体

図 3 は、第 1 の実施形態の半導体発光素子 1 0 0 の柱状半導体 1 3 0 の概略構成図である。柱状半導体 1 3 0 は、柱状 n 型半導体 1 3 1 と、活性層 1 3 2 と、筒状 p 型半導体 1 3 3 と、を有する。柱状 n 型半導体 1 3 1 の側面は、 m 面である。または、 m 面に近い面である。 m 面は非極性面である。そのため、活性層 1 3 2 において、ピエゾ分極による発

10

20

30

40

50

光効率の低下がほとんどない。

【0027】

3-1. 柱状半導体の構造

柱状n型半導体131は、マスク120の開口部120aに露出しているn型半導体層114を起点に柱状に選択成長させた半導体層である。前述のように、n型半導体層114は、柱状半導体130を成長させるための下地層である。柱状n型半導体131は、六角柱形状をしている。この六角柱の軸方向に垂直な断面は、正六角形または扁平形状の六角形である。柱状n型半導体131は、実際には、横方向にも成長する。そのため、柱状n型半導体131の太さは、マスク120の開口部120aの開口幅よりもやや大きい。柱状n型半導体131は、例えば、n型GaN層である。

10

【0028】

活性層132は、六角柱形状の柱状n型半導体131の外周に沿って形成されている。そのため、活性層132は、六角筒形状を備える。活性層132は、例えば、1個以上5個以下の井戸層と、井戸層を挟む障壁層と、を有する。活性層132の井戸層は、基板110の板面にほぼ垂直である。ただし、活性層132の頂部は、柱状n型半導体131の頂部を覆っていてもよい。活性層132の頂部は、基板110の板面にほぼ平行であってもよい。例えば、井戸層はInGaN層であり、障壁層はAlGaN層である。

【0029】

筒状p型半導体133は、六角筒形状を備える活性層132の外周に沿って形成されている。そのため、筒状p型半導体133は、六角筒形状を備える。筒状p型半導体133は、活性層132と直接に接触するが、柱状n型半導体131と直接には接触しなくともよい。また、筒状p型半導体133は、埋込層140と接触している。筒状p型半導体133は、例えば、p型GaN層である。

20

【0030】

3-2. 第1の断面形状

図4は、図3のIV-IV断面を示す第1の断面図である。図4は、柱状半導体130における基板110の板面に平行な断面を示している。図4に示すように、柱状半導体130における軸方向に垂直な断面の形状は、正六角形である。そして、六角柱形状の柱状半導体130の内側から、柱状n型半導体131と、活性層132と、筒状p型半導体133と、が配置されている。

30

【0031】

3-3. 第2の断面形状

図5は、図3のV-V断面を示す第2の断面図である。図5は、柱状半導体130における基板110の板面に平行な断面を示している。基板110の板面に平行な断面においては、柱状n型半導体131の断面は、扁平形状の六角形である。

【0032】

活性層132は、互いに対向する一对の長辺部132a、132bと、互いに対向する二対の短辺部132c、132d、132e、132fと、を有する。長辺部132a、132bと、短辺部132c、132d、132e、132fとは、柱状n型半導体131のm面から成長した層である。長辺部132a、132bは、もちろん、短辺部132c、132d、132e、132fよりも長い辺を構成する部分である。長辺部132aは、長辺部132bと対向している。

40

【0033】

活性層132の長辺部132a、132bの長辺方向K1の長さW1は、活性層132の短辺部132c、132d、132e、132fの短辺方向K2の長さW2より長い。ここで、長辺部132aの長辺方向K1の長さW1とは、長辺部132aの膜厚の中心部における長辺方向K1の長さである。短辺部についても、同様である。長辺部132aの長さは、長辺部132bの長さと同じ。短辺部132cの長さは、他の短辺部132d、132e、132fの長さと同じ。もちろん、結晶性の問題で、わずかに差異が生ずる場合がある。

50

【 0 0 3 4 】

4 . 半 導 体 発 光 素 子 の 製 造 方 法

4 - 1 . 基 板 準 備 工 程

図 6 に 示 す よ う に、基 板 1 1 0 を 準 備 す る。基 板 1 1 0 は、成 長 基 板 1 1 1 の 上 に、パ ッ フ ァ 層 1 1 2、中 間 層 1 1 3、n 型 半 導 体 層 1 1 4 の 順 で 積 層 し た も の で あ る。

【 0 0 3 5 】

4 - 2 . マ ス ク 形 成 工 程

図 7 に 示 す よ う に、基 板 1 1 0 の n 型 半 導 体 層 1 1 4 の 上 に マ ス ク 1 2 0 を 形 成 す る。な お、図 7 に は、後 述 す る 開 口 部 形 成 工 程 で 形 成 さ れ る 開 口 部 1 2 0 a が 描 か れ て い る。

【 0 0 3 6 】

4 - 3 . 開 口 部 形 成 工 程

図 8 に 示 す よ う に、マ ス ク 1 2 0 に n 型 半 導 体 層 1 1 4 を 露 出 さ せ る 複 数 の 開 口 部 1 2 0 a を 形 成 す る。そ の た め に、エ ッ チ ン グ 等 の 技 術 を 用 い れ ば よ い。図 8 は、マ ス ク 1 2 0 の 開 口 部 1 2 0 a の 配 列 を 示 す 図 で あ る。図 8 は、基 板 1 1 0 の 板 面 に 垂 直 な 方 向 か ら 基 板 1 1 0 を 視 た 図 で あ る。図 8 に は、参 考 の た め に、柱 状 半 導 体 1 3 0 の 形 状 が 破 線 で 描 か れ て い る。図 8 に 示 す よ う に、マ ス ク 1 2 0 の 開 口 部 1 2 0 a が 円 形 で 正 方 格 子 状 に 配 列 さ れ て い る。

【 0 0 3 7 】

な お、マ ス ク 1 2 0 の 開 口 部 1 2 0 a の 形 状 を 変 え る こ と で、柱 状 半 導 体 1 3 0 の 形 状 を 制 御 す る こ と が で き る。開 口 部 1 2 0 a の 形 状 が 円 形 の 場 合 に は、正 六 角 形 に 近 い 断 面 形 状 を 有 す る 柱 状 半 導 体 1 3 0 を 形 成 す る こ と が で き る。開 口 部 1 2 0 a の 形 状 が オ ー バ ル 形 状 の 場 合 に は、扁 平 形 状 に 近 い 断 面 形 状 を 有 す る 柱 状 半 導 体 1 3 0 を 形 成 す る こ と が で き る。

【 0 0 3 8 】

4 - 4 . 柱 状 半 導 体 形 成 工 程

図 9 に 示 す よ う に、マ ス ク 1 2 0 の 開 口 部 1 2 0 a の 下 に 露 出 し て い る n 型 半 導 体 層 1 1 4 を 起 点 に し て、六 角 柱 形 状 の 柱 状 n 型 半 導 体 1 3 1 を 選 択 的 に 成 長 さ せ る。そ の た め に、公 知 の 選 択 成 長 の 技 術 を 用 い れ ば よ い。こ の よ う に 半 導 体 層 を 選 択 成 長 さ せ る 場 合 に、m 面 が フ ァ セ ッ ト と し て 表 出 し や す い。

【 0 0 3 9 】

前 述 し た よ う に、マ ス ク 1 2 0 の 開 口 部 1 2 0 a が 円 形 形 状 で あ る た め、断 面 が 正 六 角 形 に 近 い 六 角 柱 形 状 の 柱 状 n 型 半 導 体 1 3 1 が 成 長 す る。

【 0 0 4 0 】

次 に、柱 状 n 型 半 導 体 1 3 1 の 周 圍 に 活 性 層 1 3 2 を 形 成 す る。活 性 層 1 3 2 は、断 面 が 正 六 角 形 に 近 い 形 状 の 柱 状 n 型 半 導 体 1 3 1 の 側 面 に 形 成 さ れ る。ま た、活 性 層 1 3 2 が 柱 状 n 型 半 導 体 1 3 1 の 頂 部 に も 形 成 さ れ る 場 合 が あ る。

【 0 0 4 1 】

次 に、活 性 層 1 3 2 の 上 に 活 性 層 1 3 2 の 外 周 を 覆 う 筒 状 p 型 半 導 体 1 3 3 を 形 成 す る。筒 状 p 型 半 導 体 1 3 3 は 六 角 筒 形 状 を 備 え る。筒 状 p 型 半 導 体 1 3 3 は、活 性 層 1 3 2 の 側 面 に 形 成 さ れ る。筒 状 p 型 半 導 体 1 3 3 が 柱 状 n 型 半 導 体 1 3 1 ま た は 活 性 層 1 3 2 の 頂 部 に も 形 成 さ れ る 場 合 が あ る。こ の よ う に し て、柱 状 半 導 体 1 3 0 が 形 成 さ れ る。

【 0 0 4 2 】

4 - 5 . 埋 込 層 形 成 工 程

図 1 0 に 示 す よ う に、柱 状 半 導 体 1 3 0 と 柱 状 半 導 体 1 3 0 と の 隙 間 を 埋 込 層 1 4 0 で 埋 め る。

【 0 0 4 3 】

4 - 6 . 凸 形 状 部 形 成 工 程

次 に、例 え ば、I C P に よ る ド ラ イ エ ッ チ ン グ を 用 い て 埋 込 層 1 4 0 の 表 面 を 粗 面 化 す る。こ れ に よ り、複 数 の 凸 形 状 部 D 1 が 埋 込 層 1 4 0 の 表 面 に 形 成 さ れ る。

【 0 0 4 4 】

10

20

30

40

50

4 - 7 . 電極形成工程

次に、基板 1 1 0 の n 型半導体層 1 1 4 の上にカソード電極 N 1 を形成する。また、埋込層 1 4 0 の上にアノード電極 P 1 を形成する。

【 0 0 4 5 】

4 - 8 . その他の工程

熱処理工程、半導体層の表面にパッシベーション膜等を成膜する工程、またはその他の工程を実施してもよい。

【 0 0 4 6 】

5 . 第 1 の実施形態の効果

第 1 の実施形態の半導体発光素子 1 0 0 は、従来のナノワイヤから素子外部に直接光を取り出す発光素子に比べて、高い光取り出し効率を有する。

【 0 0 4 7 】

従来においては、ナノワイヤ（本実施形態の柱状半導体 1 3 0 に相当）は、微細構造体である。そのため、ナノワイヤの形状そのものが光取り出し効率を向上させると考えられていた。しかし、ナノワイヤから光を取り出す際に、微細構造であるにもかかわらず、ナノワイヤと空気との屈折率の差に起因して全反射が起こりやすいことが、本発明者らによって明らかとなった。そのため、本発明者らは、従来において光取り出し効率が高いと考えられていたナノワイヤを、図 2 に示すようにあえて埋め込み、別途光取り出し面を設定した。そのため、本実施形態の半導体発光素子 1 0 0 は、十分に高い光取り出し効率を有する。

【 0 0 4 8 】

6 . 変形例

6 - 1 . 表面層

本実施形態では、埋込層 1 4 0 が光取り出し面 S 1 を有する。光取り出し面 S 1 が埋込層 1 4 0 以外の層に形成されていてもよい。

【 0 0 4 9 】

図 1 1 に示すように、埋込層 1 4 0 の上に表面層 1 5 0 を形成してもよい。表面層 1 5 0 は、複数の凸形状部 D 1 を形成された光取り出し面 S 1 を有する。表面層 1 5 0 の材質は、例えば、埋込層 1 4 0 とドープ量の異なる p - GaN 層である。また、表面層 1 5 0 の材質は、ITO、IZO 等の透明導電性酸化物であってもよい。

【 0 0 5 0 】

図 1 2 に示すように、埋込層 1 4 0 の表面に凹凸形状を形成し、その凹凸形状の上に表面層 1 5 0 を形成することにより、凸形状部 D 1 を形成してもよい。ここで、埋込層 1 4 0 は、例えば、p - GaN 等の III 族窒化物半導体である。表面層 1 5 0 は、例えば、ITO 等の透明導電性酸化物である。

【 0 0 5 1 】

6 - 2 . 柱状半導体の配列および凸形状部の配列

複数の柱状半導体 1 3 0 の配列がハニカム状であり、複数の凸形状部 D 1 の配列がハニカム状であってもよい。柱状半導体 1 3 0 のピッチ間隔 J 1 と凸形状部 D 1 のピッチ間隔 J 2 とが異なっていればよい。

【 0 0 5 2 】

複数の柱状半導体 1 3 0 の配列がハニカム状であり、複数の凸形状部 D 1 の配列が正方格子状であってもよい。また、複数の柱状半導体 1 3 0 の配列が正方格子状であり、複数の凸形状部 D 1 の配列がハニカム状であってもよい。このように、柱状半導体 1 3 0 の配列と凸形状部 D 1 の配列とが異なっていれば、ピッチ間隔 J 1 とピッチ間隔 J 2 とは同じであっても、異なってもよい。

【 0 0 5 3 】

なお、柱状半導体 1 3 0 の配列を変えるには、マスク 1 2 0 の開口部 1 2 0 a の配置を変えればよい。複数の凸形状部 D 1 の配列を変えるには、埋込層 1 4 0 をエッチングする際のマスクパターンを変えればよい。

10

20

30

40

50

【0054】

6-3. 柱状半導体の組成

本実施形態では、柱状n型半導体131はn型Ga_{0.9}In_{0.1}N層であり、井戸層はInGa_{0.9}N層であり、障壁層はAlGa_{0.9}N層であり、筒状p型半導体133はp型Ga_{0.9}N層である。これらは例示であり、その他のIII族窒化物半導体であってもよい。また、その他の半導体であってもよい。

【0055】

6-4. 埋込層の組成

本実施形態では、埋込層140の材料は、p-GaN層である。しかし、埋込層140としてp-GaN層の代わりにp-AlGa_{0.9}N層を用いることができる。AlGa_{0.9}N層の屈折率は、p型Ga_{0.9}N層の屈折率よりも小さい。そのため、光取り出し効率が向上する。または、埋込層140は、その他のp-AlInGa_{0.9}N層であってもよい。

【0056】

6-5. 柱状半導体の電流阻止層

柱状半導体130の側面からの電流注入を促進させることが好ましい。例えば、図13に示すように、柱状半導体130の頂部に透明絶縁膜165を設ける。これにより、柱状半導体130の頂部に流れる電流が阻止され、柱状半導体130の側面から良好に電流注入を行うことができる。

【0057】

6-6. 凹凸加工基板

基板110の成長基板111は、凹凸加工を施されていてもよい。つまり、成長基板111は、半導体層側の面に凹凸を周期的に配置された凹凸形状部を有する。凹凸形状として、例えば、円錐形状、半球形状が挙げられる。これらの凸形状が、例えば、正方格子状または八ニカム状に配置されているとよい。これにより、光取り出し効率がさらに向上する。

【0058】

凹凸形状が半球形状であると仮定した場合には、半球形状の底部の直径は1μm以上5μm以下であり、半球形状の高さは0.5μm以上5μm以下であり、半球形状のピッチは1μm以上15μm以下であるとよい。上記の数値範囲は例示であり、上記以外の数値範囲であってもよい。

【0059】

6-7. 凹形状部

本実施形態の凸形状部D1の代わりに、凹形状部を光取り出し面に形成してもよい。

【0060】

6-8. 反射層

半導体発光素子100は、基板110におけるマスク層120の反対側の裏面に、反射層を有していてもよい。

【0061】

6-9. 組み合わせ

上記の変形例を自由に組み合わせてもよい。

【0062】

(第2の実施形態)

第2の実施形態について説明する。

【0063】

1. 半導体発光素子

図14は、第2の実施形態の半導体発光素子200の柱状半導体130の周辺を示す断面図である。図14に示すように、半導体発光素子200は、柱状半導体130の側面にトンネル接合を有する。

【0064】

半導体発光素子200は、柱状半導体130の側面に、p⁺層271と、n⁺層272

10

20

30

40

50

と、を有する。p + 層 271 は、柱状半導体 130 と n + 層 272 との間の位置にある。p + 層 271 は、高い p 型不純物濃度を有する層である。p + 層 271 の Mg 濃度は、例えば、 $2 \times 10^{20} \text{ cm}^{-3}$ である。n + 層 272 は、高い n 型不純物濃度を有する層である。n + 層 272 の Si 濃度は、例えば、 $2 \times 10^{20} \text{ cm}^{-3}$ である。

【0065】

埋込層 140 は、柱状半導体 130 と、p + 層 271 と、n + 層 272 と、を覆っている。埋込層 140 は、n - GaN 層である。

【0066】

2. 第 2 の実施形態の効果

これにより、柱状半導体 130 の側面から効率的に電流を注入することができる。このとき、埋込層 140 を n 型半導体層で構成することができる。そのため、光吸収損失の低減、並びに、素子抵抗の低減に効果的である。

10

【0067】

3. 半導体発光素子の製造方法

3 - 1. 基板準備工程

図 15 に示すように、第 1 の実施形態と同様に基板 110 を準備する。

【0068】

3 - 2. マスク形成工程

第 1 の実施形態と同様に基板 110 の上にマスク層 120 を形成する。

【0069】

3 - 3. 開口部形成工程

図 16 に示すように、第 1 の実施形態と同様にマスク層 120 に開口部 120a を形成する。

20

【0070】

3 - 4. 柱状半導体形成工程

第 1 の実施形態と同様に開口部 120a に露出している n 型半導体層 114 から柱状 n 型半導体 131 と活性層 132 と筒状 p 型半導体 133 とを成長させる。

【0071】

3 - 5. トンネル接合形成工程

次に、柱状半導体 130 の筒状 p 型半導体 133 の側面に p + 層 271 を形成する。その後、p + 層 271 の側面に n + 層 272 を形成する。この時の様子を図 17 に示す。その後、p + 層 271 および n + 層 272 の上部をエッチングにより除去する。これにより、図 18 に示すように、柱状半導体 130 の側面に p + 層 271 および n + 層 272 が形成される。

30

【0072】

3 - 6. 埋込層形成工程

次に、図 19 に示すように、p + 層 271 および n + 層 272 を備える柱状半導体 130 と柱状半導体 130 との間の隙間を埋込層 140 により埋める。

【0073】

3 - 7. 凹凸形状形成工程

次に、埋込層 140 の表面に粗面化処理を施し、複数の凸形状部 D1 を形成する。

40

【0074】

3 - 8. 電極形成工程

そして、埋込層 140 の上にアノード電極 P1 を形成する。また、n 型半導体層 114 の上にカソード電極 N1 を形成する。

【0075】

4. 変形例

第 1 の実施形態の変形例を用いることができる。

【0076】

(第 3 の実施形態)

50

第3の実施形態について説明する。

【0077】

1. 半導体発光素子

図20は、第3の実施形態の半導体発光素子300の概略構成を示す図である。半導体発光素子300は、基板110と、マスク層120と、柱状半導体130と、透明導電膜340と、埋込層350と、を有する。

【0078】

透明導電膜340は、複数の柱状半導体130を覆っている。透明導電膜340の材質は、例えば、ITO等の透明導電性酸化物である。透明導電膜340は、アノード電極P1に電氣的に接続されている。

10

【0079】

埋込層350は、透明導電膜340に接触するとともに、透明導電膜340を有する柱状半導体130と柱状半導体130との間の隙間を埋め込む層である。埋込層350の材質は樹脂である。透明導電膜340が柱状半導体130とアノード電極P1とを導通する役割を担っているため、埋込層350の樹脂は絶縁性であってよい。また、埋込層350の表面には複数の凸形状部D1が形成されている。つまり、埋込層350は、光取り出し面S1を有する。

【0080】

2. 変形例

2-1. 埋込層の材質

埋込層350は、樹脂以外の電気抵抗率の高い材料であってもよい。ただし、埋込層350の材質は、透明性の材料である。

20

【0081】

2-2. 組み合わせ

第1の実施形態および第2の実施形態とこれらの変形例と自由に組み合わせる良い場合がある。

【0082】

(シミュレーション)

複数の柱状半導体および複数の凸形状部の配列を変えて、光取り出し効率を計算した。なお、柱状半導体の大きさと光取り出し面の凸形状部の大きさは、桁が違っている。そのため、従来の計算手法では、柱状半導体と凸形状部とを考慮して計算することは容易ではなかった。

30

【0083】

1. 計算した構造

1-1. 第1の構造(第1の実施形態の変形例)

第1の構造は、表1に示す構造である。つまり、第1の構造は、凹凸基板を用いるとともに、柱状半導体を埋め込む埋込層が複数の凸形状部を有する。第1の構造の発光素子の発光波長は、405nmである。また、円錐形状の凸形状部がハニカム状に配置されている。凸形状部の底部の直径は200nmであり、凸形状部の高さは170nmであり、凸形状部同士のピッチ間隔は200nmである。

40

【0084】

埋込層の材質はn-GaNであり、埋込層の高さは2μmである。柱状半導体はハニカム状に配列されており、柱状半導体の高さは1.5μmであり、柱状半導体のピッチ間隔は1.2μmである。筒状p型半導体の材質はp-GaNであり、筒状p型半導体の膜厚は100nmである。活性層の材質はInGaNであり、活性層の膜厚は37nmである。柱状n型半導体の材質はn-GaNであり、柱状n型半導体の径は200nmである。ここで、柱状n型半導体の径とは、正六角形の向かい合う頂点間の長さである。

【0085】

基板は、半導体から遠い側から、反射層、サファイア基板、n-GaN層、n-Al_{0.03}Ga_{0.97}N層の順で積層されている。サファイア基板の膜厚は120μmである。n-

50

GaN層の膜厚は $2.6\ \mu\text{m}$ である。 $n\text{-Al}_{0.03}\text{Ga}_{0.97}\text{N}$ 層の膜厚は $1.2\ \mu\text{m}$ である。サファイア基板の凹凸形状は半球形状であり、八ニカム状に配置されている。凹凸の直径は $2.8\ \mu\text{m}$ であり、凹凸の高さは $1.5\ \mu\text{m}$ であり、凹凸のピッチ間隔は $6\ \mu\text{m}$ である。

【0086】

[表1]

第1の構造

発光波長 $405\ \text{nm}$

凸形状部

凸形状部の形状 円錐 10

凸形状部の配列 八ニカム状(三角格子)

凸形状部の底部の直径 $200\ \text{nm}$

凸形状部の高さ $170\ \text{nm}$

ピッチ間隔 $200\ \text{nm}$

埋込層

埋込層の材質 $n\text{-GaN}$

埋込層の高さ $2\ \mu\text{m}$

柱状半導体

柱状半導体の形状 六角柱(断面は正六角形)

柱状半導体の配列 八ニカム状(三角格子) 20

柱状半導体の高さ $1.5\ \mu\text{m}$

ピッチ間隔 $1.2\ \mu\text{m}$

筒状p型半導体の材質 $p\text{-GaN}$

筒状p型半導体の膜厚 $100\ \text{nm}$

活性層の材質 InGaN

活性層の膜厚 $37\ \text{nm}$

柱状n型半導体の材質 $n\text{-GaN}$

柱状n型半導体の径 $200\ \text{nm}$

基板

$n\text{-Al}_{0.03}\text{Ga}_{0.97}\text{N}$ 層 $1.2\ \mu\text{m}$ (膜厚) 30

$n\text{-GaN}$ 層 $2.6\ \mu\text{m}$ (膜厚)

サファイア基板 $120\ \mu\text{m}$ (膜厚)

反射層の材質 Al

サファイア基板の凹凸

凹凸の形状 半球形状

凹凸の配列 八ニカム状(三角格子)

凹凸の直径 $2.8\ \mu\text{m}$

凹凸の高さ $1.5\ \mu\text{m}$

凹凸のピッチ間隔 $6\ \mu\text{m}$

【0087】

なお、解析結果への影響が小さいと思われる構造については、計算上省略した。省略した構造は、例えば、サファイア基板と $n\text{-GaN}$ 層との間のバッファ層、トンネル接合するための $p+$ 層、 $n+$ 層である。これらの膜厚は非常に薄いためである。

【0088】

1-2. 第2の構造(第1の実施形態)

第2の構造は、表1のうち凹凸のあるサファイア基板を平坦なサファイア基板に変更した構造である。

【0089】

1-3. 第3の構造(従来構造)

第3の構造は、表1のうち凹凸のあるサファイア基板を平坦なサファイア基板に変更す

10

20

30

40

50

るとともに、埋込層を除去して柱状半導体をITOで覆った構造である。

【0090】

2. 計算結果

表2は、シミュレーションの結果を示している。表2に示すように、従来の第3の構造では、光取り出し効率は31%であった。これに対して、第1の実施形態の変形例に対応する第1の構造では、光取り出し効率は56%であった。第1の実施形態に対応する第2の構造では、光取り出し効率は53%であった。

【0091】

[表2]

構造	埋込層	基板の加工	光取り出し効率
第1の構造	有り	有り	56%
第2の構造	有り	無し	53%
第3の構造	無し	無し	31%

10

【0092】

このように、微細構造であるはずの柱状半導体から光を直接取り出す場合よりも、柱状半導体をあえて埋め込むとともに別途光取り出し面を設ける場合の方が、光取り出し効率は高い。

【0093】

(付記)

第1の態様における半導体発光素子は、下地層と、下地層の上の複数の柱状半導体と、複数の柱状半導体の間の隙間を埋める埋込層と、光取り出し面と、を有する。光取り出し面は、複数の凸形状部を有する。複数の柱状半導体は、六角柱形状をしているとともに、第1のピッチ間隔で配置されている。複数の凸形状部は、第2のピッチ間隔で配置されている。第1のピッチ間隔と第2のピッチ間隔とは異なっている。

20

【0094】

第2の態様における半導体発光素子は、第1面を有する下地層と、下地層の上の複数の柱状半導体と、複数の柱状半導体の間の隙間を埋める埋込層と、光取り出し面と、を有する。光取り出し面は、周期的に配置された複数の凸形状部を有する。複数の柱状半導体は、六角柱形状であるとともに周期的に配置されている。複数の凸形状部の頂点を下地層の第1面に射影した第1の点群と、複数の柱状半導体の頂点を下地層の第1面に射影した第2の点群と、を仮想的に設定した場合に、第1の点群における各点から半径0.01 μ m以内の範囲内に第2の点群が入る確率は、3%以下である。

30

【0095】

第3の態様における半導体発光素子においては、第2の点群は、第1の点群と重ならない。

【0096】

第4の態様における半導体発光素子においては、埋込層が、光取り出し面を有する。

【0097】

第5の態様における半導体発光素子は、埋込層の上に表面層を有する。表面層が、光取り出し面を有する。

40

【0098】

第6の態様における半導体発光素子においては、埋込層が、n-GaN層である。

【0099】

第7の態様における半導体発光素子においては、埋込層が、p-GaN層である。

【0100】

第8の態様における半導体発光素子は、複数の柱状半導体を覆う透明導電膜を有する。

【0101】

第9の態様における半導体発光素子においては、埋込層は、樹脂であるとともに、透明導電膜に接触している。

【0102】

50

第10の態様における半導体発光素子においては、複数の柱状半導体は、III族窒化物半導体である。複数の柱状半導体は、八ニカム状に配置されている。

【0103】

第11の態様における半導体発光素子においては、複数の凸形状部は、八ニカム状に配置されている。

【0104】

第12の態様における半導体発光素子は、下地層を支持する基板を有する。基板は、凹凸形状部を有する。

【符号の説明】

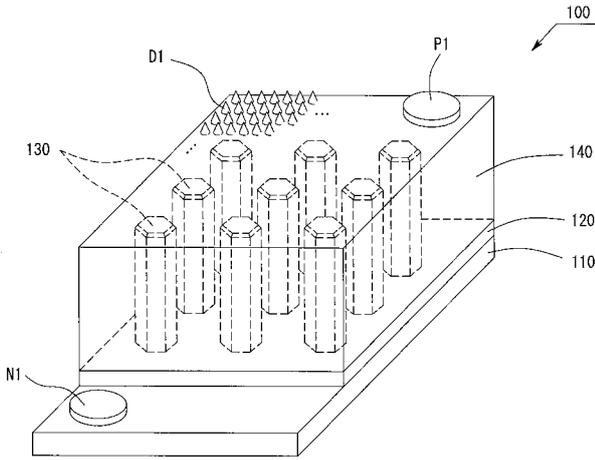
【0105】

100 ... 半導体発光素子
 110 ... 基板
 111 ... 成長基板
 112 ... バッファ層
 113 ... 中間層
 114 ... n型半導体層
 114 a ... 第1面
 120 ... マスク
 120 a ... 開口部
 130 ... 柱状半導体
 131 ... 柱状n型半導体
 132 ... 活性層
 133 ... 筒状p型半導体
 140 ... 埋込層
 150 ... 表面層
 N1 ... カソード電極
 P1 ... アノード電極
 S1 ... 光取り出し面
 D1 ... 凸形状部

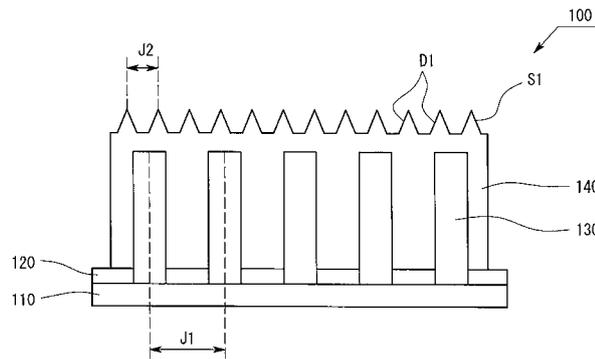
10

20

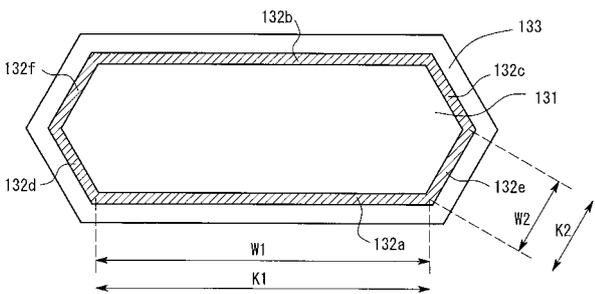
【 図 1 】



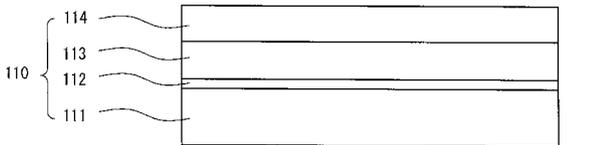
【 図 2 】



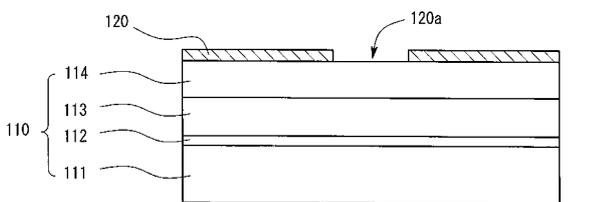
【 図 5 】



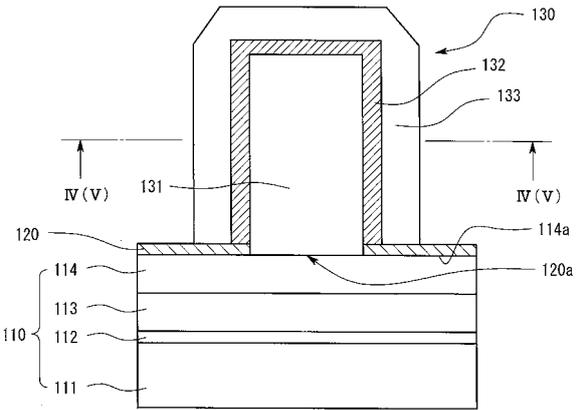
【 図 6 】



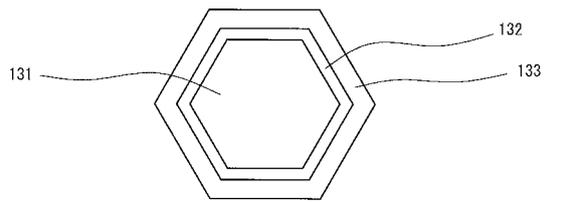
【 図 7 】



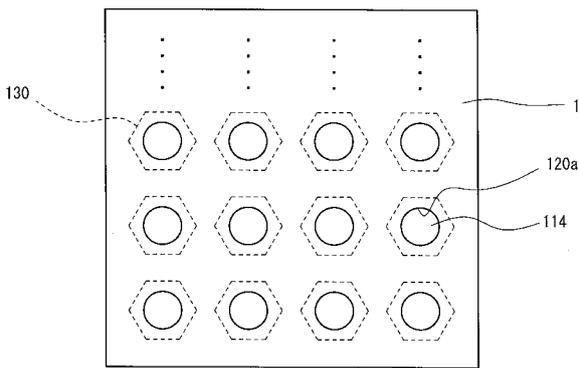
【 図 3 】



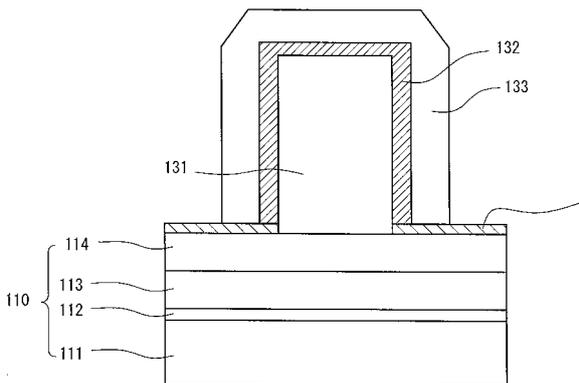
【 図 4 】



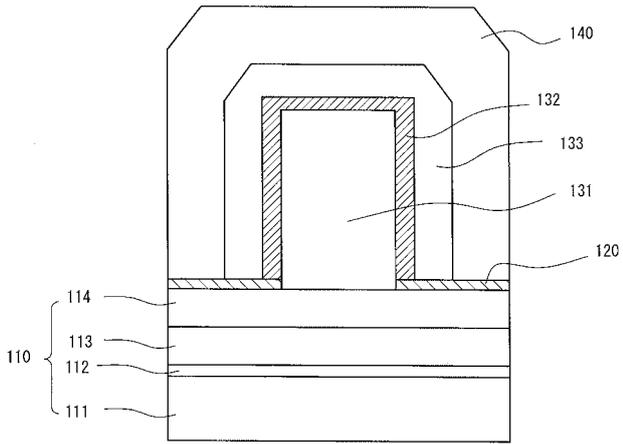
【 図 8 】



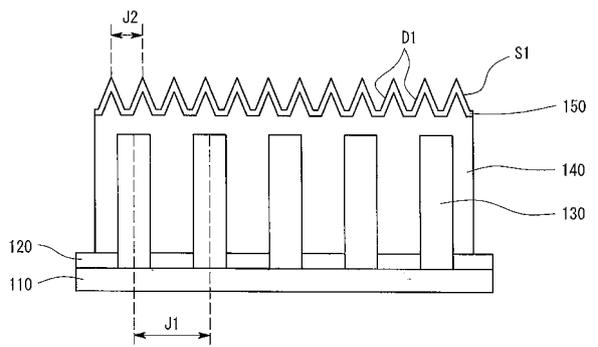
【 図 9 】



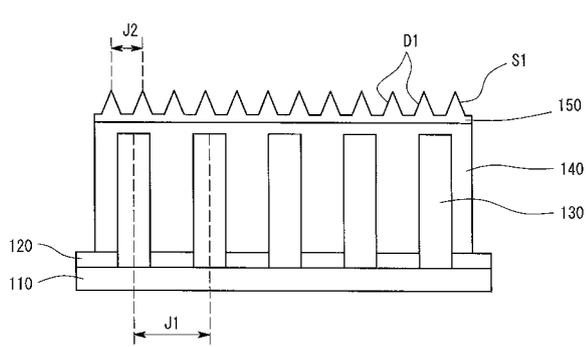
【図10】



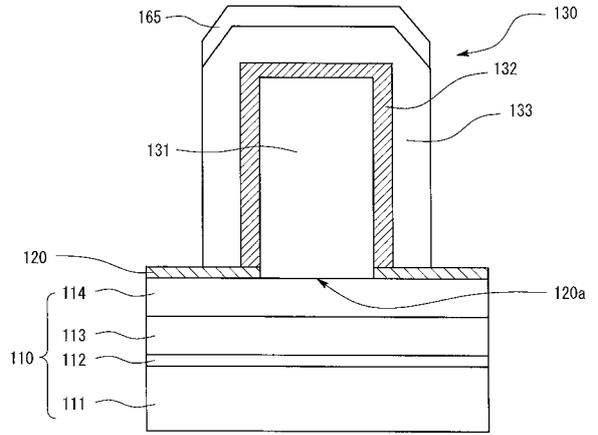
【図12】



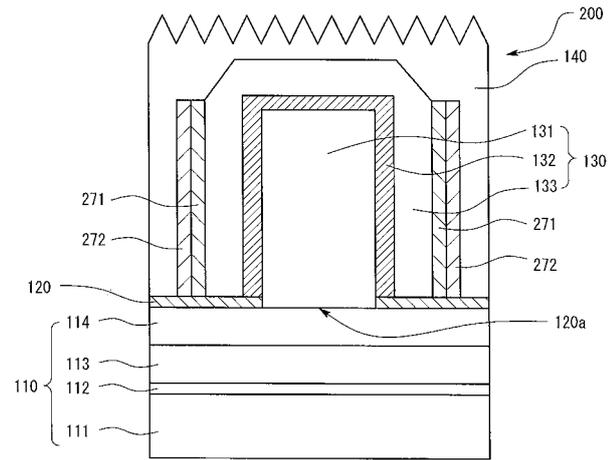
【図11】



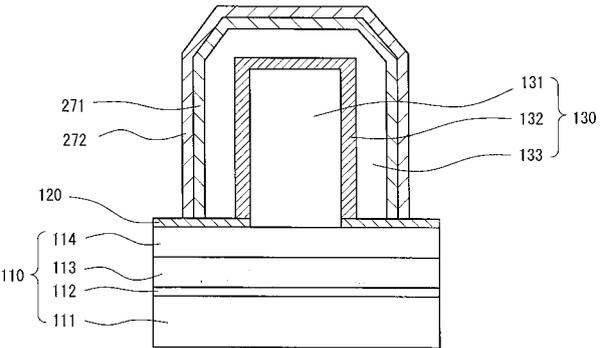
【図13】



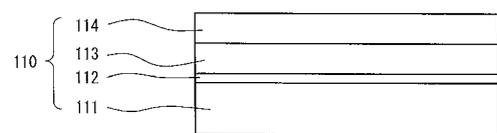
【図14】



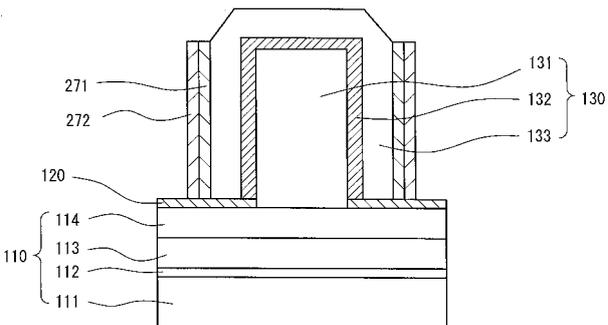
【図17】



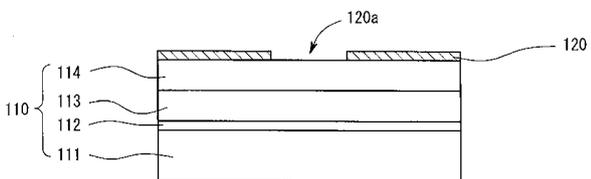
【図15】



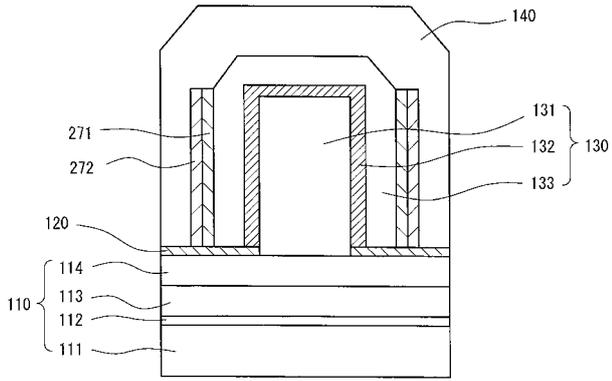
【図18】



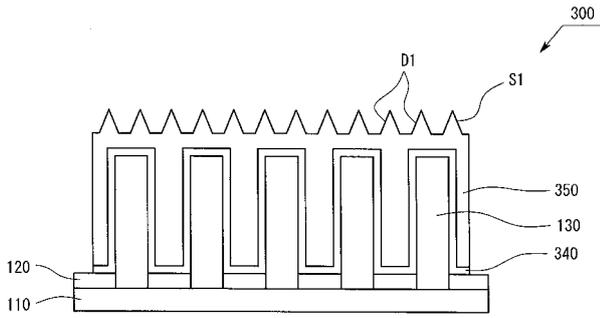
【図16】



【 図 1 9 】



【 図 2 0 】



フロントページの続き

- (72)発明者 上山 智
愛知県名古屋市天白区塩釜口1-501 学校法人名城大学内
- (72)発明者 寺澤 美月
愛知県名古屋市天白区塩釜口1-501 学校法人名城大学内
- (72)発明者 竹内 哲也
愛知県名古屋市天白区塩釜口1-501 学校法人名城大学内
- (72)発明者 岩谷 素顕
愛知県名古屋市天白区塩釜口1-501 学校法人名城大学内
- (72)発明者 赤 崎 勇
愛知県名古屋市天白区塩釜口1-501 学校法人名城大学内
- (72)発明者 大矢 昌輝
愛知県清須市春日長畑1番地 豊田合成株式会社内
- (72)発明者 飯田 一喜
愛知県清須市春日長畑1番地 豊田合成株式会社内
- (72)発明者 曾根 直樹
東京都港区高輪4丁目8番3号 株式会社小糸製作所内
- Fターム(参考) 5F241 AA03 CA05 CA12 CA40 CA57 CA73 CA74 CA88 CB05 CB15