

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4678571号  
(P4678571)

(45) 発行日 平成23年4月27日 (2011. 4. 27)

(24) 登録日 平成23年2月10日 (2011. 2. 10)

(51) Int. Cl. F I  
 HO 1 F 19/06 (2006. 01) HO 1 F 19/06  
 HO 1 P 5/10 (2006. 01) HO 1 P 5/10 C

請求項の数 5 (全 12 頁)

(21) 出願番号	特願2004-150782 (P2004-150782)	(73) 特許権者	000005083
(22) 出願日	平成16年5月20日 (2004. 5. 20)		日立金属株式会社
(65) 公開番号	特開2005-333011 (P2005-333011A)		東京都港区芝浦一丁目2番1号
(43) 公開日	平成17年12月2日 (2005. 12. 2)	(72) 発明者	萩原 和弘
審査請求日	平成19年4月17日 (2007. 4. 17)		埼玉県熊谷市三ヶ尻5200番地 日立金属株式会社先端エレクトロニクス研究所内
		(72) 発明者	釘持 茂
			埼玉県熊谷市三ヶ尻5200番地 日立金属株式会社先端エレクトロニクス研究所内
		(72) 発明者	内田 昌幸
			鳥取県鳥取市南栄町70番地2号 日立金属株式会社鳥取工場内
		審査官	右田 勝則

最終頁に続く

(54) 【発明の名称】 積層型バラントランス及びそれを用いた高周波スイッチモジュール

(57) 【特許請求の範囲】

【請求項1】

導体パターンが形成された複数の誘電体層からなる積層体において第1の伝送線路と当該第1の伝送線路と電磁結合する第2の伝送線路と第3の伝送線路を備え、前記第1の伝送線路は一端が不平衡端子に接続され他端が開放端となり、第2の伝送線路は一端が接地され他端が第1の平衡端子に接続され、第3の伝送線路は一端が接地され他端が第2の平衡端子に接続される積層型バラントランスであって、前記第1、第2、第3の伝送線路はそれぞれ前記複数の誘電体層の表面に形成された複数の導体パターンを電氣的にらせん状に接続してなり、かつ前記第1の伝送線路からなるインダクタと第2の伝送線路からなるインダクタ、並びに第1の伝送線路からなるインダクタと第3の伝送線路からなるインダクタはそれぞれ積層方向上面からみて重なる様に配置され、かつ前記第1の伝送線路を構成する導体のうちの一部と、前記第2の伝送線路を構成する導体のうちの一部と、前記第3の伝送線路を構成する導体のうちの一部がそれぞれ同一の誘電体層の表面に形成されている層を含み、前記第2の伝送線路と前記第3の伝送線路は共通のスルーホールを介してアース電極に接続され、前記スルーホールは前記第2の伝送線路と前記第3の伝送線路の間に配置されていることを特徴とする積層型バラントランス。

【請求項2】

導体パターンが形成された複数の誘電体層からなる積層体において第1の伝送線路と当該第1の伝送線路と電磁結合する第2の伝送線路と第3の伝送線路を備え、前記第1の伝送線路は一端が不平衡端子に接続され他端が開放端となり、第2の伝送線路は一端が接地

され他端が第1の平衡端子に接続され、第3の伝送線路は一端が接地され他端が第2の平衡端子に接続される積層型バラントランスであって、前記第1、第2、第3の伝送線路はそれぞれ前記複数の誘電体層の表面に形成された複数の導体パターンを電氣的にらせん状に接続してなり、かつ前記第1の伝送線路からなるインダクタと第2の伝送線路からなるインダクタ、並びに第1の伝送線路からなるインダクタと第3の伝送線路からなるインダクタはそれぞれ積層方向上面からみて重なる様に配置され、かつ前記第1の伝送線路によって作られるインダクタが占める空間と第2、第3の伝送線路によって作られるインダクタが占める空間が部分的に共用する部分を有し、前記第2の伝送線路と前記第3の伝送線路は共通のスルーホールを介してアース電極に接続され、前記スルーホールは前記第2の伝送線路と前記第3の伝送線路の間に配置されていることを特徴とする積層型バラントランス。

10

【請求項3】

前記第2の伝送線路と前記第3の伝送線路は、前記第1、第2、第3の伝送線路を構成する導体のうちの一部がそれぞれ同一の誘電体層に形成されている層において、対称的に形成されていることを特徴とする請求項1または2に記載の積層型バラントランス。

【請求項4】

前記複数の導体パターンのうち一部の導体パターンについて、その太さが他の導体パターンと異なることを特徴とする請求項1～3のいずれかに記載の積層型バラントランス。

【請求項5】

複数の誘電体層からなる積層体内に、電極パターンによって形成されたバランおよび分波器および不要周波数成分を減衰するフィルタ回路を形成し、かつ前記積層体内の電極パターンと前記積層体の外部に搭載された搭載部品を用いて構成した高周波スイッチ回路を有する高周波スイッチモジュールにおいて、前記バランに請求項1～4のいずれかに記載の積層型バラントランスを用いたことを特徴とする高周波スイッチモジュール。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、携帯電話、携帯端末などの移動体通信機器に使用され、平衡回路と不平衡回路との接続を行い、インピーダンス変換にも用いられる積層型バラントランス及びそれを用いた高周波スイッチモジュールに関する。

30

【背景技術】

【0002】

平衡 - 不平衡変換素子であるバラントランスは、例えば図8に示すように、第1の伝送線路に不平衡端子を備え、第2、第3の伝送線路に二つの平衡端子を備えているものであり、不平衡端子に不平衡伝送線路を接続し、二つの平衡端子にそれぞれ平衡伝送線路の2つの信号線を接続して使用される。そして、第1の伝送線路の不平衡端子から入力された不平衡信号を変換して、第2、第3の伝送線路の二つの平衡端子から出力して、その位相差により平衡信号を出力したり、逆に平衡端子からの平衡信号を不平衡信号に変換して、不平衡端子から出力することを行う。例えば、特許文献1には図8に示す等価回路と、図10の積層図に示すが如く誘電体層に二つの渦巻き型インダクタを並設し、それぞれ誘電体層ごとに平衡線路と不平衡線路とを構成するようにしてなる積層型バラントランスが開示されている。また、特許文献2には第1、第2の伝送線路の一部並びに第1、第3の伝送線路の一部を同一の誘電体層に形成した例が開示されている。

40

【0003】

近年の携帯電話や携帯端末の小型化、薄型化により、それらの機器に使用されるバラントランス等の部品にも一層の小型・低背化が求められている。

【0004】

【特許文献1】特開平8 - 191016号公報

【特許文献2】特開2002 - 299127号公報

【発明の開示】

50

## 【発明が解決しようとする課題】

## 【0005】

前記第1の従来例では、前記第1、第2、第3の伝送線路は多数回巻かれた渦巻き構造を有しており、しかも前記第2、第3の伝送線路を構成する2つの渦巻き型インダクタL2、L3が同一誘電体層に並設されているため、回路基板に搭載した場合に実装面積が大きくなり、小型化の要求に対応できないという問題があった。そこで、実装面積を小さくするために、図11に示すように各々の線路を複数の層に分割して形成し、1層あたりに形成される線路の巻き数を一巻き以下にする方法がある。しかし、この方法では積層の層数が多くなるため積層体が厚くなり、低背化の要求に対応できないという問題があった。

## 【0006】

また、前記第2の従来例でもバラントランスを形成するために多数の層が必要であり低背化の要求に対応できないという問題があった。

## 【0007】

本発明では、小型、低背化が可能で、且つ良好な特性を持った積層型バラントランス及びそれを用いた高周波スイッチモジュールを提供することを目的とする。

## 【課題を解決するための手段】

## 【0008】

第1の発明は、導体パターンが形成された複数の誘電体層からなる積層体において第1の伝送線路と当該第1の伝送線路と電磁結合する第2の伝送線路と第3の伝送線路を備え、前記第1の伝送線路は一端が不平衡端子に接続され他端が開放端となり、第2の伝送線路は一端が接地され他端が第1の平衡端子に接続され、第3の伝送線路は一端が接地され他端が第2の平衡端子に接続される積層型バラントランスであって、前記第1、第2、第3の伝送線路は、それぞれ前記複数の誘電体層の表面に形成された複数の導体パターンを電氣的にらせん状に接続してなり、かつ前記第1の伝送線路からなるインダクタと第2の伝送線路からなるインダクタ、並びに第1の伝送線路からなるインダクタと第3の伝送線路からなるインダクタはそれぞれ積層方向上面からみて重なる様に配置され、かつ前記第1の伝送線路を構成する導体のうちの一部と、前記第2の伝送線路を構成する導体のうちの一部と、前記第3の伝送線路を構成する導体のうちの一部がそれぞれ同一の誘電体層の表面に形成されている層を含み、前記第2の伝送線路と前記第3の伝送線路は共通のスルーホールを介してアース電極に接続され、前記スルーホールは前記第2の伝送線路と前記第3の伝送線路の間に配置されている積層型バラントランスである。

また、他の発明は、導体パターンが形成された複数の誘電体層からなる積層体において第1の伝送線路と当該第1の伝送線路と電磁結合する第2の伝送線路と第3の伝送線路を備え、前記第1の伝送線路は一端が不平衡端子に接続され他端が開放端となり、第2の伝送線路は一端が接地され他端が第1の平衡端子に接続され、第3の伝送線路は一端が接地され他端が第2の平衡端子に接続される積層型バラントランスであって、前記第1、第2、第3の伝送線路はそれぞれ前記複数の誘電体層の表面に形成された複数の導体パターンを電氣的にらせん状に接続してなり、かつ前記第1の伝送線路からなるインダクタと第2の伝送線路からなるインダクタ、並びに第1の伝送線路からなるインダクタと第3の伝送線路からなるインダクタはそれぞれ積層方向上面からみて重なる様に配置され、かつ前記第1の伝送線路によって作られるインダクタが占める空間と第2、第3の伝送線路によって作られるインダクタが占める空間が部分的に共用する部分を有し、前記第2の伝送線路と前記第3の伝送線路は共通のスルーホールを介してアース電極に接続され、前記スルーホールは前記第2の伝送線路と前記第3の伝送線路の間に配置されている積層型バラントランスである。

本発明の積層型バラントランスは、第2の伝送線路と第3の伝送線路が、前記第1、第2、第3の伝送線路を構成する導体のうちの一部がそれぞれ同一の誘電体層に形成されている層において、対称的に形成されているものが好ましい。

## 【0009】

本発明により、各層における伝送線路の巻き数を1巻き以下にできるため積層型バラン

10

20

30

40

50

トランスの実装面積を小さくすることが可能となる。また、第1、2、3の伝送線路を共通の同一層に形成したため積層の層数を少なく抑えることができ積層型バラントランスの低背化も可能となる。また、第1の伝送線路によって作られるインダクタが占める空間と第2、第3の伝送線路によって作られるインダクタが占める空間が部分的に重なった構造となるため第1の伝送線路と第2、第3の伝送線路との結合が強まり、挿入損失を低下することが可能となる。

【0010】

第2の発明は、複数の誘電体層の表面に形成された複数の導体パターンを電氣的にらせん状に接続してなる積層型バラントランスであって、前記複数の導体パターンのうち一部の導体パターンについて、その太さが他の導体パターンと異なるようにした積層型バラントランスである。

10

【0011】

本発明により、平衡端子への出力振幅差の調整を一部の導体パターンの幅を変更するだけで簡便に行えるので出力振幅差の調整が容易であり、また従来出力振幅差の調整の為に平衡端子に接続されていたコンデンサ電極を削除できるため積層数の低減と積層体の低背化が一層可能となる。

【0012】

第3の発明は、複数の誘電体層からなる積層体内において、電極パターンによって形成された balan および分波器および不要周波数成分を減衰するフィルタ回路を形成し、かつ前記積層体内の電極パターンと前記積層体の外部に搭載された搭載部品を用いて構成した高周波スイッチ回路を有する高周波スイッチモジュールにおいて、前記 balan に上記構造の積層型バラントランスを用いたことを特徴とする高周波スイッチモジュールである。

20

【0013】

本発明により、実装面積が小さく低背で挿入損失の小さい高周波スイッチモジュールを実現することが可能である。

【発明の効果】

【0014】

本発明によると、小型・低背のまま、或いはより小形にしても、挿入損失が小さい積層型バラントランス及び高周波スイッチモジュールを提供できる。

【発明を実施するための最良の形態】

30

【0015】

本発明の実施例について、以下詳細に説明する。図1は積層型バラントランスの分解斜視図である。この積層体は、低温焼成が可能なセラミック誘電体材料からなり、厚さが10 $\mu$ m~200 $\mu$ mのグリーンシート上に印刷することで所望の電極パターンを形成し、前記電極パターンを有する複数のグリーンシートを積層して一体化し、一体焼成することにより製造することが出来る。

この積層体の内部構造を積層順に従って説明する。尚、バラントランスの等価回路図を図8に示す。

まず、上層のグリーンシート1には、第1の伝送線路の一部を構成するライン電極La1とLa13が構成されており、前記ライン電極La1は前記積層体の不平衡端子Inに接続するための接続部が設けられ、前記ライン電極La13の一端は第1の伝送線路における開放端となっている。

40

次に、グリーンシート2には、第1の伝送線路の一部を構成するライン電極La2、La12と第2、第3の伝送線路の一部を構成するライン電極Lb5とが構成されている。

グリーンシート3には、第1の伝送線路の一部を構成するライン電極La3、La11と、第2の伝送線路の一部を構成するライン電極Lb4、及び第3の伝送線路の一部を構成するライン電極Lb6とが形成されている。

グリーンシート4には、第1の伝送線路の一部を構成するライン電極La4、La10と、第2の伝送線路の一部を構成するライン電極Lb3、及び第3の伝送線路の一部を構成するライン電極Lb7が形成されている。

50

グリーンシート5には、第1の伝送線路の一部を構成するライン電極La5、La9と、第2の伝送線路の一部を構成するライン電極Lb2、及び第3の伝送線路の一部を構成するライン電極Lb8とが形成されている。

グリーンシート6には、第1の伝送線路の一部を構成するライン電極La6、La8と第2の伝送線路の一部を形成するライン電極Lb1、及び第3の伝送線路の一部を構成するライン電極Lb9が形成されている。

グリーンシート7には、第1の伝送線路の一部を構成するライン電極La7が形成されている。

グリーンシート8には、平衡出力のバランス特性調整用のコンデンサ電極C1、C2が形成されている。

グリーンシート9には、アース電極が形成されており、また、第2の伝送線路の平衡端子out1に接続するための接続部と第3の伝送線路の平衡端子out2に接続するための接続部が設けられている。以上のグリーンシート1～9を順次積層して積層体となす。

このとき、前記グリーンシート6に形成されたライン電極Lb1はC1を介して平衡端子out1へと接続され、ライン電極Lb9はC2を介して平衡端子out2へと接続される。よって、グリーンシート1～9に形成されたライン電極とコンデンサ電極はスルーホール(図中、黒丸で示した)で適直接続され、図8の第1の伝送線路L1a、L1bと第2の伝送線路L2と第3の伝送線路L3を構成する。

#### 【0016】

以上のグリーンシートにおいて、例えばグリーンシート2とグリーンシート3、グリーンシート5とグリーンシート6についてライン電極の配置をみると、第1の伝送線路の一部を構成するライン電極と第1、第3の伝送線路の一部を構成するライン電極とが上下の層で前後交互に形成されており、これを積層方向の上面からみると第1の伝送線路を構成するライン電極と第2の伝送線路を構成するライン電極、並びに第1の伝送線路を構成するライン電極と第3の伝送線路を構成するライン電極がそれぞれ重なるように配置構成される結果となっている。この様に配置することによって、第1の伝送線路によって作られるインダクタと第2の伝送線路によって作られるインダクタの間、ならびに第1の伝送線路によって作られるインダクタと第3の伝送線路によって作られるインダクタの間に電磁気的な結合が形成される。また第1、第2の伝送線路が電磁気的結合をなす領域と第1、第3の伝送線路が電磁気的結合をなす領域が積層方向上面から見て重なっていないため誘電体層の積層数を少なくすることができ、積層型バラントランスの低背化が可能となる。

#### 【0017】

また、前記グリーンシート2では、第1の伝送線路の一部を構成するライン電極La2、La12が形成されており、また別の領域に形成されたライン電極Lb5の左半分は第2の伝送線路の一部を形成しており、ライン電極Lb5の右半分は第3の伝送線路の一部を形成している。そして、ライン電極Lb5の中央部はスルーホールを介してアース電極へと接地されている。このように、第1の伝送線路を構成するライン電極のうちの一部と、第2の伝送線路を構成するライン電極のうちの一部と、第3の伝送線路を構成するライン電極のうちの一部がそれぞれ同一の誘電体層(グリーンシート2)の表面に形成されている。このような層を積層体の中を含むことによって、第1の伝送線路によって作られるインダクタと第2の伝送線路によって作られるインダクタ、並びに第1の伝送線路によって作られるインダクタと第3の伝送線路によって作られるインダクタを部分的に空間的に共用することが出来るため一層の低背化が可能となる。また各々のインダクタの組み合わせにおいて、空間的に共用するほどにインダクタを密接して形成することにより各々のインダクタの組み合わせにおける相互インダクタンスが向上し、積層型バラントランスの挿入損失を小さくすることが可能となる。

#### 【0018】

以上のようにして得られた積層体を鋼刃で碁盤目状に個々に分割した後、セッタ等の焼成治具上に配置して大気中900℃で焼成することで焼成体を得た。なおここでは焼成前に鋼刃で個々に分割しているが、圧着体に鋼刃で分割溝を刻設形成した後焼成を行い、そ

10

20

30

40

50

の後の任意の工程で分割しても良い。

その後、この焼成体に、Niめっき或いはAuめっきの電界又は無電界めっき処理を行うことで本発明による積層型バラントランスを得た。

【0019】

次に、本発明による積層型バラントランスの特性を示す。従来構造(図11)と本発明による構造(図1)での挿入損失を図4に示す。本発明による構造では2.4GHz帯域における挿入損失は0.7dB以下と良好な結果を示しており、また従来構造に比べても低挿入損失を実現できていることが分かる。

【0020】

第2の発明による積層型バラントランスの分解斜視図を図2に示す。ここでは例としてLa8の線路のみを太くしている。このように一部の線路の幅を他の線路と異なる幅にすることで出力振幅差を調整することが可能であり、コンデンサ電極C1、C2を削除することが可能である。

【0021】

図2に示した積層型バラントランスの出力振幅差を図5に、出力位相差を図6に示す。ここでは一例としてLa8以外のライン電極の幅を0.1mmとしてLa8の幅を変化させた場合の特性変化を示している。全ての伝送線路の幅が等しく0.1mmであった場合、図6より2.4GHz帯域における出力位相差はほぼ180度で望ましいが出力振幅差は約0.25dBとやや大きくなっている。そのため出力位相差を変えずに出力振幅差だけ調整したい。このときに伝送線路Lb8の幅を±0.02mm変化させると図5、図6に示すとおり出力振幅差のみ選択的に調整可能であり、線幅0.12mmが望ましいことが分かる。このように伝送線路を構成するライン電極のうち一部の線幅を他のライン電極と異なる値にすることで容易に出力振幅差の調整が可能となり、図1のグリーンシート8に示したようなコンデンサパターンC1、C2が不要となる。

【0022】

また、通信機内において積層型バラントランスが使用される際にはバランの平衡端子にはLNA等の部品が接続される。LNA等の部品を安定して動作させるために積層型バラントランスの平衡端子には所定の直流電圧がバイアス電圧として印加されていることを求められることがある。そのようなバイアス電圧の印加を可能にする為の回路を図9に、積層構造を図3に示す。図示のように図1のグリーンシート8に対しコンデンサパターンC3を設け、また図中VCで示す電圧端子に所定の直流電圧を印加することで、平衡端子にバイアス電圧を印加することが可能となる。

【0023】

本発明により積層型バラントランスは積層体内部において小型化・低背化による省スペース化が実現できるため、他の部品との複合化も容易である。複合化の実施形態として第3の発明に挙げた高周波スイッチモジュールがある。一例として本発明を適用したデュアルバンド高周波スイッチモジュールのブロック図を図7に示す。この高周波スイッチモジュールでは異なる周波数帯AとBの高周波信号の送受信切り替えを行うものであり、アンテナ端子と周波数帯A、Bにそれぞれ対応した送信端子Tx1、Tx2と周波数帯Aに対応した平衡受信端子Rx1+、Rx1-と、周波数帯Bに対応した平衡受信端子Rx2+、Rx2-を有する。

【0024】

このものは、送信時にはTx1端子またはTx2端子から入った高周波信号は分波器Dip1とスイッチ回路SWを介してアンテナ端子ANTへと流れる。また、受信時にはアンテナ端子ANTから入った信号はスイッチ回路SWを介して分波器Dip2へと流れる。分波器Dip2において周波数帯Aの受信信号はフィルタF1へと振り分けられる。フィルタF1では周波数帯Aに対応した周波数信号を通し不要周波数帯を遮断する。フィルタF1を通過した受信信号は上記で示した構造を有するバラントランスB1を介することで平衡出力端子Rx1+、Rx1-へと出力される。周波数帯Bの受信信号は分波器Dip2からフィルタF2へと振り分けられる。フィルタF2では周波数帯Bに対応した周波数信号を通し不要周波数帯を遮断する。フィルタF2を通過した受信信号は請求項1に記載した構造を有するバラ

10

20

30

40

50

ントランス B 2 を介することで平衡出力端子 Rx2+、Rx2 - へと出力される。

【 0 0 2 5 】

この高周波スイッチモジュールにおける分波器、フィルタ、バラントランスは積層体内部に形成された電極パターンにより構成されている。またスイッチ回路は積層体内部に形成された電極パターンと積層体外部の搭載部品から構成される。このスイッチ回路は PIN ダイオードを用いてもよいし、また GaAs スイッチ等を用いても良い。

【産業上の利用可能性】

【 0 0 2 6 】

本発明によると、小型低背で挿入損失の小さい積層型バラントランス及びそれを用いた高周波スイッチモジュールを提供できるので、移動体通信機器の小型、高性能化への寄与は大きい。

10

【図面の簡単な説明】

【 0 0 2 7 】

【図 1】本発明の実施例（第 1 の発明）に係るバラントランスを積層基板で構成した場合の、各層の分解斜視図である。

【図 2】本発明の他の実施例（第 2 の発明）に係るバラントランスを積層基板で構成した場合の、各層の分解斜視図である。

【図 3】本発明の更に他の実施例に係るバラントランスを積層基板で構成した場合の、各層の分解斜視図である。

【図 4】従来例と本発明の実施例に係る積層型バラントランスの挿入損失特性を示す図である。

20

【図 5】本発明の実施例（第 2 の発明）に係る積層型バラントランスの出力振幅差特性を示す図である。

【図 6】本発明の実施例（第 2 の発明）に係る積層型バラントランスの出力位相差特性を示す図である。

【図 7】本発明の実施例（第 3 の発明）に係る積層型バラントランスを適用した高周波スイッチモジュールのブロック図である。

【図 8】バラントランスの等価回路図である。

【図 9】本発明の更に他の実施例に係るバラントランスの等価回路図である。

【図 10】従来の積層型バラントランスの各層の分解斜視図の一例である。

30

【図 11】従来の積層型バラントランスの各層の分解斜視図の他の一例である。

【符号の説明】

【 0 0 2 8 】

IN：バラントランスの不平衡端子

OUT 1、OUT 2：バラントランスの平衡端子

L 1 a、L 1 b、L a 1 ~ 1 3：バラントランスの第 1 の伝送線路

L 2、L b 1 ~ 4、5（左半分）：バラントランスの第 2 の伝送線路

L 3、L b 5（右半分）、6 ~ 9：バラントランスの第 3 の伝送線路

C 1、C 2、C 3：コンデンサ電極

e 1：アース電極

40

Ant：アンテナ端子

T x 1：送信端子（周波数帯域 A）

T x 2：送信端子（周波数帯域 B）

VC：電圧端子

R x 1 +、R x 1 -：平衡受信端子（周波数帯域 A）

R x 2 +、R x 2 -：平衡受信端子（周波数帯域 B）

d i p 1、d i p 2：分波器

F 1、F 2：フィルタ

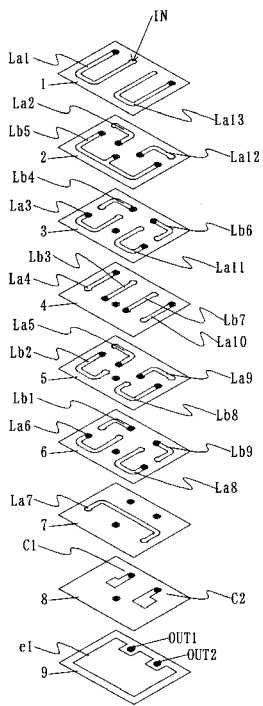
B 1、B 2：バラントランス

SW：スイッチ回路

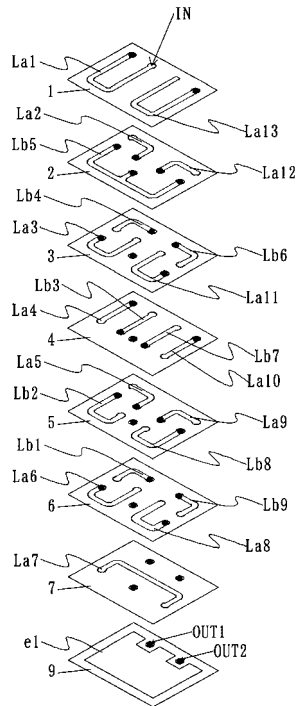
50

1 ~ 9 : グリーンシート

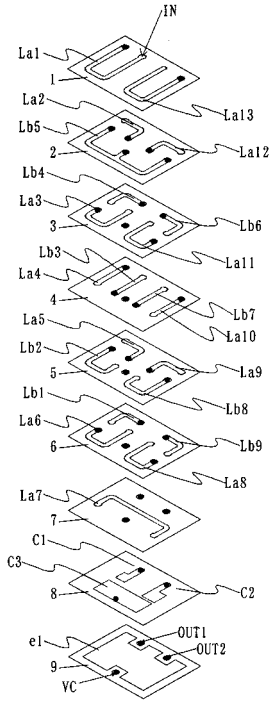
【図1】



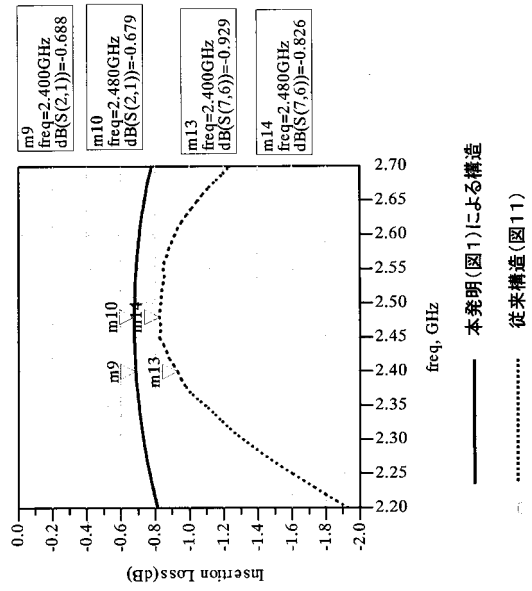
【図2】



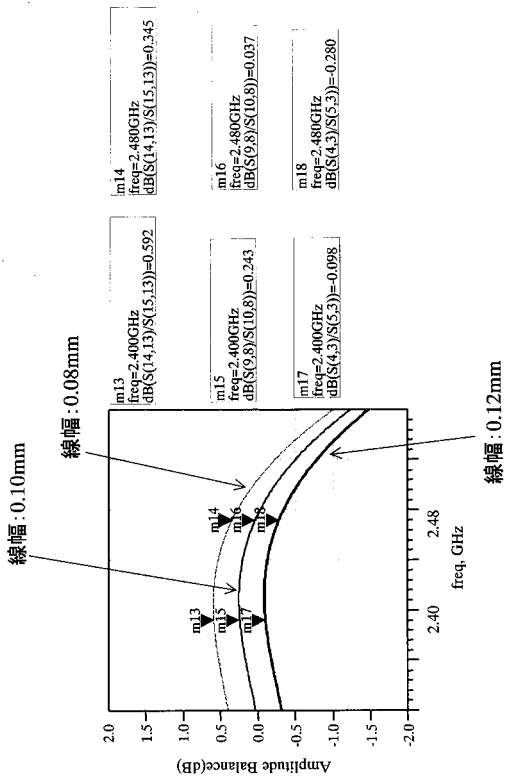
【 図 3 】



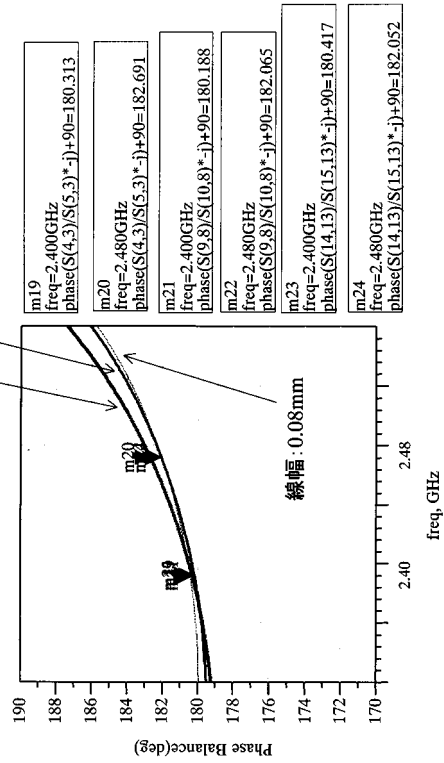
【 図 4 】



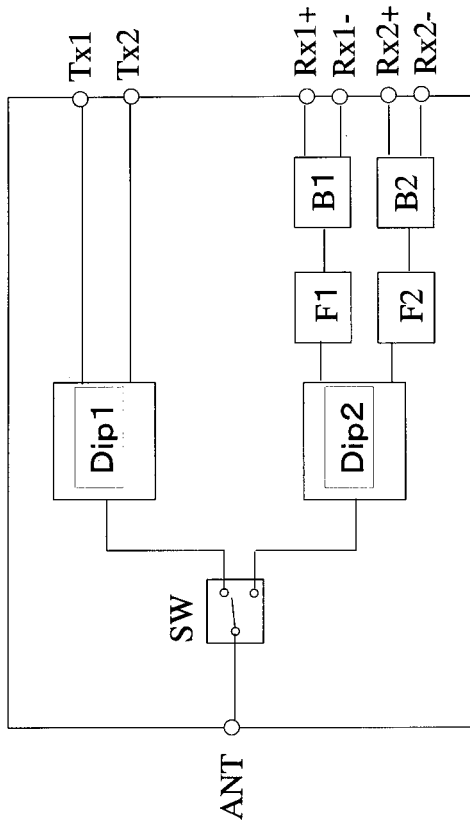
【 図 5 】



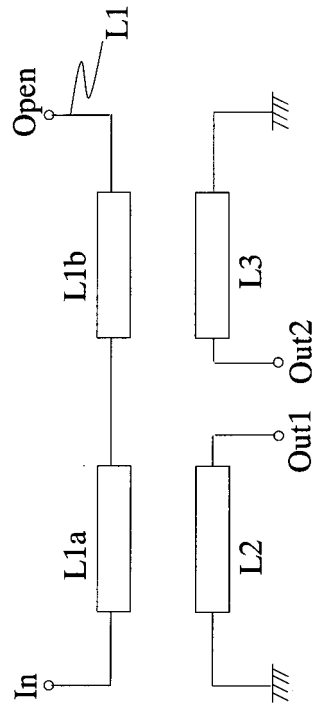
【 図 6 】



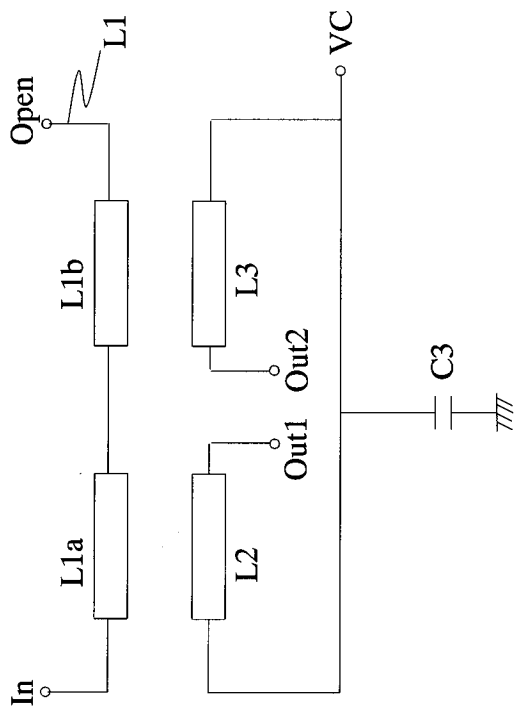
【 図 7 】



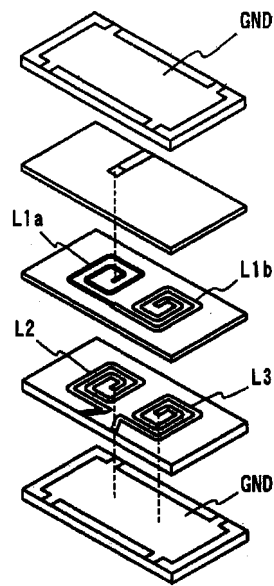
【 図 8 】



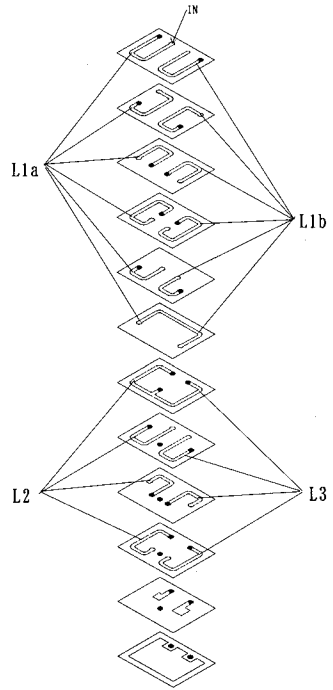
【 図 9 】



【 図 10 】



【 図 1 1 】



---

フロントページの続き

- (56)参考文献 特開平08 - 213239 (JP, A)  
特開平11 - 205065 (JP, A)  
特開平08 - 191016 (JP, A)  
特開2002 - 299127 (JP, A)  
特開平08 - 064420 (JP, A)  
特開2002 - 359120 (JP, A)  
特開平08 - 264321 (JP, A)  
特開2002 - 190413 (JP, A)  
特開2002 - 343643 (JP, A)  
特開2003 - 143033 (JP, A)  
特開2002 - 344347 (JP, A)  
特開2002 - 118487 (JP, A)  
特開2003 - 018039 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01F 19/06  
H01P 5/10