

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 17 年 9 月 2 日 (2005.9.2)

【公開番号】特開 2002-23697 (P2002-23697A)

【公開日】平成 14 年 1 月 23 日 (2002.1.23)

【出願番号】特願 2001-119070 (P2001-119070)

【国際特許分類第 7 版】

G 0 9 G 3/30

G 0 9 F 9/30

G 0 9 G 3/20

H 0 5 B 33/08

H 0 5 B 33/12

H 0 5 B 33/14

【F I】

G 0 9 G 3/30 J

G 0 9 F 9/30 3 3 8

G 0 9 F 9/30 3 6 5

G 0 9 G 3/20 6 1 1 H

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 4 1 A

G 0 9 G 3/20 6 4 1 F

G 0 9 G 3/20 6 7 0 K

G 0 9 G 3/20 6 8 0 P

G 0 9 G 3/20 6 8 0 S

G 0 9 G 3/20 6 8 0 V

H 0 5 B 33/08

H 0 5 B 33/12 B

H 0 5 B 33/14 B

【手続補正書】

【提出日】平成 17 年 3 月 7 日 (2005.3.7)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】発光装置及びその駆動方法

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 のゲート信号線駆動回路と、第 2 のゲート信号線駆動回路と、画素とを有し、

前記画素は、E L 素子と、前記 E L 素子の発光をそれぞれ制御する第 1 の T F T 及び第 2 の T F T と、前記第 1 の T F T 及び第 2 の T F T の駆動を制御する第 3 の T F T 及び第 4 の T F T とを有し、

前記第 1 の T F T と前記第 2 の T F T は並列に接続されており、

前記第1のゲート信号線駆動回路によって前記第3のTFTの駆動が制御され、  
前記第2のゲート信号線駆動回路によって前記第4のTFTの駆動が制御され、  
前記第3のTFTまたは前記第4のTFTによって前記EL素子の発光又は非発光が制御されることを特徴とする発光装置。

【請求項2】

第1のゲート信号線駆動回路と、第2のゲート信号線駆動回路と、画素とを有し、  
前記画素は、EL素子と、前記EL素子の発光をそれぞれ制御する第1のTFT及び第2のTFTと、前記第1のTFT及び第2のTFTの駆動を制御する第3のTFT及び第4のTFTとを有し、  
前記第1のTFTと前記第2のTFTは並列に接続されており、  
前記第1のゲート信号線駆動回路によって前記第3のTFTの駆動が制御され、  
前記第2のゲート信号線駆動回路によって前記第4のTFTの駆動が制御され、  
前記第3のTFTによって前記第1のTFT及び前記第2のTFTは選択され、前記第4のTFTによって、前記第1のTFT及び前記第2のTFTのゲート電位が消去され、  
前記EL素子の発光又は非発光が制御されることを特徴とする発光装置。

【請求項3】

第1のゲート信号線駆動回路と、第2のゲート信号線駆動回路と、画素とを有し、  
前記複数の画素は、EL素子と、前記EL素子の発光をそれぞれ制御する第1のTFT及び第2のTFTと、前記第1のTFT及び第2のTFTの駆動を制御する第3のTFT及び第4のTFTとを有し、  
前記第1のTFTと前記第2のTFTは並列に接続されており、  
前記第1のゲート信号線駆動回路によって前記第3のTFTの駆動が制御され、  
前記第2のゲート信号線駆動回路によって前記第4のTFTの駆動が制御され、  
前記第3のTFTまたは前記第4のTFTによって前記複数のEL素子の発光する時間を制御することで階調表示を行うことを特徴とする発光装置。

【請求項4】

第1のゲート信号線駆動回路と、第2のゲート信号線駆動回路と、画素とを有し、  
前記複数の画素は、EL素子と、第3のTFTと、第4のTFTと、第1のTFTと、第2のTFTとを有し、  
前記第1のTFTと前記第2のTFTは並列に接続されており、  
前記第1のゲート信号線駆動回路から出力される第1のゲート信号によって前記第3のTFTの駆動が制御され、  
前記第2のゲート信号線駆動回路から出力される第2のゲート信号によって前記第4のTFTの駆動が制御され、  
前記第3のTFTまたは前記第4のTFTによって前記第1のTFT及び前記第2のTFTの駆動が制御され、  
前記第1のTFT及び前記第2のTFTによって前記EL素子の発光又は非発光が制御されることを特徴とする発光装置。

【請求項5】

第1のゲート信号線駆動回路と、第2のゲート信号線駆動回路と、画素とを有し、  
前記複数の画素は、EL素子と、第3のTFTと、第4のTFTと、第1のTFTと、第2のTFTとを有し、  
前記第1のTFTと前記第2のTFTは並列に接続されており、  
前記第1のゲート信号線駆動回路から出力される第1のゲート信号によって前記第3のTFTの駆動が制御され、  
前記第2のゲート信号線駆動回路から出力される第2のゲート信号によって前記第4のTFTの駆動が制御され、  
前記第3のTFTまたは前記第4のTFTによって前記第1のTFT及び前記第2のTFTの駆動が制御され、  
前記第1のTFT及び前記第2のTFTによって前記EL素子の発光する時間が制御さ

れることで、階調表示が行われることを特徴とする発光装置。

【請求項 6】

ソース信号線駆動回路と、第 1 のゲート信号線駆動回路と、第 2 のゲート信号線駆動回路と、画素部と、前記ソース信号線駆動回路に接続された複数のソース信号線と、前記第 1 のゲート信号線駆動回路に接続された複数の第 1 のゲート信号線と、前記第 2 のゲート信号線駆動回路に接続された複数の第 2 のゲート信号線と、複数の電源供給線とを有し、

前記画素部は複数の画素を有しており、

前記複数の画素は、第 3 の T F Tと、第 1 の T F Tと、第 2 の T F Tと、第 4 の T F Tと、E L 素子とをそれぞれ有し、

前記第 1 の T F T と前記第 2 の T F T は並列に接続されており、

前記第 3 の T F T が有するゲート電極は、前記複数の第 1 のゲート信号線のいずれか 1 つと接続されており、

前記第 3 の T F T が有するソース領域とドレイン領域は、一方は前記複数のソース信号線のいずれか 1 つと接続され、他方は前記第 1 の T F T が有するゲート電極及び前記第 2 の T F T が有するゲート電極と接続されており、

前記第 4 の T F T が有するゲート電極は前記複数の第 2 のゲート信号線のいずれか 1 つと接続されており、

前記第 4 の T F T が有するソース領域とドレイン領域は、一方は前記電源供給線と接続され、他方は前記第 1 及び前記第 2 の T F T が有するゲート電極と接続されており、

前記第 1 の T F T が有するソース領域及び前記第 2 の T F T が有するソース領域は前記電源供給線に接続されており、

前記第 1 の T F T が有するドレイン領域及び前記第 2 の T F T が有するドレイン領域は前記 E L 素子に接続されていることを特徴とする発光装置。

【請求項 7】

ソース信号線駆動回路と、第 1 のゲート信号線駆動回路と、第 2 のゲート信号線駆動回路と、画素部と、前記ソース信号線駆動回路に接続された複数のソース信号線と、前記第 1 のゲート信号線駆動回路に接続された複数の第 1 のゲート信号線と、前記第 2 のゲート信号線駆動回路に接続された複数の第 2 のゲート信号線と、複数の電源供給線とを有し、

前記画素部は複数の画素を有しており、

前記複数の画素は、第 3 の T F Tと、第 1 の T F Tと、第 2 の T F Tと、第 4 の T F Tと、E L 素子とをそれぞれ有し、

前記第 1 の T F T と前記第 2 の T F T は並列に接続されており、

前記 E L 素子は、画素電極と、一定の電位に保たれた対向電極と、前記画素電極と前記対向電極の間に設けられた E L 層とを有しており、

前記第 3 の T F T が有するゲート電極は、前記複数の第 1 のゲート信号線のいずれか 1 つと接続されており、

前記第 3 の T F T が有するソース領域とドレイン領域は、一方は前記複数のソース信号線のいずれか 1 つと接続され、他方は前記第 1 の T F T が有するゲート電極及び前記第 2 の T F T が有するゲート電極と接続されており、

前記第 4 の T F T が有するゲート電極は前記複数の第 2 のゲート信号線のいずれか 1 つと接続されており、

前記第 4 の T F T が有するソース領域とドレイン領域は、一方は前記電源供給線と接続され、他方は前記第 1 及び前記第 2 の T F T が有するゲート電極と接続されており、

前記第 1 の T F T が有するソース領域及び前記第 2 の T F T が有するソース領域は前記電源供給線に接続されており、

前記第 1 の T F T が有するドレイン領域及び前記第 2 の T F T が有するドレイン領域は前記 E L 素子が有する画素電極に接続されていることを特徴とする発光装置。

【請求項 8】

請求項 7 において、前記画素電極が陽極である場合、前記第 1 の T F T 及び前記第 2 の T F T は p チャネル型 T F T であることを特徴とする発光装置。

## 【請求項 9】

請求項 7 において、前記画素電極が陰極である場合、前記第 1 の T F T 及び前記第 2 の T F T は n チャネル型 T F T であることを特徴とする発光装置。

## 【請求項 10】

請求項 7 乃至請求項 9 のいずれか一において、前記画素電極と、前記第 1 の T F T が有するドレイン領域及び前記第 2 の T F T が有するドレイン領域とは、直接、もしくは少なくとも 1 つの配線を介して接続されており、

前記画素電極が、前記第 1 の T F T が有するドレイン領域及び前記第 2 の T F T が有するドレイン領域、もしくは前記少なくとも 1 つの配線と接続している領域の上に絶縁膜が形成されていることを特徴とする発光装置。

## 【請求項 11】

請求項 10 において、前記絶縁膜は遮光性を有していることを特徴とする発光装置。

## 【請求項 12】

ソース信号線と、第 1 のゲート信号線と、第 2 のゲート信号線と、電源供給線と、第 3 の T F T と、第 1 の T F T と、第 2 の T F T と、第 4 の T F T と、E L 素子とを有する画素を複数有し、

前記第 3 の T F T が有するゲート電極は、前記第 1 のゲート信号線に接続されており、

前記第 3 の T F T が有するソース領域とドレイン領域は、一方は前記ソース信号線に、他方は前記第 1 及び前記第 2 の T F T が有するゲート電極に接続されており、

前記第 1 の T F T と前記第 2 の T F T は並列に接続されており、

前記第 4 の T F T が有するゲート電極は前記第 2 のゲート信号線に接続されており、

前記第 4 の T F T が有するソース領域とドレイン領域は、一方は前記電源供給線に、他方は前記第 1 及び前記第 2 の T F T が有するゲート電極に接続されており、

前記第 1 及び前記第 2 の T F T が有するソース領域は前記電源供給線に接続されており、

、

前記第 1 及び前記第 2 の T F T が有するドレイン領域は前記 E L 素子に接続されていることを特徴とする発光装置。

## 【請求項 13】

請求項 1 乃至請求項 12 のいずれか一において、前記 E L 層は低分子系有機物質またはポリマー系有機物質であることを特徴とする発光装置。

## 【請求項 14】

請求項 13 において、前記低分子系有機物質は、A l q<sub>3</sub> (トリス - 8 - キノリライト - アルミニウム) または T P D (トリフェニルアミン誘導体) からなることを特徴とする発光装置。

## 【請求項 15】

請求項 13 において、前記ポリマー系有機物質は、P P V (ポリフェニレンビニレン)、P V K (ポリビニルカルバゾール) またはポリカーボネートからなることを特徴とする発光装置。

## 【請求項 16】

請求項 1 乃至請求項 15 のいずれか一において、

前記第 1 の T F T が有するゲート電極及び前記第 2 の T F T が有するゲート電極に接続されたゲート配線と、前記複数の電源供給線のうちいずれか 1 つと接続された容量配線とを有し、

前記第 3 の T F T、前記第 4 の T F T、前記第 1 の T F T 及び前記第 2 の T F T が有するゲート絶縁膜が、前記ゲート配線と前記容量配線との間に設けられていることを特徴とする発光装置。

## 【請求項 17】

請求項 6 乃至請求項 16 のいずれか一において、前記複数の画素のうち、前記複数の第 1 のゲート信号線が設けられている方向に沿って並んでいるいずれか 2 つの画素は、前記複数の電源供給線のうちのいずれか 1 つを挟んで隣り合っており、

前記 2 つの画素がそれぞれ有する第 1 の T F T のソース領域及び第 2 の T F T のソース領域は、前記複数の電源供給線のうちのいずれか 1 つに接続されていることを特徴とする発光装置。

【請求項 18】

請求項 6 乃至請求項 17 のいずれか一において、前記複数の第 1 のゲート信号線が設けられている方向に沿って並んでいるいずれか 2 つの画素は、前記複数の第 2 のゲート信号線のうちのいずれか 1 つを挟んで隣り合っており、前記 2 つの画素がそれぞれ有する第 1 の T F T のゲート電極及び第 2 の T F T のゲート電極は、前記複数の第 2 のゲート信号線のうちのいずれか 1 つに接続されており、

前記 2 つの画素がそれぞれ有する第 1 の T F T のソース領域及び第 2 の T F T のソース領域は、前記複数の電源供給線のうちのいずれか 1 つに接続されていることを特徴とする発光装置。

【請求項 19】

請求項 6 乃至請求項 17 のいずれか一において、前記複数の第 1 のゲート信号線と、前記複数の第 2 のゲート信号線は平行に設けられていることを特徴とする発光装置。

【請求項 20】

請求項 19 において、前記複数の第 1 のゲート信号線と、前記複数の第 2 のゲート信号線が、絶縁膜を間に挟んで重なっていることを特徴とする発光装置。

【請求項 21】

請求項 6 乃至請求項 20 のいずれか一において、前記複数のソース信号線と、前記複数の電源供給線とは平行に設けられていることを特徴とする発光装置。

【請求項 22】

請求項 21 において、前記複数のソース信号線と、前記複数の電源供給線とは、絶縁膜を間に挟んで重なっていることを特徴とする発光装置。

【請求項 23】

請求項 6 乃至請求項 22 のいずれか一において、前記複数の第 1 のゲート信号線と、前記複数の電源供給線は平行に設けられていることを特徴とする発光装置。

【請求項 24】

請求項 23 において、前記複数の第 1 のゲート信号線と、前記複数の電源供給線とは、絶縁膜を間に挟んで重なっていることを特徴とする発光装置。

【請求項 25】

請求項 6 乃至請求項 24 のいずれか一において、前記複数の第 2 のゲート信号線と、前記複数の電源供給線とは平行に設けられていることを特徴とする発光装置。

【請求項 26】

請求項 25 において、前記複数の第 2 のゲート信号線と、前記複数の電源供給線とは、絶縁膜を間に挟んで重なっていることを特徴とする発光装置。

【請求項 27】

請求項 1 乃至請求項 26 のいずれか一において、前記第 1 の T F T 及び前記第 2 の T F T は同じ極性を有することを特徴とする発光装置。

【請求項 28】

請求項 1 乃至請求項 27 のいずれか一において、前記第 3 の T F T、前記第 4 の T F T、前記第 1 の T F T または前記第 2 の T F T がトップゲート型の T F T であることを特徴とする発光装置。

【請求項 29】

請求項 1 乃至請求項 27 のいずれか一において、前記第 3 の T F T、前記第 4 の T F T、前記第 1 の T F T または前記第 2 の T F T がボトムゲート型の T F T であることを特徴とする発光装置。

【請求項 30】

請求項 6 乃至請求項 29 のいずれか一において、前記ソース信号線駆動回路はシフトレジスタ、第 1 のラッチ及び第 2 のラッチを有していることを特徴とする発光装置。

## 【請求項 3 1】

請求項 3 0 において、前記第 1 のラッチまたは前記第 2 のラッチは、2 つのクロックドインバーターと、2 つのインバーターとを有していることを特徴とする発光装置。

## 【請求項 3 2】

請求項 1 乃至請求項 3 2 のいずれか一に記載の発光装置を用いたことを特徴とするコンピュータ。

## 【請求項 3 3】

請求項 1 乃至請求項 3 2 のいずれか一に記載の発光装置を用いたことを特徴とするビデオカメラ。

## 【請求項 3 4】

請求項 1 乃至請求項 3 2 のいずれか一に記載の発光装置を用いたことを特徴とする DVD プレーヤー。

## 【請求項 3 5】

EL 素子と、前記 EL 素子の発光をそれぞれ制御する第 1 の TFT 及び第 2 の TFT とを有し、前記第 1 の TFT と前記第 2 の TFT は並列に接続された発光装置の駆動方法であって、

1 フレーム期間内に  $n$  個の書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  と、 $(m-1)$  個の消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  ( $m$  は 2 から  $n$  までの任意の数) とが設けられており、

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  のうち、書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{am}$  と、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  とはそれぞれ互いに一部重なっており

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  のそれぞれが開始されてから、前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  のそれぞれの次に出現する書き込み期間もしくは前記消去期間が開始されるまでの期間が表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$  となり、

前記表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$  の長さの比が  $2^0 : 2^1 : \dots : 2^{(n-1)}$  となるため、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  のそれぞれが開始されてから、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  のそれぞれの次に出現する書き込み期間が開始されるまでの期間に、非表示期間  $T_{d1}$ 、 $T_{d2}$ 、...、 $T_{d(m-1)}$  を設け、

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  において、デジタルビデオ信号を前記第 1 の TFT が有するゲート電極及び前記第 2 の TFT が有するゲート電極へ入力し、

前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  において、前記第 1 の TFT が有するゲート電極及び前記第 2 の TFT が有するゲート電極へ入力された前記デジタルビデオ信号を消去し、

前記デジタルビデオ信号によって、前記表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$  において前記 EL 素子が発光するか発光しないかを選択することを特徴とする発光装置の駆動方法。

## 【請求項 3 6】

第 1 のゲート信号線駆動回路と、第 2 のゲート信号線駆動回路と、画素とを有し、

前記画素は、EL 素子と、前記 EL 素子の発光をそれぞれ制御する第 1 の TFT 及び第 2 の TFT と、前記第 1 の TFT 及び第 2 の TFT の駆動を制御する第 3 の TFT 及び第 4 の TFT とを有し、前記第 1 の TFT と前記第 2 の TFT は並列に接続されており、発光装置の駆動方法であって、

1 フレーム期間内に  $n$  個の書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  と、 $(m-1)$  個の消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  ( $m$  は 2 から  $n$  までの任意の数) とが設けられており、

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  のうち、書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{am}$  と、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  とはそれぞれ互いに一部重なっており

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  のそれぞれが開始されてから、前記書き

込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$ のそれぞれの次に出現する書き込み期間もしくは前記消去期間が開始されるまでの期間が表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$ となり、

前記表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$ の長さの比が  $2^0 : 2^1 : \dots : 2^{(n-1)}$  となるため、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$ のそれぞれが開始されてから、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$ のそれぞれの次に出現する書き込み期間が開始されるまでの期間に、非表示期間  $T_{d1}$ 、 $T_{d2}$ 、...、 $T_{d(m-1)}$ を設け、

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$ において、前記第1のゲート信号線駆動回路によって、前記第3のTFTが選択され、前記選択された第3のTFTによって前記第1のTFT及び前記第2のTFTが選択され、デジタルビデオ信号を前記第1のTFTが有するゲート電極及び前記第2のTFTが有するゲート電極へ入力し、

前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$ において、前記第2のゲート信号線駆動回路によって、前記第4のTFTが選択され、前記選択された第4のTFTによって前記第1のTFT及び前記第2のTFTが選択され、前記第1のTFTが有するゲート電極及び前記第2のTFTが有するゲート電極に入力された前記デジタルビデオ信号を消去し、

前記デジタルビデオ信号によって、前記表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$ において前記EL素子が発光するか発光しないかを選択することを特徴とする発光装置の駆動方法

。

#### 【請求項37】

ソース信号線駆動回路と、第1のゲート信号線駆動回路と、第2のゲート信号線駆動回路と、画素部と、前記ソース信号線駆動回路に接続された複数のソース信号線と、前記第1のゲート信号線駆動回路に接続された複数の第1のゲート信号線と、前記第2のゲート信号線駆動回路に接続された複数の第2のゲート信号線と、複数の電源供給線とを有し、

前記画素部は複数の画素を有しており、

前記複数の画素は、第3のTFTと、第1のTFTと、第2のTFTと、第4のTFTと、EL素子とをそれぞれ有し、

前記第1のTFTと前記第2のTFTは並列に接続されており、

前記第3のTFTが有するゲート電極は、前記複数の第1のゲート信号線のいずれか1つと接続されており、

前記第3のTFTが有するソース領域とドレイン領域は、一方は前記複数のソース信号線のいずれか1つと接続され、他方は前記第1のTFTが有するゲート電極及び前記第2のTFTが有するゲート電極と接続されており、

前記第4のTFTが有するゲート電極は前記複数の第2のゲート信号線のいずれか1つと接続されており、

前記第4のTFTが有するソース領域とドレイン領域は、一方は前記電源供給線と接続され、他方は前記第1及び前記第2のTFTが有するゲート電極と接続されており、

前記第1のTFTが有するソース領域及び前記第2のTFTが有するソース領域は前記電源供給線に接続されており、

前記第1のTFTが有するドレイン領域及び前記第2のTFTが有するドレイン領域は前記EL素子に接続された発光装置の駆動方法であって、

1フレーム期間内に  $n$  個の書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$ と、 $(m-1)$  個の消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  ( $m$ は2から  $n$  までの任意の数)とが設けられており、

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$ のうち、書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{am}$ と、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$ とはそれぞれ互いに一部重なっており

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$ のそれぞれが開始されてから、前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$ のそれぞれの次に出現する書き込み期間もしくは前記消去期間が開始されるまでの期間は表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$ であり、

前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$ のそれぞれが開始されてから、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$ のそれぞれの次に出現する書き込み期間が

開始されるまでの期間が非表示期間  $T_{d1}$ 、 $T_{d2}$ 、...、 $T_{d(m-1)}$  であり、

前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  のそれぞれが開始されてから、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  のそれぞれの次に出現する書き込み期間が開始されるまでの期間が非表示期間  $T_{d1}$ 、 $T_{d2}$ 、...、 $T_{d(m-1)}$  であり、

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  において、前記ソース信号線駆動回路から出力されたデジタルビデオ信号を前記第 1 の TFT が有するゲート電極及び前記第 2 の TFT が有するゲート電極へ入力し、

前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  において、前記第 1 の TFT が有するゲート電極及び前記第 2 の TFT が有するゲート電極に入力された前記デジタルビデオ信号を消去し、

前記デジタルビデオ信号によって、前記表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$  において前記複数の EL 素子が発光するか発光しないかが選択され、

前記表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$  の長さの比を、 $2^0 : 2^1 : \dots : 2^{(n-1)}$  で表すことを特徴とする発光装置の駆動方法。

#### 【請求項 38】

ソース信号線駆動回路と、第 1 のゲート信号線駆動回路と、第 2 のゲート信号線駆動回路と、画素部と、前記ソース信号線駆動回路に接続された複数のソース信号線と、前記第 1 のゲート信号線駆動回路に接続された複数の第 1 のゲート信号線と、前記第 2 のゲート信号線駆動回路に接続された複数の第 2 のゲート信号線と、複数の電源供給線とを有し、

前記画素部は複数の画素を有しており、

前記複数の画素は、第 3 の TFT と、第 1 の TFT と、第 2 の TFT と、第 4 の TFT と、EL 素子とをそれぞれ有し、

前記第 1 の TFT と前記第 2 の TFT は並列に接続されており、

前記 EL 素子は、画素電極と、一定の電位に保たれた対向電極と、前記画素電極と前記対向電極の間に設けられた EL 層とを有しており、

前記第 3 の TFT が有するゲート電極は、前記複数の第 1 のゲート信号線のいずれか 1 つと接続されており、

前記第 3 の TFT が有するソース領域とドレイン領域は、一方は前記複数のソース信号線のいずれか 1 つと接続され、他方は前記第 1 の TFT が有するゲート電極及び前記第 2 の TFT が有するゲート電極と接続されており、

前記第 4 の TFT が有するゲート電極は前記複数の第 2 のゲート信号線のいずれか 1 つと接続されており、

前記第 4 の TFT が有するソース領域とドレイン領域は、一方は前記電源供給線と接続され、他方は前記第 1 及び前記第 2 の TFT が有するゲート電極と接続されており、

前記第 1 の TFT が有するソース領域及び前記第 2 の TFT が有するソース領域は前記電源供給線に接続されており、

前記第 1 の TFT 第 1 の TFT が有するドレイン領域及び前記第 2 の TFT が有するドレイン領域は前記 EL 素子が有する画素電極に接続された発光装置の駆動方法であって、

1 フレーム期間内に  $n$  個の書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  と、 $(m-1)$  個の消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  ( $m$  は 2 から  $n$  までの任意の数) とが設けられており、

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  のうち、書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{am}$  と、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  とはそれぞれ互いに一部重なっており

前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  のそれぞれが開始されてから、前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$  のそれぞれの次に出現する書き込み期間もしくは消去期間が開始されるまでの期間が表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{r(m-1)}$  であり、

前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  のそれぞれが開始されてから、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$  のそれぞれの次に出現する書き込み期間が開始されるまでの期間が非表示期間  $T_{d1}$ 、 $T_{d2}$ 、...、 $T_{dn}$  であり、



前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$ において、前記ソース信号線駆動回路から出力されたデジタルビデオ信号を前記第1のTFTが有するゲート電極及び前記第2のTFTが有するゲート電極へ入力し、

前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$ において、前記第1のTFTが有するゲート電極及び前記第2のTFTが有するゲート電極に入力された前記デジタルビデオ信号を消去し、

前記デジタルビデオ信号によって、前記表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$ において前記複数のEL素子が発光するか発光しないかを選択し、

前記表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$ の長さの比は、 $2^0 : 2^1 : \dots : 2^{(n-1)}$ で表されることを特徴とする発光装置の駆動方法。

【請求項39】

請求項35乃至請求項38のいずれか一において、

前記表示期間  $T_{r1}$ 、 $T_{r2}$ 、...、 $T_{rn}$ が出現する順序はランダムであることを特徴とする発光装置の駆動方法。

【請求項40】

請求項35乃至請求項39のいずれか一において、

前記非表示期間  $T_{d1}$ 、 $T_{d2}$ 、...、 $T_{d(m-1)}$ のうち一番長い非表示期間が、フレーム期間中において一番最後に出現することを特徴とする発光装置の駆動方法。

【請求項41】

請求項35乃至請求項40のいずれか一において、前記書き込み期間  $T_{a1}$ 、 $T_{a2}$ 、...、 $T_{an}$ は互いに重なっていないことを特徴とする発光装置の駆動方法。

【請求項42】

請求項35乃至請求項41のいずれか一において、前記消去期間  $T_{e1}$ 、 $T_{e2}$ 、...、 $T_{e(m-1)}$ は互いに重なっていないことを特徴とする発光装置の駆動方法。

【請求項43】

請求項35乃至請求項42のいずれか一において、前記第1のTFTまたは前記第2のTFTは、線形領域で駆動することを特徴とする発光装置の駆動方法。