

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7648609号
(P7648609)

(45)発行日 令和7年3月18日(2025.3.18)

(24)登録日 令和7年3月10日(2025.3.10)

(51)国際特許分類

F I

G 0 5 F 1/56 (2006.01) G 0 5 F 1/56 3 1 0 K

請求項の数 19 (全19頁)

(21)出願番号	特願2022-518192(P2022-518192)	(73)特許権者	507107291
(86)(22)出願日	令和2年9月21日(2020.9.21)		テキサス インスツルメンツ インコーポ
(65)公表番号	特表2022-549254(P2022-549254 A)		レイテッド
(43)公表日	令和4年11月24日(2022.11.24)		アメリカ合衆国 テキサス州 7 5 2 6 5
(86)国際出願番号	PCT/US2020/051738		ー5 4 7 4 ダラス メール ステーション
(87)国際公開番号	WO2021/055923	(74)代理人	3 9 9 9 ピーオーボックス 6 5 5 4 7 4
(87)国際公開日	令和3年3月25日(2021.3.25)		230129078
審査請求日	令和5年9月14日(2023.9.14)		弁護士 佐藤 仁
(31)優先権主張番号	62/903,632	(73)特許権者	390020248
(32)優先日	令和1年9月20日(2019.9.20)		日本テキサス・インスツルメンツ合同会
(33)優先権主張国・地域又は機関	米国(US)		社
(31)優先権主張番号	16/674,577	(72)発明者	東京都港区港南一丁目2番70号
(32)優先日	令和1年11月5日(2019.11.5)		メヘディ ハッサン
最終頁に続く			アメリカ合衆国 7 5 0 2 5 テキサス州
			ブレイノ, ワシュバーン ドライブ 8
			最終頁に続く

(54)【発明の名称】 L D Oのための事前調節器

(57)【特許請求の範囲】

【請求項1】

電子デバイスであって、
電圧調節器回路であって、

上側供給電圧と事前調節器出力ノードとの間に結合されるパワーN型電界効果トランジスタ（N F E T）であって、第1のノードに結合されるゲートを有する、前記パワーN F E Tと、

前記上側供給電圧と前記第1のノードとの間に結合される第1のP型電界効果トランジスタ（P F E T）と、

前記第1のノードと下側供給電圧との間に結合されるダイオード素子と、

を含む、前記電圧調節器回路と、

前記上側供給電圧と前記事前調節器出力ノードとの間に結合されるパワーP型電界効果トランジスタ（P F E T）を含むバイパス回路と、

前記上側供給電圧が調節閾値電圧より大きいときに前記バイパス回路をオフにするように構成される比較回路であって、

前記上側供給電圧に結合される第1の端子と第2のノードに結合される第2の端子とを有する第1の抵抗器と、

前記第2のノードに結合される第1の端子と第2の端子とを有する第2の抵抗器と、

前記第2の抵抗器の第2の端子と前記下側供給電圧との間に結合される第1のN F E Tであって、前記第2の抵抗器の第2の端子に結合されるゲートを有する、前記第1のN F E

Tと、

前記下側供給電圧に結合される第2のN F E Tであって、前記第1のN F E Tのゲートに結合されるゲートを有する、前記第2のN F E Tと、

前記上側供給電圧と前記第2のN F E Tとの間に結合される第2のP F E Tであって、前記第2のN F E Tと前記第1のP F E Tのゲートとに結合されるゲートを有する、前記第2のP F E Tと、

を含む、前記比較回路と、

を含む、電子デバイス。

【請求項2】

請求項1に記載の電子デバイスであって、

前記電圧調節器回路が、

前記パワーN F E Tのゲートと前記下側供給電圧との間に結合される第1のコンデンサと、

前記パワーN F E Tのソースと前記下側供給電圧との間に結合される第2のコンデンサと、

を更に含む、電子デバイス。

【請求項3】

請求項1に記載の電子デバイスであって、

前記ダイオード素子が、第1のツェナーダイオードを含む、電子デバイス。

【請求項4】

請求項3に記載の電子デバイスであって、

前記比較回路が、

前記上側供給電圧に結合される第3のP F E Tであって、前記第1のP F E Tのゲートに結合されるゲートを有する、前記第3のP F E Tと、

前記第3のP F E Tに直列に結合されるスイッチングP F E Tであって、前記第2のノードに結合されるゲートを有する、前記スイッチングP F E Tと、

前記スイッチングP F E Tと前記下側供給電圧との間に結合される第3のN F E Tであって、前記スイッチングP F E Tに結合されるゲートを有する、前記第3のN F E Tと、

前記上側供給電圧と第3のノードとの間に結合される第4のP F E Tであって、前記第1のP F E Tのゲートに結合されるゲートを有する、前記第4のP F E Tと、

前記第3のノードと前記下側供給電圧との間に結合される第4のN F E Tであって、前記第3のN F E Tのゲートに結合されるゲートを有する、前記第4のN F E Tと、

前記上側供給電圧と前記パワーP F E Tのゲートに結合される第4のノードとの間に結合される第5のP F E Tであって、前記第1のP F E Tのゲートに結合されるゲートを有する、前記第5のP F E Tと、

前記第4のノードと前記下側供給電圧との間に結合される第5のN F E Tであって、前記第3のノードに結合されるゲートを有する、前記第5のN F E Tと、

前記第5のN F E Tのゲートと前記下側供給電圧との間に結合される第2のツェナーダイオードと、

前記上側供給電圧と前記パワーP F E Tのゲートとの間に結合される第3のツェナーダイオードと、

前記上側供給電圧と前記パワーP F E Tのゲートとの間に結合される第3の抵抗器と、
を更に含む、電子デバイス。

【請求項5】

請求項1に記載の電子デバイスであって、

前記上側供給電圧と前記パワーP F E Tのゲートとの間に結合されるプルアップ回路であって、前記比較回路によって制御されるように結合される、前記プルアップ回路を更に含む、電子デバイス。

【請求項6】

請求項5に記載の電子デバイスであって、

10

20

30

40

50

前記プルアップ回路が、

前記上側供給電圧と第6のノードとの間に結合される第6のP F E Tであって、前記第1のP F E Tのゲートに結合されるゲートを有する、前記第6のP F E Tと、
前記第6のノードに結合される第7のP F E Tであって、ゲートを有する、前記第7のP F E Tと、

前記第7のP F E Tと前記下側供給電圧との間に結合される第6のN F E Tであって、前記第3のN F E Tのゲートに結合されるゲートを有する、前記第6のN F E Tと、

前記上側供給電圧に結合される第8のP F E Tであって、互いに結合されるゲートとドレインとを有する、第8のP F E Tと、

前記第8のP F E Tのドレインに結合される第9のP F E Tであって、互いに結合されるゲートとドレインとを有する、前記第9のP F E Tと、

10

前記第9のP F E Tのドレインと第5のノードとの間に結合される第10のP F E Tであって、互いに結合されるゲートとドレインとを有し、前記第10のP F E Tのゲートが前記第7のP F E Tのゲートに結合される、前記第10のP F E Tと、

前記第10のP F E Tのドレインと前記下側供給電圧との間に結合される第7のN F E Tであって、前記第3のN F E Tのゲートに結合されるゲートを有する、前記第7のN F E Tと、

前記上側供給電圧と前記第6のノードとの間に結合される第11のP F E Tであって、前記第6のノードに結合されるゲートを有する、前記第11のP F E Tと、

を含む、電子デバイス。

20

【請求項7】

請求項1に記載の電子デバイスであって、

前記電圧調節器回路と前記バイパス回路と前記比較回路とが集積回路（I C）チップ上に作製される、電子デバイス。

【請求項8】

請求項7に記載の電子デバイスであって、

少なくとも1つの回路に電力を提供するように構成されるL D O調節器であって、前記I Cチップ上に作製される、前記L D O調節器を更に含む、電子デバイス。

【請求項9】

請求項8に記載の電子デバイスであって、

前記I Cチップが、

A C／D Cコンバータに結合される第1のピンと、

接地面に結合される第2のピンと、

バッテリーに結合される第3のピンと、

前記バッテリーからの昇圧された出力電圧を提供する第4のピンと、

を含む、電子デバイス。

30

【請求項10】

請求項9に記載の電子デバイスであって、

一酸化炭素検出回路と、

光検出回路と、

ホーンドライバと、

前記一酸化炭素検出回路と前記光検出回路とからの出力を受け取るように結合されるマルチプレクサと、

を更に含む、

40

前記I Cチップが、前記一酸化炭素検出回路に結合される第1の複数のピンと、前記光検出回路に結合される第2の複数のピンと、前記ホーンドライバに結合される第3の複数のピンと、前記マルチプレクサに結合される第5のピンであって、前記出力を通信する、前記第5のピンとを更に含む、電子デバイス。

【請求項11】

請求項10に記載の電子デバイスであって、

50

煙検出器であって、前記第 1 の複数のピンに結合される一酸化炭素センサと、前記第 2 の複数のピンに結合される光センサと、前記第 3 の複数のピンに結合されるホーンと、マイクロコントローラとを含む、前記煙検出器を更に含み、

前記 IC チップが、前記マイクロコントローラに結合される第 4 の複数のピンを含み、前記第 4 の複数のピンが、前記第 5 のピンを含む、電子デバイス。

【請求項 12】

請求項 10 に記載の電子デバイスであって、
イオン検出回路を更に含み、

前記 IC チップが、前記イオン検出回路に結合される第 5 の複数のピンを更に含み、前記マルチプレクサが、前記イオン検出回路からの出力を受け取るように更に結合される、電子デバイス。

【請求項 13】

請求項 12 に記載の電子デバイスであって、
煙検出器であって、前記第 5 の複数のピンに結合されるイオンセンサを含む、前記煙検出器を更に含み、電子デバイス。

【請求項 14】

低電圧降下 (LDO) 調節器のための事前調節器回路を動作させる方法であって、
事前調節器入力ノードにおいて少なくとも 10 ボルトの差を有する下限と上限の間の範囲を有する上側供給電圧を受け取ることと、
比較回路を用いて前記上側供給電圧が調節閾値電圧より大きいかを判定することと、

前記上側供給電圧が前記調節閾値電圧より大きくない場合に前記 LDO 調節器に結合される事前調節器出力ノードに前記上側供給電圧を直接渡すことと、

前記上側供給電圧が前記調節閾値電圧より大きい場合に前記上側供給電圧を調節して調節された出力電圧を前記事前調節器出力ノードに提供することと、
を含み、

前記比較回路が、
上側供給電圧に結合される第 1 の端子と第 2 の端子とを有する第 1 の抵抗器と、
前記第 1 の抵抗器の第 2 の端子に結合される第 1 の端子と第 2 の端子とを有する第 2 の抵抗器と、

前記第 2 の抵抗器の第 2 の端子と下側供給電圧との間に結合される第 1 の N 型電界効果トランジスタ (N F E T) であって、前記第 2 の抵抗器の第 2 の端子に結合されるゲートを有する、前記第 1 の N F E T と、

前記下側供給電圧に結合される第 2 の N F E T であって、前記第 1 の N F E T のゲートに結合されるゲートを有する、前記第 2 の N F E T と、

前記上側供給電圧と前記第 2 の N F E T との間に結合される第 1 の P 型電界効果トランジスタ (P F E T) であって、前記第 2 の N F E T に結合されるゲートを有する、前記第 1 の P F E T と、

を含む、方法。

【請求項 15】

請求項 14 に記載の方法であって、
前記上側供給電圧を調節することが、ダイオード素子を用いてパワー N F E T のゲート電圧を制限することを含む、方法。

【請求項 16】

請求項 15 に記載の方法であって、
前記パワー N F E T として N 型 L D M O S F E T を用いることを更に含む、方法。

【請求項 17】

請求項 14 に記載の方法であって、
前記下限が、約 2 ボルトであり、前記上限が、約 15 ボルトである、方法。

【請求項 18】

請求項 17 に記載の方法であって、

前記調節閾値電圧が、約 4 V である、方法。

【請求項 19】

請求項 14 に記載の方法であって、

前記調節された出力電圧が、前記調節閾値電圧よりも大きい入力電圧に対して一定である、方法。

【発明の詳細な説明】

【技術分野】

【0001】

煙検出器などのデバイスにおいて、様々な電源を可能にするために広い入力電圧範囲が望ましい。例えば、交流（AC）を変換した直流（DC）を用いて電力供給し、バッテリーバックアップを用いるシステムでは、デバイスが 1.5 V の AC/DC 電源及び 2 V まで放電するバッテリーで動作することが必要とされる。この電源は、典型的には、デバイスにおける様々な増幅器及びドライバのための電力を管理する集積回路（IC）に接続されている。このような広範囲の電源電圧にわたって動作し得る IC は、設計者に多くの挑戦課題をもたらす。

【発明の概要】

【0002】

開示される実施形態は、パストランジスタのゲート上で、シンプルなクランプダイオードを用いて、例えば 4.0 V の調節閾値電圧よりも大きい上側供給電圧を調節する事前調節器回路を提供する。ゲートをクランプすることにより、出力電圧が下流の回路を損傷しないことが保証される。バイパススイッチにより、調節閾値電圧未満の上側供給電圧が調節器をバイパスし得る。比較回路が、バイパススイッチを開閉するために用いられる、上側供給電圧及び内部で生成される基準電圧を受け取る。事前調節器回路は、シンプルであり、LDO において高電圧デバイスを必要とせずに LDO の入力電圧を拡大し得る。

【0003】

一態様において、電子デバイスの一実施形態が開示される。電子デバイスは、上側供給電圧と事前調節器出力ノードとの間に結合されるパワー N 型電界効果トランジスタ（NFET）と、上側供給電圧と下側供給電圧との間のダイオード素子と直列に結合される電流源とを含み、パワー NFET のゲートが電流源と前記ダイオード素子との間の第 1 のノードに結合される電圧調節器回路と、上側供給電圧と事前調節器出力ノードとの間に結合されるパワー P 型電界効果トランジスタ（PFET）を含むバイパス回路と、上側供給電圧が調節閾値電圧よりも大きいときバイパス回路をオフにするよう結合される比較回路とを含む。

【0004】

別の態様において、低電圧降下（LDO）調節器のための事前調節器回路を動作させる方法の一実施形態が開示される。この方法は、入力ノードにおいて、少なくとも 10 ボルトの差を有する下限と上限の間の或る範囲を有する上側供給電圧を受け取ることと、上側供給電圧が調節閾値電圧より大きいかを判定することと、上側供給電圧が調節閾値電圧より大きくない場合、上側供給電圧を LDO 調節器に結合される事前調節器出力ノードに直接渡すことと、上側供給電圧が調節閾値電圧より大きい場合、上側供給電圧を調節して、電力事前調節器出力ノードに調節された出力電圧を提供することを含む。

【図面の簡単な説明】

【0005】

本開示の実施形態は、同様の参照符号が同様の要素を示す添付図面の図において、例として図示されており、これらに限定されるものではない。本開示における「或る」又は「一」実施形態についての異なる参照は、必ずしも同じ実施形態についての参照ではなく、そのような参照は少なくとも一つであることを意味し得ることに留意されたい。また、特定の特徴、構造、又は特性が或る実施形態に関連して記載されている場合、明示的に記載されているかどうかにかかわらず、他の実施形態に関連して、このような特徴、構造、又は特性を実現することは当業者の知識の範囲内であると言える。本明細書で用いられるよ

10

20

30

40

50

うに、「結合」又は「結合する」という用語は、無線接続を含み得る「通信可能に結合される」の場合のように限定されない限り、間接的又は直接的な電気接続を意味するものとする。そのため、第1のデバイスが第2のデバイスに結合する場合、その接続は、直接電気接続によるもの、又は、他のデバイス及び接続を介した間接電気接続によるものとし得る。

【0006】

本開示の一つ又は複数の例示の実施形態を図示するために、添付の図面が本明細書に組み込まれ、その一部を構成する。本開示の様々な利点及び特徴は、下記の詳細な説明を添付の特許請求の範囲と併せ読み、添付の図面を参照すれば理解されよう。

【0007】

【図1】本開示の或る実施形態に従った事前調節器回路のハイレベルブロック図である。

【0008】

【図2】本開示の或る実施形態に従った事前調節器回路の実装を示す。

【0009】

【図2A】本開示の或る実施形態に従った事前調節器回路の実装を示す。

【0010】

【図3】本開示の或る実施形態に従って、事前調節器回路に入力電圧4Vの電力を供給し、負荷をかけたときの入出力電圧を示す。

【0011】

【図4】本開示の或る実施形態に従って、事前調節器回路に入力電圧15Vの電力を供給し、負荷をかけたときの入出力電圧を示す。

【0012】

【図5】本開示の或る実施形態に従って、4Vの入力電圧で動作するときの低温及び高温時の事前調節器回路の総静止電流を示す。

【0013】

【図6】本開示の或る実施形態に従って、15Vの入力電圧で動作するときの低温及び高温時の事前調節器回路の総静止電流を示す。

【0014】

【図7】本開示の或る実施形態に従って事前調節器回路を利用する煙検出器のブロック図である。

【0015】

【図8】本開示の或る実施形態に従ってLDO調節器のための事前調節器回路を動作させる方法を示す。

【0016】

【図9A】先行技術に従ったLDOを用いて動作する煙検出器を示す。

【0017】

【図9B】先行技術に従った降圧型DC-DCコンバータを用いて動作する煙検出器を示す。

【発明を実施するための形態】

【0018】

ここで、本発明の具体的な実施形態を添付の図を参照して詳細に説明する。本発明の実施形態の下記の詳細な説明において、本発明をより完全に理解するために、多くの具体的な細部が記載されている。しかし、これらの具体的な細部なしで、本発明が実施され得ることが当業者には明らかであろう。他の例において、説明が不必要に煩雑になることを避けるために、周知の特徴は詳細に説明しない。

【0019】

バッテリー、又はAC/DCコンバータを介する主電源から電力が供給され得る、典型的な煙検出器において、広範囲な入力供給電圧が使用され得る。例えば、煙検出器は、12ボルトまで降圧される主電源に配線され得る。主電源又はバックアップ電源のいずれかとしてバッテリーを使用する場合、バッテリーは9Vバッテリーとしてもよく、又は、2本の単3

10

20

30

40

50

電池が3 Vを供給するために必要となり得る。入力電源に接続されるICチップは、いかなる信頼性の問題を許容することなしにこの広範囲な供給電圧を扱い得る必要がある。

【0020】

高電圧デバイスは大面積を必要とし、高速・低消費電流の用途には向かないため、このような広い電圧範囲を扱うためにIC内部にデバイスが必要になることによって難点が生じる。特に、煙検出器は低電力デバイスとして設計しなければならない。製品安全試験及び認証に世界的な影響力を有するUnderwriters Laboratories (UL) から認証を得るために、非AC電力による煙検出器は、家庭用3.3 Vリチウムバッテリーを用いて寿命が10年にならなければならない。また、入力電源において変動が生じ得る場合でも、回路は高い信頼性を維持しなければならない。

10

【0021】

ほとんどの実用的な用途では、ICの内部回路要素がこのような広範囲の入力供給を回避し得、低電圧用に設計され得るように、高電圧から一定の低電圧に降圧する固定降圧DC-DCコンバータ又はLDOを提供することによってこの問題を解決している。図9A及び図9Bは、そのような二つの先行技術による解決策を示す。

【0022】

図9Aにおいて、先行技術の煙検出器900Aは、入力ノード908において代替上側供給電圧としてAC/DC電源904及びバッテリー電源906を受け取るように結合される、LDO調節器902を含む。LDO調節器902はまた、内部回路、増幅器、ドライバなどを含み得る煙検出器アナログフロントエンド(AFE)912に結合される出力ノード910において内部供給電圧V_{internal}を提供するように結合される。LDO調節器902は、出力ノード910において提供される内部供給電圧V_{internal}を調節するために入力ノード908と出力ノード910との間に結合されるパワーP型電界効果トランジスタ(PFET)M_aを含む。差動増幅器914が、入力供給電圧に結合され、出力ノード910に容量的に結合される。差動増幅器914は、基準電圧V_{ref}を受け取るように結合される非反転入力を含む。差動増幅器914の反転入力、出力ノード910と接地面とし得る下側供給電圧との間に結合される抵抗分割器918を介して、出力ノード910からフィードバックを受け取るように結合される。

20

【0023】

図9Bにおいて、先行技術の煙検出器900Bは、入力ノード938において代替上側供給電圧としてAC/DC電源934及びバッテリー電源936を受け取るように結合される、DC-DCコンバータ932を含む。DC-DCコンバータ932はまた、やはり内部回路、増幅器、ドライバなどを含み得る煙検出器AFE942に結合される出力ノード940において内部供給電圧V_{internal}を提供するように結合される。DC-DCコンバータ932は、入力ノード938と下側供給電圧との間でローサイドパワーN型電界効果トランジスタ(NFET)M_{ls}と直列に結合されるハイサイドパワーPFET M_{hs}を含み、スイッチノードSWが、ハイサイドパワーPFET M_{hs}とローサイドパワーNFET M_{ls}の間に位置する。インダクタL1が、スイッチノードSWと出力ノード940との間に結合され、コンデンサC_{out}が、出力ノード940と接地面とし得る下側供給電圧との間に結合される。論理回路944が、ハイサイドパワーPFET M_hを駆動するハイサイドドライバ946に結合され、また、ローサイドパワーNFET M_lを駆動するローサイドドライバ948に結合される。

30

40

【0024】

LDO調節器又はDC-DCコンバータ回路は、増幅器のみならず、高精度基準電圧及びバイアス電流を必要とする専用回路である。こうした必要性は、電流消費を増加させる原因となる。必要な広い電圧範囲を扱うようにLDO調節器902又はDC-DCコンバータ932のいずれかを設計することは、付加的なシリコン領域、より多くのピン、及びより多い電力消費を必要とする。加えて、LDO調節器902又はDC-DCコンバータ932の出力を潜在的に可能な最低電源として2 Vに固定する場合、入力供給電圧を1.5 Vから2 Vに変換することは極めて非効率である。入力供給電圧を3.6 Vから変換する

50

ことさえ、そうしなければ用い得るヘッドルームが失われることを意味する。下記においてわかるように、開示される事前調節回路は、上側供給電圧が調節閾値電圧を超えて上昇する際に上側供給電圧を調節する一方で、上側供給電圧のより低い値に対してバイパス回路を提供することによって、この後者の問題に対処する。

【0025】

図1は、広範囲の入力電圧を受け取るように動作し、はるかに低い範囲内で動作する出力電圧を提供する事前調節回路102を含むシステム100のハイレベルブロック図である。事前調節回路102は、LDO調節器902又はDC-DCコンバータ932のいずれかほどには高入力電圧における高精度を提供しないが、代わりに、内部回路要素104の損傷を防ぐのに十分低い出力電圧を提供するが、回路を電力不足にさせない、シンプルな回路を利用する。事前調節回路102に続くLDO回路は、高電圧デバイスを必要とせず、低電圧に対してのみ設計され得る。

【0026】

事前調節回路102は、上側供給電圧VCCを提供する事前調節器入力ノード110と下側供給電圧との間に結合され、また、システム100のための内部回路要素104に事前調節器出力電圧Vpre-regを提供するよう結合される。内部回路要素104はやはり、例えば、LDO、ドライバなどを含み得る。上側供給電圧VCCが、一実施形態では約4Vである調節閾値電圧よりも大きいとき、パワーNFET MNOUTを含む電圧調節器回路101が、調節された出力電流を提供するために調節モードの間、動作する。電圧調節器回路101はまた、電流源CS1、第1のコンデンサC1、及びダイオード素子107を含む。パワーNFET MNOUTは、上側供給電圧VCCと事前調節器出力ノード103との間に結合される。電流源CS1は、上側供給電圧VCCと例えば接地面である下側供給電圧との間に第1のコンデンサC1と直列に結合され、パワーNFET MNOUTのゲートが、電流源CS1と第1のコンデンサC1との間の第1のノード105に結合される。ダイオード素子107が、パワーNFET MNOUTのゲートと下側供給電圧との間に結合され、調節モードの間、事前調節器出力電圧Vpre-regを、ダイオード素子の両端間の電圧降下からパワーNFET MNOUTのゲート／ソース電圧Vgsを減じた電圧に等しい値まで調節する。少なくとも一つの実施形態において、パワーNFET MNOUTは、横方向拡散金属酸化物半導体電界効果トランジスタ(LDMOSFET)である。

【0027】

パワーNFET MNOUTの電圧調節を回避するバイパス回路が、やはり上側供給電圧VCCと事前調節器出力ノード103との間に結合される、パワーPFET MPOUTによって提供される。バイパス回路はまた、パワーPFET MPOUTをオフにする時点を決し得る比較回路を含み、パワーPFET MPOUTが迅速にオフになることを保証するプルアップ回路108をさらに含み得る。比較回路106は、上側供給電圧VCCによって電力供給され、また、内部基準電圧Vint-refを受け取る。比較回路106の第1の出力が、出力PFET MPOUTのゲートに結合される。少なくとも一つの実施形態において、プルアップ回路108は、上側供給電圧VCCとパワーPFET MPOUTのゲートとの間に結合され、比較回路106の第2の出力を受け取る。

【0028】

比較回路106は、上側供給電圧VCCを内部基準電圧Vint-refと比較し、電圧又は関連する電流のいずれかを比較し得る。上側供給電圧VCCが調節閾値電圧と等しいかそれより小さいとき、パワーPFET MPOUTはオンされ、ほとんど電圧のロスなく上側供給電圧VCCを事前調節器出力ノード103に渡す。これは、パワーPFET MPOUTを大型で低オン抵抗のトランジスタにすることによって実現される。上側供給電圧VCCが調節閾値電圧より大きい場合、パワーPFET MPOUTはオフにされ、そのため、事前調節器出力電圧Vpre-regはパワーNFET MNOUTによって調節される。望まれる場合には、パワーPFET MPOUTを完全にオフにすること、及び／又はパワーPFET MPOUTをより迅速にオフにすることを保証するためにも、

プルアップ回路１０８が設けられ得る。

【００２９】

図２は、事前調節器回路１０２の具体的な実装として用いられ得る事前調節器回路２００を示す。後述するように、事前調節器回路２００内において、少なくとも一つの実施形態においてＬＤＭＯＳＦＥＴであるパワーＮＦＥＴ ＭＮＯＵＴが、上側供給電圧を提供する事前調節器入力ノード２０１と事前調節器出力ノード２１４との間に結合され、調節モードにおいて電圧を調節する。また、パワーＰＦＥＴ ＭＰＯＵＴが、事前調節器入力ノード２０１と事前調節器出力ノード２１４との間に結合されて、上側供給電圧が調節閾値電圧未満であるときパワーＮＦＥＴ ＭＮＯＵＴを介して調節をバイパスさせるバイパス回路を提供する。

【００３０】

また、第１の抵抗器Ｒ１が、第２の抵抗器Ｒ２及び第１のＮＦＥＴ ＭＮ１と直列に、上側供給電圧ＶＣＣと下側供給電圧との間に結合される。第１のＮＦＥＴ ＭＮ１のゲート及びドレインは、第１のＮＦＥＴ ＭＮ１がダイオードとして作動するように共に結合される。一実施形態では、第２の抵抗器Ｒ２は、第１の抵抗器Ｒ１の抵抗値の４．６倍の抵抗値を有するようなサイズとされる。第１のＰＦＥＴ ＭＰ１が、上側供給電圧ＶＣＣと下側供給電圧との間に、第２のＮＦＥＴ ＭＮ２と直列に結合される。第２のＮＦＥＴ ＭＮ２のゲートは、第１のＮＦＥＴ ＭＮ１のゲート並びに第１のＰＦＥＴ ＭＰ１のゲート及びドレインに共に結合される。事前調節器回路２００がオンにされると、第１の抵抗器Ｒ１、第２の抵抗器Ｒ２、及び第１のＮＦＥＴ ＭＮ１を介して第１の電流Ｉ１が流れ、第１のＰＦＥＴ ＭＰ１及び第２のＮＦＥＴ ＭＮ２を介して第２の電流Ｉ２が流れる。

【００３１】

事前調節器回路２００はまた、上側供給電圧ＶＣＣと下側供給電圧との間に第１のツェナーダイオードＺ１で構成されるダイオード素子と直列に結合される第２のＰＦＥＴ ＭＰ２を含み、パワーＮＦＥＴ ＭＮＯＵＴのゲートが、第２のＰＦＥＴ ＭＰ２と第１のツェナーダイオードＺ１との間にある第１のノード２０２に結合されて、ゲート電圧Ｖ_zを受け取る。一実施形態において、第１のＰＦＥＴ ＭＰ１及び第２のＰＦＥＴ ＭＰ２によって形成される電流ミラーが、図１の電流源ＣＳ１を形成する。第１のコンデンサＣ１が、パワーＮＦＥＴ ＭＮＯＵＴのゲートと下側供給電圧との間に結合され、第２のコンデンサＣ２が事前調節器出力ノード２１４と下側供給電圧との間に結合される。第３のＰＦＥＴ ＭＰ３が、上側供給電圧ＶＣＣと下側供給電圧の間に、スイッチングＰＦＥＴ ＭＰＳＷ及び第３のＮＦＥＴ ＭＮ３と直列に結合される。スイッチングＰＦＥＴ ＭＰＳＷのゲートは、ゲート電圧Ｖ_bを受け取るために第１の抵抗器Ｒ１と第２の抵抗器Ｒ２との間の第２のノード２０４に結合され、第３のＮＦＥＴ ＭＮ３のゲート及びドレインが共に結合される。第２のＰＦＥＴ ＭＰ２のゲート及び第３のＰＦＥＴ ＭＰ３のゲートは、それぞれ第１のＰＦＥＴ ＭＰ１のゲートに結合される。上側供給電圧が、概して約５Ｖであるツェナー電圧より大きいとき、第３の電流Ｉ３が第２のＰＦＥＴ ＭＰ２及び第１のツェナーダイオードＺ１を流れる。スイッチングＰＦＥＴ ＭＰＳＷがオンにされると、第４の電流Ｉ４が第３のＰＦＥＴ ＭＰ３、スイッチングＰＦＥＴ ＭＰＳＷ、及び第３のＮＦＥＴ ＭＮ３を流れる。

【００３２】

また、第４のＰＦＥＴ ＭＰ４が、上側供給電圧と下側供給電圧との間に、第４のＮＦＥＴ ＭＮ４と直列に結合される。第４のＰＦＥＴ ＭＰ４のゲートが第１のＰＦＥＴ ＭＰ１のゲートに結合され、第４のＮＦＥＴのゲートが第３のＮＦＥＴ ＭＮ３のゲートに結合される。また、第５のＰＦＥＴ ＭＰ５が、上側供給電圧ＶＣＣと下側供給電圧との間で第５のＮＦＥＴ ＭＮ５と直列に結合され、第４のノード２０８が第５のＰＦＥＴ ＭＰ５と第５のＮＦＥＴ ＭＮ５の間に置かれる。第５のＰＦＥＴ ＭＰ５のゲートが第１のＰＦＥＴ ＭＰ１のゲートに結合され、第５のＮＦＥＴ ＭＮ５のゲートが、第４のＰＦＥＴ ＭＰ４と第４のＮＦＥＴ ＭＮ４との間の第３のノード２０６に結合されてゲート電圧Ｖ_{p d n}を受け取る。第２のツェナーダイオードＺ２が、第５のＮＦＥＴ ＭＮ５のゲ

10

20

30

40

50

トと下側供給電圧との間に結合される。

【0033】

パワーPFET MPOUTのゲートは、第5のPFET MP5と第5のNFET MN5との間の第4のノード208に結合されてゲート電圧 V_g を受け取る。第3のツェナーダイオードZ3及び第3の抵抗器R3が、各々、上側供給電圧とパワーPFET MPOUTのゲートとの間に結合される。スイッチングトランジスタMP5Wがオンにされると、第5の電流 I_5 が第4のPFET MP4及び第4のNFET MN4を流れ、第5のNFET MN5がオンにされると、第6の電流 I_6 が第5のPFET MP5を流れる。

【0034】

また、第6のPFET MP6及び第7のPFET MP7が、第6のNFET MN6と直列に、上側供給電圧と下側供給電圧との間に結合される。第6のPFET MP6のゲートが第1のPFET MP1のゲートに結合され、第6のNFET MP6のゲートが第3のNFET MN3のゲートに結合される。第8のPFET MP8、第9のPFET MP9、及び第10のPFET MP10が、それぞれダイオード結合され、また、上側供給電圧と下側供給電圧の間に第7のNFET MN7と直列に結合される。第7のNFET MN7のゲートが第3のNFET MN3のゲートに結合され、第7のPFET MP7のゲートが、第10のPFET MP10と第7のNFET MN7との間の第5のノード210に結合される。第6のNFET MN6及び第7のPFET MP7がオンであるとき、第7の電流 I_7 が、第6のPFET MP6、第7のPFET MP7、及び第6のNFET MN6を流れる。同様に、第7のNFET MN7がオンであるとき、第8の電流 I_8 が、第8のPFET MP8、第9のPFET MP9、第10のPFET MP10、及び第7のNFET MN7を流れる。最後に、第11のPFET MP11が、上側供給電圧と第4のノード208との間に結合され、第11のPFET MP11のゲートが、第6のPFET MP6と第7のPFET MP7との間の第6のノード212に結合される。

【0035】

事前調節器回路200の動作の間、第1の電流 I_1 は、第1のNFET MN1のゲート／ソース電圧 V_{gs} 、抵抗器R1及びR2の抵抗値、及び上側供給電圧 V_{CC} の関数である。その結果、低電圧応用例において、第1の電流 I_1 が小さく、低電力要件を満たすのに役立つ。第2の電流 I_2 ～第8の電流 I_8 は、様々な電流ミラーを介して第1の電流 I_1 とも関連しており、したがって、上側供給電圧 V_{CC} が低いときに低いままである。

【0036】

事前調節器上側供給回路200の実施形態からわかるように、この回路は概して、第1の電流 I_1 及び第2の電流 I_2 を含む第1の部分222と、第3の電流 I_3 、第4の電流 I_4 、及び第5の電流 I_5 を含む第2の部分224と、第6の電流 I_6 及び両方の出力回路を含む第3の部分226と、第7の電流 I_7 及び第8の電流 I_8 を含む第4の部分228との4つの部分に分割され得る。例えば4V未満などの低電圧動作の間、下記でより詳細に説明するように、第1の部分222及び第3の部分226のみが電力を消費する。一実施形態において、低電圧実装の間はアクティブになるシンプルな回路は、500nA未満の電力を使用し得る。上側供給電圧 V_{CC} からのより高い電圧、すなわち、調節閾値電圧よりも高い電圧、においてのみ、第2の部分224及び第4の部分228が電力を消費する。

【0037】

図2の一実施形態において、4.0ボルト未満で動作すると、第1の電流 I_1 及び第2の電流 I_2 がそれぞれの回路を介して流れる。第4のPFET MP4がオンであり第3のノード206をプルアップし、第5のNFET MN5をオンにし、そのため第6の電流 I_6 が流れる。上側供給電圧 V_{CC} が調節閾値電圧未満であるとき、第3のPFET MP3の両端間の電圧降下と抵抗器R1の両端間の電圧降下との差は、スイッチングPFET MP5Wのゲート／ソース電圧 V_{gs} が実質的に電流を流し得るには十分に大きくない値である。これは、第3のNFET MN3及び第4のNFET MN4の電流ミラー

がオンにされず、したがって第4の電流 I_4 が流れないことを意味する。

【0038】

より具体的には、スイッチングPFET MP SWに関して、ゲート電圧 V_b は($V_{CC} - I_1 \times R_1$)に等しく、ここで R_1 は抵抗器 R_1 の抵抗値を表す。スイッチングPFET MP SWをオンにするために必要とされる R_1 の両端間の電圧は、 $V_{gsmpsw} + V_{dsatmp3}$ であり、 V_{gsmpsw} はスイッチングPFET MP SWのゲート／ソース電圧であり、 $V_{dsatmp3}$ は第3のPFET MP 3の飽和時のドレイン／ソース電圧である。 V_{CC} の値が低いと、スイッチングPFET MP SWのゲート／ソース電圧は、スイッチングPFET MP SWをオンにするのに十分に高い値にならない。第3のNFET MN 3、第4のNFET MN 4、第6のNFET MN 6、及び第7のNFET MN 7は全てオフであり、そのため、第4の電流 I_4 、第5の電流 I_5 、第7の電流 I_7 、及び第8の電流 I_8 は流れない。第4のNFET MN 4がオフである間、第4のPFET MP 4が第3のノード206をプルアップし、第5のNFET MN 5がオンになる。第5のNFET MN 5は第5のPFET MP 5よりもゲート／ソース電圧が高く、そのため、第4のノード208及びパワーPFET MPOUTのゲート電圧 V_g は低にプルされ、パワーPFET MPOUTが完全にオンになる。

【0039】

電圧 V_{CC} が上昇すると、第1の電流 I_1 が増加し、それによって $I_1 \times R_1$ が増加する。 $I_1 \times R_1$ が $V_{gsmpsw} + V_{dsatmp3}$ よりも大きくなると、スイッチングPFET MP SWがオンになる。そのため、 I_1 、 R_1 、 V_{gsmpsw} 、 $V_{dsatmp3}$ の値は、スイッチングPFET MP SWをオンにする調節閾値電圧を定義するために利用され得、それにより、電流 I_4 が第3のNFET MN 3へ流れる。第3のNFET MN 3はダイオード結合され、さらに第4のNFET MN 4に結合されるので、第4の電流 I_4 及び第5の電流 I_5 の両方が流れる。第4のNFET MN 4は、第4のPFET MP 4よりも強いトランジスタとなるように設計され、そのため第3のノード206は低にプルされる。第3のノード206は、第5のNFET MN 5のためのゲート電圧 V_{pdn} を制御し、それによって第5のNFET MN 5がオフにされる。第5のNFET MN 5がオフされると、第5のPFET MP 5は、パワーPFET MPOUTのためのゲート電圧 V_g を上側供給電圧 V_{CC} までプルアップし、パワーPFET MPOUTをオフにする。

【0040】

上側供給電圧 V_{CC} が調節閾値電圧より大きくなり、パワーPFET MPOUTがオフにされると、パワーNFET MNOUTのソース電圧が低下し、それによりパワーNFET MPOUTがオンになる。パワーNFET MNOUTは、ツェナーダイオードZ1の電圧からパワーNFET MNOUTのゲート／ソース電圧 V_{gs} を減算した事前調節器出力電圧 $V_{pre-reg}$ を提供し得る。ツェナー電圧は典型的には5Vであり、パワーNFET MNOUTのゲート／ソース電圧 V_{gs} は約1Vであり、そのため、事前調節器出力電圧 $V_{pre-reg}$ はパワーNFET MNOUTを介して約4Vに調節される。下記でわかるように、プロセスや温度の変動により、パワーNFET MNOUTを介する事前調節器出力電圧 $V_{pre-reg}$ は、場合によっては約5.4Vと高くなり得る。一実施形態では、煙警報器の内部回路要素において許容される最大ゲート電圧は約6Vであり、そのため、事前調節器出力電圧 $V_{pre-reg}$ を他の場合において必要なほど厳密に制御する必要はない。

【0041】

スイッチングトランジスタMP SWが、完全にオンになり、パワーPFET MPOUTをオフにするように作用すると、第6のNFET MN 6及び第7のNFET MN 7もオンにされ、そのため、第6～第11のPFET MP 6～MP 11を含むクランプ回路が作動する。第8のPFET MP 8、第9のPFET MP 9、及び第10のPFET MP 10はダイオード結合され、そのため、第5のノード210における電圧が $V_{CC} - 3 \times V_{gs}$ に等しくなる。第5のノード210における電圧は、第7のPFET MP 7

のゲートに提供され、それにより、第7のP F E T M P 7がオンになって第6のノード212において電圧V C C - 2 × V g sが供給され、それにより、第11のP F E T M P 11がオンになる。第11のP F E T M P 11をオンにすることは、ゲート電圧V gがハイに向かうように第4のノード208をプルアップすることを助け、パワーP F E T M P O U Tが迅速にオフにされることを保証する。

【0042】

当業者なら、図2の回路に対する改変が、開示される事前調節器回路200の趣旨の範囲内でもたらされ得ることが理解されよう。図2Aの事前調節器回路200Aは、そのような一つの変形例を示す。事前調節器回路200Aは、ツェナーダイオードZ1をダイオード素子107として用いることが、ゲート電圧に對してツェナーダイオードZ1とほぼ同じ制限を与える積層ダイオード接続N F E T M N 8 ~ M N 12で置き換えられる以外は、事前調節器回路200と同じであり、そのため、事前調節器回路200Aは事前調節器回路200と同じ恩恵を提供する。

【0043】

例えば図1の内部回路要素104などの内部回路要素に必要な電圧は極めて低いことに留意されたい。従来のL D Oは、概して、広範囲の入力電圧及び出力電圧の両方にわたって動作するように設計される。これは、広い入力範囲及び狭い出力範囲が必要とされる本願とは対照的である。二つの動作モード、例えば、上側供給電圧V C Cが調節閾値電圧より大きいときの調節モードと、上側供給電圧V C Cが調節閾値電圧未満であるときのバイパス回路とを含むことによって、開示される事前調節器、例えば、事前調節器回路102、事前調節器回路200、及び事前調節器200Aのいずれも、より簡単な設計を用いて電圧を降圧させ得る。

【0044】

開示される事前調節器を用いて、下記の利点の一つ又は複数がもたらされ得る。

- ・回路が、外部の基準回路又は電流源を必要としない。
- ・公称温度及びプロセスにおけるリチウムイオンバッテリーの応用例において電流消費が極めて小さくなり、そのため、煙検出器の応用例においてバッテリーの長寿命化が可能である。
- ・上側供給電圧V C Cが調節閾値電圧よりも低い場合、パワーP F E Tはスイッチとして動作し、V C Cを事前調節器出力ノードに直接転送する。
- ・リチウムイオンバッテリー応用例において、パワーP F E Tの電圧降下を無視し得る。
- ・上側供給電圧V C Cが調節閾値電圧よりも大きくなると、事前調節器出力は、ツェナー電圧によって制限されるパワーN F E T M N O U Tのゲート電圧V zによって制御される。事前調節器出力電圧V p r e r e gが、ゲート電圧V zからパワーN F E T M N O U Tのゲート／ソース電圧V g sを減算した値になり、出力がこの値に達すると、15 Vという高い上側供給電圧V C Cに対して調節出力は一定のままになる。

【0045】

図3は、上側供給電圧4 Vで回路をオンにした後、30 mAの負荷をかけたときのの上側供給電圧V C C及び事前調節器出力電圧V p r e r e gのシミュレーション値のグラフ300を示す。このシミュレーションでは、温度やトランジスタのパラメータ全体を変化させている。回路がオンにされると、すべての実施形態において、上側供給電圧V C Cは4 Vに達するまで安定して上昇する。シミュレーションが異なれば、事前調節器出力電圧V p r e r e gが上昇し始めるまでの時間量も若干異なるが、どのシミュレーションでも事前調節器出力電圧V p r e r e gが4 Vになるまでの安定した上昇が迅速に達成される。30 mAの負荷をかけると、事前調節器出力電圧V p r e r e gがわずかにばらけることが観察される。負荷を取り除くと、すべてのシミュレーションにおいて4 Vの定常出力に戻る。電流が30 mAのとき、事前調節器出力電圧V p r e r e gは、最小3.9348 Vから最大3.956 Vの範囲であり、典型的な電圧は3.95 Vであった。電流が1 μ A未満であるとき、事前調節器出力電圧V p r e r e gは最小3.999 Vから最大4.0 Vの範囲であり、典型的な電圧は3.999 Vであった。

【0046】

図4は、上側供給電圧15Vで回路をオンにした後、やはり30mAの負荷をかけたときの上側供給電圧VCC及び事前調節器出力電圧Vpre-regのシミュレーション値のグラフ400を示す。このシミュレーションでも、温度やトランジスタのパラメータ全体を変化させている。回路がオンになると、すべての実施形態において、上側供給電圧VCCは15Vに達するまで安定して上昇する。事前調節器出力電圧Vpre-regが上昇し始める時間におけるいくつかの小さな変動の後で、事前調節器出力電圧Vpre-regの定常状態が、30mAの負荷をかける前後で、単に上側供給電圧を通過させる場合よりも最大電圧が大きく変動することが示される。電流が30mAのとき、事前調節器出力電圧Vpre-regは最小3.935Vから最大3.956Vの範囲であり、典型的な電圧は3.945Vであった。電流が1μA未満であるとき、事前調節器出力電圧Vpre-regは最小3.999Vから最大4.0Vの範囲であり、典型的な電圧は3.999Vであった。

10

【0047】

図5は、4Vの上側供給電圧VCCにおいて、プロセスの変動及び0～85℃の範囲の温度の変動にわたって事前調節器回路200によって消費される総静止電流のグラフ500を示す。グラフ500の左側に低温域が示され、低温域では静止電流は平均1.13μAであり、グラフ500の右側に高温域が示され、高温域では静止電流は平均2.62μAであった。典型的な静止電流は1.66μAである。

20

【0048】

図6は、同様に、15Vの上側供給電圧VCCにおいて、プロセスの変動及び0～85℃の範囲の温度の変動にわたって事前調節器回路200によって消費される総静止電流のグラフ600を示す。ここでも、グラフ600の左側に低温域が示され、低温域では静止電流は平均5.88μAであり、グラフ600の右側に高温域が示され、高温域では静止電流は平均9.88μAであった。上側供給電圧VCCが15Vであるときの典型的な静止電流は7.63μAである。15Vにおける静止電流は4Vにおける静止電流ほど好ましくないが、回路が15Vを受けているとき、システムは概して主電源を用いており、電流を最小に抑える必要性はバッテリー電力を採用しているときほど決定的ではない。

【0049】

図7は、本開示の或る実施形態による事前調節器回路（事前LDO）720が組み込まれる煙検出器700である電子デバイスのブロック図である。煙検出器700は、多数の回路が実装されるICチップ701を含み、多数の回路には事前調節器回路720が含まれ、事前調節器回路720は、事前調節器回路102及び事前調節器200の一つに示される回路と、図8において説明する方法とを用いて実装され得る。ICチップ701はまた、一酸化炭素検出回路704、光検出回路706、任意選択のイオン検出回路708、及びホーンドライバ721を含む。一実施形態では、光検出回路706はまた、第1の発光ダイオード（LED）ドライバ712及び第2のLEDドライバ714を含む。一酸化炭素検出回路704は第1の複数のピン705に結合され、光検出回路706は第2の複数のピン707に結合され、ホーンドライバ721は第3の複数のピン711に結合される。第4の複数のピン713の一部である第5のピンP5に結合されるマルチプレクサ710は、一酸化炭素検出回路704及び光検出回路706のそれぞれから入力信号を受信し得る。任意選択のイオン検出回路708が設けられる場合、イオン検出回路708は第5の複数のピン709に結合され、マルチプレクサ710はイオン検出回路708からの入力信号を受信するようにも結合される。ホーンドライバ721は、ホーン729を駆動するために設けられ得る。

30

40

【0050】

ICチップ701の具体的な電力供給ピンとして、第1のピンP1、第2のピンP2、第3のピンP3、第4のピンP4の4つが記されている。事前調節器回路720は第1のピンP1に結合され、第1のピンP1はAC/DCコンバータ732にも結合される。事前調節器回路720は、下側供給電圧を受け取るために第2のピンP2（結合は特に図示

50

せず)にも結合される。DC/DC昇圧コンバータ702が、第3のピンP3に結合されて、インダクタLを介してバッテリーBATから電力を受け取り、第4のピンP4にも結合されて、バッテリー電力から昇圧される出力電圧Vbstを提供する。第4のピンP4は、第1のピンP1にも結合され、バッテリー電力に依存する場合、事前調節器回路720に昇圧された出力電圧Vbstを提供する。第2のピンP2は、回路への内部接続は特に示さないが、接地面に結合される。

【0051】

事前調節器回路720は、ICチップ701上の内部回路のためのゲートドライバ供給電圧VCCを提供するために用いられる事前調節器出力電圧Vpreregを提供する。事前調節器出力電圧Vpreregは、マイクロコントローラ(MCU)LDO調節器716、内部LDO調節器718及びVCC分圧器719に分配され得る。MCU LDO調節器716は、MCU730及びI/Oバッファ(特に図示せず)に供給電圧を提供し、内部LDO調節器718は、データコア及びアナログブロックなどの内部回路、例えば、一酸化炭素検出回路704、光検出回路706、及びイオン検出回路708に供給電圧を提供し、VCC分圧器719は、マルチプレクサ710に供給電圧を提供する。

【0052】

煙検出器700において、一酸化炭素検出回路704は、第1の複数のピン705を介して一酸化炭素センサ722に結合され、第1のLEDドライバ712及び第2のLEDドライバ714を含み得る光検出回路706は、第2の複数のピン707を介して光センサ724及びLED726に結合され、イオン検出回路708は第5の複数のピン709を介してイオンセンサ728に結合され、ホーンドライバ721は第3の複数のピン711を介してホーン729に結合される。一酸化炭素センサ722、フォトセンサ724、及びイオンセンサ728は、その領域における煙及び一酸化炭素の検出に必要とされる情報を収集し、ホーン729は煙又は一酸化炭素が検出されると大きな可聴警告を発する。ICチップ701はまた、第4の複数のピン713を介しマイクロコントローラ730に結合され、マイクロコントローラ730に電力及び情報の両方を供給し、煙検出器700の動作の様々な態様を制御する命令を受け取る。第4の複数のピン713の一部である第5のピンP5は、マルチプレクサ710が一酸化炭素検出回路704、光検出回路706、及びイオン検出回路708の出力をMCU730に提供するための経路を提供する。

【0053】

図8は、LDO調節器のための事前調節器回路を動作させる方法800を示す。この方法は、少なくとも10ボルトの差を有する下限と上限との間の範囲を有する上側供給電圧を電源入力ノードにおいて受け取ること(805)で開始する。一実施形態において、下限が約3.3Vであり、上限が約15Vであり、そのためこれらの差は約12Vである。この方法は、上側供給電圧が調節閾値電圧より大きいかを判定する(810)。一実施形態において、調節閾値電圧は約4Vである。上側供給電圧が調節閾値電圧より大きくない場合、上側供給電圧は、LDO調節器に電力が提供されるように結合される電力出力ノードに直接渡される(815)。上側供給電圧が調節閾値電圧より大きい場合、この方法は、上側供給電圧を調節し、電力出力ノードに調節された電圧を提供する(820)。

【0054】

出願人は、事前調節器回路を設けることによって、高電圧デバイスを必要とせずにLDO調節器の入力電圧を拡大する電子デバイス及び方法を開示してきた。この電子デバイスは、回路、ICチップ、又は、例えば煙検出器などのシステムとし得る。事前調節器回路は、低電圧バッテリー入力が設けられる場合に消費電流が極めて少なく、バッテリー応用例に極めて適しており、LDO調節器に最大バッテリー電圧を提供する。事前調節器回路は、外部バイアス電流又は基準電圧を必要とせずに機能する。VCCが調節閾値電圧と交差するときPMOSパスFETからLDMOSFETに切り替わるように、バイアス電流を生成する同じ抵抗器を用いることができる。

【0055】

様々な実施形態を示し詳細に説明したが、特許請求の範囲は、特定の実施形態又は例に

10

20

30

40

50

限定されるものではない。上述の発明を実施するための形態は、特定の構成要素、要素、工程、動作、又は機能のいずれかが、特許請求の範囲に含まれなければならないほど必須であることを暗に意味するものとして読まれるべきではない。要素を単数形で参照することは、明示的に記述されていない限り、「一つだけ」を意味するものではなく、「一つ又は複数」を意味する。当業者に既知の上述の実施形態の要素に構造的及び機能的に等価なものは全て、参照により本明細書に明示的に組み込まれ、請求項の範囲に包含されることが意図されている。したがって、当業者には、本明細書に記載される例示実施形態が、下記に添付される特許請求の範囲の趣旨及び範囲内で様々な改変及び変更を伴って実施され得ることが理解されよう。

【図面】

【図 1】

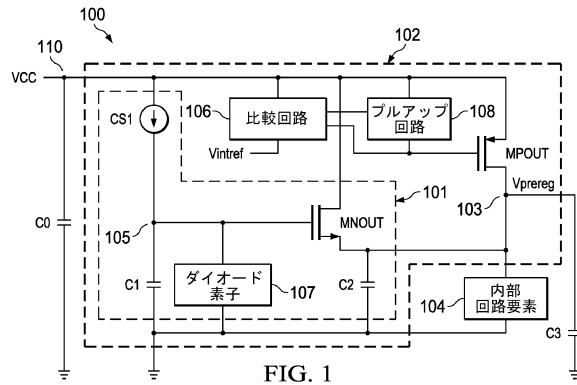


FIG. 1

【図 2】

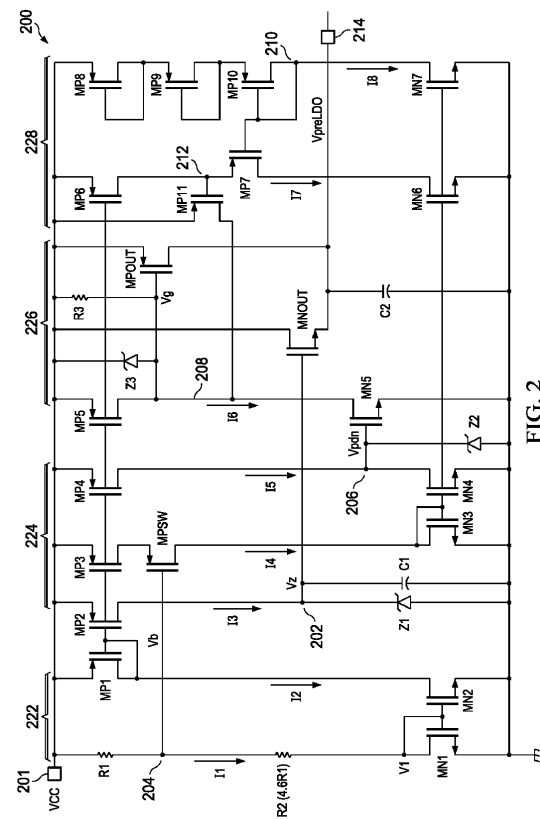


FIG. 2

【図 2 A】

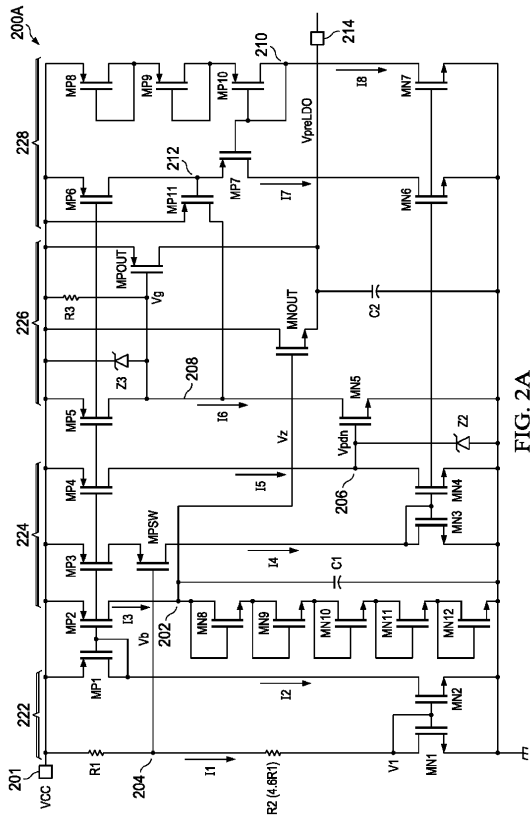


FIG. 2A

【図 3】

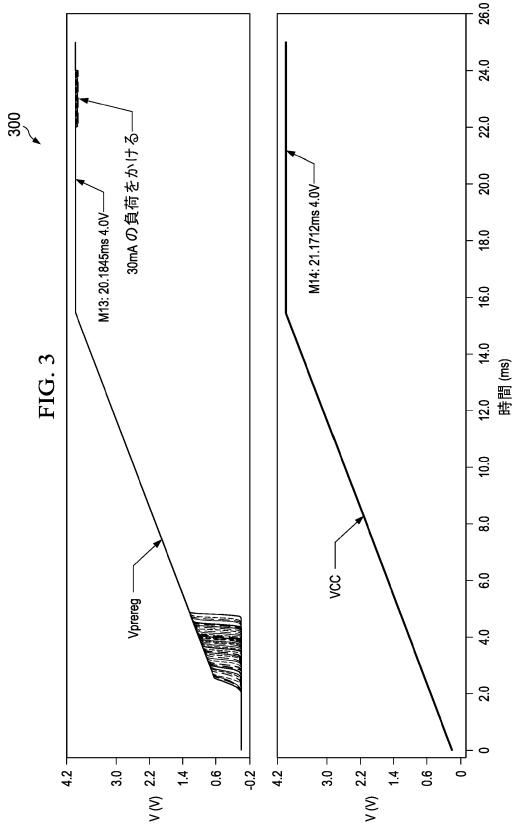


FIG. 3

【図 4】

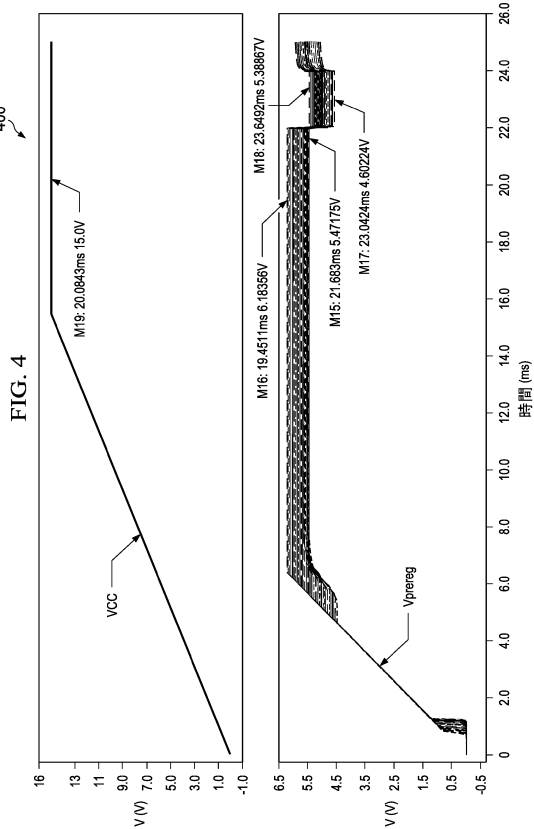


FIG. 4

【図 5】

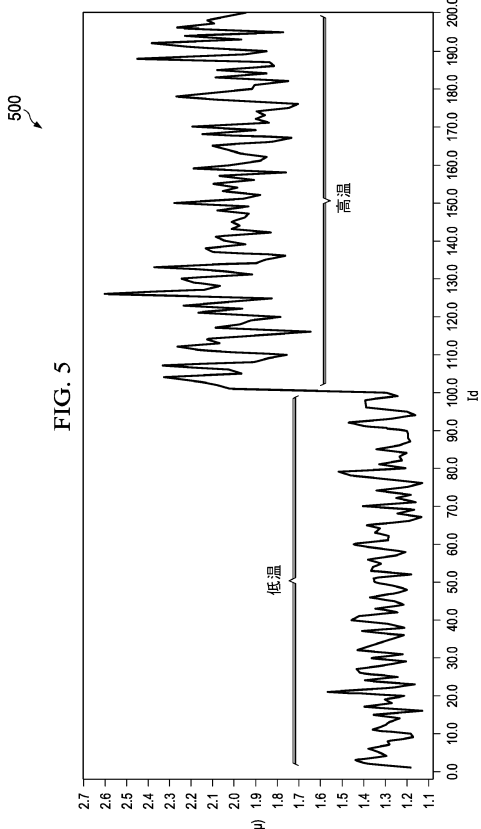
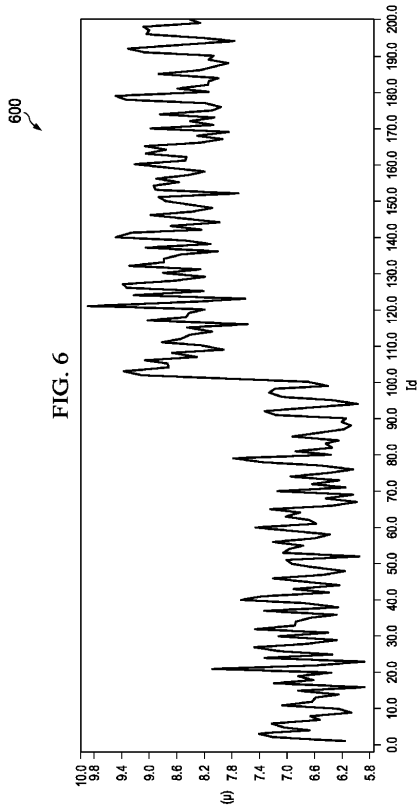
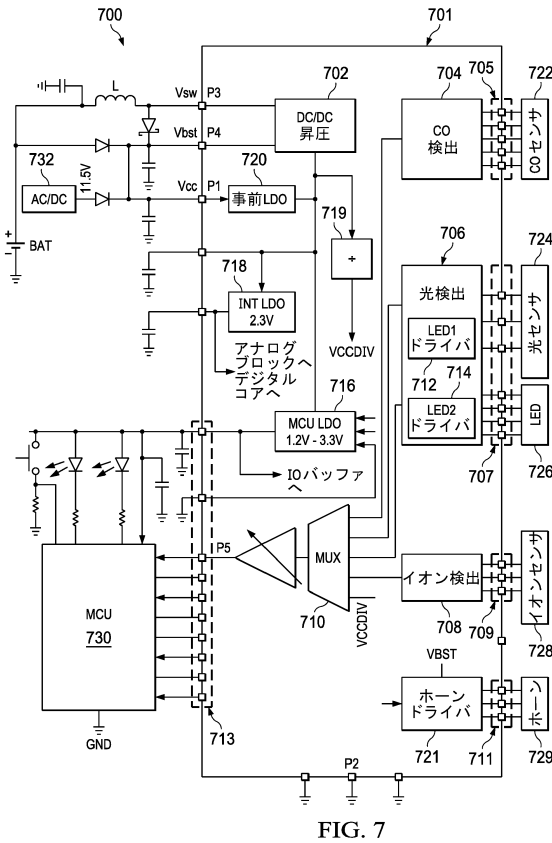


FIG. 5

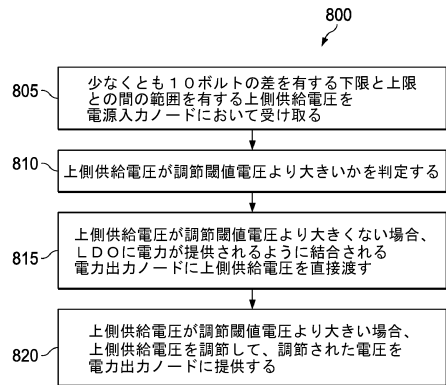
【図 6】



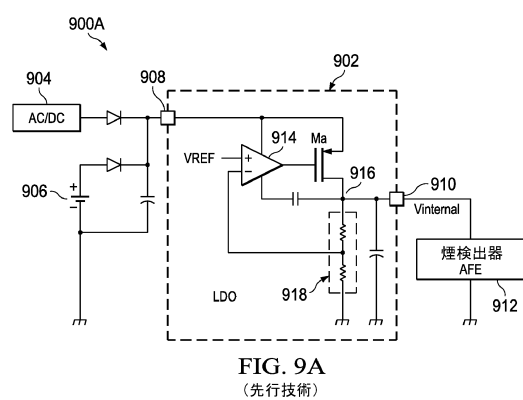
【図 7】



【図 8】



【図 9 A】



10

20

30

40

50

【図 9 B】

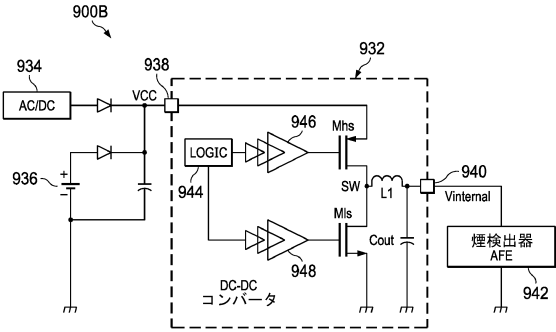


FIG. 9B
(先行技術)

10

20

30

40

50

フロントページの続き

(33)優先権主張国・地域又は機関

米国(US)

809

(72)発明者 グラント エヴァン ファルケンバーグ

アメリカ合衆国 75231 テキサス州 ダラス, ナンバー 3402, メドウ ロード 8213

審査官 清水 康

(56)参考文献 特開2015-102999 (JP, A)

特開2016-143394 (JP, A)

特開2002-270781 (JP, A)

特開2017-174336 (JP, A)

特開2001-195136 (JP, A)

特開2017-037433 (JP, A)

米国特許出願公開第2015/0188421 (US, A1)

(58)調査した分野 (Int.Cl., DB名)

G05F 1/56 - 7/00