

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-536779

(P2017-536779A)

(43) 公表日 平成29年12月7日(2017.12.7)

(51) Int.Cl.

HO3F 3/195 (2006.01)

F 1

HO3F 3/195

テーマコード(参考)

5J500

審査請求 未請求 予備審査請求 未請求 (全 18 頁)

(21) 出願番号 特願2017-529791 (P2017-529791)
 (86) (22) 出願日 平成27年11月16日 (2015.11.16)
 (85) 翻訳文提出日 平成29年7月7日 (2017.7.7)
 (86) 國際出願番号 PCT/US2015/060801
 (87) 國際公開番号 WO2016/089579
 (87) 國際公開日 平成28年6月9日 (2016.6.9)
 (31) 優先権主張番号 14/560,285
 (32) 優先日 平成26年12月4日 (2014.12.4)
 (33) 優先権主張国 米国(US)

(71) 出願人 595020643
 クアアルコム・インコーポレイテッド
 QUALCOMM INCORPORATED
 アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライブ 5775
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100109830
 弁理士 福原 淑弘
 (74) 代理人 100158805
 弁理士 井関 守三
 (74) 代理人 100112807
 弁理士 岡田 貴志

最終頁に続く

(54) 【発明の名称】三重結合インダクタを有する増幅器

(57) 【要約】

装置が、増幅器と、増幅器の入力に結合された第1のインダクタとを含む。この装置はまた、第1のインダクタに誘導結合されかつ第1の供給ノードに増幅器を結合する第2のインダクタを含む。この装置は、第1のインダクタと第2のインダクタとに誘導結合されかつ第2の供給ノードに増幅器を結合する第3のインダクタをさらに含む。

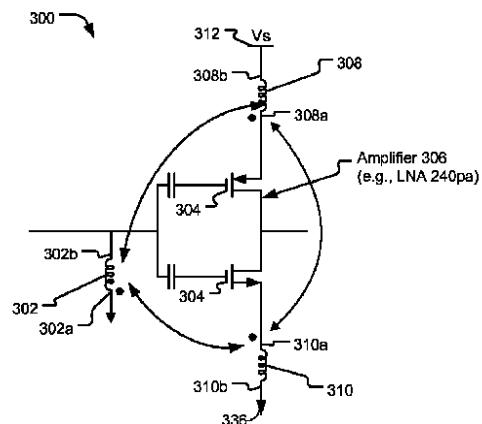


FIG. 3

【特許請求の範囲】**【請求項 1】**

増幅器と、

前記増幅器の入力に結合された第1のインダクタと、

前記第1のインダクタに誘導結合されかつ第1の供給ノードに前記増幅器を結合する第2のインダクタと、

前記第1のインダクタと前記第2のインダクタとに誘導結合されかつ第2の供給ノードに前記増幅器を結合する第3のインダクタと、

を備える装置。

【請求項 2】

前記第1のインダクタは、前記増幅器の前記入力に接続され、前記第2のインダクタは、前記第1の供給ノードに前記増幅器を接続する第2のデジエネレイティブインダクタであり、前記第3のインダクタは、前記第2の供給ノードに前記増幅器を接続する第3のデジエネレイティブインダクタである、請求項1に記載の装置。

【請求項 3】

前記第2のインダクタおよび前記第3のインダクタの両方が、インダクタ係数によって前記第1のインダクタに誘導結合される、請求項1に記載の装置。

【請求項 4】

前記インダクタ係数の値は、前記増幅器のインピーダンスをチューニングするように修正される、請求項3に記載の装置。

【請求項 5】

前記第1のインダクタは、シャントインダクタである、請求項1に記載の装置。

【請求項 6】

前記第1の供給ノードは、電圧供給に対応し、前記第2の供給ノードは、接地に対応し、前記シャントインダクタの第1の端子は、接地に結合され、前記シャントインダクタの第2の端子は、前記増幅器の前記入力に結合される、請求項5に記載の装置。

【請求項 7】

前記第1のインダクタは、直列に結合されたインダクタである、請求項1に記載の装置。

【請求項 8】

前記直列に結合されたインダクタの負端子は、前記増幅器の前記入力に結合され、前記直列に結合されたインダクタの第1の端子は、入力信号を受信するように結合される、請求項7に記載の装置。

【請求項 9】

第2の増幅器をさらに備える、請求項1に記載の装置。

【請求項 10】

前記増幅器は、第1の低雑音増幅器(LNA)を備え、前記第2の増幅器は、第2のLNAを備え、前記第1のLNAは、第1の周波数帯域における信号を増幅するように構成され、前記第2のLNAは、第2の周波数帯域における信号を増幅するように構成される、請求項9に記載の装置。

【請求項 11】

前記第1の周波数帯域は、ロングタームエボリューション(LTE)周波数帯域を備え、前記第2の周波数帯域は、極超短波帯域(UHB)を備える、請求項10に記載の装置。

【請求項 12】

前記第2の増幅器は、第4のインダクタ、第5のインダクタ、および第6のインダクタを備える三重結合インダクタに結合される、請求項10に記載の装置。

【請求項 13】

前記第1のLNAは、第1のスイッチを介して入力に結合され、前記第2のLNAは、第2のスイッチを介して前記入力に結合される、請求項12に記載の装置。

10

20

30

40

50

【請求項 1 4】

前記第1のLNAは、第1のミキサに第1の変成器を介して結合され、前記第2のLNAは、第2のミキサに第2の変成器を介して結合される、請求項13に記載の装置。

【請求項 1 5】

前記第1のインダクタ、前記第2のインダクタ、および前記第3のインダクタは、入れ子ループで配置される、請求項1に記載の装置。

【請求項 1 6】

信号増幅の方法であって、前記方法は、

増幅器の入力において第1の信号を受信すること、ここで、前記入力は、第1のインダクタに結合される、と、

増幅された出力信号を供給するために、前記増幅器において前記第1の信号を増幅すること、ここで、前記増幅器は、前記第1のインダクタに誘導結合された第2のインダクタによって第1の供給ノードに結合され、前記増幅器は、前記第1のインダクタに誘導結合された第3のインダクタによって第2の供給ノードに結合される、と、

を備える、方法。

【請求項 1 7】

第2の増幅器において第2の信号を増幅することをさらに備え、ここにおいて、前記第1の信号は、ロングタームエボリューション（LTE）周波数帯域信号を備え、前記第2の信号は、極超短波帯域（UHB）信号を備える、請求項16に記載の方法。

【請求項 1 8】

増幅するための手段の入力において信号を増幅するための前記手段と、

第1の供給ノードに前記増幅するための手段を結合するための第1の手段と、

第2の供給ノードに前記増幅するための手段を結合するための第2の手段と、

前記増幅するための手段の前記入力においてインダクタンスを供給するための手段、ここで、前記インダクタンスを供給するための前記手段は、前記結合するための第1の手段と、前記結合するための第2の手段とに誘導結合される、と、

を備える装置。

【請求項 1 9】

前記第1の供給ノードは、電圧供給に対応し、前記第2の供給ノードは、接地に対応する、請求項18に記載の装置。

【請求項 2 0】

第2の増幅するための手段をさらに備え、ここにおいて、前記増幅するための手段は、第1の低雑音増幅器（LNA）を含み、前記第2の増幅するための手段は、第2のLNAを含み、ここにおいて、前記第1のLNAは、第1の周波数帯域における信号を増幅し、前記第2のLNAは、第2の周波数帯域における信号を増幅する、請求項18に記載の装置。

【発明の詳細な説明】**【関連出願への相互参照】****【0 0 0 1】**

[0001]本願は、2014年12月4日に出願された、共同所有される米国非仮特許出願第14/560,285号の優先権を主張し、その内容は、その全文が参照により本明細書に明確に組み込まれる。

【技術分野】**【0 0 0 2】**

[0002]本開示は、一般にエレクトロニクスに関し、より具体的には、無線周波数集積回路（RFIC）に関する。

【背景技術】**【0 0 0 3】**

[0003]技術の進歩は、より小型で、より強力なコンピューティングデバイスをもたらした。例えば、小型で、軽く、かつユーザによって容易に持ち運ばれる携帯用ワイヤレス電

話、携帯情報端末（PDA）、およびペーディングデバイスなどのワイヤレスコンピューティングデバイスを含む、さまざまな携帯用パーソナルコンピューティングデバイスが現在存在している。より具体的には、セルラ電話およびインターネットプロトコル（IP）電話などの携帯用ワイヤレス電話が、ワイヤレスネットワーク上で音声およびデータパケットを通信することができる。さらに、多くのこののようなワイヤレス電話は、その中に組み込まれた他のタイプのデバイスを含む。例えば、ワイヤレス電話はまた、デジタルスチルカメラ、デジタルビデオカメラ、デジタルレコーダ、およびオーディオファイルプレーヤを含むことができる。また、このようなワイヤレス電話は、インターネットにアクセスするために使用されることができる、ウェブブラウザアプリケーションのようなソフトウェアアプリケーションを含む実行可能な命令を処理することができる。したがって、これらのワイヤレス電話は、著しいコンピューティング能力を含むことができる。

10

20

30

40

50

【0004】

[0004]無線周波数集積回路（RFIC）は、ワイヤレスデバイスにおいて使用される。RFICは、複数の低雑音増幅器（LNA）を含み得、異なる通信チャネル（例えば、セルラ帯域またはWi-Fi帯域）のための複数の周波数帯域に対応（accommodate）し得る。マルチプル帯域RFIC（multiple band RFIC）の1つの例は、極超短波帯域（UHB）およびロングタームエボリューション（LTE（登録商標））周波数帯域をサポートする。マルチ帯域RFICは、動作のために複数の周波数帯域のうちの1つを選択する切り替え能力を含む。加えて、RFICパフォーマンスがインピーダンス整合によって影響を受ける一方で、および、RFIC内のLNAが（例えば、キャリアアグリゲーションおよび信号処理を実行するために）業界標準に合うようにパフォーマンスおよび線形性の仕様を満たすことを必要とされ得る一方で、（デバイスのサイズおよび電力消費を低減させるという目的により）インダクタおよび変成器などの電磁エネルギー型のデバイスのために利用可能な制限された集積回路チップ面積が存在する。

【図面の簡単な説明】

【0005】

【図1】[0005]図1は、ワイヤレスシステムと通信するワイヤレスデバイスを示す。

【図2】[0006]図2は、図1におけるワイヤレスデバイスのブロック図を示す。

【図3】[0007]図3は、三重結合インダクタを備えた増幅器の例示的な実施形態の回路図を示す。

【図4】[0008]図4は、三重結合された例示的なインダクタ配置の図を示す。

【図5】[0009]図5は、三重結合インダクタを備えた切り替え可能な（switchable）増幅器の例示的な実施形態の回路図を示す。

【図6】[0010]図6は、三重結合インダクタを備えた切り替え可能な増幅器の別の例示的な実施形態の回路図を示す。

【図7】[0011]図7は、三重結合インダクタを備えた切り替え可能な増幅器の別の例示的な実施形態の回路図を示す。

【図8】[0012]図8は、三重結合インダクタを備えた増幅器構造を用いた信号増幅の方法のフローチャートを例示する。

【発明の詳細な説明】

【0006】

[0013]以下に記載される詳細な説明は、本開示の例示的な設計の説明として意図され、本開示が実施されることができる唯一の設計を表すようには意図されない。「例示的（exemplary）」という用語は、ここでは、「例、実例、または例示を提供する」という意味で使用される。「例示的」なものとしてここで説明される任意の設計は、必ずしも他の設計よりも好ましいまたは有利であるようには解釈されるべきでない。詳細な説明は、本開示の例示的な設計の完全な理解を提供することを目的とした特定の詳細を含む。ここで説明される例示的な設計がこれらの特定の詳細なしで実施され得ることは、当業者にとって明らかであろう。いくつかの事例では、周知の構造およびデバイスが、ここで提示される例示的な設計の新規性を曖昧にしないために、ブロック図の形式で示される。

【0007】

[0014]図1は、ワイヤレス通信システム120と通信するワイヤレスデバイス110を示す。ワイヤレス通信システム120は、ロングタームエボリューション(LTE(登録商標))システム、符号分割多元接続(CDMA)システム、モバイル通信のためのグローバルシステム(GSM(登録商標))システム、ワイヤレスローカルエリアネットワーク(WLAN)システム、または何らかの他のワイヤレスシステムであり得る。CDMAシステムは、広帯域CDMA(WCDMA(登録商標))、CDMA1X、エボリューションデータオプティマイズド(EVDO)、時分割同期CDMA(TD-SCDMA)、または何らかの他のバージョンのCDMAをインプリメントし得る。簡潔さのために、図1は、2つの基地局130および132と、1つのシステムコントローラ140とを含むワイヤレス通信システム120を示す。一般に、ワイヤレスシステムは、任意の数の基地局および任意のセットのネットワークエンティティを含み得る。10

【0008】

[0015]ワイヤレスデバイス110は、ユーザ機器(UE)、モバイル局、端末、アクセス端末、加入者ユニット、局などとも呼ばれ得る。ワイヤレスデバイス110は、セルラ電話、スマートフォン、タブレット、ワイヤレスモデム、携帯情報端末(PDA)、ハンドヘルドデバイス、ラップトップコンピュータ、スマートブック、ネットブック、コードレス電話、ワイヤレスローカルループ(WLL)局、ブルートゥース(登録商標)デバイスなどであり得る。ワイヤレスデバイス110は、ワイヤレスシステム120と通信し得る。ワイヤレスデバイス110はまた、ブロードキャスト局(例えば、ブロードキャスト局134)からの信号、1つまたは複数の全地球的航法衛星システム(GNSS)における衛星(例えば、衛星150)からの信号などを受信し得る。ワイヤレスデバイス110は、LTE、WCDMA、CDMA1X、EVDO、TD-SCDMA、GSM、802.11などの、ワイヤレス通信のための1つまたは複数の無線技術をサポートし得る。例示的な実施形態では、ワイヤレスデバイス110は、インテグレータ(integrator)を含み得る。20

【0009】

[0016]さらに、例示的な実施形態では、ワイヤレスデバイス110は、ここでさらに説明されるように、三重結合インダクタを備えた増幅器を含み得る。増幅器は、複数の周波数帯域の間でワイヤレスデバイス110を切り替えることを可能にする回路に結合され得るか、または含まれ得る。30

【0010】

[0017]図2は、図1におけるワイヤレスデバイス110の例示的な設計のブロック図を示す。この例示的な設計では、ワイヤレスデバイス110は、一次アンテナ210に結合されたトランシーバ220と、アンテナインタフェース回路226を介して二次アンテナ212に結合されたトランシーバ222と、データプロセッサ/コントローラ280とを含む。トランシーバ220は、複数の周波数帯域、複数の無線技術、キャリアアグリゲーションなどをサポートするために、複数(K個)の受信機230pa～230pkおよび複数(K個)の送信機250pa～250pkを含む。トランシーバ222は、複数の周波数帯域、複数の無線技術、キャリアアグリゲーション、受信ダイバシティ、複数の送信アンテナから複数の受信アンテナへの多入力多出力(MIMO)送信などをサポートするために、複数(L個)の受信機230sa～230s1および複数(L個)の送信機250sa～250s1を含む。40

【0011】

[0018]図2に示される例示的な設計では、各受信機230は、LNA240および受信回路242を含む。データ受信の場合、アンテナ210は、基地局および/または他の送信機局から信号を受信し、受信されたRF信号を供給し、それは、アンテナインタフェース回路224を通じてルーティングされ、例えば、受信機230paへの第1の入力信号経路225を介してまたは受信機230pkへの第2の入力信号経路235を介して、選択された受信機に入力RF信号として提示される。アンテナインタフェース回路22450

は、スイッチ、デュプレクサ、送信フィルタ、受信フィルタ、整合回路などを含み得る。特定の実施形態では、図3～図7を参照してさらに説明されるように、複数のLNA 240のうちの1つまたは複数は、三重結合インダクタを含む増幅器回路に対応し得る。図2の例では、受信機230p a内のLNA 240p aが、三重結合インダクタを含む（または、それに関連付けられている）ものとして示されるが、ワイヤレスデバイス110のより多い、より少ない、および／または異なる増幅器が、代替の実施形態において三重結合インダクタを含み得る（または、それに関連付けられる）。

【0012】

[0019]以下の説明では、受信機230p aが、選択された受信機であると仮定する。受信機230p a内で、LNA 240p aは、入力RF信号を増幅し、出力RF信号を供給する。受信回路242p aは、この出力RF信号をRFからベースバンドにダウンコンバートし、ダウンコンバートされた信号を増幅およびフィルタリングし、アナログ入力信号をデータプロセッサ280に供給する。受信回路242p aは、ミキサ、フィルタ、増幅器、整合回路、発振器、局部発振器（LO）ジェネレータ、位相ロックループ（PLL）などを含み得る。トランシーバ220および222における各残りの受信機230は、受信機230p aと同様の方法で動作し得る。

10

【0013】

[0020]図2に示される例示的な設計では、各送信機250は、送信回路252および電力増幅器（PA）254を含む。データ送信の場合、データプロセッサ280は、送信されるデータを処理し（例えば、符号化するおよび変調する）、選択された送信機にアナログ出力信号を供給する。以下の説明では、送信機250p aが、選択された送信機であると仮定する。送信機250p a内で、送信回路252p aは、アナログ出力信号を増幅し、フィルタリングし、ベースバンドからRFにアップコンバートして、変調されたRF信号を供給する。送信回路252p aは、増幅器、フィルタ、ミキサ、整合回路、発振器、LOジェネレータ、PLLなどを含み得る。PA 254p aは、変調されたRF信号を受信および増幅し、適切な出力電力レベルを有する送信RF信号を供給する。送信RF信号は、アンテナインターフェース回路224を通じてルーティングされ、アンテナ210を介して送信される。トランシーバ220および222における各残りの送信機250は、送信機250p aと同様の方法で動作し得る。

20

【0014】

[0021]図2は、受信機230および送信機250の例示的な設計を示す。受信機および送信機はまた、フィルタ、整合回路などのような、図2に示されていない他の回路を含み得る。トランシーバ220および222の全てまたは一部は、1つまたは複数のアナログ集積回路（IC）、RF IC（RFIC）、混合信号ICなどの上でインプリメントされ得る。例えば、LNA 240および受信回路242は、1つのモジュール上でインプリメントされ得、これは、RFICなどであり得る。トランシーバ220および222における回路は、他の方法でもインプリメントされ得る。

30

【0015】

[0022]データプロセッサ／コントローラ280は、ワイヤレスデバイス110のためのさまざまな機能を実行し得る。例えば、データプロセッサ280は、受信機230を介して受信されるデータおよび送信機250を介して送信されるデータのための処理を実行し得る。コントローラ280は、トランシーバ220および222内のさまざまな回路の動作を制御し得る。メモリ282は、データプロセッサ／コントローラ280のためのプログラムコードおよびデータを記憶し得る。データプロセッサ／コントローラ280は、1つまたは複数の特定用途向け集積回路（ASIC）および／または他のIC上でインプリメントされ得る。

40

【0016】

[0023]ワイヤレスデバイス110は、複数の帯域グループ、複数の無線技術、および／または複数のアンテナをサポートし得る。ワイヤレスデバイス110は、複数の帯域グループ、複数の無線技術、および／または複数のアンテナを介した受信をサポートするため

50

に多数の L N A を含み得る。

【 0 0 1 7 】

[0024] 例示的な実施形態では、ワイヤレスデバイス 110 のような装置が、三重結合インダクタを備えた切り替え可能なハイパス増幅器 (switchable high-pass amplifier) を含み得る。この装置は、複数の周波数帯域 (例えば、U H B / L T E アンライセンスド (L T E U)) の間で切り替え可能である回路 (例えば、図 2 の L N A 240 を含む) を含み得る。

【 0 0 1 8 】

[0025] 図 3 は、インダクタの三重結合配置に結合された増幅器 306 の例示的な実施形態 300 を例示する。増幅器 306 は、シャントインダクタ 302 として例示される第 1 のインダクタ、第 2 のインダクタ 308、および第 3 のインダクタ 310 に結合され得る。シャントインダクタ 302 は、増幅器 306 の入力に結合される (例えば、インバータ式 L N A のゲート 304 に結合される)。シャントインダクタ 302 の第 1 の端子 302a は、接地に接続され、シャントインダクタ 302 の第 2 の端子 302b は、第 1 の増幅器 306 の入力に結合される。シャントインダクタ 302 は、図示されるように結合された端子 308a および 308b を有する第 2 のインダクタ 308 に誘導結合され、また、図示されるように結合された端子 310a および 310b を有する第 3 のインダクタ 310 に誘導結合される。例示的な例では、インダクタ 308、310 は、図 3 に図示されるような、デジェネレーション変成器 (degeneration transformer) のデジェネレイティブインダクタ (degenerative inductors) である。インダクタ 308 は、第 1 の供給ノード 312 (例えば、電圧供給 (V s)) に第 1 の増幅器 306 を結合し、インダクタ 310 は、第 2 の供給ノード 336 (例えば、接地) に第 1 の増幅器 306 を結合する。第 2 の供給ノード 336 は、接地ノードとして例示されているが、他の実施形態では、第 2 の供給ノード 336 は、非接地の供給電圧を供給し得る。図 3 では、三重結合インダクタ 302、308、310 の各々の極性は、ドット表記を用いて示される。

【 0 0 1 9 】

[0026] インダクタ 302、308、310 の三重結合インダクタ配置は、密に結合された入れ子 (例えば、同心) ループの使用により小さい面積でインプリメントされ得る。例として、図 4 に示される例示的な設計は、100 × 100 マイクロメートル (um) の面積内にインダクタ 302、308、および 310 の三重結合配置を形成するために使用され得るインダクタの配置を図示する。図 4 に示されるように、インダクタ 302、308、310 は、図 2 のトランシーバ 220 を含む R F I C のような、デバイスのチップ上の面積を保存するために入れ子にされ得る。同心インダクタ 302、308、310 の巻軸 (例えば、共通軸) は、402 において図 4 に示される。代替の実施形態では、インダクタ 302、308、および 310 のうちの 1 つまたは複数は、図 4 に図示されるものとは異なる配置の誘導巻線を使用してインプリメントされ得る。例えば、例示されるものとは異なるインダクタが、三重結合インダクタ配置の最も内側、真ん中、または最も外側のインダクタであり得る。別の例として、(1 つまたは複数の) インダクタの端子が、異なって配置され得る。

【 0 0 2 0 】

[0027] 図 5 は、増幅器 306 および第 2 の増幅器 316 を含む回路の例示的な実施形態 500 を例示し、その各々は、それぞれのインダクタの三重結合配置に結合される。第 1 のスイッチ 320 は、第 1 の増幅器 306 の入力に、第 1 の入力信号経路 225 を介して入力ノード 390 (例えば、図 2 のアンテナインターフェース回路 224 の内部のノード) を選択的に結合する。第 2 のスイッチ 322 は、第 2 の増幅器 316 の入力に入力ノード 390 を選択的に結合する。第 1 の増幅器 306 の出力 330 は、第 1 の変成器 332 および第 1 のミキサ 334 を含む第 1 の受信機回路に結合される。第 2 の増幅器 316 の出力 340 は、第 2 の変成器 342 および第 2 のミキサ 344 を含む第 2 の受信機回路に結合される。第 1 の増幅器 306 および第 1 の受信機回路は、それぞれ図 2 の L N A 240 p a および受信機回路 242 p a に対応し得、第 2 の増幅器 316 および第 2 の受信機

10

20

30

40

50

回路は、それぞれ L N A 2 4 0 p k および受信機回路 2 4 2 p k に対応し得る。

【 0 0 2 1 】

[0028] 第 1 の増幅器 3 0 6 は、第 1 の周波数帯域（例えば、L T E U 周波数帯域）に対応する R F 信号に対して動作するように構成され得る。第 1 の増幅器 3 0 6 は、シャントインダクタ 3 0 2 として例示される第 1 のインダクタ、第 2 のインダクタ 3 0 8、および第 3 のインダクタ 3 1 0 を含む三重結合整合変成器（例えば、三重結合 L T E U 整合変成器 3 1 5）に結合され得る。シャントインダクタ 3 0 2 は、第 1 の増幅器 3 0 6 の入力に結合される（例えば、インバータ式 L N A のゲート 3 0 4 に結合される）。シャントインダクタ 3 0 2 は、三重結合インダクタ配置を形成するために、他のインダクタ 3 0 8、3 1 0（例えば、図 5 に図示されるようなデジエネレーション変成器のインダクタ）に誘導結合される。インダクタ 3 0 8 は、第 1 の供給ノード 3 1 2（例えば、電圧供給（V_s））に第 1 の増幅器 3 0 6 を結合し、インダクタ 3 1 0 は、第 2 の供給ノード 3 3 6（例えば、接地）に第 1 の増幅器 3 0 6 を結合する。第 2 の供給ノード 3 3 6 は、接地ノードとして例示されているが、他の実施形態では、第 2 の供給ノード 3 3 6 は、非接地の供給電圧を供給し得る。
10

【 0 0 2 2 】

[0029] 第 2 の増幅器 3 1 6 は、第 2 の周波数帯域（例えば、U H B 周波数帯域）に対応する R F 信号に対して動作するように構成され得る。第 2 の増幅器 3 1 6 は、シャントインダクタ 3 5 2 として例示される第 4 のインダクタ、第 5 のインダクタ 3 5 8、および第 6 のインダクタ 3 6 0 を含む三重結合整合変成器（例えば、三重結合 U H B 整合変成器 3 2 5）に結合され得る。シャントインダクタ 3 5 2 は、第 2 の増幅器 3 1 6 の入力に結合され、かつ、三重結合インダクタ配置を形成するために、インダクタ 3 5 8、3 6 0 に誘導結合される。インダクタ 3 5 8 は、第 1 の供給ノード 3 4 8（例えば、電圧供給（V_s））に第 2 の増幅器 3 1 6 を結合し、インダクタ 3 6 0 は、第 2 の供給ノード 3 4 6（例えば、接地）に第 2 の増幅器 3 1 6 を結合する。第 2 の供給ノード 3 4 6 は、接地ノードとして例示されているが、他の実施形態では、第 2 の供給ノード 3 4 6 は、非接地の供給電圧を供給し得る。例示的な例では、インダクタ 3 5 2、3 5 8、3 6 0 の三重結合インダクタ配置は、インダクタ 3 0 2、3 0 8、3 1 0 に関する図 4 で示されたように、密に結合された入れ子型（例えば、同心）ループの使用により、小さい面積でインプリメントされる。
20

【 0 0 2 3 】

[0030] 第 1 の増幅器 3 0 6 の出力 3 3 0 に結合された受信回路は、第 1 の周波数帯域（例えば、L T E U 周波数帯域）に対応する信号を処理するように構成され得る。例えば、変成器 3 3 2 は、L T E U 变成器であり得、ミキサ 3 3 4 は、L T E U 周波数帯域信号をベースバンド信号または中間周波数信号にダウンミックス（down-mix）するように構成され得る。第 2 の増幅器 3 1 6 の出力 3 4 0 に結合された受信回路は、第 2 の周波数帯域（例えば、U H B 周波数帯域）に対応する信号を処理するように構成され得る。例えば、変成器 3 4 2 は、U H B 变成器であり得、ミキサ 3 4 4 は、U H B 周波数帯域信号をベースバンド信号または中間周波数信号にダウンミックスするように構成され得る。
30

【 0 0 2 4 】

[0031] 第 1 の増幅器 3 0 6 に対応する三重結合変成器配置は、第 1 の結合係数 K 1 2 で第 2 のインダクタ 3 0 8 に誘導結合されているシャントインダクタ 3 0 2 を含む。シャントインダクタ 3 0 2 はまた、第 2 の結合係数 K 1 3 で第 3 のインダクタ 3 1 0 に誘導結合される。図 5 に例示されるように、第 1 の結合係数 K 1 2 および第 2 の結合係数 K 1 3 は、実質的に同じ値を有し得る（例えば、K 1 2 = K 1 3 = 0 . 3）。第 2 のインダクタ 3 0 8 は、第 3 の結合係数 K 2 3（例えば、K 2 3 = 0 . 5）で第 3 のインダクタ 3 1 0 に誘導結合される。インダクタ係数 K（例えば、K 1 2、K 1 3、および / または K 2 3）の値は、第 1 の増幅器 3 0 6 のインピーダンスをチューニングするように選択および / または修正され得る。図 5 は、第 1 の結合係数 K 1 2 と第 2 の結合係数 K 1 3 が実質的に同じ値を有するものとして例示しているが、他の実施形態では、第 1 の結合係数 K 1 2 は、
40

第2の結合係数K13とは異なり得る。三重結合インダクタ302、308、310の各々の極性は、図5では、ドット表記を用いて示される。

【0025】

[0032]同様に、第2の増幅器316に対応する三重結合変成器配置は、第4の結合係数K45で第5のインダクタ358に誘導結合されているシャントインダクタ352を含む。シャントインダクタ352はまた、第5の結合係数K46で第6のインダクタ360に誘導結合される。図5に例示されるように、第4の結合係数K45および第5の結合係数K46は、実質的に同じ値を有し得る（例えば、K45 = K46 = 0.35）。第5のインダクタ358は、第6の結合係数K56（例えば、K56 = 0.5）で第6のインダクタ360に誘導結合される。K45、K46、および/またはK56の値は、第2の増幅器316のインピーダンスをチューニングするように選択および/または修正され得る。図5は、第4の結合係数K45と第5の結合係数K46が実質的に同じ値を有するものとして例示しているが、他の実施形態では、第4の結合係数K45は、第5の結合係数K46とは異なり得る。

10

【0026】

[0033]図5に例示される三重結合インダクタ配置は、増幅器306、316の1つまたは複数の動作特性を改善し得る。例えば、デジエネレーションインダクタ308、310にシャントインダクタ302を結合することは、第1の増幅器306の線形性を改善し得る。例えば、ハイパスフィルタ整合は、下側(lower side)のジャマーをフィルタリングし、帯域外(OOB)2次インターフェースセプトポイント(IIP2)および/または3次インターフェースセプトポイント(IIP3)(IIP2/IIP3)のパフォーマンス測定値を改善し得る。OOB IIP2/IIP3における改善は、第1の増幅器306の改善された線形性を示す。同様に、インダクタ352、358、および360の三重結合配置は、第2の増幅器316の線形性を改善し得る。

20

【0027】

[0034]（増幅器のゲートに結合された）直列キャパシタを使用するおよびシャントインダクタを使用するある特定のハイパス整合回路とは対照的に、図5の回路におけるシャントインダクタ302とデジエネレーションインダクタ308、310の間の誘導結合(K)をチューニングすることによって、整合変成器315は、増幅器のゲートに結合された直列キャパシタを省略するために十分なインピーダンス整合を提供するように設計され得、それによって、回路面積をさらに低減させる。

30

【0028】

[0035]したがって、図5は、第1の周波数帯域における信号を増幅するように構成された第1の増幅器306（例えば、LTEのためのLNA）および第2の周波数帯域における信号を増幅するように構成された第2の増幅器316（例えば、UHBのためのLNA）を例示する。各増幅器306、316は、上記に説明されたような三重結合インダクタ配置を使用する。シャントインダクタ302は、第1の増幅器306の線形性を改善するために、インピーダンス整合を実行するために、および面積を低減させるために、デジエネレーションインダクタ308、310に結合される（すなわち、三重結合される）。シャントインダクタ352は、第2の増幅器316の線形性を改善するために、インピーダンス整合を実行するために、および面積を低減させるために、デジエネレーションインダクタ358、360に結合される（すなわち、三重結合される）。したがって、三重結合インダクタを使用することによってより少ない面積を消費する切り替え可能なマルチバンド増幅回路が提供される。

40

【0029】

[0036]図5は、シャントインダクタ302、352の各々を、増幅器入力と接地の間に結合されているものとして例示しているが、他の例示的な実施形態では、図6に関してさらに詳細に説明されるように、シャントインダクタ302、352のうちの1つまたは両方が、入力ノード390と増幅器入力の間に結合された直列インダクタによって置き換えられ得る。図5は、増幅器306、316がスイッチ320、322を介して入力ノード

50

390に選択的に結合されることを例示しているが（例えば、増幅器の選択は、動作モード（例えば、LTEU/UHB）に基づいて、図2のデータプロセッサ/コントローラ280からの制御信号を介して制御され得る）、他の実施形態では、例えば、増幅器306、316が図2のアンテナインタフェース回路224の別個の信号出力ノードに結合される構成のように、スイッチ320、322のうちの1つまたは両方が省略され得る。図5は、2つの増幅器306、316が入力ノード390に選択的に結合されることを例示しているが、他の実施形態では、3つ以上の増幅器が、例えば、デマルチプレクサ回路を介してなど、1つまたは複数の切り替え素子を介して、入力ノード390に選択的に結合され得、また、入力ノード390から選択的に切り離され得る。

【0030】

10

[0037]図6は、図5のシャントインダクタ302、352の代わりに直列に結合されたインダクタ602、652を使用する図5の増幅器306、316の例示的な実施形態600を例示する。第1のスイッチ320は、入力信号を受信するために、第1の直列に結合されたインダクタ602の第1の端子（例えば、正端子）に、第1の入力信号経路225を介して入力ノード390を選択的に結合する。第1の直列に結合されたインダクタ602の第2の端子（例えば、負端子）は、第1の増幅器306の入力に結合される。第2のスイッチ322は、第2の直列に結合されたインダクタ652の第1の端子に、第2の入力信号経路235を介して入力ノード390を選択的に結合する。第2の直列に結合されたインダクタ652の第2の端子は、第2の増幅器316の入力に結合される。第1の増幅器306の出力330は、第1の変成器332および第1のミキサ334を含む第1の受信機回路に結合される。第2の増幅器316の出力340は、第2の変成器342および第2のミキサ344を含む第2の受信機回路に結合される。

20

【0031】

[0038]第1の増幅器306は、第1の直列に結合されたインダクタ602、第2のインダクタ308、および第3のインダクタ310を含む三重結合整合変成器615に結合される。第2の増幅器316は、第2の直列に結合されたインダクタ652、第5のインダクタ358、および第6のインダクタ360を含む三重結合整合変成器625に結合される。

【0032】

30

[0039]第1の増幅器306のためのインダクタ602、308、310の三重結合インダクタ配置および第2の増幅器316のためのインダクタ652、358、および360の三重結合インダクタ配置は、密に結合された入れ子にされた（例えば、同心）ループの使用により、小さい面積（例えば、図4参照）でインプリメントされ得る。例として、第1の増幅器306のインダクタ602、308、および310は、 100×100 マイクロメートル(um)の面積内の三重結合配置において、図4に示されるように配置され得る。代替の実施形態では、インダクタ602、308、および310のうちの異なるものは、図4に示される三重結合配置の最も内側、真ん中、および最も外側のインダクタであり得、および/または、インダクタ602、308、および310のうちの1つまたは複数は、図4に図示されるものとは異なる配置の誘導巻線を使用してインプリメントされ得る。

40

【0033】

[0040]図6に例示される三重結合インダクタ配置は、増幅器306、316の1つまたは複数の動作特性を改善し得る。例えば、図6の三重結合インダクタ配置は、図5に関して説明されたのと同様の方法で増幅器の線形性を改善し得る。しかしながら、より低い周波数成分が接地に短絡されるようにハイパスフィルタ整合を提供する図5のシャントインダクタ302、352とは対照的に、図6の直列に結合されたインダクタ602、652は、代わりに、より高い周波数成分が増幅器入力において直列インダクタンスによってブロックされるように、より高い周波数ジャマーブロッキング(jammer blocking)を提供し得る。

【0034】

50

[0041]図7は、カスコード構成を有する図5の第1の増幅器306および第2の増幅器316を含むシステムの別の例示的な実施形態700を例示する。第1のスイッチ320は、第1の増幅器306の入力に結合されたシャントインダクタ302に、第1の入力信号経路225を介して入力ノード390を選択的に結合するように構成される。第2のスイッチ322は、第2の増幅器316に、第2の入力信号経路235を介して入力ノード390を選択的に結合し得る。第1の増幅器306の出力330は、第1の変成器332および第1のミキサ334を含む第1の受信機回路に結合される。第2の増幅器316の出力340は、第2の変成器342および第2のミキサ344を含む第2の受信機回路に結合される。

【0035】

10

[0042]第1の増幅器306は、第1のカスコードトランジスタ704（例えば、p型金属酸化膜半導体（PMOS）トランジスタのようなp型トランジスタ）および第2のカスコードトランジスタ706（例えば、N型MOS（NMOS）トランジスタのようなn型トランジスタ）を含む。第1のカスコードトランジスタ704は、第1のバイアス電圧 V_{cas_p} によってバイアスをかけられ得、第2のカスコードトランジスタ706は、第2のバイアス電圧 V_{cas_n} によってバイアスをかけられ得る。カスコードトランジスタ704、706は、第1の増幅器306の出力インピーダンスを増大させ得、第1の増幅器306の入力／出力絶縁を改善し得る。図5の第2の増幅器316はまた、第1の増幅器306と同様のカスコード構成を有するカスコードトランジスタ704、706を含む。

20

【0036】

[0043]図7は、シャントインダクタ302を含む三重結合整合変成器に結合された第1の増幅器306のカスコード構成を図示しているが、他の実施形態では、カスコード増幅器構成は、直列に結合されたインダクタを含む三重結合整合変成器に結合され得る。例えば、第1のカスコードトランジスタ704および第2のカスコードトランジスタ706は、図6の第1の増幅器306および／または第2の増幅器316の中に含まれ得る。

【0037】

[0044]信号増幅の例示的な方法800が、図8に示される。方法800は、802において、増幅器の入力において第1の信号を受信することを含み得る。この入力は、第1のインダクタに結合され得る。例えば、図5を参照すると、信号は、第1の入力信号経路225を介して、第1の増幅器306の入力において受信され得る。第1の増幅器306の入力は、第1のインダクタ302に結合される。

30

【0038】

[0045]方法800はまた、804において、増幅された出力信号を供給するために、増幅器の入力信号を増幅することを含み得る。増幅器は、第1のインダクタに誘導結合された第2のインダクタによって電圧源に結合され得る。例えば、図5を参照すると、動作中、第1の増幅器306は、入力信号を増幅し、出力330において、増幅された出力信号を供給する。第1の増幅器306は、第1のインダクタ302に誘導結合された第2のインダクタ308によって供給ノード（例えば、電圧源）312に結合される。増幅器はまた、第1のインダクタに誘導結合された第3のインダクタによって接地に結合され得る。例えば、図5を参照すると、第1の増幅器306は、第1のインダクタ302に誘導結合された第3のインダクタ310によって接地に結合される。別の例として、図6を参照すると、第1の増幅器306は、第1の直列に結合されたインダクタ602に誘導結合された第3のインダクタ310によって接地に結合される。増幅された出力信号は、第1の増幅器306から、図5の変成器332のような変成器に供給され得る。

40

【0039】

[0046]方法800はまた、第2の増幅器において第2の信号を増幅することを含み得る。例えば、図5を参照すると、第2の信号は、第2の入力信号経路235を介して、第2の増幅器316の入力において受信され得る。第1の信号はLTE周波数帯域信号であり得、第2の信号はUHB信号であり得る。

50

【0040】

[0047]図3および図5のシャントインダクタ302およびデジエネレーションインダクタ308、310に結合された第1の増幅器306のような、三重結合構成における3つのインダクタに結合された増幅器において入力信号を増幅することは、増幅器の向上した線形性および／またはインピーダンス整合による、改善された出力信号特性をもたらし得る。インダクタの三重結合構成は、図2のトランシーバ220を含むRFICのような、チップまたはデバイス上の面積使用量をさらに低減させ得る。

【0041】

[0048]説明された実施形態に関連して、装置が、増幅するための手段の入力において、信号を増幅するための手段を含み得る。例えば、増幅するための手段は、図2のLNA240、図3、図5、図6、または図7の第1の増幅器306、図5、図6、または図7の第2の増幅器316、1つまたは複数の他のデバイス、回路、またはこれらの任意の組合せを含み得る。

10

【0042】

[0049]この装置はまた、増幅するための手段を第1の供給ノードに結合するための第1の手段を含み得る。例えば、結合するための第1の手段は、図3、図4、図5、図6、または図7のインダクタ308、図5または図6のインダクタ358、1つまたは複数の他のデバイス、回路、またはこれらの任意の組合せを含み得る。

【0043】

[0050]この装置は、増幅するための手段を第2の供給ノードに結合するための第2の手段をさらに含み得る。例えば、結合するための第2の手段は、図3、図4、図5、図6、または図7のインダクタ310、図5、図6、または図7のインダクタ360、1つまたは複数の他のデバイス、回路、またはこれらの任意の組合せを含み得る。

20

【0044】

[0051]装置はまた、増幅するための手段の入力において、インダクタンスを供給するための手段を含み得る。インダクタンスを供給するための手段は、結合するための第1の手段と、結合するための第2の手段とに誘導結合され得る。例えば、インダクタンスを供給するための手段は、図3、図5、または図7のインダクタ302、図3、図5、または図7のインダクタ352、図6のインダクタ602、図6のインダクタ652、1つまたは複数の他のデバイス、回路、またはこれらの任意の組合せを含み得る。

30

【0045】

[0052]当業者であれば、情報および信号は、さまざまな異なる技術および技法のうちの任意のものを用いて表され得ることを理解するであろう。例えば、上記の説明全体を通して参照され得るデータ、命令、コマンド、情報、信号、ビット、シンボル、およびチップは、電圧、電流、電磁波、磁場または磁性粒子、光場または光粒子、あるいはこれらの任意の組合せによって表され得る。

【0046】

[0053]当業者であれば、ここに開示された実施形態に関連して説明されたさまざまな例示的な論理ブロック、構成、モジュール、回路、およびアルゴリズムステップは、電子ハードウェア、プロセッサによって実行されるコンピュータソフトウェア、または両方の組合せとしてインプリメントされ得ることをさらに理解するであろう。さまざまな例示的なコンポーネント、ブロック、構成、モジュール、回路、およびステップは、概してそれらの機能の観点から上記に説明された。このような機能が、ハードウェアとしてインプリメントされるか、あるいはプロセッサ実行可能な命令としてインプリメントされるかは、特定のアプリケーションおよびシステム全体に課せられる設計制約に依存する。当業者は、特定のアプリケーションごとに多様な方法において、説明された機能をインプリメントし得るが、このようなインプリメンテーションの決定は、本開示の範囲から逸脱を引き起こしていると解釈されるべきでない。

40

【0047】

[0054]ここに開示された実施形態に関連して説明された方法またはアルゴリズムのステ

50

ップは、直接ハードウェアにおいて、プロセッサによって実行されるソフトウェアモジュールにおいて、またはこれら2つの組合せにおいて、具現化(embodied)され得る。ソフトウェアモジュールは、ランダムアクセスメモリ(RAM)、フラッシュメモリ、読み専用メモリ(ROM)、プログラマブル読み専用メモリ(EPROM)、消去可能なプログラマブル読み専用メモリ(E PROM(登録商標))、レジスタ、ハードディスク、リムーバブルディスク、コンパクトディスク読み専用メモリ(CD-ROM)、または当該技術分野において周知であるその他任意の形態の非一時的な記憶媒体内に存在し得る。例示的な記憶媒体は、プロセッサが記憶媒体から情報を読み取り、また記憶媒体に情報を書き込むことができるよう、プロセッサに結合される。代替として、記憶媒体は、プロセッサと一体化され得る。プロセッサおよび記憶媒体は、特定用途向け集積回路(ASIC)内に存在し得る。ASICは、コンピューティングデバイスまたはユーザ端末内に存在し得る。代替として、プロセッサおよび記憶媒体は、コンピューティングデバイスまたはユーザ端末内に個別のコンポーネントとして存在し得る。

10

20

【0048】

[0055]開示された実施形態の以上の説明は、当業者が開示された実施形態を製造または使用することができるように提供されたものである。これらの実施形態へのさまざまな修正は、当業者には容易に明らかとなり、ここで定義した原理は、本開示の範囲から逸脱することなく他の実施形態に適用され得る。したがって、本開示は、ここに示された実施形態に限定されるようには意図されず、以下の特許請求の範囲によって定義される原理および新規な特徴と一致する最も広い範囲を与えられることとなる。

【図1】

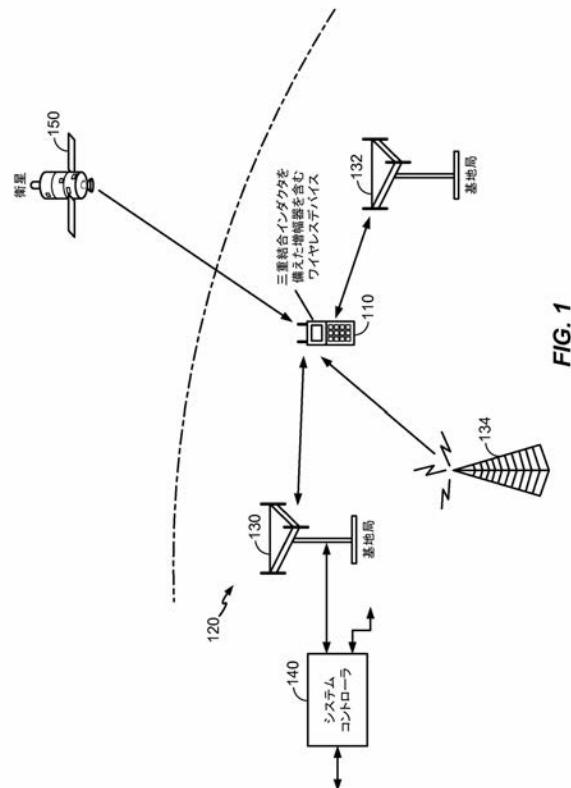


FIG. 1

【図2】

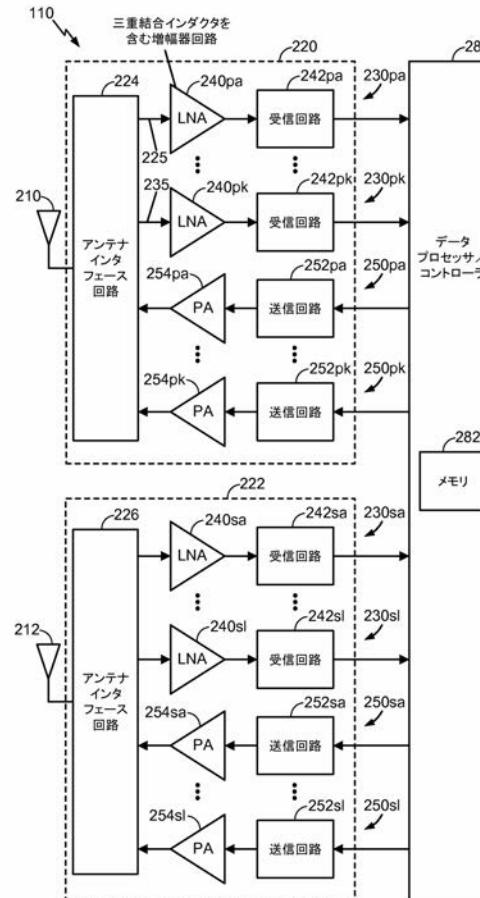


FIG. 2

【図3】

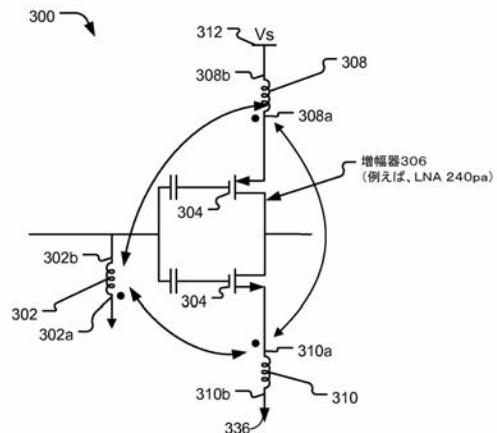


FIG. 3

【図4】

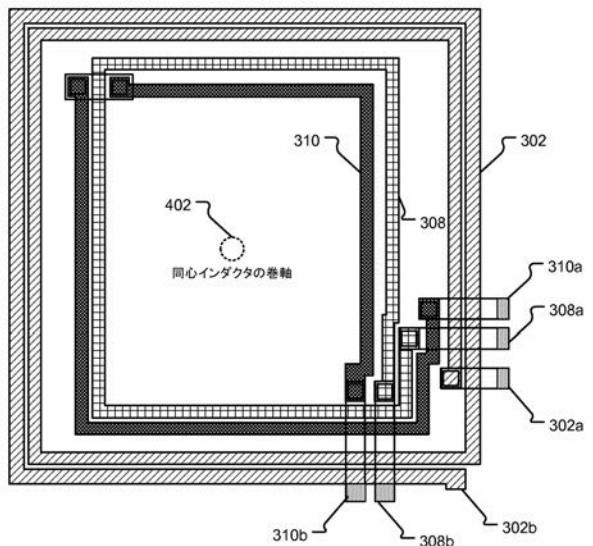


FIG. 4

【図5】

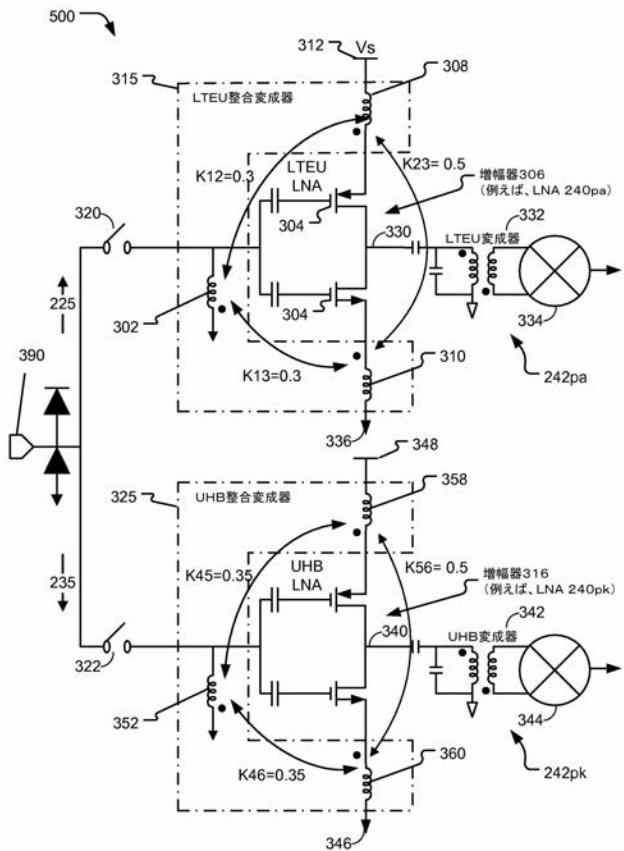


FIG. 5

【図6】

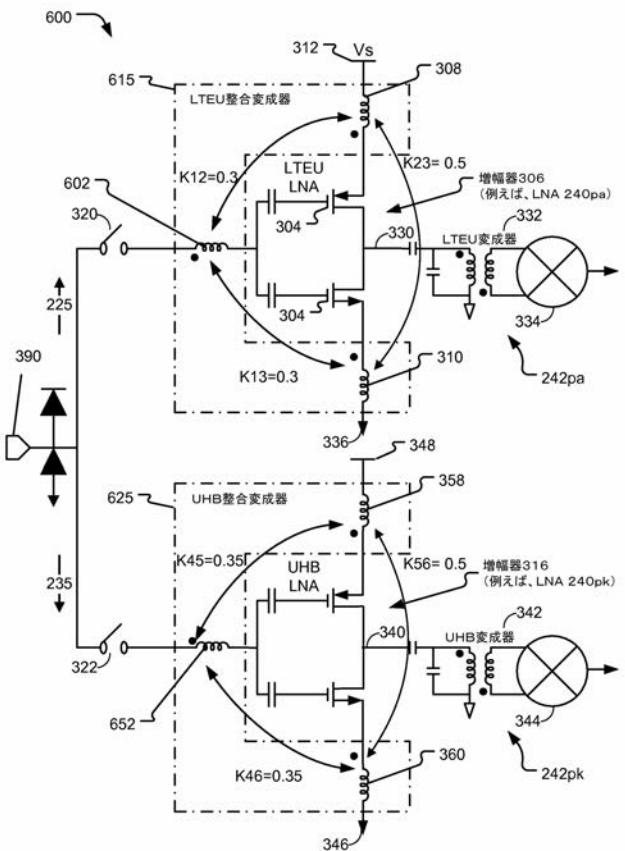


FIG. 6

【図7】

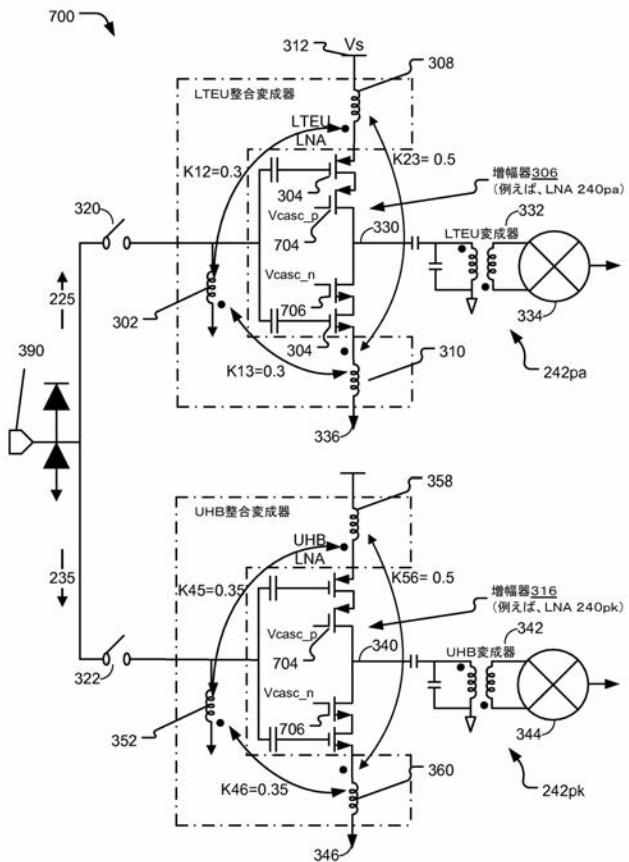


FIG. 7

【図8】

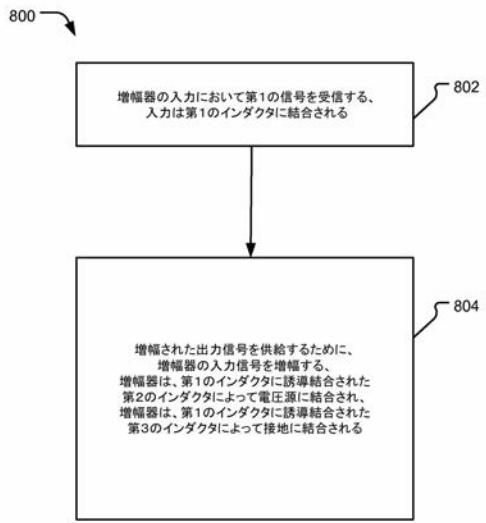


FIG. 8

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No PCT/US2015/060801												
A. CLASSIFICATION OF SUBJECT MATTER INV. H03F1/22 H03F3/193 H03F3/68 ADD.														
According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H03F														
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched														
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data														
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="text-align: left; padding: 2px;">Category*</th> <th style="text-align: left; padding: 2px;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="text-align: left; padding: 2px;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 2014/253242 A1 (YOUSSEF AHMED A [US] ET AL) 11 September 2014 (2014-09-11) abstract paragraph [0025] - paragraph [0053]; figures 2--5a -----</td> <td style="padding: 2px;">1-20</td> </tr> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 2004/111681 A1 (LU SHEY-SHI [TW] ET AL) 10 June 2004 (2004-06-10) abstract paragraph [0063] - paragraph [0064]; figures 1-4 -----</td> <td style="padding: 2px;">1-20</td> </tr> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">WO 2014/189990 A1 (QUALCOMM INC [US]) 27 November 2014 (2014-11-27) the whole document -----</td> <td style="padding: 2px;">1-20</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	A	US 2014/253242 A1 (YOUSSEF AHMED A [US] ET AL) 11 September 2014 (2014-09-11) abstract paragraph [0025] - paragraph [0053]; figures 2--5a -----	1-20	A	US 2004/111681 A1 (LU SHEY-SHI [TW] ET AL) 10 June 2004 (2004-06-10) abstract paragraph [0063] - paragraph [0064]; figures 1-4 -----	1-20	A	WO 2014/189990 A1 (QUALCOMM INC [US]) 27 November 2014 (2014-11-27) the whole document -----	1-20
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
A	US 2014/253242 A1 (YOUSSEF AHMED A [US] ET AL) 11 September 2014 (2014-09-11) abstract paragraph [0025] - paragraph [0053]; figures 2--5a -----	1-20												
A	US 2004/111681 A1 (LU SHEY-SHI [TW] ET AL) 10 June 2004 (2004-06-10) abstract paragraph [0063] - paragraph [0064]; figures 1-4 -----	1-20												
A	WO 2014/189990 A1 (QUALCOMM INC [US]) 27 November 2014 (2014-11-27) the whole document -----	1-20												
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.												
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed														
T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family														
Date of the actual completion of the international search 18 January 2016		Date of mailing of the international search report 26/01/2016												
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Ayala Perriello, M												

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US2015/060801

Patent document cited in search report	Publication date	Patent family member(s)			Publication date
US 2014253242 A1	11-09-2014	CN	105009447 A		28-10-2015
		EP	2974003 A1		20-01-2016
		KR	20150129795 A		20-11-2015
		US	2014253242 A1		11-09-2014
		WO	2014164170 A1		09-10-2014

US 2004111681 A1	10-06-2004	JP	2004187304 A		02-07-2004
		US	2004111681 A1		10-06-2004

WO 2014189990 A1	27-11-2014	US	2014348274 A1		27-11-2014
		WO	2014189990 A1		27-11-2014

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R0,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,D0,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US

(72)発明者 ワン、チュアン

アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライブ 5775

(72)発明者 パン、ドンリン

アメリカ合衆国、カリフォルニア州 92121-1714、サン・ディエゴ、モアハウス・ドライブ 5775

F ターム(参考) 5J500 AA01 AA17 AC92 AF17 AH10 AH19 AH29 AH36 AH39 AS13
LV07