(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3961486号
(P3961486)
(45)発行日　平成19年8月22日(2007.8.22)　(24)登録日　平成19年5月25日(2007.5.25)

(51)Int.Cl.			F I		
G01J	5/24	(2006.01)	G01J	5/24	
G01J	5/20	(2006.01)	G01J	5/20	B
G01J	5/48	(2006.01)	G01J	5/48	A

請求項の数 15　(全 22 頁)

(21)出願番号	特願2003-571695 (P2003-571695)
(86)(22)出願日	平成15年2月24日 (2003.2.24)
(65)公表番号	特表2005-519266 (P2005-519266A)
(43)公表日	平成17年6月30日 (2005.6.30)
(86)国際出願番号	PCT/US2003/005455
(87)国際公開番号	WO2003/073054
(87)国際公開日	平成15年9月4日 (2003.9.4)
審査請求日	平成17年1月24日 (2005.1.24)
(31)優先権主張番号	10/085,226
(32)優先日	平成14年2月27日 (2002.2.27)
(33)優先権主張国	米国 (US)

(73)特許権者　504325483
インディゴ・システムズ・コーポレーション
ＩＮＤＩＧＯ　ＳＹＳＴＥＭＳ　ＣＯＲＰＯＲＡＴＩＯＮ
アメリカ合衆国カリフォルニア州９３１１７－３０２７・ゴリータ・キャスティリアンドライブ　７０
(74)代理人　100089266
弁理士　大島　陽一
(72)発明者　パーリッシュ、ウィリアム・ジェイ
アメリカ合衆国カリフォルニア州９３１１０・サンタバーバラ・ララデラロード　４１８５

最終頁に続く

(54)【発明の名称】マイクロボロメータ焦点面アレイ方法及び回路

(57)【特許請求の範囲】

【請求項１】

マイクロボロメータ焦点面アレイ回路であって、

各々第１のマイクロボロメータを含む複数のマイクロボロメータセルのアレイと、

各マイクロボロメータセルに関連づけられたバイアス回路であって、各バイアス回路は第２のマクロボロメータを有し、前記第１のマイクロボロメータに対し負荷電流を供給するべく適合されている、該バイアス回路と、

各マイクロボロメータセルに関連づけられた温度補償回路とを有し、

各温度補償回路は、前記第１のマイクロボロメータに直列に接続された第１の可変抵抗器を有し、前記第１の可変抵抗器が、前記第１のマイクロボロメータと前記第２のマイクロボロメータとの間の抵抗温度係数の差を補償するべく所定の温度範囲に渡って較正されていることを特徴とするマイクロボロメータ焦点面アレイ回路。

【請求項２】

マイクロボロメータ焦点面アレイ回路であって、

各々第１のマイクロボロメータを含む複数のマイクロボロメータセルのアレイと、

各マイクロボロメータセルに関連づけられたバイアス回路であって、各バイアス回路は第２のマクロボロメータを有し、前記第１のマイクロボロメータに対し負荷電流を供給するべく適合されている、該バイアス回路と、

各マイクロボロメータセルに関連づけられた温度補償回路とを有し、

各温度補償回路が前記第１のマイクロボロメータに直接並列に接続された電流源を含み

、前記電流源が前記第１のマイクロボロメータと前記第２のマイクロボロメータとの間の抵抗温度係数の差を補償するべく所定の温度範囲に渡って較正されていることを特徴とするマイクロボロメータ焦点面アレイ回路。

【請求項３】

前記第１のマイクロボロメータに関連づけられた出力信号を提供するべく前記第１のマイクロボロメータと前記第２のマイクロボロメータの間のノードに接続された増幅器を更に有し、前記増幅器には可変電圧基準レベルを提供するべく可変増幅器電圧源が接続されており、

前記温度補償回路は、前記第２のマイクロボロメータに接続され該第２のマイクロボロメータの抵抗温度係数を調整すべく較正された第２の可変抵抗器を更に有し、

前記バイアス回路は、

前記第１のマイクロボロメータを流れる電流の大きさを制御するべく前記第１のマイクロボロメータと前記第２のマイクロボロメータの間に接続された少なくとも１つのトランジスタと、

前記第１のマイクロボロメータをバイアスするべく前記第１のマイクロボロメータに接続された第１の電圧源と、

前記第２のマイクロボロメータに接続された第２の電圧源とを更に有することを特徴とする請求項１または２のいずれかに記載の回路。

【請求項４】

前記可変電圧基準レベルを提供すべく前記増幅器に接続された基準回路を更に有し、該基準回路は、

第１及び第２の基準マイクロボロメータと、

前記第１及び第２の基準マイクロボロメータと直列接続され、これら第１及び第２の基準マイクロボロメータ間の抵抗温度係数の差を補償すべく較正された可変基準抵抗器と、

前記第１及び第２の基準マイクロボロメータと直列に接続されて基準路を形成する第１の基準トランジスタとを有し、前記増幅器のための前記可変電圧基準レベルは前記第１の基準マイクロボロメータと前記第２の基準マイクロボロメータの間のノードから提供されることを特徴とする請求項３に記載の回路。

【請求項５】

前記少なくとも１つのトランジスタが、

前記第１のマイクロボロメータを流れる電流の大きさを制御するべく前記第１のマイクロボロメータに接続された第１のトランジスタと、

前記第２のマイクロボロメータを流れる電流の大きさを制御するべく前記第２のマイクロボロメータに接続された第２のトランジスタとを有し、

前記第１のトランジスタのバイアスを制御するべく第１の可変電圧源が前記第１のトランジスタのゲート端子に接続され、

前記第２のトランジスタのバイアスを制御するべく第２の可変電圧源が前記第２のトランジスタのゲート端子に接続されていることを特徴とする請求項３または４のいずれかに記載の回路。

【請求項６】

前記第１のマイクロボロメータ、前記少なくとも１つのトランジスタ、及び前記第２のマイクロボロメータが直列接続されていることを特徴とする請求項３に記載の回路。

【請求項７】

前記出力信号を受信するよう前記増幅器に接続されたプロセッサを更に有し、前記プロセッサは前記温度補償回路及び前記バイアス回路を制御するための制御信号を提供するべく適合されていることを特徴とする請求項５または６のいずれかに記載の回路。

【請求項８】

前記プロセッサは前記出力信号に対する補償の大きさを決定すべく適合されており、前記補償には温度依存微調整用オフセット及び温度依存ゲイン補償が含まれることを特徴とする請求項７に記載の回路。

【請求項９】
前記補償が付加的オフセットを更に含むことを特徴とする請求項８に記載の回路。
【請求項１０】
入射赤外線のレベルを検知する方法であって、
前記赤外線を受光するアクティブマイクロボロメータを提供する過程と、
前記アクティブマイクロボロメータに電圧を印加する過程と、
前記アクティブマイクロボロメータに対する基準を与える基準マイクロボロメータを提供する過程と、
所定の温度範囲に渡って前記アクティブマイクロボロメータと前記基準マイクロボロメータの間の抵抗温度係数の差を補償する過程と、
前記受光した赤外線レベルによる前記アクティブマイクロボロメータの抵抗の変化に基づいて出力信号を生成する過程とを有し、
前記抵抗温度係数に対してなされる前記補償が、前記アクティブマイクロボロメータに直列接続され、かつ前記温度範囲に渡ってその抵抗値が較正された可変抵抗器を含むことを特徴とする方法。
【請求項１１】
入射赤外線のレベルを検知する方法であって、
前記赤外線を受光するアクティブマイクロボロメータを提供する過程と、
前記アクティブマイクロボロメータに電圧を印加する過程と、
前記アクティブマイクロボロメータに対する基準を与える基準マイクロボロメータを提供する過程と、
所定の温度範囲に渡って前記アクティブマイクロボロメータと前記基準マイクロボロメータの間の抵抗温度係数の差を補償する過程であって、前記抵抗温度係数に対してなされる前記補償が、前記アクティブマイクロボロメータに直接並列に接続され、前記温度範囲に渡って値が較正された電流源を含む、該過程と、
前記受光した赤外線レベルによる前記アクティブマイクロボロメータの抵抗の変化に基づいて出力信号を生成する過程とを有することを特徴とする方法。
【請求項１２】
前記出力信号の生成は、第１及び第２の基準マイクロボロメータと可変基準抵抗器とによって提供される基準信号にも基づくことを特徴とする請求項１０または１１に記載の方法。
【請求項１３】
前記出力信号に対して微調整オフセット較正を施す過程と、
前記出力信号に対してゲイン較正を施す過程と、
前記出力信号に対して付加的オフセット較正を施す過程とを更に含むことを特徴とする請求項１０または１１のいずれかに記載の方法。
【請求項１４】
前記微調整オフセット較正が、温度測定値に基づいて前記出力信号に対するオフセットを生成する多項式を含むことを特徴とする請求項１３に記載の方法。
【請求項１５】
前記基準マイクロボロメータの抵抗温度係数を調節すべく第２の抵抗器の抵抗値を較正する過程を更に含むことを特徴とする請求項１３に記載の方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、焦点面アレイ（focal plane arrays）に関し、特にマイクロボロメータ焦点面アレイに関する。
【背景技術】
【０００２】
赤外線を検知するマイクロボロメータは本分野ではよく知られている。最近のマイクロ

ボロメータ構造は、通常、複数のマイクロボロメータがアレイをなすように単結晶シリコン基板上に形成され、各マイクロボロメータが画素として機能することで、２次元イメージを生成する。各マイクロボロメータの抵抗の変化は、読み出し集積回路（read out integrated circuit：ＲＯＩＣ）として知られる回路によって時分割多重化された電気信号に変換される。ＲＯＩＣとマイクロボロメータアレイの組み合わせは、マイクロボロメータ焦点面アレイ（ＦＰＡ）またはマイクロボロメータ赤外線ＦＰＡとして知られている。マイクロボロメータについては、米国特許第５，７５６，９９９号及び米国特許第６，０２８，３０９号明細書により詳しく記載されている。これらの文献はここで引用したことで本願の一部となる。

【０００３】

マイクロボロメータアレイの性能は、通常、一様な入射赤外線に対し個々のマイクロボロメータ検出器の間で応答にばらつきがあることによって低下する。性能低下に関わる要因には、個々の検出器の赤外線吸収係数、抵抗、抵抗温度係数（temperature coefficient of resistance：ＴＣＲ）、熱容量、及び熱伝達率が含まれる。このような不均一性の大きさは、入射赤外線に対する実際の応答の大きさよりもかなり大きくなり得るため、不均一性を補償して入射赤外線を表す信号を得るために、通常、様々な技法が必要とされる。

【０００４】

図１は、マイクロボロメータの抵抗を測定するための従来の方法を図示している。マイクロボロメータ３（入射赤外線１を受光できる）と抵抗負荷（R_{load}）６との直列接続に電圧（Ｖ）が印加される。マイクロボロメータ３の両端の出力電圧（V_{out}）が測定され、その抵抗（$R_{bolometer}$）が、次の式に基づいて決定される。

【０００５】

$$R_{bolometer} = R_{load} / (V / V_{out} - 1)$$

【０００６】

自己発熱によるマイクロボロメータ３の温度上昇は、一般に、入射赤外線による温度上昇に比べて遙かに大きい。電圧（Ｖ）がマルチプレックスされる（multiplexed）、即ち、各サンプル期間に周期的に印加される場合、自己加熱は図２に示すようになる。マイクロボロメータの温度は、各サンプル期間（バイアス期間とも呼ばれ、図においてスパイク状のパルスバイアスとして示されている）に大きく上昇する。

【０００７】

このような特性の欠点の一つは、パルスバイアス加熱によってマイクロボロメータ３（アクティブマイクロボロメータと呼ばれ、基板から熱的に隔離されている）が、抵抗負荷６（これもまたマイクロボロメータとすることができ、負荷マイクロボロメータと呼ばれる。これは基板に熱的に短絡されている）とは異なる温度で動作することである。また、マイクロボロメータ３と抵抗負荷６の間の様々な他の不均一性や変動要因によって、これら２つのマイクロボロメータのＴＣＲに差が生じ得る。このように、パルスバイアス加熱や他の要因によって、抵抗負荷６とマイクロボロメータ３の相対ＴＣＲにミスマッチが生じ易くなる。

【０００８】

このような相対ＴＣＲのミスマッチは、マイクロボロメータアレイの動作温度範囲を制限する。例えば、図３のグラフに示すように、望ましい基板温度の最大値に達する前に、マイクロボロメータアレイ中のあるマイクロボロメータの出力電圧がシステムの最小ダイナミックレンジより下に低下し得る。或いは、図４に示すように、望ましい基板温度の最大値に達する前に、マイクロボロメータアレイ内の別のマイクロボロメータの出力電圧がシステムの最大ダイナミックレンジを越えて上昇し得る。

【０００９】

通常のマイクロボロメータアレイでは、各マイクロボロメータによって生成される出力電圧は、基板温度によって大きく変化し得る。図５はその様子をマイクロボロメータアレイ中の６個のマイクロボロメータについて例示している。図６に示すように、いくつかの

マイクロボロメータ要素の平均出力電圧が最小及び最大信号範囲を越え、所望の動作温度範囲内で満足できるＦＰＡの性能が得られない結果となり得る。

【発明の開示】

【発明が解決しようとする課題】

【００１０】

従来のマイクロボロメータアレイには出力電圧が補正可能なものもあるが、それらはしばしば０．００５乃至０．０２５ケルビンのオーダーの狭い基板温度範囲内でしかない。基板温度をその範囲に維持してマイクロボロメータアレイの不均一性を最小化するべく、熱電気冷却器、温度センサ、及び温度制御電子装置が用いられているが、これらはシステムのコスト及び複雑さを増大させることとなる。従って、広い温度範囲に渡ってマイクロボロメータアレイの特性及び不均一性に対処するための技術が必要とされている。

【課題を解決するための手段】

【００１１】

マイクロボロメータ回路及び方法が開示される。一実施例によると、広い温度範囲に渡って温度補償を提供するマイクロボロメータ焦点面アレイ（ＦＰＡ）回路が開示される。アクティブマイクロボロメータと負荷または基準マイクロボロメータとの間のＴＣＲの相対ミスマッチが補償され、厳密な温度安定性が不要となる。例えば、マイクロボロメータアレイの温度を１度の何分の一かの範囲に安定させるのではなく、動作温度範囲を大幅に拡張することができ、例えば－４０℃乃至５５℃とすることができる。また、較正を行って、較正値をマイクロボロメータＦＰＡ回路及びこのマイクロボロメータＦＰＡ回路から得られる信号値の処理に適用する方法が開示される。このように、本明細書に開示される回路及び方法は、複雑で高価な冷却装置といった従来技術の多くの問題を解決し、低コストで数量の多い商業市場により適用し易い赤外線技術を提供する。

【００１２】

より具体的には、本発明の一実施例によると、マイクロボロメータ回路は、第１のマイクロボロメータと、第１のマイクロボロメータに接続された可変抵抗器と、負荷電流を提供するべく第１のマイクロボロメータまたは可変抵抗器に接続されたバイアス回路とを有する。

【００１３】

本発明の別の実施例によると、マイクロボロメータ検出器回路を較正する方法は、所望の温度範囲に渡ってアクティブマイクロボロメータと負荷との間の相対抵抗温度係数を補償するべく可変抵抗器を較正する過程と、マイクロボロメータ検出器回路によって生成される出力信号に対するオフセットを較正する過程とを有する。

【００１４】

本発明の範囲は、本願の開示の一部である請求の範囲によって定められる。以下の実施例の詳細な説明を参照することで、当業者による本発明の実施例のより完全な理解及び本発明の更なる利点の実現が得られるであろう。以下添付の図面を参照して説明するが、それらについての簡単な説明を付記する。

【００１５】

本発明の好適実施例及びそれらの利点は以下の詳細な説明により良く理解されるだろう。１若しくは複数の図面において同様の要素には同様の符号が用いられていることを理解されたい。

【発明を実施するための最良の形態】

【００１６】

図７ａは、本発明の実施例に基づき温度補償を行う回路２０を示している。回路２０は、供給電圧２２、４０と、マイクロボロメータ２４、３６と、抵抗器２６、３８と、トランジスタ３０と、増幅器３２と、デジタル／アナログ変換器（ＤＡＣ）３４とを有する。本明細書にて詳しく説明するように、回路２０はアクティブ及び負荷マイクロボロメータに対して基板温度補償及びＴＣＲミスマッチ補償を提供する。

【００１７】

アクティブマイクロボロメータは、入射赤外線１を受光する熱的に隔離されたマイクロボロメータ２４からなる。マイクロボロメータ２４は供給電圧２２及び負荷電流（I_{bias}）によってバイアスされている。増幅器３２はトランジスタ３０（ＮＭＯＳトランジスタ）に対するゲートバイアスを与え、ＤＡＣ３４はトランジスタ３０に対して適切なゲートバイアスを与えるべく基準電圧を設定し増幅器３２を制御するのに用いられる。別の方法として、増幅器３２を除去し、ＤＡＣ３４を用いてトランジスタ３０に対する適切なゲートバイアスを直接設定してもよい。負荷回路またはバイアス回路には、供給電圧４０、抵抗器３８、マイクロボロメータ３６、トランジスタ３０、及びＤＡＣ３４を伴う増幅器３２が含まれ、これらは負荷電流（I_{bias}）を確立するのに用いられる。

【００１８】

熱的に（基板に）短絡された負荷マイクロボロメータからなるマイクロボロメータ３６は、基板温度補償負荷として用いられる。供給電圧４０は、マイクロボロメータ３６の両端の名目電圧降下を設定することにより回路２０に対する動作点を最適化するように設定される。回路２０の出力電圧（V_{out}）はノード４１にて提供される。

【００１９】

図７ｂは、本発明の別の実施例に基づき温度補償を行うための回路４４を示す。回路４４は回路２０に類似しているが、ノード４１における電圧を増幅して出力電圧（V_{out}）４６を提供する増幅器２８を有している。増幅器２８はノード４１の電圧の増幅を行うとともに、必要ならばバッファリングするための例示的な回路要素である。増幅器３２に対してと同様に、この増幅器に対する基準電圧（V_{ref}）もＤＡＣによって生成することができ、或いは、基準電圧を固定電圧レベル（例えば、アース）とすることもできる。また理解されるように、出力電圧（V_{out}）４２を増幅または積分プロセス及び／または他の公知の信号処理技術を用いて変形、増幅または変換してもよい。本明細書における出力電圧（V_{out}）４２についての説明は、出力電圧（V_{out}）４６についても適用し得る。

【００２０】

回路２０及び４４の全般的な回路動作について説明すると、入射赤外線１のレベルが増加すると、マイクロボロメータ２４の温度が上昇し、その抵抗が低下してマイクロボロメータ２４の両端の電圧降下が小さくなり、トランジスタ３０のドレイン端子（即ち、ノード４１）の電圧レベルが上昇する。マイクロボロメータ２４の両端の電圧降下のこのような変化は、出力電圧（V_{out}）４２の変化を生じさせる。従って、入射赤外線１のレベルが上昇または下降すると、出力電圧（V_{out}）４２の電圧レベルの上昇または下降として反映される。

【００２１】

一般に、供給電圧４０は、負荷電流を調節し、出力回路電圧レベルの所定範囲内の所望の点に出力電圧４２を設定することによって回路の動作点を最適化するのに用いられる。より具体的には、トランジスタ３０の適切なゲートバイアス及び供給電圧４０の適切な電圧レベルを設定することにより、出力電圧（V_{out}）４２の調節がなされる。

【００２２】

例えば、供給電圧４０はマイクロボロメータのアレイ全体に対して設定された単一の電圧レベルとすることができる。そして、増幅器３２及びＤＡＣ３４を用いて、ＦＰＡ内の個々の対応する熱的に短絡されたマイクロボロメータ３６に対し固有の電圧バイアスを供給して、負荷電圧または負荷電流（I_{bias}）に対する微調整またはオフセット設定を行う。これにより、熱的に隔離された各マイクロボロメータ（例えばマイクロボロメータ２４）からの出力信号における個々のオフセットエラーが補正される。各マイクロボロメータ回路に対しオフセットを調整することで、各回路に対する出力電圧（V_{out}）４２の名目出力電圧レベルが所望の範囲に入るように調節される。

【００２３】

マイクロボロメータ２４（アクティブマイクロボロメータ）とマイクロボロメータ３６（負荷マイクロボロメータ）との間のＴＣＲにおける相対ミスマッチに対処するため、抵

抗器２６及び３８が設けられている。抵抗器２６は、通常、回路の負荷ボロメータ部分に対して回路のアクティブマイクロボロメータ部分のコンポジットＴＣＲ値（composite TCR value）を微調整するための可変抵抗器からなる。即ち、抵抗器からなる分圧ネットワークにおいて、抵抗器２６は、マイクロボロメータ３６及び抵抗器３８に対するマイクロボロメータ２４及び抵抗器２６のコンポジットＴＣＲを調節する。これらの回路要素に対する回路値は、例えば、マイクロボロメータ２４及び３６に対しそれぞれ１００ｋΩ、３００ｋΩとすることができるが、これらの値に制限されるものではなく、例えばそれぞれ５０－２００ｋΩ及び１５０－６００ｋΩといった広い範囲に渡って様々な値を取り得る。抵抗器２６及び３８に対する回路値は、例えば、それぞれ０－１０ｋΩ及び０－３０ｋΩの範囲で様々な値を取ることができるが、これらの範囲に限定されるものではなく、より広い範囲内で様々な値を取ることもできる。

【００２４】

抵抗器２６及び抵抗器３８は、通常、関連するマイクロボロメータ２４及び３６とは異なる（通常、より小さい）ＴＣＲを有する抵抗器からなる。例えば、抵抗器２６は小さなＴＣＲを有し、マイクロボロメータ２４はマイクロボロメータ３６に対しより大きいＴＣＲを有し得る。その場合、抵抗器２６に対し適切な抵抗値を選択することで、抵抗器２６とマイクロボロメータ２４の組み合わせにより、マイクロボロメータ２４単体のＴＣＲよりも、マイクロボロメータ３６により近いＴＣＲが与えられる。従って、アレイ内の各マイクロボロメータの性能及び動作が、基板温度の所定の範囲に渡って大きく改善される。

【００２５】

次の式は、可変抵抗器と直列接続されたマイクロボロメータ（即ち、マイクロボロメータ２４と抵抗器２６）の組み合わせ又はコンポジットＴＣＲを温度の関数として示す。

【００２６】

$$TCR = (TCR_{Bo} \cdot R_B(T) / (R_B(T) + R_{Trim}))$$

【００２７】

ＴＣＲ、TCR_{Bo}、$R_B(T)$、及びR_{Trim}は、それぞれ、実効組み合わせＴＣＲ（ＴＣＲで示される）、マイクロボロメータのＴＣＲ（TCR_{Bo}で示される）、所与の温度におけるマイクロボロメータの抵抗（$R_B(T)$で示される）、及び可変抵抗器の抵抗値（例えば、温度の関数としては一次の定数であり、R_{Trim}で示される）を表す。この式は、組み合わせＴＣＲが、可変抵抗器の抵抗値に応じてどのように調節されるかを示している。

【００２８】

抵抗器３８によって回路２０に対する粗調整がなされる。そして、抵抗器２６の設定を行うことにより、アクティブマイクロボロメータと負荷マイクロボロメータの相対ＴＣＲにおけるミスマッチに対し温度補償がなされる。抵抗器２６及び３８の適切な値を決定するため、基板温度の関数として較正手順が実行される。以下に例示的な較正手順の詳細を説明する。

【００２９】

ＴＣＲにおける相対ミスマッチは、パルスバイアス加熱、マイクロボロメータの不均一性、アクティブマイクロボロメータ及び負荷マイクロボロメータと基板との間の相対接触抵抗といった様々な要因によって生じる。図３乃至６に対し上記した特徴は、ある程度、負荷マイクロボロメータとアクティブマイクロボロメータの間のＴＣＲの相対ミスマッチに起因する。理想的には、オフセット及びＴＣＲの相対ミスマッチを基板温度の関数として補正することで、図８に示すように、所与のマイクロボロメータ回路の出力電圧が好適に振る舞うようになる。図に示されているように、受光されたあるレベルの入射赤外線に対し、マイクロボロメータ回路の出力電圧は、所望の基板温度範囲（例えば１００℃）に渡って、最小及び最大ダイナミックレンジの小さなパーセンテージ（例えば、２０パーセント）内に収まっている。

【００３０】

図９は、マイクロボロメータ回路の出力電圧を基板温度の関数として表すグラフであり

、本発明の実施例に基づく温度補償技法を例示している。この図の曲線５１乃至５４は、所与のオフセットに対して、マイクロボロメータの出力電圧を様々なトリム抵抗値に対して示している（例えば、抵抗器２６の様々な値に対する出力電圧４２）。

【００３１】

例えば、図７ａを参照すると、マイクロボロメータ２４とマイクロボロメータ３６のＴＣＲの相対ミスマッチが、基板温度の上昇につれマイクロボロメータ２４の抵抗がマイクロボロメータ３６より速く減少するようなものである場合、所与のレベルの入射赤外線に対して、基板温度が上昇するにつれ出力電圧４２は上昇する。このことは、抵抗器２６の最小抵抗値に対する曲線５１（図９）によって表されている。

【００３２】

同じ基板温度範囲に対して測定を繰り返す際に、（図９に示すように）抵抗器２６の抵抗値を増加しオフセットを調整して出力電圧４２が最小基板温度に対する初期値に戻るようにすると、出力電圧４２はよりゆっくりと上昇することとなる。これは曲線５２によって表されている。このプロセスは抵抗器２６の値を様々に変えて繰り返すことができ、例えば曲線５３や５４が得られる。曲線５１乃至５４から明らかなように、曲線５４が所望の基板温度に渡って最適な応答を提供する。更に、このプロセスは、アレイ内の各マイクロボロメータに対する最適な抵抗器設定を行い、図１０及び図１１に示すような特性を得るのに用いることもできる。詳細な較正プロセス例及びその応用については以下に説明する。

【００３３】

図１０は、本明細書で説明される温度補償技法を実行した後におけるマイクロボロメータアレイのマイクロボロメータ回路出力電圧を示すグラフである。アレイ内の複数のマイクロボロメータの較正を行い、ＴＣＲの相対ミスマッチ及びオフセットに対する補償を行った後において、全てのマイクロボロメータ回路出力電圧は、所望の基板温度範囲に渡って、ダイナミック信号範囲の小さなパーセンテージ内に入っている。更に、図１１のヒストグラムに示すように、アレイ内の全てのマイクロボロメータ回路出力電圧は、使用可能な信号範囲内に入り、予測可能な応答を与える。図１０及び図１１に示したマイクロボロメータＦＰＡ特性は、図５及び図６に示したような従来のマイクロボロメータＦＰＡ特性に対する大幅な改善を表している。

【００３４】

別の例として、抵抗器２６及びマイクロボロメータ２４がマイクロボロメータ３６に対してより小さなコンポジットＴＣＲを有し、且つ、抵抗器２６がマイクロボロメータ２４より小さいＴＣＲを有する場合もあり得る。その場合、出力電圧（V_{out}）４２は、例えば、図３に示すような応答をする。従って、抵抗器２６の抵抗値は、その小さな相対ＴＣＲのため、性能を低下させるようにしか働かないと思われるかもしれない。しかしながら、マイクロボロメータ３６（負荷）よりも小さなＴＣＲを有する抵抗器３８の抵抗値を適切に選択することにより、抵抗器３８とマイクロボロメータ３６のコンポジットＴＣＲがマイクロボロメータ２４のＴＣＲより小さくなり、例えば図４に示したような曲線が生成される。従って、その後、上述したように、抵抗器２６を設定して、図８に示すような所望の出力特性を得ることができる。

【００３５】

図７ａ及び図７ｂは相対ＴＣＲミスマッチ及び温度補償技法を説明するための例示的な回路であって、様々な変形及び変更が本発明の原理に基づいて可能であることを理解されたい。例えば、アレイ内のマイクロボロメータの特性によっては、抵抗器３８は不要とすることができる。抵抗器２６及び３８は、それぞれのマイクロボロメータに対して、直列ではなく並列に接続することもでき、或いは、直列及び並列な抵抗の組み合わせとすることもできる。回路構成も変更可能であり、例えば、抵抗器２６と抵抗器３８の位置を入れ替えたり、マイクロボロメータ２４とマイクロボロメータ３６の位置を入れ替えたりしてもよい。更に、本明細書で説明若しくは言及した１または複数の技術を、用途その他の要因に応じて、組み合わせたり選択的に適用したりすることができる。

【００３６】
図７ａの回路２０（または図７ｂの回路４４）はアレイ構造とし、回路２０のある部分は単位セル内に配置し、残りの部分は単位セルの外に（例えば列増幅器（column amplifier）内に）配置することができる。例えば、マイクロボロメータ２４を単独で（ただし、図示しない行選択トランジスタなどの関連する選択回路とともに）単位セル内に配置することができる。
【００３７】
図１２は、本発明の別の実施例に基づく温度補償を提供する回路６０を示す。回路６０は図７ｂの回路４４に類似しているが、基準路（reference path）６２を有する。基準路６２は熱的に短絡されたマイクロボロメータ６６及び７４、可変抵抗器６８、トランジスタ７０、増幅器７２及びＤＡＣ６４を含む。
【００３８】
ＤＡＣ６４は、トランジスタ７０を適切にバイアスするのに用いられる増幅器７２に基準電圧を供給する。ＤＡＣ６４及び抵抗器６８は、増幅器２８に対する基準電圧を供給するべく調整される。増幅器３２及び７２は一つのＤＡＣにより供給される基準電圧を有することもでき、或いは、基準電圧をある設定された基準電圧レベル（例えばアース）として増幅器３２及び／または増幅器７２に供給することもできる。更に、マイクロボロメータ６６及び／またはマイクロボロメータ７４を、必要な温度依存基準動作を提供するような抵抗器で置き換えることもできる。
【００３９】
基準路６２は、回路６０の残りの部分と同様に基板温度の変化によって影響される。その結果、増幅器２８に対する基準電圧も温度によって変化し、従って、基準路６２により更なる温度補償が提供される。更に、供給電圧２２及び４０からの電源ノイズが、増幅器２８への共通モード入力により低減される。
【００４０】
図１３は、本発明の実施例に基づく抵抗器２６に対する例示的な回路８０を示す。回路８０は、Ｒ１乃至Ｒｎの複数のレジスタを有する（ここでｎは１より大きい）。複数のスイッチ８２（個別に８２（１）乃至８２（ｋ）の符号が付されている（ｋは１より大きい））を適切に選択することで、ノード８４と８６の間に所望の抵抗を設定することできる。スイッチ８２はトランジスタで実現することができ、それらはデジタルまたはアナログ信号によってスイッチ可能または制御可能である。このように、回路８０は、抵抗値をデジタル式に選択可能な可変抵抗器を提供する。
【００４１】
図１４は、本発明の実施例に基づくマイクロボロメータＦＰＡのための例示的な囲い（enclosure）９０を示す。囲い９０は、例えば窓やレンズなどの光学要素９２を有し、それを通って入射赤外線１が基板９６上に載置されたマイクロボロメータアレイ９８に到達するようになっている。基板９６は囲い９０の表面９４に物理的且つ熱的にしっかりと固定されている。光学要素９２は、例えば、シリコン、ゲルマニウム、若しくは、irtranのような結晶材料（crystals）から形成することができ、囲い９０は例えばセラミック、鉄ニッケル合金（例えば、Kovar）または金属若しくは金属合金（例えば鉄）から形成することができる。囲い９０はマイクロボロメータＦＰＡ回路を含み、適切な電気的ピン、ボンディングパッド、または、赤外線カメラなどの関連する電子機器と接続するためのコネクタを提供する。
【００４２】
熱電気冷却器を備えた従来のマイクロボロメータＦＰＡを有するアセンブリでは、マイクロボロメータＦＰＡの囲いがセンサ（例えばＦＰＡ）とは無関係に温度変化すると、囲いから伝達される不所望な赤外線によってダイナミックレンジの劣化が生じ得る。しかしながら、本明細書で開示した技術を適用することで、囲い９０などからの赤外線を較正プロセス中に織り込んで対処し、ダイナミックレンジの劣化を軽減することができる。
【００４３】

図１５は、本発明の実施例に基づく較正プロセスの上位レベルフローチャート１００である。フローチャート１００は、マイクロボロメータＦＰＡを較正するための過程１０２乃至１１０を有する。過程１０４は必須の過程であり、過程１０２及び１０６乃至１１０は、マイクロボロメータＦＰＡの挙動または性能、用途、及び求められる性能に応じてなされ得る過程である。図１６乃至１９は、過程１０２乃至１１０に関する例示的な詳細フローチャートである。

【００４４】

過程１０２では外部抵抗の較正がなされる。「外部抵抗」は、例えば、図７ａの抵抗器３８のような、通常、ユニットセルの外部に配置され、可変（またはトリム）抵抗（例えば図７ａの抵抗器２６）の一部ではない抵抗器の抵抗を示す。外部抵抗または外部抵抗器の値はデジタル式に選択可能であり、及び／または、グローバル抵抗器（global resistor）としてもよく、オンチップまたはオフチップとすることができる（即ち、ＦＰＡまたはＲＯＩＣ上またはそれらから離れて設けることが可能である）。従って、大型のマイクロボロメータＦＰＡに対し、一つの外部可変抵抗器または数個の外部可変抵抗器で十分である。例えば、アレイ内の各マイクロボロメータをサンプリングする際、グローバル外部抵抗器は、その特定のマイクロボロメータ若しくはマイクロボロメータの列、グループまたはアレイに対応して、較正プロセスで決定された、その較正値に設定される。上記したように、ＦＰＡ内のマイクロボロメータの動作によっては、外部抵抗器は不要とすることもできる。

【００４５】

過程１０４では、各マイクロボロメータに対し可変抵抗及びオフセットの較正がなされる。可変抵抗またはトリム抵抗は、例えば、図７ａにおける抵抗器２６のような抵抗器（またはトリム抵抗器）の抵抗を示す。例えば、過程１０４は、ＦＰＡ内の各マイクロボロメータに直列に配置される抵抗の大きさを決定する。また過程１０４は、ＦＰＡ内の各マイクロボロメータに加えられるオフセットの大きさを決定する。例えば、各マイクロボロメータに対し決定されたオフセットは、ＤＡＣ３４を用いて図７ａの増幅器３２を介してトランジスタ３０のゲートバイアスを制御することにより設定することができる。

【００４６】

過程１０６は、所望の基板温度範囲に渡って各マイクロボロメータ回路出力に対しオフセット較正の微調整を行う。過程１０４を（場合によっては過程１０２も）実行した後に、様々な技法を用いて各マイクロボロメータ回路出力の微調整を行うことが可能であるが、それは、これらの過程によって基板温度の広い範囲に渡って補正可能なマイクロボロメータ回路出力が提供されるからである。そのような技法には、様々な数学的最適フィットまたはオフセット補正アルゴリズムや、与えられた温度に対しオフセット微調整ファクタを決定するルックアップテーブル法が含まれる。例えば、ラグランジュ項（Lagrange terms）によって、ＦＰＡ基板温度に対するマイクロボロメータ回路出力の変動を補償する多項オフセット補正（polynomial offset correction）を各マイクロボロメータに対しリアルタイムで生成することができる。

【００４７】

過程１０８は、各マイクロボロメータに対しゲイン較正を行う。ゲイン項（gain terms）は、各マイクロボロメータの入射赤外線に対する応答を正規化する。この過程は、単純にゲイン項をＦＰＡ基板温度とは独立に決定してもよく、或いは、より一般的に、ゲイン項をＦＰＡ基板温度の関数として決定することもできる。同様な数学的最適フィット、補正アルゴリズム、或いはルックアップテーブル法をこれらの項に対し用いることができる。過程１１０は、所望に応じて、各マイクロボロメータに対し、付加的な微調整用オフセット（additional fine offset）を与える。このオフセットもＦＰＡ基板温度の関数とすることができる。

【００４８】

図１６は、図１５のフローチャート１００における過程１０２の詳細なフローチャート１２０である。フローチャート１２０は、外部抵抗器を較正するための例示的な較正過程

を与える。過程１２２は、各マイクロボロメータに対するトリム抵抗器を、トリム抵抗器の平均値のような目標値に設定する。そしてＦＰＡ温度が所望の較正または動作温度範囲内の値（即ちＴ１）に設定される（過程１２４）。例えば、Ｔ１は最小動作温度範囲の値を表すものとすることができる。続いて外部抵抗器が“ｎ”個の可能な値の一つに設定され（過程１２６）、各マイクロボロメータに対しオフセットの較正がなされる（過程１２８）が、ここでオフセットは後に述べる手順を用いて較正することができる。オフセット値及び、オフセット値を適用した後に得られるマイクロボロメータ回路出力値は記憶され（過程１３０）、過程１２６乃至１２８はｎ個の可能な外部抵抗値の各々に対して繰り返される（過程１３２）。その結果、外部抵抗値とオフセット値のｎ個の対が各対応するマイクロボロメータ回路出力値とともに得られる。

【００４９】

その後ＦＰＡ温度は、所望の較正範囲内の別の値（例えばＴ２）に変えられる（過程１３４）。ｎの各値に対して、記憶された外部抵抗値及びオフセット値が適用され、マイクロボロメータ回路出力値が記録される（過程１３６）。過程１３８では、ｎの各値に対し、過程１３６で得られた（即ち、Ｔ１における）マイクロボロメータ回路出力と、過程１３２で得られた（即ち、Ｔ２における）マイクロボロメータ回路出力との差を計算し、更に、マイクロボロメータのアレイ全体に対し平均差（average difference）を計算する。過程１４０では、過程１３８で得られた最小平均差に対応する外部抵抗値が選択され、この抵抗値がマイクロボロメータＦＰＡ全体に対する外部抵抗器の較正値となる。

【００５０】

図１７は、図１５のフローチャート１００における過程１０４のトリム抵抗較正に対する詳細なフローチャート１５０である。フローチャート１５０は、トリム抵抗器の較正のための例示的な較正過程を与える。過程１５２では、ＦＰＡ基板温度を所望の動作または較正温度範囲の一方の端（例えば、Ｔ１）に設定する。トリム抵抗器は、“ｍ”個の可能な値の一つ（例えば最小値）に設定され（過程１５４）、後に述べるような手順を用いてオフセットの較正がなされる（過程１５６）。オフセット値及びオフセット値の適用後得られるマイクロボロメータ回路出力値は、与えられたトリム抵抗値に対して記録される（過程１５８）。過程１６０では、ｍ個の可能なトリム抵抗値の各々に対し、過程１５４乃至１５８が繰り返され、その結果トリム抵抗／オフセット値と対応するマイクロボロメータ回路出力値のｍ個の対が得られる。

【００５１】

図２０は、本発明の実施例に基づく較正動作を例示するグラフ及び付随する表を示している。詳述すると、図２０は、１つのマイクロボロメータと３つの可能なトリム抵抗値（即ち、ｍ＝３）に対するフローチャート１５０の過程１６０までのトリム抵抗器較正手順を例示している。図２０に示されるように、マイクロボロメータ回路出力（または画素出力）が与えられたＦＰＡ基板温度（Ｔ１）に対しプロットされている。付随する表は、３つのトリム抵抗値に対し、温度Ｔ１におけるトリム抵抗値（ＲＤＡＣ値）、オフセット値（ＯＤＡＣ値）、及び画素出力値を表形式で与える。“ＲＤＡＣ値”及び“ＯＤＡＣ値”は、上記において説明し、また図示したように、デジタル式に選択可能なまたは制御可能な抵抗及びオフセット値を指す。画素出力値は、マイクロボロメータ回路出力ダイナミックレンジまたは所望の出力範囲のパーセンテージとして示されている。

【００５２】

図１７に戻ると、ＦＰＡ基板温度はその後、所望の較正または動作温度範囲の前の値（Ｔ１）とは反対の端の値（Ｔ２）に変更される（過程１６２）。ｍの各値に対し、過程１５４乃至１６０で得られたトリム抵抗値及びオフセット値が適用され、マイクロボロメータ回路出力値が記録される（過程１６４）。図２１は、本発明の実施例に基づく、過程１６４を説明するためのグラフ及び付随する表を示している。図２１は図２０に類似しているが、図２１では、温度Ｔ２において得られた３つの例示的なマイクロボロメータ回路出力値が含まれている。

【００５３】

mの各値に対して（図１７－過程１６６）、過程１６４で得られた（即ち、温度Ｔ２における）マイクロボロメータ回路出力と、過程１５８で得られた（即ち、温度Ｔ１における）マイクロボロメータ回路出力との間の差が計算される。過程１６８では、過程１６６の結果から最小の差に対応するトリム抵抗値及び関連するオフセット値が選択される。これらの値が、トリム抵抗器及びオフセットに対する較正値となる。必要ならば、オフセットを異なるＦＰＡ温度において或いは異なる目標値を用いて再度較正してもよい。これにより、より広い温度動作範囲及びより好適な振る舞いが得られる。

【００５４】

図２２は、本発明の実施例に基づく過程１６６及び１６８を例示するグラフ及び付随する表を示す。図２２は図２１に類似しているが、図２２では、２つの温度設定間の差計算及び最小の差を与えるトリム抵抗器／オフセットの選択も示されている。

【００５５】

図１５におけるフローチャート１００の過程１０４では、ＦＰＡ内の各マイクロボロメータに対してオフセット値が決定される。各マイクロボロメータに対するオフセット値は、例えば、バイナリサーチを用いて、所望の値（即ち、マイクロボロメータ回路出力目標値）の最も近くにマイクロボロメータ回路出力値を調節するオフセット値を見出すことによって決定することができる。ＦＰＡ基板の温度及び、ＦＰＡ上へのフラックスなどの他のパラメータは、オフセット較正が行われている間、大きく変化しないようにするべきである。

【００５６】

図１８は、図１５におけるフローチャート１００の過程１０６に対する詳細なフローチャート１８０である。フローチャート１８０は、ＦＰＡアレイ内の一つのマイクロボロメータに対するオフセット微調整項（例えば、ラグランジュ項）を較正するための例示的較正手順を与える。しかしながら、この例示的手順をより一般的なケースに適用し、多くの画素を同時に較正することもできる。過程１８２では、ＦＰＡ温度が所望の較正または動作温度範囲内の値に設定し、測定された温度値（ケルビンまたは摂氏のような温度単位または所与の温度に対応する電圧の単位を有する）を記録する。この温度に対して、較正されたトリム抵抗及びオフセット値を適用した後、マイクロボロメータ回路出力を記録する（過程１８４）。

【００５７】

続いて、過程１８６では、ＦＰＡ温度を所望の温度範囲内の別の値へと変更し、過程１８２及び１８４を繰り返す。過程１８８では、過程１８６を少なくともＫ＋１回繰り返す（ここで、Ｋは多項補正の所望の次数を示す）。例えば、３次の多項補正が望まれる場合、少なくとも４つの項が記憶される。Ｋ＋１個の点のうち２つが所望の較正範囲の両端点である場合、多項補正の結果が一般に向上する。

【００５８】

各マイクロボロメータのゲインは、任意のＦＰＡ温度における２点較正プロセス（例えば、入射フラックスの２つの異なる値にて行う）を用いて較正することができる。或いは、各マイクロボロメータのゲインは、例えば以下に述べるような較正プロセスにおいて、ＦＰＡ温度の関数として較正することもできる。両手順とも、図１８を参照して上記において説明した微調整オフセット（例えば、ラグランジュ）較正に似ているが、これら２つの手順（即ち、ゲインと微調整オフセット）は、入射フラックスの単一の値において各マイクロボロメータ回路出力を記憶する代わりに、入射フラックスの２つの値に対して各マイクロボロメータ回路出力を記憶する点において異なる。

【００５９】

図１９は、図１５のフローチャート１００における過程１０８の詳細フローチャート２００である。フローチャート２００は、各マイクロボロメータのゲインを較正するための例示的な較正過程を与える。過程２０２では、ＦＰＡ温度を所望の較正または動作範囲内の値に設定し、温度値を記録する（ケルビンまたは摂氏のような温度単位または所与の温度に対応する電圧の単位）。過程２０４では、２つのフラックスレベルに対するマイクロ

ボロメータ回路出力の差または各マイクロボロメータのその温度に対する応答度（responsivity）を記録する。過程２０６では、ＦＰＡ温度を較正または動作範囲内の別の値に変更し、温度値及び各マイクロボロメータ回路出力を記録する。過程２０６は（過程２０８において）少なくともＫ＋１回だけ繰り返される（ここで、Ｋはゲイン項の多項式フィット（polynomial fit）の所望の次数を示す）。

【００６０】

図２３は、本発明の実施例に基づく補償プロセス２２０を示している。補償プロセス２２０は、所望のＦＰＡ温度範囲に渡ってＦＰＡ内の各マイクロボロメータから最適な出力を得るための補償プロセスについて全体的に示している。マイクロボロメータＦＰＡはＦＰＡ２２２によってシンボリックに表されている。図示されているように、アレイ内の各マイクロボロメータはトリム抵抗器（$Rtrim_i$。ここで、１≦ｉ≦アレイ内のマイクロボロメータの最大数）及びオフセット較正（$Offset_i$）による調整を受ける。トリム抵抗器較正及びオフセット較正によって、較正温度範囲に渡って各マイクロボロメータ回路出力が、例えば図３または図４に示したような特性から図８に示した特性へと調整される。マイクロボロメータＦＰＡの振る舞いによっては、外部抵抗器（Rext）の較正を上記したように実行してもよい。各マイクロボロメータに対してデジタル式に選択可能な外部抵抗器を設けてもよく、或いは、マイクロボロメータＦＰＡ全体に対して較正可能な一つのグローバル外部抵抗器を設けてもよい。

【００６１】

ＦＰＡ２２２からのマイクロボロメータ回路出力は、ブロック２２４において、較正された温度依存微調整用（例えば、ラグランジュ）オフセット２３０と組み合わされる。微調整用オフセットは、本明細書中で述べるように、様々な方法または技法で決定することができる。図２３は微調整用オフセットをラグランジュオフセット２３０として示しているが、これは一つの例示的方法であって、微調整用オフセットはこの例示的方法にのみ限定されるものではない。ラグランジュオフセット２３０は、各マイクロボロメータ回路出力に対する較正された多項補正値を提供し、これらはＦＰＡ２２２からの各マイクロボロメータ回路出力に加算することができる。図８及び図１０に示すように、較正温度範囲におけるマイクロボロメータ回路出力は、トリム抵抗器、オフセット及び場合によっては外部抵抗器の較正値を適用した後において、湾曲した或いは曲がった曲線を生成する傾向がある。ラグランジュオフセット２３０の適用によって、マイクロボロメータ回路出力の振る舞いが一層改善され、よりむらのない出力が得られる（即ち、温度に対するマイクロボロメータ回路出力の湾曲または曲がりが軽減される）。ラグランジュオフセット２３０は、入力として測定された基板温度及びラグランジュ項（$Lagrange\ Term_i$）を受け取り、これらはアレイ内の各マイクロボロメータに対し個々にラグランジュオフセット項を生成するのに用いられる。

【００６２】

ブロック２２６は、ラグランジュオフセットの適用後のマイクロボロメータ回路出力を受信し、マイクロボロメータ回路出力と、対応する較正された温度依存ゲイン２３２とを掛け合わせる。このようなゲインにより、各マイクロボロメータ回路出力が調節され、入射フラックスに対するより一様な応答が与えられる。図示されているように、ゲインは温度に依存し、入力として測定された基板温度とゲイン項（$Gain\ Term_i$）とを受け取り、これらはアレイ内の各マイクロボロメータに対し個々に温度依存ゲインを生成するのに用いられる。

【００６３】

ブロック２２８は、ゲイン調整適用後のマイクロボロメータ回路出力を受信し、マイクロボロメータ回路出力に付加的なオフセット項（$Offset_i$）を加算するが、ブロック２２８でのオフセットは、通常、ＦＰＡ２２２に入力されるオフセットとは異なる。例えば、このオフセット項は、シャッター、チョッパーまたはシーンベースアルゴリズム（scene-based algorithm）を用いたカメラ動作の間、周期的に更新される。

【００６４】

各マイクロボロメータ回路内にトリム抵抗器を具備することにより、広い温度範囲に渡って調整可能なマイクロボロメータＦＰＡ特性が得られることを理解されたい。較正温度範囲に渡ってマイクロボロメータＦＰＡの特性が調整可能となることにより、広い較正温度範囲に渡って、ラグランジュオフセット、ゲイン及びオフセット較正を適用することが可能となる。また理解されるように、本発明の原理は様々な回路装置及び材料に対し具現または適用することができる。従って、本明細書中で説明した実施例は本発明の原理の例示に過ぎず、本発明を開示した特定の実施例に限定することを意図したものではない。

【００６５】

図２４は、本発明の別の実施例に基づく温度補償を提供するための回路２４０を示している。回路２４０は図７ｂの回路４４に似ているが、増幅器２８の電圧基準値がＤＡＣ２４２によって提供され得ることを示している。ＤＡＣ２４２は、例えば測定された基板温度に基づいて可変な電圧基準レベルを生成するよう制御することができる。増幅器３２は、その正入力端子をグランド電圧レベルに接続したり（図２４に図示）、或いは、ＤＡＣ３４によって設定したり（図７ｂに図示）することができる。

【００６６】

図２５は、本発明の別の実施例に基づく温度補償を提供するための回路２５０を示している。回路２５０は、供給電圧２２及び４０、マイクロボロメータ２４及び３６、抵抗器２６及び３８、トランジスタ３０及び２５２、ＤＡＣ２５４及び２５６、増幅器２５８、インピーダンス要素（例えば、スイッチ式キャパシタネットワーク（switched capacitor network））２６０、及び出力電圧（Ｖｏｕｔ）４６を含む。

【００６７】

抵抗２６及び３８、マイクロボロメータ２４及び３６、及び供給電圧２２及び４０は図７ａを参照して上記したのと同様に動作し、ここでは説明を繰り返さない。ＤＡＣ２５４及び２５６は、それぞれ、トランジスタ２５２及び３０のゲート端子に接続され、マイクロボロメータ２４及び３６に加えられるバイアスを制御する。詳述すると、ＤＡＣ２５４は、トランジスタ２５２を介して抵抗器２６と協働してマイクロボロメータ２４に印加されるバイアスを制御することによってオフセットを調整する。また、ＤＡＣ２５６は、トランジスタ３０を介して抵抗器３８に直列に接続されたマイクロボロメータ３６に印加されるバイアスを制御することによってオフセットを調整する。

【００６８】

増幅器２５８及びインピーダンス要素２６０は、入力される電流レベルを電圧レベルに変換して出力電圧（V_{out}）４６において出力する、トランスインピーダンス増幅器を形成する。ＤＡＣ２５４及び２５６は、それぞれのマイクロボロメータ２４、３６及びトランスインピーダンス増幅器に流れる電流の大きさを決定して、出力電圧（V_{out}）４６のオフセット及び基準レベルを設定する。ＤＡＣ２５４及び２５６は、上記したように、単一の温度に対しまたは所望の動作温度範囲に渡って、ＦＰＡアレイ内の各マイクロボロメータについて較正することができる。

【００６９】

図２６は、本発明の別の実施例に基づく温度補償を提供するための回路２７０を示している。回路２７０は、図２５の回路２５０に類似しているが、電流源２７２が設けられ抵抗器２６が除去されている。マイクロボロメータバイアス電流（I_{biasB}）を生成するべくマイクロボロメータ２４を流れる電流の大きさは、電流源２７２による電流の寄与のため減少する。従って、マイクロボロメータ２４の両端の電圧も減少し、マイクロボロメータ２４を流れる電流（I_{bolo}）のマイクロボロメータバイアス電流（I_{biasB}）に対する影響度の温度による変化も小さくなる。このように、電流源２７２はマイクロボロメータ２４のＴＣＲを効果的に低減する。

【００７０】

図２７は、本発明の実施例に基づくバイアス補正回路及びインタフェースシステム電子装置を備えたマイクロボロメータ読み出し集積回路を示している。図２７は、マイクロボロメータＦＰＡ、制御回路、タイミング回路、バイアス回路、行及び列アドレス指定回路

、列増幅器、及び出力信号を生成するのに必要な関連する電子装置を含む読み出し集積回路（ＲＯＩＣ）２８２を有し、出力信号はアナログ／デジタル（Ａ／Ｄ）変換器２８４によってデジタル化される。Ａ／Ｄ変換器２８４はＲＯＩＣ（２８２）上に配置しても、離して配置してもよい。

【００７１】

Ａ／Ｄ変換器２８４からの出力信号は、図２３を参照して説明したような温度依存補償（例えば、ラグランジュオフセット、温度依存ゲイン、及び付加的オフセット）を適用する非一様性補正回路（non-uniformity correction circuit：ＮＵＣ）２８５によって調節される。ＮＵＣ２８５による処理の後、出力信号はフレームメモリ２８６に記憶される。フレームメモリ２８６内のデータはイメージディスプレイ装置２８８及びデータプロセッサ２９２によって処理することが可能である。データプロセッサ２９２はデータプロセッサメモリ２９０を有する。タイミングジェネレータ２９４はシステムタイミングを提供する。

【００７２】

データプロセッサ２９２はバイアス補正データワード（bias-correction data words）を生成し、これらは補正係数メモリ２９８にロードされる。データレジスタロード回路２９６は、補正データを読み出し集積回路２８２にロードするためのインタフェースを提供する。このようにして、電圧レベル、バイアス、回路要素値、その他を制御する可変抵抗器、デジタル／アナログ変換器、及び他の可変回路をデータプロセッサ２９２によって制御し、読み出し集積回路からの出力信号が広い温度範囲に渡って一様になるようにされる。

【００７３】

上記した実施例は例示的なものであり、本発明を制限するものではない。理解されるように、多くの変形及び変更が本発明の原理に基づき可能である。本発明の範囲は特許請求の範囲によってのみ定められる。

【図面の簡単な説明】

【００７４】

【図１】図１はマイクロボロメータの抵抗を測定するための従来の回路を示す。

【図２】図２は多くのサンプル期間に渡ってマイクロボロメータの温度を示すグラフである。

【図３】図３はマイクロボロメータ回路の出力電圧を基板温度の関数として示すグラフである。

【図４】図４は別のマイクロボロメータ回路の出力電圧を基板電圧の関数として示すグラフである。

【図５】図５はマイクロボロメータアレイからの６個のマイクロボロメータ回路の出力電圧を基板電圧の関数として示すグラフである。

【図６】図６は、マイクロボロメータアレイのマイクロボロメータ回路の出力電圧を望ましい信号範囲に対して示すヒストグラムである。

【図７ａ】図７ａは本発明の一実施例に基づく温度補償を行うための回路を示す。

【図７ｂ】図７ｂは本発明の別の実施例に基づく温度補償を行うための回路を示す。

【図８】図８は本発明の一実施例におけるマイクロボロメータ回路の出力電圧を基板温度の関数として示すグラフである。

【図９】図９は、マイクロボロメータ回路の出力電圧を基板温度の関数として示すグラフであり、本発明の一実施例に基づく温度補償技法を例示している。

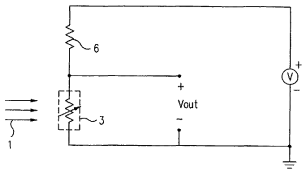
【図１０】図１０は、本発明の一実施例に基づく温度補償技法を実行した後におけるマイクロボロメータアレイからのマイクロボロメータ回路の出力電圧を示すグラフである。

【図１１】図１１は、本発明の一実施例に基づく温度補償技法を実行した後におけるマイクロボロメータアレイのマイクロボロメータ回路の出力電圧を望ましい信号範囲に対して示すヒストグラムである。

【図１２】図１２は本発明の別の実施例に基づく温度補償を行う回路を示す。

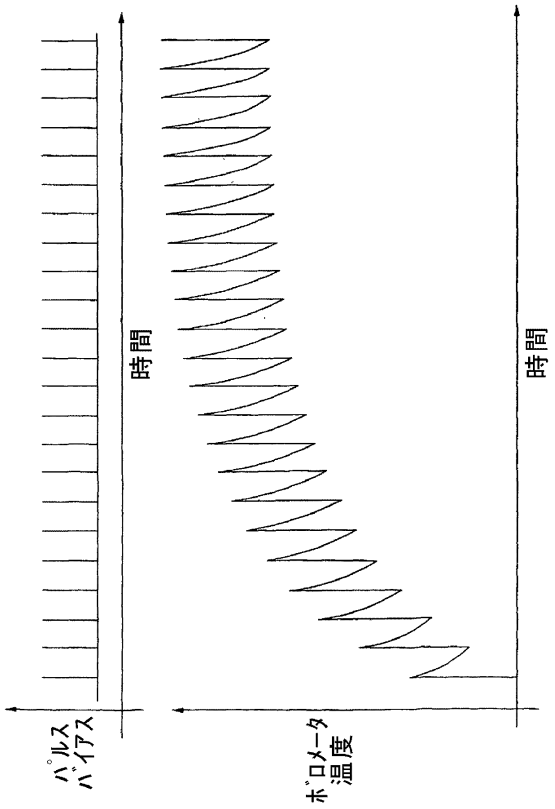
【図１３】図１３は本発明の実施例に基づく回路要素の例示的回路を示す。
【図１４】図１４は本発明の実施例に基づくマイクロボロメータＦＰＡのパッケージングの一例を示す。
【図１５】図１５は、本発明の実施例に基づく較正プロセスの上位レベルフローチャートである。
【図１６】図１６は、図１５のフローチャートの一過程に対する詳細なフローチャートである。
【図１７】図１７は、図１５のフローチャートの一過程に対する詳細なフローチャートである。
【図１８】図１８は、図１５のフローチャートの一過程に対する詳細なフローチャートである。
【図１９】図１９は、図１５のフローチャートの一過程に対する詳細なフローチャートである。
【図２０】図２０は、本発明の実施例に基づく較正動作を例示するグラフ及び表である。
【図２１】図２１は、本発明の実施例に基づく較正動作を例示するグラフ及び表である。
【図２２】図２２は、本発明の実施例に基づく較正動作を例示するグラフ及び表である。
【図２３】図２３は本発明の実施例に基づく補償処理を例示している。
【図２４】図２４は、本発明の別の実施例に基づく温度補償を提供する回路を示す。
【図２５】図２５は、本発明の別の実施例に基づく温度補償を提供する回路を示す。
【図２６】図２６は、本発明の別の実施例に基づく温度補償を提供する回路を示す。
【図２７】図２７は、本発明の別の実施例に基づくバイアス補正回路及びインタフェースシステム電子装置を備えたマイクロボロメータ読み出し集積回路を示す。

【図１】

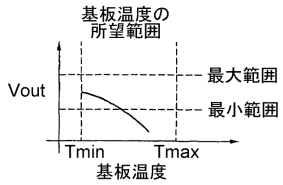


従来技術

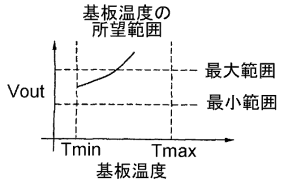
【図２】



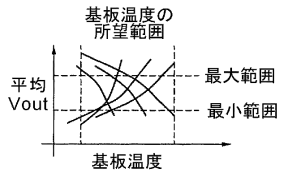
【図３】



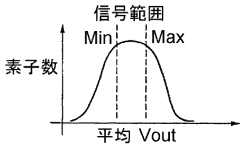
【図４】



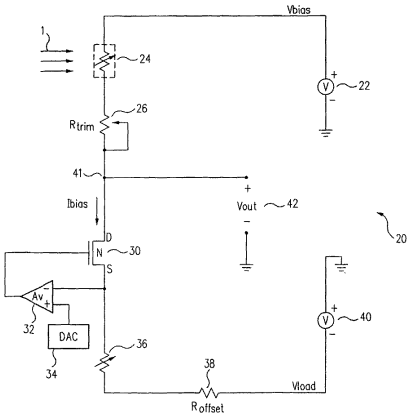
【図５】



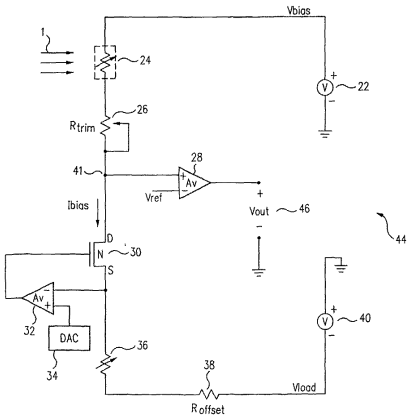
【図６】



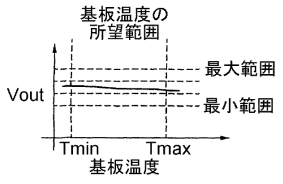
【図７ａ】



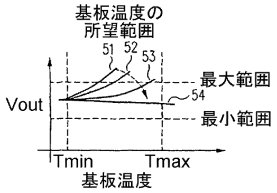
【図７ｂ】



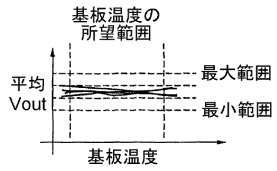
【図８】



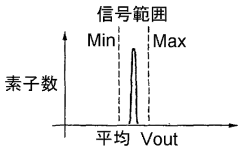
【図９】



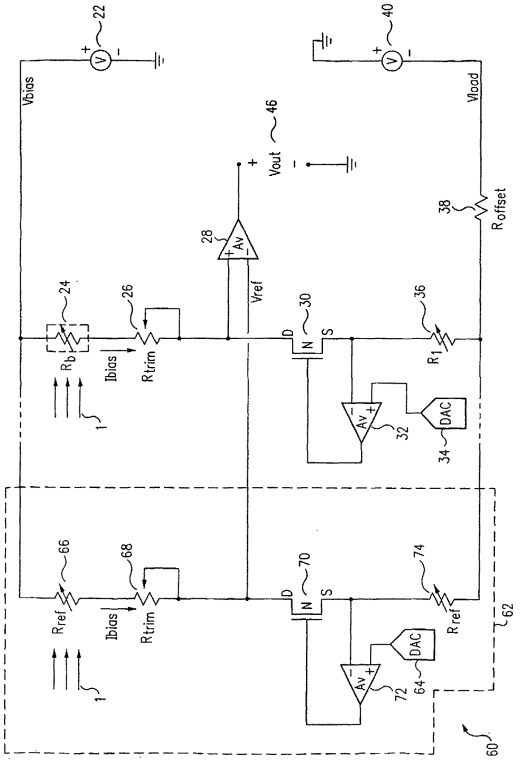
【図１０】



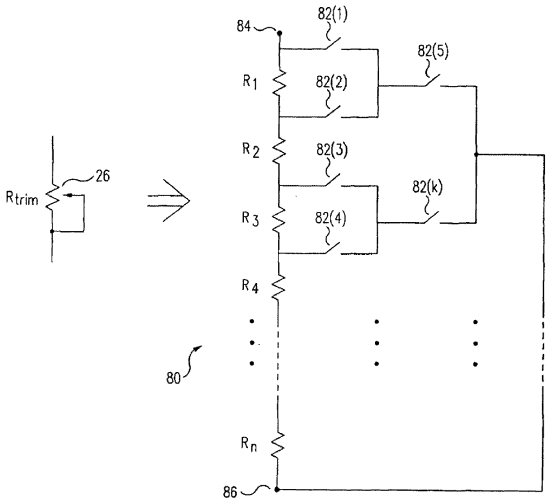
【図１１】



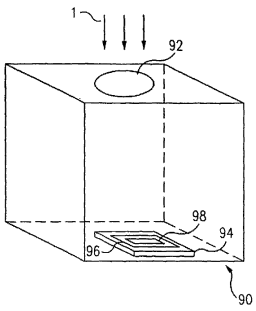
【図１２】



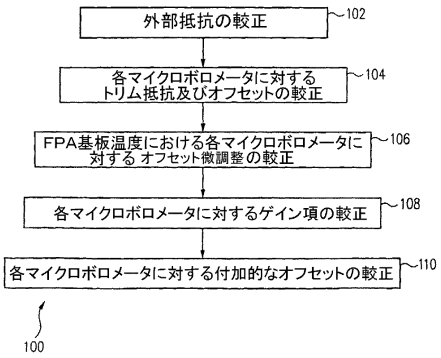
【図１３】



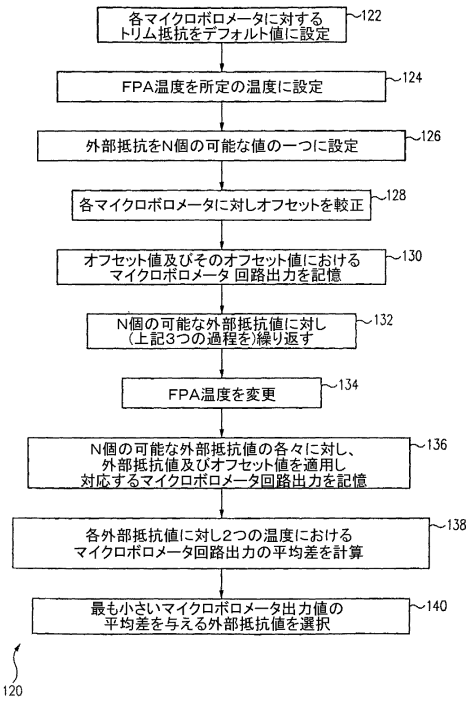
【図１４】



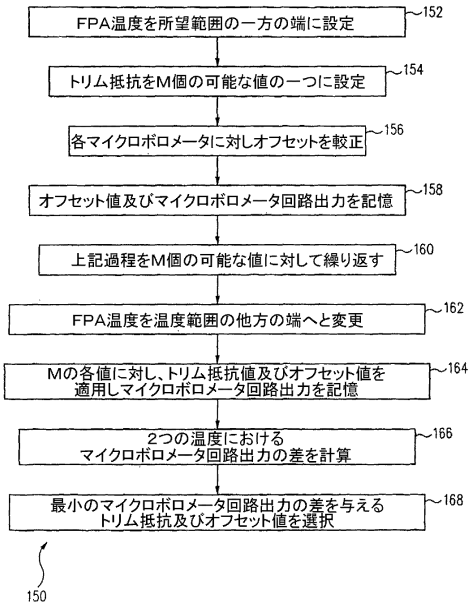
【図１５】



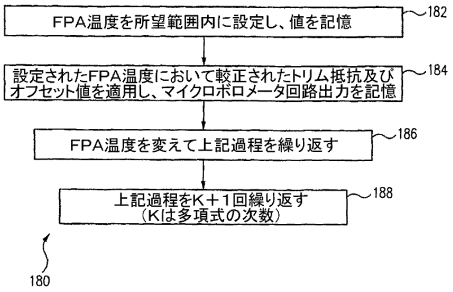
【図１６】



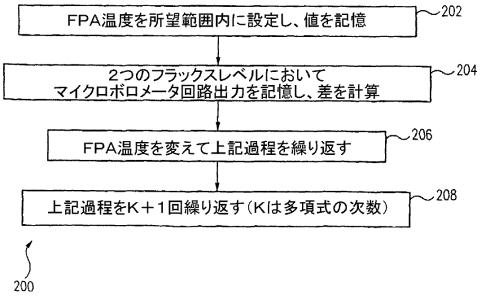
【図１７】



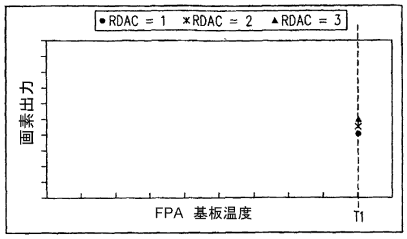
【図１８】



【図１９】

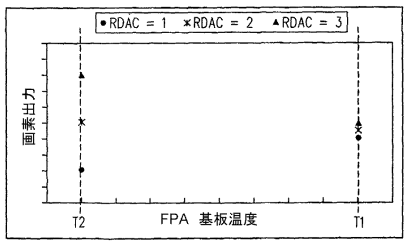


【図２０】



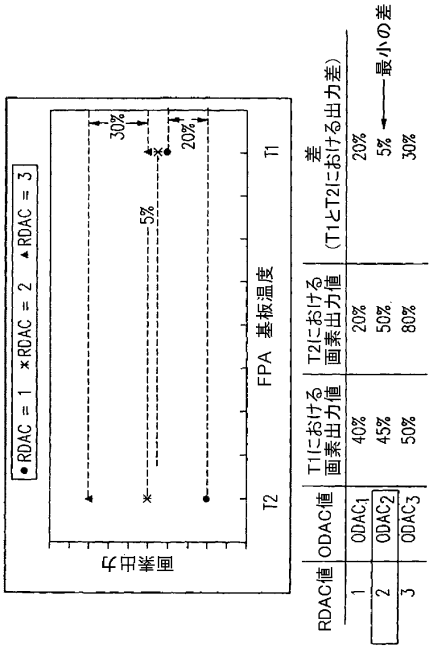
RDAC値	ODAC値	T1における画素出力値
1	$ODAC_1$	40%
2	$ODAC_2$	45%
3	$ODAC_3$	50%

【図２１】



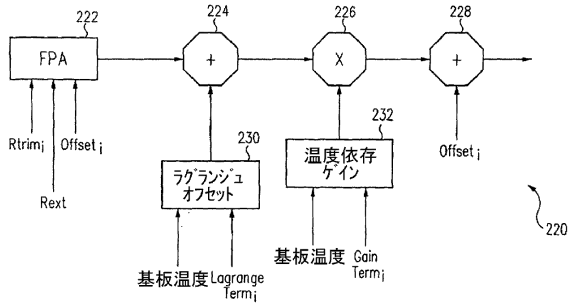
RDAC値	ODAC値	T1における画素出力値	T2における画素出力値
1	$ODAC_1$	40%	20%
2	$ODAC_2$	45%	50%
3	$ODAC_3$	50%	80%

【図２２】

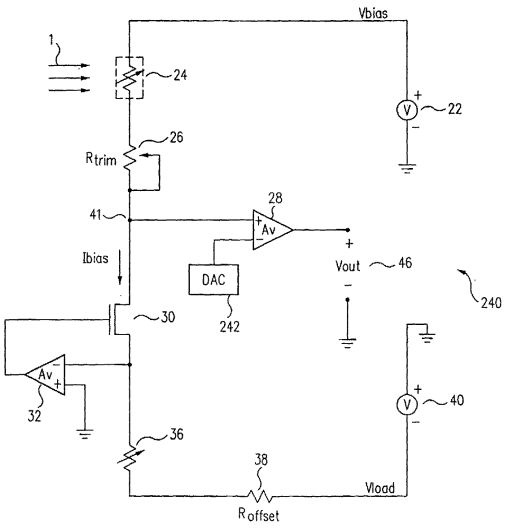


RDAC値	ODAC値	T1における画素出力値	T2における画素出力値	差（T1とT2における出力差）
1	$ODAC_1$	40%	20%	20%
2	$ODAC_2$	45%	50%	5% ← 最小の差
3	$ODAC_3$	50%	80%	30%

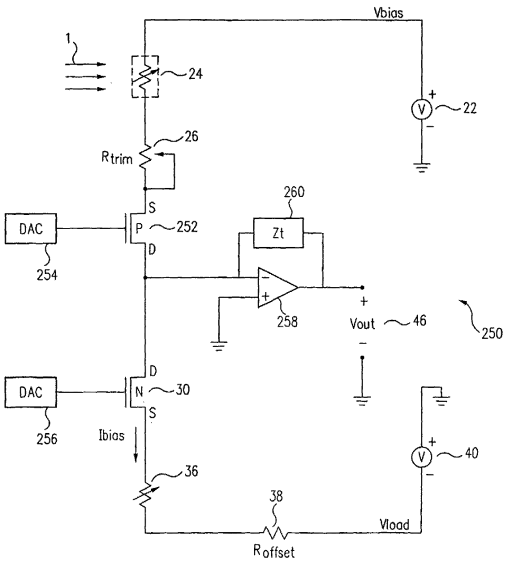
【図２３】



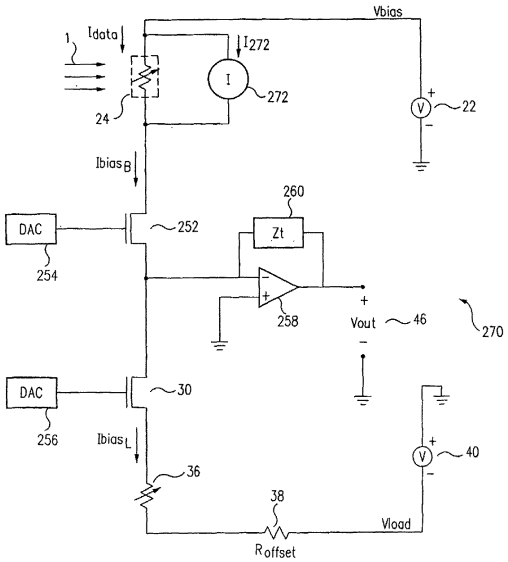
【図２４】



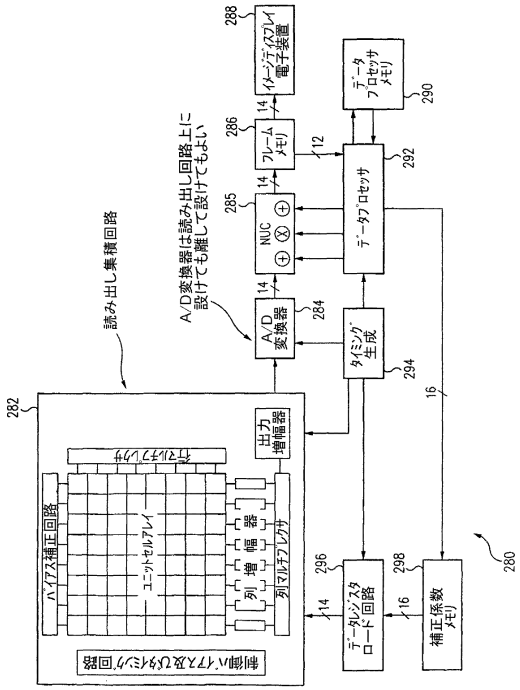
【図２５】



【図２６】



【図２７】


読み出し集積回路
A/D変換器は読み出し回路上に設けても離して設けてもよい
A/D変換器
NUC
フレームメモリ
イメージディスプレイ電子装置
データプロセッサメモリ
データプロセッサ
タイミング生成
出力増幅器
ユニットセルアレイ
列増幅器
列マルチプレクサ
ハイアス補正回路
制御ハイアス及びタイミング回路
データレジスタロード回路
補正係数メモリ
282
284
285
286
288
290
292
294
296
298
280
12
14
16

フロントページの続き

(72)発明者　ヒース、ジェフリー・エル
アメリカ合衆国カリフォルニア州９３１０５・サンタバーバラ・ケンモアプレイス　２９１９
(72)発明者　アジズ、ナシーム・ワイ
アメリカ合衆国カリフォルニア州９３１１７・ゴリータ・コビントンウェイ　６２７５
(72)発明者　コストシェバ、ジョセフ
アメリカ合衆国カリフォルニア州９３４６３・ソルバング・メイプルアベニュー　１７２１
(72)発明者　ポー、ジョージ・エイチ
アメリカ合衆国カリフォルニア州９３１１７・ゴリータ・セレニダッドプレイス　８７０

審査官　▲高▼場　正光

(56)参考文献　特開２０００－１１４４６７（ＪＰ，Ａ）
米国特許第０６０２８３０９（ＵＳ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
G01J5/00-5/62