(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2018 年 9 月 13 日 (13.09.2018)

WIPO | PCT

(10) 国际公布号
WO 2018/161272 A1

(51) 国际专利分类号:
G06F 12/08 (2016.01)

(21) 国际申请号: PCT/CN2017/075952

(22) 国际申请日: 2017 年 3 月 8 日 (08.03.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: 华 为 技 术 有 限 公 司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(72) 发明人: 于绩洋 (YU, Jiyang); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 方磊 (FANG, Lei); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 蔡卫光 (CAI, Weiguang); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,

WO 2018/161272 A1

(54) **Title:** CACHE REPLACEMENT METHOD, DEVICE, AND SYSTEM

(54) 发明名称: 一种缓存替换方法, 装置和系统

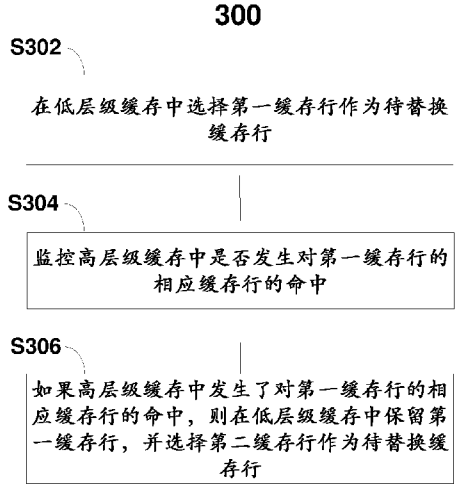


图 3

S302 Select in a low-level cache a first cache line as a cache line to be replaced

S304 Monitor whether a hit to a corresponding cache line of the first cache line occurs in a high-level cache

S306 If a hit to the corresponding cache line of the first cache line occurs in the high-level cache, reserve the first cache line in the low-level cache, and select a second cache line as the cache line to be replaced

(57) Abstract: Embodiments of the invention provide a method, device, and system for cache replacement in a computer. The computer comprises a high-level cache and a low-level cache, and the low-level cache and the high-level cache have an inclusion relationship. The method comprises: a processor selecting in the low-level cache a first cache line as a cache line to be replaced, monitoring whether a hit to a corresponding cache line of the first cache line occurs in the high-level cache, and if a hit to the corresponding cache line of the first cache line occurs in the high-level cache before a cache miss occurs in the low-level cache, reserving the first cache line in the low-level cache, and selecting a second cache line as the cache line to be replaced. Access to the high-level cache is monitored, preventing back invalidation of frequently-accessed cache lines in the high-level cache, and improving the cache hit rate.

(57) 摘要: 本发明实施例提供了一种计算机中的缓存替换方法、装置和系统。该计算机包括高层级缓存和低层级缓存, 低层级缓存与高层级缓存为包含关系, 该方法包括: 处理器在低层级缓存中选择第一缓存行作为待替换缓存行, 并监控高层级缓存中是否发生对第一缓存行的相应缓存行的命中, 如果在低层级缓存发生缓存未命中前, 高层级缓存中发生了对第一缓存行的相应缓存行的命中, 则在低层级缓存中保留第一缓存行, 并选择第二缓存行作为待替换缓存行。通过对高层级缓存访问情况的监控, 避免了对高层级缓存中被频繁访问的缓存行的后无效, 提升了缓存命中率。

[见续页]

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) **指定国**(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

一种缓存替换方法，装置和系统

技术领域

本申请涉及计算机领域，尤其涉及一种缓存替换方法，装置和系统。

背景技术

处理器通常使用多级 CPU 缓存（英文：cache）来减小从主存储器（英文：primary storage）（例如系统内存）访问数据的开销（时间或能量）。多级缓存之间的关系，通常有包含（英文：inclusive）、互斥（英文：exclusive）和介于包含与互斥二者之间的非包含（英文：non-inclusive）三种。其中，包含是指高层级缓存中的每个缓存行（英文：cache line）在低层级缓存中都存在相应的（标识相同的）缓存行。互斥是指高层级缓存中的缓存行与低层级缓存中的缓存行为互斥关系。非包含为包含与互斥二者折中的情况，高层级缓存中的缓存行和低层级缓存中的缓存行有一部分是相同的。

包含类型的缓存中，高层级缓存内数据是低层级缓存内数据的一个子集。如果低层级缓存中某个缓存行被移出（英文：evict），为了维持包含关系，高层级缓存中的相应缓存行也会被后无效（英文：back invalidation）。

对于数据缓存来说，由于维护一致性协议的需求，低层级缓存与高层级缓存之间可以采用包含关系。以 L1 缓存和 L2 缓存举例，在 L2 缓存包含 L1 缓存的情况下，如果 L1 缓存中某个缓存行经常被访问，那么该缓存行一般会在 L1 缓存中保存较长时间，不会发生缓存未命中（英文：cache miss）。然而，L2 缓存对于 L1 缓存中缓存行的使用情况是不感知的，L2 缓存只能通过 L1 缓存发生缓存未命中来得知 L1 缓存中需要访问哪些数据。如果某个缓存行在 L1 缓存中经常被访问，不发生缓存未命中，该缓存行在 L2 缓存中的相应的缓存行由于长时间未被使用，会因为 L2 缓存的替换策略被替换出 L2 缓存。L2 缓存中缓存行替换又会触发 L1 缓存中相应缓存行的后无效，L1 缓存中经常被访问的数据被后无效进一步会引起 L1 缓存发生缓存未命中，影响系统性能。

发明内容

有鉴于此，本申请公开了一种缓存替换方法、装置和系统，通过对高层级缓存访问情况的监控，减低对高层级缓存中被频繁访问的缓存行的后无效的可能。

第一方面，本申请提供了一种计算机中的缓存替换方法，该计算机包括高层级缓存和低层级缓存，低层级缓存与高层级缓存为包含关系，即高层级缓存中的每个缓存行在低层级缓存中都存在相应的相同缓存行。该方法包括：处理器在低层级缓存中选择第一缓存行作为待替换缓存行，并监控高层级缓存中是否发生对第一缓存行的相应缓存行的缓存命中（英文：cache hit），如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的命中，则在低层级缓存中保留第一缓存行，并选择第二缓存行作为待替换缓存行。其中，待替换缓存行用于在低层级缓存发生缓存未命中时被移出低层级缓存，从而为未命中缓存行腾出空间。第一缓存行的相应缓存行是指与第一缓存行相同

的缓存行，二者包括的数据和对应的访问地址相同。

如果在低层级缓存发生缓存未命中前，高层级缓存发生了对第一缓存行的相应缓存行的命中，说明第一缓存行对应的数据（第一缓存行与第一缓存行的相应缓存行包括的数据相同）在高层级缓存中是被频繁访问的数据，在低层级缓存中重新选择待替换缓存行，避免第一缓存行短时间内被替换，使得第一缓存行的相应缓存行短时间内不会被后无效，保证了高层级缓存中缓存命中率高。

根据第一方面，在第一方面第一种可能的实现方式中，该计算机还包括一个状态寄存器，该状态寄存器与高层级缓存关联，用于保存处于被监控状态的缓存行的标识。缓存行处于被监控状态表示处理器监控该缓存行在高层级缓存是否发生缓存命中。在低层级缓存中选择第一缓存行作为待替换缓存行之后，该方法还包括：处理器将第一缓存行的标识写入状态寄存器。处理器通过比较高层级缓存中发生缓存命中的缓存行的标识与状态寄存器中保存的第一缓存行的标识来判断是否发生对第一缓存行的相应缓存的命中，如果二者相同，则表明发生了对第一缓存行的相应缓存行的命中。

在发生对第一缓存行的相应缓存行命中或者第一缓存行被后无效后，处理器删除状态寄存器中记录的第一缓存行的标识，终止对第一缓存行的相应缓存行的监控。

根据第一方面，在第一方面第二种可能的实现方式中，高层级缓存中的每个缓存行对应一个指示标识位，该指示标识位为第一状态（例如，0）时，表明对应的缓存行未处于被监控状态，指示标识位为第二状态（例如，1）时，表明对应的缓存行处于被监控状态。在低层级缓存中选择第一缓存行作为待替换缓存行之后，该方法还包括：处理器在高层级缓存中查找第一缓存行的相应缓存行，并将第一缓存行的相应缓存行对应的指示标识位置为第二状态。

在发生对第一缓存行的相应缓存行命中或者第一缓存行被后无效后，处理器将第一缓存行的相应缓存行对应的指示标识位置为第一状态，并终止对第一缓存行的相应缓存行的监控，同一时刻高层级缓存中只有一个缓存行处于被监控的状态。

具体的，可以通过扩展高层级缓存中的 tag 位来实现指示标识位。处理器通过查看发生缓存命中的缓存行对应的指示标识位是否为第二状态来判断是否发生了对第一缓存行的相应缓存行的命中，如果命中缓存行对应的指示标识位为第二状态，则说明发生了对第一缓存行的相应缓存行的命中。

根据第一方面或第一方面以上任一种可能的实现方式，在第一方面第三种可能的实现方式中，该方法还包括：如果在低层级缓存发生缓存未命中前，高层级缓存没有发生对第一缓存行的相应缓存行的访问，则处理器在低层级缓存发生缓存未命中时，将第一缓存行移出低层级缓存，并将发生缓存未命中的缓存行移入低层级缓存。

如果高层级缓存中包括第一缓存行的相应缓存行，且低层级缓存发生缓存未命中前，高层级缓存没有发生对第一缓存行的相应缓存行的命中，则在低层级缓存发生缓存未命中时，将第一缓存行移出低层级缓存，并将高层级缓存中的第一缓存行的相应缓存行后无效。如果高层级缓存不包括第一缓存行的相应缓存行，且在第一层级缓存发生缓存未命中前，高层级缓存没有发生对第一缓存行的相应缓存行的访问，即没有发生对第一缓存行的相应缓存行的缓存未命中，则在低层级缓存发生缓存未命中时，将第一缓存行移出低层级缓存。

根据第一方面第三种可能的实现方式，在第一方面第四种可能的实现方式中，将第一

缓存行移出低层级缓存后，该方法还包括：处理器将高层级缓存中的第一缓存行的相应缓存行无效。

因为第一缓存行被移出低层级缓存，为了保证低层级缓存与高层级缓存的包含关系，处理器将第一缓存行的相应缓存行后无效。

根据第一方面或第一方面以上任一种可能的实现方式，在第一方面第五种可能的实现方式中，处理器根据最近最少使用(英文：least recently used，LRU)策略在低层级缓存中选择第一缓存行作为待替换缓存行。

根据第一方面第五种可能的实现方式，在第一方面第六种可能的实现方式中，如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的命中，该方法还包括：处理器将低层级缓存中的第一缓存行的状态更新为最近使用（英文：most recently used，MRU）。

因为高层级缓存发生了对第一缓存行的相应缓存行的命中，根据缓存访问的时间和空间特征，说明在高层级缓存中第一缓存行的相应缓存行为被频繁访问的数据，为了避免短时间内第一缓存行的相应缓存行被后无效，将第一缓存行的状态更新为 MRU，从而延长第一缓存行在低层级缓存中存在的时间。

第二方面，本申请提供了一种计算机中的缓存替换装置，该计算机包括高层级缓存和低层级缓存，低层级缓存与高层级缓存为包含关系。该装置包括：选择单元，用于在低层级缓存中选择第一缓存行作为待替换缓存行，待替换缓存行用于在低层级缓存发生缓存未命中时被移出低层级缓存。监控单元，用于监控高层级缓存中是否发生对第一缓存行的相应缓存行的命中。如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的命中，该选择单元还用于在低层级缓存中保留第一缓存行，并选择第二缓存行作为待替换缓存行。

根据第二方面，在第二方面第一种可能的实现方式中，该计算机还包括一个状态寄存器，该状态寄存器与高层级缓存关联，用于保存处于被监控状态的缓存行的标识。该装置还包括写入单元，选择单元在低层级缓存中选择第一缓存行作为待替换缓存行之后，写入单元用于将第一缓存行的标识写入状态寄存器。监控单元用于比较高层级缓存中发生缓存命中的缓存行的标识与状态寄存器中保存的第一缓存行的标识，如果二者相同，则表明发生了对第一缓存行的相应缓存行的命中。

根据第二方面，在第二方面第二种可能的实现方式中，高层级缓存中的每个缓存行对应一个指示标识位，指示标识位为第一状态时，表明对应的缓存行未处于被监控状态，指示标识位为第二状态时，表明对应的缓存行处于被监控状态。选择单元在低层级缓存中选择第一缓存行作为待替换缓存行之后，监控单元还用于在高层级缓存中查找第一缓存行的相应缓存行，并将第一缓存行的相应缓存行对应的指示标识位置为第二状态。

根据第二方面或第二方面以上任一种可能的实现方式，在第二方面第三种可能的实现方式中，该装置还包括写入单元。如果在低层级缓存发生缓存未命中前，高层级缓存没有发生对第一缓存行的相应缓存行的访问，则在低层级缓存发生缓存未命中时，写入单元还用于将第一缓存行移出低层级缓存，并将发生缓存未命中的缓存行移入低层级缓存。

根据第二方面第三种可能的实现方式，在第二方面第四种可能的实现方式中，该装置还包括无效单元。写入单元将第一缓存行移出低层级缓存后，无效单元用于将高层级缓存

中的第一缓存行的相应缓存行无效。

根据第二方面或第二方面以上任一种可能的实现方式，在第二方面第五种可能的实现方式中，选择单元用于根据最近最少使用 LRU 策略在低层级缓存中选择第一缓存行作为待替换缓存行。

根据第二方面第五种可能的实现方式，在第二方面第六种可能的实现方式中，如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的命中，选择单元还用于将低层级缓存中的第一缓存行的状态更新为最近使用 MRU。

第二方面或第二方面任一种可能的实现方式为第一方面或第一方面任一种可能的方法实现方式对应的装置实现，第一方面或第一方面任一种可能的实现方式中的描述对应适用于第二方面或第二方面任一种可能的实现方式，在此不再赘述。

第三方面，本申请提供了一种缓存替换系统，该系统高层级缓存、低层级缓存和缓存控制器，低层级缓存与高层级缓存为包含关系。该缓存控制器用于：在低层级缓存中选择第一缓存行作为待替换缓存行，待替换缓存行用于在低层级缓存发生缓存未命中时被移出低层级缓存，监控高层级缓存中是否发生对第一缓存行的相应缓存行的命中，如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的命中，则在低层级缓存中保留第一缓存行，并选择第二缓存行作为待替换缓存行。

根据第三方面，在第三方面第一种可能的实现方式中，该系统还包括一个状态寄存器，该状态寄存器与高层级缓存关联，用于保存处于被监控状态的缓存行的标识。在低层级缓存中选择第一缓存行作为待替换缓存行之后，缓存控制器还用于将第一缓存行的标识写入状态寄存器。缓存控制器用于比较高层级缓存中发生缓存命中的缓存行的标识与状态寄存器中保存的第一缓存行的标识，如果二者相同，则表明发生了对第一缓存行的相应缓存行的命中。

根据第三方面，在第三方面第二种可能的实现方式中，高层级缓存中的每个缓存行对应一个指示标识位，指示标识位为第一状态时，表明对应的缓存行未处于被监控状态，指示标识位为第二状态时，表明对应的缓存行处于被监控状态。在低层级缓存中选择第一缓存行作为待替换缓存行之后，缓存控制器还用于在高层级缓存中查找第一缓存行的相应缓存行，并将第一缓存行的相应缓存行对应的指示标识位置为第二状态。

根据第三方面或第三方面以上任一种可能的实现方式，在第三方面第三种可能的实现方式中，如果在低层级缓存发生缓存未命中前，高层级缓存没有发生对第一缓存行的相应缓存行的访问，则缓存控制器还用于在低层级缓存发生缓存未命中时，将第一缓存行移出低层级缓存，并将发生缓存未命中的缓存行移入低层级缓存。

根据第三方面第三种可能的实现方式，在第三方面第四种可能的实现方式中，缓存控制器将第一缓存行移出低层级缓存后，还用于将高层级缓存中的第一缓存行的相应缓存行无效。

根据第三方面或第三方面以上任一种可能的实现方式，在第三方面第五种可能的实现方式中，缓存控制器用于根据最近最少使用 LRU 策略在低层级缓存中选择第一缓存行作为待替换缓存行。

根据第三方面第五种可能的实现方式，在第三方面第六种可能的实现方式中，如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的命中，

缓存控制器还用于将低层级缓存中的第一缓存行的状态更新为最近使用MRU。

第三方面或第三方面任一种可能的实现方式为第一方面或第一方面任一种可能的方法实现方式对应的系统实现，第一方面或第一方面任一种可能的实现方式中的描述对应适用于第三方面或第三方面任一种可能的实现方式，在此不再赘述。

根据本申请公开的技术方案，在低层级缓存中选择第一缓存行作为待替换缓存行之后，处理器会监控高层级缓存中是否发生对该第一缓存行的相应缓存行的命中事件，如果发生了对第一缓存行的相应缓存行的命中，则说明第一缓存行的相应缓存行在高层级缓存中为被频繁访问的数据（热数据），处理器会在低层级缓存中保留该第一缓存行，并重新选择第二缓存行作为待替换缓存行，从而保证了作为热数据的第一缓存行的相应缓存行不会因为在低层级缓存被替换而引起的在高层级缓存中的无效，提上了高层级缓存的缓存命中率，提升了系统的整体性能。

附图说明

图 1 为依据本发明一实施例的数据处理系统的逻辑结构示意图；

图 2 为依据本发明一实施例的缓存替换方法的示范性流程图；

图 3 为依据本发明一实施例的的缓存结构示意图；

图 4 为依据本发明一实施例的缓存替换方法的示范性流程图；

图 5 为依据本发明一实施例的缓存替换方法的示范性流程图；

图 6 为依据本发明一实施例的缓存替换系统的逻辑结构示意图；

图 7 为依据本发明一实施例的缓存替换装置的逻辑结构示意图；

图 8 为依据本发明一实施例的缓存替换装置的逻辑结构示意图。

具体实施方式

下面将结合附图，对本发明实施例进行描述。

在传统的缓存替换策略中，低层级缓存在选择待替换缓存行的时候可以基于最近最少使用策略。第一缓存行存在于低层级缓存（例如，L2缓存），第一缓存行的相应缓存行存在于高层级缓存（例如，L1缓存），其中，第一缓存行的相应缓存行是指与第一缓存行相同的缓存行，二者包括的数据和对应的访问地址相同。如果处理器频繁访问第一缓存行对应的数据，则在L1缓存中会频繁发生对第一缓存行的相应缓存行的缓存命中（英文：cache hit），一个缓存行对应的数据是指该缓存行中包括的内存数据，第一缓存行与第一缓存行的相应缓存行包括的数据相同。如果第一缓存行的相应缓存行在L1缓存中被频繁命中，根据LRU策略，第一缓存行的相应缓存行会持续存在于L1缓存中，L2缓存就不会发生对第一缓存行的访问。如果在一段时间内第一缓存行在L2缓存中一直未被访问，根据LRU替换策略，第一缓存行在L2缓存被替换掉的风险慢慢变大。当在L2缓存中第一缓存行被确定为待替换缓存行后，L2缓存发生缓存未命中时，第一缓存行需要被移出L2缓存，为了保证包含关系，第一缓存行的相应缓存行在L1缓存中也会被后无效。如果第一缓存行对应的数据在L1缓存中为被频繁访问的数据，L1缓存很快就会发生对第一缓存行的相应缓存行的缓存未命中，需要将第一缓存行对应的数据重新写入L2缓存和L1缓存，从而影响了系统的整体性能。

为了解决上述问题，在本发明实施例公开的技术方案中，当低层级缓存将第一缓存行确

定为待替换缓存行后，处理器会监控高层级缓存中对第一缓存行的相应缓存行的缓存命中是否发生。在第一缓存行因为低层级缓存发生缓存未命中而被替换前，如果高层级缓存中发生了对第一缓存行的相应缓存行的命中，根据缓存访问的时间和空间特性，第一缓存行的相应缓存行在高层级缓存中可能会被频繁访问，则在低层级缓存中保留该第一缓存行，并重新选择第二缓存行作为待替换缓存行。避免了对第一缓存行的相应缓存行的后无效，使第一缓存行的相应缓存行继续保留在高层级缓存中，保证了整体的缓存命中率高。如果高层级缓存包括第一缓存行的相应缓存行，且低层级缓存发生缓存未命中前，高层级缓存中没有发生对第一缓存行的相应缓存行的缓存命中，说明第一缓存行的相应缓存行在高层级缓存中不会被频繁访问，则在低层级缓存发生缓存未命中时，将第一缓存行替换出低层级缓存，并将高层级缓存中的第一缓存行的相应缓存行后无效。在本发明实施例中，将第一缓存行替换出低层级缓存，即将第一缓存行移出低层级缓存，并将发生缓存未命中的缓存行写入低层级缓存。

图 1 为依据本发明一实施例的计算机 100 的结构示意图。计算机可以为任何电子设备，例如便携计算机，台式计算机，服务器，网络设备，平板电脑，手机，个人数字助理(英文：personal digital assistant，PDA），可穿戴设备，或其任意组合。

如图 1 所示，数据处理系统 100 包括处理器 101，处理器 101 与系统内存 108 连接。处理器 101 可以为中央处理器（CPU），图像处理器（英文：graphics processing unit，GPU）或数字信号处理器（英文：digital signal processor，DSP）。

处理器 101 可以为单核处理器或多核处理器，包括两级或两级以上的缓存。在本发明实施例中，处理器 101 包括多个处理器核 102（包括处理器核 102-1，处理器核 102-2 和处理器核 102-N，统称处理器核 102）和三级缓存架构，其中 L1 缓存 103（包括 L1 缓存 103-1，L1 缓存 103-2 和 L1 缓存 103-N，统称 L1 缓存 103）和 L2 缓存 104（包括 L2 缓存 104-1，L2 缓存 104-2 和 L2 缓存 104-N，统称 L1 缓存 104）为私有缓存，L3 缓存 105 为共享缓存，私有缓存只能被对应的处理器核独享，共享缓存可以被多个处理器核共享。L1 缓存 103 相对于 L2 缓存 104 和 L3 缓存 105 为高层级缓存。L2 缓存相对于 L3 缓存高层级缓存。L2 缓存 104 和 L3 缓存 105 相对于 L1 缓存 103 为低层级缓存。L3 缓存 105 相对于 L2 缓存 104 为低层级缓存。在本发明实施例中，低层级缓存与高层级缓存为包含关系，高层级缓存中的每一个缓存行也都存在于对应的低层级缓存。

处理器 101 还可以包括缓存控制器 106，缓存控制器 106 用于根据不同类型的消息请求以及请求对应的地址信息，选中相应的数据单元（缓存行），对其进行读取、更新、填充等操作。在具体实现过程中，每一层缓存可以拥有自己的控制逻辑，即图 1 所示的缓存控制器 106 可以分布式部署在每一级不同层级的缓存，也可以一个缓存架构拥有一个总的控制逻辑，本发明实施例对此不进行限定。缓存控制器 106 可以作为独立组件集成在处理器 101 内部，也可以集成在处理器核 102 中，由处理器核 102 实现缓存控制器 106 的功能。

在本发明的一个实施例中，处理器 101 还可以包括缓存替换策略模块 118，缓存替换策略模块 118 为集成在处理器 101 中的固件模块，处理器 101 或缓存控制器 106 执行缓存替换策略模块 118 中的固件代码来实现本发明实施例的技术方案。缓存替换策略模块 118 包括：（1）用于在低层级缓存中选择第一缓存行作为待替换缓存行的代码；（2）用于在低层级缓存中选择第一缓存行作为待替换缓存行之后，该第一缓存行因低层级缓存发生缓存未命中而被替换掉之前，监控高层级缓存中是否发生对该第一缓存行的相应缓存行的缓存命中的代

码；（3）如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的缓存命中，用于在低层级缓存中保留第一缓存行，并选择第二缓存行作为待替换缓存行的代码。

总线 113 用于在数据处理器系统 100 的各部件之间传递信息， 总线 113 可以使用有线的连接方式或采用无线的通讯方式，本申请并不对此进行限定。总线 113 还可以连接有辅助存储器（英文：secondary storage）107，输入/输出接口 109 和通信接口 110。

辅助存储器 107 的存储介质可以是磁性介质，(例如，软盘、硬盘、磁带)、光介质(例如光盘)、或者半导体介质（例如固态硬盘（英文：solid state disk，SSD)）等。在一些实施例中，辅助存储器 107 还可能进一步包括与处理器 101 分离的远程存储器，例如通过通信接口 110 和网络存储协议与通信网络 111 进行访问的网盘（包括网络文件系统(NFS)等网络或机群文件系统）。

输入/输出接口 109 连接有输入/输出设备 114，用于接收输入的信息，输出操作结果。输入/输出设备 114 可以为鼠标、键盘、显示器、或者光驱等。

通信接口 110 使用例如但不限于收发器一类的收发装置，来实现与其他设备或通信网络 111 之间的通信，通信接口 110 可以通过有线或者无线的形式与网络 111 互连。网络 111 可以是因特网，内联网(英文:intranet)，局域网（英文：local area network，LAN），广域网络（英文：wide area network，WAN），存储区域网络（英文：storage area network，SAN）等，或者以上网络的任意组合。

本发明实施例的一些特征可以由处理器 101 执行系统内存 108 中的软件代码来完成/支持。系统内存 108 可以包括一些软件，例如，操作系统 115(例如 Darwin、RTXC、LINUX、UNIX、OS X、WINDOWS 或嵌入式操作系统（例如 Vxworks）)，应用程序 116，和缓存替换策略模块 117 等。

在本发明的一个实施例中，处理器 101 或缓存控制器 106 执行缓存替换策略模块 117 来实现本发明实施例的技术方案。缓存替换策略模块 117 包括：（1）用于在低层级缓存中选择第一缓存行作为待替换缓存行的代码；（2）用于在低层级缓存中选择第一缓存行作为待替换缓存行之后，该第一缓存行因低层级缓存发生缓存未命中而被真正替换掉之前，监控高层级缓存中是否发生对该第一缓存行的相应缓存行的缓存命中的代码；（3）如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的缓存命中，用于在低层级缓存中保留第一缓存行，并选择第二缓存行作为待替换缓存行的代码。

图 2 为依据本发明一实施例的的缓存结构示意图，在访问缓存时，一个内存地址被划分为 3 段，分别是 tag、index、offset。处理器在访问数据时，首先根据内存地址在缓存中查找是否有与内存地址对应的数据，如果发生命中，则直接从缓存中读取数据，如果缓存中不存在与内存地址对应的数据，则处理器去内存中获取与内存地址对应的数据，并将获取的数据写入缓存。如图 2 所示，内存地址为 32 位（英文：bit），缓存容量为 32 千字节（英文：kilobyte，KB），包括 64 个组，8 路组关联（即每组有 8 个缓存行），每个缓存行大小为 64 字节（英文：byte）。

offset：对缓存的操作以缓存行为单位，某个数据在缓存行内部的地址，就需要通过 offset 来确定。缓存行为 64 byte，可以使用地址的低 6 位来表示 offset。

index：用于寻找缓存行在哪个组。在图 2 中，缓存共包括一共 64 个组，可以使用地址

的中间 6 位来查找地址属于那个组。

tag：缓存访问时，先根据 index 判断访问地址属于哪个组，组确定了之后，将该组中 tag 位分别与访问地址的 tag 位作比较，若有相同的 tag，则表明缓存命中，若没有相同 tag，则缓存未命中。在图 2 中，根据 index 找到组后，该组内的 8 个缓存行的 tag 位（地址中的剩余位，在图 2 中即为地址的高 20 位）分别与访问地址的 tag 位做比较。

根据 tag 和 index 可以唯一的确定缓存行。

应理解，图 2 仅仅是对缓存结构进行举例说明，本发明实施例并不限定缓存的实际规格。

图 3 为依据本发明一实施例的一种缓存替换方法 300 的流程图，方法 300 应用于包括高层级缓存和低层级缓存的计算机系统，其中，低层级缓存与高层级缓存为包含关系，即所有高层级缓存中的缓存行的相应缓存行也都存在于低层级缓存中。如图 3 所示，方法 300 包括：

S302：处理器在低层级缓存中选择第一缓存行作为待替换缓存行。

当低层级缓存全满且发生缓存未命中时，处理器无法找到空闲的空间来存放未命中的缓存行，需要把已经存放了缓存行的空间拿来使用，也就是用新的缓存行覆盖低层级缓存中已有的缓存行。

待替换缓存行用于在低层级缓存发生缓存未命中时替换未命中的缓存行，即在低层级缓存发生缓存未命中时，待替换缓存行用于被移出低层级缓存，从而为发生缓存未命中的缓存行腾出空间。

本发明实施例不限定在低层级缓存中选择第一缓存行作为待替换缓存的缓存算法，该缓存算法可以为先入先出（英文：first in first out，FIFO），后进先出（英文：last in first out，LIFO），LRU，伪 LRU(英文：pseudo-LRU，PLRU)，随机替换(英文：random replacement ，RR)，分段 LRU(英文：segmented LRU ，SLRU)，最不常用(英文：least-frequently used，LFU)，动态老化 LFU(英文：LFU with dynamic aging ，LFUDA)，低访问间隔最近集(英文：low inter-reference recency set ，LIRS)，适应替换缓存(英文：adaptive replacement cache ，ARC)，多队列(英文：multi queue ，MQ)等算法。

举例而言，处理器可以根据 LRU 策略在低层级缓存中选择第一缓存行作为待替换缓存行。

S304：处理器监控高层级缓存中是否发生对第一缓存行的相应缓存行的缓存命中。

处理器在低层级缓存中选择第一缓存行作为待替换缓存行之后，会监控第一缓存行的相应缓存行在高层级缓存中是否发生缓存命中。根据缓存访问的时间和空间特性，如果第一缓存行对应的数据在高层级缓存中为被频繁访问的数据（热数据），则在低层级缓存再次发生缓存未命中之前，第一缓存行的相应缓存行在高层级缓存中有很大概率会被命中。

如果高层级缓存发生了缓存未命中，但低层级缓存中存在高层级缓存中发生缓存未命中的缓存行相应的缓存行，则可以直接将发生缓存未命中的缓存行对应的数据写入高层级缓存，在这种情况下低层级缓存并不会发生缓存未命中。只有在高层级发生缓存未命中，且低层级缓存中没有高层级缓存发生缓存未命中的缓存行的相应缓存行的情况下，低层级缓存才会发生缓存未命中。由于高层级缓存的空间小于低层级缓存的空间，如果第一缓存行在高层级缓存中是被频繁访问的数据，在低层级缓存发生缓存未命中之前，第一缓存行在高层级缓存中有很大概率会被命中。

在本发明实施例中，高层级缓存通过一定的指示信息来识别处于被监控状态的缓存行，

一个缓存行处于被监控状态表示处理器监控该缓存行在高层级缓存是否发生缓存命中，本发明实施例不限定标识第一缓存行的相应缓存行处于被监控状态的方式。

在本发明的一个实施例中，处理器可以使用一个状态寄存器来保存处于被监控状态的缓存行的标识，该标识可以为该缓存行的 tag 位和 index 位。在低层级缓存中选择第一缓存行作为待替换缓存行之后，处理器将第一缓存行的标识写入状态寄存器（第一缓存行与第一缓存行的相应缓存行的标识相同）。监控高层级缓存中是否发生对第一缓存行的相应缓存行的缓存命中可以具体为：比较高层级缓存中发生缓存命中的缓存行的标识与状态寄存器中保存的第一缓存行的标识，如果二者相同，则表明发生了对第一缓存行的相应缓存行的缓存命中。

在本发明的另一个实施例中，处理器可以使用一个与缓存行对应的指示标识位来记录缓存行的状态，例如，可以在缓存的 tag 字段扩充 1 位作为指示标识。高层级缓存中的每个缓存行对应一个指示标识位，该指示标识位为第一状态时，表明对应的缓存行未处于被监控状态，该指示标识位为第二状态时，表明对应的缓存行处于被监控状态。处理器只对指示标识位为第二状态的缓存行进行监控。在低层级缓存中选择第一缓存行作为待替换缓存行之后，处理器在高层级缓存中查找第一缓存行的相应缓存行，并将第一缓存行的相应缓存行的指示标识位置为第二状态。监控高层级缓存中是否发生对第一缓存行的相应缓存行的缓存命中可以具体为：处理器监控指示标识位为第二状态的第一缓存行的相应缓存行是否发生命中事件。

S306：如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的命中，则在低层级缓存中保留第一缓存行，并选择第二缓存行作为待替换缓存行。

具体的，处理器可以根据缓存替换算法，选择除第一缓存行外的第二缓存行为待替换缓存行。例如，处理器可以根据 LRU 算法，选择除第一缓存行外的最近最少使用的第二缓存行为待替换缓存行。

如果高层级缓存中包括第一缓存行的相应缓存行，且在低层级缓存发生缓存未命中之前，高层级缓存中发生了对第一缓存行的相应缓存行的命中，则说明第一缓存行的相应缓存行在高层级缓存中为被频繁访问的数据（热数据），为了避免作为热数据的第一缓存行被后无效，处理器在低层级缓存中保留第一缓存行，并重新选择第二缓存行作为待替换缓存行。因为第一缓存行的相应缓存行在高层级缓存中属于热数据，处理器可以在低层级缓存中将第一缓存行的状态更新为最近使用。

进一步的，第一缓存行的相应缓存行发生缓存命中后，高层级缓存取消对第一缓存行的相应缓存行的监控。具体的，如果高层级缓存使用一个状态寄存器记录第一缓存行的标识，则删除该状态寄存器中记录的第一缓存行的标识。如果高层级缓存使用一个指示标识位来指示第一缓存行的相应缓存行是否处于被监控状态，该指示标识位为第一状态时，表明对应的缓存行未处于被监控状态，该指示标识位为第二状态时，表明对应的缓存行处于被监控状态，则高层级缓存将第一缓存行的相应缓存行的指示标识位置为第一状态，以结束对第一缓存行的相应缓存行的监控。

如果在低层级缓存发生缓存未命中前，高层级缓存没有发生对第一缓存行的相应缓存行的访问，则在低层级缓存发生缓存未命中时，将第一缓存行移出低层级缓存，并将发生缓存未命中的缓存行移入低层级缓存。

具体的，如果高层级缓存包括第一缓存行的相应缓存行，且在低层级缓存发生缓存未命

中之前，高层级缓存中没有发生对第一缓存行的相应缓存行的命中，则在低层级缓存发生缓存未命中时，将第一缓存行移出低层级缓存。为了保证高层级缓存和低层级缓存的包含关系，处理器将高层级缓存中的第一缓存行的相应缓存行后无效。进一步的，处理器取消高层级缓存对第一缓存行的相应缓存行的监控，具体方式在上文已有描述，在此不再赘述。处理器还将未命中的缓存行写入该低层级缓存和高层级缓存。

如果高层级缓存中不包括第一缓存行，且在低层级缓存再次发生缓存未命中之前，处理器没有发生对第一缓存行数据的访问操作，即高层级缓存中没有发生对第一缓存行的相应缓存行的缓存未命中，则在低层级缓存发生缓存未命中时，将第一缓存行移出低层级缓存，并将未命中的缓存行更新至该低层级缓存和高层级缓存。

如果高层级缓存中不包括第一缓存行，且在低层级缓存再次发生缓存未命中之前，处理器发生了对第一缓存行对应数据的访问操作，即高层级缓存中发生了对第一缓存行对应数据的访问操作，则高层级缓存会因为第一缓存行的相应缓存行发生缓存未命中，处理器会去低层级缓存中查找第一缓存行，并将第一缓存行对应数据更新至高层级缓存，因此低层级缓存发生了对第一缓存行的命中，处理器在低层级缓存中保留第一缓存行，并重新选择第二缓存行作为待替换缓存行，这样避免了刚更新至高层级缓存中的第一缓存行的相应缓存行被后无效。进一步的，可以在低层级缓存中将第一缓存行的状态更新为最近使用 MRU。

根据本发明实施例公开的技术方案，处理器在低层级缓存中选择第一缓存行作为待替换缓存行之后，会监控高层级缓存中是否发生对该第一缓存行的相应缓存行的命中事件，如果发生了对第一缓存行的相应缓存行的命中，则说明第一缓存行的相应缓存行在高层级缓存中为被频繁访问的数据（热数据），处理器会在低层级缓存中保留该第一缓存行，并重新选择第二缓存行作为待替换缓存行，从而保证了作为热数据的第一缓存行的相应缓存行不会因为在低层级缓存被替换而引起的在高层级缓存中的无效，提上了高层级缓存的缓存命中率，提升了系统的整体性能。

图 4 为依据本发明一实施例的缓存状态变化示意图。如图 4 所示，缓存系统 400 包括高层级缓存 401 和低层级缓存 402，在状态 1 的时候，低层级缓存 402 包括 B，C，D，E，F 和 G 6 个缓存行，高层级缓存 401 包括 B，F 和 C 三个缓存行，高层级缓存 401 与低层级缓存 402 为包含关系，即高层级缓存中的缓存行 B，F 和 C 也都存在于低层级缓存。低层级缓存维护有一个逻辑 LRU 链，具体实现的时候，可以通过记录缓存行的未被命中次数或时间来实现，本发明对 LRU 链的实现形式不进行限定。在状态 1 的时候，处于该 LRU 链链尾的缓存行为缓存行 G，则根据替换策略，缓存行 G 为待替换缓存行，在低层级缓存再次发生缓存未命中的时候，待替换缓存行用于替换发生缓存未命中的缓存行。即低层级缓存 402 再次发生缓存未命中的时候，会将缓存行 G 移出低层级缓存 402。

在状态 1 的时候，如果处理器发起了对数据 A 的访问，因为高层级缓存 401 中不包括数据 A 对应的缓存行，则高层级缓存 401 会发生针对数据 A 的缓存未命中，处理器会在低层级缓存 402 查找低层级缓存 402 是否包括数据 A，因为低层级缓存 402 也不包括数据 A，则低层级缓存也会发生针对数据 A 的缓存未命中，处理器会去更低层级的缓存或者内存中取出数据 A，并将数据 A 对应的缓存行更新至低层级缓存 402 和高层级缓存 401，缓存系统进入状态 2。

如图 4 所示，在状态 2 下，缓存行 A 被更新至低层级缓存 402 和高层级缓存 401，状态

1 时的待替换缓存行 G 被移出低层级缓存 402，缓存行 C 被移出高层级缓存 401。在状态 2 下，新加入的缓存行 A 处于 LRU 链的链首，缓存行 F 处于 LRU 链的链尾，则状态 2 下缓存行 F 为低层级缓存 402 的待替换缓存行。

在状态 2 下，确定低层级缓存 402 中缓存行 F 为待替换缓存行之后，处理器会监控高层级缓存 401 中是否会发生对缓存行 F 的命中事件，如果在因为低层级缓存 402 发生缓存未命中缓存行 F 在低层级缓存 402 中被替换之前，高层级缓存 401 中发生了对缓存行 F 的命中，则说明在高层级缓存 401 中缓存行 F 为热数据，为了避免高层级缓存中的缓存行 F 被后无效，处理器将缓存行 F 继续保留在低层级缓存 402 中，并选择缓存行 E 为待替换缓存行，缓存系统进入状态 3。

如图，在状态 3 中，因为高层级缓存中发生了对缓存行 F 的命中事件，在低层级缓存中，在更新后的 LRU 链中，缓存行 F 被调整为 MRU，处于 LRU 链的链首，缓存行 E 处于 LRU 的链尾，被选择为待替换缓存行。

根据本发明实施例公开的技术方案，当确定缓存行 F 为低层级缓存 402 的待替换缓存行后，处理器会监控在缓存行 F 因为低层级缓存 402 发生缓存未命中而被移出低层级缓存之前，高层级缓存 401 是否会发生对缓存行 F 的命中事件，如果高层级缓存 401 发生了对缓存行 F 的命中事件，则说明缓存行 F 为热数据，为了避免缓存行 F 被后无效，处理器会将缓存行 F 继续保留在低层级缓存 402 中，被重新选择缓存行 E 为待替换缓存行，从而保证了作为热数据的缓存行 F 继续保留在高层级缓存 401 中，从而增加了高层级缓存的缓存命中率，提升了处理器系统的整体性能。

图 5 依据本发明一实施例的缓存替换方法的示范性流程图 500，缓存架构包括低层级缓存和高层级缓存，低层级缓存和高层级缓存分别有各自的控制逻辑，如图 5 所示，方法 500 包括：

S502：低层级缓存选择第一缓存行作为待替换缓存行。

低层级缓存选择待替换缓存行的策略在上文已有描述，再次不在赘述。为了描述方便，本发明实施例设定低层级缓存使用 LRU 替换策略来选择第一缓存行作为待替换缓存行。当发生状态更新时，处于 LRU 状态的第一缓存行被确定为第一缓存行。

S504：低层级缓存向高层级缓存发送第一通知消息。

第一通知消息用于通知高层级缓存第一缓存行被低层级缓存确认为待替换缓存行。其中，第一通知消息中包括第一缓存行的指示信息，该指示信息可以具体为第一缓存行的 index 和 tag 信息，本发明实施例对此并不进行限定。

具体实现过程中，低层级缓存可以在状态发生更新，第一缓存行被更为 LRU 状态时，向高层级缓存发送第一通知消息。

高层级缓存在接收到低层级缓存发送的第一通知消息后，首先会根据第一缓存行的指示信息查找高层级缓存中是否包括第一缓存行的相应缓存行，如果高层级缓存中不包括第一缓存行的相应缓存行，则高层级缓存可以丢弃第一通知消息。如果高层级缓存中包括第一缓存行的相应缓存行，则高层级缓存执行步骤 S506。为了描述方便，本发明实施例设定高层级缓存和低层级缓存中均包括第一缓存行，对于低层级缓存包括第一缓存行而高层级缓存不包括第一缓存行的情况在图 3 实施例已有描述，在本发明实施例不再赘述，在本发明实施例的以下描述中，除非另有申明，均设定高层级缓存中包括第一缓

存行。

S506：高层级缓存监控低层级缓存发生缓存未命中前，高层级缓存是否发生对第一缓存行的的相应缓存行命中事件，如果发生则执行步骤 S508，如果未发生，则执行步骤 S512。

具体实现过程中，高层级缓存可以使用多种方式来标记第一缓存行的相应缓存行，以表明第一缓存行的相应缓存行处于被监控的状态。高层级缓存可以使用一个寄存器记录第一缓存行的标识（第一缓存行的标识与第一缓存行的相应缓存行的标识相同），或者使用一个标记位标识第一缓存行的相应缓存行，例如，可以在缓存行的 tag 中增加一个 1 bit 的标志位 FI， FI 标志位的初始值和复位值均为 0，当高层级缓存接收到第一通知消息后，若第一缓存行的相应缓存行在高层级缓存中存在，则高层级缓存将第一缓存行的相应缓存行的 FI 标志位置为 1，以此来表示第一缓存行的相应缓存行处于被监控的状态。

如果高层级缓存在收到低层级缓存针对第一缓存行的后无效消息之前，发生了对第一缓存行的相应缓存行的命中，则执行步骤 S508。并取消对第一缓存行的相应缓存行的监控，如果高层级缓存使用寄存器记录第一缓存行的标识，则删除该寄存器中记录的第一缓存行的标识。如果高层级缓存使用 FI 标志位指示第一缓存行的相应缓存行处于被监控状态，则将第一缓存行的相应缓存行对应的 FI 标志位置为 0。

具体的，如果高层级缓存使用一个寄存器记录第一缓存行的标识，则高层级缓存每发生一次缓存命中事件后，高层级缓存比较发生缓存命中事件的缓存行的标识与该寄存器中保存的第一缓存行的标识，如果二者相同，则说明发生了对第一缓存行的相应缓存行的命中，触发步骤 S508，并删除该寄存器记录的第一缓存行的标识。如果高层级缓存使用 FI 标志位来指示第一缓存行的相应缓存行处于被监控状态，如果高层级发生了缓存命中，且发生发生缓存命中的缓存行对应的 FI 标志位为 1，则表明发生了对第一缓存行的相应缓存行的命中，触发步骤 S508，并将第一缓存行的相应缓存行对应 FI 标志位置为 0。

S508：高层级缓存向低层级缓存发送第二通知消息。

其中，第二通知消息用于指示高层级缓存中发生了对第一缓存行的相应缓存行的命中事件。

S510：低层级缓存保留第一缓存行，并选择第二缓存行作为待替换缓存行。

因为高层级缓存中发生了对第一缓存行的相应缓存行的命中事件，根据缓存访问的时间和空间特征，表明第一缓存行的相应缓存行在高层级缓存中是热数据，为了避免第一缓存行的相应缓存行在高层级缓存中被后无效，低层级缓存保留第一缓存行，并重新选择待替换缓存行。

进一步的，低层级缓存可以将第一缓存行的状态更新为 MRU。更新状态后，处于 LRU 状态的第二缓存被确定为待替换缓存行。应理解，本发明实施例仅仅以 LRU 策略进行举例说明，本发明实施例不限定选择第二缓存行作为待替换缓存的缓存算法。

S512：高层级缓存发生对第三缓存行的缓存未命中。

因为高层级缓存空间较小，且更靠近处理器核，缓存行替换相对比较频繁，高层级缓存在收到第一通知消息之后，高层级缓存很快就会发生缓存未命中，高层级缓存发生

对第三缓存行的缓存未命中后，会去低层级缓存查找低层级缓存是否包括第三缓存行的相应缓存行。

S514：低层级缓存判断是否发生对第三缓存行的相应缓存行的缓存未命中。

如果低层级缓存包括第三缓存行的相应缓存行，则可以直接将该第三缓存行的相应缓存行的数据更新至高层级缓存，低层级缓存没有发生缓存未命中，所以不会将作为待替换缓存行的第一缓存行移出低层级缓存。

如果低层级缓存不包括第三缓存行的相应缓存行，则低层级缓存发生了对第三缓存行的相应缓存行的缓存未命中，低层级缓存需要从更低层级的缓存或者内存中获取第三缓存行对应的数据，并执行步骤 S516。

S516：低层级缓存移出第一缓存行，并移入第三缓存行对应的数据。

因为发生了第三缓存行的相应缓存行的缓存未命中，低层级缓存从更低层级的缓存或者内存中获取第三缓存行对应的数据后，会用第三缓存行对应的数据替换当前的待替换缓存行（第一缓存行），并将第三缓存行对应的数据写入至高层级缓存。

S518：低层级缓存向高层级缓存发送无效化消息。

为了保证包含关系，低层级缓存移出第一缓存行后，需要向高层级缓存发送针对第一缓存行的相应缓存行的无效化消息，用于无效高层级缓存中的第一缓存行的相应缓存行，该无效化消息中可以携带第一缓存行的标识信息，该标识信息可以为第一缓存行的 index 和 tag 信息。

S520：高层级缓存无效化第一缓存行的相应缓存行。

高层级缓存接收到针对第一缓存行的相应缓存行的无效化消息后，会无效化第一缓存行的相应缓存行，具体的，高层级缓存可以根据无效化消息中携带的第一缓存行的标识查找第一缓存行的相应缓存行，如果查找到了对应的第一缓存行的相应缓存行，则将第一缓存行的相应缓存行标记为无效。进一步的，高层级缓存终止对第一缓存行的相应缓存行的监控。

图 6 为依据本发明一实施例的缓存替换系统 600 的逻辑结构示意图，如图 6 所示，系统 600 包括处理器 101，处理器 101 包括处理器核 102-1 和处理器核 102-2 两个处理器核和三级缓存架构，其中，L1 缓存 103-1 和 L2 缓存 104-1 为处理器核 102-1 的私有缓存，L1 缓存 103-2 和 L2 缓存 104-2 为处理器核 102-2 的私有缓存，L3 缓存 105 为处理器核 102-1 和处理器核 102-2 的共享缓存。处理器 101 与系统内存子系统 108 互联。

应理解，系统 600 仅仅是举例说明，本发明实施例的缓存替换策略适用于包括更多缓存层级架构（大于 3 层）的数据处理系统也适用于包括两级缓存架构的数据处理系统。

处理器 101 还包括缓存替换策略模块 118，存替换策略模块 118 为集成在处理器 101 内部的固件。

进一步的，处理器 101 还可以包括缓存控制器 106。

当处理器器 101 或缓存控制器 106 执行缓存替换策略模块 118 时，本发明实施例执行图 3-图 5 任一实施例描述的方法，具体流程前文已有描述，在此不再赘述。

图 7 为依据本发明一实施例的一种缓存替换装置 700 的逻辑结构示意图，装置 700 应用于计算机系统，该计算机系统包括高层级缓存和低层级缓存，低层级缓存与高层级缓存为包含关系，如图 7 所示，装置 700 包括选择单元 702 和监控单元 704。

选择单元 702 用于在低层级缓存中选择第一缓存行作为待替换缓存行，待替换缓存行用于在低层级缓存发生缓存未命中时被移出低层级缓存。

监控单元 704 用于监控高层级缓存中是否发生对第一缓存行的相应缓存行的命中。如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的命中，选择单元 702 还用于在低层级缓存中保留第一缓存行，并选择第二缓存行作为待替换缓存行。

如图 8 所示，装置 700 还可以包括写入单元 706 和无效单元 708。

可选的，高层级缓存关联一个状态寄存器，状态寄存器用于保存处于被监控状态的缓存行的标识。选择单元 702 在低层级缓存中选择第一缓存行作为待替换缓存行之后，写入单元 706 用于将第一缓存行的标识写入状态寄存器。监控单元 704 用于比较高层级缓存中发生缓存命中的缓存行的标识与状态寄存器中保存的第一缓存行的标识，如果二者相同，则表明发生了对第一缓存行的相应缓存行的命中。

可选的，高层级缓存中的每个缓存行对应一个指示标识位，指示标识位为第一状态时，表明对应的缓存行未处于被监控状态，指示标识位为第二状态时，表明对应的缓存行处于被监控状态。选择单元 702 在低层级缓存中选择第一缓存行作为待替换缓存行之后，监控单元 704 还用于在高层级缓存中查找第一缓存行的相应缓存行，并将第一缓存行的相应缓存行对应的指示标识位置为第二状态。

如果在低层级缓存发生缓存未命中前，高层级缓存没有发生对第一缓存行的相应缓存行的访问，则在低层级缓存发生缓存未命中时，写入单元 706 还用于将第一缓存行移出低层级缓存，并将发生缓存未命中的缓存行移入低层级缓存。写入单元 706 将第一缓存行移出低层级缓存后，无效单元 708 用于将高层级缓存中的第一缓存行的相应缓存行后无效。

可选的，选择单元 702 用于根据最近最少使用 LRU 策略在低层级缓存中选择第一缓存行作为待替换缓存行。如果在低层级缓存发生缓存未命中前，高层级缓存中发生了对第一缓存行的相应缓存行的命中，选择单元 702 还用于将低层级缓存中的第一缓存行的状态更新为最近使用 MRU。

在本发明实施例中，选择单元 702，监控单元 704，写入单元 706 和无效单元 708 可以具体由处理器 101 执行缓存替换策略模块 118 中的代码来实现。

本发明实施例为图 3-图 6 方法实施例对应的装置实施例，图 3-图 6 实施例部分的特征描述适用于本发明实施例，在此不再赘述。

以上实施例仅用以说明本发明的技术方案，而非对其限制；尽管参照前述实施例对本发明进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者替换其中部分技术特征；而这些修改或者替换，并不使相应技术方案脱离权利要求的保护范围。

权 利 要 求

1、一种计算机中的缓存替换方法，其特征在于，所述计算机包括高层级缓存和低层级缓存，所述低层级缓存与所述高层级缓存为包含关系，所述方法包括：

在所述低层级缓存中选择第一缓存行作为待替换缓存行，所述待替换缓存行用于在所述低层级缓存发生缓存未命中时被移出所述低层级缓存；

监控所述高层级缓存中是否发生对所述第一缓存行的相应缓存行的命中；

如果在所述低层级缓存发生缓存未命中前，所述高层级缓存中发生了对所述第一缓存行的相应缓存行的命中，则在所述低层级缓存中保留所述第一缓存行，并选择第二缓存行作为待替换缓存行。

2、根据权利要求 1 所述的方法，其特征在于，所述高层级缓存关联一个状态寄存器，所述状态寄存器用于保存处于被监控状态的缓存行的标识；

所述在所述低层级缓存中选择第一缓存行作为待替换缓存行之后，所述方法还包括：将所述第一缓存行的标识写入所述状态寄存器；

所述监控所述高层级缓存中是否发生对所述第一缓存行的相应缓存行的命中包括：比较所述高层级缓存中发生缓存命中的缓存行的标识与所述状态寄存器中保存的所述第一缓存行的标识，如果二者相同，则表明发生了对所述第一缓存行的相应缓存行的命中。

3、根据权利要求 1 所述的方法，其特征在于，所述高层级缓存中的每个缓存行对应一个指示标识位，所述指示标识位为第一状态时，表明对应的缓存行未处于被监控状态，所述指示标识位为第二状态时，表明对应的缓存行处于被监控状态；

所述在所述低层级缓存中选择第一缓存行作为待替换缓存行之后，所述方法还包括：在高层级缓存中查找所述第一缓存行的相应缓存行，并将所述第一缓存行的相应缓存行对应的指示标识位置为第二状态。

4、根据权利要求 1-3 任一项所述的方法，其特征在于，所述方法还包括：如果在所述低层级缓存发生缓存未命中前，所述高层级缓存没有发生对所述第一缓存行的相应缓存行的访问，则在所述低层级缓存发生缓存未命中时，将所述第一缓存行移出所述低层级缓存。

5、根据权利要求 4 所述的方法，其特征在于，所述将所述第一缓存行移出所述低层级缓存后，所述方法还包括：

将所述高层级缓存中的所述第一缓存行的相应缓存行无效。

6、根据权利要求 1-5 任一项所述的方法，其特征在于，所述在所述低层级缓存中选择第一缓存行作为待替换缓存行包括：

根据最近最少使用 LRU 策略在所述低层级缓存中选择所述第一缓存行作为待替换缓存行。

7、根据权利要求 6 所述的方法，其特征在于，如果在所述低层级缓存发生缓存未命中前，所述高层级缓存中发生了对所述第一缓存行的相应缓存行的命中，所述方法还包括：将所述低层级缓存中的所述第一缓存行的状态更新为最近使用 MRU。

8、一种计算机中的缓存替换装置，其特征在于，所述计算机包括高层级缓存和低层级缓存，所述低层级缓存与所述高层级缓存为包含关系，所述装置包括：

选择单元，用于在所述低层级缓存中选择第一缓存行作为待替换缓存行，所述待替换

缓存行用于在所述低层级缓存发生缓存未命中时被移出所述低层级缓存；

监控单元，用于监控所述高层级缓存中是否发生对所述第一缓存行的相应缓存行的命中；

如果在所述低层级缓存发生缓存未命中前，所述高层级缓存中发生了对所述第一缓存行的相应缓存行的命中，所述选择单元还用于在所述低层级缓存中保留所述第一缓存行，并选择第二缓存行作为待替换缓存行。

9、根据权利要求 8 所述的装置，其特征在于，所述高层级缓存关联一个状态寄存器，所述状态寄存器用于保存处于被监控状态的缓存行的标识；

所述装置还包括写入单元，所述选择单元在所述低层级缓存中选择第一缓存行作为待替换缓存行之后，所述写入单元用于将所述第一缓存行的标识写入所述状态寄存器；

所述监控单元用于比较所述高层级缓存中发生缓存命中的缓存行的标识与所述状态寄存器中保存的所述第一缓存行的标识，如果二者相同，则表明发生了对所述第一缓存行的相应缓存行的命中。

10、根据权利要求 8 所述的装置，其特征在于，所述高层级缓存中的每个缓存行对应一个指示标识位，所述指示标识位为第一状态时，表明对应的缓存行未处于被监控状态，所述指示标识位为第二状态时，表明对应的缓存行处于被监控状态；

所述选择单元在所述低层级缓存中选择第一缓存行作为待替换缓存行之后，所述监控单元还用于在高层级缓存中查找所述第一缓存行的相应缓存行，并将所述第一缓存行的相应缓存行对应的指示标识位置为第二状态。

11、根据权利要求 8-10 任一项所述的装置，其特征在于，所述装置还包括写入单元；

如果在所述低层级缓存发生缓存未命中前，所述高层级缓存没有发生对所述第一缓存行的相应缓存行的访问，则在所述低层级缓存发生缓存未命中时，所述写入单元还用于将所述第一缓存行移出所述低层级缓存。

12、根据权利要求 11 所述的装置，其特征在于，所述装置还包括无效单元，所述写入单元将所述第一缓存行移出所述低层级缓存后，所述无效单元用于将所述高层级缓存中的所述第一缓存行的相应缓存行无效。

13、根据权利要求 8-12 任一项所述的装置，其特征在于，所述选择单元用于根据最近最少使用 LRU 策略在所述低层级缓存中选择所述第一缓存行作为待替换缓存行。

14、根据权利要求 13 所述的装置，其特征在于，如果在所述低层级缓存发生缓存未命中前，所述高层级缓存中发生了对所述第一缓存行的相应缓存行的命中，所述选择单元还用于将所述低层级缓存中的所述第一缓存行的状态更新为最近使用 MRU。

15、一种缓存替换系统，其特征在于，所述系统高层级缓存、低层级缓存和缓存控制器，所述低层级缓存与所述高层级缓存为包含关系；

所述缓存控制器用于：

在所述低层级缓存中选择第一缓存行作为待替换缓存行，所述待替换缓存行用于在所述低层级缓存发生缓存未命中时被移出所述低层级缓存；

监控所述高层级缓存中是否发生对所述第一缓存行的相应缓存行的命中；

如果在所述低层级缓存发生缓存未命中前，所述高层级缓存中发生了对所述第一缓存行的相应缓存行的命中，则在所述低层级缓存中保留所述第一缓存行，并选择第二缓存行作为待替换缓存行。

16、根据权利要求 15 所述的系统，其特征在于，所述系统还包括状态寄存器，所述状态寄存器与高层级缓存关联，用于保存处于被监控状态的缓存行的标识；

在所述低层级缓存中选择第一缓存行作为待替换缓存行之后，所述缓存控制器还用于将所述第一缓存行的标识写入所述状态寄存器；

所述缓存控制器用于比较所述高层级缓存中发生缓存命中的缓存行的标识与所述状态寄存器中保存的所述第一缓存行的标识，如果二者相同，则表明发生了对所述第一缓存行的相应缓存行的命中。

17、根据权利要求 15 所述的系统，其特征在于，所述高层级缓存中的每个缓存行对应一个指示标识位，所述指示标识位为第一状态时，表明对应的缓存行未处于被监控状态，所述指示标识位为第二状态时，表明对应的缓存行处于被监控状态；

在所述低层级缓存中选择第一缓存行作为待替换缓存行之后，所述缓存控制器还用于在高层级缓存中查找所述第一缓存行的相应缓存行，并将所述第一缓存行的相应缓存行对应的指示标识位置为第二状态。

18、根据权利要求 15-17 任一项所述的系统，其特征在于，如果在所述低层级缓存发生缓存未命中前，所述高层级缓存没有发生对所述第一缓存行的相应缓存行的访问，则所述缓存控制器还用于在所述低层级缓存发生缓存未命中时，将所述第一缓存行移出所述低层级缓存。

19、根据权利要求 18 所述的系统，其特征在于，所述缓存控制器将所述第一缓存行移出所述低层级缓存后，还用于将所述高层级缓存中的所述第一缓存行的相应缓存行无效。

20、根据权利要求 15-19 任一项所述的系统，其特征在于，所述缓存控制器用于根据最近最少使用 LRU 策略在所述低层级缓存中选择所述第一缓存行作为待替换缓存行。

21、根据权利要求 20 所述的系统，其特征在于，如果在所述低层级缓存发生缓存未命中前，所述高层级缓存中发生了对所述第一缓存行的相应缓存行的命中，所述缓存控制器还用于将所述低层级缓存中的所述第一缓存行的状态更新为最近使用 MRU。

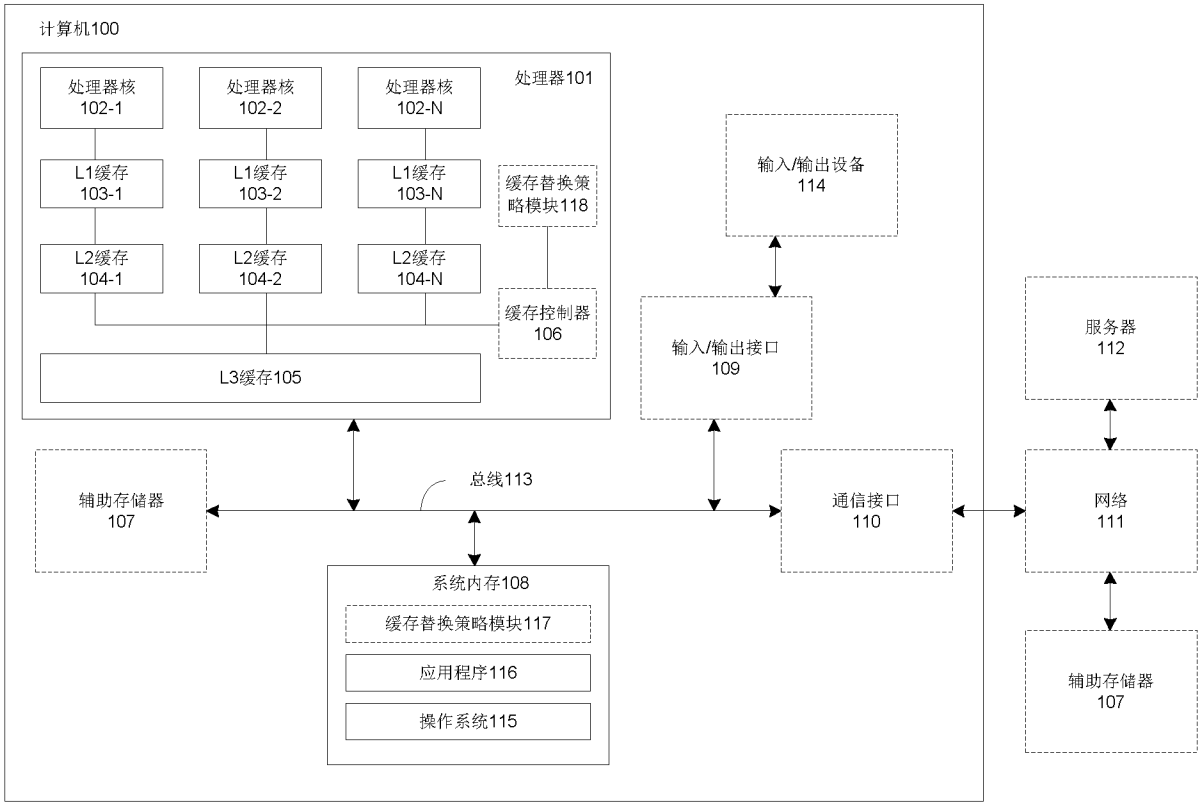
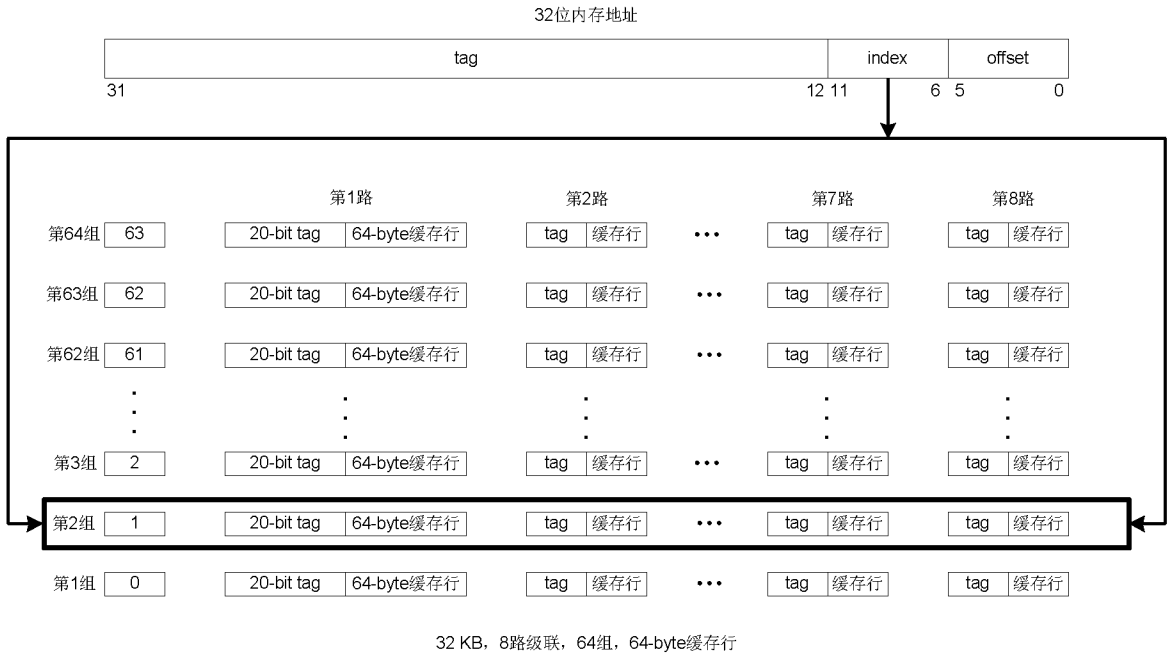


图 1



32 KB，8路级联，64组，64-byte缓存行

图 2


300
S302
在低层级缓存中选择第一缓存行作为待替换缓存行
S304
监控高层级缓存中是否发生对第一缓存行的相应缓存行的命中
S306
如果高层级缓存中发生了对第一缓存行的相应缓存行的命中，则在低层级缓存中保留第一缓存行，并选择第二缓存行作为待替换缓存行

图 3

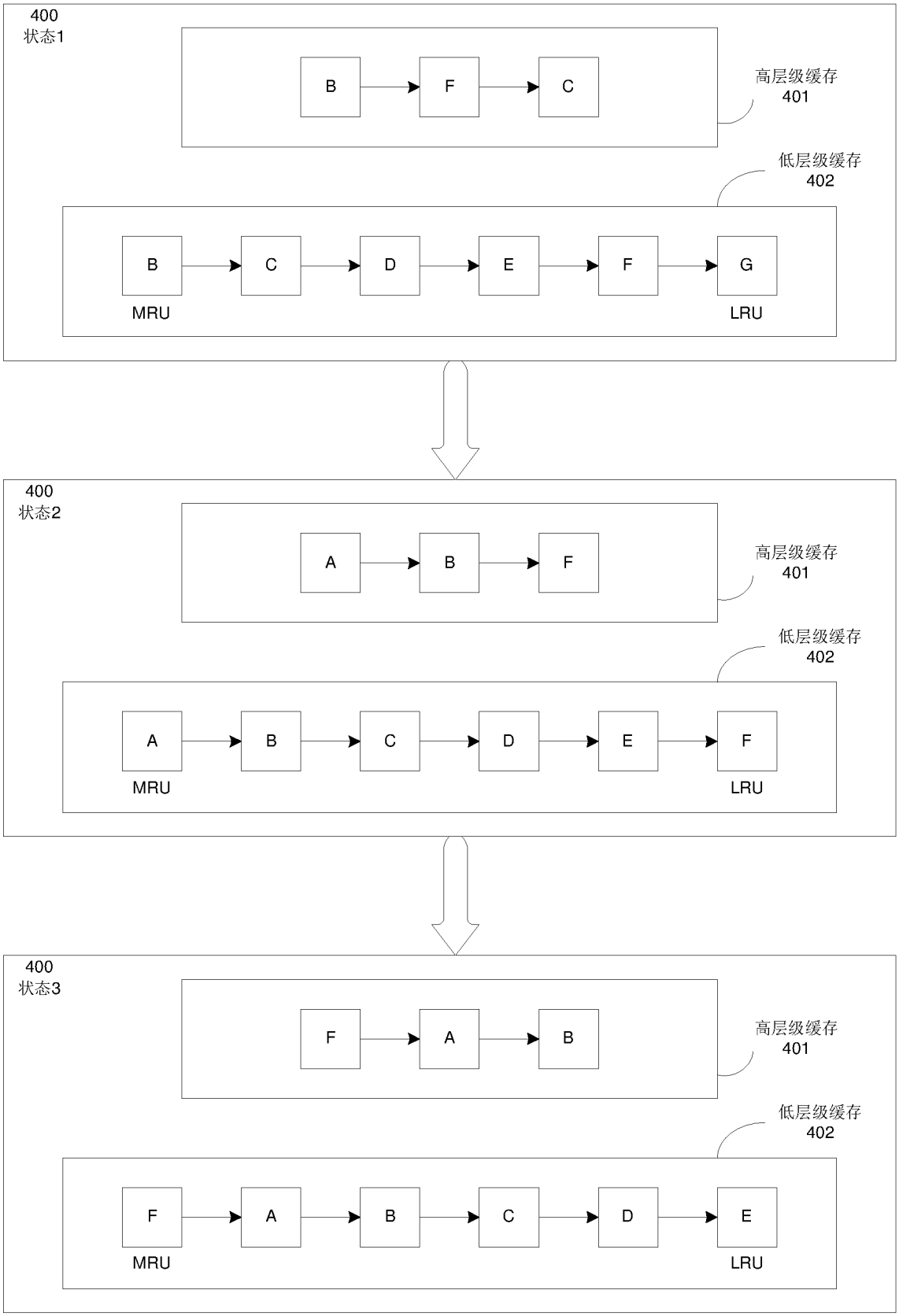

400
状态1
B
F
C
高层级缓存
401
低层级缓存
402
B
C
D
E
F
G
MRU
LRU
400
状态2
A
B
F
高层级缓存
401
低层级缓存
402
A
B
C
D
E
F
MRU
LRU
400
状态3
F
A
B
高层级缓存
401
低层级缓存
402
F
A
B
C
D
E
MRU
LRU

图 4

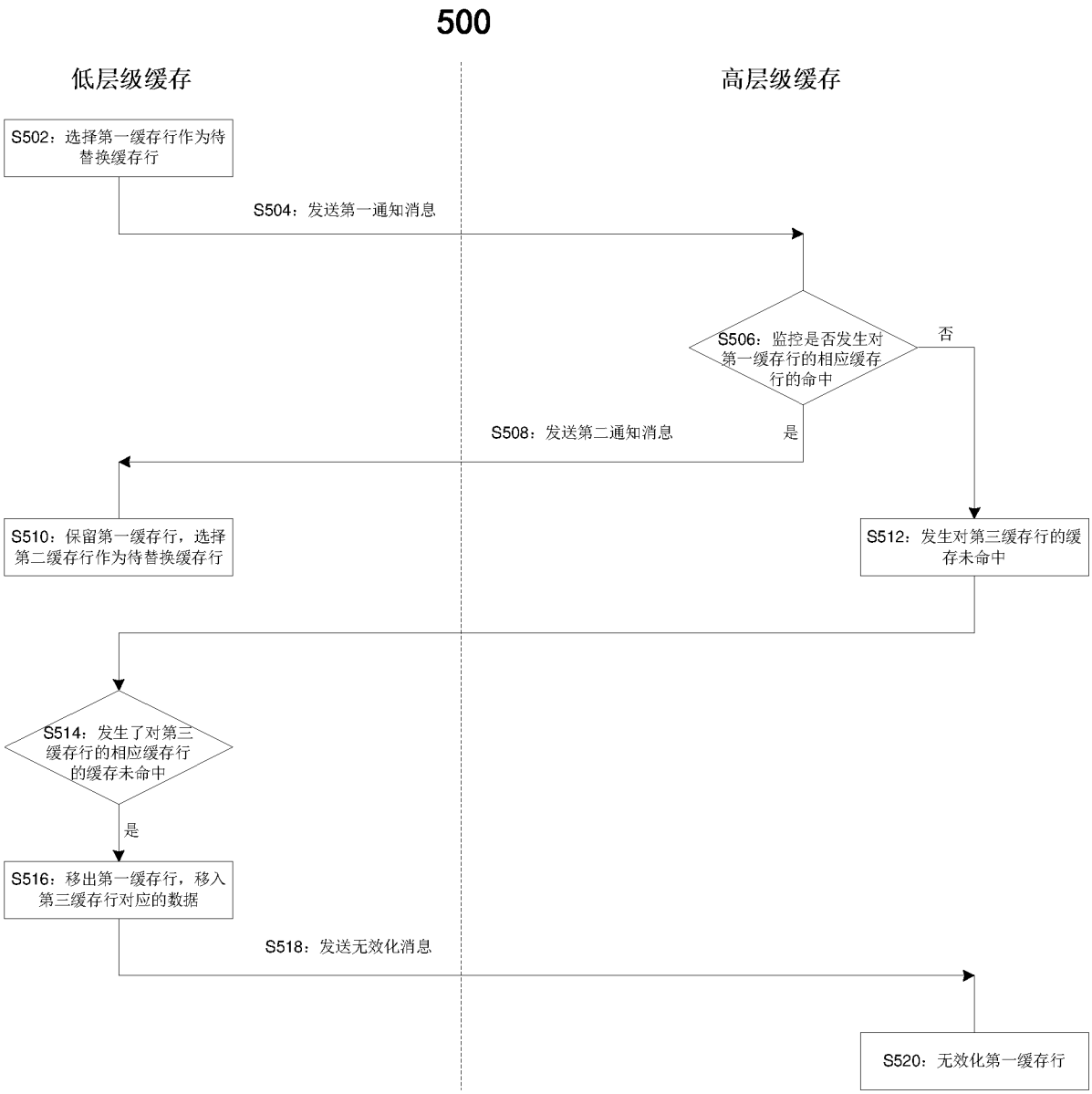

500
低层级缓存
高层级缓存
S502：选择第一缓存行作为待替换缓存行
S504：发送第一通知消息
S506：监控是否发生对第一缓存行的相应缓存行的命中
否
是
S508：发送第二通知消息
S510：保留第一缓存行，选择第二缓存行作为待替换缓存行
S512：发生对第三缓存行的缓存未命中
S514：发生了对第三缓存行的相应缓存行的缓存未命中
是
S516：移出第一缓存行，移入第三缓存行对应的数据
S518：发送无效化消息
S520：无效化第一缓存行

图 5

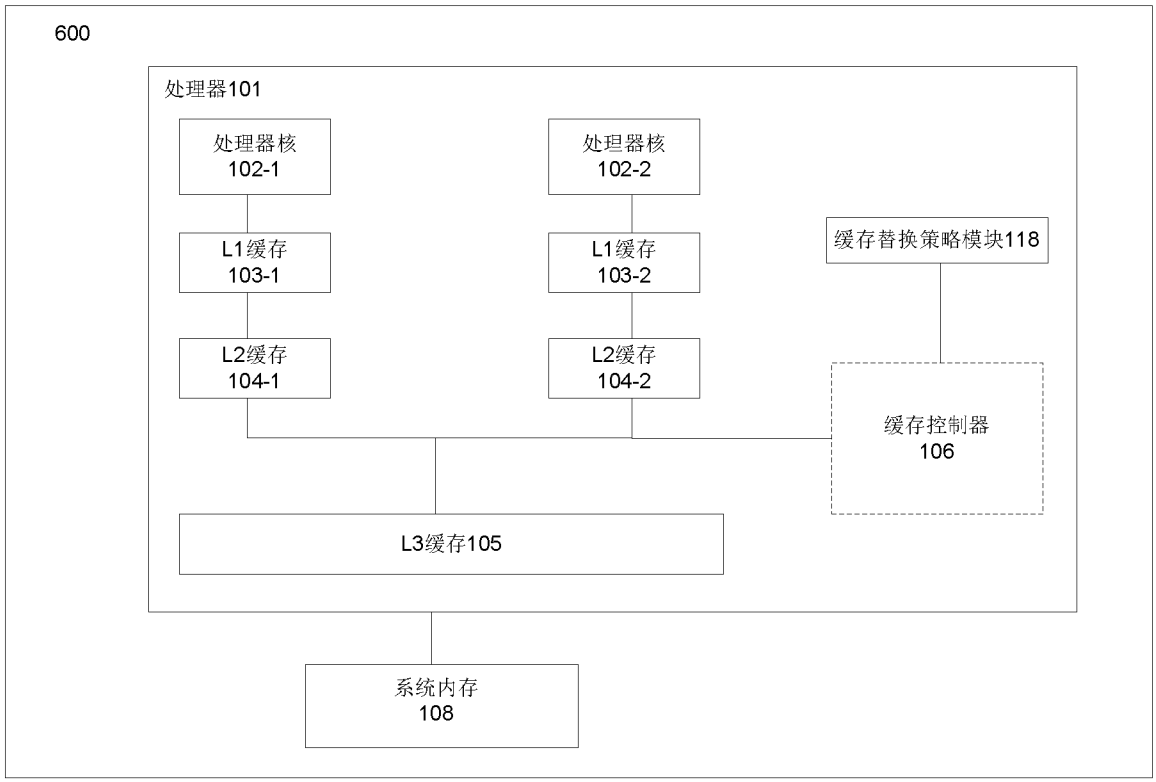

600
处理器101
处理器核
102-1
处理器核
102-2
L1缓存
103-1
L1缓存
103-2
缓存替换策略模块118
L2缓存
104-1
L2缓存
104-2
缓存控制器
106
L3缓存105
系统内存
108

图 6


700
702
选择单元
704
监控单元

图 7

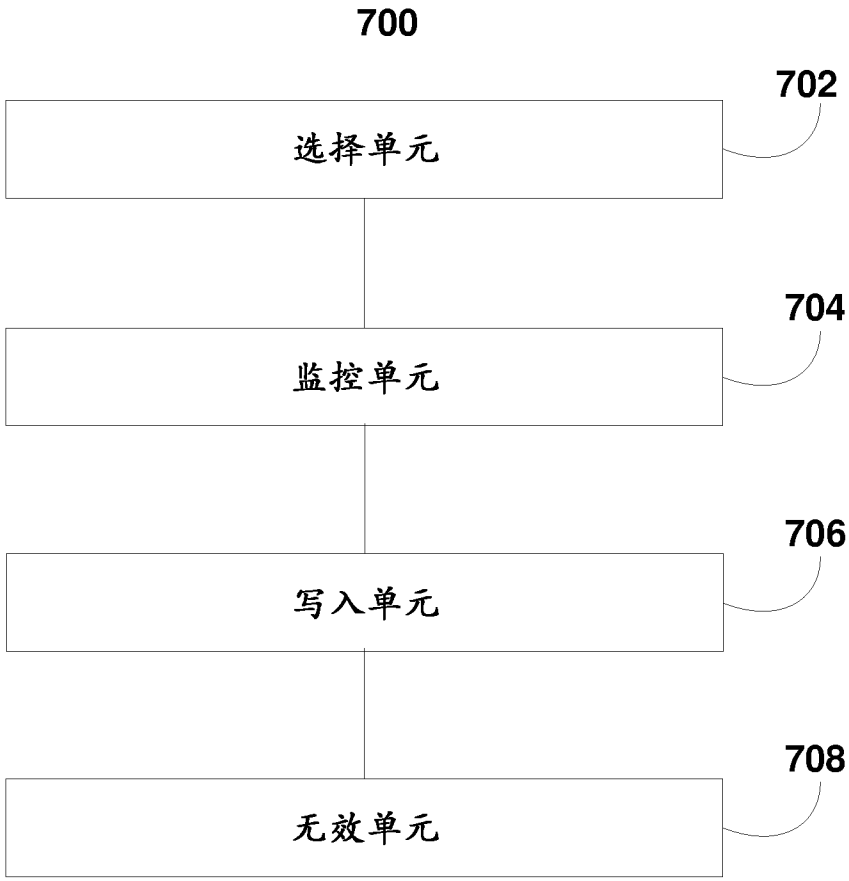


图 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/075952

A. CLASSIFICATION OF SUBJECT MATTER

G06F 12/08 (2016.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 缓存, 替换, 标志, 缓冲, 存储器, 访问, 命中, 高级, 低级, 高层级, 低层级, 监控; status, hit, miss, inclusive, exclusive, correlate, associate, correspond, cache, block, storage, replace, request, superior, judgement, exist

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103885890 A (HUAWEI TECHNOLOGIES CO., LTD. et al.), 25 June 2014 (25.06.2014), description, pages 3-8	1-21
A	US 2006143400 A1 (STEELY, S.C.JR.), 29 June 2006 (29.06.2006), entire document	1-21
A	US 2014280206 A1 (FACEBOOK, INC.), 18 September 2014 (18.09.2014), entire document	1-21
A	CN 1940892 A (INTERNATIONAL BUSINESS MACHINES CORPORATION), 04 April 2007 (04.04.2007), entire document	1-21
A	CN 105930282 A (MXTRONICS CORPORATION et al.), 07 September 2016 (07.09.2016), entire document	1-21

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
12 November 2017	07 December 2017
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LI, Kai Telephone No. (86-10) 62413120

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/075952

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103885890 A	25 June 2014	None	
US 2006143400 A1	29 June 2006	None	
US 2014280206 A1	18 September 2014	US 2016019167 A1	21 January 2016
CN 1940892 A	04 April 2007	US 2007073974 A1	29 March 2007
CN 105930282 A	07 September 2016	None	

国际检索报告

国际申请号
PCT/CN2017/075952

A. 主题的分类

G06F 12/08(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G06F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNPAT,CNKI,WPI,EPODOC:缓存,替换,标志,缓冲,存储器,访问,命中,高级,低级,高层级,低层级,监控; status, hit, miss, inclusive, exclusive, correlate, associate, correspond, cache, block, storage, replace, request, superior, judgement, exist

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 103885890 A (华为技术有限公司等) 2014年 6月 25日 (2014-06-25) 说明书第3-8页	1-21
A	US 2006143400 A1 (STEELY JR., SIMON C.) 2006年 6月 29日 (2006-06-29) 全文	1-21
A	US 2014280206 A1 (FACEBOOK, INC.) 2014年 9月 18日 (2014-09-18) 全文	1-21
A	CN 1940892 A (国际商业机器公司) 2007年 4月 4日 (2007-04-04) 全文	1-21
A	CN 105930282 A (北京时代民芯科技有限公司等) 2016年 9月 7日 (2016-09-07) 全文	1-21

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2017年 11月 12日	2017年 12月 7日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	李凯
传真号 (86-10)62019451	电话号码 (86-10)62413120

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/075952

检索报告引用的专利文件	公布日（年/月/日）	同族专利	公布日（年/月/日）
CN 103885890 A	2014年 6月 25日	无	
US 2006143400 A1	2006年 6月 29日	无	
US 2014280206 A1	2014年 9月 18日	US 2016019167 A1	2016年 1月 21日
CN 1940892 A	2007年 4月 4日	US 2007073974 A1	2007年 3月 29日
CN 105930282 A	2016年 9月 7日	无	