

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2020年7月30日(30.07.2020)



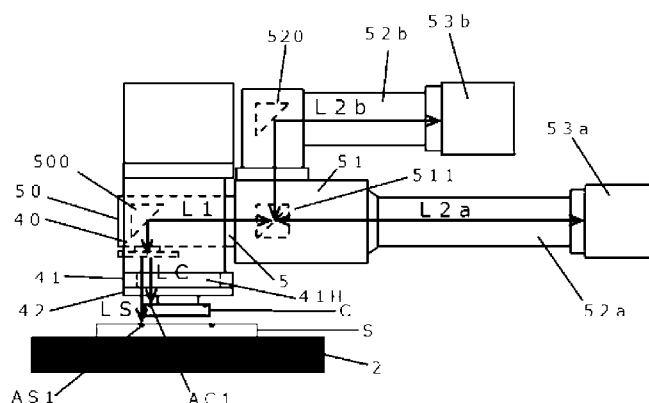
(10) 国際公開番号

**WO 2020/153204 A1**

- (51) 国際特許分類:  
*H01L 21/52* (2006.01) *H05K 13/04* (2006.01)
- (21) 国際出願番号: PCT/JP2020/001160
- (22) 国際出願日: 2020年1月16日(16.01.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2019-009174 2019年1月23日(23.01.2019) JP
- (71) 出願人: 東レエンジニアリング株式会社(TORAY ENGINEERING CO., LTD.) [JP/JP]; 〒1030028 東京都中央区八重洲1丁目3番22号(八重洲龍名館ビル) Tokyo (JP).
- (72) 発明者: 田村 泰司 (TAMURA, Yasushi); 〒5202141 滋賀県大津市大江一丁目1番45号 東レエンジニアリング株式会社内 Shiga (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: MOUNTING DEVICE AND MOUNTING METHOD

(54) 発明の名称: 実装装置および実装方法



(57) **Abstract:** The present invention provides a mounting device and a mounting method that realize stable, fast, highly precise positioning through an increase in the lowest cost in regard to mounting in a face-up manner so that an electrode surface of a substrate and an electrode surface of a chip component face the same direction. Specifically, the present invention provides a mounting device and a mounting method, the mounting device comprising: a recognition mechanism that recognizes a chip recognition mark and a substrate recognition mark across a mounting head from above the mounting head, the recognition mechanism being capable of moving in the in-plane direction of the substrate; and a control unit connected to the recognition mechanism, the control unit having a function for calculating the amount of positional displacement between the chip component and the substrate from position information that pertains to the chip recognition mark and the substrate recognition mark and that is obtained from the recognition mechanism, and a function for driving the mounting head and/or a substrate stage to move in accordance with the amount of positional displacement to carry out positioning. A chip recognition imaging means that recognizes a chip recognition mark and a substrate recognition imaging means that recognizes the substrate recognition mark are provided mutually independently in the recognition mechanism, and are provided so that the focal positions thereof via a shared optical axis passage differ from each other.

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,  
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

---

(57) 要約: 基板の電極面とチップ部品の電極面が同方向を向くフェイスアップ実装において、安定した高速で高精度な位置合わせを、最低限のコスト上昇にて実現させる実装装置および実装方法を提供すること。具体的には、実装ヘッドの上側から前記実装ヘッド越しに、チップ認識マークと基板認識マークを認識し、基板面内方向に移動可能な認識機構と、認識機構と接続し、認識機構から得たチップ認識マークおよび前記基板認識マークの位置情報から、チップ部品と基板の位置ズレ量を計算する機能と、位置ズレ量に応じて前記実装ヘッド部または／および基板ステージを駆動して位置合わせを行う機能とを有する制御部を備え、認識機構は、チップ認識マークを認識するチップ認識撮像手段と基板認識マークを認識する基板認識撮像手段とが、独立して設けられ、共通の光軸経路を経て焦点位置が異なる様に設けられた実装装置および実装方法を提供する。

## 明 細 書

発明の名称：実装装置および実装方法

### 技術分野

- [0001] 本発明はチップ部品を基板に実装する実装装置および実装方法に関する。  
特に、基板の電極面とチップ部品の電極面が同方向を向くフェイスアップ実装を行なう実装装置および実装方法に係る。

### 背景技術

- [0002] 配線基板等の基板に半導体チップ等のチップ部品を実装する実装形態として、基板の電極面にチップ部品の電極面を対向させて実装するフェイスダウン実装と、基板の電極面とチップ部品の電極面を同方向にして実装するフェイスアップ実装があることは良く知られている。
- [0003] いずれの実装形態においても、基板の所定位置にチップ部品を実装するための高精度な位置合わせが必要であり、位置合わせのための認識マークがチップ部品および基板には付されている。ここで、チップ部品を基板の所定位置に位置合わせするのは、基板の電極とチップ部品の電極の位置関係を所定の精度で実装するためであり、フェイスダウン実装、フェイスアップ実装ともに、基板およびチップ部品において、認識マーク位置は電極位置を基準として配置され、相対位置が明確な電極面側に付されているのが一般的である。
- [0004] ここで、図13にフェイスアップ実装の例を示す。チップ部品Cには、図13(a)のように、チップ部品の認識マーク（以下チップ認識マークと記す）として、チップ認識第1マークAC1とチップ認識第2マークAC2が2つ配置されるのが一般的である。（図13の例では対角上の配置）一方、基板Sには、基板の認識マーク（以下基板認識マークと記す）として、基板認識第1マークAS1と基板認識第2マークAS2が2つ配置されるのが一般的である。（図13の例は対角上の配置）そこで、位置合わせに際しては、チップ認識第1マークAC1と基板認識第1マークAS1の位置関係およ

びチップ認識第1マークAC2と基板認識第2マークAS2の位置関係から、所定実装位置に対する位置ズレ量（基板面内方向の位置及び角度）を求めて、相対位置を補正してから実装している（図13（b））。

[0005] ところで、フェイスダウン実装、フェイスアップ実装ともに、実装ヘッドが上側から保持したチップ部品を基板に圧着して実装する。このため、基板とチップ部品の電極同士を対向させて実装するフェイスダウン実装では基板認識マークとチップ認識マークを、上下2視野カメラを用いることで同時に直接観察する方法が知られている。一方、基板とチップ部品の電極を同方向として実装するフェイスアップ実装では、チップ部品の電極面が実装ヘッドに密着しているため、チップ認識マークの位置を如何に精度良く掌握するかという課題がある。

[0006] この課題に対して、例えば図14（a）に示す上下2視野カメラを利用する方法があり、従来用いられてきた。この手法においては、図14（b）に示すように、チップ部品Cのチップ認識第1マークAC1の位置とチップ認識第1マークAC1に最も近いチップ部品Cの角部CC1の位置関係（ $\Delta X1$  および  $\Delta Y1$ ）を別工程で予め求め（チップ認識第2マークAC2とAC2に最も近いチップ部品Cの角部CC2の位置関係（ $\Delta X2$ 、 $\Delta Y2$ ）についても同様）、基板Sの基板認識第1マークAS1とチップ部品Cの角部CC1および基板認識第2マークとチップ部品Cの角部CC2とを上下2視野カメラで観察後、予め求めておいたチップ認識マークとチップ部品の角部の位置関係を演算に使用して基板Sとチップ部品Cの位置合わせを行うものである。この手法では、フェイスダウン実装と同様に上下2視野カメラを用いることが出来るものの、以下の課題が有る。（1）チップ認識マークとチップ部品Cの角部の位置関係を掌握するための装置または工程が別に必要となりコストの上昇または生産性の低下を伴う。（2）チップ部品Cの角部や端部は欠けやすく、また一般的に認識マークよりも角部の認識精度は劣るため、位置合わせ精度が低下する。

[0007] このため、フェイスアップ実装でもチップ部品の認識マークを直接観察し

て位置合わせできる様に、実装ヘッドのチップ部品を保持する部分に透明部材を用いる等の工夫をして、実装ヘッド越しに各認識マークを観察できる手法が提案されている。（例えば特許文献１、特許文献２）

## 先行技術文献

### 特許文献

[0008] 特許文献１：国際公開第２００３／０４１４７８号公報

特許文献２：特開２０１７－２０８５２２号公報

## 発明の概要

### 発明が解決しようとする課題

[0009] 半導体部品の高密度化、多電極化、狭ピッチ化は著しく進んでおり、実装装置においては、大幅なコスト上昇を伴わずに、従来よりも高精度な位置合わせを高速に行い、実装することが求められる。特許文献２に記されているような装置においては、位置合わせ段階でチップ認識マークと基板認識マークの高さに差が有るため、チップ認識第１マークＡＣ１と基板認識第１マークＡＳ１（およびチップ認識第２マークＡＣ２と基板認識第２マークＡＳ２）の光路長が異なり、チップ認識マークと基板認識マークの画像を高解像度かつ同時に取得する事は焦点深度の関係により困難であり、各々の認識マークに焦点をあわせるための撮像ユニットの駆動が必要となり、実装精度の低下や生産性の低下という問題がある。さらに、反射光学系の構造が非常に複雑であり、コストが上昇するという問題もある。

[0010] そこで、図１５から図１８に示すように、基板認識第１マークＡＳ１、チップ認識第１マークＡＣ１、チップ認識第２マークＡＣ２および基板認識第２マークＡＳ２の個々に焦点を合わせ、個別に高精度な位置情報を得るための発明が、本願と同一の発明者によって成されている。

[0011] 図１５から図１８に示すような動作では、基板Ｓに対するチップ部品Ｃの位置合わせの高精度精度化およびコストの低減を提供できるが、認識マークを個別に認識するために認識機構を各々の認識マーク位置に移動させる必要

が有り、動作時間の増加を伴い、生産性に影響が及ぶことがある。

[0012] 本発明は、前記の問題を鑑みてなされたものであり、基板の電極面とチップ部品の電極面が同方向を向くフェイスアップ実装において、大幅なコスト上昇を伴わずに、高速で高精度な位置合わせを実現させる実装装置および実装方法を提供するものである。

### 課題を解決するための手段

[0013] 上記の課題を解決するために、請求項 1 に記載の発明は、位置合わせ用のチップ認識マークを有するチップ部品と、位置合わせ用の基板認識マークを有する基板とを、前記チップ認識マークと前記基板認識マークが上面を向く姿勢でフェイスアップ実装する実装装置であって、前記基板を保持する基板ステージと、チップを保持する実装ヘッドと、前記基板に対して垂直方向に前記実装ヘッドを昇降させる昇降手段と、前記実装ヘッドの上側から前記実装ヘッド越しに、前記チップ認識マークと前記基板認識マークを認識し、前記基板面内方向に移動可能な認識機構と、前記認識機構と接続し、前記認識機構から得た、前記チップ部品認識マークおよび前記基板認識マークの位置情報から、前記チップ部品と前記基板の位置ズレ量を計算する機能と、前記位置ズレ量に応じて前記実装ヘッド部または／および前記基板ステージを駆動して位置合わせを行う機能とを有する制御部とを備え、前記認識機構は、前記チップ認識マークを認識するチップ認識撮像手段と前記基板認識マークを認識する基板認識撮像手段とが、独立して設けられ、共通の光軸経路を経て焦点位置が異なる様に設けられた実装装置を提供する。

[0014] 請求項 2 に記載の発明は、請求項 1 に記載の実装装置であって、前記認識機構の光軸中心が、前記チップ認識マークと前記基板認識マークの中点近傍位置で前記チップ認識マークと前記基板認識マークとを同時に認識する機能を有する実装装置を提供する。

[0015] 請求項 3 に記載の発明は、請求項 2 に記載の実装装置であって、

前記位置合わせ実施後、前記チップ部品を保持した前記実装ヘッドを前記基板に対して垂直方向に下降させ、前記チップ部品が前記基板に密着してから、

前記制御部が、前記認識機構に前記チップ認識マークおよび前記基板認識マークの認識動作を並行して開始させ、前記チップ部品が前記基板に密着した実装状態における前記チップ認識マークと前記基板認識マークとを前記実装ヘッド越しに認識し、前記チップ部品と前記基板の実装位置精度を算出する機能を有する実装装置を提供する。

[0016] 請求項 4 に記載の発明は、請求項 3 に記載の実装装置であって、前記チップ部品が前記基板に密着してから、並行して開始される実装位置精度を算出するための、前記チップ認識マークと前記基板認識マークの認識動作において、前記チップ認識撮像手段か前記基板認識撮像手段の何れか一方を用いて、前記認識機構の光軸中心が、前記チップ認識マークと前記基板認識マークの中点近傍位置で前記チップ認識マークと前記基板認識マークとを同時に認識する機能を有する実装装置を提供する。

[0017] 請求項 5 に記載の発明は、請求項 4 に記載の実装装置であって、算出した実装位置精度の結果を、実装位置にフィードバックし、自動で実装位置を校正調整する機能を有する実装装置を提供する。

[0018] 請求項 6 に記載の発明は、位置合わせ用のチップ認識マークを有するチップ部品を、位置合わせ用の基板認識マークを有する基板に実装する実装方法であって、前記チップ部品を前記基板と隙間を設けて配置した状態で、前記チップ認識マークと前記基板認識マークを前記実装ヘッド越しに同一方向から、チップ認識マークを認識するチップ認識撮像手段と前記基板認識マークを認識する基板認識撮像手段が、共通の光軸経路を経て、それぞれ焦点位置が異なる様に独立して設けられた認識機構によって同時に認識して、前記チップ部品と前記基板の相対位置関係を合わせる位置合わせ工程と、

前記チップ部品を前記基板に密着させ加圧して実装する実装工程と、前記チップ部品が前記基板に密着した実装状態にあるときに、前記チップ認識マークと前記基板認識マークを前記実装ヘッド越しに同一方向から認識して、前記チップ部品と前記基板の相対位置関係を算出する実装精度測定検査工程とを備え、

前記チップ部品が前記基板に密着してから、前記実装工程と前記実装精度測定検査工程を並行して行う実装方法を提供する。

[0019] 請求項 7 に記載の発明は、請求項 6 に記載の実装方法であって、前記実装精度測定検査工程において、前記チップ認識撮像手段か前記基板認識撮像手段の何れか一方を用いて、前記認識機構の光軸中心が、前記チップ認識マークと前記基板認識マークの midpoint 近傍位置で前記チップ認識マークと前記基板認識マークとを同時に認識する実装方法を提供する。

[0020] 請求項 8 に記載の発明は、請求項 7 に記載の実装方法であって、前記実装精度測定検査工程で算出した実装位置精度の結果を、実装位置にフィードバックし、自動で実装位置を校正調整する実装方法を提供する。

### 発明の効果

[0021] 本発明により、基板の電極面とチップ部品の電極面が同方向を向くフェイスアップ実装において、大幅なコストの上昇を伴わずに、高速で高精度な位置合わせを行う実装装置および実装方法の実現が可能となる。

### 図面の簡単な説明

[0022] [図1]本発明の実施形態に係る（a）実装装置の外観を示す図である（b）同実装装置を別の角度から見た外観と構成要素を示す図である。

[図2]本発明の実施形態に係る実装装置で、チップ部品と基板の位置合わせを行う時の位置関係を説明する図である。

[図3]本発明の実施形態に係る実装装置で、チップ部品と基板の位置合わせを行う時に基板第 1 認識マークの位置情報とチップ部品第 1 認識マークの位置情報を同時に取得している状態を説明する図である。



[図4]本発明の実施形態に係る実装装置で、チップ部品と基板の位置合わせを行う時に基板第1認識マークの位置情報とチップ部品第1認識マークの位置情報を同時に取得している状態において、(a)基板第1認識マークに焦点を合わせた基板撮像手段の画像例を示す図(b)チップ部品第1認識マークに焦点を合わせたチップ撮像手段の画像例を示す図である。

[図5]本発明の実施形態に係る実装装置で、チップ部品と基板の位置合わせを行う時に基板第2認識マークの位置情報とチップ部品第2認識マークの位置情報とを同時に取得している状態を説明するものである。

[図6]本発明の実施形態に係る実装装置で、基板にチップ部品を実装する実装工程段階の実装位置精度測定について説明するもので、(a)基板第1認識マークの位置情報とチップ部品第1認識マークの位置情報を同時に取得している状態を示す図(b)同状態を側面方向から見た図である。

[図7]本発明の実施形態に係る実装装置で、基板にチップ部品を実装する実装工程段階の実装位置精度測定について説明するもので、実装位置精度測定時に基板第1認識マークとチップ部品第1認識マークの位置情報を同時に同一視野内で取得した撮像手段の画像例を示す図である。

[図8]本発明の実施形態に係る実装装置で、基板にチップ部品を実装する実装工程段階の実装位置精度測定について説明するもので、(a)基板第2認識マークの位置情報とチップ部品第2認識マークの位置情報を同時に取得している状態を示す図(b)同状態を側面方向から見た図である。

[図9]埋め込み基板へのフェイスアップ実装について説明するもので、(a)チップ部品が基板から離れた状態を示す図(b)チップ部品を基板に位置合わせして実装した状態を示す図である。

[図10]本発明の実施形態に係る実装装置で、(a)埋め込み基板とチップ部品の位置合わせを行う時の状態を示す図(b)同状態を側面方向から見た図である。

[図11]本発明の実施形態に係る実装装置で、埋め込み基板にチップ部品を実装する実装工程段階の実装位置精度測定について説明するもので、(a)基

板第1認識マークの位置情報とチップ部品第1認識マークの位置情報を同時に取得している状態を示す図(b)同状態を側面方向から見た図である。

[図12]本発明の実施形態に係る実装装置で、埋め込み基板にチップ部品を実装する実装工程段階の実装位置精度測定について説明するもので、(a)基板第2認識マークの位置情報とチップ部品第2認識マークの位置情報を同時に取得している状態を示す図(b)同状態を側面方向から見た図である。

[図13]フェイスアップ実装について説明するもので、(a)チップ部品が基板から離れた状態を示す図(b)チップ部品を基板に位置合わせして実装した状態を示す図である。

[図14]フェイスアップ実装の位置合わせの従来例を説明するもので、(a)上下2視野カメラを使用している例を示す図である(b)チップ認識マークとチップの角部の位置関係を説明する図である。

[図15]チップ部品を保持するアタッチメントツールに透明部材を用いた従来のチップ部品と基板の位置合わせについて説明するもので、(a)基板第1認識マークの位置情報を取得している状態を示す図(b)同状態を側面方向から見た状態を示す図である。

[図16]チップ部品を保持するアタッチメントツールに透明部材を用いた従来のチップ部品と基板の位置合わせについて説明するもので、(a)チップ部品第1認識マークの位置情報を取得している状態を示す図(b)同状態を側面方向から見た状態を示す図である。

[図17]チップ部品を保持するアタッチメントツールに透明部材を用いた従来のチップ部品と基板の位置合わせについて説明するもので、(a)チップ部品第2認識マークの位置情報を取得している状態を示す図(b)同状態を側面方向から見た状態を示す図である。

[図18]チップ部品を保持するアタッチメントツールに透明部材を用いた従来のチップ部品と基板の位置合わせについて説明するもので、(a)基板第2認識マークの位置情報を取得している状態を示す図(b)同状態を側面方向から見た状態を示す図である。

## 発明を実施するための形態

- [0023] 本発明の実施形態について図を用いて説明する。図1（a）は本発明の実施形態における実装装置1の外観を示すもので、図1（b）は図1（a）と別の角度から見た外観図であり制御系も含めた構成要素も記している。
- [0024] 実装装置1は基板Sにチップ部品Cを位置合わせしてフェイスアップ実装する装置であり、位置合わせにはチップ部品Cに記されたチップ認識第1マークAC1、チップ認識第2マークAC2と、基板Sに記された基板認識第1マークAS1、基板認識第2マークAS2を用いる。具体的には、チップ認識第1マークAC1と基板認識第1マークAS1との位置関係、およびチップ認識第2マークAC2と基板認識第2マークAS2の位置関係を許容範囲内に補正した後にチップ部品Cを基板Sに実装するものである。
- [0025] なお、チップ部品Cの基板Sへの実装は、一般的に、熱硬化性接着剤を介して行なう。熱硬化性接着剤は、通常、チップ部品Cの電極面（チップ認識マークのある面）とは反対側に設けておくが、基板S側に設けておいてもよい。
- [0026] 実装装置1は、基板ステージ2、昇降加圧ユニット3、実装ヘッド4、認識機構5、および制御部10を構成要素としている。
- [0027] 基板ステージ2は基板Sを保持するとともに、基板Sを面内方向（XY面内）に移動させる機能を有している。ここで、基板Sの保持に際しては真空吸着方式が適しているが、これに限定されるものではなく静電吸着方式を採用してもよい。
- [0028] 昇降加圧ユニット3は、実装ヘッド4を基板Sの垂直方向（Z方向）に移動させる機能と、実装ヘッド4を介したチップ部品Cへの加圧力を調整する機能を有しており、実装ヘッド4をZ方向を軸とした回転方向に角度調整する機能を有していることが望ましい。
- [0029] 実装ヘッド4はチップ部品Cを保持して基板Sに圧着するものである。実装ヘッド4は、ヘッド本体40、ヒーター部41、アタッチメントツール42を構成要素としている。ヘッド本体40は昇降加圧ユニット3と連結して

おり、下側にヒーター部41を保持配置している。ヒーター部41は発熱機能を有し、アタッチメントツール42を介してチップ部品Cを加熱するものである。また、ヒーター部41は図示していない減圧流路を用いてアタッチメントツール42を吸着保持する機能を有している。アタッチメントツール42はチップ部品Cを吸着保持するものであり、チップ部品Cの形状に合わせたものが選定され、ヒーター部41に吸着保持される。

[0030] 本発明において、基板認識マークおよびチップ認識マークは実装ヘッド4越しに観察するものである。このため、本実施形態においては、アタッチメントツール42は透明部材で形成されているが、基板認識マークおよびチップ認識マークの位置にあわせた貫通孔を設けてもよい。ヒーター部41は基板認識マークおよびチップ認識マークが観察できるように透明部材で形成するか、開口部を設ける必要があり、本実施形態においては貫通孔41Hを設けている。ここで、貫通孔41Hは、個々の基板認識マークおよびチップ認識マークの位置に合わせて設けてもよいが、チップ部品の形状による交換を不要とするため、寸法仕様範囲が全て対応できる孔形状とすることが望ましい。また、実装ヘッド4には基板認識マークおよびチップ認識マークを観察する画像取込部50が進入できる空間が必要であり、本実施形態においては、図1に示すようにヘッド空間40Vを設けている。すなわち、図1の実装装置1においてヘッド本体40は、ヒーター部41上に設けた、側板、天板によって構成される構造となっている。

[0031] 認識機構5は、アタッチメントツール42、ヒーター部41を経た、実装ヘッド4越しに、基板認識マークおよびチップ認識マークの位置を認識して位置情報を取得するために用いられるものである。本実施形態において、認識機構5は、画像取込部50、光学系（共通）51、光学系51から光軸を共通として2つに分岐した光学系52aおよび光学系52b、ならびに光学系52aに連結する撮像手段53aおよび光学系52bに連結する撮像手段53bを構成要素としている。また、「画像取込部50から光学系51、光学系52aに至る経路」と「画像取込部50から光学系51、光学系52b

に至る経路」の光路長が異なるように設けることにより、撮像手段53aの焦点位置と撮像手段53bの焦点位置が異なる構成となっている。

[0032] 画像取込部50は、撮像手段53aおよび撮像手段53bが取得する認識対象の上部に配置され、認識対象を視野内に納めるものである。光学系（共通）51は、反射手段500および反射手段520により、光路の方向を変更する機能を有しており、ハーフミラー511により光路が分岐される。光学系52aおよび光学系52bは光学レンズを有し、高解像度を得るために画像を拡大する機能を有している。

[0033] また、認識機構5は図示していない駆動機構により、ヘッド空間40V内で、基板S（およびチップ部品C）の面内方向に移動することが可能な構成となっている。更に、基板Sの厚さが変更された時に焦点位置が調整できるように、基板Sの垂直方向（Z方向）の移動も可能であることが望ましい。

[0034] 実装ヘッド4は独立して基板Sと垂直方向に移動させることが可能な構成となっており、実装ヘッド4が垂直方向に移動しても、ヘッド空間40Vに進入した認識機構5が干渉しない寸法でヘッド空間40Vは設計されている。

[0035] 制御部10は、実装装置1の動作を制御するものであり、実装ステージ2、昇降加圧ユニット3、実装ヘッド4、認識機構5と接続している。

[0036] 制御部10は、実体的にはCPUと記憶装置を主要な構成要素とし、必要に応じてインターフェイスを介して各装置と接続されており、プログラムを内蔵することにより、取得データを用いて演算を行ない、演算結果に応じた出力を行なうことも出来る。

[0037] 制御部10は、基板ステージ2と接続し、基板ステージ2による基板Sの保持および解除の制御や、基板Sの面内方向への移動を制御する機能を有している。

[0038] 制御部10は、昇降加圧ユニット3と接続し、実装ヘッド4の基板Sと垂直方向（Z方向）の駆動およびZ方向を軸とした回転方向の駆動、ならびに加圧力を制御する機能を有している。

- [0039] 制御部10は、実装ヘッド4と接続し、アタッチメントツール42によるチップ部品Cの吸着保持および解除や、ヒーター部41の加熱温度を制御する機能を有している。
- [0040] 制御部10は、認識機構5と接続し、基板S（およびチップ部品C）の面内方向への駆動および基板Sと垂直方向（Z方向）の駆動を制御するとともに、撮像手段53aおよび撮像手段53bを制御して画像データを取得する機能を有している。更に、制御部10は画像処理機能を有しており、撮像手段53aおよび撮像手段53bが取得した画像内における認識マークの位置を求める機能を有している。
- [0041] 以下、図1に示した実装装置1による、基板Sとチップ部品Cの位置合わせ工程について説明する。
- [0042] まず、位置合わせの前工程において、制御部10は、基板ステージ2に基板Sを保持させるとともに、実装ヘッド4にチップ部品Cを保持させている。その際、基板Sは基板ステージ2の所定範囲内に配置され、チップ部品Cはアタッチメントツール42の所定範囲内に保持されている。すなわち、チップ部品C、基板Sは大まかに位置合わせされている。このため、ヒーター41の貫通孔41Hおよびアタッチメントツール42を通して、基板認識第1マークAS1、基板認識第2マークAS2、チップ認識第1マークAC1、およびチップ認識第2マークAC2の何れもが、実装ヘッド4越しに観察可能な状態となっている。
- [0043] 実装装置1を用いた位置合わせ工程は、基板認識マークおよびチップ認識マークを同一方向から観察するため、チップ部品Cを基板Sに接近させた状態で行なうことができる。ただし、基板Sとチップ部品Cの間には、両者が干渉することなく基板Sの面内方向に相対移動が可能な距離を確保しておく必要がある。
- [0044] この状態を示したのが図2であり、基板Sとチップ部品Cとの間には隙間Dが設けられる。すなわち、基板認識マークとチップ認識マークは基板Sと垂直方向に「チップ部品Cの厚みTC+隙間D」の高低差がある。

[0045] 本実施形態の実装装置 1 では、高低差がある基板認識マークとチップ認識マークの各々に焦点を合わせた画像を共通する光軸経路上で同時に取得することで、短時間に高精度な位置合わせを実現するものである。

[0046] 図 3～図 5 は具体的な動作を説明するものであり、図 3 は基板認識第 1 マーク A S 1 とチップ認識第 1 マーク A C 1 を同時に認識して位置情報を得る状態を示している。

[0047] 図 3 の状態において、撮像手段 5 3 a および撮像手段 5 3 b の何れか一方が基板認識撮像手段として基板認識第 1 マーク A S 1 に焦点を合わせて撮像し、他方がチップ認識撮像手段としてチップ認識第 1 マーク A C 1 に焦点を合わせて撮像する。以下の説明では、撮像手段 5 3 a が基板認識第 1 マーク A S 1 を撮像し、撮像手段 5 3 b がチップ認識第 1 マーク A C 1 を撮像する例、すなわち、撮像手段 5 3 a が基板認識撮像手段として機能し、撮像手段 5 3 b がチップ認識撮像手段として機能する例について説明する。また、撮像手段 5 3 a と撮像手段 5 3 b および光学系 5 2 a と光学系 5 2 b は、撮像素子数や光学レンズ倍率などを同一仕様とすることが望ましく、基板認識第 1 マーク A S 1 から撮像手段 5 3 a までの光路長とチップ認識第 1 マーク A C 1 から撮像手段 5 3 b までの光路長が等しくなる構成としている。

[0048] 基板認識第 1 マーク A S 1 から画像取込部 5 0 までの垂直方向距離を  $L_S$ 、チップ認識第 1 マーク A C 1 から画像取込部 5 0 までの垂直距離を  $L_C$ 、光学系 5 1 内（画像取込部 5 0 からハーフミラー 5 1 1）の光路長を  $L_1$ 、光学系 5 2 a（ハーフミラー 5 1 1 から撮像手段 5 3 a の撮像素子面）の光路長を  $L_{2a}$ 、光学系 5 2 b（ハーフミラー 5 1 1 から撮像手段 5 3 b の撮像素子面）の光路長を  $L_{2b}$  とした場合、認識機構 5 は基板認識第 1 マーク A S 1 から撮像手段 5 3 a の撮像素子面までの光路長とチップ認識第 1 マーク A C 1 から撮像手段 5 3 b の撮像素子面までの光路長が等しくなる以下の式（1）が成立する構成としている。

[0049]  $L_S + L_1 + L_{2a} = L_C + L_1 + L_{2b} \quad \cdots \quad (1)$

また、位置合わせ時に高低差がある基板認識マークとチップ認識マークの各

々に焦点を合わせるため、式（２）が成立する位置関係としている。すなわち、撮像手段５３ａの焦点位置と撮像手段５３ｂの焦点位置の差を「チップ部品Ｃの厚みＴＣ＋隙間Ｄ」とすることで、同時に高低差がある基板認識マークとチップ認識マークの各々に焦点を合わせることが可能となる。

$$[0050] \quad L S - L C = \text{チップ部品 } C \text{ の厚み } T C + \text{隙間 } D \quad \cdots \quad (2)$$

ここで、チップ部品Ｃの厚みＴＣは実装装置１で定められた仕様範囲内で変動するため、以下の式（３）が成立するような設計とすることで、最も厚みの大きいチップ部品の時であっても、基板Ｓとの間に最低限の隙間を確保することが可能となる。

$$[0051] \quad L S - L C = \text{チップ部品 } C \text{ の最大厚み } (m a x T C) + \text{最低限隙間 } (m i n D)$$

・（３）

また、基板Ｓの厚みＴＳにおいても、実装装置１で定められた仕様範囲内で変動するため、認識機構５を基板Ｓの厚みＴＳに応じて、基板認識マークに焦点が合う様に垂直方向（Ｚ方向）に位置制御し、かつ実装ヘッド４の垂直方向（Ｚ方向）位置を前記式（２）が成立する様に位置制御することで、基板Ｓの厚み仕様全範囲内での位置合わせが可能となる。

[0052] 以上により、撮像手段５３ａでは図４（ａ）に示すように基板認識第１マークＡＳ１に焦点が合った画像が得られ、撮像手段５３ｂでは図４（ｂ）に示すようにチップ認識第１マークＡＣ１に焦点が合った画像が得られる。しかも、基板認識第１マークＡＳ１とチップ認識第１マークＡＣ１に焦点を合わせた画像とを共通する光軸経路を経て同時に得られる。ここで、両撮像手段が得る画像の座標位置関係を明確にしておけば、基板認識第１マークＡＳ１とチップ認識第１マークＡＣ１の相対位置情報が得られる。

[0053] なお、撮像手段５３ａと撮像手段５３ｂはいずれも同一の光路から分岐して得た画像であるため、画像取込部５０は、基板認識第１マークＡＳ１とチップ認識第１マークＡＣ１が同一視野に入る位置に配置する必要がある。す



なわち、基板認識第1マークAS1とチップ認識第1マークAC1の位置情報を取得する際、制御部10は認識機構5の駆動手段を制御して、基板認識第1マークAS1とチップ認識第1マークAC1が共に視野内に入るような位置に画像取込部50を配置する。ここで、画像取込部50の配置は、画像取込部50の光軸中心が基板認識第1マークAS1とチップ認識第1マークAC1の midpoint 近傍位置とすることが最も望ましい。

[0054] 図3の状態では、基板認識第1マークAS1とチップ認識第1マークAC1を認識して位置情報を得た後、制御部10は認識機構5の駆動手段を制御し、画像取込部50を図5に示すように基板認識第2マークAS2とチップ認識第2マークAC2が同一視野に入る位置に配置する。その際、基板面内方向の移動であれば、前記式(1)および前記式(2)の成立は継続するため、認識機構5を基板Sの垂直方向(Z方向)に移動しなくとも、基板認識マークとチップ認識マークの各々に焦点が合った状態が維持される。

[0055] 図5の状態では、撮像手段53aにより基板認識第2マークAS2に焦点が合った画像と、撮像手段53bによりチップ認識第2マークAC2に焦点が合った画像とを共通する光軸経路を経て同時に取得し、基板認識第2マークAS2とチップ認識第2マークAC2の相対位置情報が得られる。

[0056] 次に、図3の状態で得られた基板認識第1マークAS1とチップ認識第1マークAC1の相対位置情報と、図5の状態で得られた基板認識第2マークAS2とチップ認識第2マークAC2の相対位置情報を用いて、基板Sとチップ部品Cの位置合わせを行う。すなわち、まず制御部10は基板認識第1マークAS1とチップ認識第1マークAC1の相対位置情報と基板認識第2マークAS2とチップ認識第2マークAC2の相対位置情報から、基板Sとチップ部品Cとの位置ズレ量を演算して求める。それから、その位置ズレ量を修正するための基板面内における基板Sとチップ部品Cの補正移動量を算出し、基板ステージ2および／または実装ヘッド4を基板面内方向に駆動して、基板Sとチップ部品Cの位置ズレ量が許容範囲となるように位置合わせを行う。

[0057] 以上のような構成の実装装置 1 では、チップ部品 C と基板 S の位置合わせに際して、共通する光軸経路を経て、チップ認識マークと基板認識マークの各々に焦点が合った状態で、同時に撮像できるので、撮像回数を半減できることによる位置合わせの高速化および、各々に焦点が合った明瞭な画像が撮像でき、かつ撮像位置を半減できることによる画像取込部 50 の座標誤差低減できることによる位置合わせの高精度化を、大幅なコストの上昇を伴わずに、実現可能となる。

[0058] 基板 S とチップ部品 C の位置合わせが完了した後、実装工程が開始される。実装工程において、制御部 10 は、実装ヘッド 4 を下降させて、基板 S にチップ部品 C を密着させ、所定の加圧力にて実装を行う。その際、基板 S とチップ部品 C の間の熱硬化性接着剤を、実装ヘッド 4 のヒーター部 41 で加熱することで、基板 S にチップ部品 C が固定される。所定時間の加圧加熱を行った後、実装ヘッド 4 はチップ部品 C の吸着保持を解除して上昇し、実装工程は完了する。

[0059] ところで、品質管理の観点から、実装工程完了後には、全数実装位置精度測定検査を行うことが求められるようになってきている。しかし、実装工程完了後に別装置で実装位置精度測定を行うことは、コストの上昇を伴う。また、実装位置精度の不良が発生した時、気付くまでに時間を要するため修正処置の遅れを伴う。そこで、実装装置 1 の認識機構 5 を使用して、実装工程完了後に位置合わせ工程と同様、基板認識第 1 マーク A S 1 とチップ認識第 1 マーク A C 1 の位置情報と、基板認識第 2 マーク A S 2 とチップ認識第 2 マーク A C 2 の位置情報を得て、チップ部品 C を基板 S に実装した状態の実装位置精度を求める機能を追加している。しかし、実装工程完了後に実装装置 1 の認識機構 5 を使用して実装位置精度を測定することは、実装位置精度測定の動作時間が増加するため、特に全数の実装位置精度測定検査する場合、生産性の著しい低下を伴う。

[0060] そこで、本発明では、実装ヘッド 4 越しにチップ認識マークおよび基板認識マークが認識できる構成であることと、基板 S とチップ部品 C との位置関

係は、チップ部品Cが基板Sに密着した段階で決定されることに着目し、実装工程中の段階で、各々の基板認識マークおよびチップ認識マークの位置情報を得て、実装位置精度の測定を行うことも実現させている。すなわち、基板ステージ2に保持された基板Sに、実装ヘッド4に保持され加圧されたチップ部品Cは、密着した段階で固定され、その状態は接着剤硬化により維持されることを根拠とし、実装工程中の段階で実装位置精度の測定を開始させ、両工程を並行させることにより、コストの上昇や生産性の低下を伴うことなく、全数の実装精度測定検査を行うことを実現させるものである。

[0061] 以後、実装装置1を用い、実装工程と並行して実装位置精度測定を行なう実施形態について説明する。図6は、実装装置1が、実装工程において実装ヘッド4を下降させて、チップ部品Cを基板Sに密着させた状態を示すものである。本実施形態における実装精度測定検査工程は、実装ヘッド4が下降し、チップ部品Cが基板Sに密着した直後から開始することができる。ここで、チップ部品Cが基板Sに密着したか否かは、図示していない圧力センサーまたは変位センサー等により判断できるようにしている。

[0062] 図6は、実装装置1がチップ部品Cを基板Sに密着させた実装工程において、基板認識第1マークAS1とチップ認識第1マークAC1の位置情報を取得する過程を示すものであり、認識機構5の動作は図3、図5に示した位置合わせ工程と同様である。図6において、図6(a)は実装装置1をY方向から見た図であり、図6(b)は実装装置1をX方向から見た(一部透視)図である。なお、図6(a)と図6(b)に示した関係は、図8についても同様である(更に、図10から図12についても同様である)。

[0063] 図6の状態では、画像取込部50から基板Sまでの垂直方向距離は位置合わせ工程と同じであるが、実装ヘッド4が降下しているため、画像取込部50から実装ヘッド4が保持したチップ部品Cまでの垂直方向距離は位置合わせ工程と異なる。このため、撮像手段53bがチップ認識第1マークAC1に焦点を合わせて撮像するためは、認識機構5を垂直方向(Z方向)に移動する必要がある。

[0064]   ところで、チップ部品Cが基板Sに密着した状態は、図2における隙間Dがゼロになり、基板認識マークとチップ認識マークの上下方向高低差は「チップ部品Cの厚みTC」となる。すなわち、チップ厚みTCが小さくなれば、基板認識マークとチップ認識マークの垂直方向の高低差も小さくなる。ここで、基板認識マークとチップ認識マークの垂直方向の高低差が撮像手段53aもしくは撮像手段53bの被写界深度以内であれば、何れか一方の撮像手段を用いて、図7に示すように基板認識第1マークAS1とチップ認識第1マークAC1の両方を明瞭かつ同時に撮像できることを意味するものである。この際、撮像手段53bを用いてもよいが、位置合わせ工程において基板認識マークに焦点が合った状態である撮像手段53aを用いれば、焦点を合わせるために認識機構5を垂直方向（Z方向）に移動する必要がないため好ましい。

[0065]   その後、制御部10は認識機構5を駆動することにより、図8の状態で基板認識第2マークAS2とチップ認識第2マークAC2が同一視野内となるよう画像取込部50を配置し、基板認識第2マークAS2とチップ認識第2マークAC2の相対位置情報を得る。

[0066]   次に、図6の状態で得られた基板認識第1マークAS1とチップ認識第1マークAC1の相対位置関係と、図8の状態で得られた基板認識第2マークAS2とチップ認識第2マークAC2の相対位置関係から実装位置精度を求める。すなわち、制御部10は、基板認識第1マークAS1とチップ認識第1マークAC1の相対位置関係および基板認識第2マークAS2とチップ認識第2マークAC2の相対位置関係について、基板Sの所定位置にチップ部品Cが正確に実装されている場合と、認識機構5を用いた認識で実際に得られた位置情報とを比較して、基板Sに対するチップ部品Cの実装位置精度を演算して求める。

[0067]   撮像手段53aか撮像手段53bの何れか一方を用いて基板認識マークとチップ認識マークの両方を明瞭かつ同時に撮像する手法は、相対位置関係を容易かつ高精度に把握することが可能である。

[0068]     ところで、撮像手段53aか撮像手段53bの何れか一方を用いて実装工程中に実装位置精度を求めることが可能となれば、環境変化に伴う撮像手段53aと撮像手段53bの光軸位置の変化や光軸傾斜の変化、または昇降加圧ユニット3の傾斜の変化などに起因する実装位置のシフトに対して、校正演算させることも可能となる。すなわち、撮像手段53aが基板認識マークを撮像し撮像手段53bがチップ認識マークを撮像して位置合わせを行う位置合わせ工程において、演算結果の位置ズレ量が許容範囲であっても、撮像手段53aか撮像手段53bの何れか一方を用いて基板認識マークとチップ認識マークを撮像する実装位置精度測定結果に位置ズレがある場合、撮像手段53aと撮像手段53bの光軸位置の変化や光軸傾斜の変化、または昇降加圧ユニット3の傾斜の変化が生じていることが容易に判り、自動で常時校正演算することにより、チップ部品Cの基板Sに対する実装位置をシフトさせることなく、常に安定して所定位置の許容範囲内に実装することが可能となる。

[0069]     このように、実装工程中の段階で実装位置精度を演算して求め、実装位置にフィードバックして、常時自動で実装位置を校正調整することにより、コストの上昇や生産能力の低下を伴うことなく、非常に安定した高い精度での実装が可能となる。

[0070]     なお、実装位置精度測定において、撮像手段53aか撮像手段53bの何れか一方を用いて、基板認識マークとチップ認識マークを焦点深度内かつ同一視野内で同時に撮像する機能は、部品埋めこみ基板（エンベデッド基板）へのチップ部品Cの実装において、極めて有効な手法である。すなわち、図9（a）および図10に示すような凹部SCを有する基板Sの、凹部SCにチップ部品Cを実装する場合、基板Sの上面とチップ部品Cの上面とは、図9（b）のようにほぼ同一高さとなる。このため、図11に示すように、認識機構の画像取込部50から、基板認識第1マークAS1までと、チップ認識第1マークAC1までは、ほぼ同一垂直距離となり、同一視野内で両方の認識マークに焦点が合った状態で同時に撮像することが容易となる。これは

、図 1 2 に示す基板認識第 2 マーク A 2 とチップ認識第 2 マーク A C 2 を撮像する場合においても同様である。

[0071] また、基板 S の上面とチップ部品 C の上面が同一高さになるような条件であれば、基板認識マークとチップ認識マークの上下方向高低差はゼロとなり、より明瞭な画像を取得できるため、撮像手段 5 3 a と撮像手段 5 3 b の光軸位置の変化や光軸傾斜の変化、または昇降加圧ユニット 3 の傾斜の変化などを把握し、実装位置を自動で常時校正調整する機能に最適であり、更に安定性、信頼性の高い、高精度な実装装置を実現することが可能である。

### 符号の説明

|        |             |            |
|--------|-------------|------------|
| [0072] | 1           | 実装装置       |
|        | 2           | 基板ステージ     |
|        | 3           | 昇降加圧ユニット   |
|        | 4           | 実装ヘッド      |
|        | 5           | 認識機構       |
|        | 1 0         | 制御部        |
|        | 4 0         | ヘッド本体      |
|        | 4 1 V       | ヘッド空間      |
|        | 4 1         | ヒーター部      |
|        | 4 1 H       | 貫通孔        |
|        | 4 2         | アタッチメントツール |
|        | 5 0         | 画像取込部      |
|        | 5 1         | 光学系（共通部）   |
|        | 5 2 a、5 2 b | 光学系（分岐部）   |
|        | 5 3 a、5 3 b | 撮像手段       |
|        | 5 0 0、5 2 0 | 反射手段       |
|        | 5 1 1       | ハーフミラー     |
|        | C           | チップ部品      |
|        | S           | 基板         |

|              |                                    |
|--------------|------------------------------------|
| AC 1、AC 2    | チップ認識マーク                           |
| AS 1、AS 2    | 基板認識マーク                            |
| D            | 位置合わせ時の、チップ部品と基板の隙間                |
| TC           | チップ部品の厚み                           |
| TS           | 基板の厚み                              |
| SC           | 基板の凹部                              |
| CC 1         | チップ部品の角部 1                         |
| CC 2         | チップ部品の角部 2                         |
| $\Delta X 1$ | チップ部品の認識マーク 1 とチップ部品の角部 1 の X 方向距離 |
| $\Delta X 2$ | チップ部品の認識マーク 2 とチップ部品の角部 2 の X 方向距離 |
| $\Delta Y 1$ | チップ部品の認識マーク 1 とチップ部品の角部 1 の Y 方向距離 |
| $\Delta Y 2$ | チップ部品の認識マーク 2 とチップ部品の角部 2 の Y 方向距離 |
| LS           | 画像取込部から基板認識マークまでの距離                |
| LC           | 画像取込部からチップ認識マークまでの距離               |
| L 1          | 反射手段からハーフミラーまでの距離                  |
| L 2 a        | ハーフミラーから撮像手段 5 3 a の素子面までの距離       |
| L 2 b        | ハーフミラーから撮像手段 5 3 b の素子面までの距離       |

## 請求の範囲

- [請求項1] 位置合わせ用のチップ認識マークを有するチップ部品と、位置合わせ用の基板認識マークを有する基板とを、前記チップ認識マークと前記基板認識マークが上面を向く姿勢でフェイスアップ実装する実装装置であって、
- 前記基板を保持する基板ステージと、
- チップを保持する実装ヘッドと、
- 前記基板に対して垂直方向に前記実装ヘッドを昇降させる昇降手段と、
- 、
- 前記実装ヘッドの上側から前記実装ヘッド越しに、前記チップ認識マークと前記基板認識マークを認識し、前記基板面内方向に移動可能な認識機構と、
- 前記認識機構と接続し、前記認識機構から得た、前記チップ部品認識マークおよび前記基板認識マークの位置情報から、前記チップ部品と前記基板の位置ズレ量を計算する機能と、前記位置ズレ量に応じて前記実装ヘッド部または／および前記基板ステージを駆動して位置合わせを行う機能とを有する制御部とを備え、
- 前記認識機構は、前記チップ認識マークを認識するチップ認識撮像手段と前記基板認識マークを認識する基板認識撮像手段とが、独立して設けられ、共通の光軸経路を経て焦点位置が異なる様に設けられた実装装置。
- [請求項2] 請求項1に記載の実装装置であって、
- 前記認識機構の光軸中心が、前記チップ認識マークと前記基板認識マークの midpoint 近傍位置で前記チップ認識マークと前記基板認識マークを同時に認識する機能を有する実装装置。
- [請求項3] 請求項2に記載の実装装置であって、
- 前記位置合わせ実施後、前記チップ部品を保持した前記実装ヘッドを前記基板に対して垂直方向に下降させ、前記チップ部品が前記基板に



密着してから、

前記制御部が、前記認識機構に前記チップ認識マークおよび前記基板認識マークの認識動作を並行して開始させ、前記チップ部品が前記基板に密着した実装状態における前記チップ認識マークと前記基板認識マークとを前記実装ヘッド越しに認識し、前記チップ部品と前記基板の実装位置精度を算出する機能を有する実装装置。

[請求項4]

請求項3に記載の実装装置であって、

前記チップ部品が前記基板に密着してから、並行して開始される実装位置精度を算出するための、前記チップ認識マークと前記基板認識マークの認識動作において、

前記チップ認識撮像手段か前記基板認識撮像手段の何れか一方を用いて、前記認識機構の光軸中心が、前記チップ認識マークと前記基板認識マークの midpoint 近傍位置で前記チップ認識マークと前記基板認識マークとを同時に認識する機能を有する実装装置。

[請求項5]

請求項4に記載の実装装置であって、

算出した実装位置精度の結果を、実装位置にフィードバックし、自動で実装位置を校正調整する機能を有する実装装置

[請求項6]

位置合わせ用のチップ認識マークを有するチップ部品を、位置合わせ用の基板認識マークを有する基板に実装する実装方法であって、

前記チップ部品を前記基板と隙間を設けて配置した状態で、前記チップ認識マークと前記基板認識マークを前記実装ヘッド越しに同一方向から、チップ認識マークを認識するチップ認識撮像手段と前記基板認識マークを認識する基板認識撮像手段が、共通の光軸経路を経て、それぞれ焦点位置が異なる様に独立して設けられた認識機構によって同時に認識して、前記チップ部品と前記基板の相対位置関係を合わせる位置合わせ工程と、

前記チップ部品を前記基板に密着させ加圧して実装する実装工程と、

前記チップ部品が前記基板に密着した実装状態にあるときに、前記チ

チップ認識マークと前記基板認識マークを前記実装ヘッド越しに同一方向から認識して、前記チップ部品と前記基板の相対位置関係を算出する実装精度測定検査工程とを備え、

前記チップ部品が前記基板に密着してから、前記実装工程と前記実装精度測定検査工程を並行して行う実装方法。

[請求項7]

請求項6に記載の実装方法であって、

前記実装精度測定検査工程において、前記チップ認識撮像手段か前記基板認識撮像手段の何れか一方を用いて、前記認識機構の光軸中心が、前記チップ認識マークと前記基板認識マークの midpoint 近傍位置で、前記チップ認識マークと前記基板認識マークとを同時に認識する実装方法。

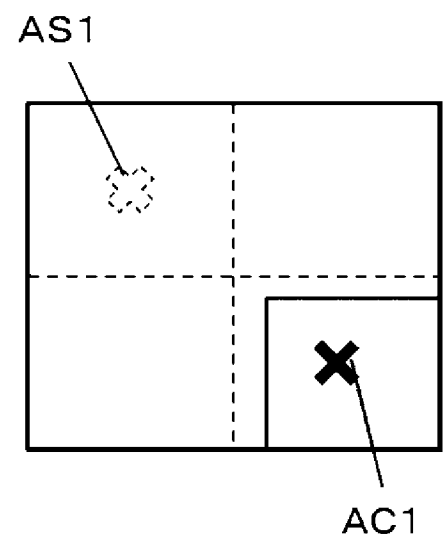
[請求項8]

請求項7に記載の実装方法であって、

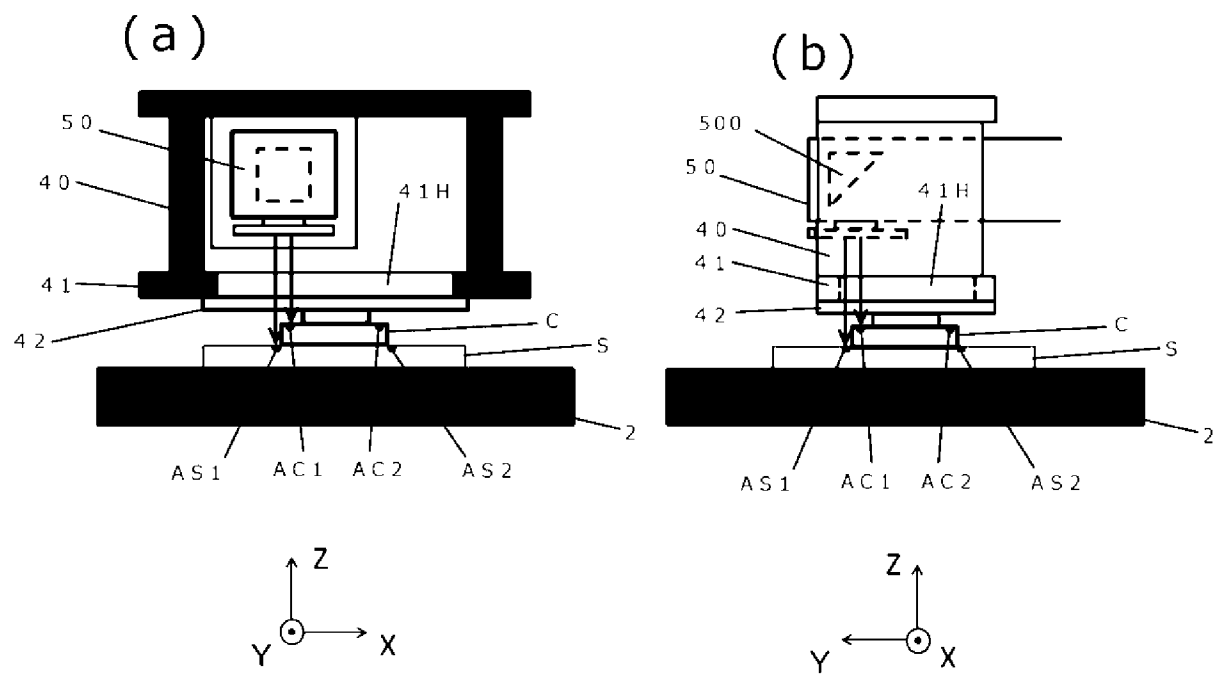
前記実装精度測定検査工程で算出した実装位置精度の結果を、実装位置にフィードバックし、自動で実装位置を校正調整する実装方法。



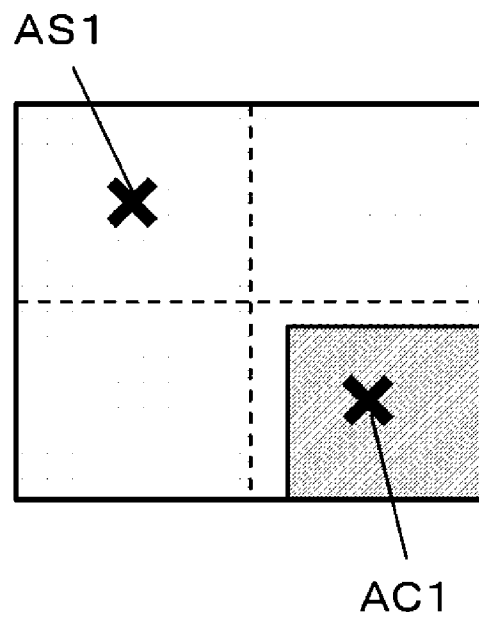
(b)



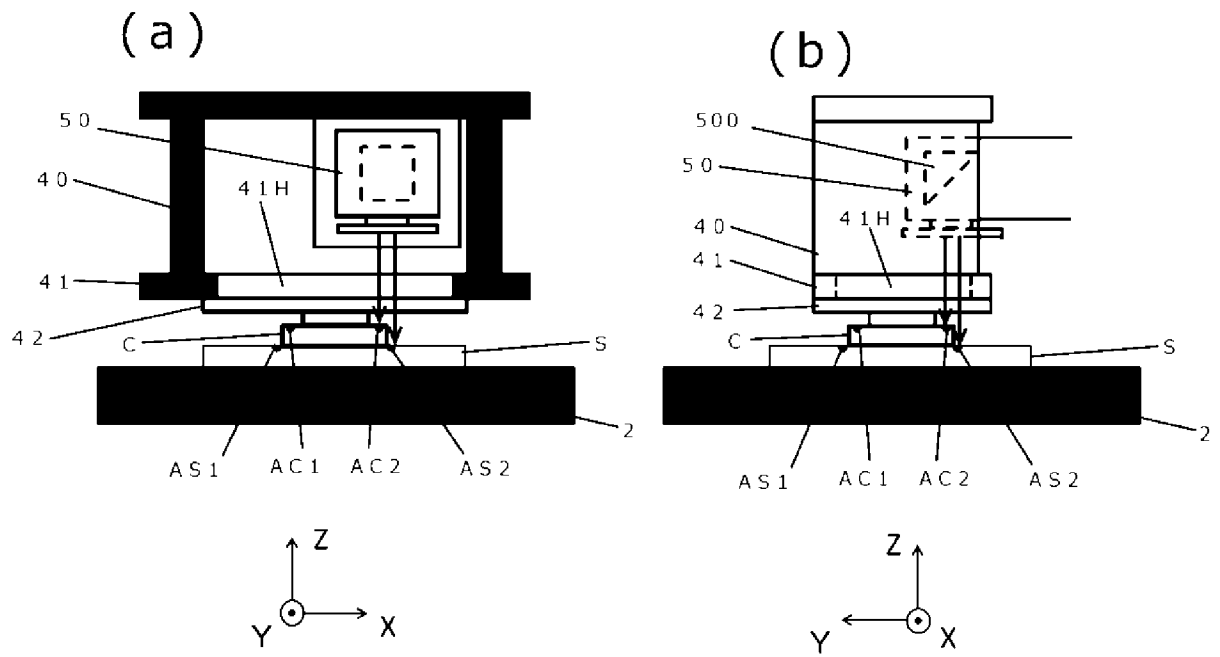
[図6]



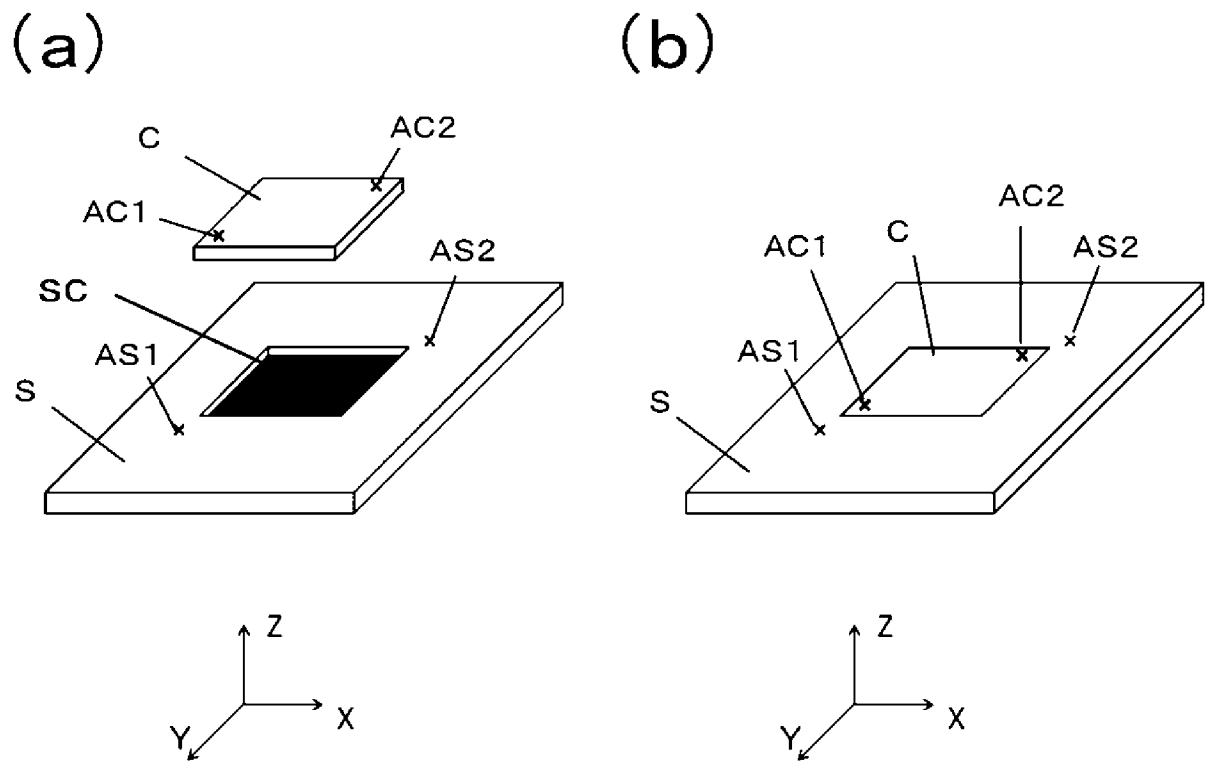
[図7]



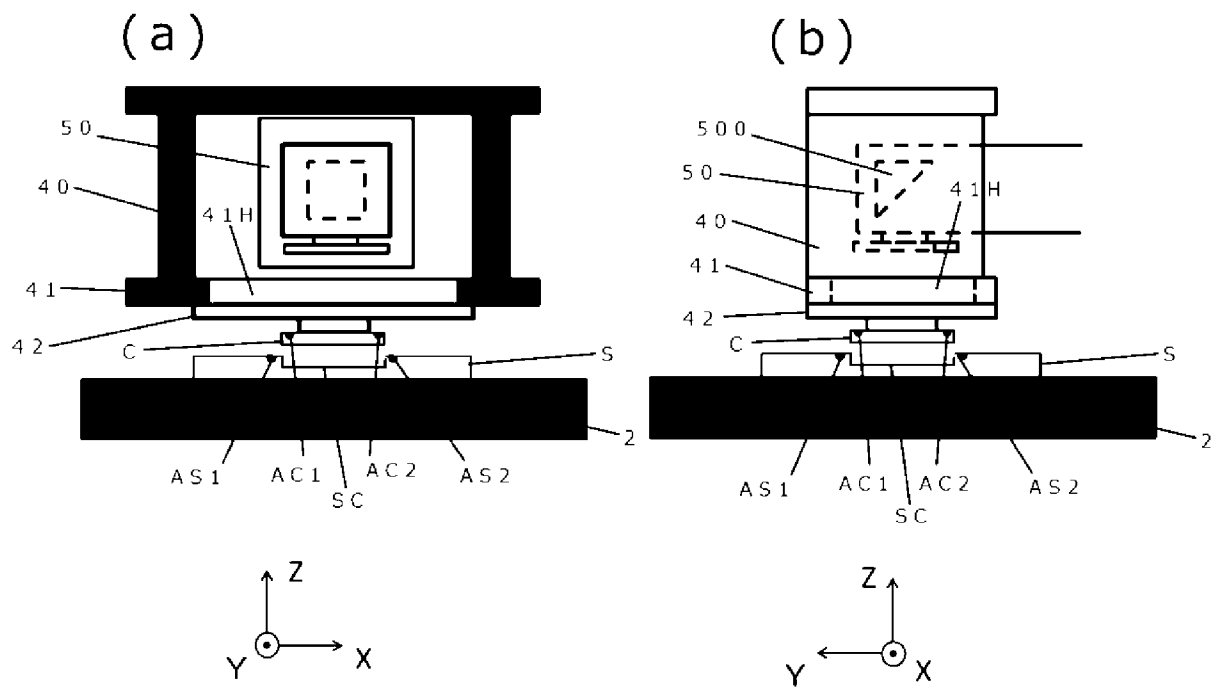
[図8]



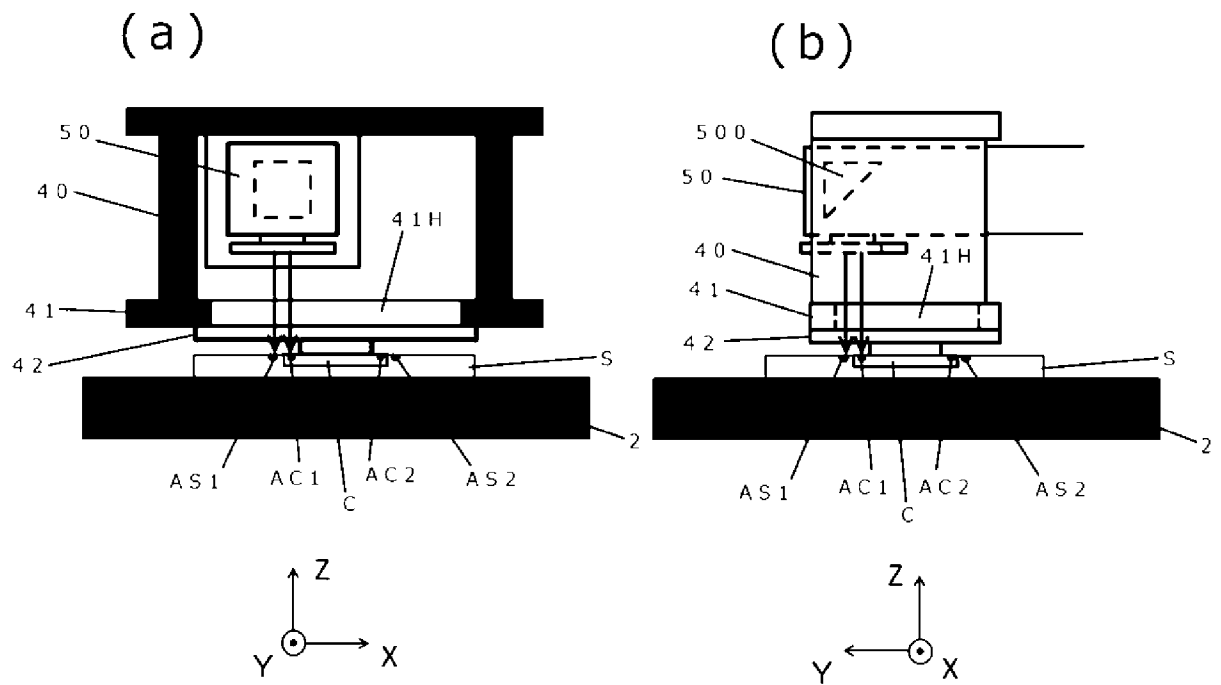
[図9]



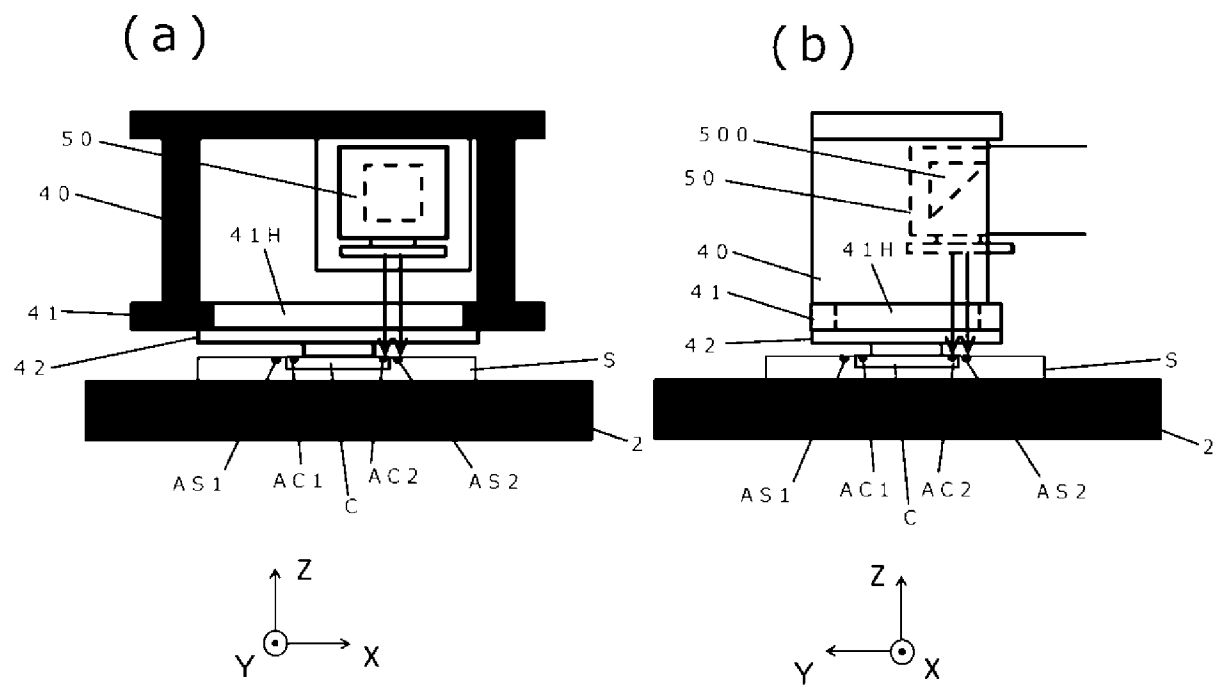
[図10]



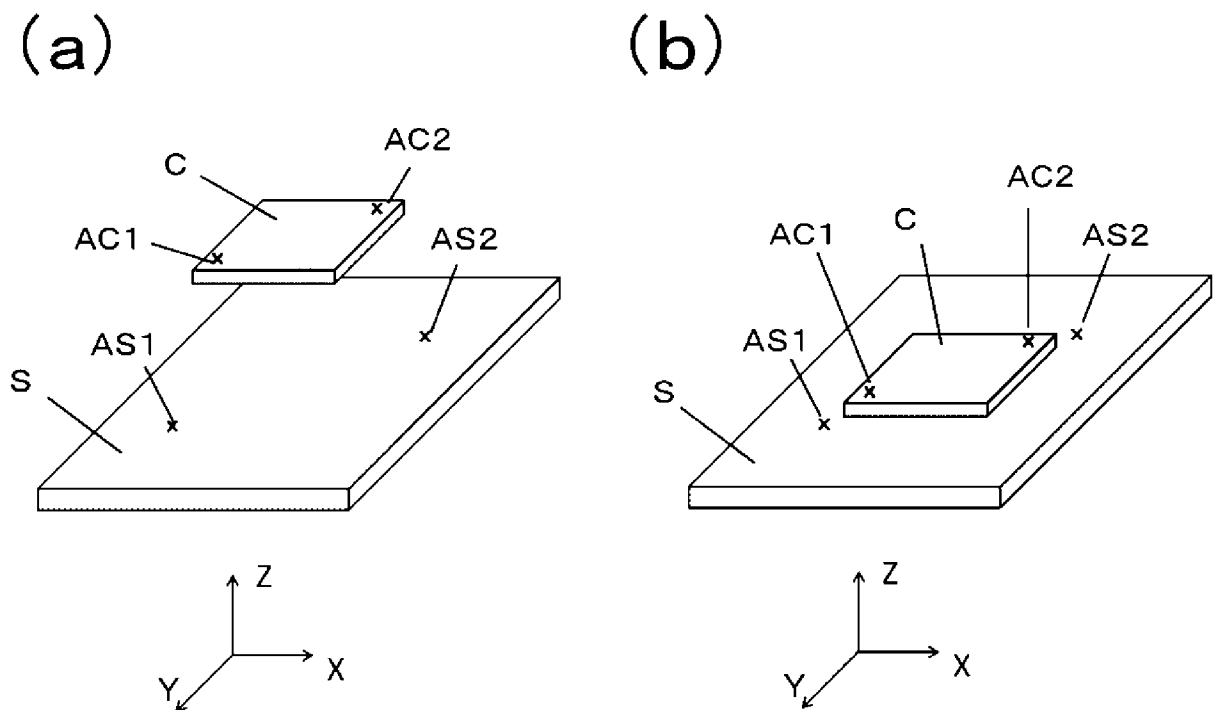
[図11]



[図12]



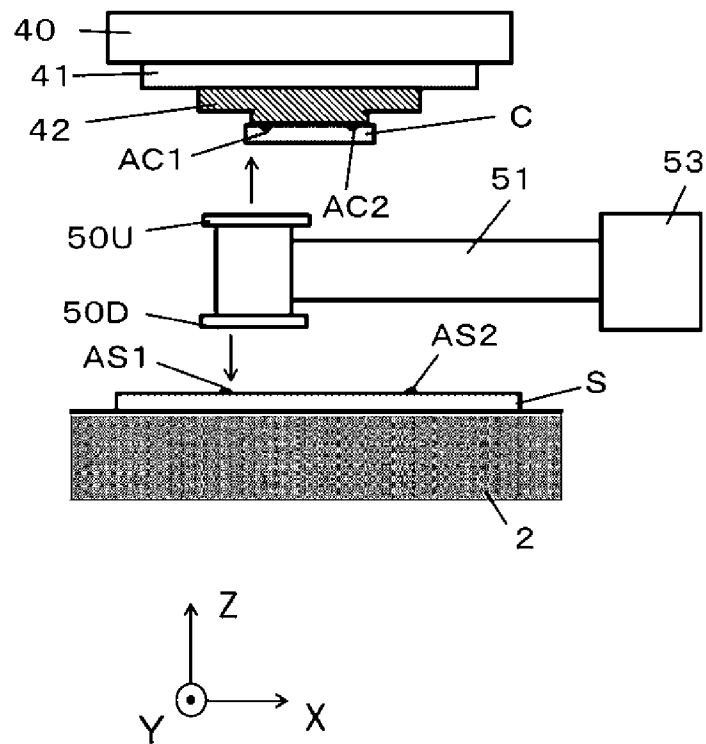
[図13]



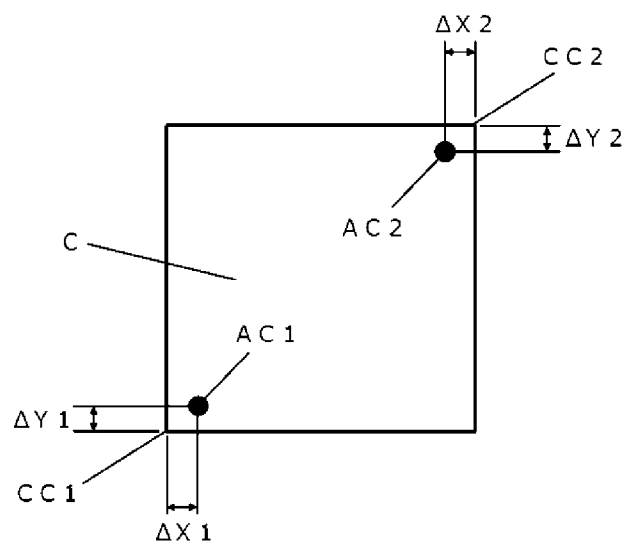


[図14]

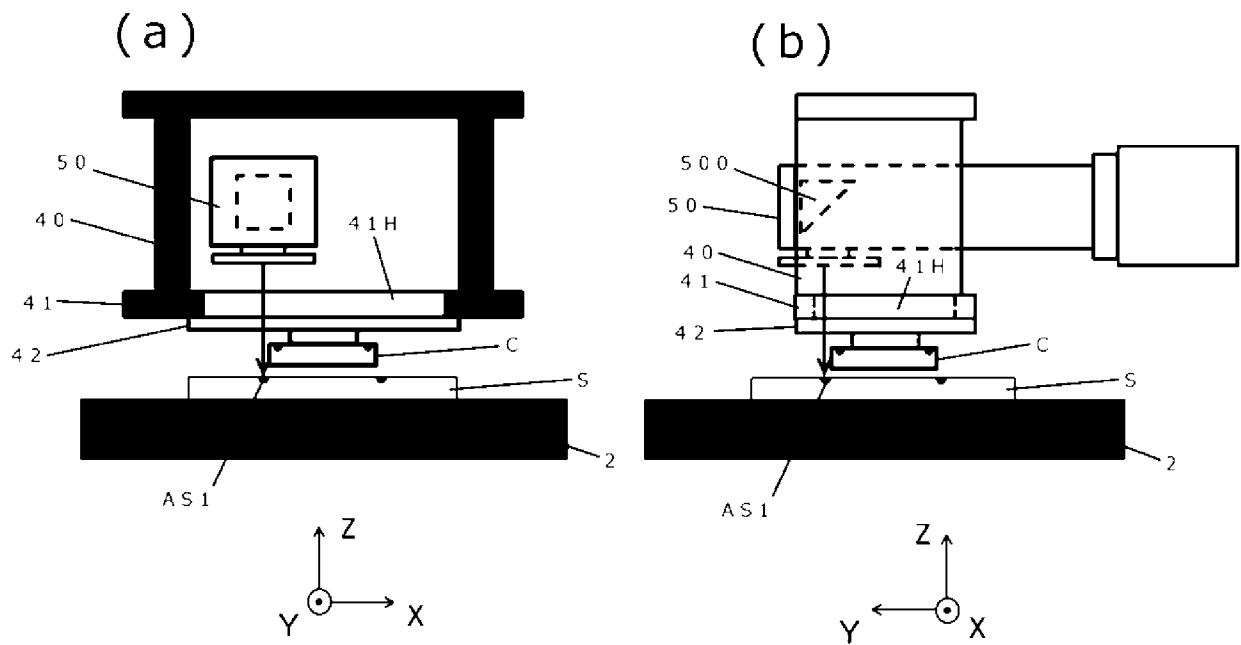
(a)



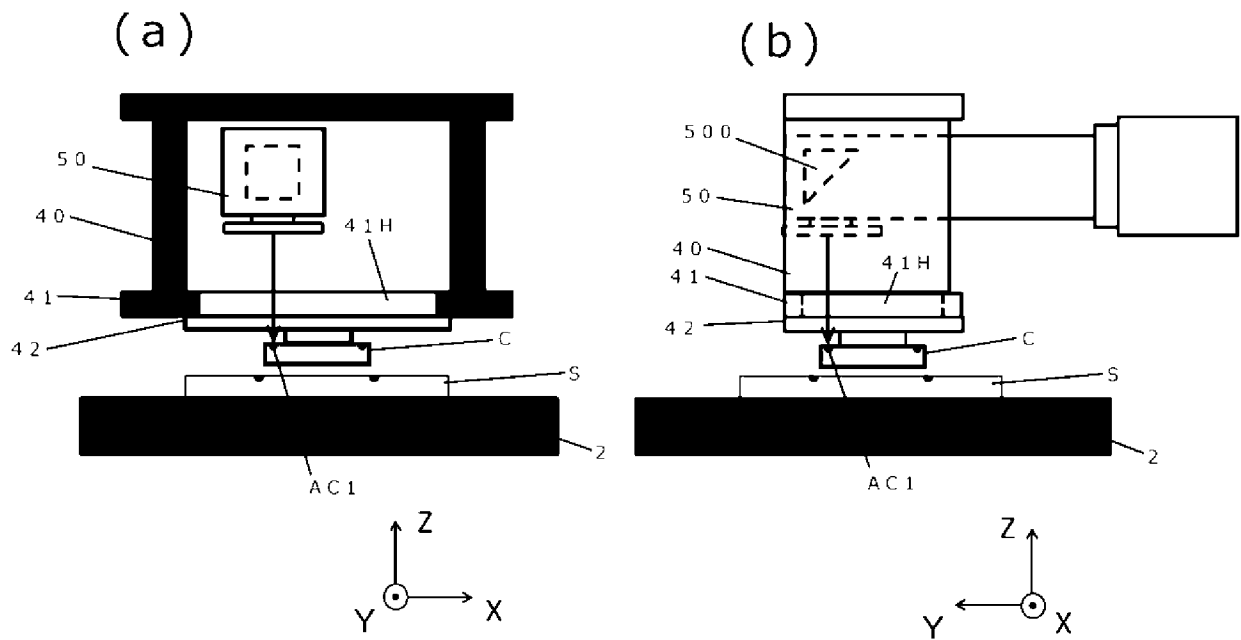
(b)



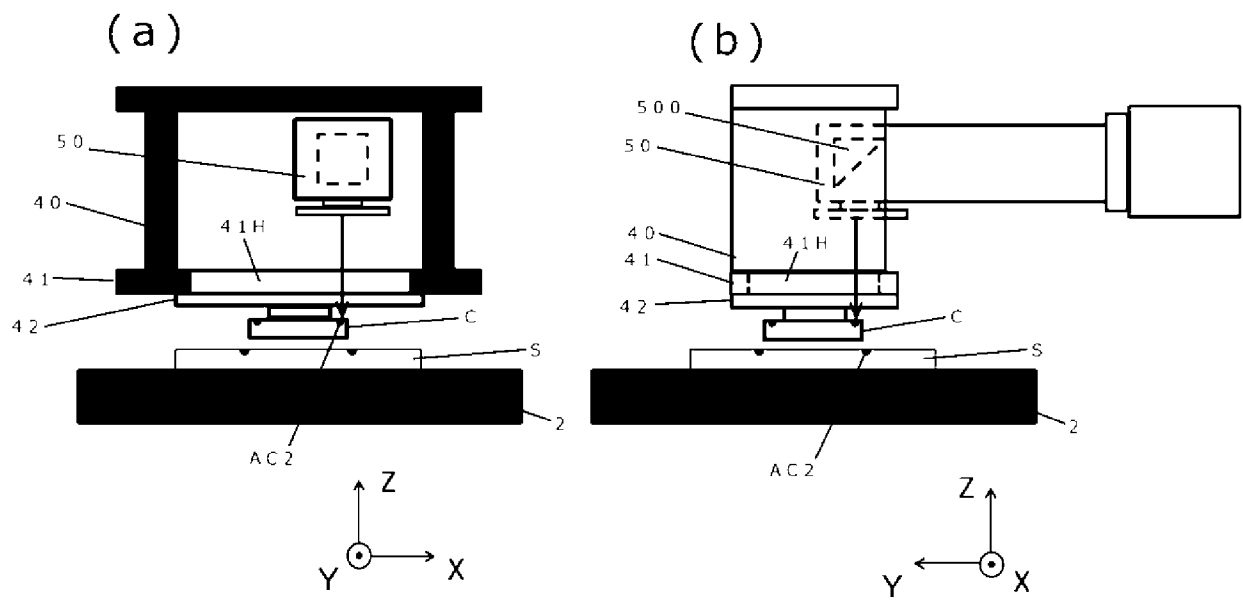
[図15]



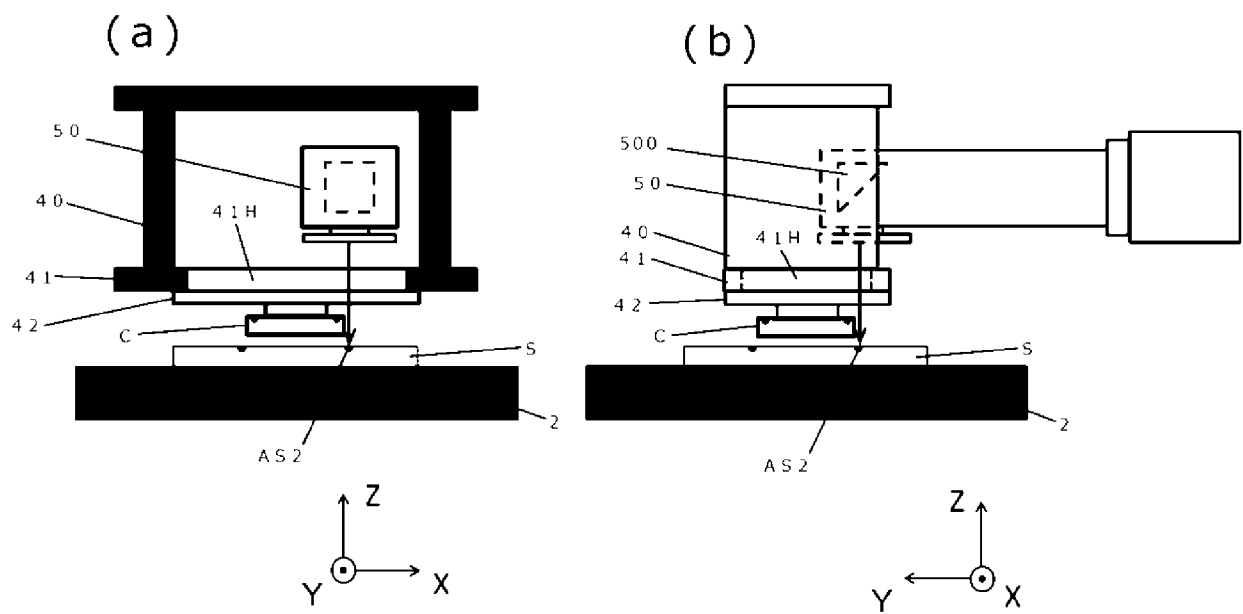
[図16]



[図17]



[図18]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/001160

## A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/52 (2006.01) i; H05K 13/04 (2006.01) i

FI: H01L21/52 F; H05K13/04 M

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/52; H05K13/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                                                          |           |
|----------------------------------------------------------|-----------|
| Published examined utility model applications of Japan   | 1922-1996 |
| Published unexamined utility model applications of Japan | 1971-2020 |
| Registered utility model specifications of Japan         | 1996-2020 |
| Published registered utility model applications of Japan | 1994-2020 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                             | Relevant to claim No. |
|-----------|--------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y         | JP 2017-208522 A (PANASONIC IP MANAGEMENT CO., LTD.) 24.11.2017 (2017-11-24) paragraphs [0018]-[0036], [0041]-[0048], fig. 1-2 | 1-8                   |
| Y         | JP 2014-45011 A (BONDTECH CO., LTD.) 13.03.2014 (2014-03-13) paragraphs [0033]-[0036], [0037]-[0044], [0050]-[0057], fig. 1-6  | 1-8                   |
| Y         | JP 2018-56481 A (BONDTECH CO., LTD.) 05.04.2018 (2018-04-05) paragraphs [0043]-[0088], [0099]-[0105], [0134], fig. 1-3         | 3-8                   |

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
07 February 2020 (07.02.2020)

Date of mailing of the international search report  
25 February 2020 (25.02.2020)

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**  
Information on patent family members

International application no.  
PCT/JP2020/001160

| Patent Documents<br>referred in the<br>Report | Publication<br>Date | Patent Family                          | Publication<br>Date |
|-----------------------------------------------|---------------------|----------------------------------------|---------------------|
| JP 2017-208522 A                              | 24 Nov. 2017        | CN 107371360 A<br>KR 10-2017-0127356 A |                     |
| JP 2014-45011 A                               | 13 Mar. 2014        | (Family: none)                         |                     |
| JP 2018-56481 A                               | 05 Apr. 2018        | (Family: none)                         |                     |

| A. 発明の属する分野の分類（国際特許分類（IPC））<br>H01L 21/52(2006.01)i; H05K 13/04(2006.01)i<br>FI: H01L21/52 F; H05K13/04 M                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |                                                                                                          |                                                                       |
|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------|
| B. 調査を行った分野                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |                                                                                                          |                                                                       |
| 調査を行った最小限資料（国際特許分類（IPC））<br>H01L21/52; H05K13/04                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     |                                                                                                          |                                                                       |
| 最小限資料以外の資料で調査を行った分野に含まれるもの<br><div style="display: flex; justify-content: space-between;"> <div>日本国実用新案公報</div> <div>1922-1996年</div> </div> <div style="display: flex; justify-content: space-between;"> <div>日本国公開実用新案公報</div> <div>1971-2020年</div> </div> <div style="display: flex; justify-content: space-between;"> <div>日本国実用新案登録公報</div> <div>1996-2020年</div> </div> <div style="display: flex; justify-content: space-between;"> <div>日本国登録実用新案公報</div> <div>1994-2020年</div> </div>                                                                                                      |                                                                                                          |                                                                       |
| 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |                                                                                                          |                                                                       |
| C. 関連すると認められる文献                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |                                                                                                          |                                                                       |
| 引用文献の<br>カテゴリー*                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                        | 関連する<br>請求項の番号                                                        |
| Y                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    | JP 2017-208522 A（パナソニックIPマネジメント株式会社）24.11.2017（2017-11-24）<br>段落[0018]-[0036], [0041]-[0048], 図1-2       | 1-8                                                                   |
| Y                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    | JP 2014-45011 A（ボンドテック株式会社）13.03.2014（2014-03-13）<br>段落[0033]-[0036], [0037]-[0044], [0050]-[0057], 図1-6 | 1-8                                                                   |
| Y                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    | JP 2018-56481 A（ボンドテック株式会社）05.04.2018（2018-04-05）<br>段落[0043]-[0088], [0099]-[0105], [0134], 図1-3        | 3-8                                                                   |
| <input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  |                                                                                                          |                                                                       |
| <div style="display: flex;"> <div style="flex: 1;"> <p>* 引用文献のカテゴリー</p> <p>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</p> <p>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</p> <p>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</p> <p>“O” 口頭による開示、使用、展示等に言及する文献</p> <p>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</p> </div> <div style="flex: 1;"> <p>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</p> <p>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</p> <p>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</p> <p>“&amp;” 同一パテントファミリー文献</p> </div> </div> |                                                                                                          |                                                                       |
| 国際調査を完了した日<br><br>07.02.2020                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |                                                                                                          | 国際調査報告の発送日<br><br>25.02.2020                                          |
| 名称及びあて先<br>日本国特許庁(ISA/JP)<br>〒100-8915<br>日本国<br>東京都千代田区霞が関三丁目4番3号                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |                                                                                                          | 権限のある職員（特許庁審査官）<br><br>加藤 芳健 5F 6312<br><br>電話番号 03-3581-1101 内線 3516 |

国際調査報告  
パテントファミリーに関する情報

国際出願番号

PCT/JP2020/001160

| 引用文献 |             |   | 公表日        | パテントファミリー文献 |                 |   | 公表日 |
|------|-------------|---|------------|-------------|-----------------|---|-----|
| JP   | 2017-208522 | A | 24.11.2017 | CN          | 107371360       | A |     |
|      |             |   |            | KR          | 10-2017-0127356 | A |     |
| JP   | 2014-45011  | A | 13.03.2014 | (ファミリーなし)   |                 |   |     |
| JP   | 2018-56481  | A | 05.04.2018 | (ファミリーなし)   |                 |   |     |