



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

197595

(11)

(B1)

(22) Přihlášeno 29 06 77

(21) (PV 4286-77)

(40) Zveřejněno 31 08 79

(45) Vydáno 28 02 83

(51) Int. Cl.3

G 08 B 1 08

H 02 H 3 28

(75)

Autor vynálezu

MICHIL JAN ing., SINDELÁŘ ZDENĚK, HOLUB PŘEMYSL ing.,
IBL STANISLAV ing., KAMENICKÝ JAN ing., CSc.
a SALIVAR JAROSLAV ing., PRAHA

(54) Zapojení obvodu kontroly úrovně analogových signálů
v předvolitelných mezích

Vynález se týká zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích, které je zvláště vhodné pro kontrolu napájecích napětí regulátorů v průmyslové elektronice.

Dosud známá zapojení obvodů kontroly úrovně analogových signálů jsou buď reléová, se všemi jejich nevýhodami jako je krátká životnost a nízká spolehlivost, nebo elektronická. Z elektronických obvodů se nejčastěji používá Schmittův klopný obvod nebo se využívá komparátor z operačního zesilovače s kladnou zpětnou vazbou. Jestliže je nutno kontrolovat více vstupních napětí a navíc odchylky napětí od předepsané úrovně v obou polaritách, vycházejí tyto elektronické obvody komplikované a tím i drahé.

Všechny tyto nevýhody odstraňuje zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích podle vynálezu, jehož podstata spočívá v tom, že výstup vstupního můstku, tvořeného n větvi, je propojen s prvním vstupem vyhodnocovacího obvodu, jehož druhý vstup je propojen s výstupem časovacího obvodu. Výstup vyhodnocovacího obvodu je propojen se vstupem výstupního obvodu, jehož první výstup je propojen s alespoň jedním funkčním blokem a jehož druhý výstup je propojen se vstupem časovacího obvodu.

Alespoň jedna z n větví vstupního můstku je tvořena sériovou kombinací prvního odporu,

druhého odporu, první diody, druhé diody a třetího odporu. První a druhá dioda je zapojena v propustném směru pro kladné napětí na prvním odporu a společný uzel prvního a druhého odporu je spojen s anodou třetí diody, jejíž katoda je propojena s první výstupní svorkou. Spoj katody druhé diody s třetím odporem je propojen s katodou čtvrté diody, jejíž anoda je spojena s druhou výstupní svorkou.

Dále je výhodné zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích podle vynálezu, ve kterém je alespoň jedna z n větví vstupního můstku tvořena sériovou kombinací čtvrtého odporu, pátého odporu, Zenerovy diody, zapojené v propustném směru pro záporné napětí na čtvrtém odporu, páté diody zapojené v propustném směru pro kladné napětí na čtvrtém odporu a šestého odporu. Společný uzel čtvrtého odporu a pátého odporu je spojen s katodou šesté diody, jejíž anoda je spojena s druhou výstupní svorkou a dále spoj katody páté diody a šestého odporu je propojen s anodou sedmé diody, jejíž katoda je spojena s první výstupní svorkou.

Další konkrétní zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích podle vynálezu je vytvořeno tak, že alespoň jedna z n větví vstupního můstku je tvořena sériovou kombinací sedmého odporu, termistoru, osmého odporu a devátého odporu,

příčemž paralelně k sériovému spojení termistoru s osmým odporem je zapojen desátý odpor. Spoj sedmého odporu s termistorem je propojen s anodou osmé diody, jejíž katoda je spojena s první výstupní svorkou a společný uzel osmého a devátého odporu je propojen s katodou deváté diody, jejíž anoda je spojena s druhou výstupní svorkou.

Výhodou zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích podle vynálezu oproti reléovým obvodům je dlouhá životnost a vysoká spolehlivost a oproti dosud užívaným elektronickým obvodům jednoduchost zapojení.

Příklad zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích podle vynálezu je znázorněn na přiloženém výkresu, kde na obr. 1 je blokové schéma zapojení obvodu a na obr. 2, 3 a 4 jsou tři varianty větví vstupního můstku.

Vstupní můstek na obr. 1 obsahuje n vstupů 1^I až 1^n . Jeho výstup je propojen s prvním vstupem 2^I vyhodnocovacího obvodu 2, výstup je propojen se vstupem výstupního obvodu 3. Druhý vstup 2^{II} vyhodnocovacího obvodu 2 je propojen s výstupem časovacího obvodu 4. První výstup 3^A výstupního obvodu 3 je propojen se vstupem funkčního bloku 5 a druhý výstup 3^B výstupního obvodu 3 je propojen se vstupem časovacího obvodu 4.

Na obr. 2 je znázorněno první konkrétní provedení větve vstupního můstku 1. K první a druhé vstupní svorce 6 a 7 je připojena sériová kombinace prvního odporu 8, druhého odporu 9, první diody 10, druhé diody 11 a třetího odporu 12. První a druhá dioda 10 a 11 jsou zapojeny v propustném směru pro kladné napětí na prvním odporu 8. Společný uzel prvního a druhého odporu 8 a 9 je spojen s anodou třetí diody 13, jejíž katoda je propojena s první výstupní svorkou 14 a spoj katody druhé diody 11 s třetím odporem 12 je propojen s katodou čtvrté diody 15, jejíž anoda je spojena s druhou výstupní svorkou 16.

Na obr. 3 je znázorněno druhé konkrétní provedení větve vstupního můstku 1. K první a druhé vstupní svorce 6 a 7 je připojena sériová kombinace sestávající z čtvrtého odporu 17, pátého odporu 18, Zenerovy diody 19, zapojené v propustném směru pro záporné napětí na čtvrtém odporu 17, páté diody 20, zapojené v propustném směru pro kladné napětí na čtvrtém odporu 17 a šestého odporu 21. Společný uzel čtvrtého a pátého odporu 17 a 18 je spojen s katodou šesté diody 22, jejíž anoda je spojena s druhou výstupní svorkou 16 a dále spoj katody páté diody 20 a šestého odporu 21 je propojen s anodou sedmé diody 23, jejíž katoda je spojena s první výstupní svorkou 14.

Na obr. 4 je znázorněno třetí konkrétní pro-

vedení větve vstupního můstku 1. K první a druhé vstupní svorce 6 a 7 je připojena sériová kombinace tvořená sedmým odporem 24, termistorem 25, osmým odporem 26 a devátým odporem 27. Paralelně k sériovému spojení termistoru 25 s osmým odporem 26 je zapojen desátý odpor 28. Spoj sedmého odporu s termistorem 25 je propojen s anodou osmé diody 29, jejíž katoda je spojena s první výstupní svorkou 14. Společný uzel osmého a devátého odporu 26 a 27 je propojen s katodou deváté diody 30, jejíž anoda je spojena s druhou výstupní svorkou 16.

Funkce zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích podle vynálezu spočívá na principu vyhodnocování napětí ze vstupního můstku, obsahujícího n větví. Na první až n -tý vstup (1^I až 1^n) vstupního můstku 1 je přivedeno n různých analogových signálů nebo napájecích napětí s kladnou i zápornou polaritou. V souboru vstupních signálů je nutné, aby alespoň jeden měl kladnou a jeden zápornou polaritu. Dva výstupní signály (dva proto, že obvod vyhodnocuje kladné i záporné odchylky od předepsané úrovně) z vstupního můstku 1, které vzniknou propojením odpovídajících výstupů jednotlivých větví můstku, jsou vedeny do vyhodnocovacího obvodu 2, tvořeného např. komparátorem. Jeho výstupní signál zpracovává výstupní obvod 3, tvořený např. relé nebo logickým členem, jehož první výstup 3^A ovládá další obvody např. odpojuje funkční blok 5 nebo signalizuje poruchu atd. Druhý výstup 3^B výstupního obvodu 3 zablokuje přes časovací obvod 4 funkci vyhodnocovacího obvodu 2, takže se jeho normální činnost obnoví až po uplynutí nastavené doby časového zpoždění.

Na obr. 2, 3 a 4 jsou znázorněna tři konkrétní zapojení větví vstupního můstku 1. Na první vstupní svorku 6 se přivádí signály kladné, na druhou vstupní svorku 7 signály záporné polarity; výstupní signály určené pro vyhodnocovací obvod 2 se odebírají z první a druhé výstupní svorky 14 a 16 a jsou od vlastního můstku odděleny třetí 13 resp. sedmou 23 resp. osmou 29 diodou nebo čtvrtou 15, resp. šestou 22, resp. devátou 30 diodou. Varianta zapojení větve vstupního můstku 1 na obr. 2 je vhodná, požadují-li se úzké, teplotně kompenzované meze kontrolovaného signálu, varianta zapojení větve vstupního můstku 1 na obr. 3 je vhodná, jsou-li požadovány široké, částečně tepelně kompenzované meze kontrolovaného signálu a varianta na obr. 4 je vhodná, jestliže jsou požadovány libovolně široké, tepelně kompenzované meze vstupního signálu.

Funkce všech tří variant větví vstupního můstku 1 je zřejmá ze zapojení - při rozvážení vstupního můstku 1 začne protékat přes první a druhou výstupní svorku 14 a 16 proud do vyhodnocovacího obvodu 2.

PŘEDMĚT VYNÁLEZU

1. Zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích, vyznačující se tím, že výstup vstupního můstku (1), tvořeného n větvemi, je propojen s prv-

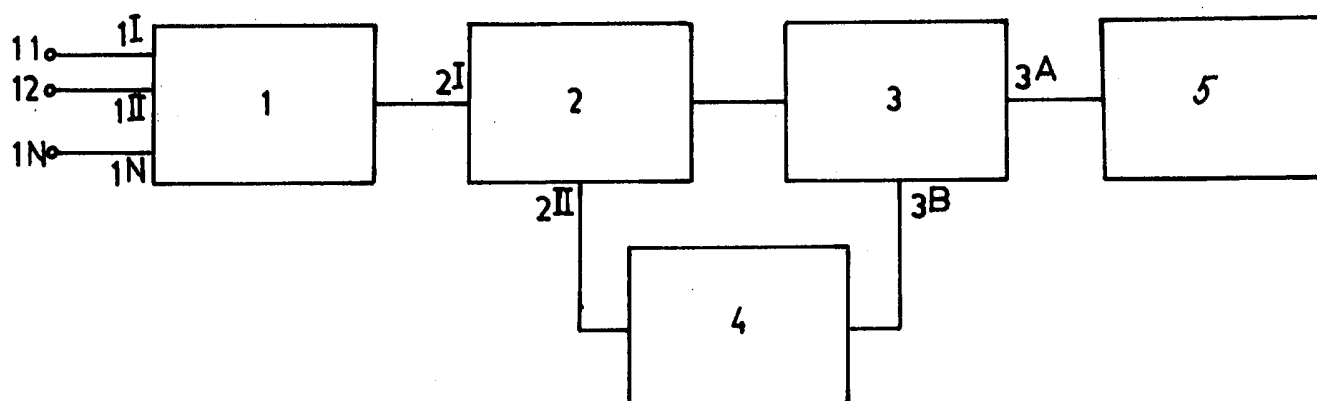
ním vstupem (2^I) vyhodnocovacího obvodu (2), jehož druhý vstup (2^{II}) je propojen s výstupem časovacího obvodu (4), přičemž výstup vyhodnocovacího obvodu (2) je propojen

se vstupem výstupního obvodu (3), jehož první výstup (3^A) je propojen s alespoň jedním funkčním blokem (5) a jehož druhý výstup (3^B) je propojen se vstupem časovacího obvodu (4).

2. Zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích podle bodu 1. vyznačující se tím, že alespoň jedna větev vstupního můstku (1) je tvořena sériovou kombinací prvního odporu (8), druhého odporu (9), první diody (10), druhé diody (11) a třetího odporu (12), přičemž první a druhá dioda (10) a (11) jsou zapojeny v propustném směru pro kladné napětí na prvnímu odporu (8) a dále společný uzel prvního a druhého odporu (8) a (9) je spojen s anodou třetí diody (13), jejíž katoda je propojena s první výstupní svorkou (14) a spoj katody druhé diody (11) s třetím odporem (12) je propojen s katodou čtvrté diody (15), jejíž anoda je spojena s druhou výstupní svorkou (16).
3. Zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích podle bodu 1. vyznačující se tím, že alespoň jedna větev vstupního můstku (1) je tvořena sériovou kombinací čtvrtého odporu (17), pátého odporu (18), Zenerovy diody (19), zapojené

v propustném směru pro záporné napětí na čtvrtém odporu (17), páté diody (20), zapojené v propustném směru pro kladné napětí na čtvrtém odporu (17) a šestého odporu (21), přičemž společný uzel čtvrtého a pátého odporu (17) a (18) je spojen s katodou šesté diody (22), jejíž anoda je spojena s druhou výstupní svorkou (16) a dále spoj katody páté diody (20) a šestého odporu (21) je propojen s anodou sedmé diody (23), jejíž katoda je spojena s první výstupní svorkou (14).

4. Zapojení obvodu kontroly úrovně analogových signálů v předvolitelných mezích podle bodu 1. vyznačující se tím, že alespoň jedna větev vstupního můstku (1) je tvořena sériovou kombinací sedmého odporu (24), termistoru (25), osmého odporu (26) a devátého odporu (27), přičemž paralelně k sériovému spojení termistoru (25) s osmým odporem (26) je zapojen desátý odpor (28) a dále spoj sedmého odporu (24) s termistorem (25) je propojen s anodou osmé diody (29), jejíž katoda je spojena s první výstupní svorkou (14) a společný uzel osmého a devátého odporu (26) a (27) je propojen s katodou deváté diody (30), jejíž anoda je spojena s druhou výstupní svorkou (16).



OBR. 1

