

(43) 国際公開日
2006年7月27日 (27.07.2006)

PCT

(10) 国際公開番号
WO 2006/077992 A1

- (51) 国際特許分類:
H03L 7/10 (2006.01) H03L 7/187 (2006.01)
H03L 7/16 (2006.01)
- (21) 国際出願番号: PCT/JP2006/300898
- (22) 国際出願日: 2006年1月16日 (16.01.2006)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2005-013138 2005年1月20日 (20.01.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社アドバンテスト (ADVANTEST CORPORATION) [JP/JP]; 〒1790071 東京都練馬区旭町一丁目3番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 白須 英貴 (SHIRASU, Hideki) [JP/JP]; 〒1790071 東京都練馬区旭町一丁目3番1号 株式会社アドバンテスト内

Tokyo (JP). 小林 律雄 (KOBAYASHI, Norio) [JP/JP]; 〒1790071 東京都練馬区旭町一丁目3番1号 株式会社アドバンテスト内 Tokyo (JP). 宮内 康司 (MIYAUCHI, Kouji) [JP/JP]; 〒1790071 東京都練馬区旭町一丁目3番1号 株式会社アドバンテスト内 Tokyo (JP).

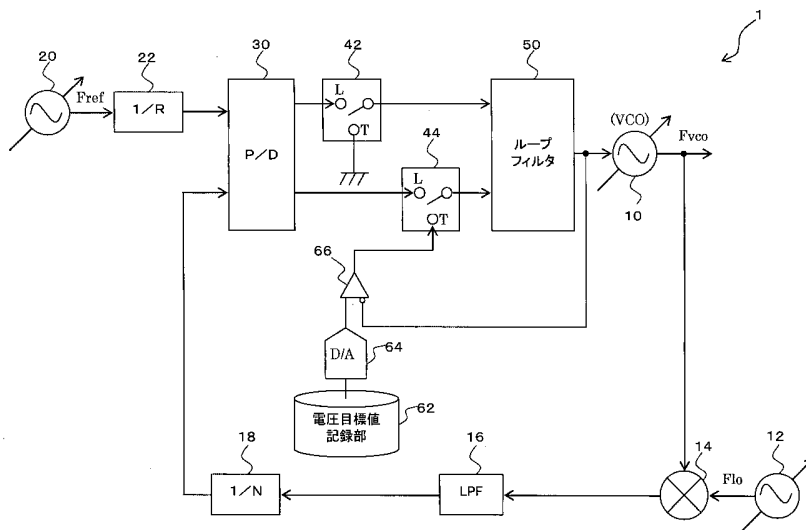
- (74) 代理人: 細田 益稔 (HOSODA, Masutoshi); 〒1070052 東京都港区赤坂二丁目17番22号 赤坂ツインタワー本館11F Tokyo (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

/ 続葉有 /

(54) Title: SIGNAL PROCESSING APPARATUS

(54) 発明の名称: 信号処理装置



50- LOOP FILTER

62- VOLTAGE TARGET VALUE RECORDING PART

(57) Abstract: In a PLL circuit, the oscillation frequency is quickly and precisely locked to a target frequency. There are included a VCO (10) for controlling the frequency (Fvco) of an output signal in accordance with the voltage of an input signal; an intra-loop frequency divider (18) for frequency dividing, by N, a signal obtained by using a mixer (14) to mix a local signal generated by a local oscillator (12) with the output signal; a reference frequency divider (22) for frequency dividing, by R, a reference signal generated by a reference signal oscillator (20); a phase comparator (30) for outputting a signal in accordance with the phase difference between an output from the

/ 続葉有 /

WO 2006/077992 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 *PCT* ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

intra-loop frequency divider (18) and an output from the reference frequency divider (22); a loop filter (50) for passing therethrough and applying lower frequency components to the VCO (10); a subtractor (66) for outputting the difference between the voltage (V_t) of an input signal to be applied to the VCO (10) and an output from the loop filter (50) such that the frequency (F_{vco}) becomes equal to a target value (F_t); and switches (42,44) for applying an output from the phase comparator (30) or an output from the subtractor (66) to the loop filter (50).

(57) 要約: PLL 回路において、速やかに正確に発振周波数を目標周波数にロックする。入力信号の電圧に応じて出力信号の周波数 F_{vco} を制御する VCO 10 と、ローカル発振器 12 の生成するローカル信号と出力信号とを混合器 14 により混合した信号を $1/N$ 分周するループ内分周器 18 と、基準信号発振器 20 の出力する基準信号を $1/R$ 分周する基準分周器 22 と、ループ内分周器 18 の出力と基準分周器 22 の出力との位相差に応じた信号を出力する位相比較器 30 と、低周波成分を通過させて VCO 10 に与えるループフィルタ 50 と、 F_{vco} が目標値 F_t になるために VCO 10 に与えるべき入力信号の電圧 V_t とループフィルタ 50 の出力との差分を出力する減算器 66 と、位相比較器 30 の出力また減算器 66 の出力をループフィルタ 50 に与えるスイッチ 42、44 とを備える。

1

明 細 書

信号処理装置

5

技術分野

本発明は P L L (Phase Locked Loop) 回路に関する。

10

背景技術

従来より、周波数シンセサイザおよびスペクトラムアナライザなどに P L L (Phase Locked Loop) 回路が使用されている（例えば、特
15 開 2 0 0 0 - 4 0 9 5 9 号公報（図 1、図 4 および要約）を参照）。P
L L 回路は、周知のように電圧制御発振器 (VCO : Voltage Controlled
Oscillator) およびループフィルタを有する。

電圧制御発振器の発振周波数を速やかに目標周波数にロックするた
20 めに D / A コンバータを使用して、プリチューンを行うことがある（例
えば、特許文献 1 を参照）。具体的には、目標周波数で発振させるため
に電圧制御発振器に印加すべき電圧のデータを D / A コンバータによ
りアナログに変換してから、ループフィルタの出力に加えて、電圧制
御発振器に印加する（例えば、特許文献 1 の図 4 を参照）。プリチュー
25 ンによれば、発振周波数を目標周波数の近傍にすることができる。プ
リチューン後に、通常の P L L 回路の動作を行えば、発振周波数を速

2

やかに目標周波数にロックできる。

なお、より速やかに発振周波数を目標周波数にロックするためには、ループフィルタのゲインを上げることが考えられる。

5

発明の開示

しかしながら、ループフィルタのゲインを上げると、ループフィルタの出力電圧範囲が広がる。よって、ループフィルタの最大出力電圧を無視できない。プリチューンによれば、発振周波数は、より厳密には、目標周波数の近傍にループフィルタの最大出力電圧を加えた値になる。ループフィルタの最大出力電圧が無視できないので、プリチューンを行っても、目標周波数からかなりずれた周波数から通常の PLL 回路の動作を行うことになるので、速やかにロックできない。また、電圧制御発振器にローカル信号を混合してから、分周して位相比較器に与えることがある。この場合、プリチューン後に、ローカル信号の周波数から見て発振周波数が逆極性に移動すると、ロックしなくなってしまう。

20

なお、プリチューンの際に、ループフィルタを停止してしまえば(特許文献1の図1および要約を参照)、このような問題は生じない。しかし、プリチューンの際にループフィルタを使用しないのでは、プリチューンを行っても、発振周波数の目標周波数からのずれ(動作温度等
25 によるもの)が生じてしまう。

そこで、本発明は、PLL回路において、速やかに正確に発振周波数を目標周波数にロックすることを課題とする。

本発明の一態様にかかる信号処理装置は、入力信号の電圧に応じて

5 出力信号の周波数を制御する電圧制御発振手段と、前記出力信号に基づく信号を $1/N$ 分周（ただし、 N は1以上の実数）するループ内分周手段と、基準信号を $1/R$ 分周（ただし、 R は1以上の実数）する基準分周手段と、前記ループ内分周手段の出力と、前記基準分周手段の出力との位相差に応じた信号を出力する位相比較手段と、低周波成分を通過させて前記電圧制御発振手段に与えるローパスフィルタと、

10 前記出力信号の周波数が目標値になるために前記電圧制御発振手段に与えるべき入力信号の電圧と、前記ローパスフィルタの出力との差分を出力する差分出力手段と、前記位相比較手段の出力または前記差分出力手段の出力を前記ローパスフィルタに与える切換手段とを備える

15 ように構成される。

上記のように構成された信号処理装置によれば、電圧制御発振手段は、入力信号の電圧に応じて出力信号の周波数を制御する。ループ内分周手段は、前記出力信号に基づく信号を $1/N$ 分周（ただし、 N は

20 1以上の実数）する。基準分周手段は、基準信号を $1/R$ 分周（ただし、 R は1以上の実数）する。位相比較手段は、前記ループ内分周手段の出力と、前記基準分周手段の出力との位相差に応じた信号を出力する。ローパスフィルタは、低周波成分を通過させて前記電圧制御発振手段に与える。差分出力手段は、前記出力信号の周波数が目標値になるために前記電圧制御発振手段に与えるべき入力信号の電圧と、前

25 記ローパスフィルタの出力との差分を出力する。切換手段は、前記位

相比較手段の出力または前記差分出力手段の出力を前記ローパスフィルタに与える。

また、本発明にかかる信号処理装置は、前記切換手段が、前記差分
5 出力手段の出力を前記ローパスフィルタに与えた後、前記出力信号の周波数が安定してから、前記位相比較手段の出力を前記ローパスフィルタに与えるようにしてもよい。

また、本発明にかかる信号処理装置は、前記ループ内分周手段が、
10 前記出力信号にローカル信号を混合したものを $1/N$ 分周するようにしてもよい。

図面の簡単な説明

15 第1図は、本発明の実施形態にかかるPLL回路（信号処理装置）1の構成を示すブロック図である。

第2図は、ループフィルタ50の回路図である。

第3図は、プリチューンを行っているときのPLL回路1の構成を示す図である。

20 第4図は、通常のPLL回路1の動作（ロック）を行っているときのPLL回路1の構成を示す図である。

発明を実施するための最良の形態

25

以下、本発明の実施形態を図面を参照しながら説明する。

第1図は、本発明の実施形態にかかるPLL回路（信号処理装置）1の構成を示すブロック図である。PLL回路1は、電圧制御発振器（VCO）10、ローカル発振器12、混合器14、ローパスフィルタ16、ループ内分周器18、基準信号発振器20、基準分周器22、位相比較器30、スイッチ（切換手段）42、44、ループフィルタ（ローパスフィルタ）50、電圧目標値記録部62、D/Aコンバータ64、減算器（差分出力手段）66を備える。

10 PLL回路1は、電圧制御発振器10の出力信号の周波数 F_{vco} を所定の目標値 F_t に制御するためのものである。

電圧制御発振器（VCO：Voltage Controlled Oscillator）10は、入力信号の電圧に応じて、出力信号の周波数 F_{vco} を制御する。

15

ローカル発振器12は、ローカル信号（周波数 F_{lo} ）を出力する。混合器14は、電圧制御発振器10の出力する出力信号と、ローカル信号とを乗算することにより混合する。ローパスフィルタ16は、混合器14の出力の低周波成分を通す。ループ内分周器18は、ローパスフィルタ16の出力を $1/N$ 分周（ただし、 N は1以上の実数）して出力する。

20

基準信号発振器20は、基準信号（周波数 F_{ref} ）を出力する。基準分周器22は、基準信号を $1/R$ 分周（ただし、 R は1以上の実数）して出力する。

25

6

通常、NおよびRは整数である。しかし、ループ内分周器18および基準分周器22をDDS(ダイレクトデジタルシンセサイザ)やフラクショナル分周器とすれば、NおよびRを整数以外の実数とすることができる。

5

位相比較器30は、ループ内分周器18の出力と、基準分周器22の出力との位相差に応じた信号を出力する。基準分周器22の出力の位相が、ループ内分周器18の出力の位相よりも進んでいる場合には、その位相差に応じたデューティ比を有する制御信号をスイッチ42に
10 出力する。基準分周器22の出力の位相が、ループ内分周器18の出力の位相よりも遅れている場合には、その位相差に応じたデューティ比を有する制御信号をスイッチ44に出力する。

スイッチ(切換手段)42は、位相比較器30の出力した制御信号
15 を端子Lに受ける。また、端子Tは接地されている。スイッチ(切換手段)42は、端子Lまたは端子Tに受けた信号を、ループフィルタ50に与える。

スイッチ(切換手段)44は、位相比較器30の出力した制御信号
20 を端子Lに受ける。また、減算器66の出力を端子Tに受ける。スイッチ(切換手段)44は、端子Lまたは端子Tに受けた信号を、ループフィルタ50に与える。

スイッチ42およびスイッチ44は、まず、端子Tに受けた信号を、
25 ループフィルタ50に与える。すると、電圧制御発振器10の出力信号の周波数 F_{vco} が所定の目標値 F_t の近傍にて安定する。その後、ス

イッチ 4 2 およびスイッチ 4 4 は、端子 L に受けた信号を、ループフィルタ 5 0 に与える。

ループフィルタ（ローパスフィルタ）5 0 は、スイッチ 4 2 および
5 スwitch 4 4 の出力の低周波成分を通過させて電圧制御発振器 1 0 に与える。

第 2 図は、ループフィルタ 5 0 の回路図である。ループフィルタ 5
0 は、周知のものであり、抵抗 5 2 a、5 2 b、5 4 a、5 4 b、5
10 6 b、5 8 a、キャパシタ 5 2 c、5 4 c、5 6 c、5 8 b、差分増幅器 5 6 a を有する。

抵抗 5 2 a は、その一端がスイッチ 4 2 に接続されている。抵抗 5
2 a の他端は、抵抗 5 2 b の一端およびキャパシタ 5 2 c の一端に接
15 続されている。キャパシタ 5 2 c の他端は接地されている。

抵抗 5 4 a は、その一端が、スイッチ 4 4 に接続されている。抵抗
5 4 a の他端は、抵抗 5 4 b の一端およびキャパシタ 5 4 c の一端に
接続されている。キャパシタ 5 4 c の他端は接地されている。

20

抵抗 5 8 a の一端とキャパシタ 5 8 b の一端とは接続されており、
キャパシタ 5 8 b の他端は接地されている。

差分増幅器 5 6 a は二つの入力端子と一つの出力端子とを有する。
25 差分増幅器 5 6 a は、二つの入力端子に入力された電圧の差分を増幅し、出力端子から出力する。差分増幅器 5 6 a の出力は、電圧制御発

振器 10 および減算器 66 に与えられる。

差分増幅器 56a の出力端子には、キャパシタ 56c の一端にも接続され、キャパシタ 56c の他端には抵抗 56b の一端が接続されている。

抵抗 52b の他端および抵抗 56b の他端は、差分増幅器 56a の入力端子のうちの一方に接続されている。

10 抵抗 58a の他端および抵抗 54b の他端は、差分増幅器 56a の入力端子のうちの他方に接続されている。

電圧目標値記録部 62 は、電圧制御発振器 10 の出力信号の周波数 F_{vco} が目標値 F_t になるために、電圧制御発振器 10 に与えるべき入力信号の電圧 V_t をデジタルデータとして記録する。

D/A コンバータ 64 は、電圧目標値記録部 62 に記録された電圧 V_t をアナログデータに変換する。D/A コンバータ 64 の出力するアナログデータは、電圧 V_t のアナログ信号である。

20

減算器（差分出力手段）66 は、D/A コンバータ 64 の出力するアナログ信号の電圧 V_t と、ループフィルタ 50 の出力する電圧との差分の電圧を出力する。減算器 66 の出力は、スイッチ 44 に与えられる。

25

次に、本発明の実施形態の動作を説明する。

PLL回路1の電圧制御発振器10の出力信号の周波数 F_{vco} が、 F_s であるとする。このとき、プリチューンを行って（第3図参照）、 F_{vco} を所定の目標値 F_t の近傍に安定させる。その後、通常のPLL回路1の動作（ロック）を行い（第4図参照）、 F_{vco} を所定の目標値 F_t に安定させる。

（1）プリチューン

第3図は、プリチューンを行っているときのPLL回路1の構成を示す図である。 $F_{vco} = F_s$ であるときに、スイッチ42およびスイッチ44を端子Tに切替える。すなわち、スイッチ42は接地電位をループフィルタ50に与え、スイッチ44は減算器66の出力をループフィルタ50に与える。

ループフィルタ50は、減算器66の出力の低周波成分を通過させる。ループフィルタ50の出力は、減算器66に与えられる。また、D/Aコンバータ64の出力するアナログ信号の電圧 V_t （電圧制御発振器10の出力信号の周波数 F_{vco} が目標値 F_t になるために、電圧制御発振器10に与えるべき入力信号の電圧）も、減算器66に与えられる。

減算器66は、D/Aコンバータ64の出力するアナログ信号の電圧 V_t と、ループフィルタ50の出力する電圧との差分の電圧を出力する。減算器66の出力は、スイッチ44に与えられる。

スイッチ42、スイッチ44、ループフィルタ50、電圧目標値記

録部 6 2、D/Aコンバータ 6 4 および減算器 6 6 はフィードバックループを形成する。よって、ループフィルタ 5 0 の出力は、D/Aコンバータ 6 4 の出力するアナログ信号の電圧 V_t に等しくなって、安定する。

5

ループフィルタ 5 0 の出力は、電圧制御発振器 1 0 に与えられる。よって、ループフィルタ 5 0 の出力電圧が電圧 V_t で安定すれば、電圧制御発振器 1 0 の出力信号の周波数 F_{vco} が目標値 F_t になる。ただし、電圧制御発振器 1 0 の誤差や電圧目標値記録部 6 2 の記録内容の誤差などにより、完全に $F_{vco} = F_t$ とはならず、 F_{vco} が目標値 F_t の近傍で安定する。

なお、ループフィルタ 5 0 のゲインを上げた場合、ループフィルタ 5 0 の出力が速やかに安定する。ループフィルタ 5 0 のゲインを上げれば上げるほど、ループフィルタ 5 0 の出力が電圧 V_t から離れてしまうということにはならない。

(2) ロック

第 4 図は、通常の PLL 回路 1 の動作 (ロック) を行っているときの PLL 回路 1 の構成を示す図である。「(1) プリチューン」によって、 F_{vco} が目標値 F_t の近傍で安定した後に、スイッチ 4 2 およびスイッチ 4 4 を端子 L に切替える。すなわち、スイッチ 4 2 およびスイッチ 4 4 は、位相比較器 3 0 の出力をループフィルタ 5 0 に与える。

ループフィルタ 5 0 は、位相比較器 3 0 の出力の低周波成分を通過させる。ループフィルタ 5 0 の出力は、電圧制御発振器 1 0 に与えら

れる。

電圧制御発振器 10 は、周波数 F_{vco} の出力信号を出力する。ローカル発振器 12 は、ローカル信号（周波数 F_{lo} ）を出力する。混合器 14 は、電圧制御発振器 10 の出力する出力信号と、ローカル信号とを乗算することにより混合する。混合器 14 の出力は、ローパスフィルタ 16 により低周波成分が通される。この低周波成分が、分周器 18 により $1/N$ に分周されて、位相比較器 30 に与えられる。

10 また、基準信号発振器 20 は、周波数 F_{ref} の基準信号を出力する。基準信号は、分周器 22 により $1/R$ に分周されて周波数 F_{ref}/R となり、位相比較器 30 に与えられる。

位相比較器 30 は、ループ内分周器 18 の出力と、基準分周器 22 の出力との位相差に応じた信号を出力する。基準分周器 22 の出力の位相が、ループ内分周器 18 の出力の位相よりも進んでいる場合には、その位相差に応じたデューティ比を有する制御信号をスイッチ 42 に出力する。基準分周器 22 の出力の位相が、ループ内分周器 18 の出力の位相よりも遅れている場合には、その位相差に応じたデューティ比を有する制御信号をスイッチ 44 に出力する。

これは、通常の PLL 回路の動作である。 $F_{vco} = F_{lo} + F_{ref} \times N/R$ または $F_{vco} = F_{lo} - F_{ref} \times N/R$ で F_{vco} がロックされ、安定する。 F_{vco} がいずれの値をとるかは、位相比較器 30 の極性によって定まる。なお、 $F_{lo} + F_{ref} \times N/R$ または $F_{lo} - F_{ref} \times N/R$ が、目標値 F_t ということになる。

Fvco が目標値 Ft の近傍で安定している状態から、通常の PLL 回路の動作が始まる。よって、速やかに Fvco が目標値 Ft にて安定する。

- 5 ただし、Fvco が Flo から見て逆極性であるように安定している状態から通常の PLL 回路の動作を始めた場合は、Fvco が目標値 Ft にて安定しなくなる。すなわち、 $F_t = F_{lo} + F_{ref} \times N / R$ であるのに、「(1) プリチューン」により $F_{vco} < F_{lo}$ で安定している場合、または、 $F_t = F_{lo} - F_{ref} \times N / R$ であるのに、「(1) プリチューン」により $F_{vco} > F_{lo}$
- 10 で安定している場合は、Fvco が目標値 Ft にて安定しなくなる。

- しかし、「(1) プリチューン」により Fvco が目標値 Ft の近傍で安定しているので、Fvco が Flo から見て逆極性でないように安定している。この状態から通常の PLL 回路の動作を始めるので、Fvco が目標値 Ft にて安定する。
- 15

本発明の実施形態によれば、PLL 回路 1 において、速やかに正確に Fvco を Ft にロックできる。

- 20 すなわち、「(1) プリチューン」において、スイッチ 42、スイッチ 44、ループフィルタ 50、電圧目標値記録部 62、D/A コンバータ 64 および減算器 66 がフィードバックループを形成する。よって、ループフィルタ 50 の出力は、D/A コンバータ 64 の出力するアナログ信号の電圧 Vt に等しくなって安定する。

25

単に D/A コンバータ 64 の出力をループフィルタ 50 に与え、フ

フィードバックループを使用しない場合に比べて、本発明の実施形態はフィードバックループを使用するため、ループフィルタ 50 の出力が D/A コンバータ 64 の出力するアナログ信号の電圧 V_t に、より正確に安定する。

5

また、本発明の実施形態によれば、「(1)プリチューン」において、ループフィルタ 50 のゲインを上げた場合、ループフィルタ 50 の最大出力電圧だけループフィルタ 50 の出力がずれることもない。よって、ループフィルタ 50 のゲインを上げ、ループフィルタ 50 の出力

10

を速やかに安定させることができる。

しかも、「(1)プリチューン」により F_{vco} が目標値 F_t の近傍で安定するので、その後、通常の PLL 回路 1 の動作 (ロック) を行えば、より速やかに F_{vco} を F_t にロックできる。

15

なお、ローカル発振器 12 の無い構成も考えられる。この場合、混合器 14 およびローパスフィルタ 16 を省略して、電圧制御発振器 10 の出力をループ内分周器 18 に与えるようにする。

20

請求の範囲

1. 入力信号の電圧に応じて出力信号の周波数を制御する電圧制御発振手段と、

- 5 前記出力信号に基づく信号を $1/N$ 分周（ただし、 N は 1 以上の実数）するループ内分周手段と、

基準信号を $1/R$ 分周（ただし、 R は 1 以上の実数）する基準分周手段と、

- 10 前記ループ内分周手段の出力と、前記基準分周手段の出力との位相差に応じた信号を出力する位相比較手段と、

低周波成分を通過させて前記電圧制御発振手段に与えるローパスフィルタと、

- 15 前記出力信号の周波数が目標値になるために前記電圧制御発振手段に与えるべき入力信号の電圧と、前記ローパスフィルタの出力との差分を出力する差分出力手段と、

前記位相比較手段の出力または前記差分出力手段の出力を前記ローパスフィルタに与える切換手段と、

を備えた信号処理装置。

- 20 2. 請求項 1 に記載の信号処理装置であって、

前記切換手段が、前記差分出力手段の出力を前記ローパスフィルタに与えた後、前記出力信号の周波数が安定してから、前記位相比較手段の出力を前記ローパスフィルタに与える、

信号処理装置。

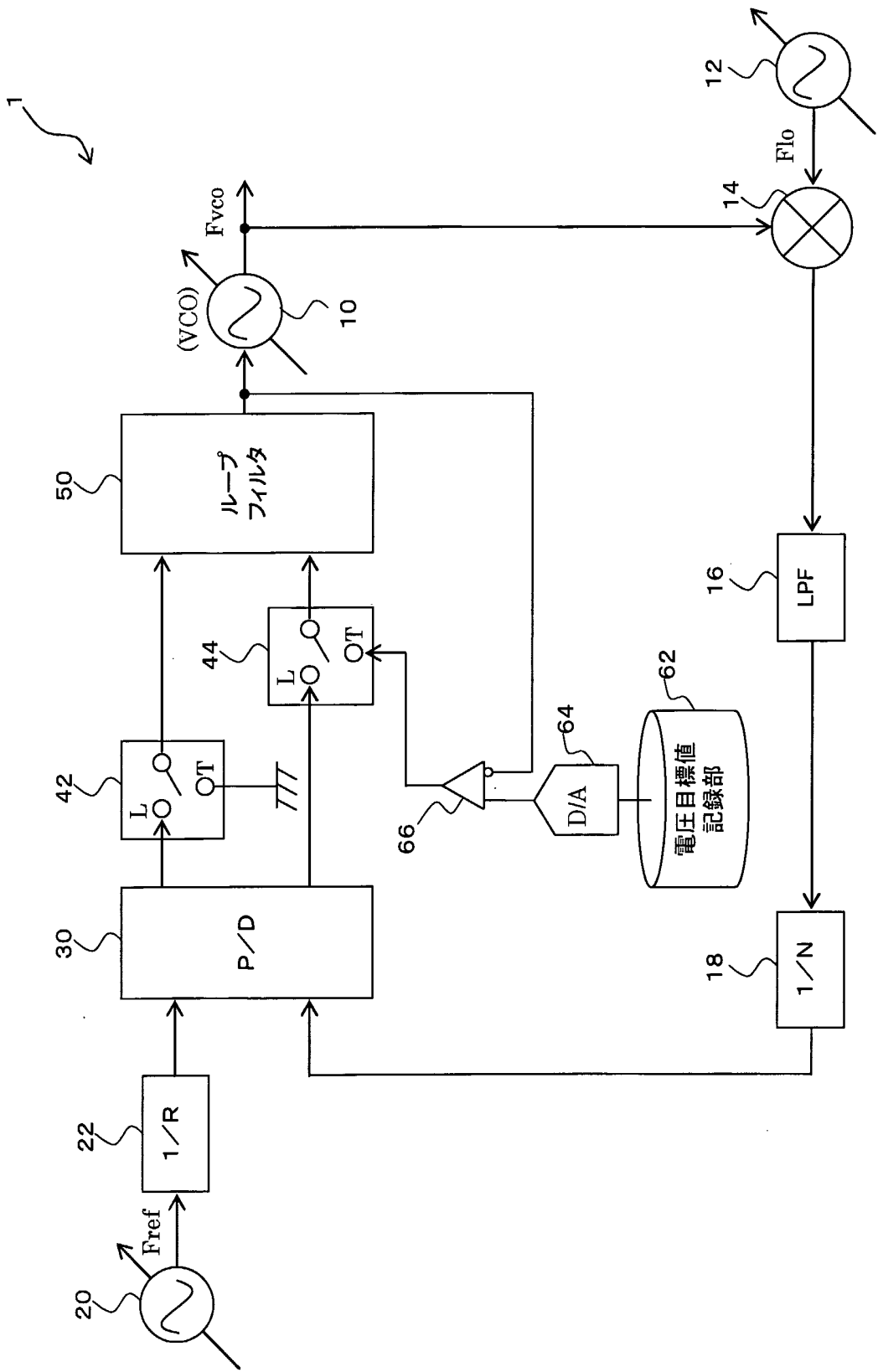
25

3. 請求項 1 または 2 に記載の信号処理装置であって、

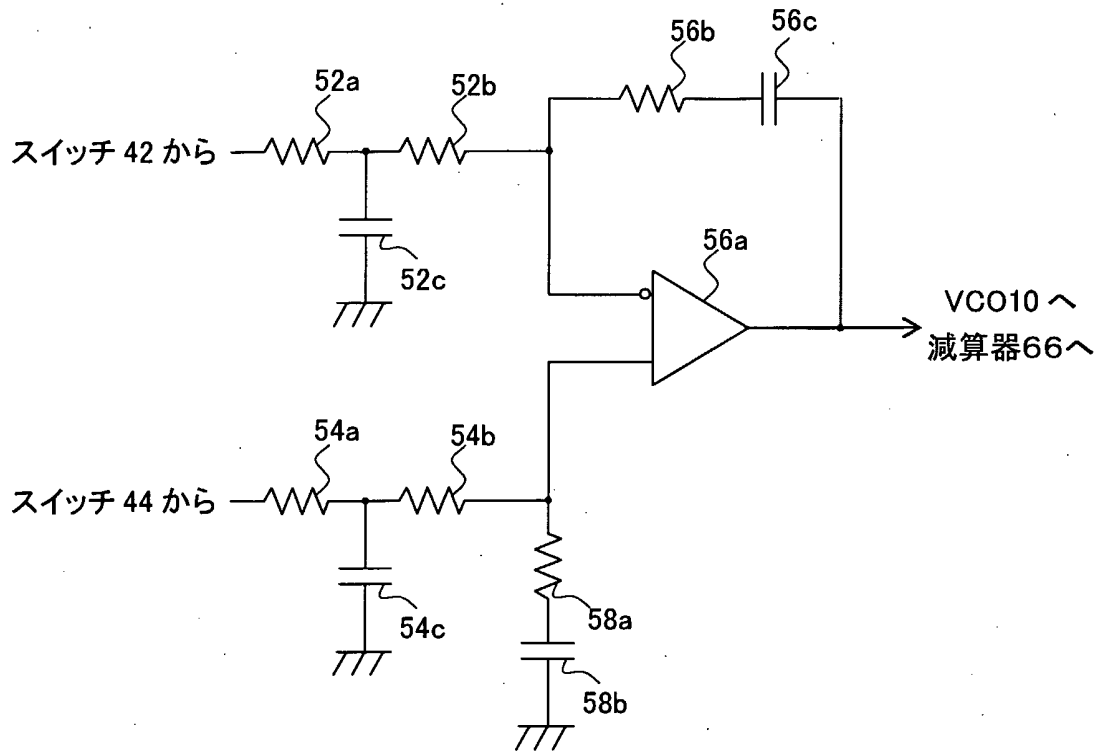
15

前記ループ内分周手段が、前記出力信号にローカル信号を混合したものを $1/N$ 分周する、
信号処理装置。

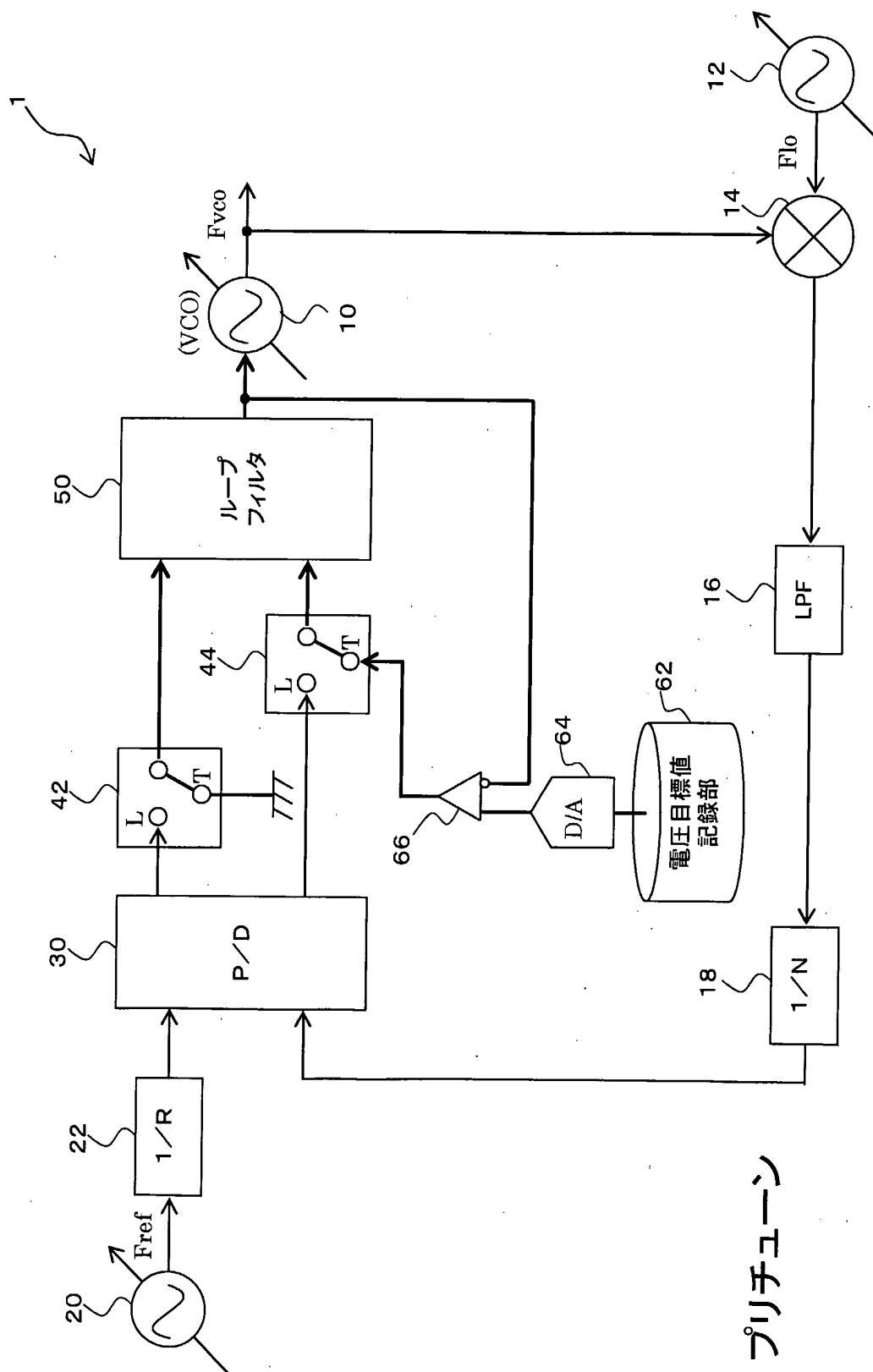
第1図



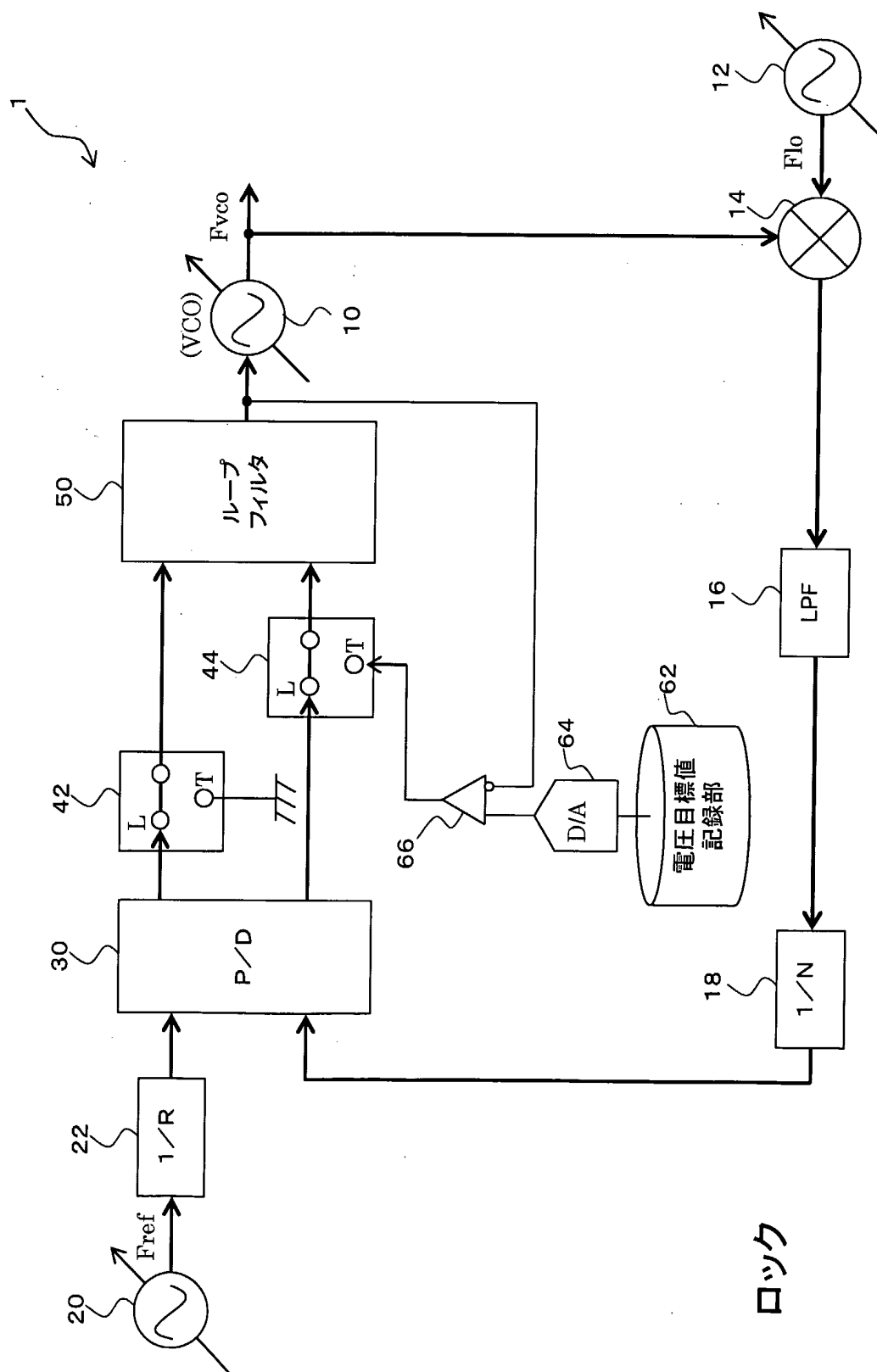
第 2 図



第 3 図



第 4 図



ロック

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/300898

A. CLASSIFICATION OF SUBJECT MATTER

H03L7/10(2006.01), H03L7/16(2006.01), H03L7/187(2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03L7/06-7/23

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2006
Kokai Jitsuyo Shinan Koho	1971-2006	Toroku Jitsuyo Shinan Koho	1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P,A	JP 2005-341024 A (Toyota Industries Corp.), 08 December, 2005 (08.12.05), Par. Nos. [0014] to [0036]; Fig. 1 (Family: none)	1-3
A	JP 06-152404 A (Fujitsu Ltd.), 31 May, 1994 (31.05.94), Par. Nos. [0021] to [0028]; Fig. 2 (Family: none)	1-3

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13 April, 2006 (13.04.06)

Date of mailing of the international search report
25 April, 2006 (25.04.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

特許協力条約

P C T

国際調査報告

(法 8 条、法施行規則第 40、41 条)
〔 P C T 18 条、 P C T 規則 43、44 〕

出願人又は代理人 の書類記号 FADT0512PCT	今後の手続きについては、様式 P C T / I S A / 2 2 0 及び下記 5 を参照すること。	
国際出願番号 P C T / J P 2 0 0 6 / 3 0 0 8 9 8	国際出願日 (日.月.年) 1 6 . 0 1 . 2 0 0 6	優先日 (日.月.年) 2 0 . 0 1 . 2 0 0 5
出願人 (氏名又は名称) 株式会社アドバンテスト		

国際調査機関が作成したこの国際調査報告を法施行規則第41条 (P C T 18 条) の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 2 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語に関し、この国際調査は以下のものに基づき行った。

☒ 出願時の言語による国際出願

☐ 出願時の言語から国際調査のための言語である _____ 語に翻訳された、
この国際出願の翻訳文 (P C T 規則 12.3(a) 及び 23.1(b))

b. ☐ この国際出願は、ヌクレオチド又はアミノ酸配列を含んでいる (第 I 欄参照)。

2. ☐ 請求の範囲の一部の調査ができない (第 II 欄参照)。

3. ☐ 発明の単一性が欠如している (第 III 欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第 IV 欄に示されているように、法施行規則第 47 条 (P C T 規則 38.2(b)) の規定により
国際調査機関が作成した。出願人は、この国際調査報告の発送の日から 1 カ月以内にこ
の国際調査機関に意見を提出することができる。

6. 図面に関して

a. 要約書とともに公表される図は、

第 1 図とする。 ☒ 出願人が示したとおりである。

☐ 出願人は図を示さなかったので、国際調査機関が選択した。

☐ 本図は発明の特徴を一層よく表しているので、国際調査機関が選択した。

b. ☐ 要約とともに公表される図はない。

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H03L7/10(2006.01), H03L7/16(2006.01), H03L7/187(2006.01)

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H03L7/06 - 7/23

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2006年
日本国実用新案登録公報	1996-2006年
日本国登録実用新案公報	1994-2006年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
P, A	J P 2 0 0 5 - 3 4 1 0 2 4 A (株式会社豊田自動織機) 2 0 0 5 . 1 2 . 0 8 , 段落【0014】-段落【0036】, 図1 (ファミリーなし)	1-3
A	J P 0 6 - 1 5 2 4 0 4 A (富士通株式会社) 1 9 9 4 . 0 5 . 3 1 , 段落【0021】-段落【0028】, 図2 (ファミリーなし)	1-3

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

13.04.2006

国際調査報告の発送日

25.04.2006

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

甲斐 哲雄

電話番号 03-3581-1101 内線 3574

5W

9750