



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2016년08월23일

(11) 등록번호 10-1650578

(24) 등록일자 2016년08월17일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01)

(21) 출원번호 10-2010-0043788

(22) 출원일자 2010년05월11일

심사청구일자 2015년01월27일

(65) 공개번호 10-2010-0124656

(43) 공개일자 2010년11월29일

(30) 우선권주장

JP-P-2009-120730 2009년05월19일 일본(JP)

(56) 선행기술조사문헌

JP평성10039841 A*

JP2006202355 A*

JP2005173418 A*

JP평성01188181 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

소니 주식회사

일본국 도쿄도 미나토쿠 코난 1-7-1

(72) 발명자

요시나가 토모로

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내

히라카와 타카시

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내

(74) 대리인

최달용

전체 청구항 수 : 총 5 항

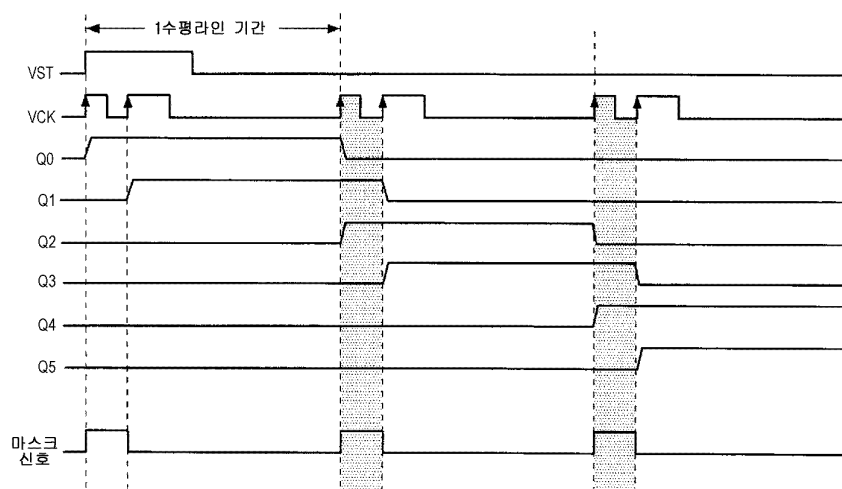
심사관 : 추장희

(54) 발명의 명칭 표시 장치 및 표시 방법

(57) 요약

표시 장치는: 복수의 주사선과 복수의 신호선을 갖는 화소 어레이부와; 시프트 클럭에 의해 지시되는 시프트 타이밍에서 따라 상기 복수의 주사선의 각각에 순차로, 구동 전압을 인가하는 주사선 구동부와; 상기 복수의 신호선을 입력 영상 신호에 의거하여 구동하는 신호선 구동부; 및 1수평라인분의 화상 신호가 표시 출력되는 1수평라인 기간마다 n회(n은 2 이상의 자연수)의 상기 시프트 타이밍이 지시되도록 상기 시프트 클럭을 조정하는 클럭 조정부를 구비한다.

대표도



명세서

청구범위

청구항 1

복수의 주사선과 복수의 신호선을 갖는 화소 어레이부와,

시프트 클럭에 의해 지시되는 시프트 타이밍에서 따라 상기 복수의 주사선의 각각에 순차로, 구동 전압을 인가하는 주사선 구동부와,

상기 복수의 신호선을 입력 영상 신호에 의거하여 구동하는 신호선 구동부와,

1수평라인분의 화상 신호가 표시 출력되는 1수평라인 기간마다 n 회(n 은 2 이상의 자연수)의 상기 시프트 타이밍이 지시되도록 상기 시프트 클럭을 조정하는 클럭 조정부와,

적어도 1수평라인 기간의 시작 타이밍부터 당해 1수평라인 기간 내에서 상기 시프트 클럭이 지시하는 n 회째의 상기 시프트 타이밍까지의 기간에 걸쳐서 주사선의 구동 신호를 마스크하기 위한 마스크 신호를 생성하는 마스크부와,

입력 영상 신호에 관해 색성분의 치우침을 평가하는 제1의 영상 평가부와,

상기 제1의 영상 평가부에 의한 평가 결과에 의거한 지시에 응하여, 1수평라인 기간에 대해 복수회의 상기 시프트 타이밍이 지시되는 상태와 1수평라인 기간에 대해 1회의 상기 시프트 타이밍이 지시되는 상태로 전환이 행하여지도록 상기 시프트 클럭에 관한 조정을 행하는 클럭 조정부를 구비하는 것을 특징으로 하는 표시 장치.

청구항 2

제1항에 있어서,

입력 영상 신호에 의거하여 얻어지는 프레임 화상의 짝수번째의 수평라인 또는 홀수번째의 수평라인을 숨아내어 상기 신호선 구동부에 출력하는 라인 숨아냄 처리부와,

동시 구동되는 상기 복수의 주사선의 조합이 프레임 주기로 교대로 변경되도록 상기 클럭 조정부를 제어하는 제1의 구동 제어부와,

상기 라인 숨아냄 처리부에 의한 짝수번째의 수평라인의 출력, 홀수번째의 수평라인의 출력이 프레임 주기로 교대로 전환되도록 제어를 행하는 제 1의 짝수/홀수 라인 출력 전환 제어부를 구비하는 것을 특징으로 하는 표시 장치.

청구항 3

제1항에 있어서,

동일 프레임 화상에 관한 표시 출력을 정극성/부극성에 의한 2번의 기록에 의해 행하는 양극성 구동(bipolar driving)을 행하도록 구성되어 있는 것을 특징으로 하는 표시 장치.

청구항 4

복수의 주사선과 복수의 신호선을 갖는 화소 어레이부와,

시프트 클럭에 의해 지시되는 시프트 타이밍에 따라 상기 복수의 주사선의 각각에 순차적으로, 구동 전압을 인가하여 가도록 구성된 주사선 구동부와,

상기 복수의 신호선을 입력 영상 신호에 의거하여 구동하는 신호선 구동부와,

1수평라인분의 화상 신호가 표시 출력되는 1수평라인 기간마다 n 회(n 은 2 이상의 자연수)의 상기 시프트 타이밍이 지시되도록 상기 시프트 클럭을 조정하는 클럭 조정부와,

적어도 1수평라인 기간의 시작 타이밍부터 당해 1수평라인 기간 내에서 상기 시프트 클럭이 지시하는 n 회째의 상기 시프트 타이밍까지의 기간에 걸쳐서 주사선의 구동 신호를 마스크하기 위한 마스크 신호를 생성하는 마스크

크부와,

입력 영상 신호에 의거한 화상이 정지화로 간주할 수 있는 화상인지 동화로 간주할 수 있는 화상인지에 관한 평가를 행하는 제2의 영상 평가부와,

상기 제2의 영상 평가부에 의한 평가 결과에 의거한 지시에 응하여, 1수평라인 기간에 대해 복수회의 상기 시프트 타이밍이 지시되는 상태와 1수평라인 기간에 대해 1회의 상기 시프트 타이밍이 지시되는 상태로 전환이 행하여지도록 상기 시프트 클럭에 관한 조정을 행하는 클럭 조정부를 구비하고,

동일 프레임 화상에 관한 표시 출력을 정극성/부극성에 의한 2번의 기록에 의해 행하는 양극성 구동을 행하도록 구성되어 있음과 함께,

상기 제2의 영상 평가부에 의한 평가 결과에 의거한 지시에 응하여, 상기 양극성 구동이 행하여지는 것에 대응하여 동일 프레임 화상에 관해 2회 행하여지는 1프레임분의 주사가 1회 종료할 때마다 상기 1프레임분의 주사가 행하여지는 기간과 동등한 길이이며 또한 상기 신호선에의 기록이 행하여지지 않는 블랭크 기간이 주어지도록 하여 상기 주사선 구동부에 의한 주사선의 구동 시작 타이밍을 제어하는 주사 시작 타이밍 제어부와,

상기 입력 영상 신호에 의거하여 얻어지는 프레임 화상 신호에 관해, 그 짝수번째의 수평라인 또는 홀수번째의 수평라인을 속아낸 결과를 2회 연속해서 상기 신호선 구동부에 출력하도록 구성된 라인 속아냄·2회 출력부와,

동시 구동되는 상기 복수의 주사선의 조합이, 상기 양극성 구동에 대응하여 1프레임분의 주사가 2회 행하여질 때마다 변경되도록 상기 클럭 조정부를 제어하는 제2의 구동 제어부와,

상기 라인 속아냄·2회 출력부에 의한 짝수번째의 수평라인의 출력, 홀수번째의 수평라인의 출력이, 상기 양극성 구동에 대응하여 1프레임분의 주사가 2회 행하여질 때마다 전환되도록 제어를 행하는 제2의 짝수/홀수 라인 출력 전환 제어부를 구비하는 것을 특징으로 하는 표시 장치.

청구항 5

복수의 주사선과 복수의 신호선을 갖는 화소 어레이부와, 시프트 클럭에 의해 지시되는 시프트 타이밍에서 따라 상기 복수의 주사선의 각각에 순차로, 구동 전압을 인가하여 가도록 구성된 주사선 구동부와, 상기 복수의 신호선을 입력 영상 신호에 의거하여 구동하는 신호선 구동부를 구비하는 표시 장치에 있어서의 표시 방법으로서,

1수평라인분의 화상 신호가 표시 출력되는 1수평라인 기간마다 n 회(n 은 2 이상의 자연수)의 상기 시프트 타이밍이 지시되도록 상기 시프트 클럭을 조정하고,

적어도 1수평라인 기간의 시작 타이밍부터 당해 1수평라인 기간 내에서 상기 시프트 클럭이 지시하는 n 회째의 상기 시프트 타이밍까지의 기간에 걸쳐서 주사선의 구동 신호를 마스크하기 위한 마스크 신호를 생성함과 함께,

입력 영상 신호에 관해 색성분의 치우침을 평가하고, 당해 평가의 결과에 의거한 지시에 응하여, 1수평라인 기간에 대해 복수회의 상기 시프트 타이밍이 지시되는 상태와 1수평라인 기간에 대해 1회의 상기 시프트 타이밍이 지시되는 상태로 전환이 행하여지도록 상기 시프트 클럭에 관한 조정을 행하는 것을 특징으로 하는 표시 방법.

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

발명의 설명

기술 분야

[0001] 본 발명은, 복수의 주사선과 복수의 신호선을 갖는 표시부를 포함하며 화상 표시를 행하는 표시 장치와 표시 방법에 관한 것이다.

배경 기술

- [0002] 예를 들면 액정 디스플레이나 유기 EL(Electro uminescence) 디스플레이, 플라즈마 디스플레이, FED(전계 방전 디스플레이) 등의 이른바 플랫 패널 디스플레이(이하 FPD라고 약칭)가 널리 보급되고 있다.
- [0003] 이들 FPD에서는, 수평방향 및 수직방향의 화소를 고정적으로 배열하여 화상 표시를 행하는, 고정 화소 방식이 채용되고 있다.
- [0004] 현재의 상황에 있어서, FPD는, 예를 들면 종래의 CRT(Cathode Ray Tube) 디스플레이 등과 비교하여 동화상의 화질이 충분하지 않고, 그 개선이 요망되고 있다. 예를 들면 동화 표시시의 문제로서는, 이른바 모션 블러(motion blur)나, 다중상(多重像)으로서 인식되는 저키니스(jerkiness) 등을 들 수 있다.
- [0005] 이들의 문제는, 화면 전환 응답 속도의 지연이나, 특히 액정 디스플레이의 경우는 홀드형 표시인 것에 기인한다. 홀드형 표시에서는, 1프레임 기간에서 같은 화상이 계속 표시되는 것에 대해, 관측자는 표시된 물체가 움직이고 있다고 판단하여 물체의 진행 방향으로 시선을 이동시키기 때문에, 실제의 표시 위치와 시점(視點) 위치에 어긋남이 생기고, 이 어긋남이 망막에 축적되어 모션 블러로서 인식되어 버린다.
- [0006] 이와 같이 모션 블러 등의 동화질 악화의 요인은, 화상 표시에 있어서의 시간 재현성의 저하에 있다. 이 때문에, 동화질 향상을 도모하는 데는, 보다 높은 프레임 레이트를 실현하여, 시간 재현성의 향상을 도모하는 것이 유효한 수단이 된다.
- [0007] 보다 높은 프레임 레이트를 실현하기 위한 수법으로서, 인접하는 복수의 주사선을 동시에 구동한다는 수법을 들 수 있다. 구체적으로는, 통상은 1수평라인 기간에 대해 1개의 주사선을 구동하는 것을, 복수의 주사선을 동시에 구동하는 것이다.
- [0008] 도 40은, 이와 같이 복수라인을 동시 구동함으로써 프레임 레이트의 향상을 도모하기 위한 구체적인 구성의 한 예를 도시하고 있다.
- [0009] 또한, 이 도 40에 도시하는 구성은, 1수평라인 기간에 대해 인접하는 2개의 주사선을 동시 구동한 경우에 대응한 것이다.
- [0010] 도 40에서, 화소 어레이(100)는, 이른바 도트 매트릭스 방식에 의한 화상 표시에 대응하는 것이고, 도면과 같이 복수의 주사선(100a)을 갖는다. 도시는 생략하였지만, 화상 어레이(100)에는 이들 복수의 주사선(100a)과 각각 직교하도록 마련된 복수의 신호선을 갖고 있고, 각 주사선(100a)과 각 신호선과의 교점이 되는 부분에는 각각 트랜지스터(스위치)와 전하 축적을 위한 콘텐서의 조(組)가 마련되고, 해당 트랜지스터와 콘텐서의 1조에 의해 하나의 화소가 형성된다.
- [0011] 어떤 주사선(100a)에 구동 전압이 인가됨으로써, 그 주사선(100a)에 대해 접속된 각 트랜지스터가 온이 되고, 이들 트랜지스터를 갖는 각 화소에서의 신호치의 기록이 가능한 상태가 된다(액티브 상태). 그리고 나서, 각 신호선에 대해 입력 화상(1라인분)에 응한 값에 의한 전압 인가를 행함으로써, 상기 액티브 상태가 된 주사선(100a)상의 각 화소에 대해 신호치를 기록할 수 있다. 통상은, 상기한 바와 같은 구동 전압의 인가에 의한 주사선(100a)의 선택이 라인 순차로 행하여짐으로써, 1프레임분의 화상이 1라인 순차로 표시 출력되게 된다.
- [0012] 도 40에 도시하는 구성에서는, 주사선(100a)에 대한 구동 전압 인가를 행하는 드라이버(라인 구동 회로)로서, 도면과 같이 드라이버(101)와 드라이버(102)가 마련된다. 그리고 나서, 상기 드라이버(101)와 주사선(100a) 사이에 대해, 드라이버(101)의 개개의 출력 전압을 각각 2개1조의 주사선(100a)에 대해 동시에 공급 가능하게 하는 복수의 스위치를 구비한 스위치 회로(103)가 삽입되어 있다. 또한, 상기 드라이버(102)와 주사선(100a) 사이에는, 드라이버(102)의 개개의 출력 전압을, 상기 스위치 회로(103)에 의해 각각 구동 전압을 동시 공급 가능하게 되는 주사선(100a)의 조와는 다른 조합에 의한 2개1조의 주사선(100a)에 대해 동시에 공급 가능하게 하는 복수의 스위치를 구비한 스위치 회로(104)가 삽입되어 있다.
- [0013] 상기 스위치 회로(103)는, 도면중의 ON/OFF 제어 신호에 의해 ON/OFF 동작이 제어된다. 구체적으로 스위치 회로(103)는, 상기 ON/OFF 제어 신호가 H일 때 상기 복수의 스위치를 ON으로 한다.
- [0014] 또한 스위치 회로(104)에는, 반전 회로(105)를 통한 상기 ON/OFF 제어 신호가 공급된다. 스위치 회로(104)는, 상기 반전 회로(105)로부터의 입력 신호가 H일 때(상기 스위치 회로(103)가 OFF가 되는 기간)에 스스로에게 구비되는 복수의 스위치를 ON하게 된다.

- [0015] 그리고, 상기 ON/OFF 제어 신호가 H인 기간에는, 상기 드라이버(101)가, 상기 스위치 회로(103)에서의 2개1조의 스위치의 1조씩에 대해 순차 구동 전압을 출력하여 간다. 이 결과, 화소 어레이(100)에서의 2개1조의 주사선(100a)의 1조씩에 순차 구동 전압을 인가할 수 있다.
- [0016] 또한 상기 ON/OFF 제어 신호가 L인 기간에는, 상기 드라이버(102)가, 상기 스위치 회로(104)에서의 2개1조의 스위치의 1조씩에 대해 순차 구동 전압을 출력하여 가고, 결과적으로, 해당 기간에서는 화소 어레이(100)에서의 상기 스위치 회로(103)가 ON되는 기간과는 다른 조합에 의한 2개1조의 주사선(100a)의 1조씩에 순차 구동 전압을 인가할 수 있다.
- [0017] 이 도 40에 도시하는 구성에 의하면, 복수의 주사선을 동시에 구동함으로써, 1프레임분의 주사에 필요한 시간은 단축화되고, 그 결과로서 프레임 레이트의 향상이 도모된다. 구체적으로 도 40의 예에서는, 1프레임분의 주사에 필요로 하는 시간은 통상의 1/2로 단축화되고, 프레임 레이트는 통상의 1라인 순차의 주사를 행하는 경우보다도 2배로 높일 수가 있다.
- [0018] 프레임 레이트의 향상이 도모되면, 그 만큼, 동화상의 화질 향상이 도모된다.

선행기술문헌

발명의 내용

해결하려는 과제

- [0019] 그러나, 도 40에 도시하는 구성에서는, 동시 주사 가능한 주사선의 조를, 복수개 1조의 스위치에 의해 고정적으로 설정하고 있기 때문에, 동시 주사하는 주사선의 조를 자유로 변경할 수가 없다.
- [0020] 또한, 도 40에 도시하는 구성에 의한 표시 패널은, 통상의 1라인 순차의 주사를 행하는 표시 장치와 공통으로 이용할 수가 없다는 문제도 있다. 즉, 프레임 레이트의 향상에 있어서 도 40에 도시하는 구성에 의한 표시 패널을 적용하는 경우, 1라인 순차의 주사를 행하는 제품과 복수라인 동시 구동을 행하는 제품에서 각각 다른 패널을 제조하여야 하여, 결과적으로, 제품의 비용 저감을 도모하는 것이 매우 곤란해진다.
- [0021] 본 발명의 과제는, 복수라인의 동시 구동이 가능한 표시 장치로서, 동시 구동하는 복수라인의 조합을 자유롭게 변경 가능하게 하면서, 복수라인의 동시 주사 및 1라인 순차의 주사의 선택을 가능하게 하여 부품 공용화에 의한 제품의 비용 저감을 모한다는 점이다.

과제의 해결 수단

- [0022] 본 발명에 따르면, 표시 장치가 제공되는데, 상기 표시 장치는: 복수의 주사선과 복수의 신호선을 갖는 화소 어레이부와; 시프트 클록에 의해 지시되는 시프트 타이밍에서 따라 상기 복수의 주사선의 각각에 순차로, 구동 전압을 인가하는 주사선 구동부와; 상기 복수의 신호선을 입력 영상 신호에 의거하여 구동하는 신호선 구동부; 및 1수평라인분의 화상 신호가 표시 출력되는 1수평라인 기간마다 n 회(n 은 2 이상의 자연수)의 상기 시프트 타이밍이 지시되도록 상기 시프트 클록을 조정하는 클록 조정부를 구비한다.
- [0023] 상기한 바와 같이 본 발명에서는, 주사선 구동부에 입력하는 시프트 클록은, 1수평라인 기간에 1회의 시프트 타이밍이 지시되는 상태에서, 1수평라인 기간에 n 회(복수 차례)의 시프트 타이밍이 지시되는 상태로 변경되도록 조정된다. 이것으로, 1수평라인 기간마다 순차로, 인접하는 복수의 주사선의 조가 동시 구동되는 기간이 얻어지도록 할 수가 있다. 즉 이에 의해, 복수라인의 순차로 동시 구동을 실현할 수 있고, 프레임 레이트의 향상을 도모할 수 있다.
- [0024] 여기서, 이와 같은 복수의 수평라인마다의 순차 주사는, 상기한 바와 같이 하여 주사선 구동부에 입력하는 시프트 클록의 조정에 의해 실현할 수 있는 것이다. 즉 이것을 환언하면, 상기 시프트 클록을 비조정(非調整)으로 하면, 통상의 1라인 순차의 구동도 행할 수 있다. 따라서 상기 본 발명에 의하면, 시프트 클록의 조정/비조정에 의해, 복수의 수평라인 순차의 주사와, 통상의 1수평라인 순차의 주사의 전환을 행하는 것도 가능해진다.
- [0025] 또한, 상기 시프트 클록의 조정의 방법에 의해, 동시 구동하는 라인수나 그 조합도 자유롭게 변경할 수 있다.

발명의 효과

- [0026] 상기한 바와 같이 하여 본 발명에 의하면, 1수평라인 기간에 복수의 주사선을 동시 구동함에 의한 프레임 레이트

트의 향상을 도모하는 수법으로서, 주사선 구동부에 입력하는 시프트 클록을 조정한다는 수법을 채택함으로써, 동시 구동하는 라인수나 그 조합을 자유롭게 변경할 수 있다.

[0027]

또한, 상기 본 발명에 의하면, 주사선 구동부에 입력하는 시프트 클록의 조정/비조정 전환에 의해, 복수라인의 동시 주사와 통상의 1라인 순차의 주사와의 전환이 가능해진다. 이와 같이 시프트 클록의 조정/비조정에 의해 통상의 1라인 순차의 주사와의 전환이 가능함에 의해, 1라인 순차의 주사를 행하는 제품과 복수라인 동시 구동을 행하는 제품으로 표시 패널부의 구성은 공통화할 수 있고, 결과로서, 제품의 제조 비용 삭감을 도모할 수 있다.

도면의 간단한 설명

[0028]

도 1은 실시의 형태의 표시 장치가 구비하는 표시 패널의 구성을 도시한 도면.

도 2는 실시의 형태의 게이트 드라이버(주사선 구동부)가 구비하는 시프트 레지스터의 구성을 도시한 도면.

도 3은 통상의 1라인 순차의 주사가 행하여지는 경우에 있어서의 수직방향 스타트 지시 신호(VST), 수직방향 클록(VCK), 플립플롭의 출력 신호(Q0 내지 Q2만)의 관계를 도시한 타이밍 차트.

도 4는 복수라인 동시 구동의 구체적인 양태를 도시한 도면.

도 5는 2라인 동시 구동(잉여 라인이 생기지 않는 조합)을 실현하기 위한 수직방향 클록의 조정 수법에 관해 설명하기 위한 도면.

도 6은 2라인 동시 구동(잉여 라인이 생기는 조합)을 실현하기 위한 수직방향 클록의 조정 수법에 관해 설명하기 위한 도면.

도 7은 실시의 형태의 표시 장치가 구비하는 화소 어레이의 구체적인 화소수의 예를 도시한 도면.

도 8은 실시의 형태의 표시 장치가 구비하는 표시 패널의 구성중 주로 소스 드라이버의 내부 구성을 도시한 도면.

도 9는 실시의 형태의 표시 장치가 구비하는 표시 패널 내의 게이트 드라이버의 내부 구성을 도시한 도면.

도 10은 마스크 신호 생성 회로의 내부 구성을 도시한 도면.

도 11은 1라인 순차의 주사를 행하는 경우의 동작에 관해 설명하기 위한 타이밍 차트.

도 12는 1수평라인 기간에서의 동작에 관해 설명하기 위한 타이밍 차트.

도 13은 마스크 신호에 관해 설명하기 위한 타이밍 차트.

도 14는 수직방향 클록(시프트 클록)의 조정에 의한 2라인 동시 구동(잉여 라인이 생기지 않는 조합)의 실현 수법의 구체예에 관해 설명하기 위한 타이밍 차트.

도 15는 수직방향 클록의 조정에 의한 2라인 동시 구동(잉여 라인이 생기는 조합)의 실현 수법의 구체예에 관해 설명하기 위한 타이밍 차트.

도 16은 실시의 형태로서의 수직방향 클록의 조정 수법을 실현하기 위한 구성에 관해 설명하기 위한 도면.

도 17은 통상의 양극성 구동(종래의 양극성 구동)의 개념도.

도 18은 제 1의 실시의 형태로서의 표시 수법에 관해 설명하기 위한 도면.

도 19는 제 1의 실시의 형태의 표시 수법에 의해 수직방향의 해상도감이 보충되는 것에 관해 설명하기 위한 도면.

도 20은 마찬가지로, 제 1의 실시의 형태의 표시 수법에 의해 수직방향의 해상도감이 보충되는 것에 관해 설명하기 위한 도면.

도 21은 제 1의 실시의 형태의 표시 수법을 채택하는 경우에 있어서의 각 프레임의 표시 화상의 변천을 프레임마다의 구동 극성과 함께 도시한 도면.

도 22는 제 1의 실시의 형태의 표시 장치의 내부 구성을 도시한 도면.

도 23은 제 1의 실시의 형태의 표시 장치가 구비하는 영상 신호 처리부의 내부 구성을 도시한 도면.

- 도 24는 제 1의 실시의 형태의 경우에 있어서의 각 프레임의 표시 타이밍(프레임 2회 출력)과 E/O 전환 신호, 주사 전환 신호, 및 극성 지시 신호의 관계를 도시한 도면.
- 도 25는 제 2의 실시의 형태의 표시 장치의 내부 구성을 도시한 도면.
- 도 26은 제 2의 실시의 형태의 표시 장치가 구비하는 영상 신호 처리부의 내부 구성을 도시한 도면.
- 도 27은 제 3의 실시의 형태의 3D 시스템의 개요를 도시한 도면.
- 도 28은 3D 시스템의 표시 수법에 관해, 통상의 양극성 구동이 채용되는 종래의 표시 수법과, 2라인 동시 구동을 적용한 제 3의 실시의 형태로서의 표시 수법을 도시한 도면.
- 도 29는 제 3의 실시의 형태의 표시 장치의 구성에 관해 설명하기 위한 도면.
- 도 30은 제 3의 실시의 형태의 표시 수법이 채택되는 경우에 있어서의 표시 프레임과 수직방향 클록과 화상 기록 기간(도면중 SIG)의 대응 관계를 도시한 도면.
- 도 31은 제 4의 실시의 형태의 표시 장치의 내부 구성을 도시한 도면.
- 도 32는 3판식에 의한 컬러 화상의 표시(투영)를 행하는 프로젝터 장치의 광학계의 구성을 예시한 도면.
- 도 33은 단판 필드 시컨설 구동에 의해 컬러 화상의 표시(투영)를 행하는 경우의 광학계의 구성을 예시한 도면.
- 도 34는 제 5의 실시의 형태의 표시 수법에 관해 설명하기 위한 도면.
- 도 35는 제 5의 실시의 형태의 표시 장치의 내부 구성을 도시한 도면.
- 도 36은 제 5의 실시의 형태의 표시 장치가 구비하는 영상 신호 처리부의 내부 구성을 도시한 도면.
- 도 37은 단판 필드 시컨설 구동을 행하는 경우에 있어서 1라인 순차의 양극성 구동을 행한 경우의 표시 수법에 관해 설명하기 위한 도면.
- 도 38은 제 6의 실시의 형태의 표시 장치의 내부 구성을 도시한 도면.
- 도 39는 제 6의 실시의 형태의 표시 장치가 구비하는 영상 신호 처리부의 내부 구성을 도시한 도면.
- 도 40은 복수의 주사선을 동시 구동하는 종래예로서의 표시 패널부의 구성을 도시한 도면.

발명을 실시하기 위한 구체적인 내용

- [0029] 이하, 발명을 실시하기 위한 형태(이하 실시의 형태라고 한다)에 관해 설명한다.
- [0030] 또한, 설명은 이하의 순서에 행하는 것으로 한다.
- [0031] <1. 실시의 형태로서의 주사선 구동 수법>
- [0032] [1-1. 표시 패널의 구성]
- [0033] [1-2. 시프트 클록에 의한 1라인 순차 구동]
- [0034] [1-3. 시프트 클록의 조정에 의한 2라인 동시 구동]
- [0035] [1-4. 소스 분할 구동에 관해]
- [0036] [1-5. 2라인 동시 구동을 실현하기 위한 구체적인 구성]
- [0037] [1-6. 양극성(兩極性) 구동에 관해]
- [0038] [1-7. EVEN/ODD 표시]
- [0039] [1-8. 제 1의 실시의 형태의 표시 장치의 구성]
- [0040] [1-9. 제 1의 실시의 형태의 정리]
- [0041] <2. 제 2의 실시의 형태>
- [0042] [2-1. 1라인 순차 구동과의 동적인 전환]

- [0043] [2-2. 표시 장치의 구성]
- [0044] <3. 제 3의 실시의 형태>
- [0045] [3-1. 3D 시스템에의 적용예]
- [0046] [3-2. 표시 장치의 구성]
- [0047] <4. 제 4의 실시의 형태>
- [0048] [4-1. 3D 시스템에서의 1라인 순차 구동과의 동적인 전환]
- [0049] [4-2. 표시 장치의 구성]
- [0050] <5. 제 5의 실시의 형태>
- [0051] [5-1. 단판(單板) 필드 시컨설 구동에의 적용예]
- [0052] [5-2. 표시 장치의 구성]
- [0053] <6. 제 6의 실시의 형태>
- [0054] [6-1. 단판 필드 시컨설 구동시의 1라인 순차 구동과의 동적인 전환]
- [0055] [6-2. 표시 장치의 구성]
- [0056] <7. 변형예>
- [0057] <1. 실시의 형태로서의 주사선 구동 수법>
- [0058] [1-1. 표시 패널의 구성]
- [0059] 도 1은, 실시의 형태의 표시 장치가 구비하는 표시 패널의 구성을 도시하고 있다.
- [0060] 후에 그 전체 구성에 관해 설명하는 실시의 형태로서의 표시 장치는, 액티브 매트릭스 방식에 의한 액정 디스플레이 장치가 된다. 도 1은 이와 같은 액정 디스플레이 장치가 되는 실시의 형태의 표시 장치가 구비하는 액정 표시 패널의 구성을 도시한 것이다.
- [0061] 도시하는 바와 같이 이 경우의 표시 패널은, 화소 어레이(1)와 함께, 게이트 드라이버(2), 및 소스 드라이버(3)를 구비하고 있다.
- [0062] 화소 어레이(1)는, 복수의 주사선과 이들 주사선과 직교하는 복수의 신호선이 형성되며 또한 그들의 교점마다 전압 보존 용량으로서의 콘덴서(C)와 트랜지스터(Tr)(스위칭 소자)의 조가 형성된, 소자 기판을 갖는다. 도시는 생략하였지만, 이 화소 어레이(1)에는, 상기 소자 기판과 대향하는 위치에 대향 기판이 마련되고, 이들 소자 기판과 대향 기판 사이에 액정이 충전되어 구성된다.
- [0063] 이 화소 어레이(1)에서, 상기한 바와 같이 주사선과 신호선의 각 교점에 설어되는 하나의 콘덴서(C)와 트랜지스터(Tr)의 조가, 하나의 화소(P)가 된다.
- [0064] 이 경우, 상기 트랜지스터(Tr)로서는 전계효과 트랜지스터(FET)가 사용되고, 트랜지스터(Tr)의 게이트는 주사선과 접속되고, 소스가 신호선과 접속되고, 또한 드레인이 상기 콘덴서(C)와 접속되어 있다.
- [0065] 또한, 도 1에 도시하는 표시 패널에 있어서, 게이트 드라이버(2)는, 상기 화소 어레이(1)에 형성된 주사선을 구동하기 위해 마련된다.
- [0066] 또한 소스 드라이버(3)는 상기 신호선을 구동하기 위해 마련된다.
- [0067] 상기 게이트 드라이버(2)가 어떤 주사선(주사선(α)이라고 한다)에 대해 전압 인가를 행함으로써(온으로 한다), 주사선(α)에 대해 접속된 트랜지스터(Tr)가 온이 되고, 이에 의해 해당 주사선(α)상에 배열되는 각 화소(P)의 콘덴서(C)에의 전하 축적이 가능한 상태를 얻을 수 있다(액티브 상태). 즉, 이와 같이 게이트 드라이버(2)에 의해 주사선(α)이 액티브가 되는 상태에 있어서, 소스 드라이버(2)가 입력 영상 신호에 응한 신호치에 의해 각 신호선을 구동함으로써, 주사선(α)상에 배열되는 각 화소(P)에 소망하는 신호치를 기록할 수 있다.
- [0068] 여기서, 각 주사선에 대해서는, 도면과 같이 게이트라인이라고도 칭한다. 또는, 주사선은 수평라인이라고도 칭

한다.

- [0069] 여기서, 화소 어레이(1)에서의 가장 상측에 위치하는 주사선을 No.0으로 하여, 각 주사선의 넘버링을 행하고 있다.
- [0070] 또한, 도시는 생략하였지만, 신호선에 대해서는 소스 라인, 또는 수직 라인이라고 칭하고, 지면(紙面)의 가장 좌측에 위치하는 신호선을 No.0으로 하여 넘버링을 행하는 것으로 한다.
- [0071] [1-2.시프트 클록에 의한 1라인 순차 구동]
- [0072] 도 2는, 도 1에 도시한 게이트 드라이버(2)가 구비하는 시프트 레지스터(2A)의 구성을 도시하고 있다.
- [0073] 도시하는 바와 같이 시프트 레지스터(2A)는, 복수의 플립플롭(2a)(지면 상측부터 차례로 2a-0, 2a-1, 2a-2, 2a-3 ...로 한다)로 구성된다. 이 경우, 플립플롭(2a)으로는 D플립플롭이 사용되고 있다.
- [0074] 시프트 레지스터(2A)에 대해서는, 도면중의 수직방향 스타트 지시 신호(VST)가 입력 신호로서 주어지고, 해당 수직방향 스타트 지시 신호(VST)는 가장 상측에 위치하는 플립플롭(2a-0)의 입력 단자(D)에 입력된다. 또한, 각 플립플롭(2a)에는 공통의 시프트 클록으로서, 도면중의 수직방향 클록(VCK)이 입력된다.
- [0075] 그리고 각 플립플롭(2a)의 출력 단자(Q)로부터의 출력 신호는, 다음 단(段)의 플립플롭(2a)의 입력 단자(D)에 입력됨과 함께, 분기되어, 각각 대응하는 No.의 게이트라인에 대해 주어지도록 되어 있다.
- [0076] 이와 같은 시프트 레지스터(2A)를 갖는 게이트 드라이버(2)는, 상기 수직방향 스타트 지시 신호(VST)와 수직방향 클록(VCK)에 따른 타이밍에서 화소 어레이(1)에 있어서의 각 주사선을 구동하게 된다.
- [0077] 도 3은, 통상의 1라인 순차의 주사가 행하여지는 경우에 있어서의 수직방향 스타트 지시 신호(VST), 수직방향 클록(VCK), 및 각 플립플롭(2a)의 출력 신호(Q0 내지 Q2만)의 관계를 도시한 타이밍 차트이다.
- [0078] 우선 이 도면에 있어서, 1수평라인 기간은, 1수평라인분의 화상 신호가 표시 출력되어야 할 기간을 나타낸다. 또한, 1프레임 기간은, 1프레임분의 화상 신호가 표시 출력되어야 할 기간이다.
- [0079] 도시하는 바와 같이 수직방향 스타트 지시 신호(VST)는, 1프레임 기간의 시작 타이밍부터 소정 기간에 걸쳐서 H가 되는 신호가 된다. 즉 수직방향 스타트 지시 신호(VST)는 프레임 주기에 의한 신호가 된다.
- [0080] 또한 수직방향 클록(VCK)은, 도면과 같이 수평라인 주기에 의한 신호가 된다.
- [0081] 여기서, 도 2에 도시한 플립플롭(2a)은, 수직방향 클록(VCK)의 상승 타이밍에서, 입력 단자(D)에 주어지는 신호가 H이면 출력 단자(Q)로부터의 출력 신호를 H로 상승시키고, 역으로 수직방향 클록(VCK)의 상승 타이밍에서 입력 단자(D)에 주어지는 신호가 L이면 출력 단자(Q)로부터의 출력 신호를 L로 하강시킨다.
- [0082] 도 3에 도시하는 바와 같이, 1프레임 기간의 시작 타이밍(1번째의 1수평라인 기간의 시작 타이밍)에서는, 수직방향 스타트 지시 신호(VST), 수직방향 클록(VCK)이 함께 H로 상승한다. 이것으로, 우선은 1번째의 플립플롭(2a-0)의 출력(Q0)이 H로 상승된다. 즉 이에 의해, 우선은 1번째의 게이트라인인 게이트라인0의 구동이 행하여지게 된다.
- [0083] 그리고, 2번째의 수평라인 기간의 시작 타이밍에서 수직방향 클록(VCK)이 H로 상승하면, 1번째의 플립플롭(2a-0)의 출력(Q0)은 L로 하강하고, 한편으로 2번째의 플립플롭(2a-1)의 출력(Q1)은 H로 상승된다. 또한, 3번째의 수평라인 기간에서는, 수직방향 클록(VCK)의 상승에 응하여 플립플롭(2a-1)의 출력(Q1)이 L로 하강하고, 3번째의 플립플롭(2a-2)의 출력(Q2)이 H로 상승된다.
- [0084] 이와 같이 하여 수직방향 클록(VCK)의 상승 타이밍마다, 시프트 레지스터(2A) 내의 각 플립플롭(2a)이 입력치(수직방향 스타트 지시 신호)를 순차로 시프트하여 감에 의해, 1수평라인 기간에 대해 하나의 주사선이 순차 구동되어 가게 된다.
- [0085] 여기서, 수직방향 스타트 지시 신호(VST)의 H펄스는 스타트 펄스라고도 불린다. 이 스타트 펄스는, 적어도 그 길이가 1수평라인 기간보다도 짧게 설정될 필요가 있다. 가령, 스타트 펄스가 1수평라인 기간보다도 길게 된 경우에는, 해당 스타트 펄스가 수직방향 클록(VCK)의 2회째의 상승 타이밍에 걸려 버리고, 그 결과, 1번째의 주사선으로서의 라인0에 대한 구동 전압 인가가 1번째의 수평라인 기간에서 종료하지 않고, 2번째의 수평라인 기간에서도 계속해서 행하여져 버린다. 즉 이 결과, 2번째의 수평라인 기간에서는 2번째의 라인1과 1번째의 라인0의 조방이 구동되어 버려, 1라인 순차의 주사로 할 수가 없게 되어 버린다.

- [0086] [1-3. 시프트 클록의 조정에 의한 2라인 동시 구동]
- [0087] 도 4는, 복수라인 동시 구동의 구체적인 양태를 도시하고 있다.
- [0088] 또한 도 4에서, 도 4의 A에서는 도 1에 도시한 화소 어레이(1)에 형성되는 게이트라인(수평라인)0 내지 게이트라인7까지를 추출하여 도시하고, 도 4의 B에서는 게이트라인0 내지 게이트라인8까지를 추출하여 도시하고 있다.
- [0089] 여기서 이하의 설명에 있어서, 동시 구동하는 라인수는 2라인으로 한다.
- [0090] 2라인을 동시 구동하는 양태로서는, 예를 들면 화소 어레이(1)에 있어서의 수직방향의 유효 화소 수가 짝수라고 가정한 경우에는, 도 4의 A에 도시하는 바와 같이, 잉여 라인이 생기지 않는 조합에 의한 구동과, 도 4의 B와 같이 잉여 라인이 생기는 조합에 의한 구동의 어느 하나가 생각된다.
- [0091] 구체적으로, 도 4의 A의 구동으로서는, 「라인0·라인1」의 조, 「라인2·라인3」의 조, 「라인4·라인5」의 조, 「라인6·라인7」의 조 ...을 동시 구동하는 라인의 조로서, 그것들을 1조씩 순차로 구동하여 간다.
- [0092] 또한, 도 4의 B에 도시하는 구동으로서는, 「라인1·라인2」 「라인3·라인4」 「라인5·라인6」 「라인7·라인8」 ...의 조를 동시 구동하는 라인의 조로서, 그들을 1조씩 순차 구동하여 가는 것이 된다.
- [0093] 본 실시의 형태에서는, 도 4의 A, B에 도시되는 바와 같은 복수라인의 동시 구동을, 게이트 드라이버(2) 내의 시프트 레지스터(2A)에 입력하는 수직방향 클록(VCK)(시프트 클록)의 파형을 조정함으로써 실현한다.
- [0094] 도 5, 도 6은, 2라인 동시 구동을 실현하기 위한 수직방향 클록(VCK)의 조정 수법에 관해 설명하기 위한 도면이고, 도 5는 도 4의 A에 도시한 잉여 라인이 생기지 않는 조합에 의한 동시 구동을 실현하는 경우, 도 6은 도 4의 B에 도시한 잉여 라인이 생기는 조합에 의한 동시 구동을 실현하는 경우에 관해 각각 도시하고 있다.
- [0095] 우선, 도 4의 A에 도시한 잉여 라인이 생기지 않는 조합에 의한 동시 구동을 실현하는 경우, 수직방향 클록(VCK)은, 도 5에 도시되는 바와 같은 파형으로 조정하게 된다.
- [0096] 구체적으로, 이 경우의 수직방향 클록(VCK)으로서는, 1수평라인 기간에 대해 2번의 상승 에지가 얻어지도록 그 파형을 조정하게 된다.
- [0097] 이와 같이 1수평라인 기간에 대해 2번 상승 에지가 얻어지도록 하여 수직방향 클록(VCK)이 조정됨으로써, 도면과 같이 1수평라인 기간마다 순차로, 2라인이 동시 구동된 기간을 얻을 수 있다.
- [0098] 구체적으로, 1번째의 수평라인 기간의 시작 타이밍에서는, 수직방향 스타트 지시 신호(VST)가 H, 수직방향 클록(VCK)이 H가 됨으로써, 1번째의 플립플롭(2a-0)의 출력(Q0)이 H로 상승하고, 계속해서 해당 1번째의 수평라인 기간에서의 수직방향 클록(VCK)의 2번째의 상승 타이밍에서는, 수직방향 스타트 지시 신호(VST)가 H임에 의해 1번째의 플립플롭(2a-0)의 출력(Q0)은 H인 채가 되고, 또한 2번째의 플립플롭(2a-1)의 출력(Q1)은, 상기 출력(Q0)이 H임에 의해 H로 상승한다.
- [0099] 그리고, 2번째의 수평라인 기간에서, 수직방향 클록(VCK)의 1번째의 상승 타이밍에서는, 수직방향 스타트 지시 신호(VST)가 L임에 의해, 상기 출력(Q0)은 L로 하강한다. 또한, 해당 2번째의 수평라인 기간에서의 수직방향 클록(VCK)의 1번째의 상승 타이밍에서는, 상기 출력(Q0)은 H임에 의해, 출력(Q1)은 도면과 같이 H인 채가 된다. 이 출력(Q1)은, 2번째의 수평라인 기간에서의 수직방향 클록(VCK)의 2번째의 상승 타이밍에서, 출력(Q0)이 L임에 의해 L로 하강된다.
- [0100] 이와 같이 하여, 우선은 1번째의 수평라인 기간에서의 수직방향 클록(VCK)의 2번째의 상승 타이밍부터 2번째의 수평라인 기간에서의 수직방향 클록(VCK)의 1번째의 상승 타이밍까지의 사이에 있어서, 「라인0·라인1」의 조가 동시 구동되는 기간을 얻을 수 있게 된다.
- [0101] 또한, 2번째의 수평라인 기간의 시작 타이밍(수직방향 클록(VCK)의 1번째의 상승 타이밍)에서는, 상기 출력(Q1)이 H임에 의해, 3번째의 플립플롭(2a-2)의 출력(Q2)이 H로 상승한다.
- [0102] 그리고, 2번째의 수평라인 기간에서의 수직방향 클록(VCK)의 2번째의 상승 타이밍에서는, 계속해서 상기 출력(Q1)이 H임에 의해 상기 출력(Q2)은 H인 채가 되고, 또한 해당 출력(Q2)이 H임에 의해 3번째의 플립플롭(2a-3)의 출력(Q3)이 H로 상승한다.
- [0103] 계속해서, 3번째의 수평라인 기간의 시작 타이밍에서는, 상기 출력(Q1)이 L임에 의해 상기 출력(Q2)이 L로 하강하고, 또한 해당 시작 타이밍에서는 상기 출력(Q2)이 H임에 의해 상기 출력(Q3)은 H인 채가 된다. 해당 출력

(Q3)은, 3번째의 수평라인 기간에서의 수직방향 클록(VCK)의 2번째의 상승 타이밍에서, 상기 출력(Q2)이 L임에 의해 L로 하강된다.

- [0104] 이와 같이 하여 2번째의 수평라인 기간에서는, 해당 2번째의 수평라인 기간에서의 2번째의 수직방향 클록(VCK)의 상승 타이밍부터 해당 2번째의 수평라인 기간의 종료 타이밍까지의 기간에서, 「라인2·라인3」의 조가 동시 구동되게 된다.
- [0105] 3번째의 수평라인 기간의 이후도 마찬가지로 원리에 의해, 「라인4·라인5」 이후의 각각 인접하는 2라인의 동시 구동이 순차로 행하여져 가게 된다. 이 결과, 도 4의 A에 도시한 바와 같은 잉여 라인이 생기지 않는 조합에 의한 2라인의 동시 구동이 실현된다.
- [0106] 또한, 도 4의 B에 도시한 잉여 라인이 생기는 조합에 의한 동시 구동을 실현한다고 한 경우, 수직방향 클록(VCK)은, 도 6에 도시되는 바와 같은 파형으로 조정하게 된다.
- [0107] 구체적으로, 이 경우의 수직방향 클록(VCK)으로서는, 최초의 1수평라인 기간은 통상의 1라인 순차 주사시와 같은 파형으로 한 다음, 2번째 이후의 각 수평라인 기간에 관해, 1수평라인 기간에 대해 2번의 상승 에지가 얻어지도록 그 파형을 조정하게 된다.
- [0108] 이와 같이 수직방향 클록(VCK)이 조정됨으로써, 도면과 같이 최초의 1수평라인 기간에서는, 출력(Q1)만이 H가 되고, 결과적으로, 라인0이 단체(單體)로 구동되게 된다.
- [0109] 그리고, 2번째 이후의 각 수평라인 기간에서는, 도 5의 경우와 마찬가지로 원리로, 인접하는 2라인의 조가 순차로, 동시에 구동되어 가게 된다. 구체적으로 이 경우는, 「라인1·라인2」의 조, 「라인3·라인4」의 조 ...가 순차로 동시에 구동되어 가게 된다.
- [0110] 이들 도 5, 도 6의 설명으로부터도 분명한 바와 같이, 수직방향 클록(VCK)의 상승이 1수평라인 기간에 대해 2번 얻어지도록 함으로써, 각 수평라인 기간에서 인접하는 2라인이 동시에 구동되는 기간을 얻을 수 있도록 할 수 있다.
- [0111] 단 여기서 주의하여야 할 것은, 수직방향 클록(VCK)의 조정만으로는, 도 5, 도 6중의 색(色)이 붙은 부분이 도시하는 바와 같이, 어떤 2라인의 조의 동시 구동으로부터 다음 조의 2라인의 동시 구동으로 변천할 때에 있어서, 동시 구동되어야 할 것이 아닌 조합에 의한 2라인이 동시 구동되어 버리는 기간이 얻어져 버린다는 것이다.
- [0112] 구체적으로, 도 5의 경우에는, 「라인0·라인1」의 조의 동시 구동으로부터 「라인2·라인3」의 동시 구동으로 변천할 때, 및 「라인2·라인3」의 조의 동시 구동으로부터 「라인4·라인5」의 조의 동시 구동으로 변천할 때에 있어서, 각각, 「라인1·라인2」의 조, 「라인3·라인4」의 조라는 의도하지 않은 조합에 의한 2라인의 조가 동시 구동되어 버리는 기간이 생긴다.
- [0113] 마찬가지로, 도 6의 경우에는, 「라인1·라인2」의 조의 동시 구동으로부터 「라인3·라인4」의 조의 동시 구동으로 변천할 때에 있어서, 「라인2·라인3」의 조라는 의도하지 않은 조합에 의한 2라인의 조가 동시 구동되는 기간이 생겨 버린다.
- [0114] 여기서, 의도한 조합에 의한 2라인이 동시 구동된 기간 내(도면중의 색이 붙은 부분을 제외한 기간)에서 신호선에 대한 신호치 기록을 행하면, 상기 의도하는 조합에 의한 2라인에 화상 표시시키는 것은 가능하다.
- [0115] 그러나, 도면중의 색이 붙은 부분에서는, 의도하는 조합의 2라인중 하측에 위치하는 라인(제 1의 라인이라고 한다)과 그 바로 아래의 라인(제 2의 라인이라고 한다)이 동시 구동되어 버리기 때문에, 이 기간 내에서는, 이미 신호치의 기록이 행하여지고 있는 상기 제 1의 라인측에 축적된 전하의 영향에 의해, 아직 신호치의 기록이 행하여지지 않은 상기 제 2의 라인이 점등하여 버리게 된다. 또한 이 영향으로, 상기 제 1의 라인에서는 기록한 신호치(휘도)와 실제의 발광 휘도에 차가 생겨 버린다.
- [0116] 상기한 바와 같이 제 2의 라인이 점등하여 버린다는 것은, 상기 기간 내에서는 3라인(제 1, 제 2의 라인 및 제 1의 라인의 바로 위의 라인)이 동시에 점등되어 버리게 된다. 또한, 상기한 바와 같이 기록한 휘도와 실제의 발광 휘도에 차가 생긴다는 것은, 상기 제 1의 라인에서는 적정한 화상 표시가 행하여지지 않는다는 것이 된다.
- [0117] 그래서 본 실시의 형태에서는, 도 5, 도 6의 최하단에 도시하는 바와 같은 마스크 신호를 생성하고, 해당 마스크 신호에 의거하여 게이트라인에 공급되는 출력(Q)를 마스크함으로써, 상기한 바와 같은 의도하지 않은 조합에 의한 2라인이 동시 구동되어 버린다는 사태의 발생의 방지를 도모한다.

- [0118] 도 5, 도 6으로부터도 분명한 바와 같이, 의도하지 않은 조합에 의한 2라인이 동시 구동되어 버리는 기간은, 1수평라인 기간 내에서의 수직방향 클럭(VCK)의 1번째의 상승 타이밍부터 2번째의 상승 타이밍까지의 기간과 일치한다. 따라서 상기 마스크 신호로서는, 1수평라인 기간 내에서의 수직방향 클럭(VCK)의 1번째의 상승 타이밍부터 2번째의 상승 타이밍까지의 기간에서 마스크를 지시하는 신호를 생성하면 좋다. 해당 마스크 신호가 가리키는 마스크 기간에서, 대응하는 게이트라인(즉 상기 제 1의 라인, 제 2의 라인의 적어도 어느 한쪽)에 공급되는 출력(Q)를 마스크함으로써, 의도하지 않은 조합에 의한 2라인이 동시 구동되어 버리는 기간이 생기지 않도록 할 수 있다.
- [0119] 또한, 이때, 의도하지 않은 조합에 의한 2라인이 동시 구동되어 버리는 기간의 발생을 방지함에 있어서는, 마스크 신호에 의한 마스크는, 상기 제 1의 라인과 제 2의 라인(즉, 동시 구동하는 라인의 조끼리의 경계에 위치하는 2라인) 중, 적어도 어느 하나 한쪽에 대해 행하면 좋다.
- [0120] 또한 확인을 위해 기술하여 두면, 출력(Q)의 마스크는, 다음 단의 플립플롭(2a)에의 입력측에 대해서는 행하지 않고, 어디까지나 게이트라인측에 공급되는 출력(Q)에 대해서만 행하는 것이다.
- [0121] [1-4.소스 분할 구동에 관해]
- [0122] 이상에서는, 본 실시의 형태로서의 시프트 클럭의 조정에 의한 복수라인 동시 구동의 실현 수법의 개요에 관해 설명하였다.
- [0123] 이하에서는, 상기한 개요 설명에 입각한 뒤, 본 예의 표시 장치의 구체적인 구성에 관해 설명을 행하여 간다. 우선, 도 7, 도 8을 참조하여, 본 예의 표시 장치가 채용하는 소스 분할 구동에 관해 설명하여 둔다.
- [0124] 도 7은, 본 예의 표시 장치가 구비하는 화소 어레이(1)의 구체적인 화소수의 예를 도시한 도면이다.
- [0125] 도시하는 바와 같이 화소 어레이(1)의 수평방향 화소수는 1968화소, 수직방향 화소수는 1104화소이다.
- [0126] 여기서, 본 예에서는 이하에서 설명하는 소스 분할 구동을 행하는 관계로부터, 수평 방향의 화소에 관해서는, 48화소를 1유닛(1H-unit)로서 설정하고 있다. 즉, 1968/48에 의해, 수평방향 화소는 41의 H-unit으로 분할된다.
- [0127] 도 8은, 도 1과 마찬가지로 표시 패널의 구성을 도시한 도면이고, 특히 이 도면에서는 소스 드라이버(3)의 내부 구성을 도시하고 있다.
- [0128] 또한, 이 도 8을 위시하여 이하에서 구성에 관한 설명을 하는 도면에 있어서, 이미 설명 끝난 부분에 관해서는 동일 부호를 붙이고 설명을 생략하는 것으로 한다.
- [0129] 이 도 8에 도시되는 바와 같이, 소스 드라이버(3) 내에는, 소스 분할 구동을 행하기 위한 구성으로서, 분할 구동 소스 드라이버(3a), 구동 화소 선택용 게이트 드라이버(3b), 및 복수의 트랜지스터(Tr)가 마련되어 있다.
- [0130] 여기서, 통상의 신호선 구동은, 1수평라인 기간에서 각 신호선에 일제히 신호치를 줌으로써 행하여지지만, 소스 분할 구동에서는, 신호선의 소정 복수개를 1조로 하여 각 조마다 신호선을 순차 구동하여 가게 된다. 이와 같은 소스 분할 구동의 수법은, 예를 들면 SXRD(Silicon X-tal Reflective Display : 등록상표) 패널이나 LCOS(Liquid Crystal On Silicon) 패널 등에서 채용되고 있다.
- [0131] 이 경우, 상기 분할 구동 소스 드라이버(3a)와 구동 화소 선택용 게이트 드라이버(3b)에 의해 신호선을 소정 복수(m으로 한다 : 도면중에서는 도시의 사정으로부터 $m=3$ 으로 하고 있다)개의 조마다 순차 구동하기 위해, 각 신호선에 대해서는, 신호의 기록을 가능한 상태로 하는 m개의 신호선의 조를 선택하기(즉 임의의 m개의 신호선의 조를 액티브/비액티브로 하기) 위한 트랜지스터(Tr)(이 경우도 FET로 하고 있다)를 삽입하고 있다. 도시하는 바와 같이 트랜지스터(Tr)는, 드레인이 신호선과 접속된 데에, 소스가 상기 분할 구동 소스 드라이버(3a)에 대해 접속되어 있다. 이때, 각 트랜지스터(Tr)의 소스와 상기 분할 구동 소스 드라이버(3a)의 접속은, 도시하는 바와 같이 하여, m개의 신호선의 각 조에 마련되는 m개의 트랜지스터(Tr)의 각 조에서의 1번째의 트랜지스터(Tr), 2번째의 트랜지스터(Tr) ... m번째의 트랜지스터(Tr)마다 각각 공통이 된 라인을 통하여 행하여지고 있다.
- [0132] 또한 트랜지스터(Tr)의 게이트는, 도시하는 바와 같이 하여 m개의 트랜지스터(Tr)의 조마다 각각 공통이 된 라인을 통하여 구동 화소 선택용 게이트 드라이버(3b)에 대해 접속되어 있다.
- [0133] 이와 같은 구성에서는, 1수평라인 기간에서의 신호선의 구동이 다음과 같이 하여 행하여진다. 즉, 구동 화소 선택용 게이트 드라이버(3b)는, m개의 신호선의 조마다 마련된 m개의 트랜지스터(Tr)를 각 조마다 온으로 하여 감으로써, 상기 분할 구동 소스 드라이버(3a)에 의한 신호치의 기록을 행하는 신호선의 조를 순차로 선택하여 간

다. 그리고, 분할 구동 소스 드라이버(3a)는, 입력된 1수평라인분의 화상 신호에 대해, 상기 구동 화소 선택용 게이트 드라이버(3b)에 의해 선택된 m개의 신호선의 각각에 대응하는 화소 위치의 신호치에 의해 상기 m개의 신호선의 각각을 구동한다. 이에 의해, 상기 m개의 신호선의 조마다의 순차의 신호치의 기록이 행하여진다.

- [0134] 이와 같은 구성에 의해, 소스 드라이버로부터의 배선은, 화소 어레이(1)에 마련된 신호선의 갯수만큼 마련할 필요는 없게 상기 m개에 공통화할 수 있고, 예를 들면 배선 레이아웃의 면 등에서 유리하게 할 수가 있다.
- [0135] 여기서, 도 8에서는 도시의 사정으로 $m=3$ 으로 하였지만, 앞서의 도 7의 설명으로부터도 이해되는 바와 같이 본 예에서는 $1H\text{-unit}=48$ 화소로부터 $m=48$ 이 된다.
- [0136] [1-5. 2라인 동시 구동을 실현하기 위한 구체적인 구성]
- [0137] 본 예의 표시 장치로서는, 상기한 바와 같은 소스 분할 구동을 행하는 것을 전제로 한 경우에 대응한 2라인 동시 구동 실현을 위한 구성이 채택된다.
- [0138] 이하에서는, 이와 같이 소스 분할 구동을 행하는 경우에 대응한 2라인 동시 구동 실현을 위한 구성에 관해 설명한다.
- [0139] -게이트 드라이버의 구성-
- [0140] 도 9는, 도 1에 도시한 게이트 드라이버(2)의 내부 구성을 도시하고 있다.
- [0141] 도시하는 바와 같이 게이트 드라이버(2) 내에는, 앞서의 도 2에 도시한 시프트 레지스터(2A)와 함께, 오주사(誤走査) 시작 방지부(2b), 및 각 게이트라인마다에 삽입된 마스크 신호 생성 회로(2c)와 마스크 회로(2d)의 조가 마련되어 있다.
- [0142] 여기서, 이하의 설명에 있어서, 화소 어레이(1)에 있어서의 어떤 No.의 게이트라인에의 출력 신호에 관해서는, 「GATE」의 표기에 뒤이어서 그 No.를 표기하는 것으로 나타낸다. 예를 들면 게이트라인0에의 출력 신호는 신호(GATE0)으로 표기한다는 것이다.
- [0143] 또한, 각 게이트라인마다의 마스크 신호 생성 회로(2c), 마스크 회로(2d)의 구별은, 그들이 삽입된 게이트라인과 같은 No.를 부호에 붙인 것으로 나타낸다. 즉, 예를 들면 게이트라인0에 삽입된 마스크 신호 생성 회로(2c), 마스크 회로(2d)는 각각 마스크 신호 생성 회로(2c-0), 마스크 회로(2d-0)로 나타낸다.
- [0144] 도 9에서, 오주사 시작 방지부(2b)에 대해서는, 수직방향 스타트 지시 신호(VST)가 입력된다. 이 오주사 시작 방지부(2b)는, 수직방향 스타트 지시 신호(VST)에 의해 확실하게 주사 시작이 지시되는 경우에만(구체적으로는 충분히 긴 스타트 펄스가 공급되는 경우에만), 시프트 레지스터(2A)에 대한 주사 시작 지시가 행하여지도록 하여, 예를 들면 노이즈 등의 영향에 의해 잘못된 타이밍에서 주사선의 구동이 시작되어 버리는 것의 방지를 도모하기 위해 마련된다.
- [0145] 도시하는 바와 같이 오주사 시작 방지부(2b) 내에는, 플립플롭(2b-0), 플립플롭(2b-1)에 의한 지연 회로, 및 AND 게이트 회로(2b-AG)가 마련된다. 이 경우, 플립플롭(2b-0, 2b-1)은 D플립플롭이 되고, 플립플롭(2b-0)의 입력 단자(D)에는 수직방향 스타트 지시 신호(VST)가 입력되고, 또한 이들 플립플롭(2b-0, 2b-1)에 대해서는 수직방향 클록(VCK)이 시프트 클록으로서 입력된다. 도시하는 바와 같이 플립플롭(2b-0)의 출력 단자(Q)의 출력은 플립플롭(2b-1)의 입력 단자(Q)에 주어지고, 또한 플립플롭(2b-1)의 출력 단자(Q)의 출력은 AND 게이트 회로(2b-AG)에 입력된다.
- [0146] 또한 오주사 시작 방지부(2b)에서, 수직방향 스타트 지시 신호(VST)는 상기 플립플롭(2b-0)에 대해 입력됨과 함께, AND 게이트 회로(2b-AG)에 대해서도 입력된다. AND 게이트 회로(2b-AG)의 출력은, 시프트 레지스터(2A)(플립플롭(2a-0))에 대해 입력된다.
- [0147] 마스크 신호 생성 회로(2c), 마스크 회로(2d)는, 앞서의 도 5, 도 6에서 설명한 출력(Q)의 마스크를 행하기 위해 마련된다.
- [0148] 도시하는 바와 같이 각 마스크 신호 생성 회로(2c)에 대해서는, 그 부호의 말미에 붙여진 No.와 동일 No.가 붙여진 플립플롭(2a)으로부터의 출력(Q)이 입력된다. 또한, 각 마스크 신호 생성 회로(2c)에는, 수평방향 클록(HCK)도 입력된다.
- [0149] 여기서, 이 수평방향 클록(HCK)은, 도 8에서 설명한 소스 분할 구동(즉 H-unit마다의 분할 구동)을 행하는 경우에 있어서, 각 H-unit을 순차로 선택하여 가는 주기를 나타내는 신호가 된다.

- [0150] 마스크 신호 생성 회로(2c)는 도 5, 도 6에서 설명한 바와 같은 마스크 신호를 생성하고, 이것을 동일 No.가 붙여진 마스크 회로(2d)에 대해 공급한다.
- [0151] 또한, 마스크 신호 생성 회로(2c)의 내부 구성에 관해서는 후술한다.
- [0152] 각 마스크 회로(2d)에는, 그 부호의 말미에 붙여진 No.와 동일 No.가 부호 말미에 붙여진 플립플롭(2a)으로부터의 출력(Q)이 입력된다. 마스크 회로(2d)는, 상기 마스크 신호 생성 회로(2c)에 의해 입력되는 마스크 신호가 나타내는 타이밍에서 상기 출력(Q)을 마스크한다. 마스크 회로(2d)를 통한 출력(Q)(도면중 GATE의 표기)은, 도 1에 도시한 화소 어레이(1)에서의 대응하는 No.의 게이트라인(주사선)에 대해 공급된다.
- [0153] 도 10은, 마스크 신호 생성 회로(2c)의 내부 구성에 관해 설명하기 위한 도면이다.
- [0154] 이 도면에서는, 어떤 No.의 게이트라인(게이트라인x라고 한다)에 대해 마련된 마스크 신호 생성 회로(2c)를 「2c-x」로 하고, 해당 마스크 신호 생성 회로(2c-x)의 내부 구성을 대표하여 나타내고 있다.
- [0155] 또한 이하의 설명에서는 상기를 모방하여, 게이트라인x에 삽입된 마스크 회로(2d)에 관해서는 「2d-x」로 하고, 또한 마스크 회로(2d-x)로부터의 출력 신호를 「GATEx」로 한다. 또한, 마스크 신호 생성 회로(2c-x) 및 마스크 회로(2d-x)에 대해 입력되는 x번째의 플립플롭(2a)에 대해서도 「2a-x」로 하고, 그 플립플롭(2a-x)의 출력(Q)은 「Qx」로 한다. 또한, 마스크 신호 생성 회로(2c-x)에 의해 생성된 마스크 신호는 「Qx-m」로 표기한다.
- [0156] 마스크 신호 생성 회로(2c-x) 내에는, 플립플롭(x-0), 플립플롭(x-1), 플립플롭(x-2)에 의한 지연 회로와, 해당 지연 회로에 의한 출력이 입력되는 반전 회로(x-i)와, 해당 반전 회로(x-i)의 출력과 플립플롭(2a-x)으로부터의 출력(Qx)이 입력되는 NAND 게이트 회로(x-AG)가 마련된다.
- [0157] 상기 지연 회로를 구성하는 플립플롭(x-0, x-1, x-2)의 각각에는, 시프트 클록으로서 수평방향 클록(HCK)이 입력된다. 이 지연 회로는, 상기 플립플롭(x-0)에 입력되는 출력(Qx)을, 상기 수평방향 클록(HCK)에 따라 3클록분 지연시켜서 출력한다.
- [0158] 여기서, 해당 지연 회로에 의한 출력 신호는, 지연 신호(Qx-d)로 한다.
- [0159] 해당 지연 신호(Qx-d)는, 반전 회로(x-i)에서 그 극성이 반전된 후, NAND 게이트 회로(x-AG)에 입력된다. 여기서 반전 회로(x-i)에 의한 출력 신호에 대해서는 반전 신호(Qx-do)로 한다.
- [0160] NAND 게이트 회로(x-AG)는, 상기 반전 신호(Qx-do)와 플립플롭(2a-x)으로부터 입력되는 출력(Qx)이 함께 H일 때만 출력 신호(즉 마스크 신호(Qx-m))를 L으로 하고, 그 밖의 경우는 출력 신호를 H로 한다.
- [0161] -타이밍 차트-
- [0162] 계속해서, 다음의 도 11 내지 도 15의 타이밍 차트를 참조하여, 상기 구성에 의한 게이트 드라이버(2)에 의해 2라인 동시 구동을 실현하는 경우의 각 신호의 파형에 관해 설명하여 둔다.
- [0163] 우선은 도 11에 의해, 통상의 1라인 순차의 구동이 행하여지는 경우의 각 신호의 파형에 관해 설명하여 둔다.
- [0164] 이 도 11에 도시되는 바와 같이, 통상의 1라인 순차의 구동을 행하는 경우에는, 수직방향 클록(VCK)으로서는, 1수평라인 기간에 대해 1번의 상승 타이밍이 얻어지는 신호로 한다.
- [0165] 여기서 주의하여야 할 것은, 이 경우에 있어서의 수직방향 클록(VCK)의 1프레임 기간 내에서의 클록수(H펄스의 수)는, 화소 어레이(1)에 있어서의 수직방향 화소수(즉 수평라인수) 1104보다도 4개 많은 1108(0 내지 1107)로 되어 있는 점이다. 본 예에서는, 1프레임 기간 내에서의 수직방향 클록(VCK)의 3클록째 내지 1106클록째까지의 합계 1104클록분의 기간 내에서, 1수평라인 기간마다의 신호 기록을 행함으로써, 화소 어레이(1)에 있어서의 1104개의 각 수평라인에 대한 신호 기록을 행하도록 되어 있다. 환언하면, 1107클록째 및 0클록째 내지 2클록째의 합계 4클록분의 기간이, 신호 기록이 행하여지지 않는 블랭크 기간으로서 설정되어 있는 것이다(수직방향의 블랭크 기간).
- [0166] 또한, 도면중의 수직방향 스타트 지시 신호(VST)의 입력에 대해서는, 도 9에 도시한 오주사 시작 방지부(2b)에 의한 오주사 시작 방지 동작이 기능한다.
- [0167] 이 경우, 수직방향 스타트 지시 신호(VST)로서는, 도면과 같이 1프레임 기간의 시작 타이밍(수직방향 클록(VCK)의 0클록째의 상승 타이밍)에 응한 타이밍에서 H로 상승하고, 또한 수직방향 클록(VCK)의 3클록째부터 4클록째의 사이의 소요 타이밍에서 L로 하강하는 신호가 된다.

- [0168] 여기서, 이와 같은 수직방향 스타트 지시 신호(VST)의 입력에 응하여서는, 도 9에 도시한 AND 게이트 회로(2b-AG)로부터 출력되고 플립플롭(2a-0)에 입력되는 신호로서는, 도면중의 「D-0입력」이 나타내는 바와 같이, 2클록째의 상승 타이밍에서 H로 상승하며 또한 수직방향 스타트 지시 신호(VST)가 하강 타이밍과 동 타이밍에서 L로 하강하게 된다.
- [0169] 이와 같은 「D-0입력」에 응하여, 도면과 같이 3클록째의 상승 타이밍에서 출력(Q0)이 H로 상승하고, 이에 응하여 이후, 1클록마다 출력(Q1), 출력(Q2) ... 출력(Q1103), 출력(Q1104)이 순차로 상승되어 가고, 그 결과 1라인 순차의 주사가 실현되게 된다.
- [0170] 여기서, 상기 설명으로부터도 이해되는 바와 같이, 이 경우에는 게이트 드라이버(2)에 의한 주사선의 구동을 시작시킴에 있어서, 수직방향 스타트 지시 신호(VST)로서 적어도 3클록분 이상의 길이에 의한 H펄스를 입력할 필요가 있다. 즉, 주사 시작에는 충분히 긴 스타트 펄스의 입력이 필요하게 되어 있고, 이 점에 의해, 노이즈 등의 영향에 의해 잘못된 타이밍에서 주사가 시작되어 버리는 것의 방지가 도모되고 있다.
- [0171] 도 12는, 1수평라인 기간에서의 각 신호의 파형을 도시하고 있다. 이 도면에서는, 수평방향 클록(HCK), 수평방향 스타트 지시 신호(HST)와 함께, 도 8에 도시한 구동 화소 선택용 게이트 드라이버(3b)가 m개1조의 각 트랜지스터(Tr)의 조마다(즉 각 H-unit마다) 출력한 게이트 구동 신호(HQ)중, H-unit0에 대응한 트랜지스터(Tr)의 조에의 구동 신호(HQ0), H-unit(1)에 대응하는 트랜지스터(Tr)의 조에의 구동 신호(HQ1), H-unit(39)에 대응하는 트랜지스터(Tr)의 조에의 구동 신호(HQ39), 및 H-unit(40)에 대응하는 트랜지스터(Tr)의 조에의 구동 신호(HQ40)를 나타내고 있다.
- [0172] 여기서, 도시에 의한 설명은 생략하였지만, 본 예의 경우, 상기 구동 화소 선택용 게이트 드라이버(3b)로서는, 게이트 드라이버(2)와 마찬가지로, 그 내부에는 시프트 레지스터(이 경우는 41단(段)이 된다)가 마련되어 있다. 또한 구동 화소 선택용 게이트 드라이버(3b)에는, 게이트 드라이버(2)에 구비되는 것과 마찬가지로의 오주사 시작 방지부가 마련되고, 상기 시프트 레지스터는, 시프트 레지스터(2A)와 마찬가지로 상기 오주사 시작 방지부를 통한 스타트 지시 신호(이 경우는 상기 수평방향 스타트 지시 신호(HST))에 의거하여 동작을 시작하도록 되어 있다.
- [0173] 확인을 위해 기술하여 두면, 구동 화소 선택용 게이트 드라이버(3b) 내의 시프트 레지스터에 대해서는 상기 수평방향 클록(HCK)이 시프트 클록으로서 입력되고, 따라서 H-unit의 순차의 선택은 수평방향 클록(HCK)의 타이밍에 동기하여 행하여지는 것이다.
- [0174] 이 도 12에 도시되는 바와 같이, 본 예의 경우, 1수평라인 기간 내에서도 블랭크 기간이 마련된다(수평 방향의 블랭크 기간). 구체적으로 이 경우는, 1수평라인 기간은 수평방향 클록(HCK)의 45클록분(0 내지 44)의 기간이 된 데에, 이들 45클록분의 기간중 3클록째 내지 43클록째까지가 신호 기록 기간이 되고, 그 밖의 44클록째 및 0 클록째 내지 2클록째의 합계 4클록분의 기간이 블랭크 기간이 되어 있다.
- [0175] 이 경우도 오주사 시작 방지부가 마련되는 것에 대응하여, 수평방향 스타트 지시 신호(HST)로서는, 도면과 같이 0클록째(수평방향 클록(HCK)이다)의 상승 타이밍에 응한 타이밍에서 상승하고, 3클록째부터 4클록째의 사이의 소요 타이밍에서 L로 하강하는 신호가 출력된다. 이에 의해, 수직방향의 경우와 마찬가지로, 3클록째부터 각 라인의 선택이 시작되도록 되어 있다. 즉 이것으로, 상술한 3클록째 내지 43클록째까지의 신호 기록 기간이 실현된다.
- [0176] 도 13은, 마스크 신호에 관해 설명하기 위한 타이밍 차트이다.
- [0177] 이 도 13에서는, 1라인 순차의 주사를 행하는 경우에 있어서의, 1수평라인 기간 내에서의 수직방향 클록(VCK), 수평방향 클록(HCK), 출력(Q0), 지연 신호(Q0-d), 반전 신호(Q0-do), 마스크 신호(Q0-m), 및 신호(GATE0)의 각 파형의 관계를 도시하고 있다.
- [0178] 또한 이 도면에서는 수직방향 클록(VCK)의 3클록째의 1수평라인 기간(즉 1개째의 라인0의 구동이 행하여져야 할 기간) 내에서의 각 신호의 관계를 나타내고 있다.
- [0179] 또한 이 도면에서는 도면중의 「SIG」에 의해, 각각의 H-unit에 대해 신호 기록이 행하여지는 기간과 블랭크 기간을 도시하고 있다.
- [0180] 앞서의 도 10의 설명으로부터도 이해되는 바와 같이, 지연 신호(Q0-d)는, 플립플롭(2a-0)으로부터의 출력(Q0)을 수평방향 클록(HCK)의 3클록분 지연시킨 신호가 된다.

- [0181] 또한, 반전 신호(Q0-do)는, 상기 지연 신호(Q0-d)를 극성 반전한 것이고, 도면과 같은 신호가 된다.
- [0182] 여기서, 도 10에서 설명한 바와 같이, 마스크 신호(Qx-m)는, 출력(Qx)과 반전 신호(Qx-do)가 함께 H인 때만 L이 되고, 그 밖의 기간은 H가 된다. 이것으로부터 마스크 신호(Q0-m)로서는, 도면과 같이 수평방향 클록(HCK)의 0클록째부터 2클록째까지의 기간만 L, 그 밖의 기간은 H가 되는 신호가 생성된다.
- [0183] 마스크 회로(2d-x)는, 마스크 신호(Qx-m)가 나타내는 마스크 기간에서의 출력(Qx)을 마스크한다. 구체적으로는, 마스크 신호(Qx-m)가 L이 되는 기간에서 출력(Qx)을 마스크한다.
- [0184] 이것으로부터, 도면과 같이 출력(Qx)은, 수평방향 클록(HCK)의 0클록째 내지 2클록째의 기간에서 마스크되고, 그 결과, 게이트라인0에 대해 최종적으로 공급되는 신호(GATE0)의 상승 타이밍은, 도면과 같이 수평방향 클록(HCK)의 3클록째의 상승 타이밍이 되도록 된다.
- [0185] 이와 같이 하여, 마스크 신호(Qx-m)에 의거한 마스크 회로(2d-x)에 의한 마스크 처리가 행하여지는 것에 의해서, 출력(Qx)은, 그 상승 타이밍이 수평방향 클록(HCK)의 3클록분 지연되어 게이트라인x에 대해 출력되게 된다.
- [0186] 여기서, 앞서의 도 9, 도 10에 도시한 구성에 의하면, 1라인 순차의 주사를 행하는 경우에 있어서도 마스크 신호에 의한 마스크가 행하여지게 되지만, 상기 설명으로부터도 이해되는 바와 같이, 1라인 순차의 주사가 행하여지는 경우에 마스크가 행하여지고 있다고 하여도, 게이트라인x에 공급되는 신호(GATEx)로서는, 신호 기록 기간으로서 설정된 3클록째 내지 43클록째에 걸쳐서 H가 되도록 할 수가 있고, 따라서 신호 기록은 정상적으로 행하여지도록 할 수 있다.
- [0187] 즉 이것으로부터도 이해되는 바와 같이, 도 9, 도 10에 도시한 구성에 의하면, 1라인 순차 구동을 행하면 2라인 동시 구동을 행하는 경우와 그 구성은 공통으로 할 수 있다.
- [0188] (수직방향 클록(VCK)의 조정에 의한 2라인 동시 구동의 구체예)
- [0189] 상기에 의해 설명한 1라인 순차 구동시의 동작에 입각하여, 본 예의 경우에 있어서의 수직방향 클록(VCK)의 조정에 의한 2라인 동시 구동의 실현 수법의 구체예에 관해 설명한다.
- [0190] 도 14, 도 15는, 본 예의 경우에 있어서의 수직방향 클록(VCK)의 조정에 의한 2라인 동시 구동의 실현 수법의 구체예에 관해 설명하기 위한 타이밍 차트이고, 도 14는, 동시 구동되는 2라인의 조합을 도 4의 A에 도시한 조합으로 하는 경우에 대응한 타이밍 차트를, 또한 도 15는 동시 구동되는 2라인의 조합을 도 4의 B에 도시한 조합으로 하는 경우에 대응한 타이밍 차트를 각각 도시하고 있다.
- [0191] 도 14에서는, 1프레임 기간 내에서의 4번째의 수평라인 기간(도 11이나 도 13에 도시한 수직방향 클록(VCK)의 3클록째에 상당 : 라인0의 주사가 행하여져야 할 기간)부터 그 다음의 수평라인 기간의 시작 타이밍 부근에 걸친 기간 내에서의, 수직방향 클록(VCK), 수평방향 클록(HCK), 출력(Q0), 출력(Q1), 지연 신호(Q0-d), 지연 신호(Q1-d), 반전 신호(Q0-do), 반전 신호(Q1-do), 마스크 신호(Q0-m), 마스크 신호(Q1-m), 신호(GATE0), 신호(GATE1), 출력(Q2), 출력(Q3), 지연 신호(Q2-d), 지연 신호(Q3-d), 반전 신호(Q2-do), 반전 신호(Q3-do), 마스크 신호(Q2-m), 마스크 신호(Q3-m), 신호(GATE2), 신호(GATE3)의 각 파형의 관계를 도시하고 있다.
- [0192] 또한 도 15에서는, 동 기간 내에서의 수직방향 클록(VCK), 수평방향 클록(HCK), 출력(Q0), 지연 신호(Q0-d), 반전 신호(Q0-do), 마스크 신호(Q0-m), 신호(GATE0), 출력(Q1), 출력(Q2), 지연 신호(Q1-d), 지연 신호(Q2-d), 반전 신호(Q1-do), 반전 신호(Q2-do), 마스크 신호(Q1-m), 마스크 신호(Q2-m), 신호(GATE1), 신호(GATE1)의 각 파형의 관계를 나타내고 있다.
- [0193] 또한 이들 도 14, 도 15에서도 도면중의 「SIG」에 의해 각 H-unit에 신호 기록이 행하여지는 기간과 블랭크 기간의 구별을 나타내고 있다.
- [0194] 여기서 확인을 위해 기술하여 두면, 도시는 생략하였지만, 이 경우로서도 1프레임 기간 내에서의 1번째의 수평라인 기간부터 3번째의 수평라인 기간에 걸친 수직방향 클록(VCK)의 파형은, 도 11에 도시한 것과 마찬가지로 된다.
- [0195] 단, 2라인 동시 구동을 행하는 경우, 1프레임에 대해 필요한 주사 회수는 1라인 순차의 주사를 행하는 경우의 반수(半數)가 된다(도 4의 B의 조합의 경우는 잉여 라인의 관계로 반수+1이 된다). 본 예의 경우, 화소 어레이(1)에 있어서의 수직방향의 유효 화소수는 1104이기 때문에, 그 반수인 552회의 주사가 행하여지면 좋게 된다.
- [0196] 이때, 본 예에서는, 앞서의 도 11의 설명으로부터도 이해되는 바와 같이 1프레임 기간 내에서의 1번째부터 3번

째의 수평라인 기간과 최후의 1수평라인 기간의 합계 4개의 수평라인 기간을 수직방향의 블랭크 기간으로 하고 있기 때문에, 2라인 동시 구동을 행하는 경우에 있어서의 1프레임분의 주사 시간은, 552+4에 의해 556의 수평라인 기간분의 시간 길이가 되게 된다.

- [0197] 우선, 도 14에서, 앞서의 도 4의 A에 도시한 조합에 의한 2라인 동시 구동을 실현한다고 한 경우에는, 수직방향 클록(VCK)으로서는, 앞서의 도 11에 도시한 수평라인 주기의 H펄스에 더하여, 도면과 같이 수평방향 클록(HCK)의 44클록째의 상승 타이밍에 동기하여 상승하고 해당 수평방향 클록의 44클록째의 하강 타이밍에 동기하여 하강하는 H펄스가 부가되도록 한다(이 H펄스를 이하, 조정 펄스라고 칭한다).
- [0198] 이때, 1프레임 기간 내에서의 신호 기록 기간은, 앞서 설명한 바와 같이 주사 회수가 반수가 되는 것을 고려하면, 4번째의 수평라인 기간 내지 555번째의 수평라인 기간이 된다. 따라서 상기 조정 펄스의 부가는, 이들 4번째의 수평라인 기간 내지 555번째의 수평라인 기간을 대상으로 하여 행하여지도록 하게 된다. 즉, 도 11에서의 통상의 1라인 순차 구동을 행하는 경우의 수직방향 클록(VCK)에 대해서는, 3클록째 내지 554클록째에 대해 상기 조정 펄스의 부가를 행하도록 하는 것이다.
- [0199] 여기서, 수평방향 클록(HCK)의 0클록째부터 44클록째까지의 기간을 「1수평라인 기간」으로서 파악하는 것이면, 수직방향 클록(VCK)의 상기 조정 펄스의 상승 타이밍은, 상기 「1수평라인 기간」의 시작 타이밍보다도 앞쪽측으로 어긋나 들어와 있게 되지만, 이 조정 펄스의 상승 타이밍은, 수평라인 주기로 방문하고 있는 것이고, 따라서 도 14에 도시하는 수직방향 클록(VCK)으로서는, 앞서의 도 5나 도 6에서 도시한 것과 마찬가지로, 1수평라인 「기간」에 대해 2번의 상승 타이밍을 얻을 수 있도록 되어 있는 것에 차이는 없다.
- [0200] 이 도 14에 도시하는 바와 같은 수직방향 클록(VCK)이 됨으로써, 도면과 같이 출력(Q0)으로서는, 3번째의 수평라인 기간(도 11의 수직방향 클록(VCK)의 2클록째에 상당)에서의 수평방향 클록(HCK)의 44클록째의 상승 타이밍(조정 펄스의 상승 타이밍)에서 상승하도록 된다. 그리고 이에 응하여, 출력(Q1)은, 4번째의 수평라인 기간에서의 수평방향 클록(HCK)의 0클록째의 상승 타이밍(수직방향 클록(VCK)의 상기 조정 펄스의 다음의 H펄스의 상승 타이밍)에서 상승하도록 된다.
- [0201] 또한 마스크 신호(Q0-m)는, 상기 출력(Q0)의 상승 타이밍부터 수평방향 클록(HCK)의 3클록분의 기간에 걸쳐서 L, 그 밖의 기간은 H가 되는 신호가 된다. 마찬가지로 마스크 신호(Q1-m)는, 상기 출력(Q1)의 상승 타이밍부터 수평방향 클록(HCK)의 3클록분의 기간에 걸쳐서 L, 그 밖의 기간은 H가 되는 신호가 된다.
- [0202] 이 결과, 신호(GATE0), 신호(GATE1)는, 4번째의 수평라인 기간에서의 수평방향 클록(HCK)의 2클록째의 상승 타이밍, 3클록째의 상승 타이밍에서 각각 상승하게 된다.
- [0203] 또한 이 경우, 상기 출력(Q0)의 하강 타이밍(즉 신호(GATE0)의 하강 타이밍)은, 4번째의 수평라인 기간의 최후부에서 부가되는 조정 펄스의 상승 타이밍과 일치하게 된다. 또한, 출력(Q1)의 하강 타이밍(신호(GATE1)의 하강 타이밍)은, 상기 4번째의 수평라인 기간에서 부가된 조정 펄스의 다음의 상승 타이밍과 일치하는 것이 된다.
- [0204] 또한, 상기 4번째의 수평라인 기간의 최후부에서 부가된 조정 펄스의 상승 타이밍에서는, 출력(Q1)이 H인 것에 응하여, 출력(Q2)이 H로 상승한다. 그리고, 수직방향 클록(VCK)에서의 상기 4번째의 수평라인 기간에 부가된 조정 펄스의 다음의 상승 타이밍에서는, 상기 출력(Q2)이 H임에 의해, 출력(Q3)이 상승하게 된다.
- [0205] 이때, 마스크 신호(Q2-m)는, 상기 출력(Q2)의 상승 타이밍부터 수평방향 클록(HCK)의 3클록분의 기간에 걸쳐서 L, 그 밖의 기간은 H가 되는 신호가 된다. 또한 마스크 신호(Q3-m)로서도, 상기 출력(Q3)의 상승 타이밍부터 수평방향 클록(HCK)의 3클록분의 기간에 걸쳐서 L이고 그 이외의 기간은 H가 되는 신호가 된다.
- [0206] 이 결과, 신호(GATE2), 신호(GATE3)는, 5번째의 수평라인 기간에서의 수평방향 클록(HCK)의 2클록째의 상승 타이밍, 3클록째의 상승 타이밍에서 각각 상승하게 된다.
- [0207] 이 도 14에 의해, 본 예의 수직방향 클록(VCK)의 조정 및 출력(Qx)의 마스크에 의하면, 1수평라인 기간 내에서의 신호 기록 기간으로서 설정된 수평방향 클록(HCK)의 3클록째 내지 43클록째의 기간 내에서, 인접하는 2라인을 동시 구동할 수가 있고, 또한 의도하지 않은 조합에 의한 2라인이 동시 구동되어 버리는 기간이 생기지 않도록 할 수 있는 것을 이해할 수 있다.
- [0208] 또한, 앞서의 도 4의 B에 도시한 조합에 의한 2라인의 동시 구동을 행하는 경우, 수직방향 클록(VCK)는, 다음의 도 15에 도시하는 바와 같이 조정하게 된다.
- [0209] 구체적으로 이 경우의 수직방향 클록(VCK)으로서는, 1프레임 기간 내에서의 1번째의 수평라인 기간 내지 4번째

의 수평라인 기간까지는 앞서의 도 11과 마찬가지로 1수평라인 기간에 대해 1회의 상승 타이밍이 얻어지도록(즉 조정 펄스의 부가를 행하지 않는다) 하고 나서, 5번째의 수평라인 기간 이후에서 도 14와 마찬가지로의 조정 펄스의 부가를 행하도록 한다.

- [0210] 여기서, 본 예의 경우에 있어서, 도 4의 B의 조합에 의해 2라인 동시 구동을 행하도록 한 때에는, 화소 어레이(1)에 있어서의 라인0과 라인551이 잉여 라인이 된다. 즉 이 경우의 주사는, 도 4의 A의 조합에 의해 2라인 동시 구동을 행하는 경우보다도 1라인분 여분으로 행할 필요가 있다.
- [0211] 이 점으로부터도 이해되는 바와 같이, 이 경우에 있어서의 상기 조정 펄스의 부가는, 상기5번째의 수평라인 기간부터 556번째의 수평라인 기간에 걸쳐서 행하는 것이고, 결국은 도 11에 도시한 바와 같은 통상의 수직방향 클록(VCK)에 대해서는, 그 3클록째 내지 555클록째에 걸쳐서 상기 조정 펄스의 부가를 행하는 것이다.
- [0212] 또한 이것으로부터 이해되는 바와 같이, 이 경우에는 1프레임 기간 내에서의 최후의 수평라인 기간이 블랭크 기간이 아니게 된다.
- [0213] 도 15에 도시하는 수직방향 클록(VCK)이 됨으로써, 출력(Q0), 마스크 신호(Q0-m), 및 신호(GATE0)로서는, 앞서의 도 13과 마찬가지로의 파형이 된다.
- [0214] 단 이 경우, 4번째의 수평라인 기간의 최후에는 조정 펄스의 부가가 행하여지기 때문에, 출력(Q0) 및 마스크 신호(Q0-m)의 하강 타이밍은, 해당 조정 펄스의 상승 타이밍(즉 4번째의 수평라인 기간에서의 수평방향 클록(HCK)의 44클록째의 상승 타이밍)과 일치하게 된다.
- [0215] 또한, 상기 조정 펄스의 부가에 의해, 출력(Q1)은, 도면과 같이 해당 조정 펄스의 상승 타이밍에서 상승하도록 된다. 또한, 출력(Q2)은, 수직방향 클록(VSK)의 상기 조정 펄스의 직후의 상승 타이밍(5번째의 수평라인 기간의 시작 타이밍)에서, 상기 출력(Q1)이 H인 것에 수반하여 H로 상승하도록 된다.
- [0216] 이때, 마스크 신호(Q1-m)는, 상기 출력(Q1)의 상승 타이밍부터 수평방향 클록(HCK)의 3클록분의 기간에 걸쳐서 L이 되고 그 밖의 기간은 H가 되는 신호가 된다. 마찬가지로 마스크 신호(Q2-m)는, 상기 출력(Q2)의 상승 타이밍부터 수평방향 클록(HCK)의 3클록분의 기간에 걸쳐서 L이고 그 이외의 기간은 H가 되는 신호가 된다.
- [0217] 이 결과, 신호(GATE1), 신호(GATE2)는, 도면과 같이 5번째의 수평라인 기간에서의 수평방향 클록(HCK)의 2클록째의 상승 타이밍, 3클록째의 상승 타이밍에서 각각 상승하게 된다.
- [0218] 이와 같이 하여 도 4의 B의 조합에 의해 2라인 동시 구동을 행하는 경우에 있어서도, 본 예의 수직방향 클록(VCK)의 조정 및 출력(Qx)의 마스크에 의하면, 1수평라인 기간 내에서 신호 기록 기간으로서 설정된 수평방향 클록(HCK)의 3클록째 내지 43클록째의 기간 내에서, 인접하는 2라인을 동시 구동할 수 있고, 또한 의도하지 않은 조합에 의한 2라인이 동시 구동되어 버리는 기간이 생기지 않도록할 수 있다는 것을 이해할 수 있다.
- [0219] -시프트 클록의 조정에 관한 구성의 설명-
- [0220] 도 16은, 상기에 의해 설명한 수직방향 클록(VCK)의 조정을 실현하기 위한 구성에 관해 설명하기 위한 도면이다.
- [0221] 또한 이 도 16에서는, 본 실시의 형태의 표시 장치의 내부 구성중, 화소 어레이(1), 게이트 드라이버(2), 소스 드라이버(3)에 의한 표시 패널과, 클록 조정에 관한 구성만을 추출하여 도시하고 있다.
- [0222] 본 실시의 형태의 표시 장치에 있어서, 클록 조정을 실현하기 위한 구성으로서, 도면중의 주사 제어부(5)와 클록 조정 회로(4)가 해당한다.
- [0223] 주사 제어부(5)는, 표시 패널에서의 주사선의 순차 구동, 및 H-unit마다의 신호치의 순차로 기록에 대한 타이밍을 지시하기 위한 타이밍 신호로서, 수직방향 클록, 수직방향 스타트 지시 신호(VST), 수평방향 클록(HCK), 수평방향 스타트 지시 신호(HST)를 출력한다.
- [0224] 여기서, 상기 수직방향 클록은, 도 11에 도시한 바와 같은 1라인 순차 주사를 실현하기 위한 통상의 수직방향 클록(즉 조정 펄스가 부가되지 않은 상태)이고, 클록 조정 회로(4)가 출력하는 수직방향 클록(VCK)과 구별한다.
- [0225] 후술도 하는 바와 같이, 주사 제어부(5)는, 입력 영상 신호로부터 얻어지는 동기 신호(수직 동기 신호, 수평 동기 신호)에 의거하여 이들의 각 타이밍 신호를 생성·출력하게 된다.
- [0226] 또한 주사 제어부(5)는, 주사 전환 신호를 출력한다.

- [0227] 여기서, 후술도 하는 바와 같이, 제 1의 실시의 형태에서는, 2라인의 동시 구동으로서, 앞서의 도 4의 A에 도시한 조합과 도 4의 B에 도시한 조합에 의한 구동을 전환하고 행하게 된다. 이 주사 전환 신호는, 동시 구동한 2라인의 조합으로서, 도 4의 A에 도시한 조합과 도 4의 B에 도시한 조합의 전환을 지시하는 신호가 된다.
- [0228] 도시하는 바와 같이 주사 제어부(5)로부터 출력된 수직방향 클록, 수평방향 클록(HCK), 및 주사 전환 신호는, 클록 조정 회로(4)에 대해 공급된다.
- [0229] 또한, 상기 수평방향 클록(HCK)은, 게이트 드라이버(2), 및 소스 드라이버(3)에 대해서도 공급된다.
- [0230] 또한, 수직방향 스타트 지시 신호(VST)는 게이트 드라이버(2)에 대해 공급된다.
- [0231] 또한, 수평방향 스타트 지시 신호(HST)는 소스 드라이버(3)에 대해 공급된다.
- [0232] 또한, 앞서의 도 12에서 설명한 바와 같이, 본 예의 경우, 소스 드라이버(3) 내에는 게이트 드라이버(2)와 마찬가지로, 그 내부에 시프트 레지스터(이 경우는 41단)와 오주사 시작 방지부가 마련되어 있다. 상기 수평방향 클록(HCK)은, 상기 시프트 레지스터에 대한 시프트 클록으로서 입력되고, 이에 의해 H-unit의 순차의 선택은 수평방향 클록(HCK)의 타이밍에 동기하여 행하여진다.
- [0233] 또한 상기 오주사 시작 방지부에는, 수평방향 스타트 지시 신호(HST)가 그 입력 신호로서 주어지고 또한 수평방향 클록(HCK)이 시프트 클록으로서 주어진다. 그리고 해당 오주사 시작 방지부의 출력이 상기 시프트 레지스터에의 입력 신호로서 주어진다. 이와 같은 구성에 의해, 앞서의 도 12에 도시한 바와 같은 타이밍에서 의한 각 H-unit에 대한 신호 기록이 실현되게 되어 있다.
- [0234] 클록 조정 회로(4)는, 주사 제어부(5)로부터 공급되는 수직방향 클록, 수평방향 클록(HCK), 및 주사 전환 신호에 의거하여, 앞서의 도 4의 A에 도시한 조합에 의한 2라인 동시 구동을 실현하기 위한 도 14에 도시한 수직방향 클록(VCK), 또는 앞서의 도 4의 B에 도시한 조합에 의한 2라인 동시 구동을 실현하기 위한 도 15에 도시한 수직방향 클록(VCK)를 생성한다.
- [0235] 구체적으로, 클록 조정 회로(4)는, 상기 주사 전환 신호에 의해 도 4의 A에 도시한 바와 같은 잉여 라인이 생기지 않는 조합에 의한 2라인 동시 구동이 지시된 경우는, 주사 제어부(5)가 출력하는 수직방향 클록의 556클록마다의 주기를 1주기로 하여, 각 주기마다, 선두 3클록분은 조정 펄스의 부가를 행하지 않고 3클록째(4번째의 클록) 내지 554클록째(555번째의 클록)까지를 대상으로 한 조정 펄스의 부가를 행한다.
- [0236] 또한 주사 전환 신호에 의해 도 4의 B에 도시한 바와 같은 잉여 라인이 생기는 조합에 의한 2라인 동시 구동이 지시된 경우는, 마찬가지로 상기 수직방향 클록의 556클록의 주기를 1주기로 하여, 각 주기마다, 선두 3클록분은 조정 펄스의 부가를 행하지 않고 3클록째(4번째의 클록) 내지 555클록째(556번째의 클록)까지를 대상으로 한 조정 펄스의 부가를 행한다.
- [0237] 클록 조정 회로(4)를 통한 수직방향 클록은, 수직방향 클록(VCK)으로서 게이트 드라이버(2)에 대해 공급된다.
- [0238] 이와 같은 구성에 의해, 상기 주사 전환 신호의 지시에 응하여, 도 4의 A의 동시 구동의 조합에 대응한 도 14에 도시한 바와 같은 각 라인의 구동과, 도 4의 B의 동시 구동의 조합에 대응한 도 15에 도시한 바와 같은 각 라인의 구동을 전환하여 행할 수 있다.
- [0239] [1-6. 양극성(兩極性) 구동에 관해]
- [0240] 본 실시의 형태의 표시 장치에서는, 표시 패널의 구동은 이른바 양극성 구동(bipolar driving)으로 행하게 된다.
- [0241] 여기서, 양극성 구동은, 예를 들면 LCOS 패널이나 SXRD 패널 등에서 채용되는 구동 수법이고, 기록 전압의 DC 밸런스를 잡기 위한 구동 수법으로서 알려져 있다.
- [0242] 도 17은, 통상의 양극성 구동(종래의 양극성 구동)의 개념도를 도시하고 있다.
- [0243] 예를 들면 입력 영상 신호의 프레임 레이트가 60Hz(fps)라고 하면, 양극성 구동에서는, 도면과 같이 120Hz의 주기로 기록 전압의 극성을 반전시키게 된다. 그리고 나서, 동일 프레임을 2번나오게 함에 의해, 기록 전압의 DC 밸런스를 잡도록 되어 있다.
- [0244] 구체적으로, 도면중의 프레임1에 대해 보면, 이 경우는 60Hz가 되는 1프레임 기간 내(대략 16.6msec)에서, 그 전반(前半)의 기간에서는 프레임1의 화상 신호를 정극성에 의해 기록하고, 후반의 기간에서는 같은 프레임1의

화상 신호를 음극성에 의해 기록함으로써, 동일 프레임 화상에 관해 정/부 양극성에 의한 기록을 행하고, 결과로서 기록 전압의 정부의 극성을 상쇄하여 DC 밸런스를 확보한다는 것이다.

[0245] [1-7. EVEN/ODD 표시]

[0246] 지금까지의 설명으로부터도 이해되는 바와 같이, 본 실시의 형태에서는, 프레임 레이트의 향상에 의한 동화질 향상을 도모하기 위해, 복수라인을 동시 구동한다는 수법을 채택하는 것으로 하고 있다.

[0247] 단 본 실시의 형태에서는, 단지 복수라인을 동시 구동할 뿐이 아니라, 동시 구동한 복수라인의 조합을 순차로 변경한다는 수법을 채택하는 것으로 하고 있다. 구체적으로 본 실시의 형태에서는, 1수평라인 기간 내에 동시 구동하는 라인수는 2라인으로 하고, 또한, 프레임 주기로(동일 프레임 화상의 표시마다) 동시 구동하는 라인의 조합을 변경한다.

[0248] 또한 확인을 위해 기술하여 두면, 복수라인을 동시 구동하는 수법을 채택하는 경우, 화소 어레이(1)에 있어서의 수평라인수나 동시 구동한 라인수의 설정에 의해, 동시 구동할 수 없는 잉여의 라인(즉 동시 구동 라인수로서 설정한 라인분의 동시 구동을 할 수가 없는 부분)가 발생하는 경우가 있다. 본 예의 경우, 화소 어레이(1)에 있어서의 수평라인수는 짝수이면서 또한 동시 구동하는 라인수는 [2]이기 때문에, 도 4의 B에 도시하는 구동을 행하는 경우에 동시 구동할 수 없는 라인이 생기게 된다(도면중의 라인0과 도시는 생략한 라인(1103)). 이들 잉여의 라인에 관해서는 단체로 구동한다. 또는, 동시 구동한 라인수가 3 이상이 되고, 잉여 라인의 수가 2 이상이 되는 경우에는, 그러한 잉여 라인을 동시 구동할 수도 있다.

[0249] 또한, 상기한 설명으로부터도 이해되는 바와 같이, 특히 수평라인수가 홀수인 경우에는, 동시 구동한 라인의 조합으로서는 「잉여 라인이 생기지 않는 조합」이 존재하지 않는 경우가 있고, 따라서 그 경우는 동시 구동하는 라인의 조합이 전부 「잉여 라인이 생기는 조합」이 된다. 즉 이 경우에는, 그들의 「잉여 라인이 생기는 조합」 사이에서 동시 구동한 라인의 조합을 변경하게 된다.

[0250] 여기서, 복수라인을 동시 구동한 수법을 채택하는 경우는, 수직방향에 있어서의 해상도의 저하는 피할 수가 없게 된다. 예를 들면 단순히 생각해서, 2라인 동시 구동을 행하는 경우에는, 수직방향의 해상도는 1/2로 저하되어 버린다.

[0251] 그래서 본 실시의 형태에서는, 이와 같은 2라인 동시 구동시의 수직방향의 해상도의 저하를 보충하기 위해, 상기한 바와 같이 프레임 주기로 동시 구동 라인의 조합을 순서대로 변경하는 것에 아울러서, 표시하여야 할 화상 측에도 공리를 집중하는 것으로 하고 있다.

[0252] 도 18은, 그 구체적인 수법에 관해 설명하기 위한 도면이다.

[0253] 이 도 18에 도시되는 바와 같이, 본 실시의 형태에서는, 1장제의 프레임 화상(프레임1)에 관해서는, 짝수(EVEN)라인을 슈아냄 출력하고, 해당 EVEN 라인의 슈아냄 출력에서의 각 라인의 신호치를, 2라인 1조의 각 동시 구동 라인에 적용시켜서 표시 출력을 행한다. 구체적으로는, 슈아냄 처리에 의해 얻은 라인0의 화상 신호는 「라인0·라인1」의 조에 적용시키고, 라인2의 화상 신호는 「라인2·라인3」의 조에 적용시킨다는 바와 같이, 입력 화상측과 표시 출력 화상측 사이에서 각 라인의 수직방향에 있어서의 순서의 정합성이 확보되도록, 각 동시 구동 라인의 구동 타이밍과 각 라인의 신호치의 기록 타이밍과의 대응이 취하여지도록 한다.

[0254] 그리고, 2장제의 프레임 화상(프레임2)에 관해서는, 기본적으로는 홀수(ODD)라인을 슈아냄 출력하고, 해당 ODD 라인의 슈아냄 출력에서의 각 라인의 신호치를 2라인 1조의 각 동시 구동 라인에 적용시켜서 표시 출력을 행한다. 이와 같은 ODD 라인의 출력시에 있어서도, 입력 화상측과 표시 출력 화상측 사이에서 각 라인의 수직방향에 있어서의 순서의 정합성이 확보되도록, 각 라인(주사선)의 구동 타이밍과 각 라인의 신호치의 기록 타이밍과의 대응이 취해지도록 한다.

[0255] 이후의 프레임 화상에 대해서도 마찬가지로, EVEN 라인의 슈아냄 출력 → ODD 라인의 슈아냄 출력 → EVEN 라인의 슈아냄 출력을 교대로 반복하여 간다.

[0256] 여기서, 도 18에서, ODD 라인의 슈아냄 화상을 표시 출력한 프레임 기간으로서의, 잉여 라인이 생기는 조합의 동시 구동이 행하여지는 프레임 기간에는, 도면중의 라인0과 함께, 라인(1103)이 잉여 라인이 된다. 이때, 상기에 의해 설명한 바와 같이 각 동시 구동 라인의 조에 대해 각 ODD 라인의 신호치를 적용시켜 가면, 최후의 라인(1103)의 신호치는 잉여 라인으로서의 No.1103의 주사선으로 밖에 적용시켜지지 않게 된다. 이 때문에, 입력 프레임 화상에 있어서의 가장 No.가 큰 ODD 라인의 신호치에 관해서는, 상기한 바와 같이 하여 최종적으로 남아있

는 1개의 잉여 라인(가장 라인 No.가 큰 주사선)의 구동시에 있어서 기록하는 것으로 한다.

- [0257] 또한 이 경우, 잉여 라인으로서의 라인0에 대해서는, 적용시켜야 할 신호치가 존재하지 않게 된다. 즉, 이대로는 라인0은 비표시가 되어 버린다.
- [0258] 그래서, 이와 같이 잉여 라인이 생기는 조합에서 2라인을 동시 구동한 경우에는, 입력 화상중의 ODD 라인을 숨아냄 출력함과 함께, 라인0의 신호치도 출력한다. 그리고 나서, 이와 같이 출력된 라인0의 신호치를, 도면과 같이 라인0에 대해 기록하는 것으로 한다.
- [0259] 이와 같이 하여 제 1의 실시의 형태에서는, 동시 구동하는 라인의 조합을 프레임 주기로 교대로 변경하면서, 입력 프레임 화상의 EVEN 라인만이 기록(표시)/ODD 라인의 기록이 마찬가지로 프레임 주기로 교대로 전환되도록 하여 행하여지도록 하고 있다. 이와 같이 함으로써, 망막(網膜)에의 축적 시간 내에서 화소 중심(重心)을 어긋나게 할 수가 있고, 말하자면 인터레이스 방식과 같은 표시 수법을 실현할 수가 있다. 즉 이에 의해, 단지 복수 라인을 동시 구동한 수법으로 하는 경우에는 1/2로 저감하여 버리는 수직방향의 해상도감(解像度感)을 보충할 수 있다. 환언하면, 단지 복수라인을 동시 구동한 수법을 채택하는 경우와 비교하고, 수직방향에 있어서의 해상도감의 향상을 도모할 수 있고, 그 만큼 화질의 향상을 도모할 수 있는 것이다.
- [0260] 여기서, 도 18에 의해 설명한 표시 수법에 의해 수직방향의 해상도감이 보충되는 것에 대해, 다음의 도 19 및 도 20을 참조하여 설명하여 둔다.
- [0261] 예를 들면 도 19의 A에 도시하는 바와 같은 입력 화상이 있는 경우, 도 18에서 설명한 프레임 주기에서의 동시 구동 라인의 조의 변경 및 EVEN 라인 표시/ODD 라인 표시의 변경을 행하면, 표시 화상으로서의 도 19의 B에 도시하는 것과 도 19의 C에 도시하는 것의 2가지가 생길 수 있게 된다.
- [0262] 구체적으로, 도 19의 B는, 동시 구동하는 2라인의 조합을 잉여 라인이 생기지 않는 조합으로 하면서, EVEN 라인의 숨아냄 출력에 의거하여 각 신호선을 구동하는 경우의 표시 화상이다. 또한, 도 19의 C는 동시 구동하는 2라인의 조합을 잉여 라인이 생기는 조합으로 하면서, ODD 라인의 숨아냄 출력에 의거하여 각 신호선을 구동하는 (본 예에서는 라인0에는 입력 화상의 라인0의 신호치를 기록하는 것으로 하고 있다) 경우의 표시 화상이다.
- [0263] 또한, 여기서는 도시의 사정상, 수직방향의 화소수는 20(0 내지 19)으로 하고 있다.
- [0264] 여기서, 이하의 설명에서는, 도 19의 B에 도시하는 바와 같은 EVEN 라인의 숨아냄 출력에 의거한 각 신호선의 구동이 행하여지는 프레임에 대해서는 「EVEN 프레임」이라고 칭한다.
- [0265] 또한, 도 19의 C에 도시하는 바와 같은 ODD 라인의 숨아냄 출력에 의거한 각 신호선의 구동이 행하여지는 프레임에 대해서는 「ODD 프레임」이라고 칭한다.
- [0266] 도 20은, 도 19의 B에 도시하는 EVEN 프레임과 도 19의 C에 도시하는 ODD 프레임의 겹친 화상을 도시하고 있다.
- [0267] 이 도 20과 앞서의 도 19의 B, 도 19의 C의 각각을 비교하여 분명한 바와 같이, 도 20에 도시하는 겹친 화상(즉 실제로 관측되는 화상)은, 2라인 동시 구동에 의해 얻어지는 EVEN 프레임 단체, ODD 프레임 단체보다도 수직방향의 해상도감이 향상하는 것이 된다.
- [0268] 이와 같이 하여, 도 18에서 설명한 프레임 주기로의 동시 구동 라인의 조의 변경 및 EVEN 라인 표시/ODD 라인 표시의 변경을 행함으로써, 단지 2라인을 동시 구동한다고 한 경우보다도 수직방향의 해상도감을 향상시킬 수 있다.
- [0269] 여기서, 본 실시의 형태에서는, 표시 패널의 구동 수법으로서, 양극성 구동이 채용되는 것이다. 앞서 기술한 바와 같이 양극성 구동은, 동일한 프레임 화상에 관해 정/부 양극성에 의한 기록을 행함으로써, DC 밸런스를 확보하는 구동 수법이다.
- [0270] 확인을 위해, 다음의 도 21에서, 이와 같은 양극성 구동이 채용되는 경우에 있어서, 도 18에서 설명한 바와 같은 EVEN 프레임/ODD 프레임의 프레임 주기로의 전환을 행하는 경우의 각 프레임의 표시 화상의 변천을, 프레임 마다의 구동 극성과 함께 도시하여 둔다.
- [0271] 우선 본 예의 경우는, 2라인을 동시 구동하는 수법을 채택하기 때문에, 프레임 레이트는 통상의 양극성 구동(도 17)를 행하는 경우와 비교하여 2배로 향상할 수 있다. 즉, 통상의 양극성 구동시의 프레임 레이트가 60fps라고 하면, 본 실시의 형태의 경우는 120fps로 향상할 수 있다.
- [0272] 즉 이에 대응시켜서, 이 경우의 표시 장치에 대해서는, 120fps의 입력 영상 신호를 입력하게 된다. 즉, 이 경우

의 프레임 주기는 120Hz이다.

- [0273] 또한, 도 17을 참조하면 알 수 있는 바와 같이, 구동 극성은, 프레임 주기의 1/2의 주기로 변경하게 된다. 즉 이 경우, 구동 극성은 도 21에 도시되는 바와 같이 240Hz의 주기로 변경하게 된다.
- [0274] 그리고 나서, 이 경우는 프레임 주기로 EVEN 프레임과 ODD 프레임을 교대로 표시 출력하기 때문에, 도면과 같이 프레임1에 관해서는 그 EVEN 프레임의 표시 출력을 정/부 쌍방의 기록에 의해 행하고, 또한 프레임2에 관해서는 그 ODD 프레임의 표시 출력을 정/부 쌍방의 기록에 의해 행하는 것이 된다.
- [0275] 도시는 생략하였지만, 프레임3 이후도 마찬가지로, 이 도면에 도시하는 바와 같은 프레임 주기로의 EVEN 프레임 표시 출력과 ODD 프레임 표시 출력의 교대의 전환을 반복하게 된다.
- [0276] 여기서, EVEN 프레임과 ODD 프레임의 나오게 하는 방법으로서, 도면과 같이, 동일 프레임 화상에 관한 표시 기간(1프레임분의 주사 기간×2)에는 EVEN/ODD의 전환을 행하지 않고, 다른 프레임의 표시로 변천할 때에 EVEN/ODD의 전환을 행하는 것으로 하고 있다. 이것은, 「주사」의 면에서 보면, 동일 프레임 화상에 관한 주사가 2회 행하여질 때마다, EVEN/ODD의 전환을 행하고 있다고 파악할 수도 있다.
- [0277] 즉, 상기한 바와 같은 제 1의 실시의 형태로서의 구동 수법(표시 수법)은, 동일 프레임 화상에 관해 행하여지는 2회의 1프레임분의 주사를 각각 정극성과 음극성의 구동 극성에 의해 행하면서, 한편으로, 이와 같이 동일 프레임 화상에 관해 행하여지는 2회의 1프레임분의 주사가 행하여질 때마다 EVEN 프레임/ODD 프레임의 전환을 행하고 있다고도 파악할 수 있다.
- [0278] [1-8. 제 1의 실시의 형태의 표시 장치의 구성]
- [0279] 도 22는, 제 1의 실시의 형태로서의 표시 장치의 내부 구성을 도시한 도면이다.
- [0280] 도시하는 바와 같이 하여 본 실시의 형태의 표시 장치에는, 앞서의 도 16에 도시한 화소 어레이(1), 게이트 드라이버(2), 소스 드라이버(3), 클록 조정 회로(4), 및 주사 제어부(5)와 함께, 영상 신호 처리부(6)가 구비된다.
- [0281] 여기서, 상술한 바와 같이 본 실시의 형태에서는 표시 패널의 구동이 양극성 구동에 의해 행하여진다. 이에 대응하고, 이 경우의 소스 드라이버(3)로서는, 도면중의 극성 지시 신호에 응한 구동 극성에 의해 각 신호선에 대한 신호치의 기록을 행하도록 구성된다.
- [0282] 이 극성 구동 신호는, 도시하는 바와 같이 주사 제어부(5)가 생성·출력한다.
- [0283] 주사 제어부(5)는, 앞서의 도 16에서 설명한 각종의 타이밍 신호나 주사 전환 신호의 생성에 더하여, 상기 극성 지시 신호, 및 도면중의 E/O 전환 신호(EVEN/ODD 전환 신호)의 생성도 행한다.
- [0284] 또한, 주사 제어부(5)에 의한 이들 각 신호의 구체적인 생성 동작에 관해서는 후술한다.
- [0285] 영상 신호 처리부(6)에는, 입력 영상 신호가 주어진다.
- [0286] 앞서의 도 21에서도 기술한 바와 같이, 본 실시의 형태에 있어서 입력 영상 신호로서는 120fps의 프레임 레이트에 의한 신호를 입력하게 된다.
- [0287] 영상 신호 처리부(6)는, 상기 입력 영상 신호에 관한 동기 분리 처리, 및 주사 제어부(5)가 생성·출력하는 E/O 전환 신호에 의거한 EVEN 라인 또는 ODD 라인의 속아냄 처리를 행한다.
- [0288] 도 23은, 영상 신호 처리부(6)의 내부 구성을 도시하고 있다.
- [0289] 도시하는 바와 같이 영상 신호 처리부(6) 내에는, 프레임 2회 출력부(7), 프레임 버퍼(8), 라인 속아냄 처리부(9), 라인 버퍼(10), 및 동기 분리 회로(11)가 마련된다.
- [0290] 영상 신호 처리부(6) 내에서, 입력 영상 신호는 동기 분리 회로(11)와 함께 프레임 2회 출력부(7)에 대해 공급된다.
- [0291] 동기 분리 회로(11)는, 상기 입력 영상 신호로부터 수직 동기 신호, 수평 동기 신호의 각 동기 신호를 분리한다. 동기 분리 회로(11)에 의해 분리된 동기 신호는 도 22에 도시한 주사 제어부(5)에 공급된다.
- [0292] 상기 프레임 2회 출력부(7), 프레임 버퍼(8), 라인 속아냄 처리부(9), 및 라인 버퍼(10)는, 입력 영상 신호에 의거하여 얻어지는 프레임 화상 신호에 관해, 그 짝수번째의 수평라인 또는 홀수번째의 수평라인을 속아낸 결과

를 2회 연속하여 출력하는 라인 슈아냄·2회 출력부로서 기능한다.

- [0293] 구체적으로, 상기 프레임 2회 출력부(7)는, 상기 입력 영상 신호에 의거하여 얻어지는 프레임 화상 신호를 프레임 버퍼(8)에 축적하고, 동일한 프레임 화상 신호를 2번나오게 한다. 프레임 2회 출력부(7)에 의해 2번나오게 된 프레임 화상 신호는, 라인 슈아냄 처리부(9)에 대해 공급된다.
- [0294] 라인 슈아냄 처리부(9)는, 주사 제어부(5)로부터 공급되는 E/O 전환 신호에 의거하여, 입력되는 프레임 화상 신호의 짝수번째의 수평라인의 화상 신호, 또는 홀수번째의 수평라인 및 라인0의 화상 신호의 어느 하나를 택일적으로 출력한다.
- [0295] 구체적으로는, 상기 E/O 전환 신호에 의해 EVEN이 지시된 경우에는, 도면중의 라인 버퍼(10)를 이용하여, 입력 프레임 화상의 라인0, 라인2, 라인4 ... 라인(1102)의 화상 신호를 차례로 출력한다. 또한 상기 E/O 전환 신호에 의해 ODD가 지시된 경우에는, 라인 버퍼(10)를 이용하여 입력 프레임 화상의 라인0, 및 라인1, 라인3, 라인5 ... 라인(1103)의 화상 신호를 차례로 출력한다.
- [0296] 설명을 도 22로 되돌린다.
- [0297] 주사 제어부(5)는, 앞서의 도 16에서 설명한 바와 같이, 수직방향 클록, 수직방향 스타트 지시 신호(VST), 수평방향 클록(HCK), 수평방향 스타트 지시 신호(HST)의 각 타이밍 신호와, 주사 전환 신호를 생성한다.
- [0298] 주사 제어부(5)는, 이들 각 타이밍 신호 및 주사 전환 신호를, 영상 신호 처리부(6) 내의 동기 분리 회로(11)로부터 공급되는 동기 신호에 의거하여 생성한다. 본 실시의 형태의 경우, 상기 수직방향 스타트 지시 신호(VST)로서는, 도 21에 도시한 바와 같은 1프레임 기간 내에서 2번의 주사가 실행되기 위해, 프레임 주기(수직 동기 신호의 1주기)의 1/2의 주기로 스타트 펄스가 출력되는 신호를 생성하게 된다.
- [0299] 또한 주사 제어부(5)는, 상기 동기 분리 회로(11)로부터의 동기 신호에 의거하여, 주사 전환 신호, 및 E/O 전환 신호를 생성한다.
- [0300] 구체적으로, 상기 주사 전환 신호로서는, 상기 동기 신호에 의거한 프레임 주기로 교대로 2라인 동시 구동의 조합의 변경을 지시하는 신호를 생성한다. 또한 상기 E/O 전환 신호로서는, 상기 동기 신호에 의거한 프레임 주기로 EVEN/ODD를 교대로 지시하는 신호를 생성한다.
- [0301] 또한 주사 제어부(5)는, 상기 동기 신호에 의거하여 극성 지시 신호를 생성한다. 이 극성 지시 신호로서는, 상기 동기 신호에 의거한 프레임 주기의 1/2의 주기로 교대로 정극성/부극성을 지시하는 신호를 생성한다.
- [0302] 확인을 위해, 도 24에 상기 주사 제어부(5)의 제어에 의거한 구동이 행하여지는 경우의 각 프레임의 표시 타이밍(프레임 2회 출력)과 E/O 전환 신호, 주사 전환 신호, 및 극성 지시 신호의 관계를 나타내고 한다.
- [0303] 또한 이 도 24에서는 도시의 사정상, 프레임1 내지 프레임4까지의 4프레임 기간 내에서의 각 프레임과 각 신호의 관계를 도시하고 있다.
- [0304] 도시하는 바와 같이 이 경우의 E/O 전환 신호, 주사 전환 신호로서는, 「프레임1·프레임1」 「프레임2·프레임2」 「프레임3·프레임3」 「프레임4·프레임4」의, 각각 동일 프레임 화상에 관해 1프레임분의 주사가 2회 행하여지는 기간마다 EVEN/ODD가 전환하고, 동시 구동 라인의 조합의 변경을 지시하는 신호가 된다.
- [0305] 한편으로 극성 지시 신호로서는, E/O 전환 신호나 주사 전환 신호의 1/2의 주기로 정극성/부극성의 전환을 지시하는 신호가 된다.
- [0306] [1-9. 제 1의 실시의 형태의 정리]
- [0307] 상기한 바와 같이 하여 본 실시의 형태에 의하면, 1수평라인 기간에 복수의 주사선을 동시 구동함에 의한 프레임 레이트의 향상을 도모하는 수법으로서, 게이트 드라이버(2)에 입력하는 시프트 클록을 조정한다는 수법을 채택함으로써, 동시 구동하는 라인수나 그 조합을 자유롭게 변경할 수 있다.
- [0308] 또한, 본 실시의 형태에 의하면, 게이트 드라이버(2)에 입력하는 시프트 클록의 조정/비조정의 전환에 의해, 복수라인의 동시 주사와 통상의 1라인 순차의 주사와의 전환이 가능해진다. 이와 같이 시프트 클록의 조정/비조정에 의해 통상의 1라인 순차의 주사와의 전환이 가능함에 의해, 1라인 순차의 주사를 행하는 제품과 복수라인 동시 구동을 행하는 제품에서 표시 패널부의 구성은 공통화할 수 있고, 결과로서, 제품의 제조 비용 삭감을 도모할 수 있다.
- [0309] 또한, 본 실시의 형태에서는, 각 게이트라인(주사선)에 대해 마스크 신호 생성 회로(2c)와 마스크 회로(2d)에

의한 마스크부를 삽입한 것으로 함으로써, 상기 시프트 클록의 조정에 의한 복수라인의 동시 구동이 행하여지는 경우에 있어서, 의도하지 않은 조합에 의한 라인이 동시 구동되어 버린다는 사태의 발생의 방지가 도모된다. 즉 이에 의해, EVEN 프레임, ODD 프레임으로서의 화상이 적정하게 표시 출력되도록 도모할 수 있다.

[0310] 또한 본 실시의 형태에서는, ODD 프레임의 표시시에 있어서, 잉여 라인으로서의 라인0의 구동시에 있어서 입력 화상의 라인0의 신호치를 기록하는 것으로 하고 있지만, 이것으로, 잉여 라인이 비표시로 되어 버리는 것의 방지가 도모된다.

[0311] <2. 제 2의 실시의 형태>

[0312] [2-1. 1라인 순차 구동과의 동적인 전환]

[0313] 계속해서, 제 2의 실시의 형태에 관해 설명한다.

[0314] 제 2의 실시의 형태는, 제 1의 실시의 형태에서 설명한 2라인 동시 구동에 의한 EVEN 프레임/ODD 프레임의 표시 출력과, 통상의 양극성 구동(1라인 순차 구동 및 입력 화상의 전(全)라인 표시)과의 동적인 전환을 행하는 것이다.

[0315] 여기서, 제 1의 실시의 형태에서 설명한 2라인 동시 구동에 의하면, 프레임 레이트의 향상에 의해 동화상의 화질 향상을 도모할 수가 있지만, 예를 들면 정지화상 등 프레임 화상 사이의 상관성의 비교적 낮은 화상이 입력된 때에는, 수직방향에 있어서의 해상도감의 저하가 눈에 띄고, 그에 의한 화질의 저하가 피할 수가 없는 것으로 되어 버린다.

[0316] 그래서 제 2의 실시의 형태에서는, 정지화로 간주할 수 있는 화상(프레임 사이의 상관성이 높은 화상)인지, 동화상으로 간주할 수 있는 화상(프레임 사이의 상관성이 낮은 화상)인지에 관해 평가를 행하고, 해당 평가의 결과에 의거하여, 정지화상에 대응하여서는 통상의 양극성 구동을 행하고, 동화상에 대응하여서는 제 1의 실시의 형태에서 설명한 2라인 동시 구동(EVEN 프레임/ODD 프레임의 표시 출력)을 행한다.

[0317] 이와 같이 정지화상/동화상의 구별에 응하여 통상 구동과 2라인 동시 구동의 전환을 행함으로써, 정지화상에 관한 해상도의 저하의 방지를 도모하면서 프레임 레이트의 향상에 의한 동화질 향상이 도모되도록 할 수가 있다.

[0318] [2-2. 표시 장치의 구성]

[0319] 도 25는, 상기에 의해 설명한 제 2의 실시의 형태로서의 구동 수법을 실현하기 위한 제 2의 실시의 형태로서의 표시 장치의 내부 구성을 도시하고 있다.

[0320] 도시하는 바와 같이 제 2의 실시의 형태의 표시 장치에는, 도 22에 도시한 제 1의 실시의 형태의 표시 장치와 마찬가지로 화소 어레이(1), 게이트 드라이버(2), 소스 드라이버(3)가 구비된 데에, 주사 제어부(12), 클록 조정 회로(13), 입력 프레임 레이트 전환 처리부(14), 영상 신호 처리부(15), 영상 평가 회로(16), 및 주사 모드 판정 회로(17)가 구비된다.

[0321] 여기서, 예를 들면 통상의 양극성 구동시의 프레임 레이트가 60Hz에 대응하는 것이라고 하면, 상기한 바와 같이 통상의 양극성 구동, 제 1의 실시의 형태의 구동의 전환을 행한다는 것은, 프레임 레이트가 60Hz/120Hz의 사이에서 전환되는 것을 의미한다(도 17, 도 21을 참조).

[0322] 이에 응하여, 제 2의 실시의 형태의 표시 장치는, 입력 영상 신호의 프레임 레이트를 전환하기 위한 입력 프레임 레이트 전환 처리부(14)를 구비하고 있다.

[0323] 여기서, 이 경우의 입력 영상 신호의 프레임 레이트는 높은측에 맞추는 것으로 하고, 도면과 같이 120fps에 의한 것을 입력하도록 되어 있다.

[0324] 또한, 제 2의 실시의 형태의 표시 장치에는, 정지화/동화의 판정과 그에 응한 주사 모드의 지시를 행하기 위한 구성으로서, 영상 평가 회로(16)와 주사 모드 판정 회로(17)가 구비되어 있다.

[0325] 영상 평가 회로(16)는, 상기 입력 영상 신호에 관해, 복수의 프레임 화상 사이의 상관성을 나타내는 평가치를 계산하고, 그 결과를 주사 모드 판정 회로(17)에 출력한다. 여기서 상기 평가치는, 예를 들면 인접하는 2개의 프레임 화상을 1조로 하여 각 조마다 그들 프레임 화상 사이의 차를 계산하고, 그것에 의해 구한 각 조의 차의 값을 합계함으로써 구할 수 있다. 이와 같이 하여 구해지는 평가치는, 그 값이 「0」에 가깝을수록 상관성이 높은 것을 나타내는 것이 된다.

[0326] 주사 모드 판정 회로(17)는, 상기 영상 평가 회로(16)에 의해 계산된 평가치에 의거하여, 「통상 주사 모드」

「2라인 동시 주사 모드」의 전환을 지시하는 주사 모드 전환 신호를 생성하고 출력한다. 즉 상기 평가치에 의거하여, 입력 화상이 정지화상이라고 간주되는 경우에는, 상기 주사 모드 전환 신호로서 「통상 주사 모드」를 지시하는 신호를 출력한다. 또한 입력 화상이 동화상이라고 간주되는 경우에는 상기 주사 모드 전환 신호로서 「2라인 동시 주사 모드」를 지시하는 신호를 출력한다.

- [0327] 구체적으로, 주사 모드 판정 회로(17)는, 상기한 바와 같이 「0」이 가장 상관성이 높은 것을 나타내는 평가치가 입력되는 경우에는, 정지화상/동화상의 판정을 행하기 위한 임계치(Th)가 설정되고, 상기 평가치가 임계치(Th) 이하이라면 「통상 주사 모드」를 지시하는 주사 모드 전환 신호를 출력하고, 상기 평가치가 임계치(Th)보다 크면 「2라인 동시 주사 모드」를 지시하는 주사 모드 전환 신호를 출력한다.
- [0328] 도시하는 바와 같이 주사 모드 판정 회로(17)에 의해 출력된 주사 모드 전환 신호는, 주사 제어부(12), 입력 프레임 레이트 전환 처리부(14), 영상 신호 처리부(15), 및 클록 조정 회로(13)에 대해 공급된다.
- [0329] 입력 프레임 레이트 전환 처리부(14)는, 상기 주사 모드 판정 회로(17)에 의해 공급되는 주사 모드 전환 신호에 의거하여, 입력 영상 신호의 프레임 레이트에 관한 전환을 행한다.
- [0330] 구체적으로, 입력 프레임 레이트 전환 처리부(14)는, 상기 주사 모드 전환 신호에 의해 「통상 주사 모드」가 지시되는 경우에는, 상기 입력 영상 신호에서의 프레임 화상에 관해, 시간 축방향으로 인접하는 2개의 프레임 화상마다 그들의 화상의 평균치를 계산하고, 이에 의해 각 2개의 프레임 화상의 조로부터 각각 하나의 프레임 화상을 얻는다. 즉 이에 의해 입력 영상 신호의 프레임 레이트를 1/2로 저하시키는(120fps → 60fps의 전환) 것이다.
- [0331] 여기서, 입력 프레임 레이트 전환 처리부(14)는, 이와 같은 프레임 레이트의 전환에 의하여 동기 신호에 관한 조정도 행하게 된다.
- [0332] 또한 입력 프레임 레이트 전환 처리부(14)는, 상기 주사 모드 전환 신호에 의해 「2라인 동시 주사 모드」가 지시되는 경우에는, 입력 영상 신호를 그대로 출력하게 된다.
- [0333] 영상 신호 처리부(15)에는, 상기 입력 프레임 레이트 전환 처리부(14)를 통한 입력 영상 신호가 입력된다.
- [0334] 도 26은, 영상 신호 처리부(15)의 내부 구성을 도시하고 있다.
- [0335] 도시하는 바와 같이 영상 신호 처리부(15)에는, 제 1의 실시의 형태(도 23)에서 설명한 동기 분리 회로(11), 프레임 2회 출력부(7), 프레임 버퍼(8), 및 라인 버퍼(10)가 마련되어 있다. 이 경우는, 도 23의 영상 신호 처리부(6)가 구비하고 있던 라인 슈아냄 처리부(9)에 대신하여, 라인 슈아냄 처리부(18)가 마련되어 있다.
- [0336] 도시하는 바와 같이 라인 슈아냄 처리부(18)에는, 프레임 2회 출력부(7)로부터의 출력과 주사 모드 전환 신호가 입력된다.
- [0337] 라인 슈아냄 처리부(18)는, E/O 전환 신호에 의거하여 라인 버퍼(10)를 이용한 EVEN 라인/ODD 라인(+라인0)의 슈아냄 출력을 행하는 점에 관해서는 앞서의 도 23에 도시한 라인 슈아냄 처리부(9)와 마찬가지로이지만, 도 25에 도시한 주사 모드 판정 회로(17)로부터의 주사 모드 전환 신호에 의거하여, 라인 슈아냄 출력/통상 출력의 전환을 행하는 점이 상기 라인 슈아냄 처리부(9)의 경우와 다르다. 즉, 라인 슈아냄 처리부(18)는, 주사 모드 전환 신호에 의해 「2라인 동시 주사 모드」가 지시되는 경우에는, E/O 전환 신호에 의한 지시에 의거하여 EVEN 라인/ODD 라인(+라인0)의 슈아냄 출력을 행한다.
- [0338] 한편, 상기 주사 모드 전환 신호에 의해 「통상 주사 모드」가 지시되는 경우에는, 상기 통상 출력으로서, 입력된 프레임 화상을 그대로 출력한다.
- [0339] 도 25로 되돌아와, 주사 제어부(12)는, 주사 모드 판정 회로(17)로부터의 주사 모드 전환 신호가 「2라인 동시 주사 모드」를 지시하는 경우에는, 제 1의 실시의 형태의 경우의 주사 제어부(5)와 마찬가지로의 동작을 행한다. 환언하면, 이 주사 제어부(12)는, 상기 주사 모드 전환 신호에 의해 「통상 주사 모드」가 지시되는 경우에 대응한 동작을 행하는 점이 제 1의 실시의 형태의 주사 제어부(5)와는 다르다.
- [0340] 여기서, 「2라인 동시 주사 모드」와 「통상 주사 모드」의 전환에 응하여서는, 프레임 레이트가 변경됨에 수반하여, 수직방향 스타트 지시 신호(VST), 극성 지시 신호, E/O 전환 신호는, 그들 모드 사이에서 그 주기가 변경되어야 할 것이 된다.
- [0341] 단, 앞서 기술한 바와 같이, 이 경우는 프레임 레이트 전환 처리부(14)에 의해, 프레임 레이트의 조정에 의하여

동기 신호에 관한 조정도 행하여지기 때문에, 해당 조정된 동기 신호에 의거한 프레임 주기에 따라, 제 1의 실시의 형태의 주사 제어부(5)와 마찬가지로의 신호 생성 처리를 행하면, 자연히 상기 각 신호의 「2라인 동시 주사 모드」 「통상 주사 모드」의 전환에 응한 주기의 변경이 이루어진다.

- [0342] 즉 이 경우의 주사 제어부(12)로서도, 상기 수직방향 스타트 지시 신호(VST)에 관해서는 상기 동기 신호에 의거한 프레임 주기(수직 동기 신호의 1주기)의 1/2의 주기로 스타트 펄스가 출력된 신호를 생성·출력하고, 상기 극성 지시 신호에 대해서도, 상기 동기 신호에 의거한 프레임 주기의 1/2의 주기로 교대로 정극성/부극성을 지시하는 신호를 생성·출력하면 좋다.
- [0343] 또한, 상기 E/O 전환 신호로서는, 상기 동기 신호에 의거한 프레임 주기로 교대로 EVEN/ODD를 지시하는 신호를 생성·출력한다.
- [0344] 또한, 「2라인 동시 주사 모드」와 「통상 주사 모드」에서는, 1프레임분의 주사 회수가 변경되는 것에 수반하여, 수평방향 스타트 지시 신호(HST)에 의한 스타트 펄스의 출력 상태를 변경하여야 할 것이 된다.
- [0345] 체적으로, 「2라인 동시 주사 모드」시에는, 화소 어레이(1)의 수직방향 화소수=1104라고 하면, 양극성 구동에 수반하여 동일 프레임 화상에 관해 회 행하여지는 1프레임분의 주사 회수는 552(EVEN 프레임) 또는 553(ODD 프레임)이 되고, 또한 「통상 주사 모드」시에는, 동일 프레임 화상에 관해 2회 행하여지는 1프레임분의 주사 회수는 1104가 된다.
- [0346] 이때, 「1프레임분의 주사」를 행하여야 할 기간 내에서는 도 11에 도시한 바와 같은 블랭크 기간이 설정되기 때문에, 「2라인 동시 주사 모드」시에 있어서의 수평방향 스타트 지시 신호(HST)의 스타트 펄스로서는, 552회 또는 553회의 연속 출력 → 상기 블랭크 기간에서의 비출력 → 552회 또는 553회의 연속 출력 ...을 반복하게 된다. 한편, 「통상 주사 모드」시에 있어서의 수평방향 스타트 지시 신호(HST)의 스타트 펄스로서는, 1104회의 연속 출력 → 상기 블랭크 기간에서의 비출력 → 1104회의 연속 출력 ...을 반복하게 된다.
- [0347] 이 경우의 주사 제어부(12)는, 「2라인 동시 주사 모드」의 지시, 「통상 주사 모드」의 지시 구별에 응하여, 이와 같은 수평방향 스타트 지시 신호(HST)의 출력 상태의 전환을 행한다.
- [0348] 또한 도 25에서, 클록 조정 회로(13)로서는, 주사 모드 전환 신호에 의해 「2라인 동시 주사 모드」가 지시되는 경우에는, 제 1의 실시의 형태의 클록 조정 회로(4)와 마찬가지로, 주사 전환 신호에 의한 동시 구동 라인의 조합의 지시 구별에 응하여 수직방향 클록에 대한 조정 펄스의 부가를 행하여 수직방향 클록(VCK)를 출력한다.
- [0349] 한편으로, 상기 주사 모드 전환 신호에 의해 「통상 주사 모드」가 지시되는 경우에는, 수직방향 클록에 대한 조정 펄스의 부가는 행하지 않고 이것을 그대로 수직방향 클록(VCK)으로서 게이트 드라이버(2)에 대해 출력한다.
- [0350] <3. 제 3의 실시의 형태>
- [0351] [3-1. 3D 시스템에의 적용예]
- [0352] 계속해서, 제 3의 실시의 형태에 관해 설명한다.
- [0353] 제 3의 실시의 형태는, 2라인 동시 구동에 의한 주사 시간의 단축화 기술을, 3D 시스템(3D 표시 시스템)에 적용하는 것이다.
- [0354] 도 27은, 제 3의 실시의 형태의 3D 시스템의 개요를 도시하고 있다.
- [0355] 도 27에서, 제 3의 실시의 형태의 3D 시스템은, 적어도 도면중의 표시 장치(20), 액티브 안경(21)을 갖고 구성된다. 이 경우, 표시 장치(20)는, 프로젝터 장치로서 구성되어 있고, 이 경우의 3D 시스템에서는, 해당 표시 장치(20)에 의한 투영 화상을 비추기 위한 스크린(22)이 사용된다.
- [0356] 또한, 상기 액티브 안경(21)은, 오른쪽눈용 렌즈부와 왼쪽눈용 렌즈부에 각각 셔터(오른쪽눈측 셔터(S-R), 왼쪽눈측 셔터(S-L) : 도 29를 참조)가 마련되고, 이들 오른쪽눈측 셔터(S-R), 왼쪽눈측 셔터(S-L)가 각각 표시 장치(20)로부터의 셔터 제어 신호에 의해 지시되는 타이밍에서 온/오프하도록 되어 있다.
- [0357] 도 28은, 3D 시스템의 표시 수법에 관해 설명하기 위한 도면이고, 도 28의 A는 통상의 양극성 구동이 채용되는 종래의 표시 수법을, 또한 도 28의 B는 본 예의 2라인 동시 구동을 적용한 경우의 제 3의 실시의 형태로서의 표시 수법을 도시하고 있다.
- [0358] 여기서, 도 27에 도시한 바와 같은 3D 시스템에 있어서, 표시 장치(20)는, 3D 표시용의 화상으로서, 오른쪽눈용

의 프레임 화상(R)과 왼쪽눈용의 프레임 화상(L)을 교대로 표시 출력한다. 이때, 액티브 안경(21)측에서는, 상기 오른쪽눈용의 프레임 화상의 표시시에는 오른쪽눈측 셔터(S-R)를 온 하고, 상기 왼쪽눈용의 프레임 화상의 표시시에는 왼쪽눈측 셔터(S-L)를 온하게 된다. 이에 의해, 액티브 안경(21)의 장착자(装着者)에게는, 스크린(22)에 투영되는 화상이 입체적으로 지각된다.

[0359] 이 전체에 입각한 뒤, 우선 도 28의 A의 종래 수법에 관해 설명하여 둔다.

[0360] 여기서, 이 경우도 프레임 레이트는 60fps으로 하고 있다.

[0361] 통상의 양극성 구동을 행하는 종래 수법에서는, 상기한 바와 같이 하여 오른쪽눈용 프레임 화상(R)과 왼쪽눈용 프레임 화상(L)을 교대로 표시 출력함에 있어서, 도면과 같이 1장째의 오른쪽눈용 프레임 화상(R-1)을 1라인 순차로 정/부 양극성으로 기록하고, 그 후, 1장째의 왼쪽눈용 프레임 화상(L-1)을 마찬가지로 1라인 순차로 정/부 양극성으로 기록하게 된다. 이후도 마찬가지로, 1라인 순차로 또한 정/부 양극성의 기록에 의해 2장째의 오른쪽눈용 프레임 화상(R-2) → 2장째의 왼쪽눈용 프레임 화상(L-2) ...으로 차례로 기록을 행하여 간다.

[0362] 이 한편으로, 오른쪽눈측 셔터(S-R), 왼쪽눈측 셔터(S-L)의 온/오프 타이밍은, 도면에 도시되는 것이 된다. 구체적으로, 오른쪽눈측 셔터(S-R)에 관해서는, 1장의 오른쪽눈용 프레임 화상(R)에 관한 1회분의 주사(즉 이 경우는 정극성측의 주사)가 완료된 후의 소정 타이밍에서 온으로 하고, 해당 오른쪽눈용 프레임 화상(R)의 표시기간의 종료 타이밍(이 경우는 음극 정측의 주사의 종료 타이밍 : 다음에 표시되어야 할 왼쪽눈용 프레임 화상(L)의 주사의 시작 타이밍)에 응하여 오프하도록 된다.

[0363] 마찬가지로 왼쪽눈측 셔터(S-L)에 관해서도, 1장의 왼쪽눈용 프레임 화상(L)에 관한 1회분의 주사가 완료된 후의 소정 타이밍에서 온으로 하고, 해당 왼쪽눈용 프레임 화상(L)의 표시기간의 종료 타이밍에 응하여 오프하도록 된다.

[0364] 여기서, 액티브 매트릭스 방식에 의한 주사가 행하여지는 경우는, 표시 화상이 화면의 단(端)부터 서서히 재기록되어 가기 때문에, 재기록중의 기간은 셔터를 개방할 수가 없다. 또한, 본 예의 경우와 같이 표시 패널이 액정 표시 패널이 되는 경우에는, 액정의 응답 시간(이 경우에는 대략 2msec 정도가 된다)도 고려에 넣어야 하게 된다.

[0365] 이 결과 셔터는, 대상 화상에 관한 주사의 시작 타이밍부터 도면중의 실선 편(片)화살표가 나타내는 화상 재기록 & 액정 응답 대기 시간을 경과한 후에 온하여야 할 것이 된다.

[0366] 이때, 1라인 순차의 주사를 행하는 통상의 양극성 구동에 의해서는, 동일 프레임 화상에 관해 행하여지는 1회분의 주사에 필요로 한 시간 길이는, 도면중의 120Hz에 응한 약 4.1msec가 된다. 이 경우, 액정 응답 시간은 상기한 바와 같이 대략 2msec 정도이기 때문에, 이들의 결과, 동일 프레임 화상에 관한 표시기간(약 8.3msec)중에서 셔터를 온할 수 있는 기간은, 8.3msec-(4.1msec+2msec)에 의해 2.2msec 정도가 된다.

[0367] 종래의 3D 시스템에서는, 이와 같이 셔터의 온 기간이 비교적 짧기 때문에, 밝기의 저하가 문제시되고 있다.

[0368] 그래서, 제 3의 실시의 형태에서는, 2라인 동시 구동의 수법을 적용하여 1프레임분의 주사에 필요로 한 시간의 단축화, 나아가서는 상기 화상 재기록 기간의 단축화를 도모하고, 이에 의해 셔터 온 기간의 확대화를 도모한다.

[0369] 도 28의 B에 도시하는 바와 같이, 이 경우도 2라인 동시 구동의 수법으로서, EVEN 프레임/ODD 프레임의 교대의 표시 출력을 행하는 것으로 하고, 수직방향의 해상도간의 저하의 억제도 도모되는 것으로 하고 있다.

[0370] 구체적으로 이 경우는, 1장째의 오른쪽눈용 프레임 화상(R-1)에 관해서는, EVEN 프레임에 의한 정/부 양극성으로의 기록을 행하고, 또한 1장째의 왼쪽눈용 프레임 화상(L-1)에 관해서는 ODD 프레임에 의한 정/부 양극성으로의 기록을 행한다. 이후도 마찬가지로, 입력 화상이 다를 때마다 EVEN 프레임/ODD 프레임을 교대로 전환함과 함께, 각 프레임마다 정/부 양극성으로의 기록을 행한다.

[0371] 이때, 주의하여야 할 것은, 제 3의 실시의 형태에서는 입력 화상의 프레임 레이트가 종래로부터 변경되지 않는다는 점이다.

[0372] 제 3의 실시의 형태에서는, 도 28의 B에 도시되어 있는 바와 같이, 1프레임분의 주사를 행한 후에, 그것과 동등한 기간에 의한 블랭크 기간을 마련하도록 하고 있다. 즉, EVEN 프레임/ODD 프레임의 채용에 의한 2라인 동시 구동에 의해 1프레임분의 주사에 필요로 한 시간은 반감하고 있지만, 상기 블랭크 기간의 삽입에 의해, 총계로는 프레임 주기가 종래와 마찬가지로 60Hz가 된 것이다.

- [0373] 확인을 위해 기술하여 두면, 이와 같이 동일 프레임 화상에 관한 표시 기간을 종래와 같은 길이가 되도록 설정하고 있는 것은, 셔터의 온 기간 연장화를 목적으로 하고 있기 때문이다.
- [0374] 여기서, 이 경우는 2라인 동시 구동에 의한 주사 시간의 단축화에 의해 화상 재기록 기간의 단축화가 도모되기 때문에, 그 만큼, 셔터를 보다 빠른 타이밍에서 온 시킬 수 있다. 그리고 이 경우는, 상기한 바와 같이 동일 프레임 화상에 관한 표시 기간은 종래와 마찬가지로 되기 때문에, 그러한 결과, 셔터의 온 기간은 종래보다도 연장화할 수 있다.
- [0375] 구체적으로, 이 경우는 화상 재기록 기간이 종래의 경우의 1/2(약 2.1msec)에 단축화되기 때문에, 셔터의 온 기간으로서는, $8.3\text{msec} - (2.1\text{msec} + 2\text{msec})$ 에 의해 4.1msec로 할 수 있다. 즉, 종래의 셔터 온 기간=2.2msec와 비교해 대략 2배의 셔터 온 기간을 확보할 수 있고, 그 만큼, 밝은 3D 표시를 실현할 수 있다.
- [0376] [3-2.표시 장치의 구성]
- [0377] 도 29는, 제 3의 실시의 형태의 3D 시스템이 구비하는 표시 장치(20)의 구성에 관해 설명하기 위한 도면이다.
- [0378] 또한, 이 도 29에서는 표시 장치(20)의 내부 구성과 함께, 액티브 안경(21)의 내부 구성도 아울러서 도시하고 있다.
- [0379] 여기서, 앞서 기술한 바와 같이 본 실시의 형태의 표시 장치(20)는, 프로젝터 장치로서 구성된 것이고, 따라서 실제로는 광원이나 해당 광원으로부터의 광을 화소 어레이(1) → 렌즈계를 통하여 출력하기 위한 광학계 등의 구성이 구비되는 것이 되지만, 해당 구성은 본 발명과는 직접적으로 관계되는 부분이 아니기 때문에 도시에 의한 설명은 생략하였다.
- [0380] 우선 표시 장치(20)측부터 설명한다.
- [0381] 우선 이 표시 장치(20)에는, 제 1의 실시의 형태의 표시 장치(도 22)의 구성에 더하여, 액티브 안경(21)에 마련된 오른쪽눈측 셔터(S-R), 왼쪽눈측 셔터(S-L)의 온/오프 타이밍을 지시하기 위한 셔터 제어 신호를 생성하는 셔터 개폐 제어부(21a)가 마련된다.
- [0382] 또한, 이 경우, 도 22의 표시 장치와의 비교에서는, 입력 영상 신호의 프레임 레이트가 1/2(120fps/60fps)로 변경되는 점이 다르다.
- [0383] 또한, 주사 제어부(5)에 대신하여 주사 제어부(23)가, 또한 클록 조정 회로(4)에 대신하여 클록 조정 회로(24)가 마련되는 점이 다르다.
- [0384] 주사 제어부(23)는, 영상 신호 처리부(6)로부터 입력되는 동기 신호에 의거하여, 각 타이밍 신호(수직방향 클록, VST, HCK, HST), 극성 지시 신호, E/O 전환 신호, 주사 전환 신호를 생성하는 점은 주사 제어부(5)와 마찬가지로 된다.
- [0385] 여기서, 앞서의 도 28의 B를 참조하면 알 수 있는 바와 같이, 이 경우의 극성 지시 신호로서는, 프레임 주기(상기 동기 신호에 의거한 프레임 주기)의 1/2의 주기로 정극성/부극성을 교대로 지시하는 신호가 되면 좋다. 따라서 주사 제어부(23)는, 해당 극성 전환 신호로서, 상기 동기 신호에 의거한 프레임 주기의 1/2의 주기로 정극성/부극성을 교대로 지시하는 신호를 생성·출력한다.
- [0386] 또한, 도 28의 B에 의해, 이 경우의 E/O 전환 신호로서는 프레임 주기로 교대로 EVEN/ODD를 지시하는 신호가 되면 좋고, 따라서 주사 제어부(23)는, 상기 E/O 전환 신호로서, 상기 동기 신호에 의거한 프레임 주기로 EVEN/ODD를 교대로 지시하는 신호를 생성·출력한다.
- [0387] 또한, 주사 전환 신호로서는, 마찬가지로 프레임 주기로 교대로 동시 구동 라인의 조의 변경을 지시하는 신호가 되면 좋고, 따라서 주사 제어부(23)는, 상기 주사 전환 신호로서 상기 동기 신호에 의거한 프레임 주기로 동시 구동 라인의 조의 변경을 지시하는 신호를 생성·출력한다.
- [0388] 또한, 도 28의 B에 의하면, 이 경우의 주사선의 구동은, 프레임 주기의 1/2의 주기로 각각 시작되면 좋다. 따라서 주사 제어부(23)는, 상기 동기 신호에 의거한 프레임 주기의 1/2의 주기로 스타트 펄스가 주어지도록 하여 수직방향 스타트 지시 신호(VST)를 생성하고, 이것을 출력한다.
- [0389] 여기서 확인을 위해, 다음의 도 30에, 도 28의 B에 도시하는 표시 수법이 채택되는 경우에 있어서의 표시 프레임과 수직방향 클록과 화상 기록 기간(도면중 SIG)과의 대응 관계를 나타낸다.

- [0390] 이 도 30에 도시되는 바와 같이 하여, 이 경우도 수직방향 클록의 0 내지 2클록째는 블랭크 기간으로서 설정되어 있는 것으로 한다.
- [0391] 이 경우도 EVEN 프레임의 표시시(도 4의 A의 조합의 지시시)에는 3클록째 내지 554클록째가 기록 기간이 되고, ODD 프레임의 표시시(도 4의 B의 조합의 지시시)에는 3클록째 내지 555클록째가 기록 기간이 된다.
- [0392] 즉, 이들 기록 기간의 종료 타이밍부터 수직방향 클록의 1107클록째까지의 사이를 블랭크 기간으로 함으로써, 기록 기간과 동등한 길이에 의한 블랭크 기간이 주어지도록 하고 있다.
- [0393] 이 도 30을 참조하면 알 수 있는 바와 같이, 도 29에 도시하는 클록 조정 회로(24)로서는, 주사 제어부(23)로부터 공급되는 주사 전환 신호에 의해 도 4의 A에 도시한 바와 같은 잉여 라인이 생기지 않는 조합에 의한 2라인 동시 구동이 지시된 경우는, 주사 제어부(23)로부터의 수직방향 클록의 1108클록마다의 주기(즉 동기 신호에 의거한 프레임 주기의 1/2의 주기)를 1주기로 하여, 각 주기마다, 선두 3클록분은 조정 펄스의 부가를 행하지 않고 3클록째(4번째의 클록) 내지 554클록째(555번째의 클록)까지를 대상으로 한 조정 펄스의 부가를 행한다.
- [0394] 또한 상기 주사 전환 신호에 의해 도 4의 B에 도시한 바와 같은 잉여 라인이 생기는 조합에 의한 2라인 동시 구동이 지시된 경우는, 마찬가지로 상기 수직방향 클록의 1108클록의 주기를 1주기로 하여, 각 주기마다, 선두 3클록분은 조정 펄스의 부가를 행하지 않고 3클록째(4번째의 클록) 내지 555클록째(556번째의 클록)까지를 대상으로 한 조정 펄스의 부가를 행한다.
- [0395] 또한, 블랭크 기간에서는, 신호선에 대한 신호치의 기록이 행하여지지 않도록 하기 위해, 그 블랭크 기간 내에는 수평 방향의 스타트 펄스가 주어지지 않도록 할 필요가 있다. 즉 이것에 대응하기 위해, 도 29에 도시하는 주사 제어부(23)는, 수직방향 클록의 0클록째 내지 1107클록째까지의 기간중(즉 동기 신호에 의거한 프레임 기간의 1/2의 기간)중의 후반 기간에서는 스타트 펄스가 출력되지 않도록 하여 수평방향 스타트 지시 신호를 생성하고, 이것을 출력하게 된다.
- [0396] 또한 도 29에서, 셔터 개폐 제어부(20a)는, 영상 신호 처리부(6)로부터 공급되는 동기 신호에 의거하여, 도 28의 B에 도시한 타이밍에서 오른쪽눈측 셔터(S-R), 왼쪽눈측 셔터(S-L)를 각각 온/오프 시키기 위한 셔터 제어 신호를 생성하고, 이것을 표시 장치(20) 외부의 액티브 안경(21)에 대해 출력한다.
- [0397] 구체적으로, 오른쪽눈측 셔터(S-R)에 관한 제어 신호로서는, 오른쪽눈용 프레임 화상(R)이 표시 출력되어야 할 프레임 기간(오른쪽눈용 표시 기간이라고 칭한다)의 시작 타이밍부터 미리 도 28의 B의 화상 재기록 & 응답 대기 시간으로서 설정된 소정의 시간 길이가 경과한 타이밍에서 온으로의 전환을 지시하고, 그 후 상기 오른쪽눈용 표시 기간의 종료 타이밍에서 오프로의 전환을 지시하는 신호를 생성한다. 또한, 왼쪽눈측 셔터(S-L)에 관한 제어 신호로서는, 왼쪽눈용 프레임 화상(L)이 표시 출력되어야 할 프레임 기간(왼쪽눈용 표시 기간이라고 한다)의 시작 타이밍부터 미리 상기 화상 재기록 & 응답 대기 시간으로서 설정된 소정의 시간 길이가 경과한 타이밍에서 온으로의 전환을 지시하고, 그 후 상기 왼쪽눈용 표시 기간의 종료 타이밍에서 오프로의 전환을 지시하는 신호를 생성한다.
- [0398] 또한, 이 도면에서는 상기 셔터 제어 신호가 유선에 의해 액티브 안경(21)에 공급되는 경우를 예시하고 있지만, 셔터 제어 신호는 무선에 의해 액티브 안경(21)측에 송신되도록 구성할 수도 있다.
- [0399] 또한 도 29에서, 액티브 안경(21)에는, 오른쪽눈측 셔터(S-R), 왼쪽눈측 셔터(S-L)와 함께, 셔터 구동부(21a)가 구비된다.
- [0400] 셔터 구동부(21a)는, 표시 장치(20) 내의 셔터 개폐 제어부(20a)로부터 공급되는 셔터 제어 신호에 의거하여, 오른쪽눈측 셔터(S-R), 왼쪽눈측 셔터(S-L)를 개폐 구동한다.
- [0401] <4.제 4의 실시의 형태>
- [0402] [4-1. 3D 시스템에 있어서의 1라인 순차 구동과의 동적인 전환]
- [0403] 제 4의 실시의 형태는, 제 3의 실시의 형태에서 설명한 3D 시스템에 있어서, 1라인 순차 구동에 의한 종래의 3D 표시 수법과, 제 3의 실시의 형태에서 설명한 2라인 동시 구동을 적용한 3D 표시 수법 사이에서의 전환을 행하는 것이다. 환언하면, 도 28의 A에 도시한 표시 수법과 도 28의 B에 도시한 표시 수법의 동적인 전환을 행하는 것이다.
- [0404] 이 경우도 1라인 순차 구동으로의 전환은, 정지화상 입력시의 해상도감의 저하의 방지를 도모하는 것을 목적으로 하여 행한다. 즉, 이 경우도 앞서의 제 2의 실시의 형태와 마찬가지로 입력 화상이 정지화상인지 동화상인지

에 관한 평가를 행하고, 그 결과에 의거하여 1라인 순차 구동과 2라인 순차 구동의 전환을 행한다.

- [0405] 이와 같이 함으로써, 정지화상 입력시에 있어서의 해상도의 저하의 방지를 도모하면서, 동화상 입력시에는 EVEN 프레임/ODD 프레임의 표시에 의한 동화질 향상(및 해상도감의 저하의 억제)와 밝기의 향상이 도모되도록 할 수가 있다.
- [0406] [4-2.표시 장치의 구성]
- [0407] 도 31은, 상기에 의한 제 4의 실시의 형태로서의 표시 수법을 실현하기 위한 제 4의 실시의 형태의 표시 장치의 내부 구성을 도시하고 있다.
- [0408] 제 4의 실시의 형태의 표시 장치는, 제 3의 실시의 형태의 표시 장치(20)와의 비교에 있어서, 제 2의 실시의 형태에서 설명한 영상 평가 회로(16)와 주사 모드 판정 회로(17)가 추가되는 점이 다르다.
- [0409] 또한, 영상 신호 처리부(6)에 대신하여, 제 2의 실시의 형태(도 25, 도 26)와 마찬가지로의 영상 신호 처리부(15)가 구비된다.
- [0410] 또한, 주사 제어부(23)에 대신하여 주사 제어부(25)가, 클록 조정 회로(24)에 대신하여 클록 조정 회로(26)가, 셔터 개폐 제어부(20a)에 대신하여 셔터 개폐 제어부(27)가 각각 구비된다.
- [0411] 이 경우, 상기 주사 모드 판정 회로(17)로부터 출력되는 주사 모드 전환 신호는, 주사 제어부(25), 영상 신호 처리부(15), 클록 조정 회로(26)와 함께, 셔터 개폐 제어부(27)에 대해 공급된다.
- [0412] 상기 주사 제어부(25)는, 주사 모드 전환 신호에 의해 「2라인 동시 주사 모드」가 지시되는 경우에는, 제 3의 실시의 형태의 주사 제어부(23)와 마찬가지로의 동작을 행한다. 즉 주사 제어부(25)는, 상기 주사 모드 전환 신호에 의해 「통상 주사 모드」가 지시된 경우에 대응한 동작을 행하도록 된 점이 주사 제어부(23)와는 다르다.
- [0413] 우선, 도 28의 A와 도 28의 B를 비교하면 알 수 있는 바와 같이, 극성 지시 신호, E/O 전환 신호, 주사 전환 신호(동시 구동 라인의 전환 지시)에 관해서는, 「통상 주사 모드」가 지시되는 경우, 「2라인 동시 주사 모드」가 지시되는 경우와 같은 신호를 생성하게 된다.
- [0414] 또한, 수직방향 스타트 지시 신호(VST)에 대해서도, 「통상 주사 모드」가 지시되는 경우와 「2라인 동시 주사 모드」가 지시되는 경우에서 같은 신호를 생성하면 좋다.
- [0415] 여기서, 「통상 주사 모드」시에는, 본 예의 경우에는 정/부 각 극성의 주사 기간마다 1104개의 수평라인을 주사하는 것이 되기 때문에, 도 30에 도시한 각 기록 기간이, 1106클록째까지 연장되게 된다. 즉 이 경우는 기록 기간이 연장될 뿐이고, 주사선의 구동의 시작 타이밍(수직방향의 스타트 펄스의 출력 타이밍) 자체는, 「2라인 동시 주사 모드」의 경우와 마찬가지로 프레임 주기의 1/2의 주기로 방문하도록 하면 좋다. 이것으로부터도 이해되는 바와 같이, 수직방향 스타트 지시 신호(VST)로서는, 「통상 주사 모드」 「2라인 동시 주사 모드」에서 같은 신호를 생성·출력하게 된다.
- [0416] 한편으로 수평방향 스타트 지시 신호(HST)에 관해서는, 상기한 바와 같이 도 30에서의 각 기록 기간이 1106클록째까지 연장됨에 수반하여, 「통상 주사 모드」시에는 「2라인 동시 주사 모드」시와는 다른 신호를 생성할 필요가 있다.
- [0417] 구체적으로 주사 제어부(25)는, 「통상 주사 모드」가 지시되는 경우에는, 수직방향 클록의 3클록째부터 1106클록째까지의 각 수평방향 라인 기간의 시작 타이밍에 응한 타이밍에서 스타트 펄스가 출력되는 수평방향 스타트 지시 신호(HST)를 생성하고, 이것을 출력하게 된다.
- [0418] 또한, 도 31에 도시하는 클록 조정 회로(26)는, 주사 모드 전환 신호에 의해 「2라인 동시 주사 모드」가 지시되는 경우에는, 주사 전환 신호에 의거하여, 입력되는 수직방향 클록에 대해 제 3의 실시의 형태의 클록 조정 회로(24)와 마찬가지로의 수법으로 조정 펄스의 부가를 행하여 수직방향 클록(VCK)를 출력한다.
- [0419] 한편으로, 상기 주사 모드 전환 신호에 의해 「통상 주사 모드」가 지시되는 경우에는, 입력되는 수직방향 클록에 대한 조정 펄스의 부가는 행하지 않고 이것을 그대로 수직방향 클록(VCK)으로서 출력한다.
- [0420] 또한 도 31에서, 셔터 개폐 제어부(27)는, 주사 모드 전환 신호에 의해 「2라인 동시 주사 모드」가 지시되는 경우에는, 제 3의 실시의 형태의 셔터 개폐 제어부(20a)와 마찬가지로 셔터 제어 신호를 생성·출력한다.
- [0421] 한편, 「통상 주사 모드」가 지시되는 경우에는, 「2라인 동시 주사 모드」시에 대응하여 설정된 화상 재기록 & 응답 대기 시간과는 다른 값이 된, 「통상 주사 모드」시의 화상 재기록 & 응답 대기의 정보를 이용하여

서터 제어 신호를 생성·출력한다. 구체적으로, 「통상 주사 모드」 시에는, 오른쪽눈측 서터(S-R)에 관한 제어 신호로서, 오른쪽눈용 표시 기간의 시작 타이밍부터 상기 「통상 주사 모드」 시의 화상 재기록 & 응답 대기 시간으로서 설정된 시간 길이가 경과한 타이밍에서 온으로의 전환을 지시하고, 그 후 상기 오른쪽눈용 표시 기간의 종료 타이밍에서 오프로의 전환을 지시하는 신호를 생성한다. 또한, 왼쪽눈측 서터(S-L)에 관한 제어 신호에 관해서는, 왼쪽눈용 표시 기간의 시작 타이밍부터 상기 「통상 주사 모드」 시의 화상 재기록 & 응답 대기 시간으로서 설정된 시간 길이가 경과한 타이밍에서 온으로의 전환을 지시하고, 그 후 상기 왼쪽눈용 표시 기간의 종료 타이밍에서 오프로의 전환을 지시하는 신호를 생성한다.

- [0422] <5. 제 5의 실시의 형태>
- [0423] [5-1. 단판(單板) 필드 시컨설 구동에의 적용예]
- [0424] 제 5의 실시의 형태는, 단판 필드 시컨설 구동의 실현을 위해 2라인 동시 구동의 수법을 적용하는 것이다.
- [0425] 여기서, 컬러 화상을 투영한 프로젝터 장치로서는, 도 32에 도시되는 바와 같이 하여, 그 광학계에 있어서 R(Red)광, G(Green)광, B(Blue)광을 각각 생성하도록 된 데에, R광을 입사하는 R용 액정 패널(28R), G광을 입사하는 G용 액정 패널(28G), B광을 입사하는 B용 액정 패널(28B)의 3개의 액정 패널을 구비하도록 된 것이 있다 (이른바 3판식).
- [0426] 도시하는 바와 같이, 상기 R용 액정 패널(28R)을 통한 R광, G용 액정 패널(28G)을 통한 G광, B용 액정 패널(28B)을 통한 B광은 합성되고, 그 합성광이 렌즈계(도시는 생략)를 통하여 스크린에 투영되게 된다.
- [0427] 이에 대해, 단판 필드 시컨설 구동으로서, 이와 같이 R광, G광, B광마다 독립한 액정 패널(28)을 구비한 것으로 하지는 않고, 도 33에 도시되는 바와 같이 R광, G광, B광에 공통의 하나의 액정 패널(28)을 구비하도록 된다. 단판 필드 시컨설 구동에서는, 해당 공통의 액정 패널(28)에 대해 시분할로 R광, G광, B광을 입사한다. 또한 이 한편으로 액정 패널(28)에서는, R광의 입사시에 대응하여 R화상의 표시를 행하고, G광의 입사시에 대응하여서는 G화상의 표시를, 또한 B광의 입사시에 대응하여서는 B화상의 표시를 행한다는 바와 같이, R화상, G화상, B화상의 시분할 표시를 행한다. 이에 의해 스크린에 대해 컬러 화상을 투영할 수 있다.
- [0428] 또한 확인을 위해 기술하여 두면, 액정 패널(28)은, 앞서의 도 22의 구성에서는 화소 어레이(1), 게이트 드라이버(2), 및 소스 드라이버(3)에 의해 구성된 표시 패널이 해당한다.
- [0429] 여기서, 필드 시컨설에 의한 구동을 행하는 경우의 과제는 컬러 브레이크이고, 그 방지를 위해서는 적어도 180Hz로 R화상, G화상, B화상의 전환을 행하는 것이 요청된다.
- [0430] 이때, 양극성 구동을 행한다고 하면, 상기한 바와 같은 180Hz에서의 R화상, G화상, B화상의 전환을 실현하기 위해서는, R, G, B의 각 프레임 화상에 관해 각각 2번 행하여지게 되는 1프레임분의 주사는 360Hz로 행하여질 필요가 있다. 그러나 현재의 상태에 있어서, 통상의 1라인 순차 주사를 행하고 이것을 실현하는 것은 매우 곤란하다.
- [0431] 그래서 제 5의 실시의 형태에서는, 필드 시컨설 구동을 행하는 경우에 있어서, 2라인 동시 구동에 의한 주사 시간의 단축화를 도모하고, 컬러 브레이크의 발생 방지를 도모하는 것이다.
- [0432] 도 34는, 필드 시컨설 구동을 행하는 경우에 있어서 2라인 동시 구동에 의한 EVEN 프레임/ODD 프레임의 표시 수법을 적용한 제 5의 실시의 형태로서의 표시 수법에 관해 설명하기 위한 도면이다.
- [0433] 또한 이 도면에서는, R, G, B의 각 광원의 온/오프 타이밍도 아울러서 도시하고 있다.
- [0434] 우선 전제로서, 이 경우는, 1프레임 기간(도면중에서는 60Hz에 응한 기간) 내에 R, G, B의 각 화상을 전환하여 표시하는 것에 대응시키기 위해, 클록 주파수(수직방향 클록의 주파수)는, 지금까지에서 설명한 각 실시의 형태에서 예시한 클록 주파수의 3/2배로 설정하게 된다.
- [0435] 게다가 이 경우는, 도시하는 바와 같이 1프레임 기간 내에 순차로 표시되어야 할 R화상, G화상, B화상의 3개의 화상 각각에 관해, EVEN 프레임, ODD 프레임에 의한 표시를 적용하고 있다. 구체적으로, 프레임1에 관한 표시 기간 내에서는, R화상을 EVEN 프레임에 의해 정/부 양극성으로 기록하고, 계속해서 G화상을 EVEN 프레임에 의해 정/부 양극성으로 기록하고, 또한 계속해서 B화상을 EVEN 프레임에 의해 정/부 양극성으로 기록한다.
- [0436] 그리고, 다음 프레임2의 표시 기간 내에서는, ODD 프레임에 의해 마찬가지로 R화상의 정/부 양극성으로의 기록

→ G화상의 정/부 양극성으로의 기록 → B화상의 정/부 양극성으로의 기록을 행한다. 이후도 마찬가지로 프레임 주기로 EVEN 프레임/ODD 프레임의 전환을 행하면서, 각 프레임 기간 내에서, R화상의 정/부 양극성으로의 기록 → G화상의 정/부 양극성으로의 기록 → B화상의 정/부 양극성으로의 기록을 행한다.

- [0437] 이와 같은 표시 수법이 됨으로써, 양극성 구동에 대응하여 동일 화상에 대해 2번 행하여지는 1프레임분의 주사에 필요로 한 시간 길이는 360Hz에 응한 시간 길이로 할 수가 있고, 결과, 180Hz의 주기에 의한 R, G, B화상의 전환을 실현할 수 있다. 즉 이에 의해, 컬러 브레이크가 생기지 않는 단판 필드 시퀀셜 구동을 실현할 수 있다.
- [0438] 여기서, 이와 같은 표시를 행하는 한편으로, 제 5의 실시의 형태의 표시 장치에서는, R광, G광, B광의 온/오프 제어를 이하와 같이 행하게 된다.
- [0439] 즉 R광에 관해서는, 1프레임 기간 내에서의 R화상의 표시 기간의 시작 타이밍부터 도면중의 실선 편화살표로 나타내는 화상 기록 & 응답 대기 시간이 경과한 타이밍에서 온으로 하고, R화상의 표시 기간의 종료 타이밍에 응한 타이밍에서 오프로 한다.
- [0440] 마찬가지로, G광에 관해서는, 1프레임 기간 내에서의 G화상의 표시 기간의 시작 타이밍부터 화상 기록 & 응답 대기 시간이 경과한 타이밍에서 온으로 하고, G화상의 표시 기간의 종료 타이밍에 응한 타이밍에서 오프로 한다.
- [0441] 또한 B광에 관해서는, 1프레임 기간 내에서의 B화상의 표시 기간의 시작 타이밍부터 도면중의 실선 편화살표로 나타내는 화상 기록 & 응답 대기 시간이 경과한 타이밍에서 온으로 하고, B화상의 표시 기간의 종료 타이밍에 응한 타이밍에서 오프로 한다.
- [0442] [5-2. 표시 장치의 구성]
- [0443] 도 35는, 상기에 의해 설명한 제 5의 실시의 형태로서의 표시 수법을 실현하기 위한 제 5의 실시의 형태로서의 표시 장치의 내부 구성을 도시하고 있다.
- [0444] 또한, 이 경우도 광학계의 구성은 생략하고 있다.
- [0445] 제 5의 실시의 형태의 표시 장치는, 제 1의 실시의 형태의 표시 장치와 비교하여, 주사 제어부(5)에 대신하여 주사 제어부(30)가, 영상 신호 처리부(6)에 대신하여 영상 신호 처리부(31)가 마련되는 점이 다르다.
- [0446] 또한 이 경우의 표시 장치에는, R광의 광원인 R광원(33R), G광의 광원인 G광원(33G), B광의 광원인 B광원(33B)와, 이들 각 광원(33)의 온/오프 제어를 행하는 광원 제어부(32)가 구비된다.
- [0447] 도 34를 참조하면 알 수 있는 바와 같이, 이 경우의 입력 영상 신호의 프레임 레이트는 60fps이다.
- [0448] 도 36은, 도 35에 도시하는 영상 신호 처리부(31)의 내부 구성을 도시하고 있다.
- [0449] 이 영상 신호 처리부(31)는, 제 1의 실시의 형태의 표시 장치가 구비하고 있던 영상 신호 처리부(6)와 비교하여, 프레임 2회 출력부(7)가 RGB 2회 출력부(35)로 변경된 점이 다르다.
- [0450] 이 RGB 2회 출력부(35)는, 입력 영상 신호에 의거하여 얻어진 R화상(R프레임 화상), G화상(G프레임 화상), B화상(B프레임 화상)을, 도면중의 프레임 버퍼(8)를 이용하여 각각 2회 출력한다.
- [0451] 도 34의 설명으로부터도 이해되는 바와 같이, 이 경우는 R화상, G화상, B화상의 순서로 각 화상을 2회 출력하는 것이 된다.
- [0452] 설명을 도 35로 되돌린다.
- [0453] 주사 제어부(30)는, 동기 신호에 의거하여 각 타이밍 신호(수직방향 클록, VST, HCK, HST), 극성 지시 신호, E/O 전환 신호, 주사 전환 신호를 생성하는 점은 주사 제어부(5)와 마찬가지로 된다.
- [0454] 앞서의 도 34를 참조하면 알 수 있는 바와 같이, 이 경우의 극성 지시 신호로서는, 프레임 주기의 1/6의 주기로 정극성/부극성을 교대로 지시하는 신호가 되면 좋고, 따라서 주사 제어부(30)는, 해당 극성 전환 신호로서, 영상 신호 처리부(31)로부터 입력되는 상기 동기 신호에 의거한 프레임 주기의 1/6의 주기로 정극성/부극성을 교대로 지시하는 신호를 생성·출력한다.
- [0455] 또한, 주사 제어부(30)는, E/O 전환 신호에 관해서는, 상기 동기 신호에 의거한 프레임 주기로 EVEN/ODD를 교대로 지시하는 신호를 생성·출력한다.

- [0456] 또한, 주사 전환 신호에 대해서도, 마찬가지로 상기 동기 신호에 의거한 프레임 주기로 교대로 동시 구동 라인 의 조의 변경을 지시하는 신호를 생성·출력한다.
- [0457] 또한, 도 34에 의하면, 이 경우의 주사선의 구동은, 프레임 주기의 1/6의 주기로 각각 시작되면 좋다. 따라서 주사 제어부(30)는, 상기 동기 신호에 의거한 프레임 주기의 1/6의 주기로 스타트 펄스가 주어지도록 하여 수직 방향 스타트 지시 신호(VST)를 생성하고, 이것을 출력한다.
- [0458] 또한 수평방향 스타트 지시 신호(HST)에 관해서는, 수직방향의 블랭크 기간을 제외한 각 수평라인 기간의 시작 타이밍에서 스타트 펄스가 주어지는 신호를 생성하고, 이것을 출력한다.
- [0459] 또한, 클록 조정 회로에 관해서는, 이 경우도 제 1의 실시의 형태의 경우와 마찬가지로의 클록 조정 회로(4)를 이용하고 있다.
- [0460] 즉 이 경우, 클록 조정 회로로서는, 제 1의 실시의 형태와 마찬가지로의 수법으로, 주사 전환 신호에 의한 지시 구별에 응한 수직방향 클록에 대한 조정 펄스의 부가를 행한다.
- [0461] 예를 들면 이 경우도 수직방향 클록의 1주기(즉 이 경우는 1프레임 기간에서 6회 행하여지는 1프레임분의 주사가 행하여지는 주기)가 4클록분의 블랭크 기간을 포함한 556클록마다의 주기로 설정되어 있다고 하면, 클록 조정 회로의 동작으로서, 제 1의 실시의 형태의 경우와 마찬가지로, 상기 주사 전환 신호에 의해 도 4의 A에 도시한 조합에 의한 2라인 동시 구동이 지시된 경우는, 수직방향 클록의 556클록마다의 주기를 1주기로 하여, 각 주기마다, 선두 3클록분은 조정 펄스의 부가를 행하지 않고 3클록째 내지 554클록째까지를 대상으로 한 조정 펄스의 부가를 행하고, 또한, 상기 주사 전환 신호에 의해 도 4의 B에 도시한 조합에 의한 2라인 동시 구동이 지시된 경우는, 마찬가지로 상기 수직방향 클록의 556클록의 주기를 1주기로 하여, 각 주기마다, 선두 3클록분은 조정 펄스의 부가를 행하지 않고 3클록째 내지 555클록째까지를 대상으로 한 조정 펄스의 부가를 행하는 것으로 하면 좋다.
- [0462] 이것으로부터, 클록 조정 회로로서는 제 1의 실시의 형태의 경우의 클록 조정 회로(4)를 이용할 수 있다.
- [0463] 또한 도 35에서, 광원 제어부(32)는, 영상 신호 처리부(31)로부터 공급되는 동기 신호에 의거하여, 도 34에 도시한 바와 같은 타이밍에서 R광, B광, G광이 온/오프 되도록 R광원(33R), G광원(33G), B광원(33B)의 온/오프 제어를 행한다.
- [0464] 구체적으로, R광원(33R)에 대해서는, 상기 동기 신호에 의거한 1프레임 기간 내에서의 R화상의 표시 기간의 시작 타이밍부터 미리 화상 기록 & 응답 대기 시간으로서 설정된 소정의 시간이 경과한 타이밍에서 온으로 하고, 상기 R화상의 표시 기간의 종료 타이밍에 응한 타이밍에서 오프로 하는 제어를 행한다.
- [0465] 마찬가지로, G광원(33G)에 대해서는, 상기 동기 신호에 의거한 1프레임 기간 내에서의 G화상의 표시 기간의 시작 타이밍부터 상기 화상 기록 & 응답 대기 시간으로서 설정된 소정의 시간이 경과한 타이밍에서 온으로 하고, 상기 G화상의 표시 기간의 종료 타이밍에 응한 타이밍에서 오프로 하는 제어를 행한다.
- [0466] 또한 B광원(33B)에 대해서는, 상기 동기 신호에 의거한 1프레임 기간 내에서의 B화상의 표시 기간의 시작 타이밍부터 상기 화상 기록 & 응답 대기 시간으로서 설정된 소정의 시간이 경과한 타이밍에서 온으로 하고, 상기 B화상의 표시 기간의 종료 타이밍에 응한 타이밍에서 오프로 하는 제어를 행한다.
- [0467] <6. 제 6의 실시의 형태>
- [0468] [6-1. 단판 필드 시퀀셜 구동시의 1라인 순차 구동과의 동적인 전환]
- [0469] 제 6의 실시의 형태는, 제 5의 실시의 형태에서 설명한 2라인 동시 구동을 적용한 단판 필드 시퀀셜 구동과, 1라인 순차의 구동에 의한 단판 필드 시퀀셜 구동과의 동적인 전환을 행하는 것이다.
- [0470] 여기서, 지금까지의 설명으로부터도 이해되는 바와 같이, 2라인 동시 구동에 의해서는 주사 시간의 단축화를 도모할 수 있지만, 수직방향의 해상도의 저하를 피할 수가 없다. 해상도의 저하를 방지하기 위해서는, 1라인 순차의 구동을 행하는 것이 유효하지만, 이것은 단판 필드 시퀀셜 구동에 있어서, 컬러 브레이크의 발생을 조장하게 된다.
- [0471] 그러면 제 6의 실시의 형태에서는, 입력 화상에 관해 R, G, B의 각 성분의 치우침에 관해 평가를 행하는 것으로 하고, R, G, B의 성분의 어느 하나에 치우침이 있는 경우에는 컬러 브레이크의 발생의 우려는 없는 것으로 하여 1라인 순차 구동으로의 전환을 행한다.

- [0472] 한편, R, G, B의 성분에 치우침이 없고 컬러 브레이크의 발생의 우려가 있는 경우에는 2라인 동시 구동으로의 전환을 행한다.
- [0473] 이에 의해, 컬러 브레이크의 방지를 도모하면서, 수직방향의 해상도의 저하를 극력 피하도록 할 수 있다.
- [0474] 도 37은, 단판 필드 시퀀셜 구동을 행하는 경우에 있어서 1라인 순차의 양극성 구동을 행한다고 한 경우의 표시 수법(및 각 광원의 온/오프 타이밍)에 관해 도시하고 있다.
- [0475] 이 도 37을 참조하여 분명한 바와 같이, 1라인 순차의 구동으로의 전환을 행하는 것에 응하여서는, 입력 영상 신호의 프레임 레이트는 2라인 동시 구동시의 1/2로 변경할 필요가 있다. 구체적으로, 2라인 동시 구동시의 프레임 레이트가 도 34에 가도시한 바와 같이 60Hz였다고 하면, 1라인 순차 구동시의 프레임 레이트는 30Hz로 전환하게 된다.
- [0476] [6-2. 표시 장치의 구성]
- [0477] 도 38은, 상기에 의해 설명한 제 6의 실시의 형태의 표시 수법을 실현하기 위한 제 6의 실시의 형태의 표시 장치의 내부 구성을 도시하고 있다.
- [0478] 제 6의 실시의 형태의 표시 장치는, 제 5의 실시의 형태의 표시 장치와 비교하여, 주사 제어부(30)에 대신하여 주사 제어부(40)가, 또한 영상 신호 처리부(31)에 대신하여 영상 신호 처리부(41)가, 또한 클록 조정 회로(4)에 대신하여 클록 조정 회로(13)가 구비되는 점이 다르다.
- [0479] 나아가서는, 광원 제어부(32)에 대신하여 광원 제어부(42)가 구비된다.
- [0480] 또한 이 경우는, 제 2의 실시의 형태에서 설명한 것(도 25)과 마찬가지로의 입력 프레임 레이트 전환 처리부(14)가 추가됨과 함께, 영상 평가 회로(43), 주사 모드 판정 회로(44)가 새롭게 추가된다.
- [0481] 또한 이 경우로서도, 입력 영상 신호의 프레임 레이트로서는 2라인 동시 주사시에 대응한 프레임 레이트(이 경우는 60fps)에 맞추는 것으로 하고 있다.
- [0482] 도 38에서, 상기 영상 평가 회로(43)는, 입력 영상 신호에 의거하여 R, G, B의 각 성분의 치우침에 관해 평가치를 계산한다.
- [0483] 그리고, 주사 모드 판정 회로(44)는, 상기 영상 평가 회로(43)로부터의 평가치에 의거하여, R, G, B의 성분의 어느 하나에 치우침이 있다고 된 경우에는 「통상 주사 모드」를 지시하고, R, G, B의 성분 치우침이 없다고 된 경우에는 「2라인 동시 주사 모드」를 지시하는 주사 전환 신호를 생성하고, 이것을 출력한다.
- [0484] 도시하는 바와 같이 주사 모드 판정 회로(43)로부터의 주사 전환 신호는 입력 프레임 레이트 전환 처리부(14), 광원 제어부(42), 영상 신호 처리부(41)(도 39에서의 라인 슈아넬 처리부(18)), 주사 제어부(40), 클록 조정 회로(4), 및 클록 조정 회로(13)에 대해 공급된다.
- [0485] 또한 도 38에 도시하는 영상 신호 처리부(41)는, 앞서의 제 5의 실시의 형태의 영상 신호 처리부(31)(도 36을 참조)와의 비교로1는, 다음의 도 39에 도시되는 바와 같이 하여, 라인 슈아넬 처리부(9)에 대신하여 앞서의 제 2의 실시의 형태에서 설명한 것(도 26)과 마찬가지로의 라인 슈아넬 처리부(18)가 구비되는 점이 다르다.
- [0486] 또한 도 38에서, 주사 제어부(40)는, 주사 모드 전환 신호에 의해 「2라인 동시 주사 모드」가 지시되는 경우에는, 제 5의 실시의 형태의 주사 제어부(30)와 마찬가지로의 동작을 행한다. 즉 주사 제어부(40)는, 상기 주사 모드 전환 신호에 의해 「통상 주사 모드」가 지시된 경우에 대응한 동작을 행하도록 되는 점이 주사 제어부(30)와는 다르다.
- [0487] 도 34(2라인 동시 구동)와 도 37(1라인 순차 구동)을 비교하면 알 수 있는 바와 같이, 극성 지시 신호, E/O 전환 신호에 관해서는, 「통상 주사 모드」가 지시되는 경우, 「2라인 동시 주사 모드」가 지시되는 경우와 같은 신호를 생성하게 된다.
- [0488] 또한, 수직방향 스타트 지시 신호(VST)에 대해서도, 「통상 주사 모드」가 지시되는 경우와 「2라인 동시 주사 모드」가 지시되는 경우에서 같은 신호를 생성하면 좋다.
- [0489] 즉, 이 경우도 주사선의 구동의 시작 타이밍(수직방향의 스타트 펄스의 출력 타이밍) 자체는, 「2라인 동시 주사 모드」의 경우와 마찬가지로 프레임 주기의 1/2의 주기로 방문하도록 하면 좋고, 따라서 수직방향 스타트 지시 신호(VST)로서는, 「통상 주사 모드」 「2라인 동시 주사 모드」도, 마찬가지로 동기 신호에 의거한 프레임

주기의 1/2의 주기로 스타트 펄스가 얻어지는 신호를 생성하고, 이것을 출력하게 된다.

- [0490] 또한, 수평방향 스타트 지시 신호(HST)에 관해서도, 수직방향의 블랭크 기간을 제외한 각 수평라인 기간의 시작 타이밍에서 스타트 펄스가 얻어지도록 하는 점에서는, 「2라인 동시 주사 모드」 시와 「통상 주사 모드」 시에서 마찬가지로 된다.
- [0491] 단 엄밀하게 말하면, 본 예의 경우와 같이 수평 방향에 있어서도 블랭크 기간이 설정되는 것을 고려하면, 2라인 동시 주사가 행하여지는 경우에는, 수평 방향의 스타트 펄스는 블랭크 기간에서의 비출력 → 552회(EVEN 프레임 표시시) 또는 553회(ODD 프레임 표시시)의 연속 출력 → 블랭크 기간의 비출력 ...을 반복하고, 한편으로 1라인 순차의 주사시에는 블랭크 기간에서의 비출력 → 1104회의 연속 출력 → 블랭크 기간의 비출력 ...을 반복하게 된다.
- [0492] 따라서 주사 제어부(40)는, 「2라인 동시 주사 모드」의 지시시와 「통상 주사 모드」의 지시시에서 이와 같은 수평 방향의 스타트 지시 신호(HST)의 출력 전환을 행하는 것이 된다.
- [0493] 또한 도 38에서, 클록 조정 회로(13)는, 앞서의 제 2의 실시의 형태에서 설명한 것과 마찬가지이다. 즉 이 클록 조정 회로(13)로서는, 주사 모드 전환 신호에 의해 「2라인 동시 주사 모드」가 지시되는 경우는, 주사 전환 신호에 의한 지시 구별에 응하여 클록 조정 회로(4)와 마찬가지로의 수법에 의해 수직방향 클록에 대한 조정 펄스의 부가를 행하고, 또한, 「통상 주사 모드」가 지시되는 경우에는, 조정 펄스의 부가를 행하지 않고 수직방향 클록을 그대로 수직방향 클록(VCK)으로서 출력한다.
- [0494] 또한 도 38에서, 광원 제어부(42)는, 주사 모드 전환 신호에 의해 「2라인 동시 주사 모드」가 지시되는 경우에는, 제 5의 실시의 형태의 광원 제어부(32)와 마찬가지로 R광원(33R), G광원(33G), B광원(33B)을 제어한다.
- [0495] 한편, 「통상 주사 모드」가 지시되는 경우에는, 「2라인 동시 주사 구동 모드」시에 대응하여 설정된 화상 재기록 & 응답 대기 시간과는 다른 값이 된, 「통상 주사 모드」시의 화상 재기록 & 응답 대기 시간의 정보를 이용하여, R광원(33R), G광원(33G), B광원(33B)을 제어한다.
- [0496] <7. 변형예>
- [0497] 이상, 본 발명의 각 실시의 형태에 관해 설명하였지만, 본 발명은 지금까지 설명한 구체예로 한정되는 것이 아니다.
- [0498] 예를 들면 각 실시의 형태에서는, 통상 구동시의 프레임 레이트가 60fps로 설정되는 것을 전제로 하였지만, 실시의 형태로 들었던 프레임 레이트의 수치는 어디까지나 설명의 편의를 도모하는 데에서의 한 예를 나타낸 것에 지나지 않고, 그러한 수치로 한정되는 것이 아니다.
- [0499] 또한, 실시의 형태에서 예시한 수직·수평 방향의 유효 화소수도 이것으로 한정되는 것이 아니라, 나아가서는, 수직방향 클록의 1주기의 클록수(1프레임 기간의 클록수), 또한 블랭크 기간의 클록수 등도 어디까지 설명의 편의를 도모하는 데에서의 한 예를 나타낸 것에 지나지 않고, 실제의 실시 형태에 응하여 적절 변경이 가능하다.
- [0500] 또한, 실시의 형태에서는, 앞서의 도 3의 B에 도시한 바와 같이, 잉여 라인이 생기지 않는 조합에 의한 복수라인의 동시 구동시에는 EVEN 라인의 화상 신호를 표시 출력하고, 잉여 라인이 생기는 조합에 의한 복수라인의 동시 구동시에는 ODD 라인의 화상 신호를 표시 출력하는 것으로 하였지만, 역으로, 잉여 라인이 생기지 않는 조합에 의한 복수라인의 동시 구동시에는 ODD 라인의 화상 신호를, 또한 잉여 라인이 생기는 조합에 의한 복수라인의 동시 구동시에는 EVEN 라인의 화상 신호를 표시 출력시킬 수도 있다.
- [0501] 여기서, 이 경우에는, EVEN 라인의 표시시에 잉여 라인이 생기게 되지만, 이때, 가장 라인 No.가 작은 EVEN 라인(라인0)의 신호치는, 라인 No.0의 주사선의 구동시에 기록하도록 한다. 이와 같이 함으로써, 예를 들면 ODD 라인의 표시시에는 「라인0·라인1」의 주사선의 조에 입력 화상의 라인1의 화상이 표시되고 「라인2·라인3」의 주사선의 조에 입력 화상의 라인3의 화상이 표시되는 것에 대해, EVEN 라인의 표시시에는, 「라인0」의 주사선에 입력 화상의 라인0의 화상이, 또한 「라인1·라인2」의 주사선의 조에 입력 화상의 라인2의 화상이 표시된다고 말한 바와 같아, ODD 라인의 표시시와 EVEN 라인의 표시시에서, 수직방향에 있어서의 각 라인의 표시 위치 관계의 정합성을 확보할 수 있다.
- [0502] 또한, 특히 제 3의 실시의 형태, 제 5의 실시의 형태에서 설명한 3D 시스템에의 2라인 동시 구동의 적용예, 단판 필드 시퀀셜 구동에의 2라인 동시 구동의 적용예에 관해, 그들의 각 실시의 형태에서는, 「2라인 동시 구동과 동시 구동 라인의 조의 변경」을 실현하기 위한 수법으로서, 제 1의 실시의 형태의 경우와 마찬가지로 수직

방향 클록(시프트 클록)의 조정에 의한 실현 수법을 적용하는 경우를 예시하였지만, 이들 제 3, 제 5의 실시의 형태에 있어서의 「2라인 동시 구동과 동시 구동 라인의 조의 변경」은, 특히 시프트 클록의 조정에 의한 실현 수법으로 한정되는 것이 아니라, 예를 들면 도 40(일본 특개평4-104675호 공보)에서 설명한 수법 등 다른 수법에 의해 실현할 수도 있다.

[0503] 또한 지금까지의 설명에서는, 본 발명이 도 8에서 설명한 바와 같은 소스 분할 구동을 행하는 경우에 적용되는 경우를 예시하였지만, 물론 신호선에 대해 일제히 신호치를 기록하는 수법이 채택된 경우에 있어서도 본 발명은 알맞게 적용할 수 있다.

[0504] 또한 지금까지의 설명에서는, 본 발명이 액정 패널의 표시 구동에 적용되는 경우를 예시하였지만, 예를 들면 유기 EL 등의 다른 FPD(플랫 패널 디스플레이)에 관한 표시 구동에 대해서도 본 발명은 알맞게 적용할 수 있다.

[0505] 본 발명은 2009년 5월 19일자로 일본특허청에 특허출원된 일본특허원 제2009-120730호를 우선권으로 주장한다.

[0506] 당업자라면, 하기의 특허청구범위 또는 그 등가의 범위 내에서 설계 상의 필요 또는 다른 요인에 따라 상기 실시예에 대한 여러가지 수정예, 조합예, 부분 조합예 및 변경예를 실시할 수 있을 것이다.

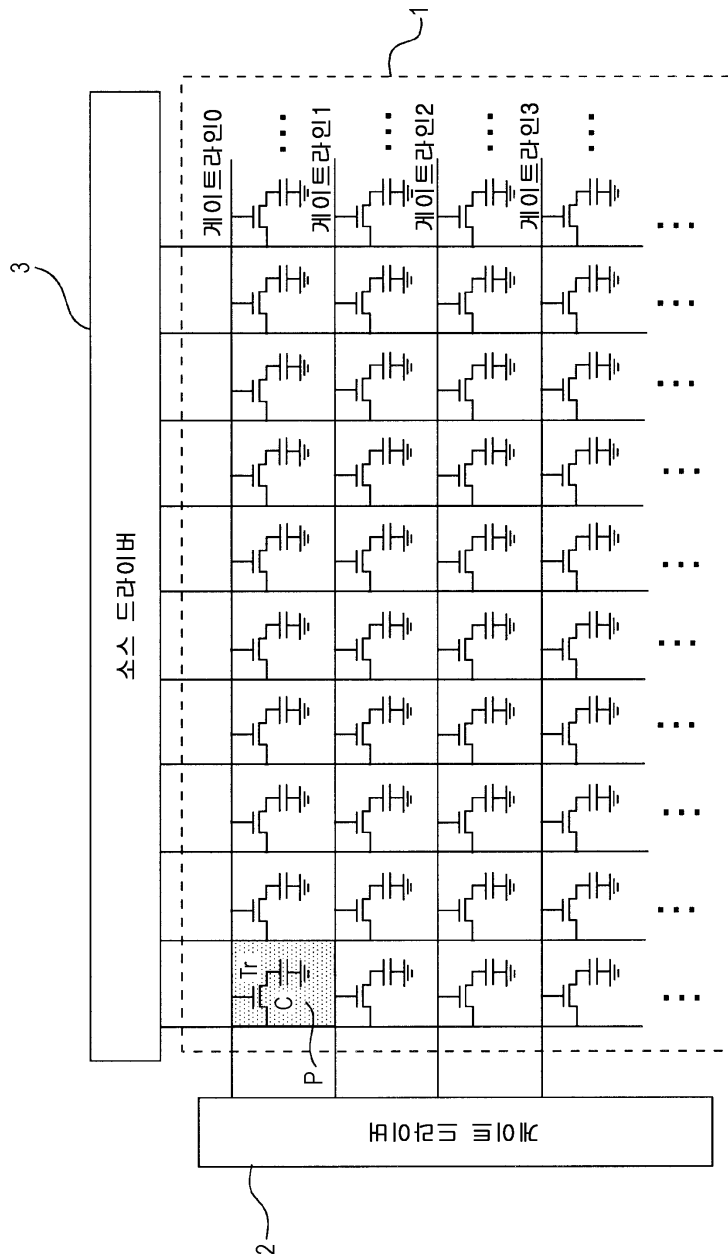
부호의 설명

- [0507]
- 1 : 화소 어레이
 - 2 : 게이트 드라이버
 - 2A : 시프트 레지스터
 - 2a : 플립플롭
 - 2b : 오주사 시작 방지부
 - 2c : 마스크 신호 생성 회로
 - 2d : 마스크 회로
 - 3 : 소스 드라이버
 - 3a : 분할 구동 소스 드라이버
 - 3b : 구동 화소 선택용 게이트 드라이버
 - 4, 13, 24, 26 : 클록 조정 회로
 - 5, 12, 23, 25, 30, 40 : 주사 제어부
 - 6, 15, 31, 41 : 영상 신호 처리부
 - 7 : 프레임 2회 출력부
 - 8 : 프레임 버퍼
 - 9, 18 : 라인 스캔 처리부
 - 10 : 라인 버퍼
 - 11 : 동기 분리 회로
 - 14 : 입력 프레임 레이트 전환 처리부
 - 16, 43 : 영상 평가 회로
 - 17, 44 : 주사 모드 판정 회로
 - 20 : 표시 장치
 - 20a, 27 : 셔터 개폐 제어부
 - 21 : 액티브 안경

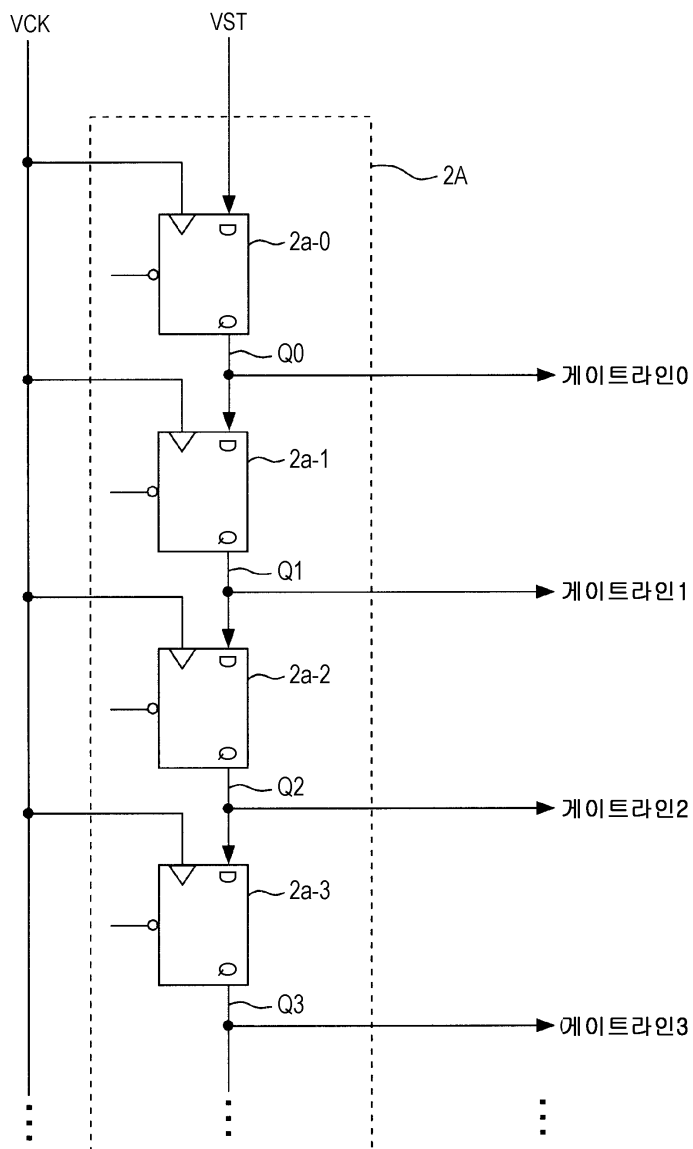
21a : 셔터 구동부
 S-R : 오른쪽눈측 셔터
 S-L : 왼쪽눈측 셔터
 28 : 액정 패널
 32, 42 : 광원 제어부
 33R : R광원
 33G : G광원
 33B : B광원

도면

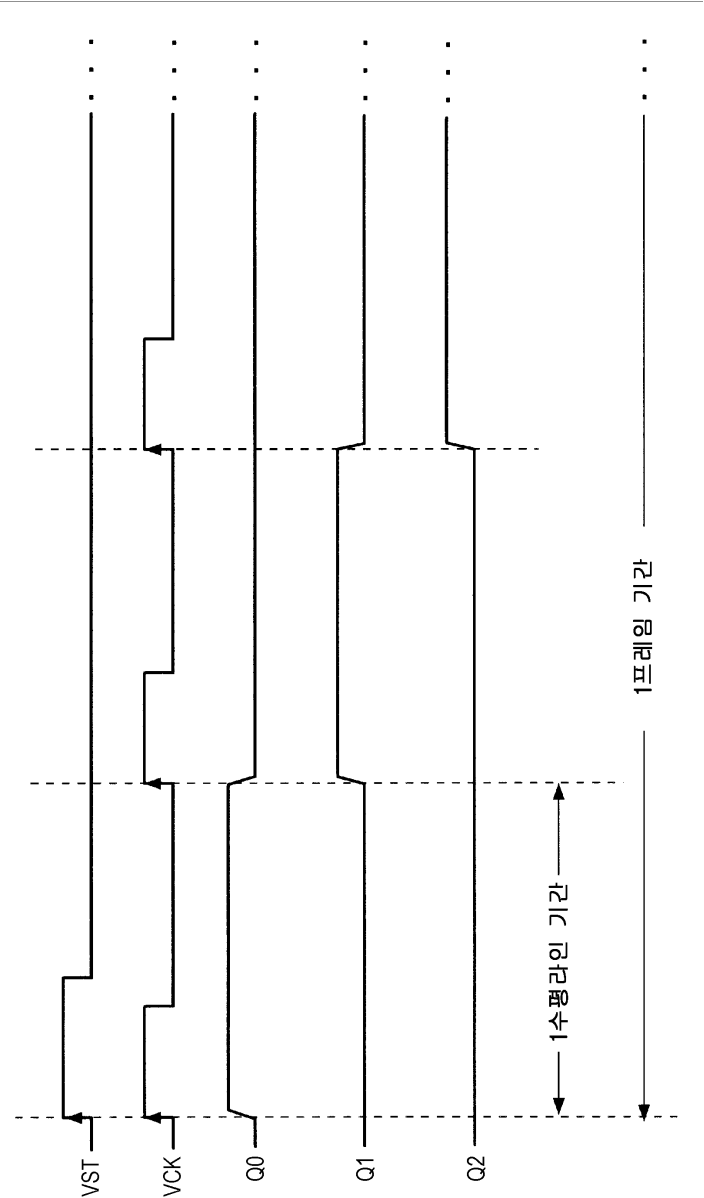
도면1



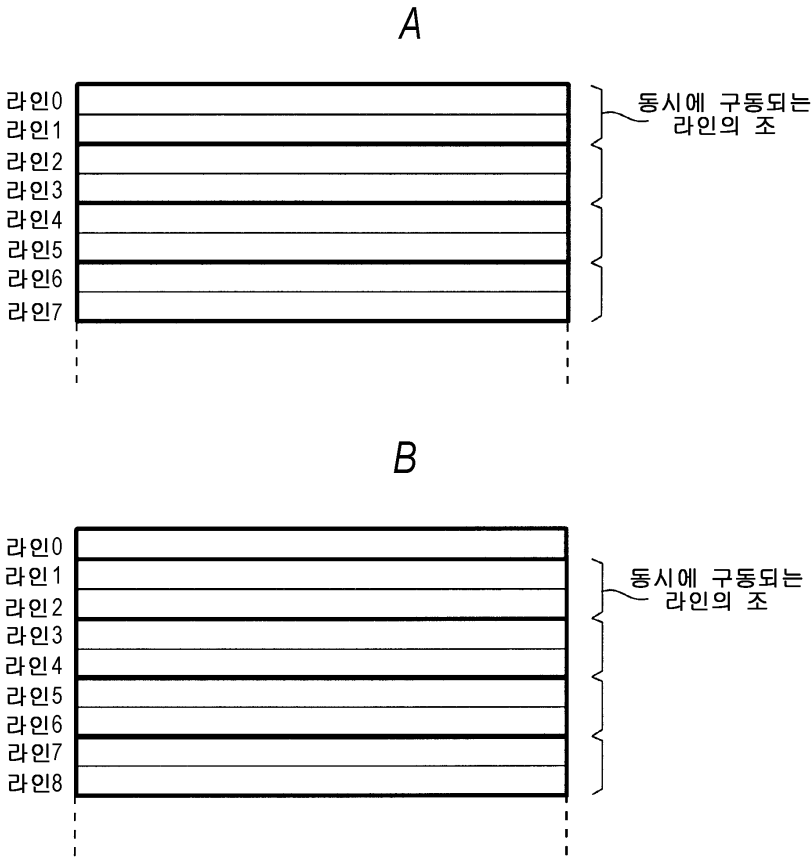
도면2



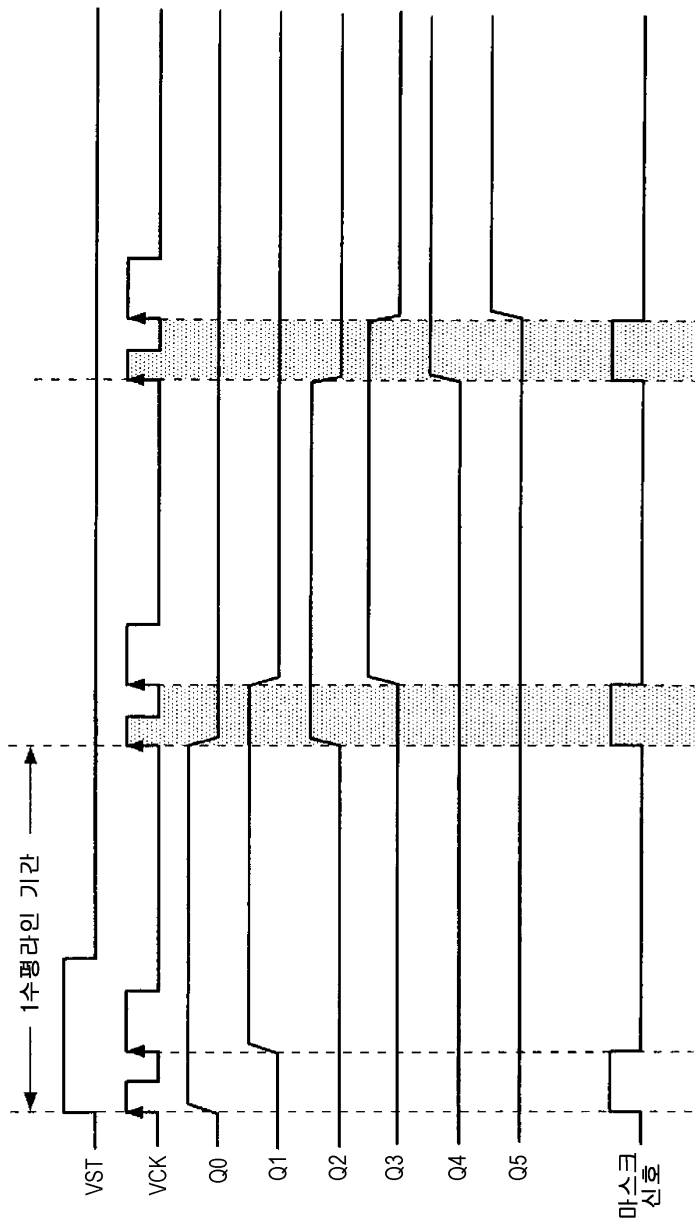
도면3



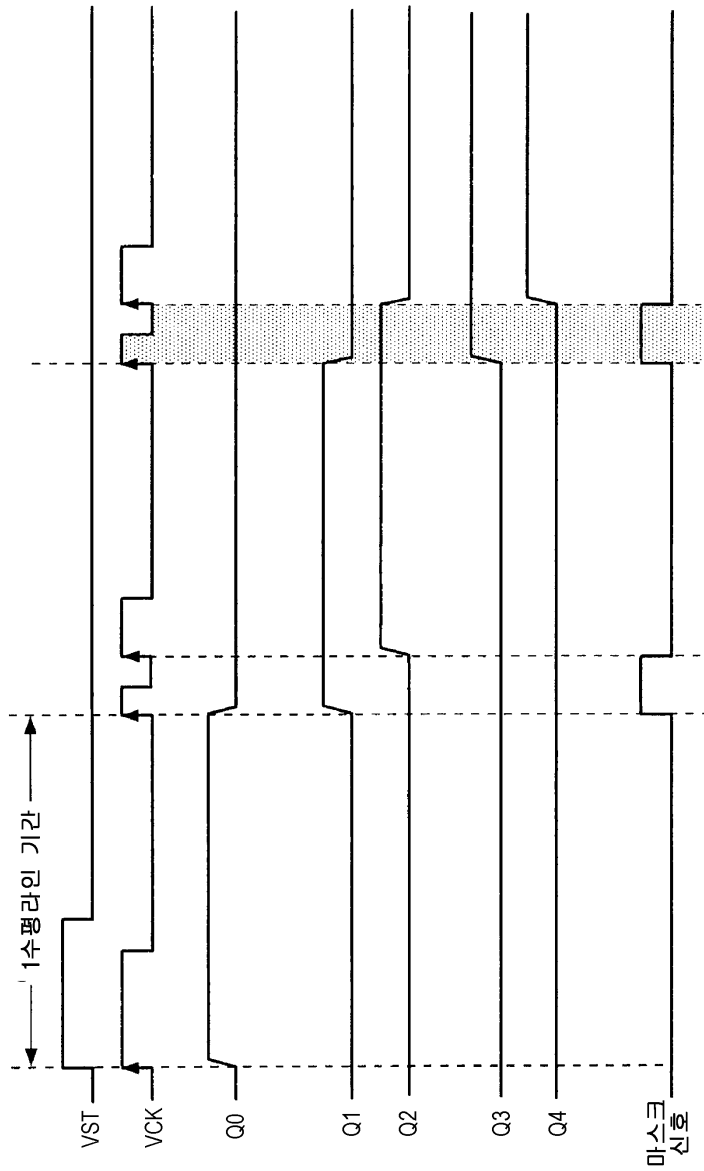
도면4



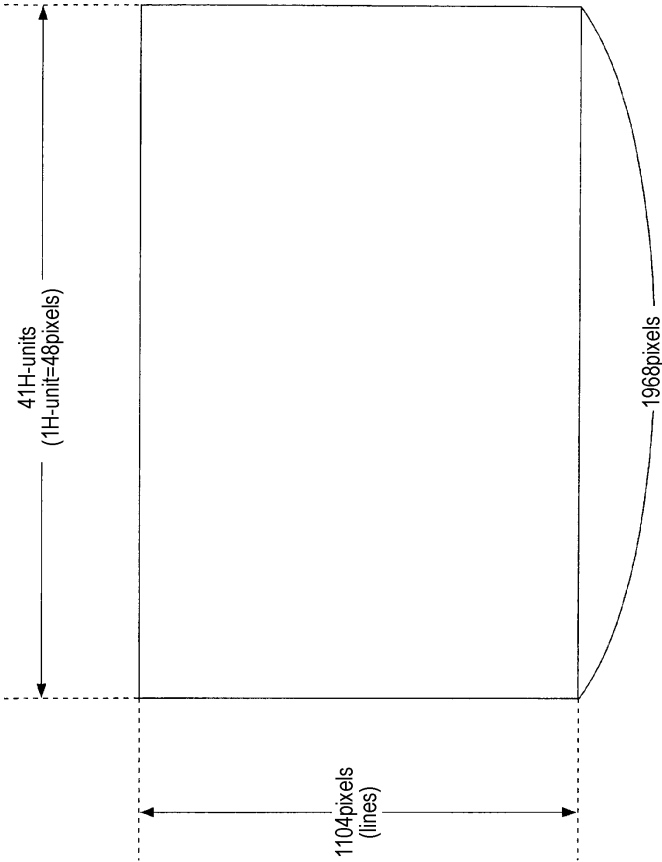
도면5



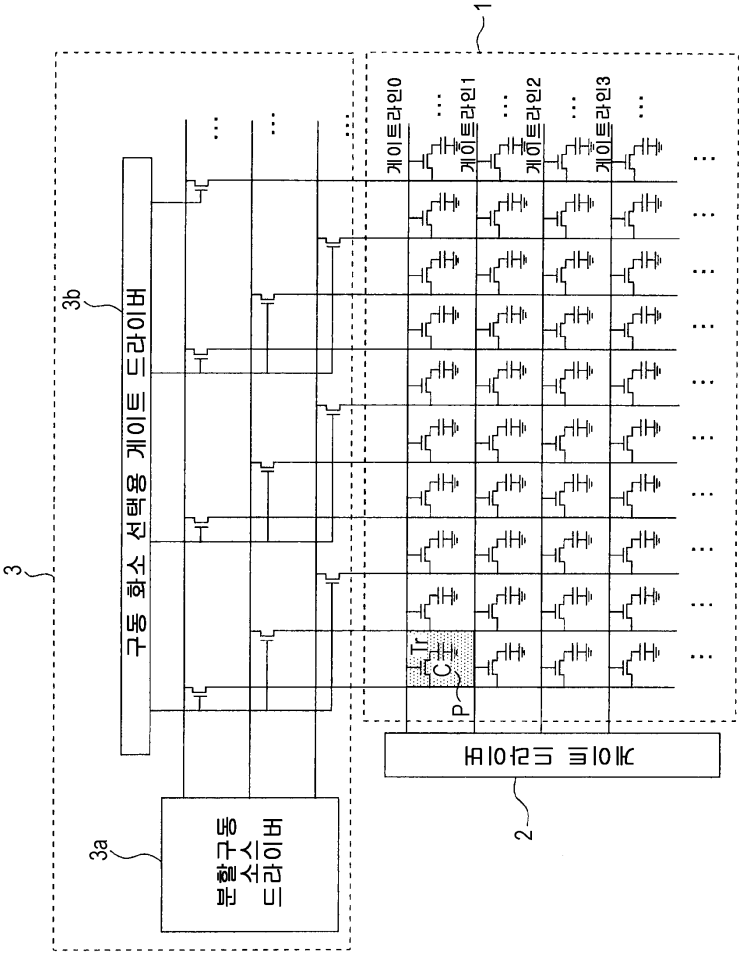
도면6



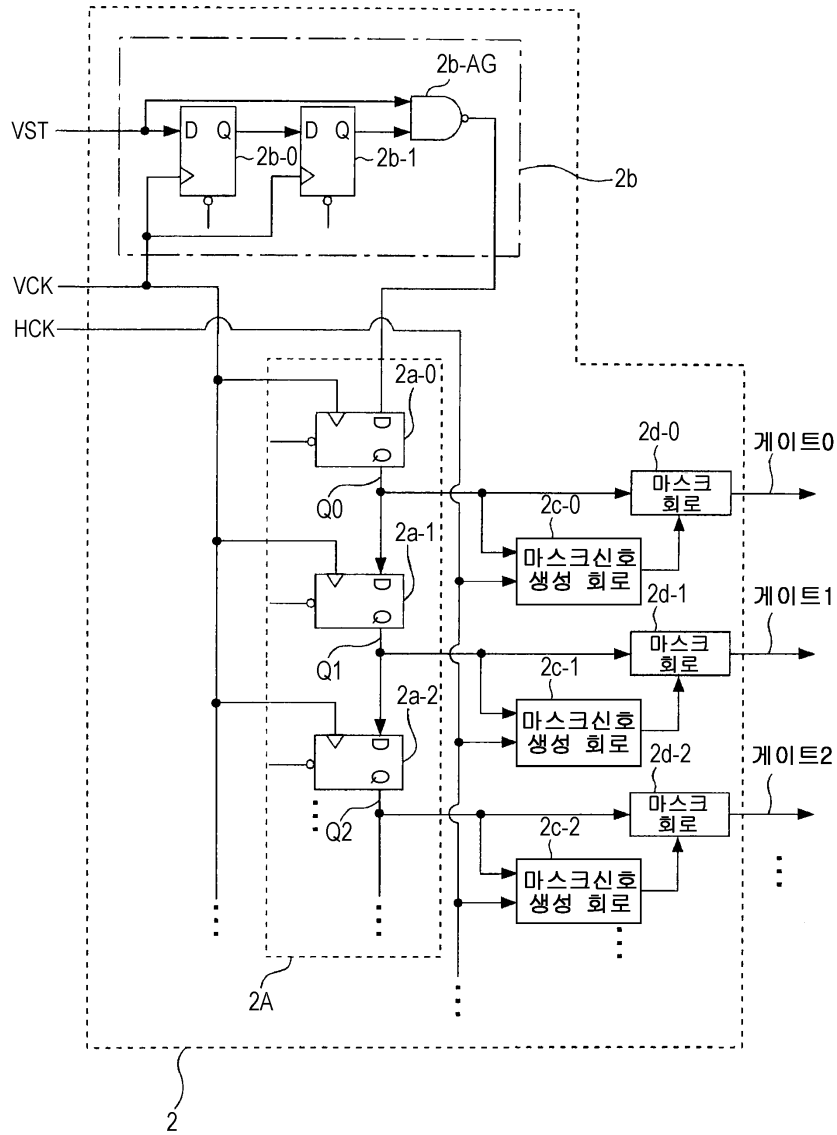
도면7



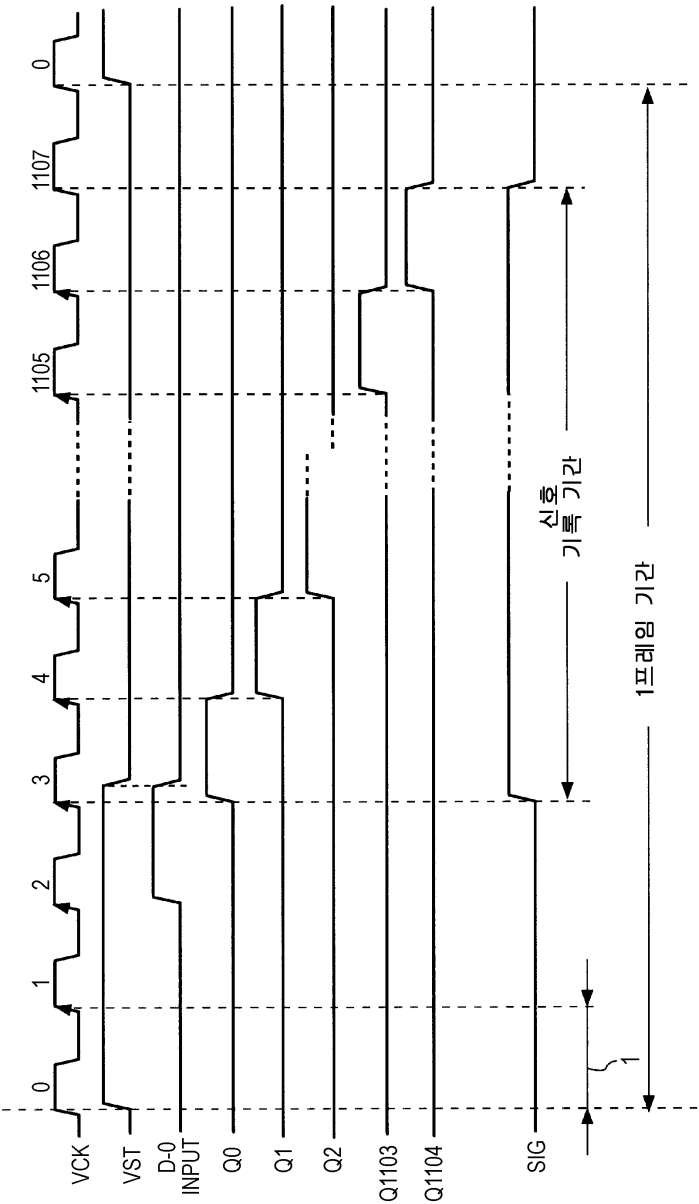
도면8



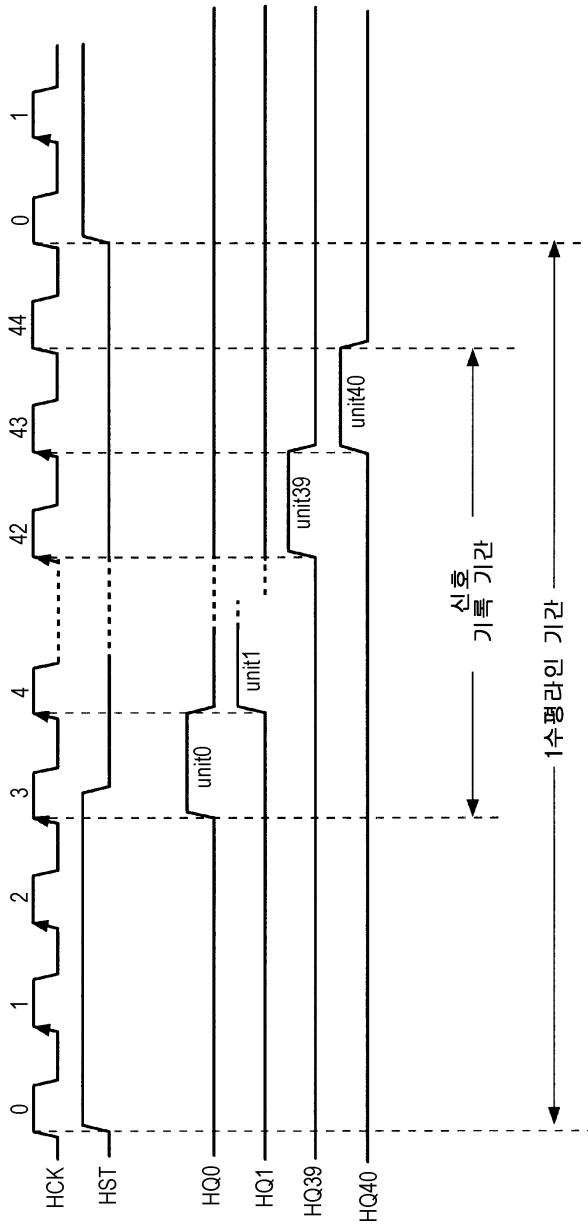
도면9



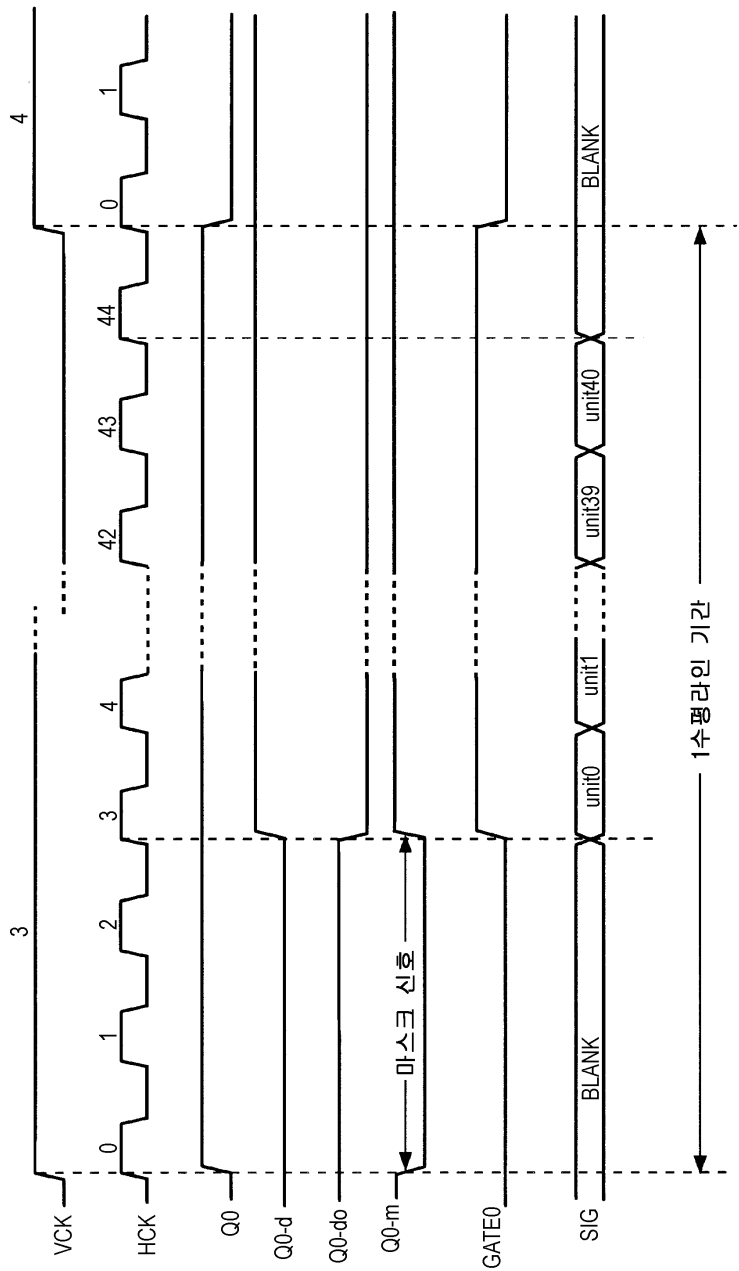
도면11



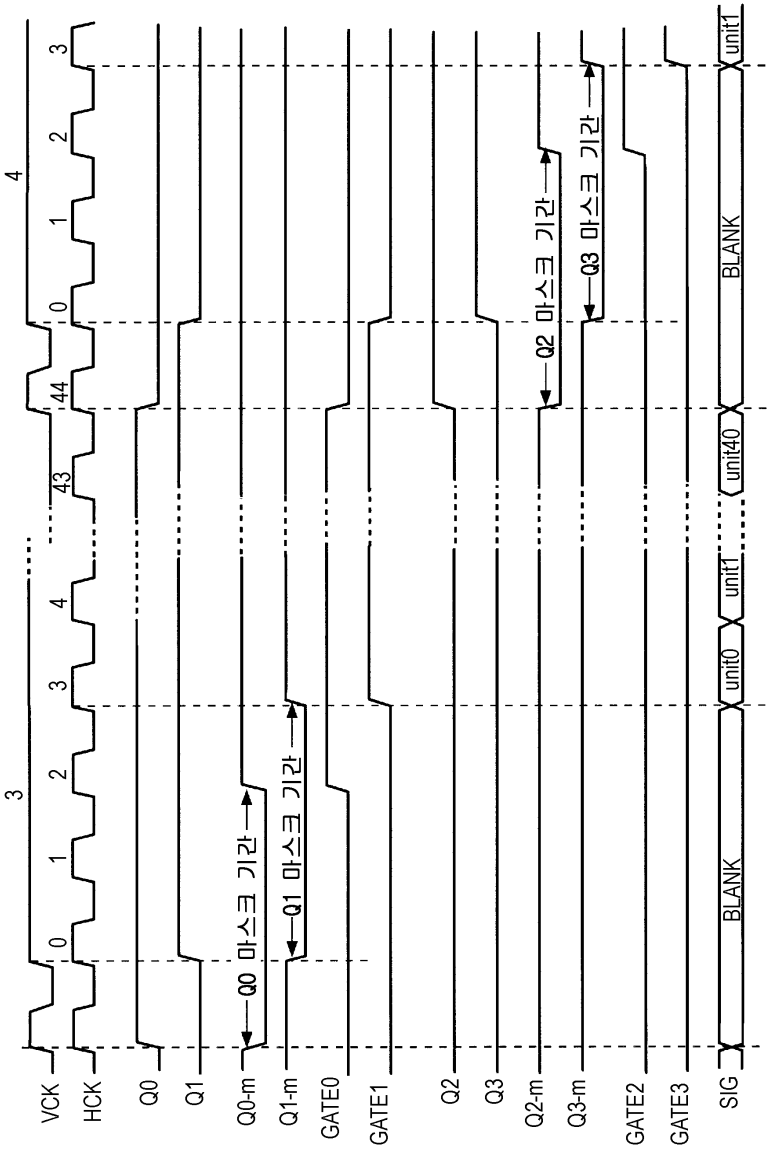
도면12



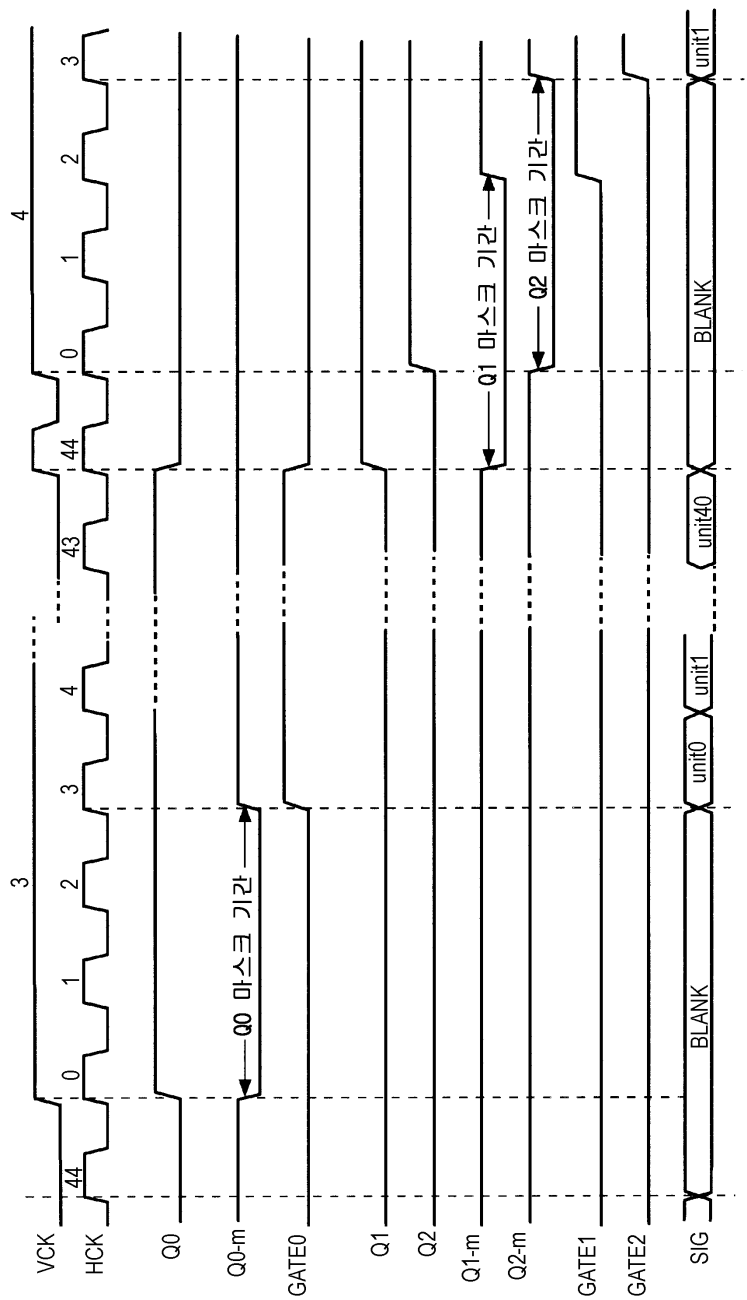
도면13



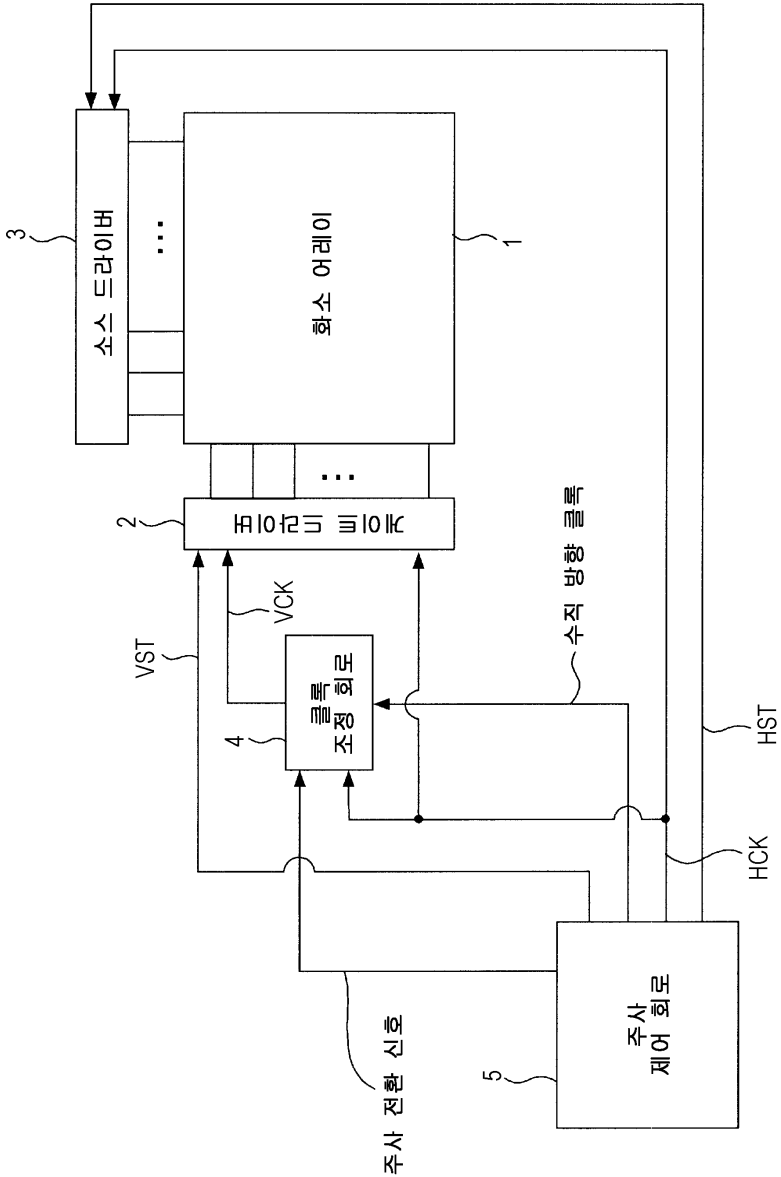
도면14



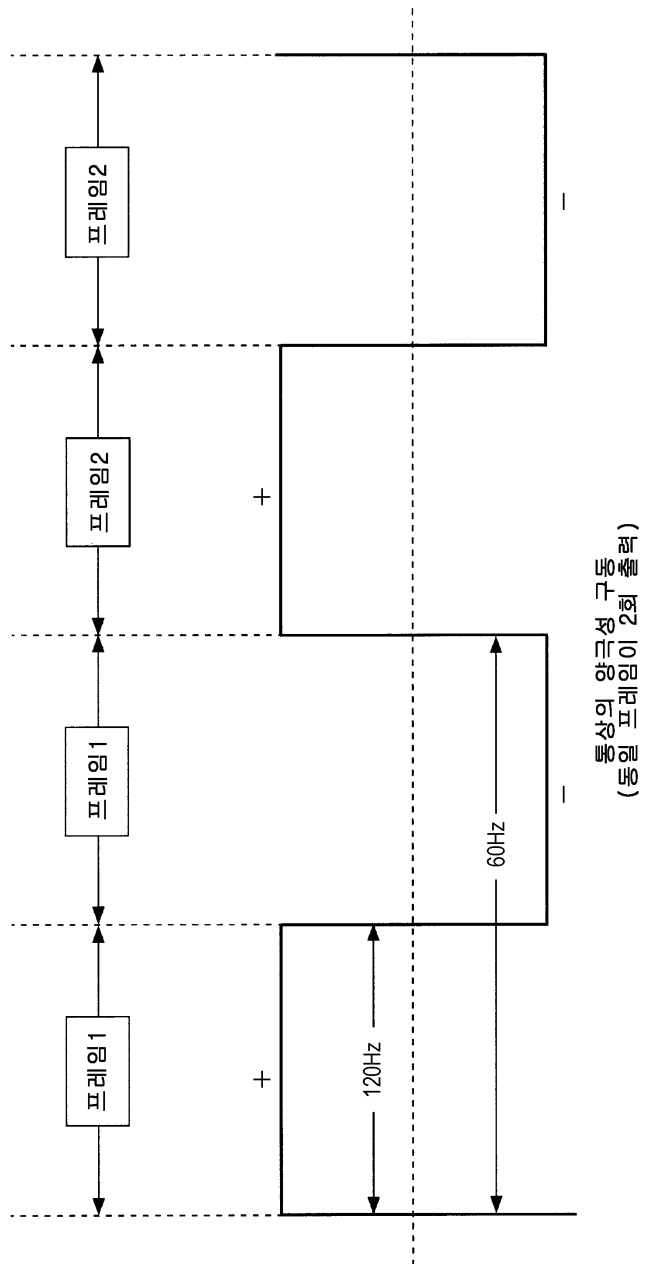
도면15



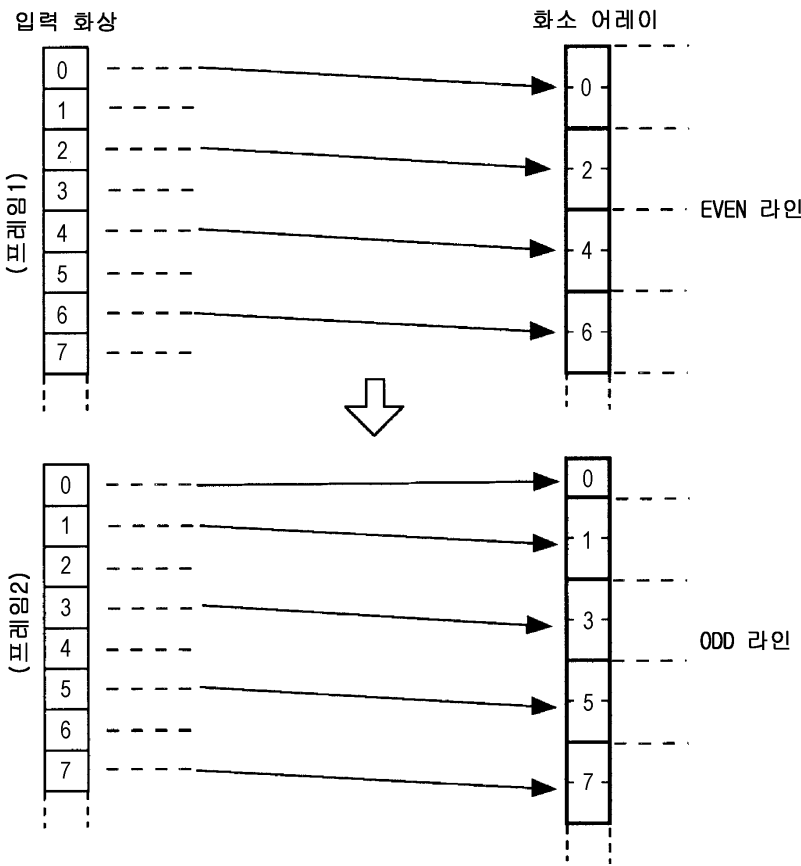
도면16



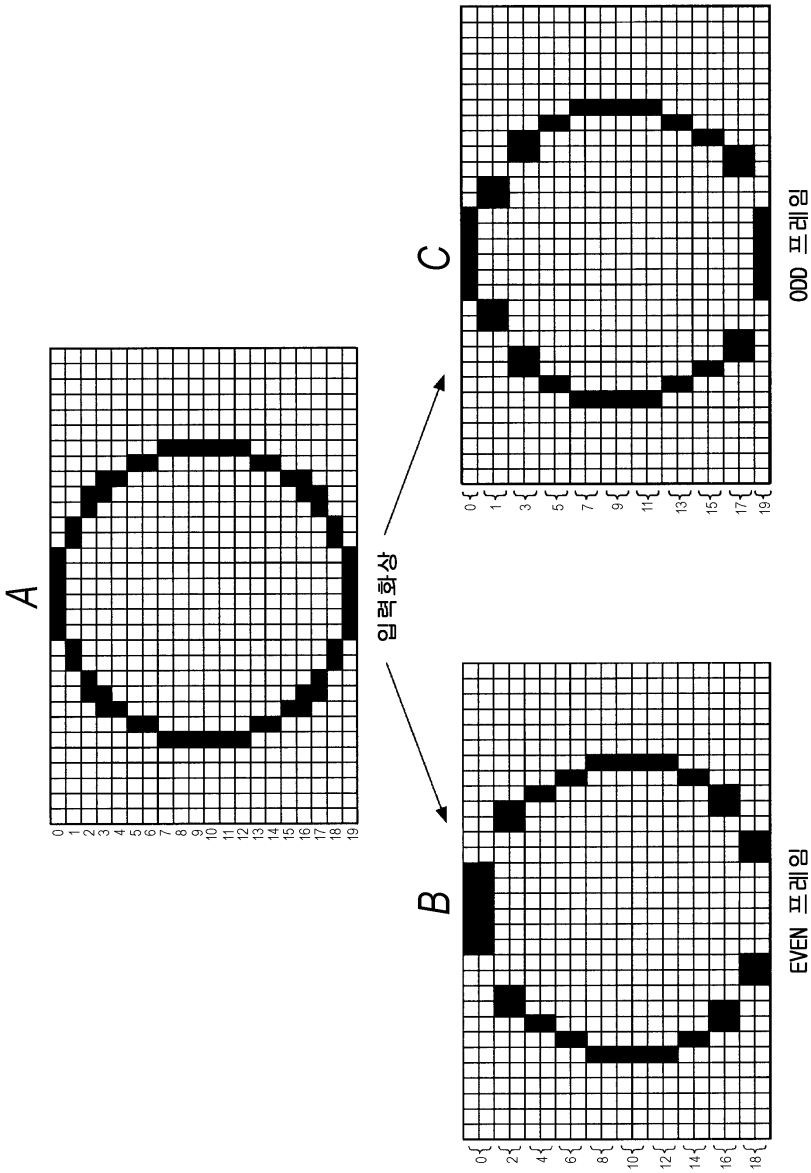
도면17



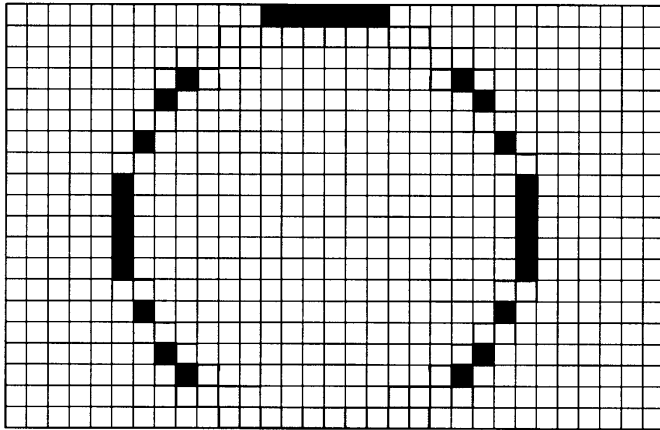
도면18



도면19

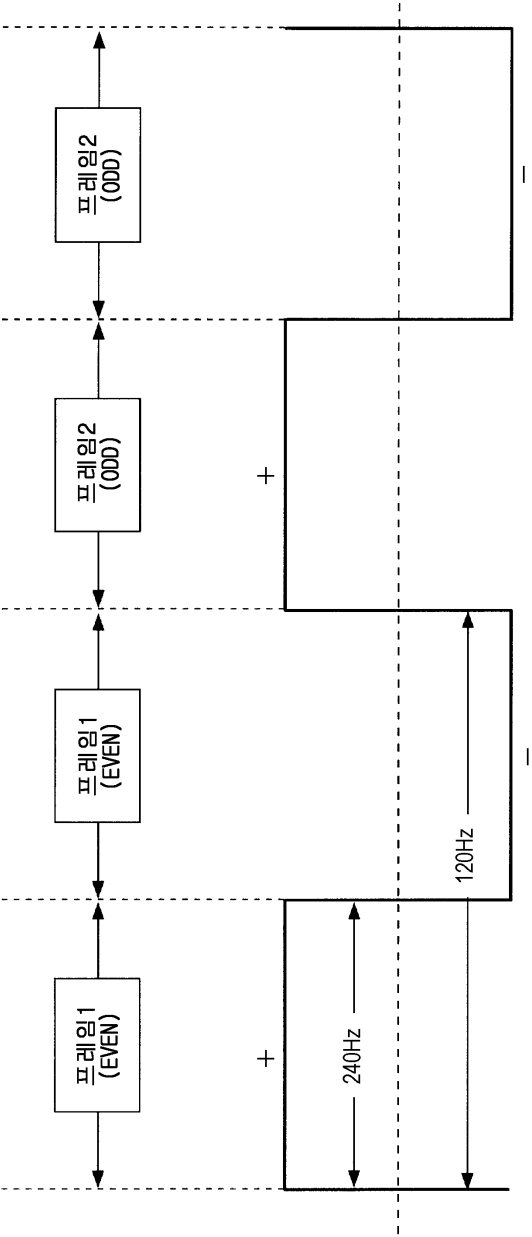


도면20

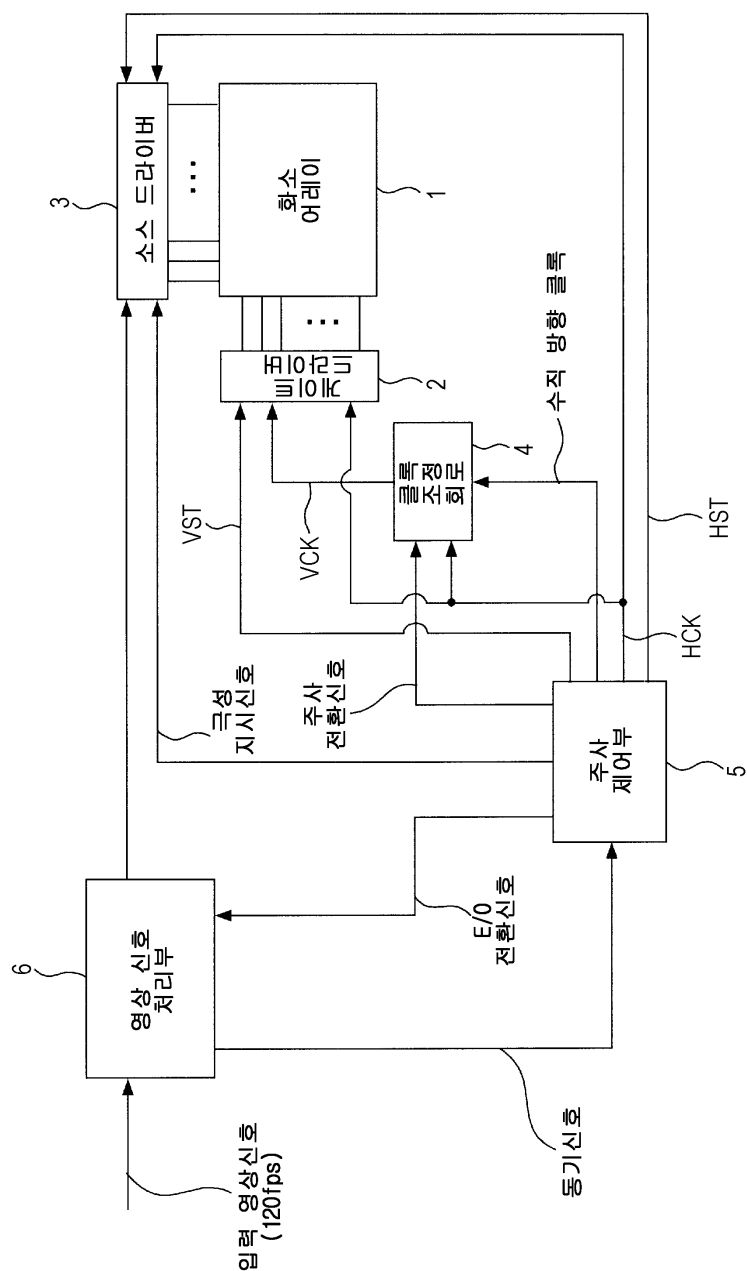


실제 뷰
(EVEN프레임+ODD프레임)

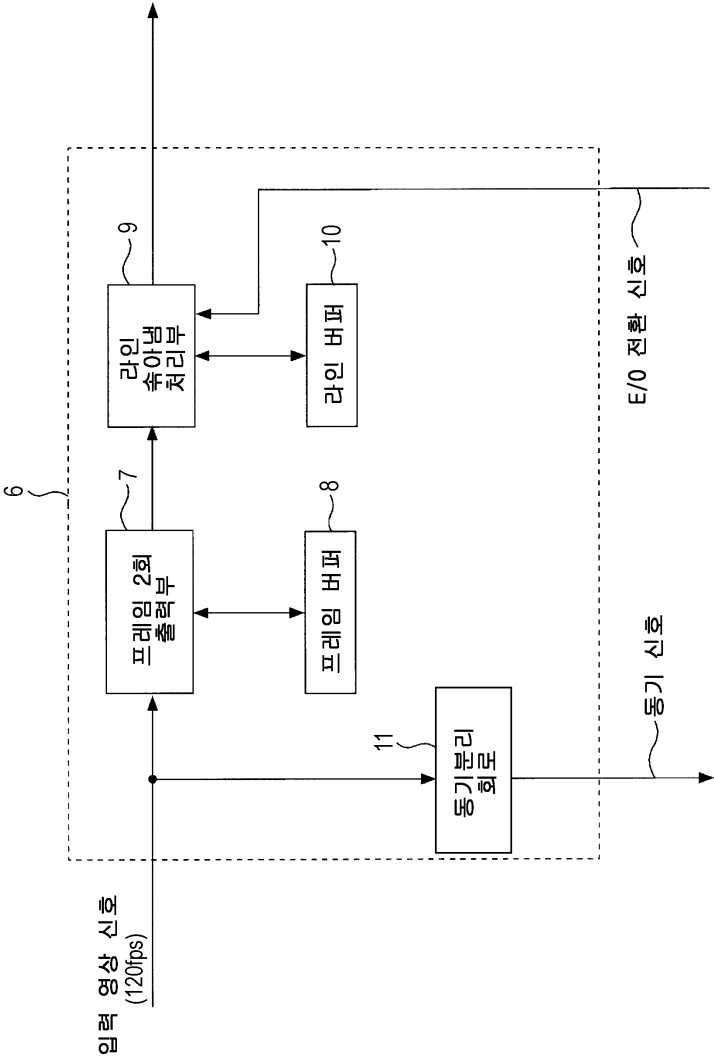
도면21



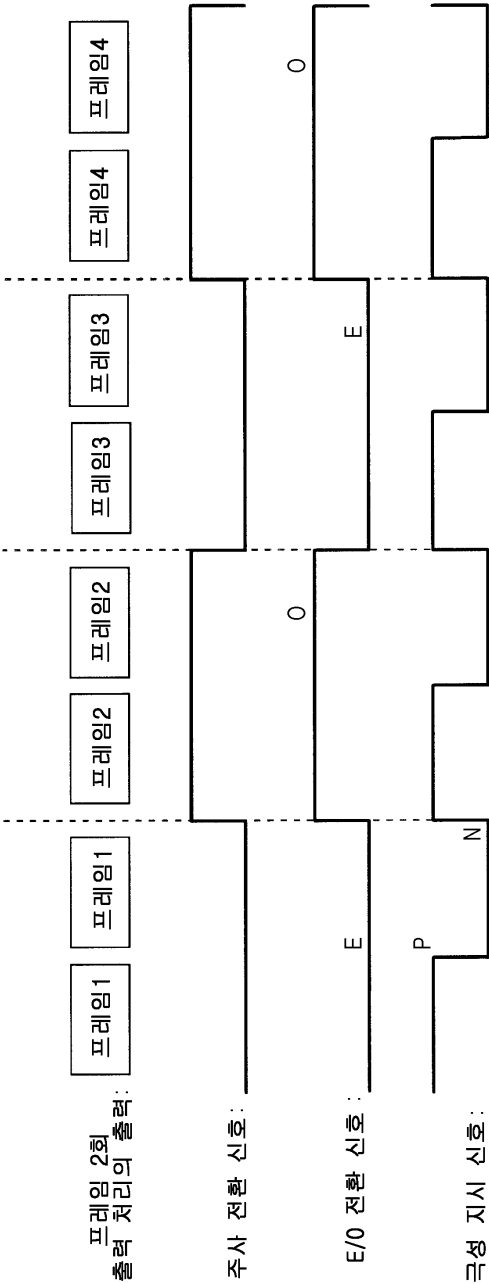
도면22



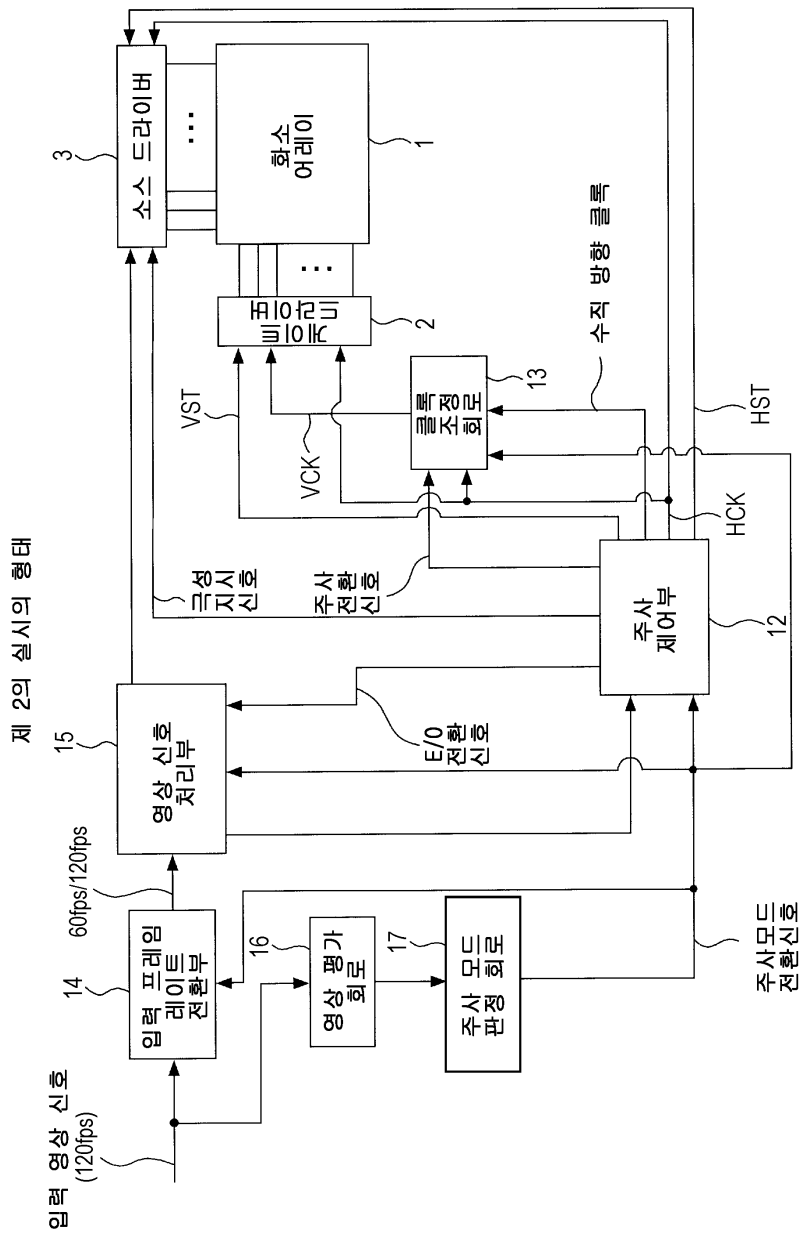
도면23



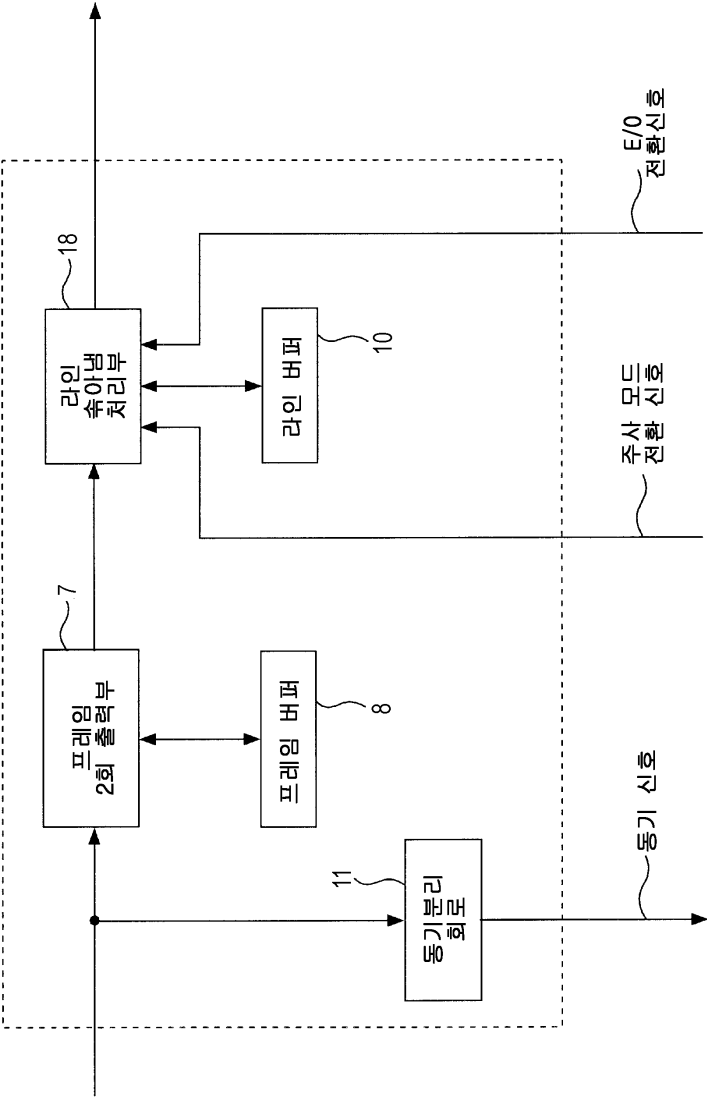
도면24



도면25

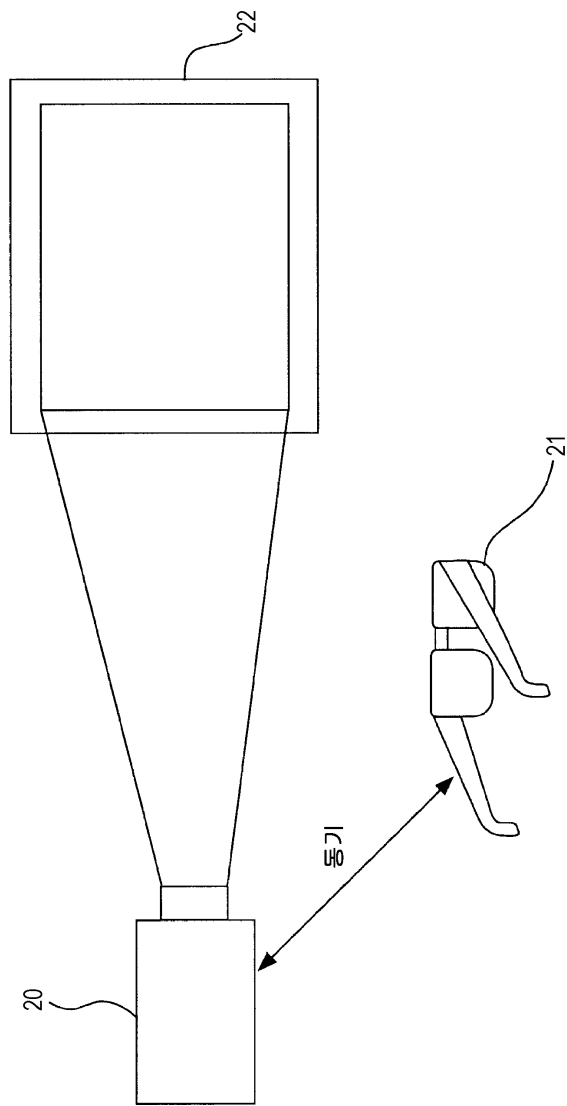


도면26

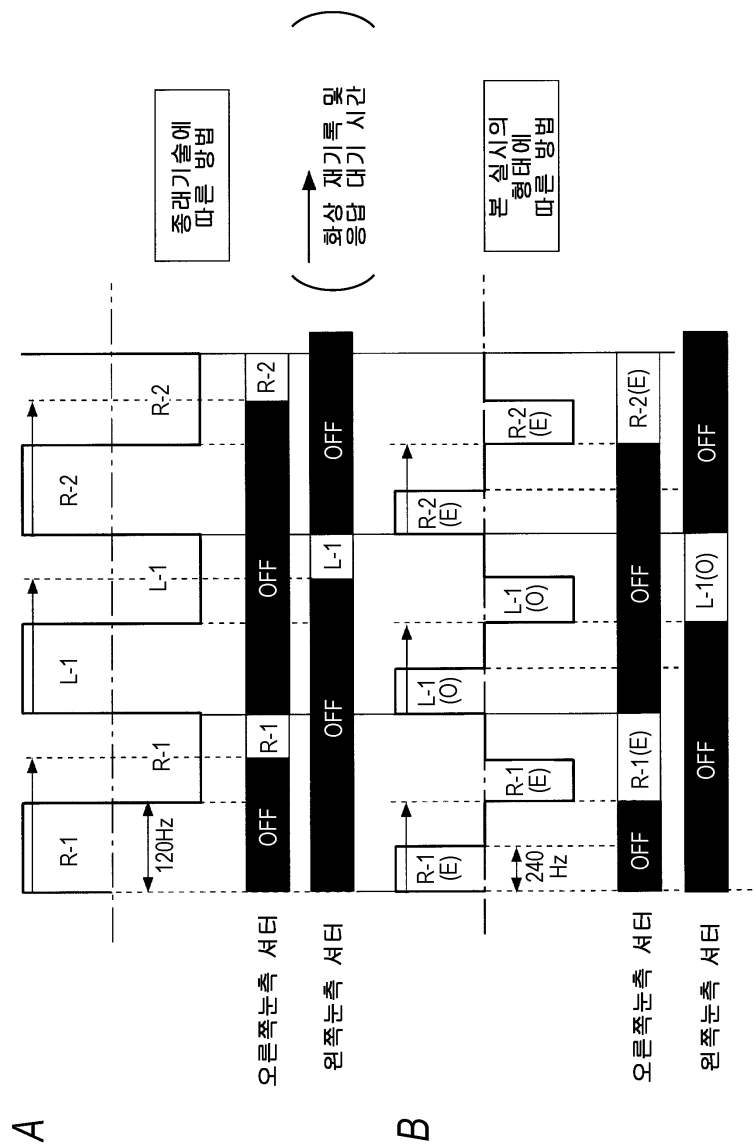


도면27

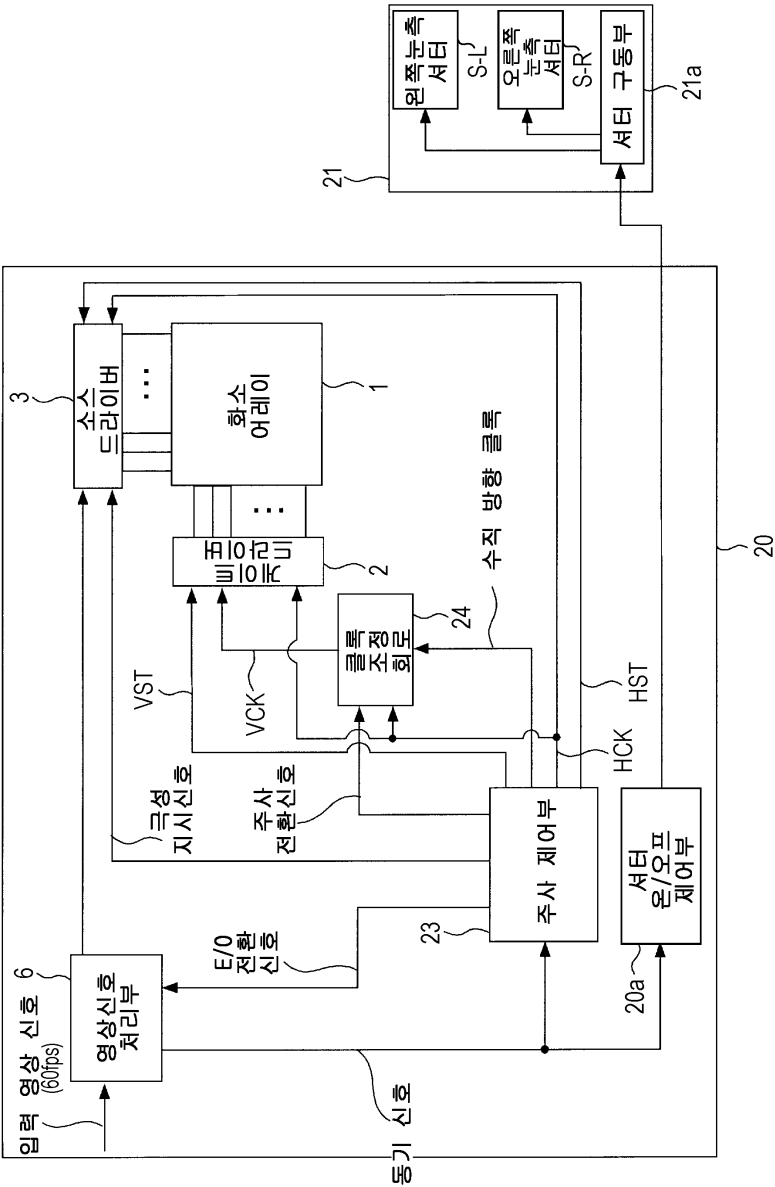
제 3의 실시의 형태



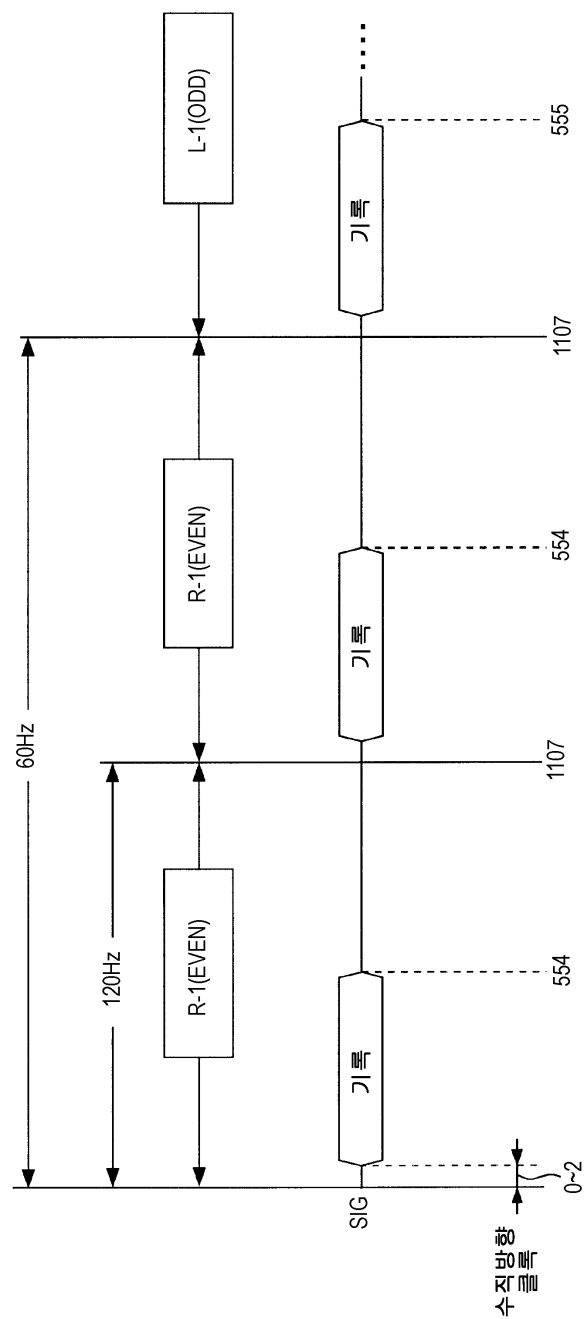
도면28



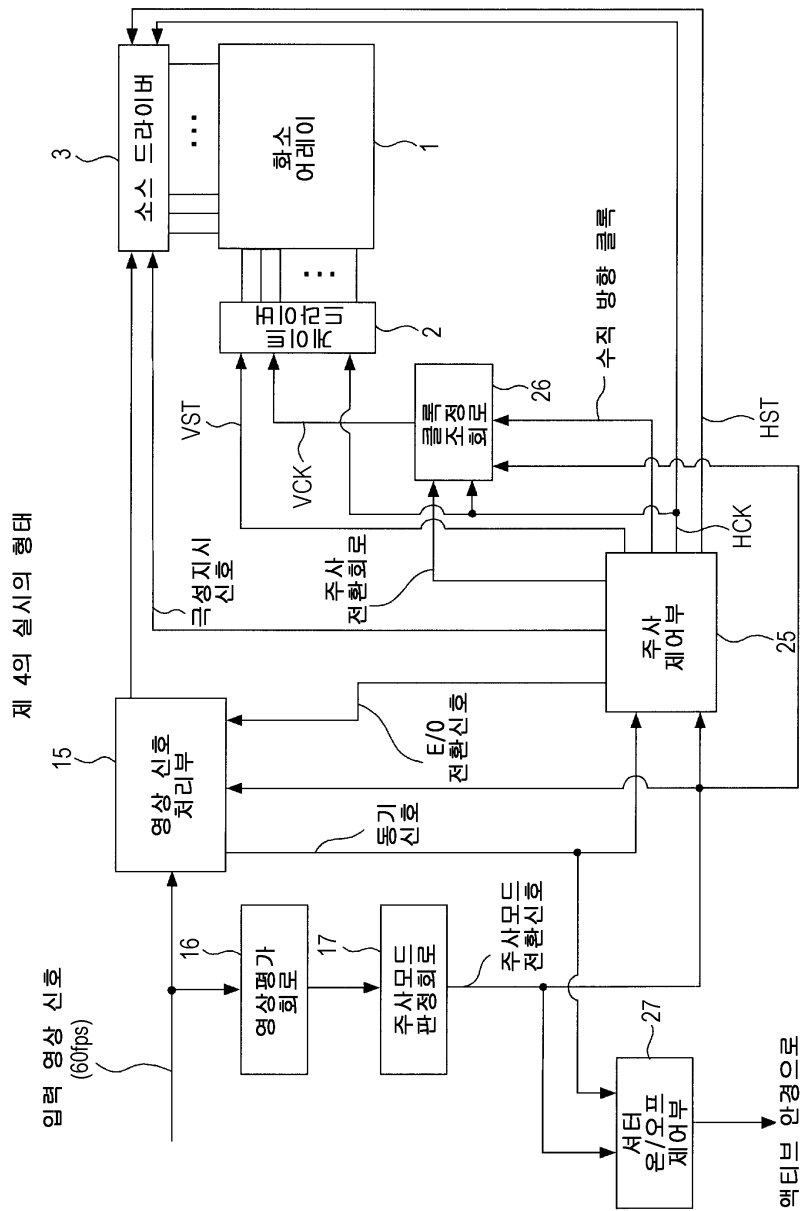
도면29



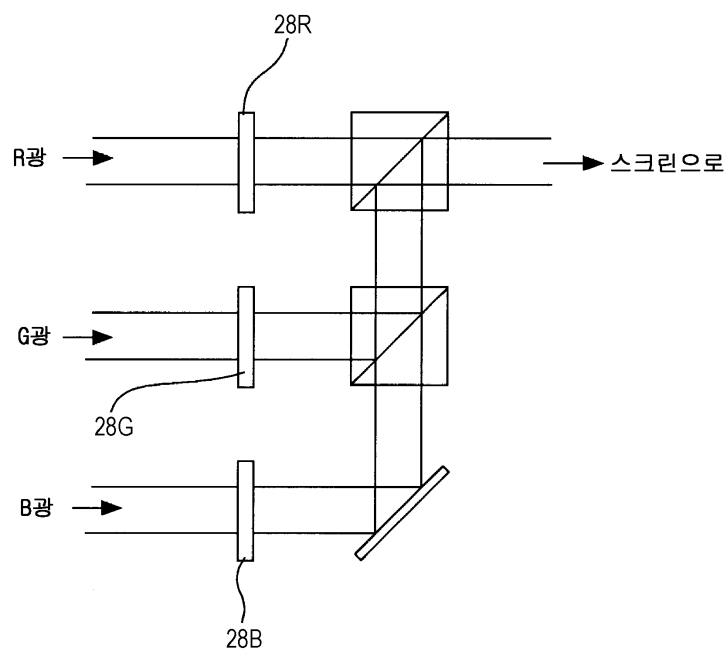
도면30



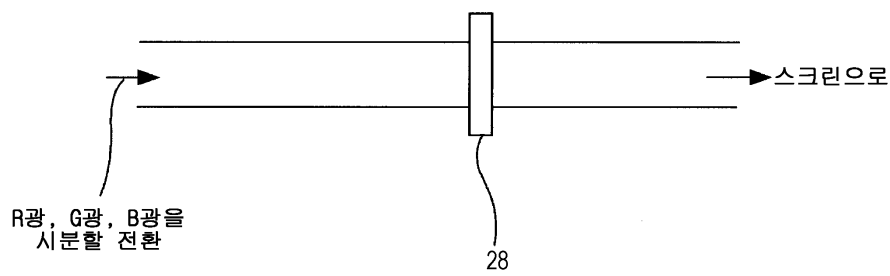
도면31



도면32

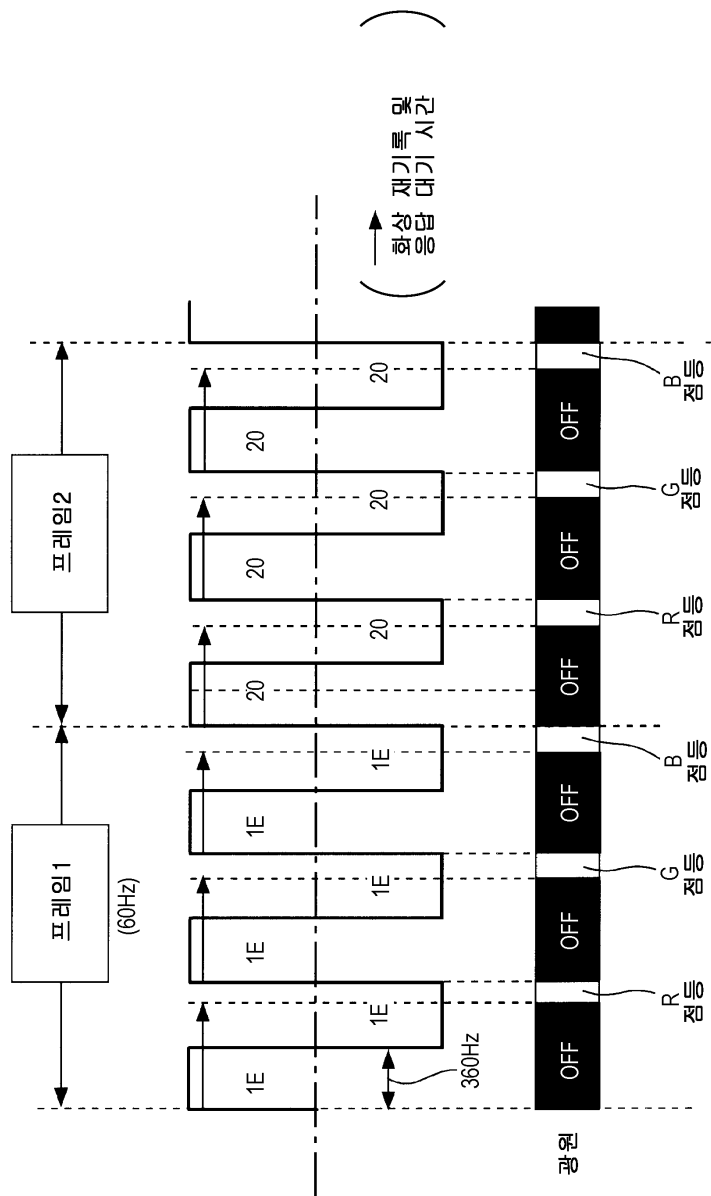


도면33

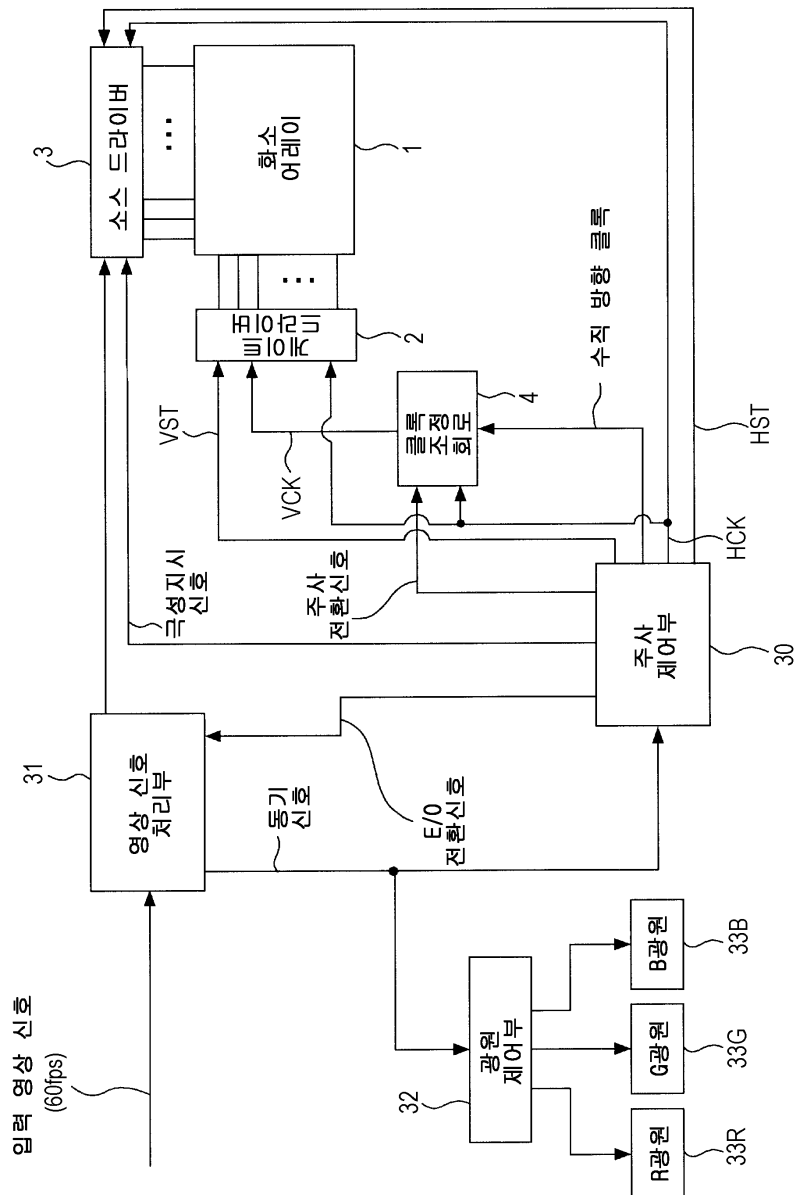


제 5의 실시의 형태

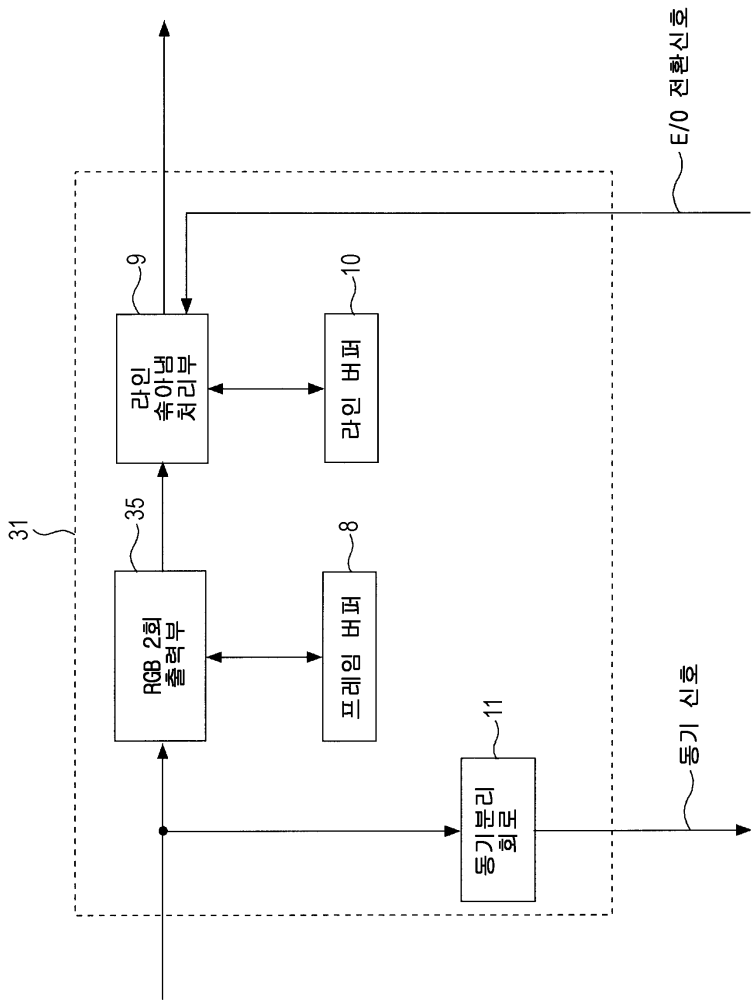
도면34



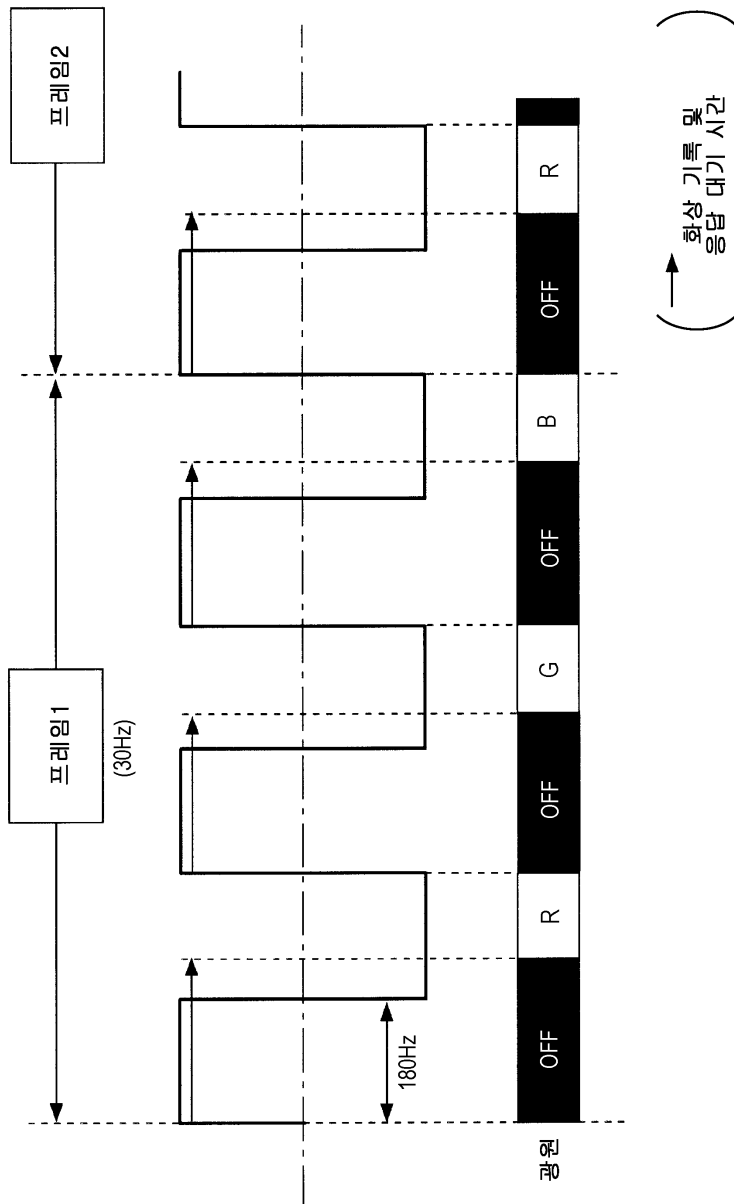
도면35



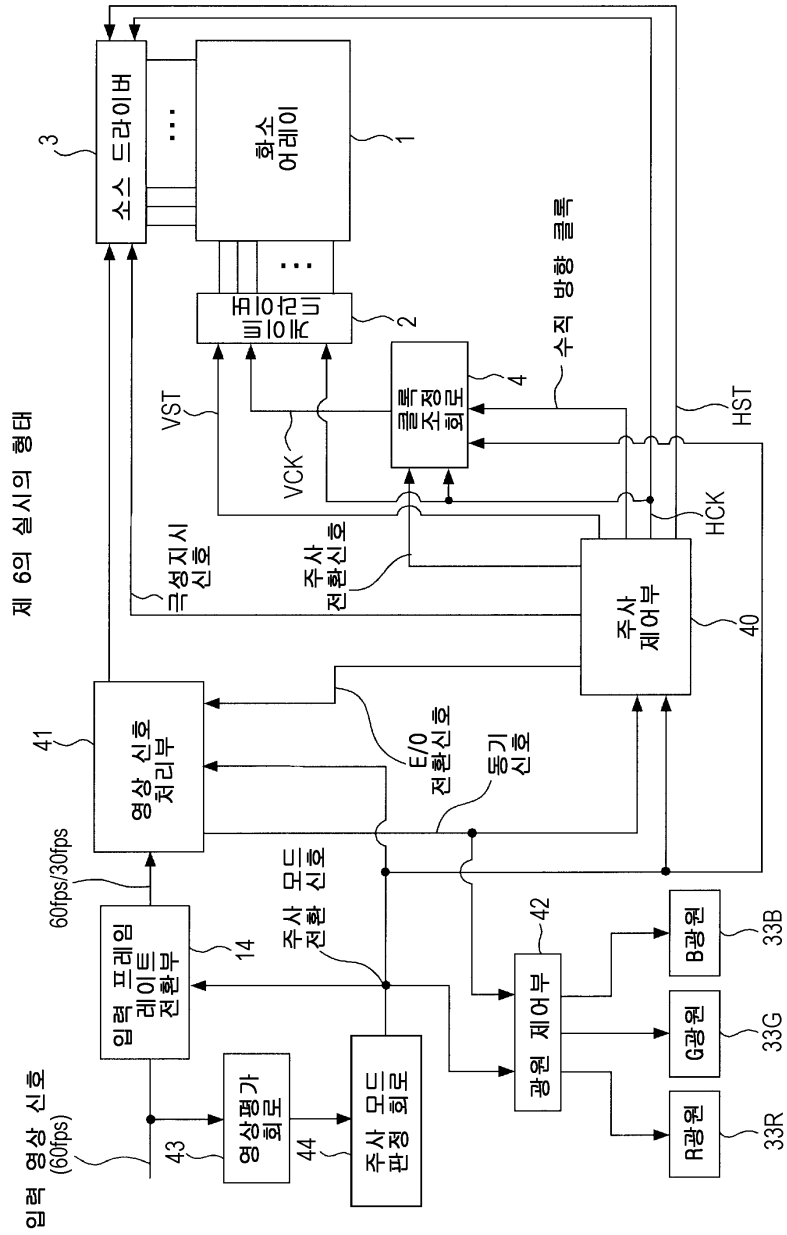
도면36



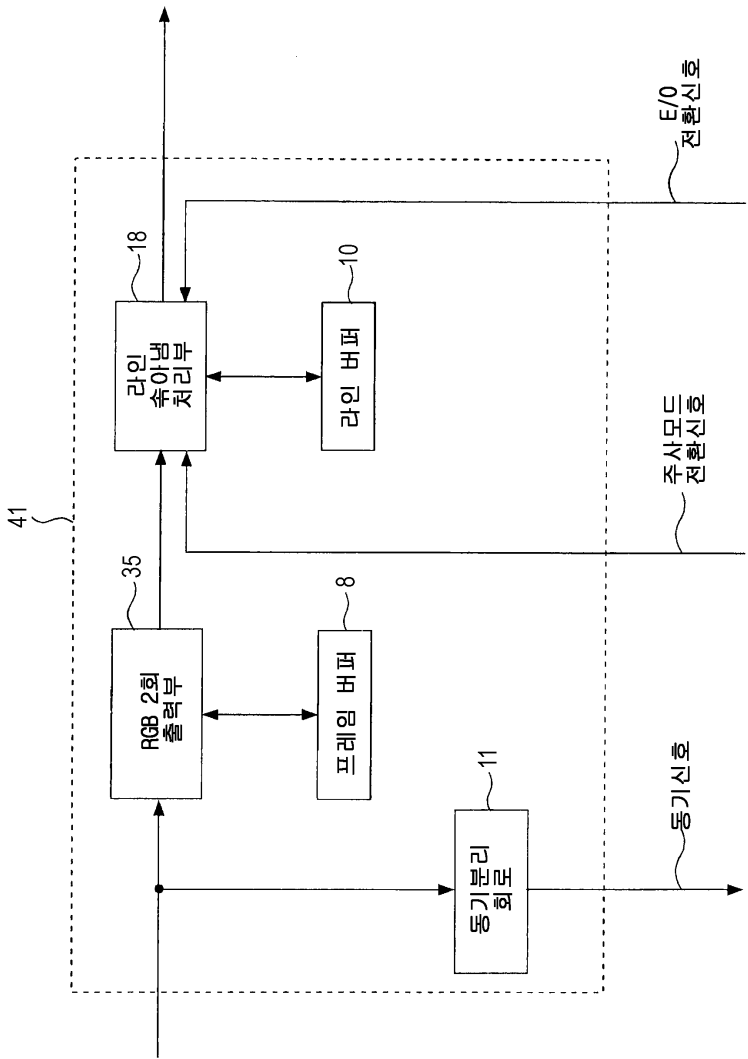
도면37



도면38



도면39



도면40

