

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 10 月 19 日(19.10.2017)



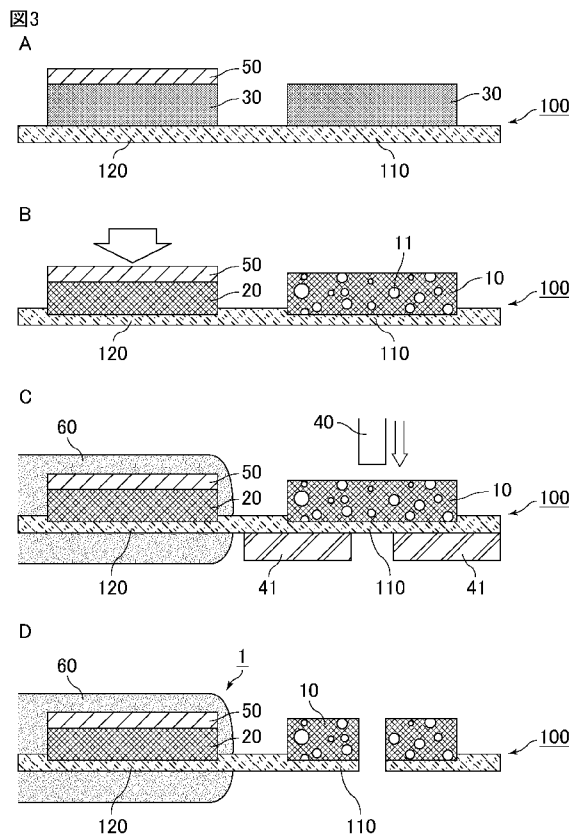
(10) 国際公開番号
WO 2017/179250 A1

- (51) 国際特許分類:
H01L 23/50 (2006.01) C22C 9/05 (2006.01)
C22C 9/06 (2006.01) C22C 12/00 (2006.01)
C22C 9/00 (2006.01) C22C 13/00 (2006.01)
C22C 9/01 (2006.01)
- (21) 国際出願番号: PCT/JP2017/000475
- (22) 国際出願日: 2017 年 1 月 10 日(10.01.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-082240 2016 年 4 月 15 日(15.04.2016) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 鷺塚 清多郎 (WASHIZUKA, Seitaro); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 安富国際特許事務所 (YASUTOMI & ASSOCIATES); 〒5320003 大阪府大阪市淀川区宮原 3 丁目 5 番 36 号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

[続葉有]

(54) Title: SEMICONDUCTOR PACKAGE MANUFACTURING METHOD AND CU ALLOY CUTTING METHOD

(54) 発明の名称: 半導体パッケージの製造方法及び Cu 合金の切断方法



(57) Abstract: A semiconductor package manufacturing method of the present invention is characterized by having: a step for preparing a lead frame having a section to be cut, said section being formed of a Cu alloy; a step for applying a bonding material to the section to be cut, said bonding material containing Sn or an Sn alloy; a step for forming an intermetallic compound having voids by reacting, by heating the section to be cut, the Sn or the Sn alloy contained in the bonding material with the Cu alloy constituting the section to be cut; and a step for cutting, with the intermetallic compound, the section to be cut.

(57) 要約: 本発明の半導体パッケージの製造方法は、Cu 合金からなる被切断部を有するリードフレームを準備する工程と、上記被切断部に Sn 又は Sn 合金を含む接合材料を塗布する工程と、上記被切断部を加熱することにより、上記接合材料に含まれる Sn 又は Sn 合金と上記被切断部を構成する Cu 合金とを反応させて空隙を有する金属間化合物を形成させる工程と、上記被切断部を上記金属間化合物と共に切断する工程を有することを特徴とする。

WO 2017/179250 A1



MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, 添付公開書類:
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, — 国際調査報告 (条約第 21 条(3))
KM, ML, MR, NE, SN, TD, TG).

明 細 書

発明の名称：

半導体パッケージの製造方法及びCu合金の切断方法

技術分野

[0001] 本発明は、半導体パッケージの製造方法及びCu合金の切断方法に関する。

背景技術

[0002] リードフレームを用いた半導体パッケージの製造工程においては、薄肉の金属板に半導体チップ等の電子部品を実装した後、個片化が行われる。

これまで、個片化を容易にするための方法として、例えば特許文献1に記載されるようにリードフレームを切断する箇所に予めダイサー等を用いてV溝加工を行っておく方法が知られていた。また、リードフレームを切断する方法としてはプレス加工による打ち抜きが知られており、例えば、樹脂封止された半導体パッケージをプレス金型の下型に載置した後、金型の上型を下降させる。これにより、上型のパンチと下型のダイによって打ち抜き加工を行い、リードフレームの切断を行う。

先行技術文献

特許文献

[0003] 特許文献1：特開2007-189150号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1に記載の方法ではV溝加工を行う手間がかかる。また、V溝加工時に発生する削りかすが電子部品を実装する部分に付着してしまうと接合不良やショート不良という問題を引き起こす可能性がある。

さらに、V溝が形成されたリードフレームを用いて電子部品実装の工程を行うとリードフレームがV溝を起点として意図せずに変形してしまうことがある。また、リードフレームの厚さが薄い場合にはV溝の形成自体が難しくなり意図した位置での切断ができないことがある。一方、V溝を設けずにリー

ドフレームを切断した場合には切断面にバリやダレが生じることがある。

なお、本明細書において、バリとは切断面の下面側に生じる突起を意味し、ダレとは切断面の上面側が切断刃の圧力により丸くなった部分を意味する。

[0005] 本発明は上記の問題を解決するためになされたものであり、リードフレームの切断の際に切断面にバリやダレが生じることを防止して半導体パッケージを製造することを目的とする。

課題を解決するための手段

[0006] 上記目的を達成するため、本発明の半導体パッケージの製造方法は、Cu合金からなる被切断部を有するリードフレームを準備する工程と、上記被切断部にSn又はSn合金を含む接合材料を塗布する工程と、上記被切断部を加熱することにより、上記接合材料に含まれるSn又はSn合金と上記被切断部を構成するCu合金とを反応させて空隙を有する金属間化合物を形成させる工程と、上記被切断部を上記金属間化合物と共に切断する工程を有することを特徴とする。

[0007] 本発明の半導体パッケージの製造方法では、リードフレームの被切断部がCu合金からなり、上記被切断部にSn又はSn合金を含む接合材料を塗布した状態で加熱を行う。

加熱によりSn又はSn合金とCu合金が反応して金属間化合物（例えば（Cu，Ni）₆Sn₅）が形成され、金属間化合物と被切断部が強固に接合された状態となるが、金属間化合物が形成される際に空隙（ボイド）が生じる。また、形成された金属間化合物は延性が失われた脆い部材となる。

被切断部と強固に接合された上記金属間化合物に対して切断するための力を加えると、金属間化合物には変形を伴わずにクラックが進展する。金属間化合物と接合されているCu合金は本来は延性を有する材料であるが、金属間化合物と強固に接合されているために延びることができずに破断に至る。その結果、被切断部を構成するCu合金の切断面にバリやダレが生じることが防止されて、綺麗な切断面を得ることができる。

また、この方法であると被切断部にV溝を設ける必要がないので、リードフ

レームの厚さが薄い場合であっても切断を良好に行うことができる。また、V溝加工の際に発生する削りかすに起因する問題も起こらない。

[0008] 本発明の半導体パッケージの製造方法では、上記リードフレームにはCu合金からなる実装部が設けられており、上記実装部にSn又はSn合金を含む接合材料を塗布して電子部品を搭載し、上記電子部品を加圧しながら上記実装部を加熱して、上記接合材料に含まれるSn又はSn合金と上記実装部を構成するCu合金とを反応させて緻密な金属間化合物を形成させる工程とをさらに有することが好ましい。

[0009] 上記方法であると、電子部品と実装部の接合を金属間化合物によって行うことができる。Cu合金とSn又はSn合金により形成される金属間化合物は融点が高いため、電子部品と実装部の間を耐熱性に優れた接合により接合させることができる。また、電子部品を加圧しながら実装部を加熱すると、金属間化合物の形成に伴い発生する空隙が加圧により外に押し出されて緻密な金属間化合物となる。そのため、強固な接合となる。

[0010] 本発明の半導体パッケージの製造方法では、上記被切断部の加熱と、上記実装部の加圧しながらの加熱を同時に行うことが好ましい。

被切断部の加熱と実装部の加熱を同時に行うことにより、実装部と被切断部で金属間化合物を形成させる反応を同じプロセスで行うことができる。

加圧しながら加熱する実装部では強固な接合力を有する緻密な金属間化合物を形成させることができ、加圧せずに加熱する被切断部では空隙を有する脆い金属間化合物を形成させることができる。

[0011] 本発明の半導体パッケージの製造方法では、上記電子部品は、半導体チップであることが好ましい。

[0012] 本発明の半導体パッケージの製造方法では、上記Cu合金は、Cu-Ni合金又はCu-Mn合金であることが好ましい。また、Niの割合が3重量%以上15重量%以下のCu-Ni合金であることがより好ましい。

Cu-Ni合金又はCu-Mn合金はSn又はSn合金と速やかに反応して金属間化合物を形成することができる。Niの割合が3重量%以上15重量

%以下のCu-Ni合金であると金属間化合物がより確実に形成される。

[0013] 本発明のCu合金の切断方法は、Cu合金からなる被切断部にSn又はSn合金を含む接合材料を塗布する工程と、上記被切断部を加熱することにより、上記接合材料に含まれるSn又はSn合金と上記被切断部を構成するCu合金とを反応させて空隙を有する金属間化合物を形成させる工程と、上記被切断部を上記金属間化合物と共に切断する工程を有することを特徴とする。

[0014] Cu合金からなる被切断部をSn又はSn合金と反応させて空隙を有する金属間化合物を形成させ、被切断部を金属間化合物と共に切断することにより、被切断部を構成するCu合金の切断面にバリやダレが生じることが防止されて、綺麗な切断面を得ることができる。

この切断方法は、Cu合金からなる材料の切断方法として、その形状を問わず好適に使用することができる。

発明の効果

[0015] 本発明によれば、リードフレームの切断の際に切断面にバリやダレが生じることを防止して半導体パッケージを製造することができる。また、Cu合金からなる材料を切断面にバリやダレが生じることを防止して切断することが可能なCu合金の切断方法を提供することができる。

図面の簡単な説明

[0016] [図1]図1は、リードフレームの一例を示す上面図である。

[図2]図2A～図2Dは、本発明の半導体パッケージの製造方法の一例を模式的に示す断面図である。

[図3]図3A～図3Dは、本発明の半導体パッケージの製造方法の別の一例を模式的に示す断面図である。

[図4]図4(a)は実装部の金属顕微鏡による断面観察写真であり、図4(b)は、被切断部の切断前の金属顕微鏡による断面観察写真である。

[図5]図5は実施例1の被切断部の切断後の金属顕微鏡による断面観察写真である。

[図6]図6は比較例1の被切断部の切断後の金属顕微鏡による断面観察写真で

ある。

発明を実施するための形態

[0017] 以下、本発明の半導体パッケージの製造方法及びCu合金の切断方法について説明する。

しかしながら、本発明は、以下の構成に限定されるものではなく、本発明の要旨を変更しない範囲において適宜変更して適用することができる。

なお、以下において記載する本発明の個々の望ましい構成を2つ以上組み合わせたものもまた本発明である。

[0018] 図1は、リードフレームの一例を示す上面図である。

本発明の半導体パッケージの製造方法では、Cu合金からなる被切断部を有するリードフレームを準備する。

リードフレーム100には、電子部品を実装するための部位である実装部120が設けられており、各リード130の末端に、個片化の際に切断する部位である被切断部110が設けられている。被切断部110の材質はCu合金となっている。

[0019] Cu合金としては、例えば、Cu-Ni合金、Cu-Mn合金、Cu-Al合金又はCu-Cr合金が挙げられる。これらの中では、Cu-Ni合金又はCu-Mn合金が好ましい。

Cu-Ni合金は、Niの割合が3重量%以上30重量%以下であるCu-Ni合金が好ましく、例えば、Cu-3Ni、Cu-5Ni、Cu-10Ni、Cu-15Ni、Cu-20Ni、Cu-25Ni、又は、Cu-30Niが挙げられる。また、Niの割合が3重量%以上15重量%以下であるCu-Ni合金がより好ましい。Cu-Ni合金には、Cu-Ni-Co合金、Cu-Ni-Fe合金、Cu-Ni-Si合金、Cu-Ni-P合金等のように第3成分を含む合金も含まれる。

Cu-Mn合金は、Mnの割合が5重量%以上30重量%以下であるCu-Mn合金が好ましく、例えば、Cu-5Mn、Cu-10Mn、Cu-15Mn、Cu-20Mn、Cu-25Mn、又は、Cu-30Mnが挙げられ

る。

Cu-AI合金は、AIの割合が5重量%以上10重量%以下であるCu-AI合金が好ましく、例えば、Cu-5AI、又は、Cu-10AIが挙げられる。

Cu-Cr合金は、Crの割合が5重量%以上10重量%以下であるCu-Cr合金が好ましく、例えば、Cu-5Cr、又は、Cu-10Crが挙げられる。

なお、Cu合金は、Cu-Mn-Ni等のようにMn及びNiを同時に含んでいてもよく、また、P等の第3成分を含んでいてもよい。

上記表記において、例えば、「Cu-3Ni」は、Niを3重量%含有し、残部をCuとする合金であることを示している。Mnについても同様である。

[0020] リードフレームを構成する材料は、全体がCu合金であってもよいし、被切断部がCu合金であって他の部分は他の材料であってもよい。後述するように実装部にも金属間化合物を形成させる場合には、実装部もCu合金からなることが好ましい。

また、本発明において切断する部位となる、リードフレームに設けられる被切断部の位置は、各リードの末端に限定されるものではなく、リードフレームを用いて半導体パッケージを製造する際に切断される部位であればよい。例えば、吊りリード（ダイパッドを支持するリード）の末端や、ダムバー（各リード間を接続する連結部）であってもよい。

[0021] 図2A～図2Dは、本発明の半導体パッケージの製造方法の一例を模式的に示す断面図である。図2A～図2Dは、リードフレーム100の被切断部110の周囲のみを模式的に示す断面図である。

[0022] まず、図2Aに示すように、被切断部110にSn又はSn合金を含む接合材料30を塗布する。

Sn又はSn合金としては、例えば、Sn単体、又は、Cu、Ni、Ag、Au、Sb、Zn、Bi、In、Ge、Al、Co、Mn、Fe、Cr、M

g、Mn、Pd、Si、Sr、Te及びPからなる群より選ばれる少なくとも1種とSnとを含む合金が挙げられる。中でも、Sn、Sn-3Ag-0.5Cu、Sn-3.5Ag、Sn-0.75Cu、Sn-58Bi、Sn-0.7Cu-0.05Ni、Sn-5Sb、Sn-2Ag-0.5Cu-2Bi、Sn-57Bi-1Ag、Sn-3.5Ag-0.5Bi-8In、Sn-9Zn、又は、Sn-8Zn-3Biが好ましい。

上記表記において、例えば、「Sn-3Ag-0.5Cu」は、Agを3重量%、Cuを0.5重量%含有し、残部をSnとする合金であることを示している。

[0023] Sn又はSn合金を含む接合材料は、Sn又はSn合金を含むペーストであることが好ましく、上記ペーストとしては、Sn又はSn合金とフラックスとを含む、市販のソルダペーストを用いることができる。また、ペーストに含まれる金属成分は、Sn又はSn合金のみである必要はなく、Sn又はSn合金を主成分として、Cu、Cu合金、Ni、Ni合金、Ag、Ag合金などの金属成分を含んでいても良い。

被切断部に接合材料を塗布する方法としては、例えば、スクリーン印刷、ディスペンサーによる塗布等の方法が挙げられる。

[0024] 次に、図2Bに示すように、被切断部を加熱する。加熱により温度が接合材料に含まれるSn又はSn合金の融点以上に達すると、Sn又はSn合金が溶融する。さらに加熱が続くと、Sn又はSn合金と被切断部110を構成するCu合金（例えばCu-Ni合金）とが反応して金属間化合物10（例えば $(Cu, Ni)_6Sn_5$ ）が生成する。

この加熱は被切断部及び接合材料を加圧しない状態で行われることが好ましく、金属間化合物10が生成する反応に伴い、金属間化合物10の中には空隙11が形成される。内部に空隙11を有する金属間化合物10は延性が失われた脆い部材となる。

そして、金属間化合物10と被切断部110が強固に接合された状態となる。

加熱時の昇温速度を速くすると、空隙を有する金属間化合物が形成されやすいため好ましい。昇温速度は5℃／秒以上であることが好ましく、8℃／秒以上であることがより好ましい。

[0025] 金属間化合物が生成していることは、被切断部を含む断面を金属顕微鏡を用いて観察することによって簡易的に確認することができる。詳細には、エネルギー分散型X線分析（EDX）等による組成分析と、微小部X線回折等による結晶構造解析とを行うことによって、 $(\text{Cu}, \text{Ni})_6\text{Sn}_5$ 等の金属間化合物が生成したことを確認することができる。

[0026] 次に、図2Cに示すように、金属間化合物10の上にパンチ40を配置し、被切断部110の下にダイ41を配置してパンチングにより被切断部110を金属間化合物10と共に切断する。

切断するための力がパンチ40により加えられた金属間化合物10には変形を伴わずにクラックが進展する。そして、金属間化合物10と接合されている被切断部110を構成するCu合金は本来は延性を有する材料であるが、金属間化合物10と強固に接合されているために延びることができずに破断に至る。その結果、被切断部110を構成するCu合金の切断面にバリやダレが生じることが防止されて、綺麗な切断面を得ることができる。

図2Dには、被切断部の切断後に得られる半導体パッケージ1の切断面を示している。切断面にはバリやダレが生じておらず、また、切断された部分のそれぞれの端部には金属間化合物10が残っている。

なお、切断の方法はパンチングに限定されるものではなく、ダイシングや超音波カッターでの切断等が挙げられる。

[0027] 次に、本発明の別の形態として、実装部に電子部品を搭載する工程を含む形態について説明する。

図3A～図3Dは、本発明の半導体パッケージの製造方法の別の一例を模式的に示す断面図である。図3A～図3Dは、リードフレーム100の実装部120の周囲及び被切断部110の周囲のみを模式的に示す断面図である。本実施形態で使用するリードフレームは、実装部と被切断部が共にCu合金

で形成されている。リードフレーム全体がCu合金であってもよく、実装部と被切断部がCu合金であれば他の部分は他の材料であってもよい。実装部を構成するCu合金と被切断部を構成するCu合金は異なる組成であってもよいが、リードフレーム全体が同じ組成のCu合金であることが好ましい。実装部を構成するCu合金の好ましい例は、被切断部を構成するCu合金の例として挙げたものと同じであるためその詳細な説明は省略する。

[0028] まず、図3Aに示すように、実装部120及び被切断部110にSn又はSn合金を含む接合材料30を塗布する。実装部120と被切断部110に同じ接合材料を塗布してもよいし、異なる接合材料を塗布してもよい。

実装部及び被切断部に接合材料を塗布する方法としては、例えば、スクリーン印刷、ディスペンサーによる塗布等の方法が挙げられる。実装部及び被切断部に対する接合材料の塗布は同時に行うことが好ましい。

実装部120の上の接合材料30に電子部品50を搭載する。

[0029] 電子部品としては、例えば、半導体チップ（IGBT（Insulated Gate Bipolar Transistor）、MOSFET（Metal Oxide Semiconductor Field Effect Transistor）、ショットキーバリアダイオード、LED等）、コンデンサ、インダクタ、サーミスタ、抵抗器、バリスタ、その他チップ状の積層フィルタ等が挙げられ、これらの中では半導体チップが好ましい。

本発明は、半導体チップをダイボンドするタイプの半導体パッケージに適用することに特に適している。

[0030] 電子部品において接合材料が接触する電極の表面には、Au、Ag、Ni、Pd、Cu又はこれらの金属を含む合金からなるめっき層が形成されていてもよい。電極側から1層目がNi、2層目がAuであるNi/Auめっき層、電極側から1層目がNi、2層目がPd、3層目がAuであるNi/Pd/Auめっき層等の複数層からなるめっき層が形成されていてもよい。

また、実装部において接合材料が接触する部分が実装部に形成された電極で

あってもよい。この電極の表面にもAu、Ag、Ni、Pd、Cu又はこれらの金属を含む合金からなるめっき層が形成されていてもよい。Ni/Auめっき層、Ni/Pd/Auめっき層等の複数層からなるめっき層が形成されていてもよい。また、Sn又はSn合金からなるめっき層が形成されていてもよい。

なお、図3A～図3Dでは、電子部品の電極及び実装部の電極は省略している。

[0031] 次に、図3Bに示すように、電子部品50を加圧しながら実装部120を加熱する。

加熱により温度が接合材料に含まれるSn又はSn合金の融点以上に達すると、Sn又はSn合金が溶融する。さらに加熱が続くと、Sn又はSn合金と実装部120を構成するCu合金（例えばCu-Ni合金）とが反応して金属間化合物20（例えば $(\text{Cu}, \text{Ni})_6\text{Sn}_5$ ）が生成する。

電子部品を加圧しながら実装部を加熱することにより空隙が金属間化合物の外部に押し出されるため、緻密な金属間化合物が生成する。緻密な金属間化合物20により実装部120と電子部品50が強固に接合される。金属間化合物はSn又はSn合金よりも融点が高いため、耐熱性の高い接合とすることができる。

[0032] 電子部品50を加圧しながら実装部120を加熱すると同時に、被切断部110も加熱することが好ましい。被切断部110の加熱を被切断部110及び接合材料30を加圧しない状態で行うことにより、空隙11を有する金属間化合物10が形成される。上述したように空隙を有する金属間化合物は延性が失われた脆い部材となる。

実装部と被切断部を同時に加熱することにより、リードフレームへの電子部品の実装と被切断部の切断を容易にするための脆い金属間化合物の形成を同時に行うことができるので、被切断部の切断を容易にするための工程が被切断部にV溝加工を行う方法等に比べて効率のよい工程となる。

[0033] 図3C及び図3Dには、図2C及び図2Dに示す工程と同様に、被切断部1

10を金属間化合物10と共に切断する工程を示している。

被切断部の切断は、電子部品50を樹脂60でモールドした後に行うことが好ましい。被切断部110は、樹脂60の外側に位置することとなる。

なお、図面には示していないが、電子部品50は、ワイヤボンディング等によってリードフレームの電極と接続されていてもよい。

上記方法により、実装部に電子部品を金属間化合物により強固に接合すると共に、被切断部を切断面にバリやダレが生じることなく切断して、半導体パッケージ1を製造することができる。

[0034] 次に、本発明のCu合金の切断方法について説明する。

本発明のCu合金の切断方法は、被切断部を構成するCu合金をSn又はSn合金と反応させて空隙を有する金属間化合物を形成させ、被切断部を金属間化合物と共に切断することによりCu合金を切断する方法である。切断する材料がCu合金であれば、リードフレームの被切断部に限らずに適用することができ、その形状は限定されない。

Cu合金及びSn又はSn合金としては、上記本発明の半導体パッケージの製造方法で説明した材料を好適に使用することができる。

Cu合金の形態としては、丸線、平角線、編線、棒材、板材、箔、円管、角管等を挙げることができる。

切断の方法は切断するCu合金の形状等によって決定すればよく、パンチング、シャーリング、ダイシング等を好適に用いることができる。

また、本発明のCu合金の切断方法には、部材を2つ以上に切り離す切断の他に、部材に対する穴あけも含まれる。穴あけ用パンチを接触させる部位に金属間化合物を形成させ、穴あけ部を金属間化合物と共に打ち抜いて穴あけすることにより、穴壁にバリやダレのない穴を形成することができる。

実施例

[0035] 以下、本発明の半導体パッケージの製造方法をより具体的に開示した実施例を示す。なお、本発明は、これらの実施例のみに限定されるものではない。

[0036] (実施例1)

(1) ソルダペーストの印刷

Cu-10Ni からなる厚さ $200\mu\text{m}$ のリードフレーム上に、市販のソルダペースト (SAC305: Sn-3Ag-0.5Cu) をスクリーン印刷により塗布した。

Si チップを実装する実装部には 5mm 角、被切断部には $5\text{mm} \times 1\text{mm}$ として一度に印刷した。スクリーン印刷のメタル版の厚みは $50\mu\text{m}$ とした。

[0037] (2) Si チップの実装

実装部に塗布したソルダペーストの上に、厚み $300\mu\text{m}$ 、 5mm 角の Si チップを実装した。なお、Si チップの実装面には Au めっき処理を施した。

[0038] (3) 加熱

Si チップを実装したリードフレームを窒素雰囲気にて $260^\circ\text{C} / 30$ 秒で昇温し、 260°C で 5 分間加熱した。実装部には 10MPa での加圧を加えながら加熱した。

加熱後に被切断部の上に形成された金属間化合物の厚さを金属顕微鏡を用いて測定したところ $20\mu\text{m}$ であった。

[0039] (4) 切断

被切断部にパンチとダイをセットし、パンチングにより被切断部を切断した。

[0040] (実施例 2～4)

スクリーン印刷のメタル版の厚さを変更してソルダペーストの塗布厚みを変更した他は実施例 1 と同様にして各工程を行った。加熱後に被切断部の上に形成された金属間化合物の厚さを表 1 に示した。

[0041] (実施例 5～7)

リードフレームの材質を表 1 に示すように変更した他は実施例 4 と同様にして各工程を行った。

[0042] (比較例 1)

被切断部にソルダペーストを塗布せずに実施例 1 と同様にして各工程を行っ

た。

[0043] (比較例 2)

リードフレームの材質を Cu とし、被切断部にソルダペーストを塗布せずに実施例 1 と同様にして各工程を行った。

[0044] (比較例 3)

リードフレームの材質を Cu とした他は実施例 4 と同様にして各工程を行った。

[0045] (断面観察)

図 4 (a) は実装部の金属顕微鏡による断面観察写真であり、図 4 (b) は、被切断部の切断前の金属顕微鏡による断面観察写真である。Si は Si チップ、Cu-Ni はリードフレーム、IMC は金属間化合物を意味する。これらはいずれも実施例 4 の写真である。

図 4 (a) に示すように実装部では Si チップとリードフレームの間に緻密な金属間化合物 (IMC) が形成されており、被切断部ではリードフレームの上に空隙を有する金属間化合物 (IMC) が形成されているのが分かる。

[0046] 図 5 は実施例 1 の被切断部の切断後の金属顕微鏡による断面観察写真であり、図 6 は比較例 1 の被切断部の切断後の金属顕微鏡による断面観察写真である。

実施例 1 の被切断部はバリやダレのない綺麗な切断面となっているのに対し、比較例 1 の被切断部にはバリやダレが発生していることが分かる。

[0047] 表 1 に、各実施例及び比較例で使したリードフレームの材質、ソルダペースト、加熱後に被切断部の上に形成された金属間化合物の厚さ及び切断面の観察結果をまとめて示す。

切断面の観察結果は、以下の通りとした。

○：バリやダレのない綺麗な切断面が得られた。

×：切断面にダレ若しくはバリが発生した、又は、被切断部を切断できない箇所があった。

[0048]

[表1]

	リードフレーム材質	ソルダペースト	切断部IMC厚さ (μm) ^{※1}	切断面の 観察結果
実施例1	Cu-10Ni	SAC305	20	○
実施例2	Cu-10Ni	SAC305	50	○
実施例3	Cu-10Ni	SAC305	80	○
実施例4	Cu-10Ni	SAC305	100	○
実施例5	Cu-4Ni	SAC305	100	○
実施例6	Cu-3Ni-4Co	SAC305	100	○
実施例7	Cu-15Ni	SAC305	100	○
比較例1	Cu-10Ni	なし		×
比較例2	Cu	なし		×
比較例3	Cu	SAC305	IMCなし ^{※2}	×

※1 切断部IMC厚さは、加熱後に切断部の上に形成された金属間化合物の厚さを意味する。

※2 比較例3ではIMCが形成されておらず、Snを含む金属成分が残っている。

[0049] 表1より、実施例1～実施例7ではバリやダレのない綺麗な切断面が得られることが確認された。

比較例1及び2では被切断部にソルダペーストを塗布していないため、Cu-10Ni合金又はCuをそのまま切断している。Cu-10Ni合金及びCuは延性のある材料であるため切断によりバリやダレが発生した。

比較例3ではリードフレームの材質がCuであるためソルダペーストを塗布して加熱しても金属間化合物が生成せず、リードフレームの上にはSnを含む金属成分が残っている。この金属成分は切断性の向上には寄与しないので切断によりバリやダレが発生した。

符号の説明

[0050] 1 半導体パッケージ

10 金属間化合物（空隙を有する金属間化合物）

11 空隙

20 金属間化合物（緻密な金属間化合物）

30 接合材料

40 パンチ

41 ダイ

50 電子部品

6 0 樹脂

1 0 0 リードフレーム

1 1 0 被切断部

1 2 0 実装部

1 3 0 リード

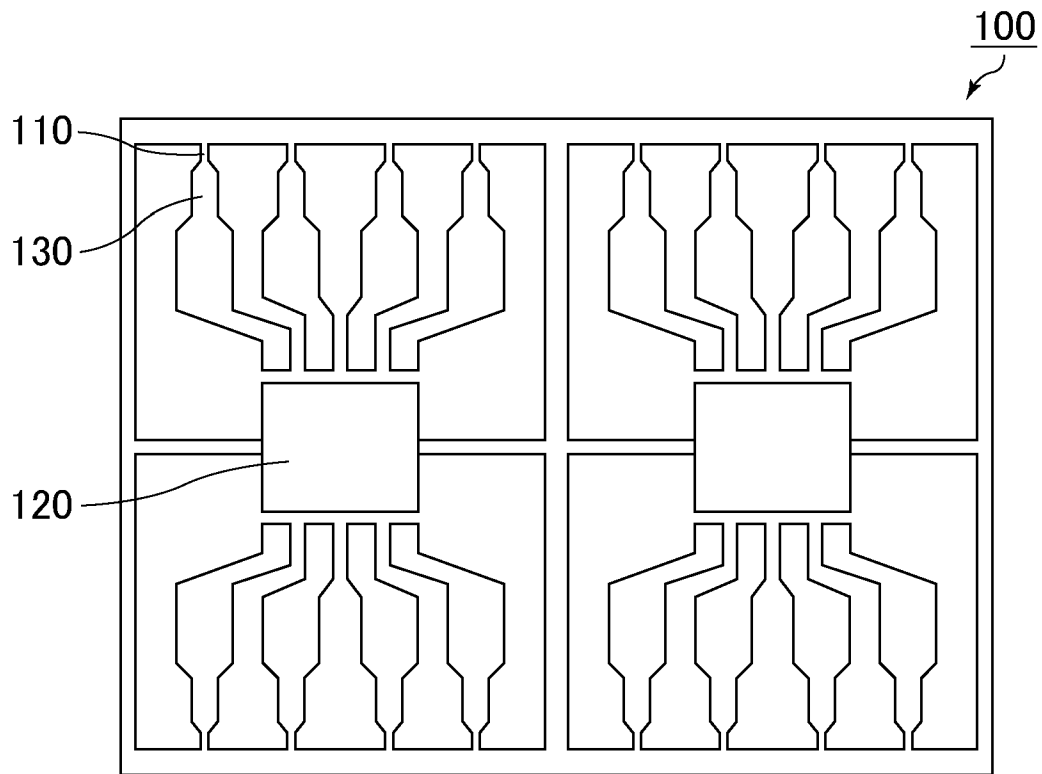
請求の範囲

- [請求項1] Cu合金からなる被切断部を有するリードフレームを準備する工程と、
前記被切断部にSn又はSn合金を含む接合材料を塗布する工程と、
前記被切断部を加熱することにより、前記接合材料に含まれるSn又はSn合金と前記被切断部を構成するCu合金とを反応させて空隙を有する金属間化合物を形成させる工程と、
前記被切断部を前記金属間化合物と共に切断する工程を有することを特徴とする半導体パッケージの製造方法。
- [請求項2] 前記リードフレームにはCu合金からなる実装部が設けられており、
前記実装部にSn又はSn合金を含む接合材料を塗布して電子部品を搭載し、
前記電子部品を加圧しながら前記実装部を加熱して、前記接合材料に含まれるSn又はSn合金と前記実装部を構成するCu合金とを反応させて緻密な金属間化合物を形成させる工程とをさらに有する請求項1に記載の半導体パッケージの製造方法。
- [請求項3] 前記被切断部の加熱と、前記実装部の加圧しながらの加熱を同時に行う請求項2に記載の半導体パッケージの製造方法。
- [請求項4] 前記電子部品は、半導体チップである請求項2又は3に記載の半導体パッケージの製造方法。
- [請求項5] 前記Cu合金は、Cu-Ni合金又はCu-Mn合金である請求項1～4のいずれかに記載の半導体パッケージの製造方法。
- [請求項6] 前記Cu合金は、Niの割合が3重量%以上15重量%以下のCu-Ni合金である請求項5に記載の半導体パッケージの製造方法。
- [請求項7] Cu合金からなる被切断部にSn又はSn合金を含む接合材料を塗布する工程と、
前記被切断部を加熱することにより、前記接合材料に含まれるSn又はSn合金と前記被切断部を構成するCu合金とを反応させて空隙を

有する金属間化合物を形成させる工程と、
前記被切断部を前記金属間化合物と共に切断する工程を有することを
特徴とするCu合金の切断方法。

[図1]

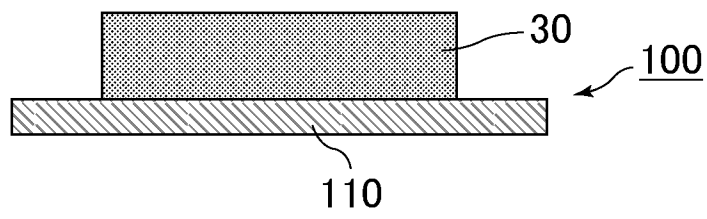
図1



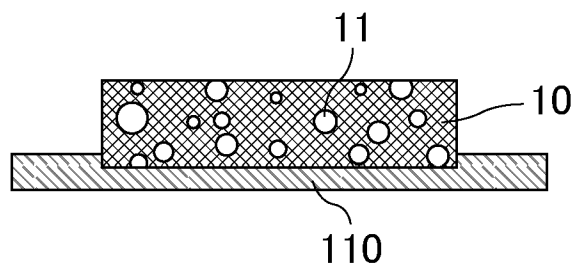
[図2]

図2

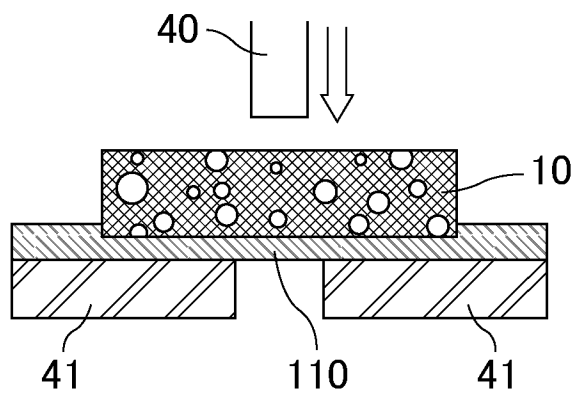
A



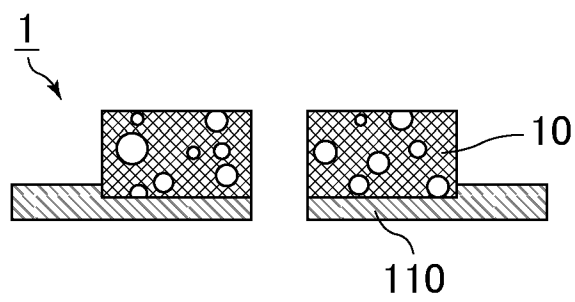
B



C



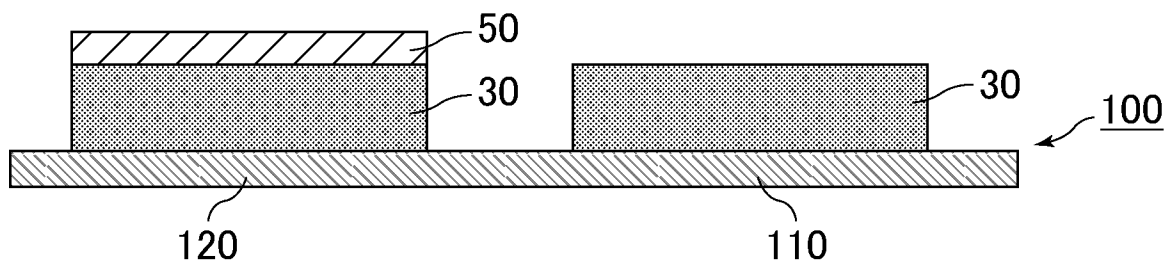
D



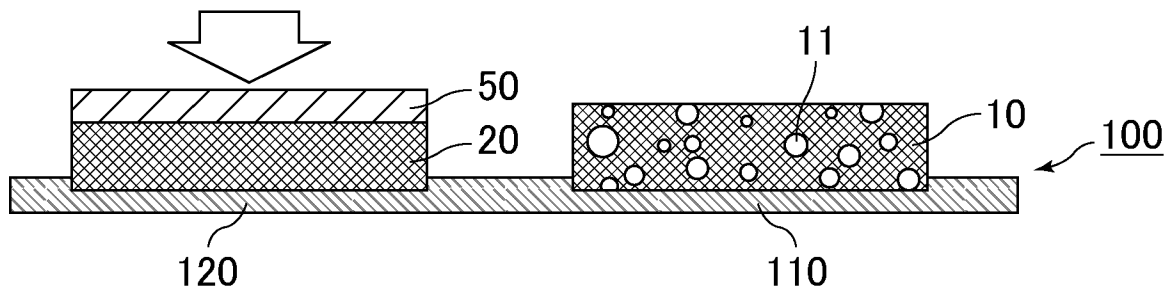
[図3]

図3

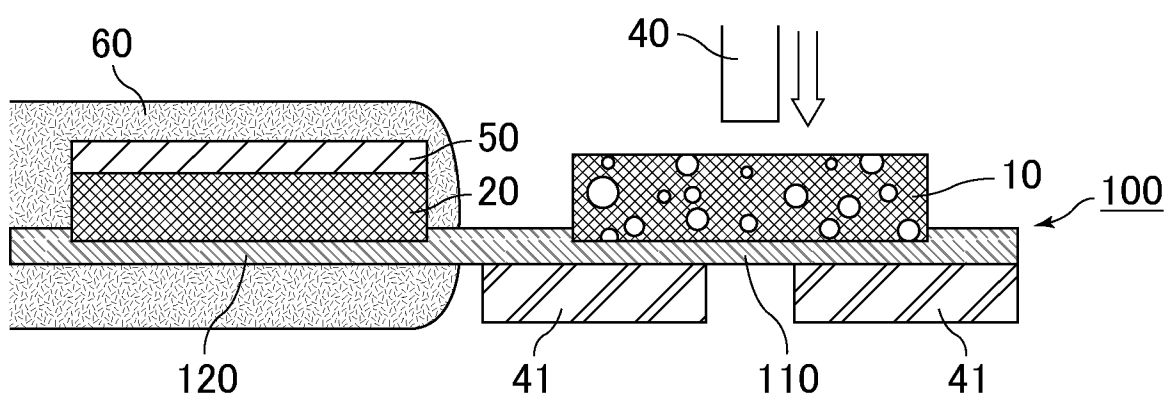
A



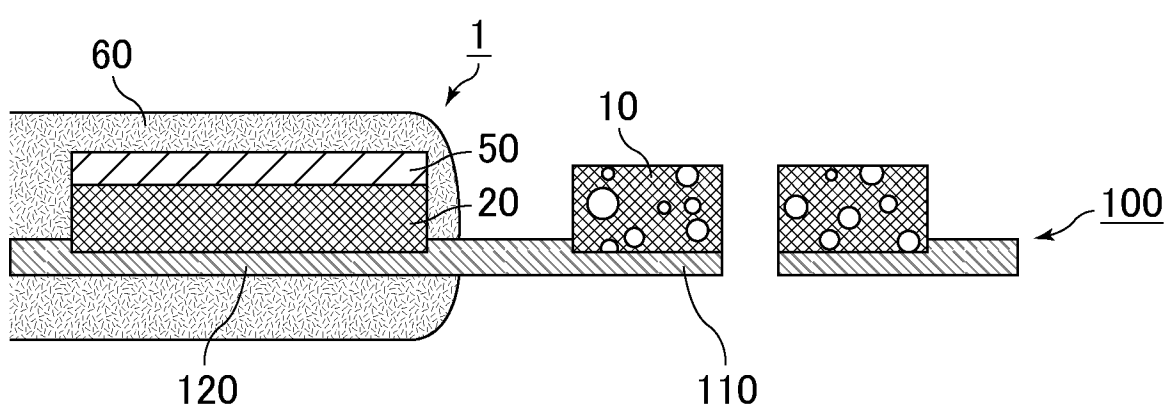
B



C



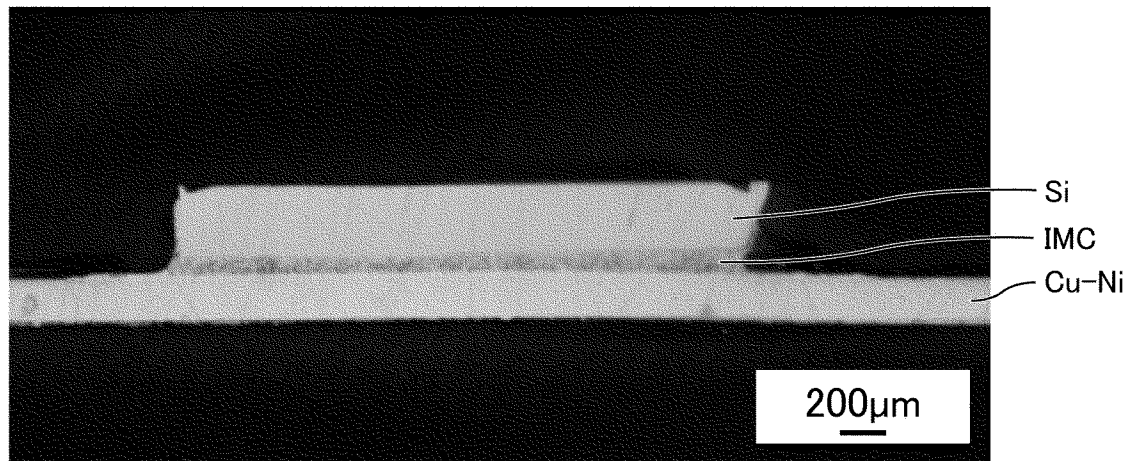
D



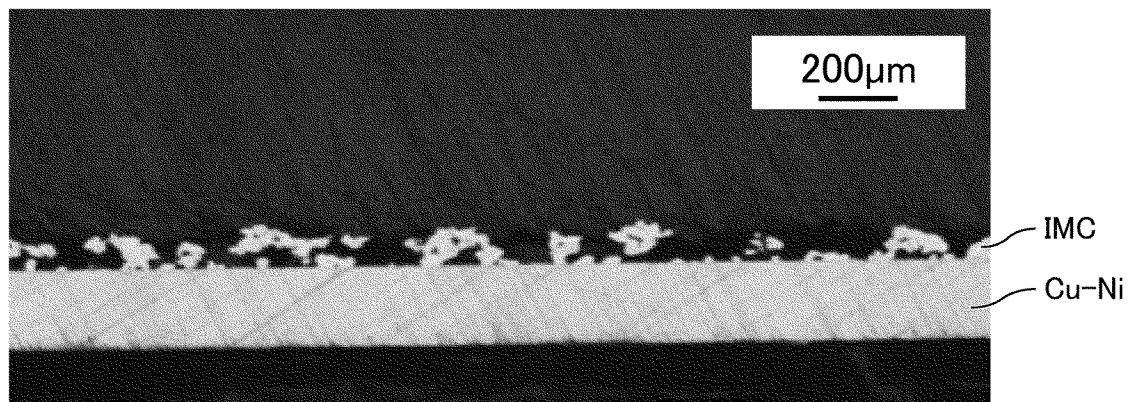
[図4]

図4

(a)

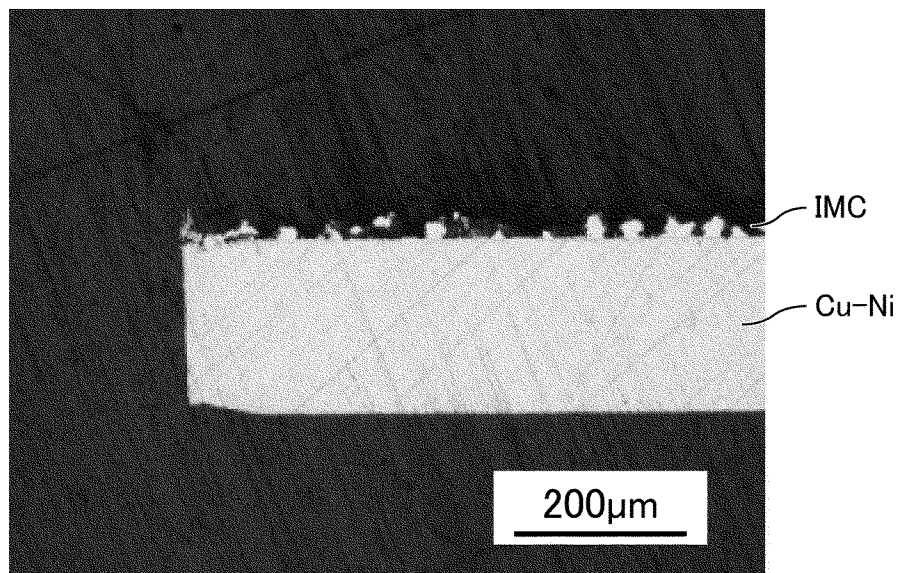


(b)



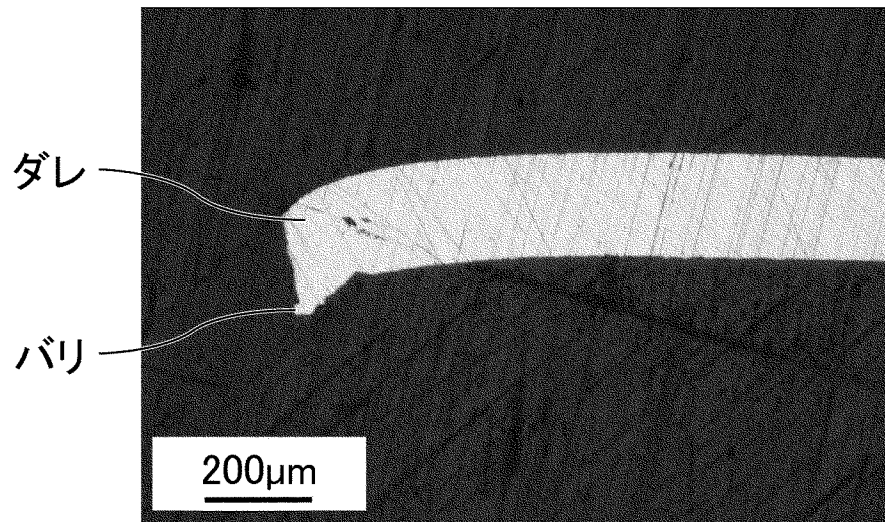
[図5]

図5



[図6]

図6



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/000475

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/50(2006.01)i, C22C9/06(2006.01)i, C22C9/00(2006.01)n, C22C9/01(2006.01)n, C22C9/05(2006.01)n, C22C12/00(2006.01)n, C22C13/00(2006.01)n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/50, C22C9/06, C22C9/00, C22C9/01, C22C9/05, C22C12/00, C22C13/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2005-228835 A (Hitachi Cable Ltd.), 25 August 2005 (25.08.2005), paragraphs [0022] to [0027]; fig. 1 (Family: none)	1-2, 4-7 3
Y A	JP 10-150136 A (Hitachi Cable Ltd.), 02 June 1998 (02.06.1998), paragraphs [0003], [0017] (Family: none)	1-2, 4-7 3
Y A	JP 2005-288458 A (Toshiba Corp.), 20 October 2005 (20.10.2005), paragraphs [0001] to [0010] & US 2005/0218525 A1 paragraphs [0003] to [0012] & EP 1582287 A1	2, 4-6 3

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 March 2017 (10.03.17)

Date of mailing of the international search report
04 April 2017 (04.04.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/000475

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 1-309947 A (Kobe Steel, Ltd.), 14 December 1989 (14.12.1989), prior art (Family: none)	5-6
A	JP 5-145004 A (Sony Corp.), 11 June 1993 (11.06.1993), paragraphs [0007] to [0013]; fig. 1, 3 (Family: none)	2-6
A	JP 2002-171055 A (Hitachi, Ltd.), 14 June 2002 (14.06.2002), paragraph [0027]; fig. 1 to 3 (Family: none)	1-7
A	JP 2012-122095 A (Hitachi Cable Ltd.), 28 June 2012 (28.06.2012), paragraph [0040] & CN 102560181 A	1-7

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L23/50(2006.01)i, C22C9/06(2006.01)i, C22C9/00(2006.01)n, C22C9/01(2006.01)n,
C22C9/05(2006.01)n, C22C12/00(2006.01)n, C22C13/00(2006.01)n

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L23/50, C22C9/06, C22C9/00, C22C9/01, C22C9/05, C22C12/00, C22C13/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2005-228835 A（日立電線株式会社） 2005.08.25, 段落[0022]-[0027]、図1（ファミリーなし）	1-2, 4-7 3
Y A	JP 10-150136 A（日立電線株式会社） 1998.06.02, 段落[0003]、[0017]（ファミリーなし）	1-2, 4-7 3
Y A	JP 2005-288458 A（株式会社東芝） 2005.10.20, 段落[0001]-[0010], & US 2005/0218525 A1, 段落[0003]-[0012] & EP 1582287 A1	2, 4-6 3

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

10.03.2017

国際調査報告の発送日

04.04.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

麻川 倫広

電話番号 03-3581-1101 内線 3551

5D

4448

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 1-309947 A (株式会社神戸製鋼所) 1989.12.14, [従来の技術] (ファミリーなし)	5-6
A	JP 5-145004 A (ソニー株式会社) 1993.06.11, 段落[0007]-[0013]、図1、3 (ファミリーなし)	2-6
A	JP 2002-171055 A (株式会社日立製作所) 2002.06.14, 段落[0027]、図1-3 (ファミリーなし)	1-7
A	JP 2012-122095 A (日立電線株式会社) 2012.06.28, 段落[0040] & CN 102560181 A	1-7