



**【特許請求の範囲】****【請求項 1】**

発電のための太陽光発電モジュール積層体であって、

モジュール積層体内に埋め込まれ、モジュール積層体内に電気相互接続された太陽電池の少なくとも 1 つのストリングを形成するように電気相互接続された複数の太陽電池であって、該複数の太陽電池の各々が、非仕切り太陽電池と比較して増大した電圧と低減した電流との組合せを該太陽電池の電力に備えるために互いに電気相互接続された複数のサブセルを含むモノリシックに仕切られた太陽電池（i セル）である前記複数の太陽電池と、太陽光発電モジュール積層体からの電力採取の強化のための分散型遮光管理を提供する前記複数の太陽電池に関連付けられた複数のバイパススイッチと、

10

を含むことを特徴とする太陽光発電モジュール積層体。

**【請求項 2】**

前記バイパススイッチは、前記複数の太陽電池のいずれかの遮光が、該遮光太陽電池に関連付けられてそれに接続された個別のショットキー障壁整流器の順方向バイアスによってそのような遮光太陽電池のバイパスをもたらすように、該複数の太陽電池に電気相互接続された個別のショットキー障壁整流器（SBR）を含むことを特徴とする請求項 1 に記載の太陽光発電モジュール積層体。

**【請求項 3】**

前記バイパススイッチは、前記複数の太陽電池のいずれかの遮光が、該遮光太陽電池に関連付けられてそれに接続された個別のショットキー障壁整流器の順方向バイアスによってそのような遮光太陽電池のバイパスをもたらすように、該複数の太陽電池に電気相互接続された個別の p n 接合ダイオードを含むことを特徴とする請求項 1 に記載の太陽光発電モジュール積層体。

20

**【請求項 4】**

前記バイパススイッチは、前記複数の太陽電池のいずれかの遮光が、該遮光太陽電池に関連付けられてそれに接続された個別のトランジスタスイッチを閉じることによってそのような遮光太陽電池のバイパスをもたらすように、該複数の太陽電池に電気相互接続された個別のトランジスタスイッチを含むことを特徴とする請求項 1 に記載の太陽光発電モジュール積層体。

**【請求項 5】**

前記バイパススイッチは、前記複数の太陽電池のいずれかの部分の遮光が、該太陽電池の該遮光部分に関連付けられてそれに接続されたモノリシックに集積されたバイパススイッチを閉じることによって該太陽電池のそのような遮光部分のバイパスをもたらすように、該複数の太陽電池と共に製造され、かつそれに電気相互接続されたモノリシックに集積されたバイパススイッチ（MIBS）を含むことを特徴とする請求項 1 に記載の太陽光発電モジュール積層体。

30

**【請求項 6】**

前記バイパススイッチは、ショットキー障壁整流器（SBR）を含むモノリシックに集積されたバイパススイッチ（MIBS）を含むことを特徴とする請求項 5 に記載の太陽光発電モジュール積層体。

40

**【請求項 7】**

前記バイパススイッチは、p n 接合ダイオード含むモノリシックに集積されたバイパススイッチ（MIBS）を含むことを特徴とする請求項 5 に記載の太陽光発電モジュール積層体。

**【請求項 8】**

前記バイパススイッチは、トランジスタスイッチを含むモノリシックに集積されたバイパススイッチ（MIBS）を含むことを特徴とする請求項 5 に記載の太陽光発電モジュール積層体。

**【請求項 9】**

前記バイパススイッチは、前記複数の太陽電池のいずれかの部分の遮光が、該太陽電池

50

の該遮光部分に関連付けられてそれに接続されたモノリシックに集積されたバイパススイッチ又は個別のバイパススイッチのいずれかを閉じることによって該太陽電池のそのような遮光部分のバイパスをもたらすように、該複数の太陽電池と共に製造され、かつそれに電気相互接続されたモノリシックに集積されたバイパススイッチ（MIBS）と該複数の太陽電池に電気相互接続された個別のバイパススイッチとの組合せを含むことを特徴とする請求項１に記載の太陽光発電モジュール積層体。

【請求項１０】

前記バイパススイッチは、ショットキー障壁整流器（SBR）を含むことを特徴とする請求項９に記載の太陽光発電モジュール積層体。

【請求項１１】

前記バイパススイッチは、pn接合ダイオードを含むことを特徴とする請求項９に記載の太陽光発電モジュール積層体。

【請求項１２】

前記バイパススイッチは、トランジスタスイッチを含むことを特徴とする請求項９に記載の太陽光発電モジュール積層体。

【請求項１３】

前記複数の太陽電池の各々が、前記複数のバイパススイッチのうちの少なくとも１つに関連付けられ、かつそれに接続されることを特徴とする請求項１に記載の太陽光発電モジュール積層体。

【請求項１４】

前記電気相互接続された太陽電池の少なくとも１つのストリングは、電氣的に直列に接続された複数の太陽電池を含み、該太陽電池の各々が、前記複数のバイパススイッチのうちの少なくとも１つに関連付けられ、かつそれに電氣的に接続されることを特徴とする請求項１に記載の太陽光発電モジュール積層体。

【請求項１５】

前記電気相互接続された太陽電池の少なくとも１つのストリングは、電氣的並列及び直列の組合せに接続された複数の太陽電池を含み、該太陽電池の各々が、前記複数のバイパススイッチのうちの少なくとも１つに関連付けられ、かつそれに電氣的に接続されることを特徴とする請求項１に記載の太陽光発電モジュール積層体。

【請求項１６】

前記太陽電池は、裏面接点型太陽電池であることを特徴とする請求項１に記載の太陽光発電モジュール積層体。

【請求項１７】

前記太陽電池は、バックプレーン取付裏面接点型太陽電池であることを特徴とする請求項１に記載の太陽光発電モジュール積層体。

【請求項１８】

モジュール積層体が、モノリシックなモジュールであり、前記太陽電池は、バックプレーン取付裏面接点型太陽電池であることを特徴とする請求項１に記載の太陽光発電モジュール積層体。

【請求項１９】

各モノリシックに仕切られた太陽電池が、前記複数のサブセルと共に製造されて該モノリシックに仕切られた太陽電池内でそれに電気相互接続された複数のモノリシックに集積されたバイパススイッチ（MIBS）を有することを特徴とする請求項９に記載の太陽光発電モジュール積層体。

【請求項２０】

個別のバイパススイッチが、前記モノリシックに仕切られた太陽電池の各々に関連付けられ、かつそれに接続されることを特徴とする請求項１９に記載の太陽光発電モジュール積層体。

【請求項２１】

個別のバイパススイッチが、複数の電気相互接続されてモノリシックに仕切られた太陽

10

20

30

40

50

電池に関連付けられ、かつそれに接続されることを特徴とする請求項 19 に記載の太陽光発電モジュール積層体。

【請求項 22】

前記個別のバイパススイッチと前記モノリシックに集積されたバイパススイッチとの前記組合せは、太陽光発電モジュール積層体において電力採取の増大及び電力散逸の低減と共に分散型遮光管理機能を提供することを特徴とする請求項 20 に記載の太陽光発電モジュール積層体。

【請求項 23】

前記モノリシックに集積されたバイパススイッチ (MIBS) と前記複数の個別のバイパススイッチとの前記組合せは、全体的信頼性、耐故障性、及び太陽光発電モジュール積層体からの電力採取の改善を有する分散型遮光管理を提供することを特徴とする請求項 9 に記載の太陽光発電モジュール積層体。

10

【請求項 24】

発電のための太陽光発電モジュール積層体であって、

モジュール積層体内に埋め込まれ、モジュール積層体内に電気相互接続された太陽電池の少なくとも 1 つのストリングを形成するように配置された複数の太陽電池と、

モジュール積層体内に埋め込まれ、前記複数の太陽電池に電気相互接続されてそれによって給電される複数の電力オプティマイザーであって、該分散型電力オプティマイザーの各々が、極大電力点追跡 (MPPT) を持たない通過モード又は極大電力点追跡 (MPPT) を有する切り換えモードのいずれかで作動することができる前記複数の電力オプティマイザーと、

20

各電力オプティマイザーに関連付けられ、かつそれと協働する分散型遮光管理のための少なくとも 1 つのバイパススイッチと、

を含むことを特徴とする太陽光発電モジュール積層体。

【請求項 25】

前記複数の電力オプティマイザーは、極大電力点追跡 (MPPT) を有する前記切り換えモードでの作動のための最大電力点追跡 (MPPT) 電力オプティマイザー回路を含むことを特徴とする請求項 24 に記載の太陽光発電モジュール積層体。

【請求項 26】

前記複数の電力オプティマイザーは、極大電力点追跡 (MPPT) を有する前記切り換えモードでの作動のための最大電力点追跡 (MPPT) DC / DC コンバータ回路を含むことを特徴とする請求項 24 に記載の太陽光発電モジュール積層体。

30

【請求項 27】

前記複数の電力オプティマイザーは、極大電力点追跡 (MPPT) を有する前記切り換えモードでの作動のための最大電力点追跡 (MPPT) DC / DC バックコンバータ回路を含むことを特徴とする請求項 24 に記載の太陽光発電モジュール積層体。

【請求項 28】

前記複数の電力オプティマイザーは、極大電力点追跡 (MPPT) を有する前記切り換えモードでの作動のための最大電力点追跡 (MPPT) DC / DC バック - ブーストコンバータ回路を含むことを特徴とする請求項 24 に記載の太陽光発電モジュール積層体。

40

【請求項 29】

分散型遮光管理のための前記少なくとも 1 つのバイパススイッチは、個別のショットキー障壁整流器 (SBR) であることを特徴とする請求項 24 に記載の太陽光発電モジュール積層体。

【請求項 30】

分散型遮光管理のための前記少なくとも 1 つのバイパススイッチは、個別の p n 接合ダイオードであることを特徴とする請求項 24 に記載の太陽光発電モジュール積層体。

【請求項 31】

分散型遮光管理のための前記少なくとも 1 つのバイパススイッチは、個別のトランジスタスイッチであることを特徴とする請求項 24 に記載の太陽光発電モジュール積層体。

50

## 【請求項 3 2】

分散型遮光管理のための少なくとも前記 1 つのバイパススイッチは、少なくとも 1 つのモノリシックに集積されたバイパススイッチを含むことを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

## 【請求項 3 3】

前記モノリシックに集積されたバイパススイッチは、ショットキー障壁整流器 (S B R) であることを特徴とする請求項 3 2 に記載の太陽光発電モジュール積層体。

## 【請求項 3 4】

前記モノリシックに集積されたバイパススイッチは、p n 接合ダイオードであることを特徴とする請求項 3 2 に記載の太陽光発電モジュール積層体。

10

## 【請求項 3 5】

前記モノリシックに集積されたバイパススイッチは、トランジスタスイッチであることを特徴とする請求項 3 2 に記載の太陽光発電モジュール積層体。

## 【請求項 3 6】

前記複数の太陽電池は、モノリシックにアイル分離された太陽電池 (i セル) であり、該太陽電池の各々が、増大した電圧と低減した電流との組合せを該太陽電池の電力に備えるために互いに電気相互接続された複数のサブセルを含むことを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

## 【請求項 3 7】

前記太陽電池の各々に対する前記増大した電圧は、約 2 V から 1 5 V の範囲にあることを特徴とする請求項 3 6 に記載の太陽光発電モジュール積層体

20

## 【請求項 3 8】

前記太陽電池の各々に対する前記増大した電圧は、約 2 . 5 V から 6 V の範囲にあることを特徴とする請求項 3 6 に記載の太陽光発電モジュール積層体。

## 【請求項 3 9】

分散型遮光管理のための前記少なくとも 1 つのバイパススイッチは、前記各電力オブティマイザーの出力段に関連付けられ、かつそれに接続されることを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

## 【請求項 4 0】

分散型遮光管理のための前記少なくとも 1 つのバイパススイッチは、前記各電力オブティマイザーの入力段に関連付けられ、かつそれに接続されることを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

30

## 【請求項 4 1】

前記複数の太陽電池の各々が、該複数の太陽電池の各々と共に製造されてそれに電氣的に接続された複数のモノリシックに集積されたバイパススイッチを更に含むことを特徴とする請求項 3 6 に記載の太陽光発電モジュール積層体。

## 【請求項 4 2】

前記複数の電力オブティマイザーの各々が、その入力段に関連付けられてそれに接続された分散型遮光管理のための 1 つのバイパススイッチを更に含むことを特徴とする請求項 3 8 に記載の太陽光発電モジュール積層体。

40

## 【請求項 4 3】

前記複数の電力オブティマイザーの各々が、その出力段に関連付けられてそれに接続された分散型遮光管理のための 1 つのバイパススイッチを更に含むことを特徴とする請求項 3 8 に記載の太陽光発電モジュール積層体。

## 【請求項 4 4】

前記最大電力点追跡 (M P P T) D C / D C バックコンバータ回路の各々が、その出力段でのエネルギー貯蔵とスイッチングリップルのフィルタリングとのためのインダクタとコンデンサとの組合せを含むことを特徴とする請求項 2 8 に記載の太陽光発電モジュール積層体。

## 【請求項 4 5】

50

複数の前記最大電力点追跡 (M P P T) D C / D C バックコンバータ回路は、電氣的に直列に接続されて電力オプティマイザーの直列接続ストリングを形成し、該電力オプティマイザーの直列接続ストリングの出力段でのエネルギー貯蔵とスイッチングリップルのフィルタリングとのためのインダクタとコンデンサとの組合せを共有することを特徴とする請求項 2 8 に記載の太陽光発電モジュール積層体。

【請求項 4 6】

前記太陽電池は、裏面接点型太陽電池であることを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

【請求項 4 7】

前記太陽電池は、バックプレーン取付裏面接点型太陽電池であることを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

【請求項 4 8】

モジュール積層体が、モノリシックなモジュールであり、前記太陽電池は、バックプレーン取付裏面接点型太陽電池であることを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

【請求項 4 9】

モジュール積層体内に埋め込まれ、前記電氣的に接続された太陽電池の少なくとも 1 つのストリングに電氣的に接続されてそれによって給電され、遠隔制御式モジュール電力送出ゲートスイッチとして機能する少なくとも 1 つの遠隔アクセスモジュールスイッチ (R A M S) 電力電子回路を更に含むことを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

【請求項 5 0】

前記複数の電力オプティマイザーは、モノリシックシリコン C M O S 集積回路であることを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

【請求項 5 1】

前記複数の太陽電池の各々が、それに取り付けられた専用電力オプティマイザーを有することを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

【請求項 5 2】

電力オプティマイザーが、並列接続の複数の太陽電池に取り付けられることを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

【請求項 5 3】

極大電力点追跡 (M P P T) を有する前記切り換えモードでの作動が、前記太陽電池の開回路電圧の測定に基づく比例アルゴリズムを含むことを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

【請求項 5 4】

極大電力点追跡 (M P P T) を有する前記切り換えモードでの作動が、前記太陽電池の短絡回路電流の測定に基づく比例アルゴリズムを含むことを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

【請求項 5 5】

複数の電力オプティマイザーの各々が、インダクタを持たない D C / D C バックコンバータを含むことを特徴とする請求項 1 に記載の太陽光発電モジュール積層体。

【請求項 5 6】

前記切り換えモードは、約 3 0 0 K H z から 1 0 M H z の範囲で選択された固定切り換え周波数で作動することを特徴とする請求項 2 4 に記載の太陽光発電モジュール積層体。

【請求項 5 7】

太陽光発電システムであって、

発電のための複数の電気相互接続されたモジュール積層体であって、該モジュール積層体の各々が、

前記モジュール積層体内に埋め込まれ、該モジュール積層体内に電気相互接続された太陽電池の少なくとも 1 つのストリングを形成するように配置された複数の太陽電池、

10

20

30

40

50

前記モジュール積層体内に埋め込まれ、前記複数の太陽電池に電気相互接続されてそれによって給電される複数の電力オプティマイザーであって、該分散型電力オプティマイザーの各々が、極大電力点追跡 (MPPPT) を持たない通過モード又は極大電力点追跡 (MPPPT) を有する切り換えモードのいずれかで作動することができる前記複数の電力オプティマイザー、

を含む前記複数の電気相互接続されたモジュール積層体と、

前記複数の電気相互接続されたモジュール積層体に接続され、かつそこから電力を受ける最大電力点追跡 (MPPPT) を有する電力変換ユニットと、

を含むことを特徴とするシステム。

【発明の詳細な説明】

10

【技術分野】

【0001】

〔関連出願への相互参照〕

本出願は、2013年4月13日出願の米国特許仮出願第61/811,736号及び2013年10月24日出願の米国特許仮出願第61/895,326号の利益を主張するものであり、それらは全てこれにより引用によりそれらの全体が組み込まれる。本出願はまた、2012年11月5日出願の米国特許仮出願第61/772,620号の利益を主張する2013年11月5日出願の米国特許出願第14/072,759号の一部継続出願であり、それらは全てこれにより引用によりそれらの全体が組み込まれる。本出願はまた、2011年11月20日出願の米国特許仮出願第61/561,928号の利益を主張する2012年11月20日出願の米国特許出願第13/682,674号の一部継続出願であり、それらは全て引用によりそれらの全体が組み込まれる。

20

【0002】

本発明の開示は、一般的に太陽光発電 (PV) セル及びモジュールの分野に関し、より詳細には、光起電性 (PV) 太陽電池及びモジュールのための電力電子機器を含むオン-セル電子機器に関する。

【背景技術】

【0003】

結晶シリコン光起電性 (PV) モジュールは、2012年現在で全世界のPVの年間需要市場及び累積設置容量の約85%以上を占めている。結晶シリコンPVに関する製造工程は、単結晶又は多結晶シリコンウェーハで始まる結晶シリコン太陽電池の使用に基づいている。非晶質シリコンベースの薄膜PVモジュール (例えば、CdTe、CIGS、及びアモルファスシリコンPVモジュールなど) は、廉価な製造工程の可能性を提供する場合があるが、典型的に、主流の結晶シリコンPVモジュール (これは、市販の結晶シリコンモジュールに対して通常14%から20%を超える範囲の効率を提供する) と比べて市販の薄膜PVモジュールに関して遙かに低い変換効率 (1桁から約14%までの範囲内) を与え、確立された結晶シリコンの太陽光PVモジュールと比べて現場信頼性の長期実績は未証明である。最先端の結晶シリコンPVモジュールは、様々なPV技術の中でも最良の総合エネルギー変換性能、長期現場信頼性、無毒性、及びライフサイクル持続可能性を提供する。更に、最近の進歩と前進により、結晶シリコンPVモジュールの総合的な製造コストは、既に0.80ドル/Wp未満に至っている。再利用可能な結晶シリコンテンプレート、薄い (例えば、50µm) エピタキシャルシリコン、バックプレーン積層を用いた薄いシリコン支持体、及び多孔質シリコンリフトオフ技術の利用に基づいて製造される高効率な薄型単結晶シリコン太陽電池のような破壊的単結晶シリコン技術は、高効率 (少なくとも20%の太陽電池及び/又はモジュール効率を有する) と大量生産規模での0.50ドル/Wpを十分に下回るPVモジュール製造コストとの見込みを与えている。

30

40

【0004】

図1Aは、結晶シリコン太陽電池のような典型的な太陽電池、又はGaAs太陽電池のような化合物半導体の等価回路を示す概略図である。太陽電池は、ダイオードと並列に、同じくシャント抵抗と並列に、かつ直列抵抗と直列に、 $I_L$ として示され、又は短絡電流

50

$I_{SC}$  (太陽電池端子を短絡させた時に流れる電流)としても公知の発光電流を生成する電流源として表すことができる。電流源により生成される電流は、太陽電池上の日光照射電力強度のレベルに依存する。望ましくない暗電流  $I_D$  が、 $I_L$  と反対方向に流れ、かつ太陽電池内の再結合損失によって生成される。太陽電池にわたる電圧は、その端子が開であり、かついずれの負荷にも接続されていない時に、 $V_{OC}$  又は開路電圧として公知である。現実的な太陽電池等価回路はまた、図 1 B の回路図に示すように、有限直列抵抗  $R_S$  及び有限シャント抵抗  $R_{SH}$  を含む。理想的な太陽電池では、直列抵抗  $R_S$  はゼロであり、シャント抵抗  $R_{SH}$  は無限大である。しかし、実際の現実的な太陽電池では、有限直列抵抗は、太陽電池がその半導体及び金属化において寄生直列抵抗成分を有する (すなわち、それは完全な導体ではない) という事実に起因している。半導体層抵抗及び金属化抵抗を含むそのような寄生抵抗成分は、太陽電池の作動中に抵抗損及びワット損を生じることになる。シャント抵抗は、面及び縁部短絡欠陥、並びに太陽電池内の他の非理想特性のような影響に起因して一方の端子から他方の端子への望ましくない電流漏れによって引き起こされる。ここでもまた、理想的な太陽電池は、ゼロの直列抵抗及び無限大抵抗値のシャント抵抗を有すると考えられる。

#### 【0005】

図 2 A は、ここでもまた太陽電池の等価回路モデルを示す概略図であり、電流源、発光電流、及び暗電流 (寄生直列抵抗及びシャント抵抗は図示せず) を示しており、図 2 B は、電池上に日光が当たる場合とそうでない場合に対する結晶シリコン太陽電池のような太陽電池の通常の電流 - 電圧 ( $I-V$ ) 特性を示す対応するグラフである。 $I_L$  及び  $I_D$  は、それぞれ、太陽電池の望ましい有効な発光電流と望ましくない暗電流である。

#### 【0006】

PV モジュール内に使用される太陽電池は、本質的にフォトダイオードであり、それは、その表面に到達した日光を半導体吸収体中の発光電荷担体によって直接に電力に変換する。複数の太陽電池を有するモジュールでは、遮光セルのいずれも、PV モジュール内の非遮光セルと同じ量の電力を生成することができない。通常の PV モジュール内の全てのセルは、通常は、直列ストリングに接続されるので、電力の差は、セルを通る発光電流の差も引き起こす (遮光セル対非遮光セル)。直列接続の非遮光セルのより高い電流を非遮光セルに同じく直列に接続された遮光 (又は部分的に遮光) セルを通して流そうとすると、遮光セル (又は部分遮光セル) の電圧は、実際には負になる (すなわち、遮光セルは、事実上、逆バイアスされることになる)。この逆バイアス条件下では、遮光セルは、電力を生成するどころか、かなりの電力を消費するか又は散逸させている。遮光又は部分遮光セルによって消費されて散逸される電力は、セルをより熱くし、遮光セルが位置するところに局所的なホットスポットを生じ、最後にはセル及びモジュールの故障を引き起こす可能性があり、従って現場において深刻な信頼性不良問題を生じる。

#### 【0007】

標準的 (すなわち、典型的に、60 個の太陽電池を含む) 結晶シリコン PV モジュールは、典型的には、モジュール内で 3 つの 20 セル直列接続ストリングに配線され、各ストリングは、外部接合箱に配置された外部バイパスダイオード (通常、pn 接合ダイオード又はショットキーダイオードのいずれか) によって保護されており、それらは、互いに直列に電気接続され、最終的な PV モジュールアセンブリ電気相互接続と直列接続モジュールの出力電気リードとを形成する。PV モジュールがその表面上で相対的に一様な太陽照射を受ける限り、モジュール内のセルは、ほぼ等しい量の電力 (及び電流) を生成することになり、セル最大電力電圧又は  $V_{mp}$  は、ほとんどの結晶シリコン PV モジュールに対して約 0.5 V ~ 0.6 V の程度である。従って、直列接続の 20 個のセルから構成される各ストリングにわたる最大電力電圧又は  $V_{mp}$  は、結晶シリコン電池を使用する PV モジュールに関して約 10 ~ 12 V の程度になるはずである。一様なモジュール照度条件下では、各外部バイパスダイオードは、その端子間で約 -10 ~ -12 V の逆バイアス電圧を受けることになり (一方、モジュールは、その最大電力点又は MPP で作動する)、バイパスダイオードは、オフ状態のままである (従って、接合箱内の逆バイアスされた外部バイ

10

20

30

40

50



パスダイオードによるモジュール電力出力への影響は全くない)。20セルストリング内のあるセルが部分的又は完全に遮光される場合に、そのセルは、非遮光セルよりも少ない電力(及びより少ない電流)を生成する。ストリングでは、セルは、通常は直列に接続されるので、遮光された太陽電池は、逆バイアス状態になって電力を散逸させ始め、その結果、電力を生成するどころか、逆バイアスされた遮光セルの位置に局所的なホットスポットが生じることになる。適切な予防措置が取られない限り、遮光セルによる電力散逸及びそれがもたらす局所的な発熱は、様々な故障モード(逆バイアスされた遮光電池の故障、電池間の相互接続の不具合、及び/又はカプセル封入材料及び/又はバックシートのようなモジュール積層材料の不具合)、並びに設置されたPVシステムの潜在的な火災の危険性による電池及びモジュールの乏しい信頼性という結果をもたらす。

10

#### 【0008】

結晶シリコンモジュールでは、部分的又は完全なセルの遮光により生じる上述のホットスポットを取り除き、生じる潜在的なモジュールの信頼性不良を防止するために、外部バイパスダイオードが多くの場合に使用される。そのようなホットスポット現象は、遮光セルが逆バイアスされることによって引き起こされるが、影響を受けたPVセルを永久に損傷させ、かつPVモジュール内のPVセルの表面に到達する日光が十分に様でない場合に(例えば、1つ又はそれよりも多くのセルが完全に又は部分的にでも遮光されることにより)火災さえ引き起こすことがある。バイパスダイオードは、通常は、PVモジュールのサブストリングに配置され、3つの20セルサブストリングを有する標準的な60セルの結晶シリコン太陽光モジュールでは、20個の太陽電池から構成されるサブストリングにつき1つの外部バイパスダイオードが配置される(この構成は、3つの24セルサブストリングを有する72セルの結晶シリコン太陽光モジュールでは、24個の太陽電池から構成されるサブストリングにつき1つの外部バイパスダイオードとすることができ、他の多くの構成が、あらゆる数のセルを有するモジュールに対して可能である)。直列接続セルストリングの両端間に外部バイパスダイオードを有するこの接続構成により、逆バイアスによるホットスポットが防止され、PVモジュールが、様々な現実の遮光又は部分遮光及び汚れた条件下でその耐用年限にわたって遙かに高い信頼性を保持して作動することが可能になる。セルが遮光されていない場合に、ストリング内の各セルは、ストリング内の他のセルと比較的符合する電流値を有する電流源として作動し、サブストリング内の外部バイパスダイオードは、モジュール内のサブストリングの全電圧で逆バイアスされている(例えば、直列の20セルは、結晶シリコンPVシステム内のバイパスダイオードの両端間に約10V~12Vの逆バイアスを生成する)。ストリング内のあるセルが遮光されると、遮光セルは逆バイアスされて、その遮光セルを含むサブストリングのためのバイパスダイオードがオンになり、それによって非遮光サブストリング内の良好な太陽電池からの電流が外部バイパス回路に流れることが可能になる。外部バイパスダイオードは(典型的に3つの外部バイパスダイオードが、標準的な主流60セル結晶シリコンPVモジュールの接合箱に含まれている)、セルが遮光された場合にPVモジュール及びセルを保護するが、その外部バイパスダイオードはまた、実際には、設置されたPVシステムに対して電力採取及びエネルギー収量にかなりの損失をもたらす。

20

30

#### 【0009】

図3A及び3Bは、直列に接続された3つの20セルサブストリング2(各サブストリング内の20セルが直列に接続されている)と、モジュール内でのあらゆるセルの遮光又は過剰な部分遮光中にセルを保護するための3つの外部バイパスダイオード4とを有する代表的な60セル結晶シリコン太陽光モジュールの図である(図3Aは、単一セル遮光中の遮光セル6を示し、図3Bは、複数セルの部分遮光条件の部分的に遮光された列8を示す)。一例として、図3Aは、下部列に1つの遮光セルを有する60セルモジュール(1つの20セルサブストリングが遮光により影響を受けている)を示し、図3Bは、下部列に6個の部分遮光セルを有する60セルモジュール(3つの20セルサブストリングが遮光により影響を受けている)を示している。1つ又はそれよりも多くのセルがサブストリングで遮光(又はかなりの程度まで部分的に遮光)される場合は(図3Aに示すように)

40

50

、遮光セルを有するサブストリングに対するバイパスダイオードが始動してサブストリング全体を短絡し、結果としてホットスポットの防止により遮光セルを保護し、更に有効なモジュール電力出力を約 1 / 3 だけ ( 3 つのうち 1 つのサブストリングのみが遮光により影響を受ける場合 ) 低減する。サブストリング毎に少なくとも 1 つのセルが遮光される場合は ( 図 3 B に示すように ) 、全 3 個のバイパスダイオードが始動し、モジュール全体を短絡し、結果として 3 つの 2 0 セルサブストリングの各々に少なくとも 1 つの遮光セルが存在する場合にモジュールからは少しの電力も抽出されないようにされる。

#### 【 0 0 1 0 】

一例として、通常の外部 P V モジュールの接合箱は、6 0 セル結晶シリコン太陽光モジュールに 3 つの外部バイパスダイオードを収納することができる。外部接合箱及び関連する外部バイパスダイオードは、全体の P V モジュールの「部品表 ( B O M ) 」コストの一部に寄与し、P V モジュールの B O M コストの約 1 0 % の原因になる ( すなわち、太陽電池のコストを除いた P V モジュールの B O M コストの比率として ) 。更に、外部接合箱はまた、設置された P V システムでの現場信頼性不良及び火災の原因になる場合がある。ほとんどの既存の結晶シリコン P V モジュールでは、主として外部バイパスダイオードを接合箱に配置して外部接合箱を使用するとは言え、前面接触型のセルを備えて 3 つのバイパスダイオードを直接に P V モジュールアセンブリ内部に配置して積層するが、モジュール積層工程中は前面接触型太陽電池からは分離されている ( しかし、前面接触型のセルの 2 0 セルサブストリングにつき 1 つのバイパスダイオードを依然として使用する ) という P V モジュールの例がいくつかあった。この例は依然として外部バイパスダイオードの制約を受けており、すなわち、単一セルが遮光される場合でさえも、バイパスダイオードは、サブストリング内に遮光セルを有するサブストリング全体のセルを短絡させ、その結果として、設置された P V システムの電力採取及びエネルギー産出機能を低減してしまう。

#### 【 0 0 1 1 】

複数モジュールから構成される直列ストリングのあるモジュールへの遮光による信頼性不良への影響を最小にする公知の 1 つの方法は、直列接続モジュールの両端間にバイパスダイオードを使用することであり、その効果は図 4 A 及び 4 B に示されており、回路の一例が図 5 に描かれている。これは、各モジュールの接合箱内に外部バイパスダイオードを有するモジュールと事実上同じである。図 4 A は、太陽電池モジュール列に対する非遮光時の電流経路を示し、図 4 B は、1 つのモジュールが遮光されてバイパスダイオードが代わりの電流経路を提供している同じ太陽電池モジュール列を示している。そして図 5 は、外部バイパスダイオードがモジュールのサブストリング又はストリングに使用されている直列接続太陽電池の概略回路モデル図である ( 各太陽電池は、その等価回路図を用いて示されている ) 。1 つのセルも遮光されない場合に、バイパスダイオードは逆バイアス状態のままであり、太陽電池のストリングは正常に作動し、太陽光モジュールの発電に十分に寄与している。電池のいずれかが部分的又は完全に遮光される場合に、遮光セルは逆バイアスされ、かつバイパスダイオードは順方向バイアスされ、従って、ホットスポット又は遮光セルに対する損傷の可能性が最小になる。言い換えると、モジュールが遮光される時に、そのバイパスダイオードは順方向バイアスされて電流を伝導し、モジュールの直列ストリングでの性能低下及び信頼性問題を防止する。バイパスダイオードは、遮光されたモジュール全体 ( 又は少なくとも 1 つの遮光セルを有するサブストリング ) の電圧を小さい負電圧 ( 例えば、 $-0.5\text{ V} \sim -0.7\text{ V}$  ) に保持し、モジュールストリングアレイ出力での全体の電力低下を制限する。

#### 【 0 0 1 2 】

図 6 は、バイパスダイオードを含む及び含まない場合の結晶太陽電池の電流 - 電圧 (  $I - V$  ) 特性を示すグラフである (  $p n$  接合のバイパスダイオードを用いる例を示す ) 。バイパスダイオードは、遮光太陽電池の両端間に印加される最大の逆バイアス電圧をバイパスダイオードのオン順方向バイアス電圧以下に制限する。

#### 【 0 0 1 3 】

図 7 は、6 0 セルモジュール内に 2 0 セルサブストリングにつき 1 つの遮光セルを有す

る（遮光セル 10 のような全体で 3 セルが遮光されている）図 4 及び 5 と同様の結晶シリコン PV モジュールの一例を示す図であり、そこでは、全 3 つの 20 セルサブストリングは遮光セルを保護するためにバイパスダイオードにより短絡されるので、3 つの 20 セルサブストリング内の 3 つの遮光セルが、モジュールによって供給される太陽光 PV 電力の消失をもたらす。20 セルサブストリングにつき 1 つの外部バイパスダイオードという構成を使用すると、3 つの 20 セルサブストリングで 3 つの遮光セルを有することで、モジュール内の 3 / 60（すなわち、60 セルの中から 3 セル）のみが遮光の影響を受けるにもかかわらず、PV モジュールから抽出される電力がゼロまで降下することをもたらす。ここでもまた、外部バイパスダイオードを有するこのタイプの公知の PV モジュール配置は、現場に設置された PV システムに関してエネルギー収量と電力採取とにかなりの欠点をもたらす。

10

#### 【0014】

複数のモジュールストリングを有する結晶シリコン PV システム設備では、電力採取及びエネルギー収量へのモジュール遮光効果とその有害な影響は、上記に示したモジュールの単一直列ストリングを有する上述の例よりも極めて大きくなる場合がある。直列接続モジュールストリングを複数の並列ストリングとして備える PV システムでは、並列ストリングは、互いにほぼ同じ電圧を生じなければならない（すなわち、並列ストリングの電圧は、符合しなければならない）。その結果として、全モジュールストリングを並列に接続してほぼ同じ電圧で作動させるという電氣的な制約は、遮光されたストリングがそのバイパスダイオードを始動することを可能にしない。従って、多くの場合に、ストリング内の 1 つにおける PV モジュールの遮光は、ストリング全体によって生成される電力を実際には低減することができる。代表的な例として、1 つの非遮光 PV モジュールストリングと、以前の例で上述の遮光された 1 つの PV モジュールストリングとを考える。最大電力点追跡（MPPT）機能により、第 1 の PV モジュールストリングからの全電力の生成、及び第 2 の PV モジュールストリングから全電力の 70 % の生成が可能になる。このようにして、両方のストリングは同じ電圧に到達する（直列接続モジュールの並列接続ストリングに関して、並列ストリングからの電流は、同じモジュールストリング電圧では加算的である）。従って、この例及び集中型 MPPT を有する集中型 DC / AC インバータを使用する場合に、PV モジュールアレイによって生成される電力は、いずれのモジュールも遮光されていない場合の最大可能電力の 85 % になるはずである。

20

30

#### 【0015】

図 8 及び 9 は、PV システム設備の 2 つの例を示す図である。図 8 は、バイパスダイオードが 600 V、900 W の PV 出力を生成するように接続されている PV モジュール（各々が 50 W の出力を有する）の 3 × 6 のアレイの例を示している。図 9 は、充電バッテリーと共にバイパスダイオードと遮断ダイオードを有する 3 つの PV モジュールの直列接続を示している。従来のモジュールでは、直列及び並列に接続されるモジュールストリングでは、通常、バイパス及び遮断ダイオードが使用される。しかし、以前に説明した例と同様に、これらの代表的な PV モジュール設備は、先に概略を示した問題のために、設置された PV システムの電力採取制限及びエネルギー収量減少を被る。

#### 【0016】

集光型 PV（又は CPV）用途の前面接触型化合物半導体（III-V）の多重接合型太陽電池とのバイパスコンデンサのモノリシック集積の別の代表的な例。図 10 は、多重接合型化合物半導体 CPV セルとのバイパスダイオードのモノリシック集積の例を示す図である。この例は、CPV 用途の化合物半導体多重接合型太陽電池と同じゲルマニウム（Ge）基板上にモノリシック統合されたバイパスダイオードとして使用される化合物半導体ショットキーダイオードを示している。この例では、ショットキーバイパスダイオード及び化合物半導体多重接合型太陽電池は、両方とも太陽電池の同じ側（上側）に存在し、異なる材料層の積層を有しており、その結果、太陽電池の製造工程をより一層複雑で費用かかるものになっている（従って、このような実施形態は、CPV セルがかなり高価である CPV 用途に対する例証に過ぎない）。同じ高価なゲルマニウム基板上にショットキーバ

40

50

バイパスダイオードが太陽電池とモノリシック統合された結果として、工程全体の複雑さ及びコストは実質的に更に増大し、一方ではセルの能動的な太陽光の当たる側と同じ側にショットキーバイパスダイオードを統合することにより、太陽電池及び太陽光パネルの効率の損失を招いている。ショットキーバイパスダイオードを前面接触型化合物半導体多重接合型太陽電池上にこのようにモノリシック統合するには、太陽電池及びバイパススイッチ内に材料層の異なる積層が必要であり、結果として、モノリシック太陽電池の加工全体を実質的に複雑化し、太陽電池の製造工程段階数を増加させ、かつその製造コストを上昇させる。太陽電池の製造のためにこのように著しく追加される加工の複雑さ及びコストの増加は、C P V太陽電池では受容することができる場合があるが、結晶シリコン太陽電池のようなそれほど高密度ではないC P V太陽電池では、経済的に実行可能であることはできない。図11は、多重接合型化合物半導体C P Vセルとのバイパスダイオードのモノリシック集積の例を示す図である。この例は、化合物半導体多重接合型太陽電池と同じゲルマニウム(Ge)基板上にモノリシック集積されたバイパスダイオードとして使用されるpn接合ダイオードを示している。この例では、pn接合バイパスダイオード及び化合物半導体多重接合型太陽電池は、両方とも太陽電池の同じ側(上側)に存在し、異なる材料層の積層を有しており、その結果、太陽電池の製造工程をより一層複雑で費用かかるものに行っている(従って、このような実施形態は、C P Vセルがかなり高価であるC P V用途に対する例証に過ぎない)。同じ高価なゲルマニウム基板上にpn接合バイパスダイオードが太陽電池とモノリシック統合された結果として、工程全体の複雑さ及びコストは実質的に更に増大し、一方ではセルの能動的な太陽光の当たる側と同じ側にバイパスダイオードを統合することにより、太陽電池及び太陽光パネルの効率の損失を招いている。ここでもまた、バイパスpn接合ダイオードを前面接触型の化合物半導体多重接合型太陽電池上にこのようにモノリシック統合するには、太陽電池及びバイパススイッチ内に材料層の異なる積層が必要であり、結果として、モノリシック太陽電池の加工全体を実質的に複雑化し、太陽電池の製造工程段階数を増加させ、かつその製造コストを上昇させる。太陽電池の製造のためにこのように著しく追加される加工の複雑さ及びコストの増加は、C P V太陽電池では受容することができる場合があるが、結晶シリコン太陽電池のようなそれほど高密度ではないC P V太陽電池では、経済的に実行可能であることはできない。

#### 【0017】

一般的に、非常に高密度のC P V用途の高価な多重接合型太陽電池上に示されているバイパスダイオード(ショットキーダイオード又はpn接合ダイオード)のモノリシック統合は、太陽電池とのモノリシック統合による追加コスト及び追加される製造工程の複雑さにもかかわらず、そのような特定の用途では受容することができる場合があるが、高価な化合物半導体多重接合型太陽電池に対して例証される手法は、主流のフラットパネル(集光型でないか又は低密度から中密度)の太陽光P Vセル及びモジュールに対しては、法外に高価すぎて受容できないはずである。また、上述のように、バイパスダイオードのモノリシック集積の方法は、もしそうでなければ太陽電池によって使用される領域を消費するので、有効な太陽光吸収を低減し、結果として太陽光吸収面積の損失によって実効セル効率を低下させる。

#### 【0018】

モジュールレベルD C / A Cマイクロインバータ電力オプティマイザー又はモジュールレベルD C / D Cコンバータ電力オプティマイザーの従来の性能と比べて電力採取及びエネルギー収量を高める性能を提供するために、様々なソリューションが試みられている。そのような技術の1つは、セルベースP Vモジュールのエネルギー収量を増加させるために、モジュール内のセル間でプログラマブル相互接続、例えば、Emphasis Energy社製の適応型太陽光モジュール(Adaptive Solar Module: ASM)技術を利用する。いくつかの例では、これは、モジュールが遮光される場合に、従来のM P P T電力オプティマイザーと比べて、より高いレベルのP Vエネルギー採取を可能にする場合がある。しかし、この技術では、P Vモジュールにつき約30ドルから100ドルを超えるコストを要する場合のあるモジュールレベル/外部コンバータ箱(マイクロ

10

20

30

40

50

インバータ又はDC/DCコンバータ)及び関連する相互接続技術を使用する。モジュールレベルコンバータ箱は、DCからDCへ又はDCからACへのエネルギー変換を提供し、かつモジュール内で再構成可能な又はプログラマブルセル間相互接続を提供するためにPVモジュールアセンブリに組み込むことができる。しかし、モジュールレベルコンバータ箱は、セルの裏面などで個々のセルと統合して個々のセルと共に組み立てられず、かつそうすることができない。

【発明の概要】

【発明が解決しようとする課題】

【0019】

従って、電力採取を増加させてエネルギー収量を改善する電子機器を有する裏面接点型太陽電池に対する必要性が生じている。本発明の開示の内容に従って、以前に開発された太陽電池及びモジュール電力採取システムに関連付けられた欠点を実質的になくすか又は低減する電力採取システムを提供する。

10

【課題を解決するための手段】

【0020】

本発明の開示内容の一態様に従って、発電のための太陽光発電モジュール積層体を提供する。複数の太陽電池が、モジュール積層体内に埋め込まれ、かつそのモジュール積層体内に電気相互接続された太陽電池の少なくとも1つのストリングを形成するように配置される。複数の電力オプティマイザーが、モジュール積層体内に埋め込まれ、かつ複数の太陽電池と電気相互接続されてそれによって給電される。分散型電力オプティマイザーの各々は、極大電力点追跡(MPPT)を持たない通過モード又は極大電力点追跡(MPPT)を有する切り換えモードのうちのいずれかで作動させること、及び分散型遮光管理のための少なくとも1つの関連バイパススイッチを有することが可能である。

20

【0021】

本発明の開示の主題のこれら及び他の態様、並びに追加の新しい特徴は、本明細書に提供する説明から明らかであろう。この要約の目的は、主張する主題の網羅的な説明ではなく、この主題の機能の一部の短い概要を提供することである。当業者には、以下に続く図及び詳細説明の精査の後に本明細書に提供する他のシステム、方法、特徴、及び利点が明らかになるであろう。本明細書に含まれる全てのそのような追加のシステム、方法、特徴、及び利点は、あらゆる特許請求の範囲内であるように意図している。

30

【0022】

本発明の開示の主題の特徴、性質、及び利点は、類似の参照番号が類似の特徴を示す図面に関連付けた以下に示す詳細説明からより明らかになるであろう。

【図面の簡単な説明】

【0023】

【図1A】太陽光PVセルに対する等価回路を示す回路図である

【図1B】太陽光PVセルに対する等価回路を示す回路図である

【図2A】理想的な太陽電池(直列及び短絡抵抗は示さず)の等価回路モデルを示す概略図である。

【図2B】暗い条件と太陽光照射条件の下での太陽電池の電流-電圧(I-V)特性を示す対応するグラフである。

40

【図3A】1つの遮光セルを有する通常の60セル結晶シリコン太陽光モジュールの図である。

【図3B】いくつかの部分遮光セルを有する通常の60セル結晶シリコン太陽光モジュールの図である。

【図4A】太陽電池モジュール直列に対する非遮光時の電流経路を示す図である。

【図4B】1つのモジュールが遮光されてバイパスダイオードが代替の電流経路を提供している図4Aと同じ太陽電池モジュール直列を示す図である。

【図5】太陽電池がその等価回路図で示されているモジュールのサブストリングに使用される外部バイパスダイオードの概略図である。

50

【図 6】バイパスダイオードを含む及び含まない場合の結晶太陽電池の電流 - 電圧 (  $I - V$  ) 特性を示すグラフである。

【図 7】直列接続太陽電池のうちの異なるサブストリングに 3 つの遮光セルを有する結晶シリコン PV モジュールの一例を示す図である。

【図 8】PV システム設備の例を示す図である。

【図 9】PV システム設備の例を示す図である。

【図 10】多重接合型化合物半導体 CPV セルとのバイパスダイオード ( ショットキーダイオード ) のモノリシック集積の例を示す図である。

【図 11】多重接合型化合物半導体 CPV セルとのバイパスダイオード (  $p-n$  接合ダイオード ) のモノリシック集積の例を示す図である。

10

【図 12】薄型シリコン裏面接点型 / 裏面接合型結晶シリコン太陽電池の製造工程の主要な加工段階を強調する工程フローの図である。

【図 13】太陽電池毎に 1 つのバイパスダイオードを有する分散型セルラー遮光管理システムを示す概略図である ( 太陽電池をその等価回路図に示す ) 。

【図 14】バイパススイッチとして使用することができる ( 又はバイパス回路の一部として使用することができる ) 金属酸化膜半導体電界効果トランジスタ ( MOSFET ) の  $I - V$  特性を示すグラフである。

【図 15】本発明の開示の内容による ( より詳細には、バイパススイッチとして MOSFET 又は MOSFET を含む回路を使用する実施形態 )  $ISS$  分散型セルラー遮光管理の実施の概略図である。

20

【図 16】本発明の開示の内容による ( より詳細には、バイパススイッチとして、バイポーラ接合トランジスタ - BJT 又は BJT を含む回路を使用する実施形態 )  $ISS$  分散型セルラー遮光管理の実施の概略図である。

【図 17】バックプレーン支持層を含む裏面接点型 / 裏面接合型結晶半導体太陽電池の断面図である。

【図 18】バックプレーン層に装着されて取り付けられた少なくとも 1 つのオン - セル電子構成要素を有する図 17 に示すセルと類似した裏面接点型 / 裏面接合型結晶半導体太陽電池の断面図である。

【図 19】太陽電池のバックプレーン及び代表的な櫛歯状裏面接点 ( IBC ) 金属化パターンの上面図である。

30

【図 20】バイパススイッチをセル裏面のセル端子又はバスバーに直接に取り付けてエミッタ及びベースバスバーへのバイパススイッチリードの高導電率取り付けを提供することによってホットスポットを最小にする太陽電池のバックプレーンの上面図である。

【図 21】DC / DC の MPPT 電力オブティマイザー又は DC / AC の MPPT 電力オブティマイザーがバックプレーン側のエミッタ及びベースバスバーでセル端子に直接に装着されて取り付けられている図 19 にある太陽電池のバックプレーンの上面図である。

【図 22】太陽電池の  $I - V$  特性及び与えられた太陽照射での最大電力採取に関する最大電力点 ( MPP ) を示すグラフである。

【図 23】様々な太陽光モジュール照射強度下における電力対電圧特性及び作動の最大ピーク電力点を示す代表的な太陽光モジュールの  $I - V$  特性に関するグラフである。

40

【図 24】太陽電池最大電力点に関連する電流と電圧の測定を示すグラフである。

【図 25】太陽電池最大電力点に関連する電流と電圧の測定を示すグラフである。

【図 26】太陽電池最大電力点に関連する電流と電圧の測定を示すグラフである。

【図 27】太陽電池最大電力点に関連する電流と電圧の測定を示すグラフである。

【図 28】低コストで効率的な MPPT の  $V_{mp}$  対  $V_{oc}$  追跡比例アルゴリズムの図である。

【図 29】詳細な最大電力点追跡 ( MPPT ) アルゴリズムの図である。

【図 30】各々が分散型遮光管理バイパススイッチと埋込式 MPPT 電力オブティマイザー機能を利用している 12 個の太陽電池モジュールを有する PV システムの図である。

【図 31】各々が分散型遮光管理バイパススイッチと埋込式 MPPT 電力オブティマイザー機能を利用している 6 個の直列接続太陽電池モジュールの 2 対を有する PV システムを

50

示す図である。

【図 3 2 A】M P P T 電力オブティマイザー、インダクタ / コンデンサ、及びバイパススイッチ構成要素に関連する複数の実施形態を示すセルレベル概略回路図である。

【図 3 2 B】図 3 2 A のセルモジュールレベル概略回路図である。

【図 3 3 A】M P P T 電力オブティマイザー、インダクタ / コンデンサ、及びバイパススイッチ構成要素に関連する複数の実施形態を示すセルレベル概略回路図である。

【図 3 3 B】図 3 3 A のセルモジュールレベル概略回路図である。

【図 3 4 A】M P P T 電力オブティマイザー、インダクタ / コンデンサ、及びバイパススイッチ構成要素に関連する複数の実施形態を示すセルレベル概略回路図である。

【図 3 4 B】図 3 4 A のセルモジュールレベル概略回路図である。

【図 3 5 A】M P P T 電力オブティマイザー、インダクタ / コンデンサ、及びバイパススイッチ構成要素に関連する複数の実施形態を示すセルレベル概略回路図である。

【図 3 5 B】図 3 5 A のセルモジュールレベル概略回路図である。

【図 3 6 A】M P P T 電力オブティマイザー、インダクタ / コンデンサ、及びバイパススイッチ構成要素に関連する複数の実施形態を示すセルレベル概略回路図である。

【図 3 6 B】図 3 6 A のセルモジュールレベル概略回路図である。

【図 3 7 A】M P P T 電力オブティマイザー、インダクタ / コンデンサ、及びバイパススイッチ構成要素に関連する複数の実施形態を示すセルレベル概略回路図である。

【図 3 7 B】図 3 7 A のセルモジュールレベル概略回路図である。

【図 3 8】様々な遮光条件下で直列接続された 20 セルの 3 組を有する 60 セル太陽電池モジュールの実際の電力採取を示すグラフである。

【図 3 9】太陽電池の最大ピーク電力の実際の結果を示すグラフである。

【図 4 0】4 x 4 の均一にアイル分離された（タイル張りの）マスター太陽電池又は i セルの上面又は平面の概略図である。

【図 4 1 A】太陽電池加工の様々な段階中のバックプレーン取付太陽電池の代表的な概略断面図である。

【図 4 1 B】太陽電池加工の様々な段階中のバックプレーン取付太陽電池の代表的な概略断面図である。

【図 4 2】エピタキシャルシリコン及び多孔質シリコンリフトオフ加工に基づく代表的なバックプレーン取付 i セル製造工程フローの図である。

【図 4 3】開始結晶（単結晶又は多結晶）シリコンウェーハを用いる高レベル太陽電池及びモジュール製造工程フロー実施形態の図である。

【図 4 4 A】アイル分離されたマスターセルの太陽が当たる側を示す概略図である。

【図 4 4 B】1 つのアイルに対する裏面接点型 / 裏面接合型太陽電池の M I B S リム又は全周囲ダイオードの太陽電池実施形態を詳述する断面図である。

【図 4 4 C】1 つのアイルに対する裏面接点型 / 裏面接合型太陽電池の M I B S リム又は全周囲ダイオードの太陽電池実施形態を詳述する断面図である。

【図 4 5】4 x 4 アレイのサブセルを 2 x 8 の混成並列設計に接続された i セルの上面図である。

【図 4 6】M P P T D C / D C バックコンバータを利用する図 4 5 のアイル型セルを示す図である。

【図 4 7】M P P T D C / D C バックコンバータを利用するミニセル又はアイルと全周囲閉ループリムダイオード（p n 接合ダイオード又はショットキー障壁ダイオードのいずれか）とを有する M I B S 対応太陽電池（i セル）の太陽の当たる側の眺めで図 4 4 A のセルを示す図である。

【発明を実施するための形態】

【0024】

以下に続く説明は、限定的な意味で捉えるべきではなく、本発明の開示の基本原理を説明するために行うものである。本発明の開示の範囲は、特許請求の範囲を参照して決定しなければならない。本発明の開示の例示的实施形態を図面に示し、これらの様々な図面の

10

20

30

40

50

同様で対応する部分を指示するのに類似の番号を使用する。

【0025】

本発明の開示は、単結晶シリコン基板及び他の説明する製造材料を使用する裏面接点型太陽電池のような特定の実施形態に関して説明するが、当業者は、本明細書で説明する原理を不要な実験をすることなく前面接触型セル、半導体材料（例えば、ガリウムヒ素、ゲルマニウムなど）を含む他の材料、技術領域、及び／又は実施形態に適用することができる。

【0026】

上記で言及かつ説明したように、公知の結晶シリコン（又は他のセルベース）P Vシステムにおいて、最大電力抽出ソリューションと共に、遮光のある状態での信頼性のあるモジュール作動を提供する既存技術の太陽電池の保護とホットスポットの防止とは、以下のうちの1つ又はその組合せを利用することに基づいている場合が多い。すなわち、バイパスダイオード、最も一般的にはP Vモジュールで直列接続太陽電池の1つのサブストリング毎に1つの外部バイパスダイオード（典型的に、3つの外部バイパスダイオードが、結晶シリコンP Vモジュール毎に1つの外部モジュール接合箱に配置される）と、P Vモジュール毎に外部の1つの外部マイクロインバータ（又は、代わりに1つのD C / D Cコンバータ）を使用するモジュールレベルでの最大電力点追跡（M P P T）と、セルベースのP Vモジュールのエネルギー収量を増加させるためのモジュール内でのセル間のプログラマブル相互接続技術とである。

10

【0027】

バイパスダイオードは、遮光セルを保護し、ホットスポットを防止し、ホットスポット及び逆バイアスされたセルに起因するモジュールの故障を防ぐことができるが、バイパスダイオードはまた、モジュールの遮光又はソリングが存在する時の実際の現場作動では、モジュール電力抽出の損失によるエネルギー収量のかなりの低下をもたらす。例えば、標準的な60セルモジュール設計を仮定すると、単一遮光セルはモジュール電力の1 / 3を失うという結果をもたらす場合があるが（バイパスダイオードは、遮光セルを含む20セルサブストリング全体をバイパスすることになる）、一方、単一セルは、正常な遮光されない状態中にモジュール電力の1 / 60を占めるだけである。同様に、3つの遮光セルに関して、60セルP Vモジュール内の20セルサブストリング毎に1つの遮光セルを仮定すると（この例を図7に示す）、全3つのバイパスダイオードが始動して、モジュールから抽出される電力はゼロまで降下するが（すなわち、モジュール電力の電力の100%喪失）、3つの遮光セルは、正常な遮光されない作動条件中にモジュール電力の3 / 60（1 / 20）を占めるだけである。

20

30

【0028】

対照的に、本明細書に開示するソリューションは、P V設備に対してP Vモジュールの電力採取を増加させてエネルギー収量を増加させると共に、他の関連する利点を増すために、例えば、以下の構成要素又はその組合せを含むスマートP Vセル及びスマートP Vモジュールを提供する。バイパススイッチを各太陽電池の裏側に（例えば、セルのバックプレーン上に）装着して統合し、モジュールアセンブリ内に積層する／埋め込む分散型遮光管理ソリューションであり、従って、外部バイパスダイオードを有する外部接合箱を不要にし、更に全体のモジュール信頼性を改善するものである。1つのD C / D Cコンバータの電力オブティマイザー又は1つのD C / A Cマイクロインバータの電力オブティマイザーを各太陽電池裏側に（例えば、セルのバックプレーン上に）統合する分散型電力オブティマイザー及びエネルギー収量改善のソリューションである。セルレベル電力オブティマイザーの電子構成要素（例えば、モノリシックのシングルチップのソリューション）は、裏面接点型太陽電池の裏側バックプレーン上に装着して統合し、モジュールアセンブリ内に積層する／埋め込むことができる。開示する様々な電力オブティマイザーの実施形態において、各セルから抽出される電力を遮光状態にもかかわらず最大にすることができ、分散型遮光管理ソリューションを得ることができる。

40

【0029】

50



開示するシステム及び方法は、非常に低いコストで分散型セルレベル（セラー）電力電子機器を集積し、システムコストを低減し（設置するシステムのコストを1設置当たり1ドル/Wより低くすることを可能にし）、及びエネルギー収量に関して性能を改善する（電力平準化コスト又はLOC Eを0.05ドル～0.10ドル/kWhよりも低くすることを可能にする）機能を有するスマートPVセル及びスマートPVモジュールを提供する。コスト及び効率は、太陽電池製造では主要な役割を果たしており、上述のように、結晶シリコンの光起電性（PV）モジュールは、現在、世界的なPV市場全体の85%より多くを占めている。今のところ、材料のシリコンウェーハのコストは、結晶シリコンPVモジュールの製造コストの約40%を占める。

#### 【0030】

図12は、薄い結晶シリコン太陽電池の製造工程の主要な加工段階を強調する工程フローであり、それは、実質的にシリコン使用量を低減し、従来の製造段階を削除して、再利用可能なテンプレート及び多孔質シリコンの離型層上へのエピタキシャルシリコン堆積を利用しながら、スマートセル及びスマートモジュールのための積層されたバックプレーンを有する低コストで高効率な裏面接合型/裏面接点型の単結晶セルを製造する。スマートセルは、電子構成要素（バックプレーン上に直接に装着されて取り付けられるバイパススイッチ、及び/又はDC/DC又はDC/ACのMPPT電力オプティマイザーなど）の少なくとも1つ又はその組合せを含む。

#### 【0031】

この工程は、多孔質シリコンの薄い犠牲層が中に形成される（例えば、電流存在下のHF/IPA湿式化学作用での表面変成工程を用いた電気化学的エッチング処理により）、再利用可能なシリコンのテンプレート（通常、p型単結晶シリコンウェーハから作られる）から始まる。高品質なエピタキシャルシード層として、並びにその後の分離/リフトオフ層としても役立つ犠牲多孔質シリコン層の形成物の上に原位置ドープの単結晶シリコンの薄い（通常、厚みは数μmから約70μmまでの範囲にあり、最も好ましくは約50μm以下である）層を形成するが（例えば、トリクロロシラン又はTCS及び水素のようなシリコンガスを含む雰囲気での化学気相成長又はCVD工程を利用した常圧エピタキシにより）、それはエピタキシャル成長とも呼ばれる。大部分のセル加工段階が終了した後、持続的なセルの支持及び補強、並びに太陽電池の高導電性セル金属化を助けるために、極めて廉価なバックプレーン層を薄いエピ層に接着する。通常、バックプレーンの材料は、工程統合及び信頼性要件を満たす廉価なプリプレグ材料（一般的にプリント回路基板に使用される）のような薄く（例えば、約50～250μm）可撓性のある電気絶縁性の高分子材料シートから製造される。次に、ほとんど加工された裏面接点型の裏面接合型のバックプレーン補強の面積（例えば、太陽電池の面積が、少なくとも125mm×125mm以上）の太陽電池は、機械的に脆い犠牲多孔質シリコン層に沿ってテンプレートから分離してリフトオフされるが（例えば、機械的な離型MR工程により）、テンプレートは多数回再利用することができ、それによって太陽電池のセル製造コストが更に最小になる。次に、テンプレートから離型された後に、最終のセル加工は、露出する太陽光が当たる側を実施することができる（例えば、前面のテクスチャと不動態化膜及び反射防止膜の堆積工程とを完了することにより）。

#### 【0032】

バックプレーンに埋め込まれた相互接続及びバックプレーン補強と共に裏面接合型/裏面接点型セル設計の組合せは、表面装着技術（SMT）のような確立された電子構成要素の組立方法を用いて、セルレベルにおける極めて廉価な電力電子機器の信頼性のある統合を可能にするセルアーキテクチャを提供する。持続的な構造上の支持/補強として役立つこと及び高効率の薄い結晶シリコン太陽電池のために埋め込まれた高導電性（アルミニウム及び/又は銅）の相互接続を提供することに加えて、これらのバックプレーン技術はまた、セルの太陽光の当たる側と干渉することなく（すなわち、能動的な照射領域が、セル裏面のバックプレーン上に装着されるセルベースの電子構成要素により少しも消費されない）ので、効率の損失がない）、セルのバックプレーンにバイパススイッチ及びMPPT電

10

20

30

40

50

カオプティマイザーのような極めて廉価な電力電子機器の集積を可能にし、一方、実証済の裏面接点型モジュールの組立及び積層技術との互換性を保持している。

【 0 0 3 3 】

バックプレーン材料は、好ましくは、薄いシリコン層上に過度の熱誘起ストレスを生じないように、十分に低い熱膨張係数（低 C T E ）を有する高分子材料の薄いシートとすることができる。更に、バックプレーン材料は、最終段階のセル製造工程、特にセル表側の湿式テクスチャ形成中の耐薬品性と表側の不動態化及び A R C 層の P E C V D 堆積中の熱的安定性に関する工程統合要件を満たさなければならない。更に、電気絶縁性バックプレーンの材料は、モジュールレベル積層工程と長期信頼性の要件を満たさなければならない。様々な適切な高分子（例えば、プラスチック、フッ素ポリマー、プリブレグなど）及び非高分子材料（例えば、ガラス、セラミックなど）は、バックプレーン材料として考察し、場合によっては使用する場合があるが、最適な選択は、コスト、工程統合の容易さ、信頼性、柔軟性などを含むがこれらに限定されない多くの考慮事項に依存する。バックプレーンのために一般的に好ましい 1 つの有用な材料は、プリブレグである。プリブレグシートは、プリント回路基板の構成要素として使用される。プリブレグシートは、樹脂と C T E 低減ファイバ又は粒子の組合せから製造される。好ましくは、バックプレーン材料は、廉価な低 C T E の（典型的に C T E < 1 0 p p m / 、より好ましくは C T E < 5 p p m / ）薄い（通常 5 0 ~ 2 5 0 μ m、好ましくは 5 0 ~ 1 0 0 μ m）のプリブレグシートとすることができ、それは、テクスチャ化学反応時に比較的耐薬品性があり、少なくとも 1 8 0 まで、より好ましくは、少なくとも約 2 8 0 までの温度で熱的に安定している。プリブレグシートは、真空ラミネータを使用して、通常太陽電池の裏面に取り付けられるが、一方では依然としてテンプレート上に存在している（セルのリフトオフ工程の前）。熱及び圧力を加えると直ちに、薄いプリブレグシートは、処理された太陽電池の裏面に持続的に積層されるか又は取り付けられる。その後、リフトオフ離型の境界線は、通常パルスレーザのスクライビングツールを使用して、太陽電池の周辺（テンプレートの縁の近く）に与えられ、次に、バックプレーン積層の太陽電池が、機械的な離型又はリフトオフ工程を使用して再利用可能なテンプレートから分離される。その後の工程段階には、（ i ）太陽電池の太陽光が当たる側へのテクスチャ及び不動態化工程の完了、（ i i ）セル裏面（これは太陽電池のバックプレーンである）への太陽電池高導電率金属化の完了が含まれる場合がある。高導電率金属化（典型的にアルミニウム及び / 又は銅を含むが、太陽電池製造及び材料のコストを低減するために、好ましくは銀を含まない）が、太陽電池のバックプレーン上に形成され、エミッタとベースの両方の極性を含む。

【 0 0 3 4 】

例えば、本明細書に説明する太陽電池の設計及び製造工程は、電気絶縁性のバックプレーン層によって分離される 2 つのレベルの金属化を含む。バックプレーンの積層工程に先立ち、裏面接点型太陽電池への本質的に最後の工程は、好ましくは、スクリーン印刷又はプラズマスパッタ（ P V D ）によるアルミニウム（又はアルミニウムシリコン合金）材料層の薄い層を使用して、太陽電池のベース及びエミッタの電極金属化パターンを直接にセルの裏面に形成することである。この第 1 層の金属化（ M 1 ）は、太陽電池電極の金属化パターン、例えば、櫛歯状裏面接点（ I B C ）セルベース及びエミッタ領域を規定する微細ピッチの I B C 導体フィンガなどを定める。 M 1 層は、太陽電池の電流及び電圧を抽出するために、及び第 1 層の金属化後に（ M 1 後に）形成されることになるより高導電性の太陽電池金属化の第 2 のレベル（ M 2 層）に太陽電池の電力を移送するために役立つ。積層バックプレーンの形成、それに続くバックプレーン支持の太陽電池をテンプレートから分離する工程、及び前面テクスチャ及び不動態化工程の完了の後に、残る工程は、より高導電率の M 2 層をバックプレーン上に形成することである。複数の（通常 1 0 0 ~ 1 0 0 0 個の）ビア孔が、バックプレーン中に穿孔される（好ましくはレーザ穴開けを使用して）。これらのビア孔は、パターン形成された M 2 層と M 1 層の間にこれらのビア孔に形成される導電性プラグを通して、引き続き電氣的に接続するために、 M 1 の与えられた領域に位置する。その後、パターン形成された高導電率金属化層 M 2 が形成される（プラズ

マスバッタリング及びメッキのうちの1つ又はその組合せにより、M2は、アルミニウム及び/又は銅を含む)。微細ピッチ(例えば、100個のフィンガ)のM1にIBCフィンガを有する櫛歯状裏面接点型(IBC)の太陽電池に対して、パターン形成されるM2層は、M1に対して直交するように設計することが好ましく、すなわち、M2フィンガは、本質的にM1フィンガに対して垂直である。更に、この直交変形のために、M2層は、M1層より遥かに少ないIBCフィンガを有する(例えば、M2フィンガは約1/10~1/50の係数だけ少ない)。従って、M2層は、M1層よりも遙かに幅広いIBCフィンガを有する遙かに粗いパターンである。この実施形態において、太陽電池バスバーが、オン-セルバスバーに関連する電氣的な遮光損失を取り除くためにM2層に配置される(かつM1層には配置されない)。ベース及びエミッタの相互接続とバスバーの両方が、太陽電池裏面のバックプレーン上のM2層で利用可能となっているので、本発明の実施形態は、バックプレーン上での太陽電池のベース及びエミッタ端子の両方へのアクセスを備えており、電力電子機器又は構成要素をバックプレーン上に効率的に集積することができる。

10

20

30

40

50

#### 【0035】

極めて廉価なプリント回路基板と本質的には同様に、太陽電池の両方の極性をバックプレーン上に有する本発明の開示の太陽電池のバックプレーンは、太陽電池の太陽光の当たる側を遮ることなく、かつ太陽電池の信頼性を低下させることなく電子構成要素をセルの裏面のバックプレーン上に電氣的に組み立てて集積するために効率的に使用することができ、従って、セル及びモジュール全体を通したよりスマートな電気管理により、エネルギー収量の改善、分散型セルベースのMPPT電力最適化、LCOEの低減、及びPVシステムの信頼性改善を備えた分散型遮光管理の実施が可能になる。バックプレーンは、太陽電池上に薄型電子構成要素の直接的な装着、取り付け、及び支持を可能にするだけでなく、構成要素及びそれらの取付によるどの有害なストレスの影響も傷つきやすい太陽電池から実質的に切り離す。本明細書に説明する実施形態によって、持続的に取り付けられた(例えば、積層された)バックプレーンを用いて、裏面接点型/裏面接合型のIBCセルを含む裏面接点型太陽電池のようなスマート太陽電池及びスマート太陽光モジュールが可能になる。スマートセルには、セルのバックプレーン上に統合される1つのバイパススイッチ、及び/又は各セルのバックプレーン上へ直接に取り付けられる1つのDC/DC又はDC/ACのMPPT電力オプティマイザーのような電子構成要素が含まれる。

#### 【0036】

インテリジェントなセルラー遮光効果抑制(ISIS)。PVシステムの直列配線により、システムの光吸収面上の僅かな障害が大きい出力損失をもたらす場合がある。セル及びモジュールの遮光の結果として、電力採取機能損失の様々な代表例がある。例えば、1つの公開された研究では、PVモジュールの表面積の0.15%、2.6%、及び11.1%の障害が、それぞれ出力電力の3.7%、16.7%、及び36.5%の損失を引き起こし、従って、遮光された場合に、設置されたPVシステムのエネルギー収量のかなりの低下をもたらすと結論されている。上述のように、遮光のために1つの妨害されたセルの電流が低下した場合に、遮光セルは、ストリング又はサブストリング内で直列結線された他の全セルの電流を引きずり下ろす(是正処置がモジュール設計に取り入れられない限り)。開示する内容の新規ISIS又は遮光管理設計では、1つの廉価な電子構成要素(例えば、電力ショットキーダイオード又はMOSFET又は別の適切な低順方向電圧/低逆方向漏れ電流/低オン抵抗のバイパススイッチのような極めて廉価な電力電子機器のバイパススイッチ)は、両方のバスバー(ベース及びエミッタ)への直接アクセスと電気接続とを有する各太陽電池のバックプレーン上に統合して、いずれかの妨害を受けた又は遮光セルの周りで、直列のストリング及びPVモジュールへの影響を最小にし、自動的な経路変更を可能にしており、その結果、PVモジュールの電力採取及び全体のエネルギー収量を最大にする。更に、開示するISISシステム及び本明細書に開示する方法は、モジュール内の不整合な電流に関連して蓄積される熱からのストレスを低減することにより、全体のセル及びモジュールの信頼性を改善することができる。本明細書に開示する統合ISIS

Sは、外部バイパスダイオードを有する接合箱を不要とし、従って、もたらされるスマートモジュールのコスト/Wpを低減する。更に、電子構成要素のための支持基板として使用されるバックプレーンは、構成要素の配置及び半田付けによるストレスの影響は、傷つきやすい半導体セル層から実質的に隔離して切り離し、従って、熱的及び機械的なストレスと、セルのバックプレーン及び裏面にI S I Sのバイパススイッチを装着することに関連するそのようなストレスのどの悪影響をも最小にする。

#### 【0037】

分散型最大電力点追跡(M P P T)電力オブティマイザー。最大電力点(M P P)は、モジュールが日の出から日没まで(すなわち、太陽電池が日の出頃に「目を覚ます」時に始まり、セルが日没頃に「眠る」まで)の様々な太陽照射条件下で最大可能な出力電力をもたす電流-電圧連続線上の点である。電流及び電圧の値は、1日を通して太陽光照射流束の変化及び他の作動条件(例えば、周囲温度など)と共に変動するので、自動化されたM P P追跡器が、M P P条件下で作動するように(最大モジュール電力を抽出するように)I V曲線上の電圧及び電流の作動点を調整し、更に、M P P追跡器はまた、好ましくは出力電流/電圧の比を調節して、直列に接続された全太陽電池(及びモジュール)の電流値を適合させる。開示する新規性は、バックプレーンを通してスマート電子構成要素を各セルの裏面に集積することにより、セルレベルにおける極めて廉価な最大電力点追跡(M P P T)電力最適化回路の真に分散型の実施をもたす。モジュール毎に1つの外部マイクロインバータ(又は代わりに、1つのD C / D Cコンバータ)と、各外部マイクロインバータ(又は代わりに、1つのD C / D Cコンバータ)を用いるモジュールレベルM P P Tとを使用する場合に、この構成は、第1のストリングから電力の100%を生成し、例えば、第2ストリングから電力の97%を生成することができる。すなわち、P V設備から全電力の98.5%という改善された電力採取、すなわち、従来の集中型インバータのM P P T構成と比較して実質的な改善を達成することになる。

#### 【0038】

本明細書に開示するように、セルレベルM P P T電力最適化に拡張されて適用される場合に、このソリューションは、様々な照射及びセルの遮光条件の下で各セル及び全てのセルからの電力採取の実質的な改善を可能にし、結果として、従来の方法に比べて全体のモジュールのエネルギー収量を更に最大にするだけでなく、与えられたモジュール内で不整合なセル( $V_{mp}$ 及び/又は $I_{mp}$ 値のような異なるパラメータを有する異なる製造バッチのセル)の装着も可能にし、システムレベルでのモジュール不整合の影響を取り除いている。

#### 【0039】

開示するシステムの様々な実施形態は、分散型セルラーI S I S及び/又はセルラーM P P T電力オブティマイザーの電子構成要素を通して、セルレベルでスマートな電力電子機器機能を統合することにより、組み込まれる電力電子機器は、0.20ドル/Wp未満、システムと設置の均衡(トータルB O S)に関しては0.50ドル/Wp未満、及びL C O E < 0.10ドル/k W h (実際には、< 0.05ドル/k W hに届くL C O E機能を有する)を含むかなりのコスト改善を提供する。上述のようにかつ開示するシステム及び方法とは対照的に、従来の電力電子機器は、モジュールレベル(P Vモジュールに取り付けられる外部D C / D Cコンバータ箱又はD C / A Cマイクロインバータ箱)に又は設置されるP Vシステムレベル(より従来の集中型インバータM P P T)にのみ存在する。開示する内容による実施形態は、裏面接点型/裏面接合型I B Cセル及びバックプレーン技術(バックプレーンが、太陽電池の両電気リード又はバスバーへのアクセスを提供し、かつ太陽電池の太陽光が当たる側と反対側に電子構成要素を配置するための支持体を提供する)を含む裏面接合型セルによって可能になる新規で独特な分散型のセルレベルM P P T電力最適化及び最大電力抽出の最適化を通して、既存のP Vソリューションよりも実質的に多くの利点と利益を達成する。開示する内容は、これに加えて区分的に高くなるコストを掛けるだけでこれらの実質的な利益を達成し、その結果、既存の製造工程内での工程統合の容易さにより、L C O Eを実質的に低減するが(バイパススイッチ及びM P P T電力オブティマイザー部品のような電力電子機器は、高価な製造段階を必要とせずに、セル

裏面のバックプレーン上に直接に装着することができる)、その一方、エネルギー収量を実質的に増加させる(セル及びモジュールの不整合の除去を含む)。既存のモジュールレベルDC/DCコンバータ箱には、25%までのエネルギー収量の増大を主張する傾向があるが、これらのソリューションは、通常0.20ドル/Wpを超えるコストをもたらし、それとは対照的に、本明細書に開示する新しい実施形態(すなわち、独特な分散型セルラーのISIS及びセルソリューションMPPT電力オプティマイザーのソリューション)は、PVモジュール及び設置されるPVシステム全体の電力出力とシステムのエネルギー収量とを著しく増大させ、一方で導入コストを0.20ドル/Wp未満に低減する

#### 【0040】

これに加えて、本明細書に開示する分散型セルラー電力最適化のソリューションは、以下を提供する。

- インバータの信頼性改善 - 電圧及び電流を予想可能なレベルまで管理して、集中型インバータ上のストレスを取り除き(すなわち、過電圧でない)、全体の変換効率を改善する。更に、集中型インバータの設計は、真に分散型のセルラーMPPT電力最適化のソリューションの結果として簡略化して低コスト化することができる。

- 反アイル分離 - 完全に埋め込まれたスマートな電力回路は、モジュール内で、モジュール間で、かつモジュールとPV設備外の場所との間で分散型追跡及び通信を可能にし、非常用の自動停止とより容易でより安全な設置及び保守とを可能にする。

- 遮光を無視して可変ストリング長さ及び面を設計することができるということは、それほど高価でないシステム設計解析とより廉価な全体の設置コストとを意味することになる。

- セル/モジュールモニタリングは、整備、清掃、成果予想、及び予防保存措置の改善をもたらす。

#### 【0041】

太陽電池と一体化されたバイパススイッチを使用するインテリジェントなセルラー遮光効果抑制(ISIS)のソリューション: 以下の節では、様々なISISの実施形態を説明する。分散型スイッチでの実質的な電力散逸の損失なしで開示する分散型セルラー遮光管理(ISIS)システムに使用するためのバイパス電子スイッチの選択に関する考慮事項及び判断基準は、以下を含むがこれらに限定されない。

- オン状態電圧降下が小さいいくつかの例では順方向バイアスされたダイオードのオン状態電圧降下よりも遥かに小さいセルラーバイパススイッチ。例えば、 $V_{mp} = 575 \text{ mV}$  及び  $I_{mp} = 9.00 \text{ A}$  であると仮定すると(約  $V_{oc} = 660 \text{ mV}$  及び  $I_{sc} = 9.75 \text{ A}$  に対応する)、 $50 \text{ mV}$  のオン状態電圧は、 $0.45 \text{ W}$  のオン状態ワット損をもたらすことになり、それはダイオードのワット損の10%未満である(この計算では、スイッチの直列抵抗  $R_{series}$  に関連するいずれの損失も除外している)。

- オン状態でのスイッチのワット損を最小にするために非常に小さいオン状態直列抵抗を有するセルラーバイパススイッチであり、好ましくはオン状態スイッチの直列抵抗  $R_{series}$  が  $10 \text{ m}\Omega$  以下である(例えば、 $R_{series} = 5 \text{ m}\Omega$ 、スイッチの抵抗ワット損 =  $0.405 \text{ W}$ )。

- バイポーラ接合トランジスタ(BJT)又はMOSFET、又は比較的低い電圧降下及び小さい  $R_{series}$  を与えるような部品を含むいずれかの適切なスイッチ回路。

#### 【0042】

例えば、以下の機能を有するバイパススイッチは、電子構成要素として使用することができる。

- バイパススイッチがオンにされる(順方向バイアスされる)時に、ワット損が小さい。例えば、ワット損は、平均的なセル発電量の数分の1未満とすることができる。例えば、 $5 \text{ Wp}$  のセルに対して、バイパススイッチは、最大のセルストリング電流が遮光セルのバイパススイッチを通過する時にワット損を約  $1 \text{ W}$  以下に制限するように選択される。

- バイパススイッチがオフ(逆方向にバイアスされる)の時に、逆方向漏れ電流が小さい。

10

20

30

40

50

- 薄型構成要素パッケージ（例えば、2 mm又は< 1 mm程度の場合さえある）。
- セルストリングの最大の電流を扱うことが可能。

#### 【0043】

図13は、分散型セルラー遮光管理システムを示す概略図であり、本明細書ではインテリジェントセルラー遮光効果抑制又はISSとして言及され、各セル裏面のバックプレーンに取り付けられてモジュール内に積層される各太陽電池（その等価回路モデルに示す）につき1つの低V<sub>f</sub>（低順方向バイアス電圧）のバイパスダイオード（これはまた、低V<sub>f</sub>のショットキーダイオードのような1つの低V<sub>f</sub>バイパススイッチとすることができる）を使用する。この分散型バイパススイッチ構成は、外部接合箱のバイパスダイオードを不要とし、複数セルのサブストリング毎に1つのバイパスダイオードという公知の構成（公知の構成では、通常20セルサブストリング毎に1つのバイパスダイオード）と比べて、PV設備でのモジュール全体のエネルギー収量性能を改善する。セル毎に1つのバイパススイッチ（例えば、この例のショットキーダイオードのような整流ダイオード）が使用されるので、モジュール全体は、直列接続モジュール内の全セルから構成される単一ストリングとして結線することができる（例えば、60セルモジュールに対して、直列接続された60セルから構成される1つのストリング）。従って、開示する内容によるISSアーキテクチャの使用は、モジュール内の複数のサブストリングを不要とする。

10

#### 【0044】

図14は、適切な仕様を有する電力金属酸化膜半導体電界効果トランジスタ（MOSFET）が、統合遮光管理ソリューション（ISS）のために、セルのバックプレーンに取り付ける分散型バイパススイッチ用途の有効なバイパススイッチとして使用することができる（単独で又はスイッチ回路の一部として）ことを示すグラフである。例えば、強化モードのMOSFETをスイッチとして使用すると、V<sub>GS</sub> > 0の時にMOSFETをオンにし、V<sub>GS</sub> = 0時にMOSFETをオフにする。

20

- V<sub>GS</sub>がゼロの時に、MOSFETはオフであり、出力電圧（V<sub>DS</sub>）はV<sub>DD</sub>に等しい。
- V<sub>GS</sub> > 0又はV<sub>DD</sub>に等しい時に、MOSFETのバイアス点（Q）は、負荷ラインに沿って点Aに移動する。ドレイン電流I<sub>D</sub>は、チャネル抵抗の低下によってその最大値まで上昇する。I<sub>D</sub>はV<sub>DD</sub>と無関係な定数になり、V<sub>GS</sub>だけに依存する。従って、トランジスタは閉（オン）スイッチのように挙動し、チャネルのオン抵抗は、そのR<sub>DS</sub>（オン）値のために完全にゼロまでは低下しないが、非常に小さくなる。

30

- V<sub>GS</sub>が低いか又はゼロである時に、MOSFETのバイアス点は、AからBに移動する。チャネル抵抗は非常に高いので、MOSFETはオフである。V<sub>GS</sub>がこれら2つの値の間で切り換わるならば、MOSFETは、単極単投スイッチとして振る舞う。

- 適切な電力MOSFETは、通常0.01未満（又は10m未満）のR<sub>series</sub>を有する。

- 電力MOSFETスイッチは、通常、サージ電流保護機能を有するが、高電流用途には、バイポーラ接合トランジスタを使用することができる。

#### 【0045】

図15は、本発明の開示の内容による各セル裏面に取り付けられてモジュール内に積層される太陽電池毎に1つの非常に低V<sub>f</sub>の電力MOSFETベースのバイパススイッチ（スイッチは、MOSFET又はMOSFETを組み込んだモノリシック回路を含む）を使用するISS分散型セルラー遮光管理の実施の概略図である。また、この分散型バイパススイッチ構成は、外部接合箱のバイパスダイオードを不要とし、複数セルのサブストリング毎に1つのバイパスダイオードという構成（公知の構成では、通常20セルサブストリング毎に1つのバイパスダイオード）と比べて、モジュールのエネルギー収量を改善することになる。このシステムでは、1つのセルも遮光されない場合に、バイパスダイオードは逆バイアス状態のままであり、太陽電池のストリングは正常に作動して太陽光モジュールの発電に十分に寄与する。セルのいずれかが部分的又は完全に遮光された場合に、遮光セルは逆バイアスされてバイパストラジスタスイッチがオンになり、ホットスポット又は太陽電池に対する損傷の可能性がなくなる。

40

50

## 【 0 0 4 6 】

図 1 6 は、本発明の開示の内容による各セル裏面に取り付けられてモジュール内に積層される太陽電池毎に 1 つの非常に低  $V_f$  の電力バイポーラ接合トランジスタ ( B J T ) ベースのバイパススイッチ ( スイッチは、 B J T 又は B J T を組み込んだモノリシック回路を含む ) を使用する I S I S 分散型セルラー遮光管理ソリューションの概略図である。バイポーラトランジスタのベース及びコレクターが互いに接続されるこの分散型バイパススイッチ構成は、外部接合箱のバイパスダイオードを不要とし、複数セルのサブストリング毎に 1 つのバイパスダイオードという構成 ( 公知の構成では、通常 2 0 セルサブストリング毎に 1 つのバイパスダイオード ) と比べて、モジュールのエネルギー収量を改善する。このシステムでは、 1 つのセルも遮光されない場合に、バイパストラジスタスイッチはオフ状態のままであり、太陽電池のストリングは正常に作動して太陽光モジュールの発電に十分に寄与する。セルのいずれかが部分的又は完全に遮光された場合に、遮光セルは逆バイアスされてバイパストラジスタスイッチがオンになり、ホットスポット又は太陽電池に対する損傷の可能性がなくなる。

10

## 【 0 0 4 7 】

また、本発明の開示内容の実施形態をあらゆるタイプの太陽光 P V セル及びモジュールに適用することができるが、 I S I S は、セル裏面へのバックプレーン取り付けを利用する裏面接点型太陽電池 ( 前面接合又は後面接合のいずれか ) を用いた用途に特に有利な場合がある。セル裏面上の電気絶縁性バックプレーン層により、能動的なセル領域に影響を及ぼす機械的な又は熱的なストレスの問題なしで電子構成要素をセル裏面に取り付けることが可能になる。また、能動的なセルと電子構成要素とがバックプレーンの反対側に位置付けられるので、電子構成要素の配置のために能動的なセル照射領域を失うことによる効率の損失が最小限であるか又は全くない。

20

## 【 0 0 4 8 】

図 1 7 は、薄型の単結晶シリコン太陽電池 ( 例えば、 5 0  $\mu m$  以下の単結晶シリコン吸収層を有する ) のような裏面接点型 / 裏面接合型結晶半導体太陽電池の代表的な概略断面図であり、セルの太陽光が当たる側と反対側 ( 裏面として言及する ) に高導電率のセル相互接続 ( 例えば、アルミニウム及び / 又は銅の金属化を含む ) を備えた積層された又は取り付けられた電気絶縁性のバックプレーン層を有する。図 1 7 に示す裏面接点型 / 裏面接合型結晶半導体太陽電池は、薄い又は極薄の結晶半導体基板 2 2 を含み、基板 2 2 は大面積セル、例えば、 1 2 5 m m  $\times$  1 2 5 m m 又は 1 5 6 m m  $\times$  1 5 6 m m サイズ ( 又は面積が約 1 5 0 c m  $^2$  から 1 0 0 0 c m  $^2$  を超える他のいずれかの面積 ) の基板とすることができる。セルの太陽光が当たる側はセルの受光表面であり、前面テクスチャ、並びに不動態化及び反射防止膜層 2 0 を含む場合がある。比較的微細ピッチのオン - セル金属化 ( M 1 金属化層 ) のフィンガ 2 4 が、バックプレーンの取付の前に、例えば、櫛歯状裏面接点のアルミニウム金属化のフィンガパターン ( 例えば、いずれのオン - セルバスバーも持たない数百の微細ピッチの金属化フィンガのパターン ) の形でセル裏面上に配置される。バックプレーン 2 6 は、例えば、 0 . 0 5 m m  $\sim$  0 . 5 0 m m の範囲 ( 例えば、 0 . 0 5 m m  $\sim$  0 . 2 5 m m ) の厚みを有するセル裏面上に持続的に積層されたバックプレーンとすることができ、能動的なセルに対するストレス問題なしにセル裏面への電子構成要素の取付を可能にする。バックプレーン 2 6 は、導電性ビアプラグ、例えば、アルミニウム及び / 又は銅のビアプラグを含むことができ、それらはバックプレーン内に埋め込まれるか又はバックプレーン上に位置決めされ、セルのバックプレーン裏面上の高導電性のセル相互接続 2 8 ( M 2 金属化 ) をオン - セル櫛歯状裏面接点金属化 ( M 1 金属化 ) フィンガ 2 4 に電氣的に接続する。図 2 0 では、高導電率のセル相互接続 2 8 ( M 2 金属化 ) の例示的实施形態を強調表示しており、一例として、数  $\mu m$  から 1 0 0  $\mu m$  の範囲の厚みと例えば 4  $\sim$  1 0 対のベース / エミッタの金属化フィンガとを有するアルミニウム及び / 又は銅のフィンガと直交するように変形されたデュアルバスバーの I B C 金属化パターンの形態である。

30

40

## 【 0 0 4 9 】

50

図 18 は、図 17 に示すセルと同様の裏面接点型 / 裏面接合型結晶半導体太陽電池の断面図であり、セルの裏面に配置される電気絶縁層 30 と、オン - セル電子構成要素 34 と、導電性リード 32 とを含むオン - セル電子構成要素 (単一モノリシック構成要素取付を示す) を備えている。図に示すように、電子構成要素 34 は、バックプレーン上に (又は内部に) 装着され、電気リード 32 は、セル相互接続配線に対して接続される。セルのバックプレーン上に配置されるセルレベル電子構成要素は、バイパススイッチ、及び任意で M P P T の D C / D C (又は M P P T の D C / A C) 電力オプティマイザーとすることができる。図 18 のセルに示すように、電力電子機器は、セルの裏面に位置決めされ、バックプレーンによって能動的なセル吸収体から隔離 / 分離されている。電気絶縁を与える任意的な電気絶縁層 30 は、溶射層又はスクリーン印刷層、又は接着シートとすることができる。電気絶縁層 30 がいない場合に、電気リード 32 は、その周りに絶縁コーティングを有することができ、与えられた位置でのみリードの電氣的接続を可能にする (半田付け又は導電性エポキシにより)。導電性リード 32 (例えば、バイパススイッチの場合は 2 つのリード) は、統合された遮光管理及び / 又は M P P T 電力最適化 (例えば、D C / D C 又は D C / A C の電力オプティマイザー) 構成要素の電子構成要素 34 と太陽電池のリードとの間で必要な電氣的相互接続を設けるために、セルバスバー (及び / 又は I B C フィンガ) に電氣的に取り付けることができる。オン - セル電子構成要素 34 は、バイパススイッチ、及び / 又は D C / D C の M P P T 又は D C / A C の M P P T 電力オプティマイザーを含む場合がある。他の起こり得る状態をモニタして通報する電子構成要素を使用することもできる。セルに取り付けられる M P P T 電力オプティマイザーは、太陽電池を停止及び作動させるために遠隔プログラマブルである場合があり、電流及び / 又は電圧の出力を再プログラムして太陽電池のステータス (セル電力、温度などを含むが、これらに限定されない) を提供する。

10

20

30

40

#### 【0050】

図 19 は、太陽電池 (図 17 及び 18 に示すセルなど) のバックプレーン及び I B C 金属化 (M2 金属化) パターンの上面図であり、言い換えると、図 19 は太陽電池のバックプレーン側 (太陽光が当たる側の反対側) を示している。図示のように、バックプレーン側は、高導電性のセル金属化相互接続 (M2 金属化) を含み、エミッタバスバー 42 及び対応するエミッタの金属化フィンガ 44 と、ベースバスバー 46 及び対応するベースの金属化フィンガ 48 として示され、バックプレーン表面 40 (バックプレーン表面 40 は、図 17 及び 18 でバックプレーン 26 として示される) 上に配置されている。図 19 の裏面接点型 / 裏面接合型の I B C アーキテクチャでは、相互接続パターンは、バックプレーンの 2 辺に 2 つのバスバー (エミッタ及びベースバスバー) を有する櫛歯状パターンである。上述のように、金属化パターンが、オン - セル相互接続からバックプレーン上相互接続へ直交するように変形されるために、バックプレーン上の櫛歯状高導電性フィンガの数は、オン - セル金属化フィンガ (図 17 及び 18 では、オン - セル金属化フィンガ 24 として示す) の数より遥かに小さくすることができ (例えば、バックプレーン上フィンガ数は、オン - セル I B C フィンガ数より、約 10 ~ 50 の係数だけ小さい場合がある)、バックプレーン上のフィンガは、セル上のフィンガに対して本質的に垂直に延びている。バックプレーン上のフィンガをバックプレーンの表面に取り付けるか又はバックプレーンの内部に埋め込むことができ、バスバーはバックプレーン上に配置することができる。電力電子機器は、このバックプレーン表面上に装着して取り付けることができるが (必要に応じて、適切な電気絶縁を設けて)、一方では、適切な電気リードが、バックプレーン表面上のベース及びエミッタのバスバーに接続される (例えば、半田付け、導電性エポキシバンプ、又は別の適切な取付技術により)。

#### 【0051】

図 20 は、適切な薄型バイパススイッチがバックプレーン側 (セル裏面) の太陽電池のベース及びエミッタ端子に直接に取り付けられた図 19 の太陽電池のバックプレーンの上面 (太陽光が当たる側と反対のバックプレーン側) 図である。オン - セルバイパススイッチ 50 が、電気リード 52 によって高導電率セル金属化 (M2) 相互接続配線に接続され

50



、その電気リード52は、半田接合部56により、ベースバスバー42及びエミッタバスバー46に接続される。図に示すように、例えば、M2相互接続パターンは、バックプレーンの2辺上に2つのバスバー（エミッタ及びベースバスバー）を有する櫛歯状パターンとすることができる。バイパススイッチは、非常に薄い平坦なパッケージ（例えば、好ましくはパッケージ厚みが1mm未満）と高導電率端子（例えば、平坦なリボン形態の）とを有することができる。バイパススイッチの各端子は、各バスバー（エミッタ及びベースバスバー）上の1つ又は複数の点（複数の点を示す）に電氣的に半田付けされ、又は導電性エポキシによって取り付けることができ、バイパススイッチが遮光により作動してオンになった場合に、セルを通した抵抗損を最小にすることを保証する。バイパススイッチの電気リードは、バックプレーン上の櫛歯状フィンガから適切に絶縁することができる。

10

#### 【0052】

例えば、セルバックプレーン上に直接に組み立てて分散型遮光管理ソリューションを可能にするスマートセル及びモジュールを形成するためのバイパススイッチの市販の代表的実施形態には、薄型パッケージ（0.74mm）と、バイパスダイオード（バイパススイッチ）としての用途に適する低順方向電圧（低V<sub>f</sub>）の10Aショットキーダイオードと、ほぼ理想的なバイパススイッチとしての用途に適する超低順方向電圧（超低V<sub>f</sub>）構成要素とが含まれる。

#### 【0053】

これに加えて、MOSFET技術を用いる「スーパー障壁整流器（SBR）」として公知の低順方向電圧（低V<sub>f</sub>）スイッチも、セルバックプレーン上に直接に組み立てて分散型遮光管理ソリューション（ISIS）を可能にするスマートセル及びモジュールを形成するためのバイパススイッチとしての用途に適する場合がある。SBRは、従来のショットキー障壁ダイオードよりも低い順方向バイアス電圧と低い逆方向漏れ電流とを提供する。更に、SBRは、従来のpn接合ダイオードに同等の熱的安定性と信頼性特性値を提供することができ、ISISでの用途には優れた追加特性も提供する。代わりに、スーパー障壁整流器（SBR）と呼ばれる低順方向電圧（低V<sub>f</sub>）スイッチも、セルバックプレーン上に直接に組み立てて本発明の開示内容の分散型遮光管理ソリューションを可能にするスマートセル及びモジュールを形成するためのバイパススイッチとしての用途に適する場合がある。SBRスイッチ技術に関する低順方向バイアス電圧と小さい逆方向漏れ電流との組合せは、SBRを非常に魅力的で適切なISISのためのバイパススイッチ候補とすることができる。

20

30

#### 【0054】

セルバックプレーン上で直接に組み立てて分散型遮光管理ソリューション（ISIS）を可能にするスマートセル及びモジュールを形成するためのバイパススイッチの市販の代表的実施形態の更に別の例には、MOSFET技術を用いたクールバイパススイッチ（CBS）として公知の低順方向電圧（低V<sub>f</sub>）スイッチが含まれる。市販の低順方向電圧（低V<sub>f</sub>）ショットキーダイオードと、更にMOSFET技術を用いるクールバイパススイッチ（CBS）と呼ばれる低順方向電圧のスイッチに関して、様々な装着が利用可能である。

#### 【0055】

電力オブティマイザーの電子構成要素をセルのセルバックプレーン上に直接に配置することによる分散型セルラードC/D Cの電力最適化又はD C/A Cの電力最適化：図21は、図19のM2相互接続パターンに加えて、D C/D CのM P P T電力オブティマイザー又はD C/A CのM P P T電力オブティマイザーがバックプレーン側のセル端子に直接に取り付けられている太陽電池のバックプレーンの上面図を示す概略図である。図示のこの例では、電力オブティマイザーチップ（D C/D C又はD C/A C電力オブティマイザーのいずれか）が、2つの入力端子（入力太陽電池のベース及びエミッタのバスバーに接続されている）と、2つの出力端子（これは電力オブティマイザーチップの調整された出力電流/電圧を供給し、バックプレーン上の外部バスバー対に接続される）とを有することを示している。オン-セル電力オブティマイザー64（例えば、D C/D CのM P

40

50

P T電力オブティマイザー又はDC / ACのMPPT電力オブティマイザー)の入力端子は、正の入力電気リード66及び負の入力電気リード68により高導電率のセル金属化相互接続配線に接続され、それら電気リードは、半田接合部56により太陽電池の正(エミッタ)のバスバー42及び負(ベース)のバスバー46に接続される。更に、負の出力電気リード58及び正の出力電気リード70は、オン-セル電力オブティマイザー64を適合させた出力端子によって負の出力リードバスバー62に、半田接合部60によって正の出力リードバスバー64に接続する。オン-セル電力オブティマイザー64は、常に太陽電池をその最大電力点で作動させるために太陽電池に対する可変インピーダンス入力を実質的に与えるが、その一方、与えられたレベル定電流(直列接続のセル内での電流整合のための)で又は与えられたレベル定電圧(並列接続のセル内での電圧整合のための)で最大セル電力をその出力端子に与える。

10

#### 【0056】

図21に示すように、セルのバックプレーン側は、高導電率のセル金属化相互接続(M2層)を含み、例えば、アルミニウム及び/又は銅から製造される。M2相互接続パターンは、バックプレーン表面の2辺上に2つのバスバー(エミッタ及びベースバスバー)を有する櫛歯状パターンとすることができる。MPPT電力オブティマイザーの電子構成要素(例えば、シングルチップパッケージ)は、薄い平坦なパッケージ(例えば、好ましくはパッケージの厚みが1mm未満である)と、高導電率端子(例えば、平坦なリボン)とを有する。MPPT電力オブティマイザーの電子構成要素の各入力端子は、セルでの抵抗損を最小にするように各バスバー(エミッタ及びベースバスバー)上の1つ又は複数点に電気的に半田付けされ、又は導電性エポキシによって取り付けることができる。同様に、MPPT電力オブティマイザーの電子構成要素の各出力端子は、セルでの抵抗損を最小にするように各出力バスバー上の1つ又は複数点に電気的に半田付けされ、又は導電性エポキシによって取り付けることができる。

20

#### 【0057】

図21に示す出力バスバー62及び64は、任意的である。出力バスバーが使用される場合に、出力バスバーは、セル製造工程中に他のセルバックプレーンのM2相互接続フィンガ及びエミッタとベースバスバーと同時にバックプレーン上に形成することができる。出力バスバーが使用されない場合に、MPPT電力オブティマイザーの電子構成要素の出力端子は、最終のPVモジュール組立及びセルからセルへの相互接続中にセル出力端子として直接に使用することができる。

30

#### 【0058】

本発明の開示内容の態様は、セルバックプレーン上へのMPPT電力オブティマイザー電子構成要素(DC / DC又はDC / AC)の取付である。図22は、太陽電池のIV特性、及び所定照射(例えば、1 SUN照射)で最大の電力採取に関する最大電力点(MPP)を示すグラフである。(MPPは、太陽電池の照射強度の異なるレベルに対して変わる)。一例として、図23は、約0.4 sunから約1 sunまでの異なる太陽光モジュール照射強度下における電力対電圧特性を示す代表的な太陽光モジュールのIV特性に関するグラフである。日の出から日没まで電力採取を最大にするために、本発明の開示内容によるセルの実施形態は、PVモジュール及びPVシステムのエネルギー収量を最大にするように、各セルの裏面(バックプレーン)にMPPT電力オブティマイザー電子構成要素の配置を可能にするが、一方では非常に高度なシステムレベル信頼性と非常に低いLCOEを達成する。

40

#### 【0059】

本明細書に開示するセルラー(セルレベル)MPPT電力最適化の用途に適するいくつかの市販のシングルチップDC / DCのMPPT電力オブティマイザー電子構成要素が存在する。代わりに、与えられた太陽電池のために最適化されるモノリシック(又は、ほぼモノリシック)のMPPT電力オブティマイザーを設計して製造することができる。一部の例示的チップは、セル裏面/バックプレーン実施に基づく分散型セルレベルMPPT電力オブティマイザー電子構成要素に対して過剰な設計を備えて過度の電力性能を提供する

50

場合があるが、遥かにより低電力（例えば、最大５～１０ワット）のシングルチップソリューションは、セルバックプレーン上への直接の装着及び取り付けのために利用することができる。

#### 【００６０】

分散型ＭＰＰＴ電力オプティマイザーをセルのバックプレーンに配置し、それらを太陽光モジュール内に積層することにより、本明細書に開示する分散型ＭＰＰＴ ＤＣ／ＤＣ（又はＤＣ／ＡＣ）の電力最適化ソリューションは、以下を含むがこれらに限定されない広範な機能と利益を提供する。

- モジュールレベルＤＣ／ＤＣインバータ箱又はＤＣ／ＡＣマイクロインバータ箱又は集中型インバータＭＰＰＴ電力最適化と比べて遮光効果の全体的な軽減と、ＰＶモジュール及び設置されたＰＶシステムの電力採取との実質的な改善。

- 別々のバイパスダイオード又はバイパススイッチを不要にする。

- 遮光セルを短絡してバイパスするのではなく、遮光セルからの電力採取。

- ピニングパラメータの異なる不整合セルからのＰＶモジュールの組立てを可能にする。

- 製造モジュールのワット当たりの有効原価を低減する。

- モジュールレベルＭＰＰＴ ＤＣ／ＤＣ（又はＤＣ／ＡＣ）電力オプティマイザーを不要にする。

- 最終モジュール積層の前に各セルのバックプレーン上に装着されて取り付けられる分散型ＭＰＰＴ電力オプティマイザー（ＤＣ／ＤＣ又はＤＣ／ＡＣ）により、セルレベルでの完全な遠隔アクセスによるステータスマonitoring、診断、及び制御が可能になる。各セルは、遠隔でモニタして制御することができ（例えば、セルの停止、又はオンに戻すことにより）、セル及びモジュールのステータスをリアルタイムでモニタすることができる。

- 無線通信（ＷｉＦｉ）又はＰＶモジュールの電力リードを通したＲＦ／ＡＣ変調により、セルレベル通信を設けることができる。

- 分散型セルラーＭＰＰＴ電力オプティマイザー電子構成要素は、セルのリアルタイムのステータスと、モジュール及び設置されたＰＶシステム内の他セルと比較した相対的な成果とを提供することができる。

- 遠隔アクセス信号は、ＰＶモジュール全体又はシステムの停止又は起動（例えば、保守、設置、起動中などの）又はＭＰＰＴモジュールの電流及び／又は電圧を望むように調節することなどのために、分散型ＭＰＰＴ電力オプティマイザー電子構成要素にアドレス指定し、かつ再プログラムすることができる。

- 現場に設置されたＰＶシステムに関するリアルタイムの指標、例えば、セル温度（バックプレーン側）を提供することができる。

#### 【００６１】

本明細書に説明する実施形態は、非常に薄い単結晶シリコン吸収層及びバックプレーンを使用する裏面接点型／裏面接合型結晶シリコン太陽電池と共に主として説明してきたが、本発明の開示内容の態様は、以下を含むがそれらに限定されない他の太陽電池及びモジュールの実施に当業者が適用することができるということを理解しなければならない。それらは、前面接触型太陽電池及びそのようなセルを含むＰＶモジュールと、ＧａＡｓ、ＧａＮ、Ｇｅ、及び／又は他の元素の結晶、及び化合物の半導体から作られるような非結晶シリコン太陽電池及びモジュールと、結晶半導体ウェーハ（結晶シリコンウェーハなど）から作られる裏面接点型／前面接合型、裏面接点型／裏面接合型、及び前面接触型太陽電池を含むウェーハベースの太陽電池とである。

#### 【００６２】

しかし、上述のように、本発明の開示内容の態様は、最終のモジュール製造に実質的に影響を及ぼすことなく裏面接点型セルに適用することができるので、裏面接点型セルの使用は有利な場合がある。更に、セルの裏面でエミッタ及びベースの相互接続リードの両方を利用することができることにより、エネルギー採取の改善、並びに追加のセルレベルモニタリングと制御機能のためのオン－セル電子機器の全体的実施を更に簡略化することができる。

## 【 0 0 6 3 】

本明細書に提供する太陽電池強化分散型電力採取ソリューションでは、P V モジュール積層内に埋め込まれた以下の構成要素の 1 つ又はその組合せを利用する。1) 分散型遮光管理のための局所的なセルレベル (又は、N 個のセルから構成される小群、例えば、少なくとも N = 2 セルで並列に又は直列に又は並列 / 直列の混成で相互接続された小群に関連付けられたもの) のバイパススイッチ。2) 局所的なセルレベル (又は、N 個のセルから構成される小群、例えば、少なくとも N = 2 セルで並列に又は直列に又は並列 / 直列の混成で相互接続された小群に関連付けられたもの) の M P P T 電力オプティマイザー。M P P T 電力オプティマイザー及びバイパススイッチは、個々の太陽電池 (又は、場合によっては並列に又は直列に又は並列 / 直列の混成で接続された N 個の太陽電池) に関連付けられてそれに接続された低コストで信頼性のある電力電子構成要素を用いて太陽光モジュールの電力採取の増大 (すなわち、エネルギー収量の増大) と分散型遮光管理とを提供するように統合することができる。従って、例えば、分散型 (例えば、セルレベル) M P P T 電力オプティマイザーと統合バイパススイッチとは一緒に作動することができ、遮光セルと直列の非遮光セルから最大の電力と、遮光セルで生成された利用可能な部分的な電力の全てとを採取する。セルレベルバイパススイッチはまた、採取可能な電力を少しも生産していない完全な遮光セルでのホットスポットも防止する。

10

## 【 0 0 6 4 】

更に、設置面積とオン - セル電力電子機器構成要素のコストとを低減するために、太陽電池のパラメータを変更することが望ましい場合がある。重要なことは、セル電圧の増加又は拡大とセル電流の減少又は縮小とが、電力電子機器構成要素のサイズ、コスト、及びセルとモジュール両方での電力散逸損失を低減するということである。すなわち、太陽電池の電圧の拡大と電流の縮小とが、オン - セル電力電子構成要素の性能を高め増大させ、オン - セル電力電子構成要素のサイズとコストを低減する。一実施形態において、これはアイル分離型マスター太陽光 (又はモノリシックにアイル分離された又はモノリシックにタイル張りされた太陽電池) によって達成されるが、アイル分離型マスター太陽光は、電圧を拡大して電流を縮小するために、直列に又は並列直列混成配置に電気相互接続された複数のモノリシックに製造されたサブセルを含む (本明細書では、アイル分離型セル又は i セルとして言及して説明する)。

20

## 【 0 0 6 5 】

これに加えて、バイパススイッチ及び / 又は M P P T 電力オプティマイザー又はそれらの統合された組合せのような本明細書に開示する電子構成要素は、支持バックプレーン上に配置して、セル単位ベース又は複数セルベースで (例えば、2 つの並列接続の太陽電池が 1 つの M P P T 電力オプティマイザー及び / 又はバイパススイッチの組合せを共有し、かつ N 個の並列に接続されたセルまで N は通常 2 ~ 12 の範囲で太陽電池は並列、直列、又は並列直列混成で接続されている) 各太陽電池に接続することができる。言い換えれば、構成要素自体は、1 つの個別セル又は並列接続の複数セル (例えば、2 つの並列接続セル) に関連付けることができる。セル及び / 又は並列又は直列に接続された太陽電池の組合せは、より廉価な構成要素態様のために、埋め込まれた電力電子機器の作動電圧が 2 . 5 V ~ 15 V、特に 2 . 5 V ~ 6 V にもたらされる。

30

40

## 【 0 0 6 6 】

i セル設計を通したセル電圧及び電流の変更により、電子構成要素の配置及びセル接続における可変性が高まり、モジュール積層の複雑さを低減するために構成要素サイズをかなり縮小させることができ、更に構成要素コストをかなり低減することができる。

## 【 0 0 6 7 】

更に、本明細書に説明する分散型バイパススイッチ実施形態には、モノリシックに集積されたバイパススイッチ (本明細書では、M I B S として言及して説明する) が含まれる。更に、本発明の開示内容のバイパススイッチ実施形態は、太陽電池の生成電力の 10 % 未満を散逸させる場合があるが (セルが正常な発電モードの時)、完全遮光セルに対する局所的なホットスポット除去 (及び P V モジュール積層からの電力採取の増大) をもたら

50



より遅く「眠る」ことを可能にする（従来モジュールと比較して）。本明細書に開示する M P P T 電力オブティマイザーはその有利性を高め、かつ発電が夜明けにより早く始まって、午後により長く続くことを可能にする。

#### 【 0 0 7 2 】

M P P T 電力オブティマイザーの主要な機能には、D C / D C コンバータコア（好ましくは D C / D C バック又は電圧バックコンバータ）、M P P T コントローラ / 電力オブティマイザー、及びバイパススイッチが含まれる。一実施形態において、M P P T 電力オブティマイザーは、モノリシック C M O S 型 I C のような C M O S 集積回路として形成することができる。D C / D C コンバータコアは、降圧（出力電圧は入力電圧より高くない、典型的により低い）、昇圧（出力電圧は入力電圧より高く、出力電流は入力電流より低い）、又は降圧 / 昇圧（両方の機能）のコンバータとすることができる。バックコンバータは通常廉価であり、特にモノリシックアイル分離型太陽電池の望ましい設計実施形態のような高電圧太陽電池に関しては安上がりなので、場合によってはバックコンバータが好ましいことがある。D C / D C コンバータは、M P P T コントローラ / 電力オブティマイザーと一緒に作動する。M P P T オブティマイザーには、太陽電池が受け入れる様々な太陽光放射のレベル、並びに様々な太陽電池周囲温度を含む全ての条件下で I V 曲線（図 2 2 参照）上の太陽電池最大電力点を見つけ出すアルゴリズムが含まれている。M P P T のアルゴリズムにより、太陽電池に関して最大電力点（M P P）のバイアス条件に対応する有効な負荷インピーダンスは、太陽電池が実質的に受け入れるか又は体験するように D C / D C コンバータがその入力条件を調整することができる。重要なことは、M P P T 電力オブティマイザーをバイパススイッチ（単一セル又は並列、直接、又は並列 / 直列に接続された N 個のセルに関連付ける 1 つのバイパススイッチを含む本発明の開示の分散型バイパススイッチソリューションなど）と統合することができるということである。バイパススイッチは、セル電流に依存するセル超低順方向バイアスを有する場合があり（例えば、 $< 0.4 \text{ V}$ 。太陽電池が完全に遮光されてバイパススイッチが作動する際に、M P P T 電力オブティマイザーにより採取される僅かな採取可能電力が存在するので、太陽電池の電力散逸を低減するために）、例えば、ショットキー障壁整流器（S B R）又はショットキーダイオードである。

#### 【 0 0 7 3 】

ここで図 2 2 の電圧電流のグラフに関連して説明すると、関連の太陽電池（例えば、遮光太陽電池）の電流が、妨害されないか又は非遮光セルの電流と比べて特定の閾値未満に（例えば、局所的なセルレベル M P P T 電力オブティマイザーを使用しない場合に、5 - 10 % の電流低下）、かつ M P P T 電力オブティマイザーが最大電力点を達成して有用な電力を採取することができる最小電流レベル未満に（局所的なセルレベル M P P T 電力オブティマイザーを使用する場合）低下する時にはいつでも、バイパススイッチと一緒に作動可能である。電流閾値は、セル最大電力時と短絡電流時の間のセル電流の差に基づいている。言い換えれば、中央 M P P T 電力オブティマイザーは、非遮光の太陽電池に対して最大電力を達成するように、直列接続のストリング電流を適切な値に設定する。

#### 【 0 0 7 4 】

更に、M P P T 電力オブティマイザーは、自律的にかつモジュール積層内に埋め込まれた他の M P P T 電力オブティマイザーとの同期を必要とすることなく作動させることができ、言い換えれば、各 M P P T 電力オブティマイザーは、自律的に及び局所的に関連の太陽電池（又は複数の電気相互接続されたセル）を制御する。システムレベルでは、M P P T 電力オブティマイザーの入力、例えば、ストリングインバータの M P P T 入力に取り付けられた複数の直列接続太陽光モジュール積層を遠隔的に管理する M P P T 電力オブティマイザーは、少しの遮断もなく最高電力を生成する太陽電池の M P P T を管理するために利用することができる（関係は後ほど詳述する）。言い換えれば、本発明の実施形態において、モジュール積層の直列接続ストリング内の「強い」又は非遮光太陽電池に対する M P P T の機能は、主電力コンバータユニット（M P P T 入力を備えたストリングモジュールなど）によって実行されるが、一方では、「弱い」又は遮光太陽電池（又は、よりも少

ない日光を受け入れる結果、十分に利用可能な日光を受け入れる強い非遮光セルよりも少ない電力を生成する太陽電池)に対するMPPPTの機能は、太陽電池に取り付けられたMPPPTのDC/DC電力オプティマイザーにより局所的に実行される。強い非遮光セルに対して、これらのセルに関連付けられたDC/DC電力オプティマイザーは、強いセルが弱められて(例えば、遮光により)モジュール積層の直列接続ストリング内の他の強いセルと比較してよりも少ない電力を生成し、又は太陽電池の作動点はそのMPP条件から許容限度を超えて外れるまでは、極端に低挿入損失の非切り換え通過モードで作動する。

#### 【0075】

MPPPTの追跡アルゴリズムを図22に関連して説明する。実施の簡単な(従って、低コスト)MPPPTアルゴリズムは、2つの比例係数アルゴリズムのうちの1つに従ってモデル化することができ、すなわち、周期的に開路電圧 $V_{OC}$ 又は短絡電流 $I_{SC}$ を測定して、最大電力電圧 $V_{mp}$ 又は最大電力電流 $I_{mp}$ (言い換えれば、 $V_{mp} = a \cdot V_{OC}$ 及び $I_{mp} = b \cdot I_{SC}$ )を予想する。更に、 $P_{max}$ (最大電力)は固定点ではなく、太陽光放射レベル及び周囲温度の変化に基づいて、1日の異なる時間に応じて変化する。通常、温度が上昇すると、 $V_{OC}$ は低下し、電流は上昇し、かつ太陽電池によって生成される電力は僅かに低下する(図23参照)。更に、 $V_{OC}$ は、1日を通して様々な条件下で、太陽電池を一時的に開放することによりサンプリングすることができる(代わりに、セルを短絡することにより、 $I_{SC}$ をサンプリングして測定することができる)。従って、 $V_{mp}$ を $V_{OC}$ に比例定数「a」を掛けることにより見つけ、 $I_{mp}$ を $I_{OC}$ に比例定数「b」を掛けることにより見つける。

#### 【0076】

言い換えれば、太陽電池最大電力点(MPP)は、太陽放射のレベルと、同じく太陽電池の作動温度と共に変化する。セルレベルMPPPTバックコンバータに使用することができる1つのアルゴリズムは、太陽電池の $V_{OC}$ (開路電圧)を規則的な間隔で(例えば、 $T = 1 \sim 60$ 秒毎に1回)測定する(サンプリングして、次のサンプルまで保持する)サンプル及びホールド回路に基づいており、 $V_{OC}$ のサンプリング測定は約100マイクロ秒から約1ミリ秒までの範囲の比較的短時間にわたって実行される(例えば、典型的に、セルがサンプル及びホールド測定のために開放されている間に、その時間の0.1%未満が太陽電池の $V_{OC}$ サンプリングのために使用される)。その後、太陽電池の $V_{mp}$ (最大電力点又はMPP電圧)は、 $V_{OC}$ の与えられた係数に基づいて(すなわち、 $V_{mp} = V_{OC}$ )決定される。提案する手法は、実施することがかなり簡単で低コストであり、光のレベルと太陽電池の温度の両方と共に変動するMPPを説明する。もし必要であれば、セル作動温度 $T$ (オンチップ回路により測定される)を測定し、追加のパラメータとして、例えば、 $V_{mp} = (V_{OC} - aT)$ として利用することにより、アルゴリズムを更に精緻化することができる。一般的に、 $V_{mp}$ を推測するために、最も良く適合する $V_{OC}$ 及び $T$ の予め推測された関数を使用することができ、従って、 $V_{mp} = f(V_{OC}, T)$ である。重要なことは、図22に説明するように、最大電力点での電力対電圧の勾配は0であり、 $V_{mp}$ の計算及び $V_{mp}$ 追跡( $V_{OC}$ が測定される)でのある程度の誤差が許容され、それによって $V_{mp}$ 見積もり上の実質的な許容範囲を提供し、従って、電圧比例係数は組み込みの故障許容範囲を有する(例えば、約5%までの $V_{mp}$ 誤差又は偏差でも、なお $P_{max}$ に対するMPPにごく近い点で作動させることができる)。

#### 【0077】

逆に、アルゴリズムは、ほぼ同様な方法で電流に基づくことができる。例えば、そのアルゴリズムは、太陽電池の $I_{SC}$ (短絡電流)を規則的な間隔で(例えば、 $T = 1 \sim 60$ 秒毎に1回)測定する(サンプリングして保持する)サンプル及びホールド回路に基づいており、 $I_{SC}$ のサンプリング測定は約100マイクロ秒から約1ミリ秒までの範囲の比較的短時間にわたって実行される(例えば、典型的に、セルが短絡されている間に、その時間の0.1%未満が太陽電池の $I_{SC}$ サンプリングのために使用される)。その後、太陽電池の $I_{mp}$ (最大電力点又はMPP電流)は、 $I_{SC}$ の与えられた係数に基づいて( $I_{mp} =$

$I_{SC}$  ) 決定される。提案する手法は、実施することがかなり簡単で低コストであり、光のレベルと太陽電池の温度の両方と共に変動する M P P を説明する。もし必要であれば、セル作動温度  $T$  (チップ上回路により測定される) を追加のパラメータとして、例えば、 $I_{mp} = (I_{SC} - b T)$  として利用することにより、アルゴリズムを更に精緻化することができる。一般的に、 $I_{mp}$  を推測するために、最も良く適合する  $I_{SC}$  及び  $T$  の予め推測された関数を使用することができ、従って、 $I_{mp} = g(I_{SC}, T)$  である。

#### 【 0 0 7 8 】

同じく M P P T アルゴリズムは電流  $I_{SC}$  又は電圧  $V_{OC}$  (放射レベルは発電での主要なファクタである) に基づくことができるが、場合によっては、周囲温度の変動及び発電と  $V_{OC}$  間の直接的な関係に基づいて  $V_{OC}$  を選択することがある。典型的に、温度が上昇すると、 $V_{OC}$  は低下し、電流は上昇し、かつ太陽電池によって生成される電力は僅かに低下し、従って、 $P_{max}$  と  $V_{OC}$  は、周囲温度の影響に関して同じ方向に動き、周囲温度の変動に基づく直接的な関係を有する。従って、太陽光放射と周囲温度の変化による全 M P P 変動を説明するために、簡単な  $V_{OC}$  ベースの比例アルゴリズムを使用することがある。

#### 【 0 0 7 9 】

図 2 4 から 2 7 は、本明細書に提供するような簡単で対費用効果の高い比例アルゴリズムを立証するグラフである。図 2 4 は、室温 ( 2 5 ) の太陽電池に関する測定された  $I_{SC}$  対  $I_{mp}$  を示すグラフであり、説明目的に提供されて、 $I_{SC}$  が近似的に  $0.94 \cdot I_{SC}$  に等しいことを示している。図 2 5 は、セルの性能対温度の実測結果を示すグラフであり、説明目的に提供されている。図 2 6 は、電圧変化と温度変化の間の直接的な関係を表すセルの実測結果を示すグラフである。図 2 7 は、 $V_{OC}$  と  $V_{mp}$  の間の実測相関を表す太陽電池の実測結果を示すグラフである。図 2 7 は、特定の太陽電池に対する  $V_{OC}$  の実測結果の例を与え、 $V_{mp}$  と  $V_{OC}$  の関係の概形を示し、かつ  $0.82 \cdot V_{OC}$  という  $V_{mp}$  の線形近似が僅か  $0.36\%$  の誤差しかもたらないということを示している。従って、図 2 7 は、広範な太陽放射及び温度条件にわたって小さい最大電力予想誤差で  $V_{mp}$  を線形近似することができるということを立証する。更に、 $V_{mp}$  予想誤差による最大電力の実偏差は、 $P_{max}$  対電圧の実質的に小さい勾配のために最小である。

#### 【 0 0 8 0 】

これらの観察に基づいて、簡単な対費用効果の高い M P P T 電圧比例係数アルゴリズムは、以下に基づくことができる。追跡パラメータ式  $V_{mp} = V_{OC}$  に対して、温度効果は  $T = 0.80$  であり、照射強度 (  $s u n s$  ) 効果は  $SUNS = 0.82$  で計算され、M P P での誤差  $0.02 V$  は約  $0.3\%$  である。従って、太陽放射変動と温度変動の両方の影響を説明するために、ただ 1 つの平均乗数パラメータ  $S_T = 0.81$  を有する  $V_{OC}$  を用いて M P P を追跡することができる。従って、上記に基づいて、照射及び温度の変化による M P P 変動を追跡するための単純な  $V_{mp}$  対  $V_{OC}$  の比例アルゴリズムは、モノリシックアイル分離型太陽電池 (  $i$  セル ) のような特定の太陽電池構造に対して利用することができる。更に、温度は  $T$  (  $0.80$  から  $0.81$  へ増加する結果になる ) に含まれるので、M P P T チップでのセル温度測定を不要とすることができ、従って、M P P T の D C / D C 電力オプティマイザーの電力電子機器回路の複雑さと挿入損失とは、単純化されて低減する。乗数  $S_T = 0.81$  と共に、 $V_{OC}$  のサンプル及びホールド測定を使用することにより、複雑な回路を必要とせずに  $V_{mp}$  を正確に計算することができる。実際の比例係数は、様々な太陽電池技術に対して異なることがあるが、本発明のアルゴリズムを広範な太陽電池技術に適用することができる。図 2 8 は、上述の観察に基づいて照射強度変化と温度変化の両方の影響を説明する低コストで有効な M P P T の  $V_{mp}$  対  $V_{OC}$  追跡比例アルゴリズムの実施形態の簡略化した表現である。従って、本発明の M P P T 追跡アルゴリズムは実施の複雑さと費用とを低減し、一方では適切に  $V_{OC}$  を近似し、合理的な精度で太陽電池最大電力点を追跡する。図 2 9 は、以下の 2 つの機能状態の組合せに基づいて、照射強度変化と温度変化の両方を説明し、時間平均の M P P T の D C / D C 変換効率を改善する ( 又は時間平均の挿入損失を低減する ) 最大電力点追跡 ( M P P T ) アルゴリズムの実施形態のより完全な表現である。 ( 1 ) 非切り換え通過モード ( 一連の直列接続モジュール積層に接続

10

20

30

40

50



されたストリングインバータMPPPTのような中央出力変換ユニットにより、太陽電池MPPPTが追跡され設定される場合)、及び(2)MPPPTのDC/DC電力オプティマイザユニットの切り換えモード(局所的なセルレベルMPPPTのDC/DC電力オプティマイザにより、太陽電池MPPPTが追跡され設定される場合)である。

#### 【0081】

MPPPTバックコンバータの挿入損失を最小にし、その効率を最大にするために、MPPPT電力オプティマイザ/DC/DCバックコンバータ(それは関連する1つのセル又は複数のセルにより給電される)は、その間にセルの電力がモニタされる(サンプル及びホールド)2つの主要な機能状態(通過モード及び切り換えモード)と、追加のスリープモード(太陽電池が全く電力を生成しない場合に、電力オプティマイザが電力ダウンされる時)とを有する。

10

#### 【0082】

例えば、光が存在し、かつMPPPTのDC/DC(バック)コンバータがアクティブな切り換えモードで作動していない(切り換えモードでない)時に、MPPPTのDC/DCコンバータは、通過ゲート(従って、抵抗損失を最小にする)として作動し、セルの電流及び電圧をその出力端子に何の変化もなしに伝達しなければならない、これを通過モードとして言及する。光が存在しない(例えば、完全に遮光セル又は日没と夜明けとの間)時には、MPPPTのDC/DCコンバータは給電されず、スリープモードにある。セルが目覚めて電力を生成し始め(例えば、日の出時に)、MPPPTのDC/DC電力オプティマイザの電源を投入すると、MPPPTのDC/DCコンバータは目覚め、言い換えれば、MPPPTのDC/DC電力オプティマイザは、太陽電池により給電され、太陽電池が1日の始まりに最小レベル発電を達成すると直ちに、太陽電池はMPPPT電力オプティマイザ回路に電力を供給して目覚めさせる。例えば、太陽電池の出力電圧が事前設定電圧を超える時であり、すなわち、 $V_{cell} = V_0$ であり、ここで $V_0$ は極端に低い光条件(例えば、夜明け時)の下での太陽電池電圧を表している。理想的な太陽電池に対しては、 $V_{oc} = (kT/q) \ln(I_L/I_0)$ 、ここで $V_T = kT/q$ 、及び $I_L = I_0 \exp(V_{oc}/V_T)$ である。太陽電池がそのSTC電流の $1/1000$ を生成しているという条件に対応するように $V_0$ を選択する場合に、 $1/1000 = [\exp(V_0/V_T)] / [\exp(V_{oc}^{STC}/V_T)]$ になる。従って、 $1/1000 = [\exp(V_0 - V_{oc}^{STC}/V_T)]$ 、次に、 $V_0 = V_{oc}^{STC} - 0.173V$ になる。

20

30

#### 【0083】

特定の太陽電池に対して、 $V_0$ は、 $V_{oc}^{STC} - 0.173V$ に基づいて近似することができる。次に、特定の太陽電池に対する近似的な $V_{oc}$ 及び $V_{mp}$ に基づいて、MPPPTのDC/DCの目覚め電圧を選択することができる。例えば、モノリシックアイル分離型太陽電池の実施形態に対して、 $V_{oc} = 5.6V$ 及び $V_{mp} = 4.6V$ であり、その結果、 $2.5V \sim 4.2V$ の目覚め電圧がMPPPT電力オプティマイザ回路を目覚めさせるのに適切な場合がある。この場合に、MPPPTのDC/DCは、太陽電池電圧 $V_{out}$ が $V_0 = 3.5V$ まで増加すると目覚め、太陽電池電圧が $V_0 = 3.5V$ 未満に低下すると眠り、MPPPTバックコンバータは、通過モードで目覚めることができ、太陽電池の作動電力点が、最大電力点(この点で、MPPPT電力オプティマイザは切り換えモードの作動へ移行する)から偏差許容限度率を超えるまで(例えば、許容限度は2%のような約1%から5%の範囲に設定される)通過モードで作動し続けることになる。

40

#### 【0084】

DC/DCバックコンバータが、セル電圧出力を基準電圧 $V_{mp}$ に合わせるためにスイッチ作動をしている時に、相対的に大きい挿入損失が存在する(例えば、約3%から10%の挿入損失であり、これは約90%から97%の切り換えモード伝達効率に対応する)。比較してみると、通過モードでは、挿入損失(直列抵抗に基づく)が1%未満になるように設計することができ、99%を超える伝達効率(伝達効率は、MPPPTのDC/DCバックコンバータ/電力オプティマイザの電力効率である)をもたらす。従って、挿入損失を最小にして、MPPPTのDC/DC電力オプティマイザの伝達効率を最大にするこ

50

とが重大な意味を有することがある。

【0085】

M P P T 電力オブティマイザーの二重アクティブ機能状態（通過モード及び切り換えモード）に基づく以下のアルゴリズムは、M P P T の D C / D C コンバータ / 電力オブティマイザーの時間平均実効変換効率を最大にするために使用することができる。

【0086】

1. 作動中に負荷の下で太陽電池の出力電圧  $V_{out}$  を測定する（サンプル及びホールド）。2. 太陽電池の開路電圧  $V_{OC}$  を測定する（サンプル及びホールド）。3.  $V_{mp}$  ( $= V_{ST} V_{OC} = 0.81 V_{OC}$ ) を決定される。セルが M P P で作動しているならば  $V$  は 0 であり、 $V (= |V_{out} - V_{mp}| / V_{mp})$  が与えられた許容偏差値  $k$  未満ならば（例えば、 $k = 0.05$  又は 5 % で、 $V = |V_{out} - V_{mp}| / V_{mp} < 0.05$ ）、M P P T の D C / D C コンバータは何のアクティブスイッチ作動も実行せず（低挿入損失を有する観察 / 通過モードのままである）、最大電力では電力対電圧勾配はゼロである（M P P の高い許容範囲）。 $V (= |V_{out} - V_{mp}| / V_{mp})$  が与えられた許容偏差値  $k$  より大きい（又は  $k$  に等しい）ならば（例えば、 $k = 0.05$  で、 $V = |V_{out} - V_{mp}| / V_{mp} > 0.05$ ）、M P P T の D C / D C バックコンバータは、D C / D C コンバータの切り換え使用率を調整して、結果として生じる太陽電池の出力電圧を  $V_{mp}$  に合わせることで、局所的 M P P T 追跡を実行し続ける。

【0087】

例えば、オブティマイザーが 25 % の時間だけ ( $F = 0.25$ ) 作動（切り換えモード）して、オブティマイザーの切り換えモード（連続モード）の変換効率が  $= 96\%$  であり、75 % の時間は、100 % の変換効率を仮定する通過モードにある場合に、オブティマイザーの実効時間平均効率は、 $(1 - 0.25) + 0.96 \times 0.25 = 0.75 + 0.24 = 0.99$  又はオブティマイザーの実効伝達効率  $= 99\%$  になる。通過モードがほぼ 99 % である場合に、M P P T の D C / D C 電力オブティマイザーの実効時間平均効率（又は電力伝達効率）は、 $(.75 \times .99) + (.96 \times .25) = 98\%$  になる。

【0088】

サンプル及びホールドモニタリングは、切り換えモードと通過モードの両モード中に生じ、電力が無く M P P T がスリープモードにある時に（太陽電池の発電が全くない夜に）停止する。

【0089】

本発明の埋込分散型 M P P T の D C / D C 電力オブティマイザーに関する主要な作動モードは以下の通りである。

1) 通過モードでは、オブティマイザーはスイッチ作動をせず、挿入損失を無視することができる（例えば、 $< 1\%$ ）。実際問題として、太陽電池は大部分の時間を通過モードで作動し、その結果、切り換えモードが相対的に高周波数（例えば、約 300 kHz から 10 MHz までであり、特に約 500 kHz から 5 MHz の範囲内）で作動することを可能にし、より小さい設置面積と、遥かに小さいエネルギーストレージデバイス（コンデンサ及びインダクタ）を要する廉価な回路とをもたらす。このモードでは、回路は 0.5 - 1 % 未満の挿入損失を有する場合がある。

2) 切り換えモードでは、太陽電池が、自身に対する最大電力点バイアス条件に対応する負荷インピーダンスを効率的に受け入れるように、M P P T の D C / D C 電力オブティマイザーは、切り換えの使用率を調整することにより、D C / D C 入力条件を調節する。

3) スリープモードでは、セルは本質的にゼロ電力（例えば、夜間）、及び / 又はバイパススイッチが作動している。

【0090】

重要なことに、M P P T の D C / D C 電力オブティマイザーは、その出力電流が、他の直列接続された電力オブティマイザー（又は通過モードで M P P T の D C / D C 電力オブティマイザーと直列接続されるセル）の出力電流に合わせられ、セルで生成される電力に応じてその出力電圧を上へ（その入力時のセル電圧付近まで）又は下へ調節し、回路がま

だ機能する最低電圧出力でバイパススイッチと一緒に作動し、その最低電圧出力でM P P Tの電力オブティマイザーは通過モードへ切り換わる。言い換えれば、生成されたセル電力がM P P TのD C / D C電力オブティマイザーの有効作動のための閾値未満である場合（例えば、実質的な遮光及び太陽放射の減少による）、バイパススイッチが作動して、太陽電池とそれに関連するM P P TのD C / D C電力オブティマイザーとをバイパスする。

#### 【0091】

本発明の開示の分散型M P P TのD C / D C電力オブティマイザーの重要な態様及び実施形態には、分散型（場合によっては自律的な）M P P TのD C / D C電力オブティマイザーの各々に対して以下の2つの主要な作動条件が含まれる。（1）D C / D C切り換え作動モードは、与えられたセルがM P P TのD C / D C電力オブティマイザーの直列接続ストリング内のより強いセル（すなわち、非遮光条件により、より多くの電力又は最高電力を生成しているセル）と比較してより弱く機能する時に（すなわち、例えば、いくらかの遮光のためなどでより少ない光を受け入れるために、モジュール積層の同じ直列接続ストリング内の強いセルと比べてより少ない電力を生成している）、セルレベルで固定された切り換え周波数での切り換え使用率の調整に基づいて局所的M P P T機能を提供する。及び（2）通過作動モードは、何の局所的なD C / D C切り換えもなしで及び何の局所的なセルレベルM P P Tもなしで太陽電池電力の直接の伝達を可能にし、中央（例えば、電力変換ユニットのストリングインバータ）M P P Tが電力オブティマイザーの直列接続ストリング内の強いセルを管理することを可能にする。オブティマイザーに接続された与えられた太陽電池（又は太陽電池の群）が、直列接続ストリング内の他の「強い」太陽電池と比べて弱い（又はより少ない電力を生産する）時にのみ（又は、オブティマイザーの直列接続ストリング内の他のセルと比べて、電流不整合又はより少ない電流を有する時にのみ）、局所的な切り換えモード作動は実行されるので、この構造は、非常に高効率な作動効率又は電力伝達効率（又は、分散型オブティマイザーの非常に低い挿入損失）を可能にする。更に、これらの二重モードは、切り換えモード（いつでもスイッチ作動をしている訳ではないので）でのM P P TのD C / D Cコンバータ電力オブティマイザーの遥かに高い切り換え周波数を可能にし、それによって実質的により小さい入出力のためのエネルギーストレージコンデンサと遥かに小さいエネルギーストレージインダクタを含む追加の利益を可能にする（更に、分散型埋込式M P P Tオブティマイザーの設置面積も低減する）。

#### 【0092】

本発明の開示のM P P T電力オブティマイザーの自律作動は、分散型M P P TのD C / D C電力オブティマイザーが互いに独立して実質的に同じ周波数で作動することを意味し、従って、それらは周波数同期信号を受け入れる必要がなく、また、電力オブティマイザーの直列接続ストリング内で互いに対して位相制御を必要としない。

#### 【0093】

上述のように、本発明の開示の分散型M P P T電力オブティマイザーでは、切り換えモード（切り換えの使用率は100%未満）でのM P P T D C / D C電力オブティマイザーを利用する局所的な切り換えモードM P P Tか、又は通過モードのD C / D C電力オブティマイザーを用いて太陽電池を遠隔的に管理することを可能にする非切り換え通過モードでの非切り換えモードのM P P T電力オブティマイザーは、可能にする2つの主要な作動モードを使用する。遠隔的なM P P T機能は、自身でM P P T機能を有する中央インバータ又はストリングインバータ（又はコンバータ）によって実行することができる。局所的M P P Tを用いる切り換えモードと遠隔的な中央M P P Tを用いる通過モードとの間の選択は、中央インバータ又はストリングインバータ（又はコンバータ）と、その中央インバータ又はストリングインバータ（又はコンバータ）に関連付けられた複数の電気相互接続された（直列接続）M P P T電力オブティマイザーとの組合せにより、自動的に行われる。

#### 【0094】

切り換えモード及び通過モードという二重の作動モードは、D C / A Cインバータ（例えば、ストリングインバータ又は中央インバータ）のシステムレベルM P P T入力、又は

DC/DCコンバータ（例えば、ストリングコンバータ又は中央コンバータ）のシステムレベルMPPT入力を有する局所的MPPTのDC/DCバックコンバータの協働利用により可能になる。本発明の開示のアルゴリズムでは、最大の実効的なシステムレベル電力伝達効率を目的として、この作動の複数状態モードを可能にし、一方ではPVシステム内の全太陽電池に対するMPPT作動を可能にするために、分散型MPPT（複数のMPPT DC/DC電力オプティマイザーと共に）と、中央MPPTを有する中央（最高電力を生成する強い型の非遮光セルに対して）DC/ACインバータ又はDC/DCコンバータとの組合せを利用することができる。

【0095】

本発明の開示の内容はまた、各MPPTのDC/DC電力オプティマイザーと共に分散型の遮光管理のために、バイパススイッチ（例えば、バイパスダイオード又はバイパストラジスタ）を利用する場合がある。バイパススイッチは、太陽電池から分離された入力段バイパススイッチ、太陽電池から分離された出力段バイパススイッチ、及び/又は太陽電池自体とモノリシックに集積されるMIBSとすることができる。MPPT DC/DC電力オプティマイザーが太陽電池から有用な電力を効率良く採取できない極端な遮光の場合は（また、そのような作動はMPPT DC/DCコンバータの電力オプティマイザー回路の機能限界よりも小さい）、バイパススイッチが作動して、太陽電池及びMPPTのDC/DC電力オプティマイザーをバイパスして、影響を受けた太陽電池にホットスポットを生じることなく、システムに電流を流すことを可能にする。

【0096】

本発明の開示のMPPTアルゴリズムでは、サンプル及びホールド回路と共に、実施が簡単な比例アルゴリズムを利用する。このアルゴリズムでは、MPPT DC/DCバックコンバータの望ましい作動条件を決定するために（実際のシステム作動に関して、最大の電力伝達効率又は最小の挿入損失を達成し、一方ではエネルギー効率的なアルゴリズムを用いて個々の太陽電池レベルで分散型MPPTを達成するための通過モード対MPPT DC/DC切り換えモード）、開路電圧（ $V_{OC}$ ）と太陽電池の負荷時の実出力電圧の両方を測定する。更に、太陽電池のMPPT機能は、セルが強いモードにあって遮断されない（遮光されない）時にはいつでも、中央インバータ（又はストリングインバータ）MPPTによって実行されるので、MPPT DC/DCバックコンバータは、切り換えモードでは（微小時間のみ切り換えモードにあるので）遥かに高い切り換え周波数で作動させることができ、一方では、MPPT DC/DC電力オプティマイザーは強いセルに対して通過モードにある。

【0097】

一部の実施形態は、共有出力短絡コンデンサ及び共有出力直列インダクタを複数の直列接続MPPT DC/DCコンバータと組み合わせて使用することができる。出力共有ストレージインダクタとコンデンサの組合せは、電流及び電圧のリプルをフィルタで除去して低減することができる。

【0098】

MPPT電力オプティマイザーは、最も簡単で最小の設置面積チップと分散型MPPT DC/DCバックコンバータの最低コストでの実現とを目的として、自律的ユニット（セルMPPT DC/DCバックコンバータは周波数同期ではなく、MPPT DC/DCコンバータは遥かに高い切り換え周波数で作動するので、自律モードの作動が可能である）として作動させることができる。同期は設計の複雑さと分散型MPPT電力オプティマイザーのコストを増加させ、理想的には避けるべきである。本発明の開示の実施形態において、約300kHzから約10MHzの範囲にある好ましくは約0.5MHzから5MHzの範囲にある固定された（予め設計された）切り換え周波数で（切り換え周波数は変化しない、使用率が変化してMPPTを調整する）複数の直列接続の自律的なMPPT DC/DC電力オプティマイザーを利用することができる。切り換えモードの作動周波数は、好ましくは固定されて変化しない。局所的MPPTは、MPPTアルゴリズムに基づいて、切り換え使用率を変化させ調節することによって達成される。

## 【0099】

従って、チャージポンプ回路、MPPPT実行のためのマイクロプロセッサ、ADCに関連付けられた回路の複雑さがないために、かつ同じくMPPPT DC/DCバックコンバータのための遥かに高い作動切り換え周波数のために、本発明の開示のMPPPT電力オブティマイザーは、実質的にモノリシックな単一チップのシリコン集積回路として実施することができる（かなり少数の遥かに小さいコンデンサを有する、実質的により簡単な回路のために）。より高い作動周波数（従って、遥かに小さい簡単かつ廉価な実施）は、MPPPT DC/DC電力オブティマイザーに関する非常に低い時間平均実効挿入損失を提供する2つの主要な作動モード（切り換えモードと通過モード）を用いるアルゴリズムにより可能になる。

10

## 【0100】

本出願の分散型遮光管理バイパススイッチ及び埋込式MPPPT電力オブティマイザーを遠隔的/中央/システムレベルMPPPT電力オブティマイザーと組み合わせて利用して、様々なPVシステム構成を組み立てることができる。遠隔MPPPT電力オブティマイザーは、一連の直列接続MPPPT電力オブティマイザーを受け持ついずれかの電力オブティマイザーとすることができ、例えば、中央電力インバータレベルで電力インバータと統合することができる（例えば、MPPPT電力オブティマイザーを有するストリングインバータ）。理想的には、ほとんどの場合に、システム内のセルは遮光されず、遮光されずに最高電力性能で作動しており、個々の局所的な分散型埋込式のセルレベルMPPPT DC/DC電力オブティマイザーは大部分は通過モードで作動して、局所的な分散型埋込式MPPPT電力オブティマイザーに起因する挿入損失を低減する。通過モードは非常に低い挿入損失を有し、場合によっては電力の挿入損失が1%よりかなり小さい。この場合に、非遮光セルは遠隔的/中央MPPPT電力オブティマイザーにより管理される。言い換えれば、最高電力を生成しているセルに対して、局所的な分散型埋込式MPPPT電力オブティマイザーのアルゴリズムは、通過モードで作動して、挿入損失を最小にし、セルの生成する最高電力を遠隔的MPPPT電力オブティマイザーにより管理する（電流及び電圧）ことを可能にする。個々のセルがより低い電力を生成する場合（遮光された又は汚れたセル）、例えば、最大電力の90-97%の場合に、局所的MPPPT電力オブティマイザーは、遠隔MPPPT電力オブティマイザーから制御を得て、通過モードから切り換えモードへ移行して、遮光セルの電流を最大電力を生成している直列接続のセルに合わせ、それらは遠隔MPPPT電力オブティマイザーにより管理されたままである。従って、遠隔/中央MPPPT電力オブティマイザーは、最高出力で発電する太陽電池を管理する最大電力点に関する全体的な条件を指示する。局所的なセルレベル分散型埋込式MPPPT電力オブティマイザーは、通過モードで作動し、セル電力が低下する時のみ一緒に作動する。言い換えれば、分散型埋込式セルレベルMPPPTと一緒に作動（すなわち、切り換えモードへ移行）しない限り、セルは遠隔的/中央MPPPTにより管理される。

20

30

## 【0101】

例えば、図30は、12個の太陽光モジュール（例えば、60セルモジュール）を有するPVシステムを示すが、各モジュールは分散型遮光管理バイパススイッチと埋込式MPPPT電力オブティマイザー機能を利用し、例示的なモジュール電力生産に対して示されている。図示のPVシステムは、ACインバータ入力毎に（すなわち、4入力のストリングインバータ）3つの直列接続全電圧モジュールを利用する。各インバータ入力は、最高電力を生成するセルを管理する遠隔的/中央MPPPT電力オブティマイザーと統合されている。ACインバータは、120/240V単相ACをAC負荷/グリッドへ伝える多入力単相（又は3相）のほぼ4WのACインバータである。重要なことは、モジュール接続を多くの構成で設計することができることである。例えば、図31は、6個の直列接続太陽電池モジュール（例えば、60セルモジュール）の2対を有するPVシステムを示すが、各モジュールは分散型遮光管理バイパススイッチと埋込式MPPPT電力オブティマイザー機能を利用している。図示のPVシステムは、ACインバータ入力毎に（すなわち、2入力のストリングインバータ）6つの直列接続（1/2）電圧モジュールを利用する。各A

40

50

Cインバータ入力は、最高電力を生成するセルを管理する遠隔的／中央MPPPT電力オブティマイザーと統合されている。ACインバータは、120／240V単相ACをAC負荷／グリッドへ伝える、多入力単相（又は3相）のほぼ4WのACインバータである。

#### 【0102】

インダクタ／コンデンサ及びバイパススイッチに関連付けられた複数の実施形態が可能である。例えば、対費用効果の高い埋込式MPPPT電力オブティマイザーの実施形態において、1対のインダクタ／コンデンサ（切り換え中に生じるリップルを滑らかにする／フィルタ処理するためにエネルギーストレージデバイスとして使用される）が、複数の直列接続MPPPT電力オブティマイザーの出力に使用される。言い換えれば、セル（又はN個の並列接続セル、例えば、 $N=2$ ）毎に1つのMPPPT DC／DCバック電力オブティマイザー（電力採取器）と、複数の直列接続MPPPT DC／DCバック電力オブティマイザーの出力に1つのインダクタ及び1つのコンデンサ（すなわち、各個別の／局所的な電力オブティマイザーの出力に専用インダクタ及びコンデンサが不要）ということである。共有されるL／Cは、各PVモジュールの出力に使用することができ、モジュール内に積層することができる（例えば、60セル又は72セル又は90セルモジュール毎に、又は12セルBIPV屋根板／タイルモジュール毎に1つの共有LC）。各個別のMPPPT電力オブティマイザー出力からの専用インダクタ及びコンデンサの除去は、分散型MPPPT DC／DCバック電力オブティマイザー装着のセル当たり全体的なコストとワット当たりのコストを低減し、低減された構成要素総数により、モジュールの全体的な信頼度を改善する。各個別のMPPPT電力オブティマイザー出力からの専用インダクタ及びコンデンサの除去も、各MPPPT DC／DCバック電力オブティマイザーが、完全にモノリシックな集積回路パッケージになることを可能にし、各MPPPT電力オブティマイザーに加えて追加的構成要素の取付を不要にする。

#### 【0103】

代わりに、インダクタ／コンデンサ対の電流／電圧要件を低減し、場合によっては、より高価なインダクタ／コンデンサに関連するコストを低減するために、1対のインダクタ／コンデンサは、MPPPT電力オブティマイザー毎に統合することができる。

#### 【0104】

図32Aから37Aは、MPPPT電力オブティマイザー、インダクタ／コンデンサ、及びバイパススイッチに関連付けられた複数の実施形態を示すセルレベル概略回路図である。図32Bから37Bは、それぞれ、図32Aから37Aのセルモジュールレベル概略回路図である。特定の実施構成は、コスト及び複雑さの考察に基づいて選択することができる。図示の図で、MPPPT DC／DCバックコンバータパッケージには、 $V_{in}$ と $V_{out}$ の間に複数の構成要素が含まれている（また、バイパススイッチ、例えば、SBR、ショットキー障壁整流器などを含むとは限らない）。MPPPT電力は、セルからセルへの相互接続のために使用される。図32Aから37Aに与えられる例示的实施形態において、以下の機能構成要素が指針として利用される。バックコンバータ又はステップダウン（電圧のステップダウン）コンバータの設計：通常のバックコンバータMPPPT電力オブティマイザーには、2つのスイッチ（MOSFET）、MPPPTアルゴリズムを有するゲート駆動制御回路、2つのコンデンサ、及び1つのインダクタが含まれる。制御回路には、サンプル及びホールド回路と、切り換え信号（切り換え周波数及び使用率を含み、例えば、数kHz～10MHz、特に1.3～3MHz）が生成されてMOSトランジスタに送られる基礎になる切り換え駆動回路とを含む最大電力点追跡（MPPPT）アルゴリズムが含まれる。C1及びC2は、MPPPT切り換え制御出力であり、I1&I2は、MPPPTサンプル及びホールド入力であり、通過モードでは、トランジスタスイッチM1は閉であり、トランジスタスイッチM2は開である（100%使用率又は切り換えなし）。

#### 【0105】

図32Aは、専用出力段インダクタL及びコンデンサ $C_{OUT}$ と、分散型遮光管理のための出力段バイパスダイオードとを有するMPPPT DC／DCバックコンバータ電力オブティマイザーの概略回路図である。図32Bは、図32Aに示すように各直列接続のオブ

ティマイザーの出力段に専用インダクタ及びコンデンサと出力段バイパススイッチとを有する複数のMPP T DC / DC電力オブティマイザーの概略図である。図示の各オブティマイザーは、1つの太陽電池又は並列接続太陽電池の対と共に使用され、各MPP T DC / DC電力オブティマイザーは、自身専用出力段インダクタL及びコンデンサC<sub>OUT</sub>を有する。

#### 【0106】

図33Aは、専用出力段インダクタL及びコンデンサC<sub>OUT</sub>と分散型遮光管理のための入力段バイパスダイオードとを有するMPP T DC / DCバックコンバータ電力オブティマイザーの概略回路図である。図33Bは、図33Aに示すように各直列接続のオブティマイザーの出力段に専用インダクタ及びコンデンサと入力段バイパススイッチとを有する複数のMPP T DC / DC電力オブティマイザーの概略図である。図示の各オブティマイザーは、1つの太陽電池又は並列接続太陽電池の対と共に使用され、各MPP T DC / DC電力オブティマイザーは、自身専用出力段インダクタL及びコンデンサC<sub>OUT</sub>を有する。

10

#### 【0107】

図34Aは、専用出力段インダクタL及びコンデンサC<sub>OUT</sub>を備えず、分散型遮光管理のための出力段バイパスダイオードを有するMPP T DC / DCバックコンバータ電力オブティマイザーの概略回路図である。図34Bは、図34Aに示すように、専用出力段インダクタL及びコンデンサC<sub>OUT</sub>を備えず、分散型遮光管理のための出力段バイパスダイオードを有するMPP T DC / DCバックコンバータ電力オブティマイザーの概略回路図である。図示の各オブティマイザーは、1つの太陽電池又は並列接続太陽電池の対と共に使用され、各MPP T DC / DC電力オブティマイザーは、自身専用出力段インダクタ及びコンデンサを持たない。言い換えれば、MPP T DC / DC電力オブティマイザー(N個の直列接続)は、出力に1つのインダクタLと1つのコンデンサとを共有する。

20

#### 【0108】

図35Aは、専用出力段インダクタL及びコンデンサC<sub>OUT</sub>を備えず、分散型遮光管理のための入力段バイパスダイオードを有するMPP T DC / DCバックコンバータ電力オブティマイザーの概略回路図である。図35Bは、図35Aに示すような専用出力段インダクタL及びコンデンサC<sub>OUT</sub>を備えず、分散型遮光管理のための入力段バイパスダイオードを有するMPP T DC / DCバックコンバータ電力オブティマイザーの概略回路図である。図示の各オブティマイザーは、1つの太陽電池又は並列接続太陽電池の対と共に使用され、各MPP T DC / DC電力オブティマイザーは、自身専用出力段インダクタ及びコンデンサを持たない。言い換えれば、MPP T DC / DC電力オブティマイザー(N個の直列接続)は、出力に1つのインダクタLと1つのコンデンサとを共有する。

30

#### 【0109】

図36A及び37Aは、分散型で後ほど詳述するアイル分離型太陽電池の各サブセル(言い換えれば、アイル分離型太陽電池及びモノリシックに集積されたバイパススイッチを有する各太陽電池アイル又はサブセル)に関連付けられたモノリシックに集積されたバイパススイッチ(MIBS)を利用する。図36Aは、専用出力段インダクタL及びコンデンサC<sub>OUT</sub>を含み、分散型遮光管理のためのアイル分離型太陽電池のサブセルに関連付けられたモノリシックに集積されたバイパススイッチ(MIBS)を有するMPP T DC / DCバックコンバータ電力オブティマイザーの概略図である。

40

#### 【0110】

ここでモノリシックに集積されたバイパススイッチは、太陽電池と統合し、又は分散させてアイル分離型太陽電池の各サブセルと個々に統合することができることに注意されたい。従って、MIBSは太陽電池自体と統合され、従って、MPP T DC / DCバックコンバータパッケージに統合された外部バイパススイッチは任意的である。言い換えれば、セルがMIBS利用する時に、任意的な外部バイパススイッチは、セルが完全に短絡される/バイパスされる時にはいつでも、太陽電池内の電力散逸を低減するために、

50

M P P T D C / D C バックオブティマイザーと併せて、入力段又は出力段バイパススイッチとしてのものである（故障許容範囲を高めるために）。

【 0 1 1 1 】

図 3 6 B は、図 3 6 A に示すように、各直列接続のオブティマイザーの出力段に専用インダクタ及びコンデンサと、アイル分離型太陽電池のサブセルに分散されてモノリシックに集積されたバイパススイッチとを備えて直列に接続された複数の M P P T D C / D C 電力オブティマイザーの概略図である。図示の各オブティマイザーは、1つの太陽電池又は並列接続太陽電池の対と共に使用され、各 M P P T D C / D C 電力オブティマイザーは、自身専用出力段インダクタ L 及びコンデンサ C<sub>OUT</sub>を有する。

【 0 1 1 2 】

図 3 7 A は、専用出力段インダクタ L 及びコンデンサ C<sub>OUT</sub>を含み、分散型遮光管理のためのアイル分離型太陽電池のサブセルに関連付けられたモノリシックに集積されたバイパススイッチ（M I B S）を有する M P P T D C / D C バックコンバータ電力オブティマイザーの概略図である。図 3 7 B は、図 3 7 A に示すように、各直列接続のオブティマイザーの出力段に専用インダクタ及びコンデンサを備えず、アイル分離型太陽電池のサブセルに分散されてモノリシックに集積されたバイパススイッチを備えて直列に接続された複数の M P P T D C / D C 電力オブティマイザーの概略図である。図示の各オブティマイザーは、1つの太陽電池又は並列接続太陽電池の対と共に使用され、各 M P P T D C / D C 電力オブティマイザーは、自身専用出力段インダクタ及びコンデンサを持たない。言い換えれば、M P P T D C / D C 電力オブティマイザー（N 個の直列接続）は、出力に 1 つのインダクタ L と 1 つのコンデンサとを共有する。

【 0 1 1 3 】

太陽電池モジュールは積層体にセルを含み、セルは直列に並ぶか又は並列に對にされてそれらの對が直列に接続される場合がある（60セルモジュールの並列に接続された30對であり、各對はバイパススイッチとM P P T バックオブティマイザーを共有する）。

【 0 1 1 4 】

本発明の開示のソリューションは、太陽光システムの発電と送出とを改善して制御するために、個別的に又は組み合わせで使用することができる。例えば、局所的な遮光管理 I S I S は、システム電力採取のためにセル当たり1つのバイパススイッチを利用する。更に、局所的な遮光管理 I S I S をセル単位の局所的 M P P T 電力オブティマイザーと組み合わせると、システム電力採取を更に増大させることができる。太陽光システムの採取効率を改善することはまた、システム全体を通して太陽電池のホットスポットを低減することによって信頼性を改善する。本明細書に開示するモジュール電力制御のための埋込式遠隔アクセススイッチ R A M 電子機器は、過渡電圧抑制器と統合される場合に、システムの信頼性を更に改善する。R A M S はまた、モジュール制御とモニタリングとを増加させる。

【 0 1 1 5 】

図 3 8 は、様々な遮光条件下で直列接続された20セルの3組を有する60セル太陽電池モジュールの実際の電力採取を示すグラフである。電力採取結果80及び82は、直列接続のストリングの各々に対応してバイパススイッチを有する従来の太陽電池に対する電力採取を示し、電力採取結果84は、本出願の各セルに関連付けられた局所的なバイパススイッチを有する太陽光モジュールに対する電力採取を示している。電力採取80は、直列接続のセル遮光管理を備えて20セルの3ストリングにわたるランダムなセル遮光を受ける従来の太陽光モジュールに対する電力採取を示している。従来のモジュールでは、ストリング内の1セルの遮光又は部分遮光の結果として、各ストリングがバイパスされるので、3ストリングにわたる5 - 10 % のランダム遮光時に電力採取はゼロへ低下することに注意されたい。言い換えれば、3セルの部分遮光（例えば、各セルは異なる20セルの直列ストリング内にある）の結果として、モジュールの電力採取はゼロへ低下することがある。電力採取結果82は、直列接続のセル遮光管理を備えて個別の20セルの直列ストリング内に収容された個別のセル遮光を受ける従来の太陽光モジュールに対する最良の場



合の結果を示している。個別のセル遮光の結果として、各直列接続ストリングは短絡されるので、電力採取は３段階で段階的に低下することに注意されたい。言い換えれば、モジュール電力採取は、直列接続のレベルで段階的に低下する。従って、ストリングレベル遮光管理を有する従来型のセルに対する電力採取は、遮光パターンに依存する。

#### 【０１１６】

電力採取結果８４は、各太陽電池に関連付けられた局所的なセルレベルバイパススイッチを有する太陽光モジュールに対する上述の両タイプの遮光、つまりランダム及び離散的遮光の下での電力採取を示している。実際には電力採取がセル単位のレベルで低下する時に、電力採取は線形的であるとして示されている。局所的なセルバイパススイッチは個々のセルレベルへの遮光効果を含むので、これらの結果は、同じであるがストリング依存ではないということに注意されたい（直列接続セルのレベル、例えば、６０セルモジュール内の２０セルストリングと比較すると）。

10

#### 【０１１７】

図３９は、各太陽電池と関連バイパススイッチを有する局所的な遮光管理モジュール（全セルは直列接続）における変化する遮光状況にわたる太陽電池の最大ピーク電力の実際の結果を示すグラフである。７５％のセルスクリーン遮光（～２５％の太陽光照射）を有するカバーを用いて次のカテゴリのセルが遮光される／覆われる：１つのセルも覆われない、１／３のセルが覆われる（すなわち、３０セル直列接続モジュール内の１０セル）、２／３のセルが覆われる、全セルが覆われる。逆に、直列接続のバイパススイッチ（全セルは直列接続され、モジュール当たり１つのバイパススイッチ）を有する従来型の太陽光モジュールを使用すると、最大ピーク電力は、図３９に示されている変化する遮光条件下で「全セルが覆われる」と類似している（「１つのセルも覆われない」は示される結果と類似することになる）。

20

#### 【０１１８】

本発明の開示の局所的セルレベル遮光管理ソリューションは、信頼性のある故障に強い構成要素として設計し統合することができる。故障に強いとは、構成要素故障の場合に（例えば、分散型バイパススイッチの故障時及び関連するセルの遮光時に）「ホットスポット」を生じることなくシステム機能を持続することを意味し、言い換えれば、万一のバイパススイッチ（例えば、ＳＢＲ）構成要素故障及び／又はバイパススイッチからセルへの相互接続（例えば、ＳＢＲからセルへの）の不良という場合でも、モジュールの長期信頼性と耐用期間を損なうことなく、システムは機能を保持したままで電力を送出することになる。

30

#### 【０１１９】

第１のレベルでは、分散型バイパススイッチを以下により改良することができる。１）信頼性のあるバイパススイッチ構成要素を使用する（例えば、ＳＢＲ、ショットキーダイオード、Ｐ／Ｎ接合ダイオード、トランジスタスイッチなど）。２）構成要素装着の信頼性改善、例えば、リボン接続のない表面装着技術（ＳＭＴ）を使用し、ＣＴＥ不整合とＣＴＥ不整合により引き起こされる相互接続の不良とを最小にするために小設置面積の構成要素を利用する。３）バイパススイッチ構成要素（及び関連するＭＰＰＴ電力オブティマイザー）が最大電流及び温度定格の範囲内で作動するように、セルレベル遮光管理ソリューションを設計する。一実施形態において、太陽電池自体の電圧を増加させること及び特に電流を低減することは、構成要素サイズ及び設置面積の縮小を可能にする（例えば、２ｍｍ角未満の構成要素サイズをもたらす）。セルの電流を低減すること自体も、最大電流定格外で作動する構成要素に関連する故障を低減する。

40

#### 【０１２０】

以下のバイパススイッチ実施形態は、特定の代表的なバイパススイッチ作動パラメータと制約の指針を提供するために説明する。これらの指針は、セル／モジュールの設計及びコストのような追加の考察に照らして、例示的なセル効率及び信頼性を提供するために利用することができる。重要なことは、バイパススイッチのパラメータの各々には異なる重要度が与えられている場合があり、１つの領域での改善は別の領域での損失になる場合が

50

あるということである。更に、バイパススイッチの制約及び要件は、太陽電池自体の電流を低減することにより、修正及び改善することができるということに注意されたい。一実施形態において、セルレベルバイパススイッチは、以下の作動パラメータを含むがそれらに限定されない表面装着シリコン製スーパー障壁整流器（SBR）とすることができる：

- 1）小設置面積  $1.47\text{ mm} \times 1.10\text{ mm} = 1.54\text{ mm}^2$ 、厚み  $0.5\text{ mm}$ 、重量  $2.35\text{ mg}$  であること（通常の電圧及び電流を有する従来型の太陽電池のための同等 SBR の数倍小さい）。
- 2）作動温度範囲が  $-65$  から  $150$  であること。
- 3）信頼性に関して、公知の産業標準で認定されていること。
- 4）電流及び温度に対する設計余裕が、 $\sim 65\%$  の範囲であること。
- 5）低い逆方向漏れ電流が、より高温での安定性改善を提供すること。
- 6）最小の抵抗損と局所的なホットスポットに対する超低  $V_f$ （ $0.35\text{ V}$ ）：STC の下で始動する SBR による低い最大電力散逸量。
- 7）個別に半田付け可能であること。
- 8）鉛フリー、RoHS 対応、ハロゲン及びアンチモンフリーであること。
- 及び 9）高温での優れた低い逆方向漏れ電流安定性であること。

10

20

30

40

50

#### 【0121】

故障許容範囲は、構成要素又は接続不良が発生した場合に、持続する実質的な電力採取しながら、モジュールの長期信頼性を損なうことなく PV モジュールの機能を持続させることを要求する。故障に強い分散型遮光管理は、非破壊的な「低電圧」（ソフトな）逆方向降伏を有する太陽電池を用いることにより改善することができるが、これは、バイパススイッチの構成要素又は接続不良が開モードの故障を引き起こすと直ちに、遮光セル自体が「低散逸」のバイパススイッチとして役立って、逆方向降伏してモジュール電流を通過させ、一方で電力散逸を抑制するというものである。このモードでのセルの電力散逸は、通常のセル発電量の 2 倍未満に保つことができ、信頼性不良を阻止する。

#### 【0122】

更に、必要に応じて、遮光された時に低い / ソフトな逆方向降伏電圧（すなわち、より低い逆方向バイアス電圧、例えば、指針及び基準としてセルの発電量の 2 倍以下の電力散逸を生じる）を有するようにセル自体を設計することができる。本出願のバイパスダイオードの電力散逸は、セル電力の  $10\%$  程度とすることができ、例えば、 $4\text{ W}$  のセルで  $0.3 - 0.4\text{ W}$  の電力散逸である。

#### 【0123】

しかし、局所的なバイパススイッチの構成要素又は接続不良（例えば、半田接合部破壊）という場合に、システムは機能し続けることになる。以下の不良モードと結果とを考慮しなければならない。

- バイパススイッチ構成要素故障 - 開：遮光時に太陽電池ソフト / 低逆方向降伏。
- バイパススイッチ接続不良 - 開：遮光時に太陽電池ソフト / 低逆方向降伏。
- バイパススイッチ構成要素故障 - ショート：太陽電池は持続的に短絡されバイパスされる。
- バイパススイッチ接続不良 - ショート：太陽電池は持続的に短絡されバイパスされる。

#### 【0124】

場合によっては、電圧を増加させて電流を低減し、遥かに小さい / より廉価な構成要素の使用を可能にし、より大きい構成要素に関連付けられた散逸損失を低減する。セルレベルで局所的に、構成要素のサイズを縮小することにより、散逸損失を低減する（場合によっては、散逸損失の何分の 1 ことをもたらす）。更に、MPP チップのサイズを縮小することにより、信頼性と実用性とを改善する。

#### 【0125】

アイル分離型サブセルを有する太陽電池、本明細書では i セルとして言及されるセルは、電圧を増加させて（拡大）電流を低減する（縮小）ために使用することができる。

#### 【0126】

物理的に又は領域的に分離されたアイル（すなわち、共有される連続的なバックプレーン上に支持された複数の基板のアイルに分割された初期の半導体基板）は、1 つの初めは連続である半導体層又は基板から形成され、従って、結果として生じるアイル（例えば、

トレンチ隔離領域を用いて互いにトレンチ隔離されるか又は半導体基板を切断する)はモノリシックであり、それは、連続的なバックプレーン(例えば、絶縁性プリブレグ層のような可撓性のバックプレーン)に取り付けられて支持される。完成した太陽電池(マスターセル又はiセルと言及する)は、複数のモノリシックに集積されたアイル/サブセル/ミニセルを含み、場合によっては、可撓性のバックプレーン(例えば、プリブレグの材料から作られ、例えば、半導体基板材料の熱膨張係数と整合する相対的に良好な熱膨張係数又はCTEを備えている)に取り付けられて太陽電池の可撓性と柔軟性を増大させ、一方では、半導体基板層の微小亀裂及び亀裂の伝播又は破壊を抑制し、又は取り除きさえする。更に、可撓性のあるモノリシックにアイル分離された(又はモノリシックに集積されたアイルの集団)セル(iセルとも呼ぶ)は、セルの平面性を改善し、任意的な半導体層を薄くするエッチ、テクスチャのエッチ、テクスチャ後の洗浄、PECVD不動態化及び反射防止膜(ARC)工程、及び最終の太陽電池金属化のような太陽電池の加工段階全体を通して相対的に小さいか又は無視することができるセルの反りを与える。本明細書に開示する太陽電池は、剛性ガラスカバーのPVモジュールを製造するために使用することができるが、本明細書に開示する構造及び方法はまた、モノリシックにアイル分離されたマスターセルから形成される可撓性のある軽量のPVモジュールも可能にし、これは、モジュール積層中に及び更に現場でのPVモジュール作動中に太陽電池の微小亀裂の発生を実質的に低減するか又は取り除く。これらの可撓性のある軽量のPVモジュールは、以下を含むがこれらに限定されない様々な現場及び用途に使用することができる。住宅屋上(住宅用建材一体型太陽光発電又はBIPV屋上屋根板/タイル)、商業用屋根、地上型実用規模の電力プラント、携帯用及び移動可能なPV発電、自動車(太陽光PVサンルーフなど)、及び他の特定用途である。

#### 【0127】

本明細書に開示する革新の態様は、個別的に又は組み合わせて数ある中でも以下の利点を提供することができる。

- 分離された太陽電池(iセル)は、セルのアイル/タイル(又はサブセル)の数(例えば、 $N \times N$ のアレイ)に基づいて、太陽電池の電圧及び電流のスケーリング、特に太陽電池電圧を拡大して(言い換えれば、マスターセル出力電圧を拡大する)太陽電池電流の縮小する(言い換えれば、マスターセル出力電流を縮小する)が、これは、金属化のシートコンダクタンス又は厚み要件の低減(従って、金属化材料及び工程のコストを低減する)を含む多くの利点の中でも取りわけ埋込遮光管理ダイオード(例えば、より定電流定格のショットキー又はpn接合ダイオード)又は埋込最大電力点追跡(MPPT)電力オブティマイザー(埋込MPPT DC/DCマイクロコンバータ又はMPPT DC/ACマイクロインバータなど)のような関連する埋込電力電子機器に対する最大電流定格要件を引き下げる。これは、バイパススイッチ(より高電流定格を有するバイパススイッチは、典型的により低電流定格を有するバイパススイッチと比較してコストがより高い)のような埋込電力電子機器のサイズ(例えば、設置面積及び/又はパッケージ厚み)とコストとを低減し、低減された電流により(例えば、遮光太陽電池を保護するためにバイパススイッチが作動して順方向バイアスされる時にバイパススイッチを通して流れる)、埋込電力電子機器デバイス(分散型遮光管理用途のバイパススイッチ、又はPVモジュールからの電力/エネルギー採取を分散させて改善するのに使用されるMPPT電力オブティマイザー)の性能を改善することができる。低い定格電流(例えば、約1~2A)のショットキー障壁ダイオードは、典型的に10A~20Aのショットキー障壁ダイオードよりも廉価で小さいパッケージを有し、かつ少ない電力を散逸する。本明細書に開示する実施形態(例えば、マスターセル又はiセルに対して $N \times N$ のアイルを使用する)は、より高いセル電圧( $N \times N$ までの拡張係数で)とより低いセル電流( $N \times N$ までの縮小係数で)を与えるように構成されたiセルの電気接続を用いて、結果として生じる太陽電池電流を低減することができる。一方では、より廉価なより小さくより低電力散逸のバイパスダイオードの使用を可能にするために、同じ太陽電池電力に対して太陽電池電圧を増大させる。例えば、最大電力点電圧 $V_{mp} = 0.60V$ 及び最大電力点電流 $I_{mp} = 9.3A$ を有する(最大電力

10

20

30

40

50

点電力  $P_{mp}$  5.6 Wを有する) 結晶シリコンのマスターセル又は  $i$  セルを考察する。5 × 5 アレイのミニセル ( $N = 5$ ) を含み、例えば、太陽電池裏面の第 1 レベルメタル ( $M1$ ) と、本明細書で更に説明される電気絶縁性のバックプレーン上の第 2 レベルメタル ( $M2$ ) との組合せを用いて全アイル又はサブセルを電氣的に直列接続された ( $S = 25$ ) マスターセル又は  $i$  セルは、 $V_{mp} = 1.5$  V 及び  $I_{mp} = 0.372$  A を有する修正セルをもたらしことになり、言い換えれば、マスターセル又は  $i$  セルの電圧は 2.5 の係数だけ拡大され、マスターセル又は  $i$  セルの電流は同じ 2.5 の係数だけ縮小される (同じマスターセルサイズを有するが、本明細書に開示する  $i$  セル構造を持たない太陽電池と比較して)。

- より高い変換効率で埋込式 / 分散型で低コストかつより小さい設置面積のダイナミックレンジ応答のような優れた性能を有する最大電力点追跡 (MPPT) 電力オプティマイザー (DC / DC、又は DC / AC) チップは、複数のアイル又はミニセルで作られたより高電圧及びより低電流のマスターセル ( $i$  セル) により、モジュール積層体に埋め込む及び / 又は太陽電池の裏面に (例えば、本明細書に開示するバックプレーン取付  $i$  セルのバックプレーンに) 直接統合することができる。一実施形態において、 $i$  セルには、廉価な単一チップ MPPT 電力オプティマイザー (DC / DC マイクロインバータ又は DC / AC マイクロインバータ) を使用することができる。

- 各  $i$  セルに接続された埋込バイパススイッチに統合された分散型遮光管理の廉価な実施を可能にし、現場に設置された PV モジュールに対するより高い効率的なエネルギー収量を提供すること。一実施形態において、部分遮光中に影響を受けた / 遮光されたタイル又はミニセルのみが短絡され、一方では残りのタイル又はミニセルは電力を生産して送出するように、各アイルの周辺に形成されたモノリシックに集積されたバイパススイッチ (MBS) を含むことができる。

- アイル分離された太陽電池 ( $i$  セル) の低減した電流、例えば、 $N \times N$  のアイルの係数だけ縮小されたものは、低減された抵抗損により、必要とされるパターン化された金属化のシートコンダクタンス及び厚みを低減する。言い換えれば、金属化のシートコンダクタンス及び厚みの要件は、実質的に低減された抵抗損により緩和される。より薄い太陽電池の金属化構造は、太陽電池加工に関連する多くの利点を有しており、かなりの製造コスト低減と共に (例えば、セル当たりが必要とされる金属化材料が遙かに少ない)、相対的に厚い (例えば、櫛歯状裏面接点又は太陽電池に対して十数  $\mu m$ ) 金属化構造及び導電材料と半導体材料間の CTE 不整合に関連付けられた熱的及び機械的なストレスの低減を提供することができる。通常、銅又はアルミニウムのような金属化材料は、半導体材料と比較して遙かに高い CTE を有する。例えば、アルミニウム、銅、及び銀の線膨張率 (高導電率金属) は、それぞれ、約 23.1 ppm / °C、17 ppm / °C、18 ppm / °C である。しかし、シリコンの線膨張率は約 3 ppm / °C である。従って、これらの高導電率金属とシリコンの間には、比較的大きい CTE 不整合がある。金属化金属とシリコン間のこれらの比較的大きい CTE 不整合は、特に、太陽電池のために比較的厚い金属化構造 (IBC 太陽電池に使用される厚メッキの銅など) を使用する場合に重大なセル製造歩留の問題と PV モジュールの信頼性問題とを引き起こす場合がある。

#### 【0128】

図 40 は、 $N \times N = 4 \times 4 = 16$  のアイル (又はサブセル、ミニセル、タイル) に対する均一サイズ (等サイズ) の正方形のアイルに加えて、 $i$  セルパターン (正方形のアイル及び正方形の  $i$  セルに関して示す) の代表的な概略平面図 (前面又は太陽の当たる側の図) である。この概略図は、トレンチ隔離領域によって分割された複数のアイル ( $4 \times 4 = 16$  のアイルとして示す) を示している。図 40 は、セルの周囲境界又は端部領域 122 により与えられた  $4 \times 4$  の均一な分離された (タイル張りの) マスター太陽電池又は  $i$  セル 120 の上面又は平面概略図であり、辺の長さ  $L$  を有し、同一の初期連続基板から形成されてマスターセルの裏面の連続するバックプレーン (バックプレーン及び太陽電池裏面は示さず) に取り付けられ、 $I_{11} \sim I_{44}$  と識別されている 16 個の均一正方形のアイルを含む。各アイル又はサブセル又はミニセル又はタイルは、トレンチ隔離又はアイル分割境界 124 として示す内部のアイル周囲境界 (例えば、マスターセルの半導体基板厚みを切

10

20

30

40

50

り通し、実質的にアイルの辺寸法よりも小さいトレンチ幅を有し、百数十 $\mu\text{m}$ 未満、場合によっては $100\mu\text{m}$ 以下、例えば、数 $\mu\text{m}$ から約 $100\mu\text{m}$ までの範囲のトレンチ幅を有する隔離トレンチ)により与えられる。メインセル(又は $i$ セル)の周囲境界又は縁部領域122は、全周囲長 $4L$ を有するが、全アイルの外周寸法を含む $i$ セル縁部境界長の合計は、セル周囲境界122(セル外部境界としても言及する)とトレンチ隔離境界124とを含む。従って、 $N \times N$ のアイル又はミニセルを含む $i$ セルに対して、 $i$ セルエッジ長の総計は、 $N \times$ セルの外部境界である。 $N = 4$ で $4 \times 4 = 16$ のアイルを有する $i$ セルを示す図40の代表例では、従って、セルエッジ長の総計は、 $4 \times$ セル外部境界 $4L = 16L$ になる(従って、この $i$ セルは、従来型の太陽電池の4倍を超える外周寸法を有する)。寸法 $156\text{mm} \times 156\text{mm}$ の正方形のマスターセル又は $i$ セルに対して、正方形の

10

#### 【0129】

図41A及び41Bは、太陽電池加工の様々な段階でのバックプレーン取付太陽電池の代表的な概略断面図である。図41Aは、加工段階後かつ仕切りトレンチ領域を形成する前のバックプレーン取付太陽電池の簡略断面図を示している。図41Bは、いくつかの加工段階後にトレンチ仕切りアイルを定めるために仕切りトレンチ領域を形成した後のバックプレーン取付太陽電池の簡略断面図を示している。図41Bは、 $N \times N = 4 \times 4 = 16$ のアイル(又はサブセル、ミニセル、タイル)に対する均一サイズ(等サイズ)の正方形のアイルを表す $i$ セルパターン(正方形のアイル及び正方形の $i$ セルに対して示す)に関する図40の視軸Aに沿う図40の $i$ セルの概略断面図を示している。

20

#### 【0130】

図41A及び41Bは、それぞれ、トレンチ隔離又は仕切り領域の形成前のバックプレーン上のモノリシックマスターセルの半導体基板と、トレンチ隔離又は仕切り領域の形成後にマスターセルから形成されたバックプレーン上のモノリシックなアイル又はタイル張りの太陽電池との概略断面図である。図41Aは、幅(半導体層厚み) $W$ を有してバックプレーン132(例えば、電気絶縁性の連続するバックプレーン層、例えば、プリプレグの薄い可撓性シート)に取り付けられた半導体基板130を含む。図41Bは、分離された太陽電池( $i$ セル)の断面図であり、図40のセルのA軸に沿う断面図として示されている。図示のように、図41Bは、アイル又はミニセル $I_{11}$ 、 $I_{21}$ 、 $I_{31}$ 、 $I_{41}$ を含み、各々はトレンチ隔離された半導体層幅(厚み) $W$ を有してバックプレーン132に取り付けられている。ミニセルの半導体基板領域は、内部の周囲分割境界であるトレンチ隔離境界124により、物理的に及び電氣的に隔離される。アイル又はミニセルの半導体領域 $I_{11}$ 、 $I_{21}$ 、 $I_{31}$ 、及び $I_{41}$ は、図41Aに示す同一の連続的な半導体基板からモノリシックに形成されている。図41Bの $i$ セルは、取り付けたバックプレーンに対して半導体層をトレンチ貫通させて(トレンチ隔離されたアイル又はミニセルは連続するバックプレーンに支持されたままで)、内部の周囲分割境界を望ましいミニセル形状(例えば、正方形のミニセル又はアイル)に形成することにより、図41Aの半導体/バックプレーン構造から形成することができる。アイルを形成するための半導体基板のトレンチ隔離は、連続するバックプレーンを分割はせず、従って、結果としてすることができるアイルは、連続するバックプレーン層又はシートに支持され取り付けられたままである。最初は連続する半導体基板の厚みを貫通するトレンチ隔離形成工程は、例えば、パルスレーザ融除又はダイスカット、機械的なソーダイシング、超音波ダイシング、プラズマダイスカット、ウォータージェットダイスカット、又は別の適切な工程によって実行することができる(ダイスカット、切断、スクライピング、及びトレンチングは、連続するバックプレーン上に複数のアイル又はミニセル又はタイルを形成するためのトレンチ隔離工程という工程に言及するように同じ意味に使用される場合がある)。また、バックプレーン構造は、バックプレーン支持シートをパターン化された金属化構造と共に組み合わせたものを含むことができ、バックプレーン支持シートは、半導体層に対する機械的な支持と、結果として得られる $i$ セル(可撓性のバックプレーンシートを用いた可撓性太陽電池、又は剛性バックプレ

30

40

50

ーンシートを用いた剛性太陽電池、又は半可撓性のバックプレーンシートを用いた半可撓性太陽電池)に関する構造的な一体性とを提供する。また、用語「バックプレーン」は、連続するバックプレーン支持シートのパターン化された金属化構造との組合せに対して使用する場合があるが、より一般的に、半導体基板の裏面に取り付けられてiセルの半導体基板領域とパターン化された太陽電池金属化構造全体との両方を支持するバックプレーン支持シート(例えば、プリプレグの電気絶縁性薄型シート)を指すために用語「バックプレーン」を使用する。

#### 【0131】

上述のように、結晶(単結晶と多結晶の両方)シリコン起電力(PV)モジュールは、現在、全世界のPV市場の約85%以上を占めており、これらの結晶シリコンPVモジュールの材料の結晶シリコンウェーハコストは、現在、全PVモジュール製造コストの約30%から50%を構成する(正確な比率は技術タイプ及び様々な経済的ファクタに依存する)。また、本明細書に提供する主な実施形態は、裏面接点型/裏面接合型(櫛歯状裏面接点型又はIBC)太陽電池として説明するが、本明細書に開示するモノリシックにアイル分離された太陽電池(又はiセル)の新規性は、結晶シリコン(例えば、最終セルのシリコン層厚みが数 $\mu\text{m}$ から約200 $\mu\text{m}$ の範囲にある単結晶シリコン又は多結晶シリコン)又は別の結晶(単結晶又は多結晶)半導体吸収体材料(ゲルマニウム、砒化ガリウム、窒化ガリウム、又は他の半導体材料、又はその組合せを含むがそれらに限定されない)を使用する上述のセル設計の全てを用いて、メタルラップスルー(MWT)裏面接点型太陽電池、半導体ヘテロ接合(SHJ)太陽電池、前面接触型/裏面接合型太陽電池、前面接触型/前面接合型太陽電池、裏面パシベーション型太陽電池(PERC)太陽電池、並びに他の前面接触型/前面接合型太陽電池のような他の様々な太陽電池アーキテクチャに拡張可能かつ適用可能である。本明細書に開示するモノリシックアイル分離式太陽電池(iセル)は、化合物半導体の多重接合型太陽電池にも拡張可能かつ適用可能である。

#### 【0132】

本発明の開示のモノリシックアイル分離型太陽電池又はiセルの重要な利点は、それらをセル加工中にモノリシックに製造することができ、既存の太陽電池の製造工程フローに容易に統合することができるということである。本明細書に開示する分離されたマスターセルの実施形態は、図12に示すエピタキシャルシリコンのリフトオフ工程フローを用いて製造されるバックプレーン取付裏面接点型太陽電池を含めて、多くのバックプレーン取付太陽電池設計、加工方法、及び半導体材料と共に利用することができる。図12では、一般的な裏面接点型太陽電池の製造工程フローの概略図に1つのそのようなセル製造工程の主要な加工段階を強調して示し、比較的薄い(数 $\mu\text{m}$ から約100 $\mu\text{m}$ までの厚み範囲)エピタキシャルシリコンのリフトオフ加工を用いる結晶シリコン太陽電池の製造工程は、実質的にシリコン材料の使用量を低減し、従来の結晶シリコン太陽電池の製造段階を削除して、低コストで高効率な裏面接合型/裏面接点型の結晶シリコン太陽電池及びモジュールを製造する。具体的には、図12の工程フローは、スマートセル及びスマートモジュールの設計に関する任意的な許容範囲(例えば、太陽電池又はモジュールからの電力採取改善のための埋込式分散型電子構成要素を許容する)を有する太陽電池及びモジュールのためにバックプレーンを太陽電池の裏面に取り付けた(例えば、太陽電池の裏面に積層されたプリプレグのバックプレーンシート)バックプレーン取付結晶シリコン太陽電池の製造を示しており、これらの太陽電池は、再利用可能な結晶(単結晶か多結晶のいずれか)シリコンテンプレートと、多孔質シリコンのシードかつリリース層上にエピタキシャルシリコン堆積とを利用して形成され、本明細書に開示するモノリシックにアイル分離されたセル(iセル)構造及び方法を利用して統合することができる。

#### 【0133】

図12の太陽電池の工程フローは、モノリシックアイル分離型太陽電池又はiセルを形成するために使用することができる。図12に示す工程は、再利用可能な(少なくとも数回再利用され、場合によっては約10~約100回再利用される)結晶シリコンテンプレート、例えば、p型の単結晶又は多結晶のシリコンウェーハで始まり、更に、制御された

多孔度を有する多孔質シリコンの薄い（数分の $1\mu\text{m}$ から数 $\mu\text{m}$ まで）犠牲層が形成される（例えば、電流存在下の $\text{HF}/\text{IPA}$ 又は $\text{HF}$ /酢酸の湿式化学作用でのテンプレート表面の変成のために電気化学的エッチにより）。多孔質シリコン層は、低い多孔度の表層と高い多孔度の埋込層との少なくとも2層を有することができる。開始材料又は再利用可能な結晶シリコンテンプレートは、単一結晶（単結晶としても公知）シリコンウェーハとすることができ、例えば、フロートゾーン（FZ）、チョクラルスキー（CZ）、磁場安定化CZ（MCZ）のような結晶成長法を用いて形成されるが、更に任意的にそのシリコンウェーハ上に成長させたエピタキシャル層を含むことができる。代わりに、開始材料又は再利用可能な結晶シリコンテンプレートは、多結晶シリコンウェーハとすることができ、例えば、鑄造法又はリボン法を用いて形成されるが、更に任意的にそのシリコンウェーハ上に成長させたエピタキシャル層を含むことができる。テンプレート半導体のドーピング型は、p又はnとすることができ（多孔質シリコン形成を容易にするために、多くの場合に比較的高濃度のp型ドーピング）、ウェーハ形状は、一般的に正方形であるが、準正方形（疑似正方形）、六角形、円形のようなあらゆる幾何学的又は非幾何学的形状にすることができる。

10

20

30

40

50

#### 【0134】

高品質なエピタキシャルシード層として、並びにその後の分離/リフトオフ層としても役立つ犠牲多孔質シリコン層の形成物の上に原位置ドーブ（例えば、n型のエピタキシャルシリコン層を形成するためにリンがドーブされる）の結晶シリコン（単結晶又は多結晶のいずれか）の薄い層（例えば、層厚みは数 $\mu\text{m}$ から約 $100\mu\text{m}$ までの範囲にあり、場合によってはエピタキシャルシリコン厚みは約 $50\mu\text{m}$ 未満である）を形成し、それはまたエピタキシャル成長と呼ばれる。原位置ドーブの結晶（単結晶層テンプレート上の単結晶層、又は多結晶テンプレート上の多結晶層のいずれか）シリコン層は、例えば、トリクロロシラン又は $\text{TC}_3\text{S}$ 、及び水素（及びn型のリンのドーピングのために $\text{PH}_3$ のような望ましいドーパントガス）のようなシリコンガスを含む雰囲気での化学気相成長又はCVD工程を利用した常圧エピタキシによって形成することができる。

#### 【0135】

太陽電池加工段階（場合によっては、裏面ドーブのエミッタ形成、裏面不動態化、その後のベース及びエミッタへの金属化接点のためにドーブされるベース及びエミッタの電極領域、及び太陽電池の金属化）の大部分が終了した後に、持続的なセルの支持及び補強、並びに太陽電池の高導電性セル金属化構造の形成を助けるために（例えば、バックプレーン取付前に太陽電池の裏面上にパターン化された金属化の第1層又はM1と、バックプレーン取付の後にバックプレーン取付太陽電池の再利用可能なテンプレートからのリフトオフ離型の後でバックプレーン取付太陽電池の裏面上にパターン化された金属化の第2層又はM2とを用いた2層の金属化構造を使用して）、かなり廉価なバックプレーン層を薄いエピ層に取り付けることができる。連続するバックプレーンの材料は、一般的にプリント回路基板に使用されるセル工程統合及び信頼性要件を満たす廉価なプリプレグ材料のような薄く（例えば、約 $50\sim 250\mu\text{m}$ 厚の範囲の厚みを有する）可撓性のある電気絶縁性の高分子材料シートから製造することができる。部分的に加工された裏面接点型裏面接合型（IBC）のバックプレーン取付太陽電池（例えば、約 $100\text{mm}\times 100\text{mm}$ 、約 $125\text{mm}\times 125\text{mm}$ 、約 $156\text{mm}\times 156\text{mm}$ 、約 $210\text{mm}\times 210\text{mm}$ 以上の太陽電池面積、又は約 $100\text{cm}^2\sim 100$ 数十 $\text{cm}^2$ の範囲の太陽電池面積、及びそれを超えることもある）は、その後に機械的に脆い犠牲多孔質シリコン層に沿って再利用可能なテンプレートから分離し、リフトオフ（離型）させるが（例えば、機械的な離型又はMRリフトオフ工程により）、テンプレートを良い状態にして（例えば、洗浄）多数回（例えば、約10回から100回）再利用することができ、それによって太陽電池の全製造コストを低減する。次に、残る離型後太陽電池加工は、バックプレーン取付太陽電池に行うことができ、例えば、リフトオフしてテンプレートから離型した後に露出する太陽光が当たる側（又は前面）に最初に行うことができる。太陽電池の前面又は太陽光が当たる側の加工には、例えば、前面のテクスチャ化（例えば、アルカリ又は酸によるテクスチャ加工

）の完成と、テクスチャ加工後の表面処理（洗浄）と、前面不動態化膜及び反射防止膜（ARC）の形成とが含まれることがある。前面不動態化及びARC層は、プラズマ強化化学気相成長（PECVD）工程及び／又は適切な加工方法を用いて堆積させることができる。

#### 【0136】

本明細書に開示するモノリシックにアイル分離されたセル（iセル）構造及び方法は、製造工程段階又はツールを実質的に変更又は追加することなく、従って、太陽電池の製造コストを増加させることなく、かつ主要な太陽電池製造工程フローを実質的に変更することなく、例示的に開示する太陽電池製造工程のようなデバイス製造に統合することができる。実際には、本明細書に開示するモノリシックにアイル分離されたセル（iセル）構造及び方法は、例えば、金属化コストの低減により（より少ない金属化材料とより低いコストの金属化工程を使用する）、及び／又は太陽電池及びモジュールの製造歩留の改善により（太陽電池の微小亀裂又は破壊の実質的な軽減）、太陽電池の製造コストを低減することができる。

#### 【0137】

一実施形態において、内部アイル仕切りトレンチ境界を形成して複数のトレンチ仕切りアイル又はミニセル又はサブセル又はタイルを作成するためのマスターセル半導体基板スクライピング（トレンチング又は切断又はダイスカットとしても公知）は、マスターセルシリコン基板層の厚み（例えば、エピタキシャルシリコン層の厚みは、数 $\mu\text{m}$ ～約 $100\mu\text{m}$ の範囲とすることができる）を貫通するパルスレーザ融除（例えば、ナノ秒パルスのレーザスクライピング）又は機械的なスクライピング方法又はプラズマスクライピング方法のような適切な方法を用いて前面又は太陽の当たる側から行うことができる（バックプレーン取付エピタキシャルシリコン基板層のリフトオフ離型の後に）。パルスレーザ融除スクライピング（又は上述の別の適切なトレンチスクライピング方法）は、半導体基板層の厚みを貫通したスクライピングが、比較的狭い（例えば、 $100\mu\text{m}$ 未満の幅）トレンチ隔離境界を薄いシリコン層の厚み全体を完全に貫通して形成し、本質的にはバックプレーンで／上で止まるように行うことができ（連続するバックプレーン材料の除去及びスクライピングはかなり小さいか又は無視することができる）、このようにして、連続するバックプレーン層上に支持される完全に分割されたモノリシックなアイル（又はサブセル又はミニセル又はタイル）が製造される。複数のアイルとそれらに関連付けられたトレンチ仕切り境界とを約数 $\mu\text{m}$ から約 $200\mu\text{m}$ 程度の範囲の厚みを有するマスターセル基板（マスターセル基板の厚み又は幅を図41にWとして示す）に形成するための仕切りトレンチ形成方法には、例えば以下の方法が含まれる。すなわち、ナノ秒パルスのレーザ融除（UV、グリーン、IRのような適切なレーザ波長を使用する）などによるパルスレーザ融除、超音波ダイシング又はダイスカット、機械的な鋸又は刃などを用いた機械的なトレンチ形成、化学的なエッチングによるパターン形成（ウェットエッチング及びプラズマエッチング）、エッチングの活性化とエッチペースト残留物の洗浄とを伴うエッチペーストのスクリーン印刷、又は公知の又は上述のトレンチ形成方法のいずれかの組合せである。トレンチ形成のためのパルスレーザ融除は、アイル又はミニセルの境界を直接にパターン化することを可能にする比較的狭いトレンチ（例えば、約 $100\mu\text{m}$ 未満のトレンチ幅）の形成を可能にし、かつ工程消耗品がない（従って、非常に低い工程コスト）といういくつかの利点を提供することができる。しかし、複数のアイル又はサブセルを分割するために使用するトレンチ形成方法を問わず、トレンチ幅を低減するか又は最小にするためには、特別に注意を払うべきであり、例えば、iセル仕切りトレンチによる太陽電池面積の損失を全iセル面積の無視することができる小部分（例えば、全iセル面積の約1%未満）へと相対的に小さくするために、仕切りトレンチ幅を約 $100\mu\text{m}$ 未満にすることが望ましい場合がある。すなわち、仕切りトレンチに起因するiセル全体の面積効率の損失がかなり無視することができるということが確実になる。ナノ秒パルスレーザ融除加工は、 $100\mu\text{m}$ をかなり下回る（例えば、約 $10\sim60\mu\text{m}$ ）トレンチ幅を有するトレンチを高収量で形成することができる。例えば、パルスレーザ融除のトレンチングによって形成され



る例えばマスターセル面積  $156\text{ mm} \times 156\text{ mm}$ 、 $4 \times 4 = 16$  のアイル（又はミニセル）、及びトレンチ幅  $50\text{ }\mu\text{m}$ （ $0.05\text{ mm}$ ）の仕切りトレンチを有する正方形の  $i$  セルに関して、全マスターセル面積（又は  $i$  セル面積  $A_{i\text{ cell}}$ ）に対する全トレンチ平面表面積  $A_{\text{trench}}$  の面積分率は、次のように計算することができる。 $R = A_{\text{trench}} / A_{i\text{ cell}} = 6 \times 156\text{ mm} \times 0.05\text{ mm} / (156\text{ mm} \times 156\text{ mm})$ 、すなわち、 $R = 0.00192$ 。従って、これは  $0.00192$  又は約  $0.2\%$  の面積分率を表している。これは極端に小さい面積分率であり、仕切りトレンチ領域の結果として、 $i$  セル全体の面積効率の無視することができる損失を保証している。実際には、トレンチ隔離又は仕切り領域に入射する直接の及び／又は拡散した太陽光は、少なくとも部分的にかつ恐らく大部分をアイルの半導体縁部領域で吸収することができ、光発電工程に寄与する。

10

#### 【0138】

本明細書に説明するモノリシックアイル分離の（タイル張りの）太陽電池の製造方法及び構造は、エピタキシャルシリコンのリフトオフ加工（上述）を用いて形成される太陽電池、又は単結晶（CZ又はMCZ又はFZ）ウェーハ又は多結晶ウェーハ（鑄造法又はリボン法成長のウェーハ）を用いて形成される太陽電池を含めて、様々な半導体（例えば、薄いエピタキシャルシリコン又は薄型の結晶シリコンウェーハのような結晶シリコンを含むが、それらに限定されない）太陽電池（例えば、約数  $\mu\text{m}$  から約  $200\text{ }\mu\text{m}$  までの範囲の厚みを有するセル半導体吸収体を有する様々な設計の前面接触型又は裏面接点型の太陽電池セル）に適用可能である。

20

#### 【0139】

裏面接点型／裏面接合型の正方形セル（例えば、バックプレーンで補強したエピタキシャルシリコンのリフトオフ加工又は結晶シリコンウェーハセルを用いて形成される高効率の裏面接点型／裏面接合型のIBCセル）に関して、マスターセルのアイル（タイル、ペーパー、サブセル、又はミニセルとも呼ぶ）は、共有するマスターセル（ $i$  セル）連続バックプレーン上に  $N \times N$  の正方形のアイル、 $N \times M$  の矩形のアイル、 $K$  個の三角形のアイル、又は任意形状のアイル、又はその組合せとして形成することができる（例えば、結晶シリコン基板のナノ秒パルスレーザスクライビングを用いて）。エピタキシャルリフトオフ加工を用いて製造される太陽電池の場合に、アイルの仕切りトレンチ形成工程は、部分的に加工されたバックプレーン取付マスターセルのリフトオフ離型のすぐ後で、かつ前面のテクスチャ形成及びテクスチャ形成後の表面洗浄のような残る段階の前に、又は前面のテクスチャ形成及びテクスチャ形成後の表面洗浄のすぐ後で、かつ前面不動態化膜及び反射防止膜（ARC）を形成する工程の前に行うことができる。分割又は隔離トレンチを形成するための工程（すなわち、トレンチ工程）をパルスレーザスクライビング又は別の適切な方法（例えば、機械的なダイスカットを含むがこれに限定されない上述の他の方法のうちの1つ）でウェットエッチのテクスチャ工程（光学的な反射損失を低減するための太陽電池前面のテクスチャを形成するため）の前に行うことには、ウェットエッチングによってトレンチ工程起因のいずれのシリコンエッジ損傷をも除去すること及び損傷を受けたシリコンをウェットテクスチャエッチ工程（これはまた、仕切りトレンチ側壁に何らかの損傷を受けたシリコンを含めて、テクスチャエッチ工程中に数  $\mu\text{m}$  のシリコンをエッチングする）中に除去することという追加の利点がある。

30

40

#### 【0140】

一部の太陽電池加工実施形態において、本明細書に詳述する代表的な工程フローを含めて、モノリシックにアイル分離されたマスターセル（ $i$  セル）を形成するために追加の別の製造工程機器を一切必要としない。言い換えれば、各  $i$  セル内にトレンチ隔離されたミニセル又はアイルの形成は、太陽電池製造方法の中になんかなり容易にかつ継ぎ目なく統合することができる。また場合により、モノリシックにアイル分離された太陽電池（ $i$  セル）の製造工程は、太陽電池の製造コスト低減を通して、例えば、銅メッキ工程、関連する製造機器、及び銅メッキのための施設要件を不要にすることで、太陽電池の金属化コストの低減などにより、太陽電池製造工程を改善することができる。

#### 【0141】

50

図43は、エピタキシャルシリコンと多孔質シリコンのリフトオフ加工とに基づく代表的なバックプレーン取付iセル製造工程フローである。この工程フローは、太陽電池金属化(M1及びM2)の2つのパターン化層を用いるバックプレーン取付裏面接点型/裏面接合型太陽電池(iセル)の製造に対するものである。この例は、選択エミッタ、すなわち、より低濃度にホウ素ドーピングされたシリケートガラス(より低いドーピングを有する第1BSG層はツール3により堆積される)を用いて形成されたより低いエミッタドーピングを有する主要なパターンフィールドエミッタと、より高濃度にホウ素ドーピングされたシリケートガラス(より高いホウ素ドーピングを有する第2BSG層はツール5により堆積される)を用いたより高濃度にホウ素ドーピングされたエミッタ電極領域とを有する太陽電池に対して示している。この例は、二重BSG選択エミッタ工程を用いるIBC太陽電池に対して示すが、iセルの設計は、選択エミッタを持たない(すなわち、フィールドエミッタとエミッタ電極のエミッタホウ素ドーピングが同じである)IBC太陽電池を含むがこれに限定されない広範な他の太陽電池の構造及び工程フローに対して適用可能である。この例は、n型ベースとp型エミッタを有するIBCiセルに対して示している。しかし、代わりに、太陽電池がp型のベースとn型のエミッタを有するように極性を変えることができる。

10

20

30

40

50

#### 【0142】

図42は、裏面接点型/裏面接合型結晶モノリシックアイル分離式太陽電池(iセル)の製造に対する代表的な製造工程フローの実施形態である。具体的には、図42は、任意的にモノリシックに集積されたバイパススイッチ(MIBS)を含み、二重のホウ素シリケートガラス(BSG)の選択エミッタを有するエピタキシャル(エピ)太陽電池の形成方法を与える。このフローに示すように、セル離型のための境界スクライビング及びセルリフトオフ離型の後で、かつ露出され開放される側(得られるiセルの前面又は太陽の当たる側として公知)のテクスチャ形成の前に、ミニセルのトレンチ隔離領域をツール13で形成する。代わりに、ミニセルのトレンチ隔離領域は、ツール14でのテクスチャ形成及びテクスチャ形成後の洗浄の後で、かつ前面不動態化(PECVDとして示す)の前に形成することができる。ウェットエッチのテクスチャ形成(ツール14を用いたテクスチャ形成及びテクスチャ形成後の洗浄)の前にパルスレーザスクライビングを実行することは、ウェットエッチングによりレーザ誘起のスクライビングされたシリコンエッジのどの損傷をも除去すること及び損傷を受けたシリコンを除去することという追加の利点を有することができる。

#### 【0143】

エピタキシャルシリコンのリフトオフ加工を用いるモノリシックにアイル分離された(タイル張りの)裏面接点型/裏面接合型(IBC)太陽電池を形成するための代表的な工程フローは、以下の製造段階を含む: 1)再利用可能な結晶(単結晶又は多結晶)シリコンから開始し、2)テンプレート上に多孔質シリコンを形成し(例えば、HF/IPA又はHF/酢酸中で陽極エッチを用いてより低い多孔度の表層とより高い多孔度の埋込層とを有する多孔質シリコン)、3)エピタキシャルシリコンを原位置ドーピングで堆積させ(例えば、n型のリンドーピングエピタキシャルシリコン)、4)エピタキシャルシリコン基板がテンプレート上にある間に、パターン化されるフィールドエミッタ接合の形成、裏面不動態化、その後にメタライズされる太陽電池のオーミック電極のためのベース及びエミッタ電極領域のドーピング、及び第1金属化層(M1としても公知)の形成を含む裏面接点型/裏面接合型セルの加工を行い、裏面接点型/裏面接合型(IBC)太陽電池の製造工程フローの例に関する図42を参照すると、選択エミッタ形成(他の選択エミッタ形成方法を二重BSG工程の代わりに用いることができ、例えば、スクリーン印刷されるドーパントペースト)のために二重BSG(BSGはホウ素ドーピングのシリケートガラス又はホウ素ドーピングの酸化シリコン層で形成され、例えば、常圧化学気相成長又はAPCVD工程による)の工程フローを用いる選択エミッタ工程(より低濃度にドーピングされたフィールドエミッタと、より高濃度にドーピングされたエミッタ電極領域とを有する)を含み、5)裏面接点型セルの裏面にバックプレーン層又はシートを取り付けるか又は積層し、バックプレーン

境界周囲の離型境界線（リフトオフ離型境界）を少なくとも部分的にエピタキシャルシリコン層厚みの中へレーザスクライビングし、その後リフトオフ工程により離型させ（例えば、機械的に脆い高多孔度の多孔質シリコン層を破断することにより、バックプレーン取付エピタキシャルシリコン基板を再利用可能なテンプレートから、機械的に離型リフトオフさせる）、7) ナノ秒パルスレーザ融除（又は上述の他の適切なトレンチ隔離形成方法のうちの1つ）を用いたトレンチング（スクライビング又はダイスカットとも呼ぶ）工程を太陽電池の太陽の当たる側（バックプレーンの反対側）から行って、シリコン基板を複数のミニセル又はアイルヘモノリシックに分割し、例えば、 $4 \times 4 = 16$ のミニセルへ分割し（更に任意的に、マスターセルの周囲境界を整える。例えば、パルスレーザ切断を用いて、明確で滑らかなセル境界縁部を備えた正確なマスターセル又はiセル寸法を確立するために）、8) 以下のような残りの製造後工程を続行し、すなわち、アルカリ及び/又は酸の化学物質で湿式シリコンエッチ/テクスチャ（この工程は、前面のテクスチャ形成を行うが、一方、耐薬品性のバックプレーンがテクスチャ形成のための化学物質から太陽電池の裏面を保護する）を続行し、湿式洗浄を含むテクスチャ形成後の表面処理（この工程は、前面の洗浄を行うが、一方、耐薬品性のバックプレーンが湿式洗浄の化学物質から太陽電池の裏面を保護する）、前面不動態化膜と反射防止膜（ARC）層の堆積、例えば、プラズマ強化化学気相成長（PECVD）、又はARC堆積（例えば、水素化窒化珪素）のためのPECVDの不動態化層堆積（洗浄され、テクスチャ形成されたシリコン表面の直接に上へのかつ窒化珪素ARC層の下への酸化アルミニウム、アモルファスシリコン、アモルファスシリコン酸化膜の薄い30nm以下の層など）のための原子層堆積（ALD）のような別工程との組合せにより、窒化珪素のARC層で覆われた上述の不動態化層のうちの1つから構成される2層構造のような多層の前面不動態化/ARC構造を使用する場合に、積層全体を真空統合工程を用いたPECVDを使用して堆積させることができる。前面不動態化及びARC層堆積は、ミニセル又はアイルの前面を被覆することになるだけでなく、トレンチ隔離されたアイル又はミニセルの側壁をも被覆することになり、従って、アイルの上面と同様にトレンチ側壁の不動態化と光取り込み特性を改善することにより、iセルの不動態化及びARCの特性を改善する。前面のテクスチャ形成/洗浄/不動態化及びARC堆積の工程が完了した後に、残りの太陽電池製造工程段階には、バックプレーン取付太陽電池裏面上への第2金属化層（M2）の完成が含まれる。この作業を達成するために、与えられたビア孔パターンに従って例えばレーザ穴開けを用いて薄い（例えば、 $25 \mu\text{m} \sim 250 \mu\text{m}$ のバックプレーン厚み）電気絶縁性の連続するバックプレーン層（例えば、 $25 \mu\text{m} \sim 100 \mu\text{m}$ 厚の積層プリプレグシート）の中へ複数のビア孔が穿孔される。太陽電池（例えば、 $156 \text{mm} \times 156 \text{mm}$ のiセル）バックプレーン上のビア孔の数は、約100～1000個である。ビア孔は、 $10 \mu\text{m} \sim 100 \mu\text{m}$ の範囲の平均対角孔寸法（すなわち、各ビア孔の平均直径）を有することができる（例えば、約100～300 $\mu\text{m}$ ）。電気絶縁性のバックプレーン層を貫通してレーザ穴開けされたビア孔は、櫛歯状のベース及びエミッタ金属化フィンガ（金属ペーストのスクリーン印刷、又はアルミニウム又はアルミニウム合金のような金属層の物理気相成長とパターン化による第1レベルパターン化された金属化によって形成される）上に到達するように位置決めすることができる。これらのビア孔は、バックプレーン取付の前に太陽電池裏面に直接形成される第1層のパターン化された金属化又はM1と、レーザ穴開けのビア孔形成のすぐ後に形成される第2層のパターン化された金属又はM2との間の相互接続経路又はプラグとしての機能を果たすことになる。本明細書に開示するiセルの一部の事例において、第2レベルパターン化された金属化M2は、以下のうちの1つ又はその組合せを含むがそれらに限定されないいくつかの方法のうちの1つによって形成することができる：（1）廉価な高導電率金属の物理気相成長又はPVD（熱蒸着及び/又は電子線蒸着及び/又はプラズマスパッタリング）、例えば、アルミニウム及び/又は銅（他の金属を使用することもできる）を用いて、その後パルスレーザ融除によるパターン化が行われ、（2）廉価な高導電率金属の物理気相成長又はPVD（熱蒸着及び/又は電子線蒸着及び/又はプラズマスパッタリング）、例えば、アルミニウム及び/又は銅（他の金属を使用すること

できる)を用いて、その後に金属エッチによるパターン化が行われ(例えば、エッチペーストのスクリーン印刷、又はレジストのスクリーン印刷の後に金属の湿式エッチ工程と引き続くレジストの除去)、(3)適切な金属ペースト(銅及び/又はアルミニウムを含むペーストなど)のスクリーン印刷又は孔版印刷が行われ、(4)適切な金属ペースト(銅及び/又はアルミニウムを含むペーストなど)のインクジェット印刷又はエアロゾル印刷が行われ、(5)適切な金属のパターンメッキ、例えば、銅メッキが行われる。パターン化された第2層の金属化(M2)も、主要なパターン化されたM2(例えば、アルミニウム及び/又は銅を含有する高導電率金属)を保護するために、かつ必要に応じて半田付け又は導電性接着剤のために適切な表面を提供するために薄いキャップ層(例えば、プラズマスパッタリング又はスクリーン印刷又はメッキによって形成されるNiV又はNiの10  $\mu\text{m}$ 未満の薄いキャップ層)を含むことができる。本明細書に開示する裏面接点型/裏面接合型(IBC)太陽電池では、パターン化された金属化の2つの層(M1及びM2)を利用することができ、第1のパターン化された金属化層M1は、微細ピッチパターンに従って(例えば、ベース-エミッタのM1フィンガピッチは、約200  $\mu\text{m}$ ~2mmの範囲にあり、場合によっては約500  $\mu\text{m}$ ~約1mmの範囲にある)各ミニセル又はアイル上に櫛歯状のベース及びエミッタの金属化フィンガを形成し、第2のパターン化された金属化層M2は、与えられた電流及び電圧のスケーリング係数に従って最終的なiセル金属化を形成し、アイル又はミニセルを相互接続する。パターン化されたM2は、パターン化されたM1に対して実質的に直交して又は垂直にパターン形成することができ、パターン化されたM1フィンガよりも遥かに大きいフィンガ間ピッチを有することができる。それによって低コストで高歩留の製造工程によるパターン化されたM2の製造は、実質的に容易にされることになる。パターン化されたM2は、最終的なiセルのパターン化された金属化を形成するだけでなく、望ましいiセル金属化構造に基づいてM2からM1への相互接続を完成させるために、レーザ穴開けのピア孔を通過する導電性のピアプラグも形成する。

#### 【0144】

パターン化された金属化の第2層M2を個々のマスターセル(又はiセル)の電氣的相互接続を完成させるだけでなく、同じ連続するバックプレーン層を共有する複数のiセルをモノリシックに相互接続するために使用することができるよう、iセルの概念を拡張することも可能であり、その結果、iセルの実施形態によって容易化されて可能になり、かつ多くの追加の利益を有するモノリシックモジュール構造をもたらす。エピタキシャルシリコンリフトオフのiセルの代表的実施形態に関する図42は、モノリシックなiセルを製造するための工程フローを示しており、各iセルは自身の別々のプレカットバックプレーンに取り付けられ、各個別のバックプレーンを取り付けたiセルは、バックプレーン積層の後に最終段階工程フロー全体を通して加工される。その後、この手法を用いて加工されるiセルを工程の終わりに試験して選別し、iセルを互いに接続し、例えば、電氣的に直列にセルのタピング及び/又はストリングングを用いて(更に、複数の太陽電池を互いにPVモジュールアセンブリの一部として相互接続するために半田付け及び/又は導電性接着剤を含んで)接続することにより、PVモジュールへ組み立てることができ、かつその後モジュール積層の完成、最終モジュール組立、及び試験になる。エピタキシャルシリコンリフトオフのiセルの代表的実施形態に関する図42に関して、新しいモノリシックモジュール構造を生成するiセルの別の実施形態には、ツール12で行うバックプレーン積層工程(又は取り付け段階)において複数の相対的に密な間隔のiセル(例えば、隣接するiセル間の間隔は50  $\mu\text{m}$ から約2mmの範囲にあり、多くの場合に100  $\mu\text{m}$ から1mmの範囲にある)をその裏面でより大きい連続するバックプレーンシートに取り付けるか又は積層する段階が含まれる。ツール12の後に残る工程段階は、共通の連続するバックプレーンをその裏面に共有する複数のiセルに同時に行う(各々が自身の分離したバックプレーンを有する個別の分離したiセルに行う代わりに)。最終金属化(パターン化される第2の金属化M2)の完成後には、モノリシックにパターン化されたM2は、より大きい連続するバックプレーン層を共有する複数のiセルの各iセルのための金属

化パターンを完了させているだけでなく、いずれかの望ましいアレイに従って複数の  $i$  セルを互いに電氣的に相互接続すること、例えば、 $i$  セルを互いに直列又は混成の並列 / 直列アレイに相互接続することも完了させている。この実施形態は、 $i$  セルの製造と、共有の連続するバックプレーン層上の複数の  $i$  セル間のモノリシックな電氣的相互接続とを可能にし、従って、最終のモジュール組立時の  $i$  セル相互の半田付け / タピング / スtringing を不要にする。例えば、 $6 \times 10 = 60$  セルのモジュールを製造するために、パターン化された第 1 層金属化 (M1) の完成の後、すなわち、図 42 のツール 11 工程の後に、 $6 \times 10 = 60$  個の  $i$  セルのアレイをその裏面で適切なサイズの連続するバックプレーンシート (例えば、プリプレグのシート) に取り付け / 積層し、残りの工程段階 (ツール 12 として示すバックプレーン積層 / 取り付け工程から始まり、残る最終段階工程段階を通して第 2 層のパターン化された金属化 M2 の完成まで) は、全て複数の (例えば、 $6 \times 10 = 60$ ) の  $i$  セルを含む大きいバックプレーン取付シートに対して行う。 $6 \times 10 = 60$  の  $i$  セルを含むこのモノリシックモジュール例では、各  $i$  セルが約  $156 \text{ mm} \times 156 \text{ mm}$  の寸法を有し、隣接する  $i$  セル間の間隔が約  $1 \text{ mm}$  の場合に、 $6 \times 10$  アレイの  $i$  セルの裏面に取り付ける / 積層するのに使用される連続するバックプレーン又はシート (例えば、約  $50 \sim 100 \mu\text{m}$  の範囲の厚みを有するアラミド繊維 / 樹脂プリプレグシート) は、約  $942 \text{ mm} \times 1570 \text{ mm}$  の寸法を有する (例えば、モノリシックモジュールの側縁にバックプレーンの拡張を許容するために、シートをいくらか大きくする場合があります、例えば、この  $6 \times 10 = 60$  の  $i$  セルのモノリシックモジュール例では、バックプレーンシートの寸法は約  $1 \text{ m} \times 1.6 \text{ m}$  である)。別の例として、 $6 \times 12 = 72$  セルのモジュールを製造するために、パターン化された第 1 層金属化 (M1) の完成の後、すなわち、図 42 のツール 11 工程の後に、 $6 \times 12 = 72$  個の  $i$  セルのアレイをその裏面で適切なサイズの連続するバックプレーンシート (例えば、プリプレグのシート) に取り付け / 積層し、残りの工程段階 (ツール 12 として示すバックプレーン積層 / 取り付け工程から始まり、残る最終段階工程段階を通して第 2 層のパターン化された金属化 M2 の完成まで) は、全て複数の (例えば、 $6 \times 12 = 72$ ) の  $i$  セルを含む大きいバックプレーン取付シートに対して行う。 $6 \times 12 = 72$  の  $i$  セルを含むこのモノリシックモジュール例では、各  $i$  セルが約  $156 \text{ mm} \times 156 \text{ mm}$  の寸法を有し、隣接する  $i$  セル間の間隔が約  $1 \text{ mm}$  の場合に、 $6 \times 12$  アレイの  $i$  セルの裏面に取り付ける / 積層するのに使用される連続するバックプレーン又はシート (例えば、約  $50 \sim 100 \mu\text{m}$  の範囲の厚みを有するアラミド繊維 / 樹脂プリプレグシート) は、約  $942 \text{ mm} \times 1884 \text{ mm}$  の寸法を有する (例えば、モノリシックモジュールの側縁にバックプレーンの拡張を許容するために、シートをいくらか大きくする場合があります、例えば、この  $6 \times 12 = 72$  の  $i$  セルのモノリシックモジュール例では、バックプレーンシートの寸法は約  $1 \text{ m} \times 1.9 \text{ m}$  である)。第 2 層のパターン化された金属化 M2 を用いる共有の連続するバックプレーン層上の複数の  $i$  セルのモノリシックな相互接続は、太陽電池及び PV モジュールの製造コスト全体の更に別の低減と共に、現場作動中の PV モジュールの信頼度予想の改善をもたらす (半田付け、タブ、Stringing の削除による)。

#### 【0145】

本発明の実施形態は、図 42 の代表的な工程フローに概説されるようなこのタイプの工程フローを用いる太陽電池と共に、開始材料の単結晶ウェーハ (例えば、チョクラルスキー又は CZ、フロートゾーン又は FZ) 又は多結晶ウェーハ (鑄造の結晶ブロックから又はリボン引き上げ工程によって形成される) 又はエピタキシャル成長又は他の基板製造方法で製造される太陽電池を含むがそれらに限定されない他の多くの太陽電池の設計 (上述) 及び太陽電池の製造工程フローにも適用することができる。更に、 $i$  セルの実施形態は、砒化ガリウム、ゲルマニウム、窒化ガリウム、又は他の半導体材料、又はその組合せを含むがそれらに限定されない上述のシリコン以外の他の半導体材料に適用することができる。

#### 【0146】

図 43 は、開始結晶 (単結晶又は多結晶) シリコンウェーハを用いる高水準太陽電池及

びモジュールの製造工程フローの一実施形態である。図43は、2層の金属化を用いるバックプレーン取付裏面接点型/裏面接合型(IBC) iセルのための高水準iセルの工程フローを示す: M1及びM2。第1の層又はレベルのパターン化されたセル金属化M1を部分的に加工されたiセルへのバックプレーン積層(又は上述のモノリシックモジュールを製造する場合に複数の部分的に加工されたiセルへのより大きい連続するバックプレーンの取付)の前に、複数の初期段階セル製作工程の中で本質的に最後の工程段階で形成する。図43の上段の4枠内に概説される初期段階セル製作工程は、本質的にパターン化されたM1層により、裏面接点型/裏面接合型太陽電池の裏面構造を完成させる。パターン化されたM1は、図42に概説するエピタキシャルシリコンiセル工程フローに関して説明するように、iセルのアイル(ミニセル)に適合して微細ピッチの櫛歯状金属化パターンを含むように設計する。図43では、上から5段目の枠には、部分的に加工されたiセル裏面への(又はモノリシックモジュールを製造する場合に複数の部分的に加工されたiセルの裏面への)バックプレーン層又はシートの取付又は積層が含まれ、この工程段階は、エピタキシャルシリコンのリフトオフ工程の場合の図42にあるツール12で実行される段階と本質的に同等である。図43では、上から6番目と7番目の枠に、残る前面(必要に応じて、より薄いシリコン吸収体層を形成するための任意的なシリコンウェーハ薄化エッチ、仕切りトレンチ、テクスチャ形成、テクスチャ形成後の洗浄、不動態化、及びARC)と共にピアホール及び第2のレベル又は層のパターン化された金属化M2を完成させるための最終段階工程又はバックプレーン取付後(積層後とも呼ぶ)のセル製作工程を概説する。図43の上から6番目と7番目の枠で概説される「積層後」工程(又はバックプレーン取付後に行われる最終段階工程のセル製作工程)は、本質的に図42に示すエピタキシャルシリコンのリフトオフ工程フローに関するツール13から18によって実行される工程に対応している。図43の最下段の枠は、得られるiセルの可撓性のある軽量のPVモジュール又は剛性ガラスカバーのPVモジュールへの最終組立を説明している。工程フローが、パターン化されたM2によりモノリシックに相互接続された複数のiセルを含むモノリシックなモジュールをもたらす場合は(エピタキシャルシリコンのリフトオフ工程フローに関して上述したように)、より大きい連続するバックプレーンとセル間の相互接続のためのパターン化されたM2金属化とを共有する複数の相互接続されたiセルは、既に電氣的に相互接続されており、太陽電池間相互のタピング及び/又はストリンギング及び/又は半田付けの必要がないので、図43の最下段に概説される残りのPVモジュール製造工程は、簡略化されることになる。得られるモノリシックモジュールは、可撓性のある軽量のPVモジュール(例えば、堅固で重量のあるガラスカバーシートの代わりに、前面にETFE又はPFEのような薄く可撓性のあるフルオロポリマーを用いた)又は剛性ガラスカバーのPVモジュールに積層することができる。

#### 【0147】

iセルのアイル又はミニセル(サブセル)の設計は、正方形、三角形、四角形、台形、多角形、ハニカム状六角形のアイル、又は他の多くの可能な形状とサイズのような様々な形状を含むことができる。アイルの形状とサイズと共にiセルのアイルの数も、以下の考慮事項のうちの1つ又は組合せに関して最適な特性を与えるように選択することができる: (i) マスターセル(iセル)における全体的な亀裂の除去又は低減、(ii) 亀裂の生成及び/又は伝播がなく、太陽電池又はモジュールの性能(電力変換効率)損失のないマスターセル(iセル)の柔軟性及び可撓性/曲げ性の改善、(iii) マスターセル(iセル)電流の低減とiセル電圧の増大による(モノリシックなiセルでのアイルの直列接続又は混成の並列-直列接続により、電圧の拡大と電流の縮小をもたらす)金属化厚み及び導電率の要件低減(従って、金属化材料の消費量及び加工コストの低減)、及び(iv) 得られるiセルでの電圧及び電流範囲の相対的に最適な組合せを提供して、iセル上への及び/又はiセルを含む積層PVモジュール内への以下を含むがそれらに限定されない廉価な分散型埋込式電子機器構成要素の実施を容易にして可能にすること、すなわち、iセル当たり少なくとも1つのバイパススイッチ(例えば、整流のためのpn接合ダイオード又はショットキーダイオード)、最大電力点追跡(MPPT)電力オブティマイザー

10

20

30

40

50

(各モジュールにおいて少なくとも複数の直列接続及び／又は並列接続の*i*セルのうちの少なくとも1つに対して専用である)、P Vモジュールの電力切り換え(P Vモジュールを必要に応じてオン又はオフに切り換えるために設置されたP Vアレイの電力線上での遠隔制御を有する)、現場でのP Vモジュール作動中のモジュールステータス(例えば、電力送出及び温度)、その他。例えば、上述のように、他の要件と共に考察される用途及び事例によっては、亀裂伝播を低減し、及び／又は得られる*i*セル及び可撓性のある軽量なP Vモジュールの可撓性／曲げ性を改善するために、マスターセル(*i*セル)の外縁の近くにより小さい(例えば、三角形の形状の)アイルを有することが望ましい場合がある。

#### 【0148】

メイン／マスターセルをアイル又はサブセルのアレイ( $N \times N$ 個の正方形、又は疑似正方形形状、又は*K*個の三角形形状、又はその組合せ)に仕切って、それらのアイルを電氣的に直列、又は電氣的並列及び電氣的直列の混成組合せに相互接続することは、各アイル又はミニセルに対する全体的なマスターセルの電流を低減し、例えば、正方形形状のアイル全てが直列に接続される場合は、 $N \times N = N^2$ の係数だけ、三角形形状のアイル全てが直列に接続される場合は*K*の係数だけ低減する。更に、メイン／マスターセル又は*i*セルが、最大電力( $m_p$ )電流  $I_{mp}$ と最大電力電圧  $V_{mp}$ を有するが、各直列接続のアイル(又は、並列の後に直列に接続されたアイルのサブ群)は、最大電力電流  $I_{mp} / N^2$  ( $N^2$ 個のアイルが直列に接続されると仮定)と最大電力電圧  $V_{mp}$  (アイルに対する電圧は変化しない)を有することになる。共有の連続するバックプレーン上のアイルが電氣的直列に接続されるように、第1及び第2の金属化層のパターン、それぞれ、*M1*及び*M2*を設計することにより、最大電力電流  $I_{mp} / N^2$  及び最大電力電圧  $V_{mp}$  又は最大電力  $P_{mp} = I_{mp} \times V_{mp}$  (ミニセル分割のないマスターセルと同じ最大電力)を有するメイン／マスターセル又は*i*セルをもたらす。

#### 【0149】

すなわち、モノリシックにアイル分離されたマスターセル又は*i*セルのアーキテクチャは、縮小された太陽電池電流に起因する抵抗損を低減し、一般的にはより薄型太陽電池金属化構造と、適用可能で必要に応じて遥かに薄い*M2*層とを可能にする。更に、マスターセル又は*i*セルの減少した電流及び増大した電圧により、比較的廉価な高効率の最大電力点追跡(M P P T)電力オブティマイザー電子機器を直接的にP Vモジュールに埋め込む及び／又は太陽電池のバックプレーンに統合することが可能になる。

#### 【0150】

*S*個の正方形形状又は疑似正方形形状のパターンのアイル(ここで*S*は整数であり、 $S = N \times N$ と仮定する)、又は*P*個のトレンチ隔離された三角形のアイルから構成される各々が隣接する組が正方形形状のサブ群のアイルを形成している*P*個の三角形のアイル(ここで*P*は整数であり、例えば、2又は4である)を有するメイン／マスターセル又は*i*セルを仮定する。正方形形状のサブ群のアイルを形成している*P*個の三角形のアイルから構成される各々が隣接する組は、電氣的並列に接続することができ、*S*個のサブ群の組を電氣的直列に接続する。得られるメインセルは、最大電力電流  $I_{mp} / S$  及び最大電力電圧  $S \times V_{mp}$ を有することになる。実際には、アイルの減少した電流及び増大した電圧により、比較的廉価な高効率の最大電力点追跡(M P P T)電力オブティマイザー電子機器を直接的にP Vモジュールに埋め込む及び／又は太陽電池のバックプレーンに統合することも可能になる。更に、*i*セルの斬新な態様はまた、廉価なバイパスダイオードのモジュールへの実施、例えば、最終のP Vモジュール積層の前に各太陽電池と共に埋め込まれる1つのバイパスダイオードに基づく分散型遮光管理を可能にする。金属化の実施形態において、*M1*金属化層は、各*i*セル内に含まれるバスバーのない微細ピッチ(ベース間ピッチは約200マイクロ～2mmの範囲にあり、より詳細には、約500  $\mu m$ ～1500  $\mu m$ の範囲にある)の櫛歯状の*A1*及び／又は*A1* / *S i*金属のフィンガパターンとすることができ(スクリーン印刷又はP V D及びP V D後のパターン化によって形成される)。各*i*セルに対して、*M1*フィンガを仕切りトレンチ隔離縁部から僅かに引込ませることができ(例えば、アイルのトレンチ隔離縁部から約50  $\mu m$ ～100  $\mu m$ だけ引込ませるか又は

10

20

30

40

50

ずらす)。言い換えれば、マスターセル内の各  $i$  セルのための M 1 フィンガは、互いから絶縁され、物理的に切り離されている(特定のアイルに対応する M 1 パターンを本明細書では M 1 単位セルとして言及することがある)。

#### 【0151】

アイルの電気接続構成(全て直列、混成並列-直列、又は全て並列)は、M 2 パターン設計により定めることができ、そこでは、M 1 は、マスターセルの全アイルに対するオンセル接点金属化として役立ち、M 2 は、高導電率金属化と、 $i$  セル又はマスターセル内のアイルの電氣的相互接続とを提供する。

#### 【0152】

更に、増加した電圧/減少した電流のメイン/マスター太陽電池又は  $i$  セルは、各モジュールに埋め込まれて各  $i$  セル及び/又は各アイルと関連する相対的に廉価な高性能の高効率最大電力点追跡(MPPT)電力オプティマイザー電子機器の集積をもたらし、従って、遮光、部分遮光、及び非遮光のアイルを有するマスターセルの至る所に電力とエネルギー回収機能の改善を提供する。同様に、遮光又は部分遮光条件の下で太陽電池保護と電力回収の改善を目的として分散型遮光管理機能を提供するために、各  $i$  セル又は各  $i$  セル内の各アイルでさえも、自身の廉価なバイパスダイオード(pn接合ダイオード又はショットキー障壁ダイオード)を有することができる。全て並列のM 2 パターンによって与えられるアイルの全並列の電気接続はまた、全て直列又は混成の並列-直列接続と比較して、上述のようなモノリシックにアイル分離された太陽電池の多くの利益の一部が特に得られる  $i$  セル及びPVモジュールの可撓性と曲げ性の改善を提供する。

10

20

#### 【0153】

一部の実施形態において、モノリシックにアイル分離されたマスターセル又は  $i$  セルは、各  $i$  セル及び/又は  $i$  セルの各アイルとモノリシックに集積されたバイパススイッチ(MIBS)を集積することができ、分散型遮光管理を有する高性能軽量、薄型、可撓性のある高効率(例えば、20%を超える)の太陽光モジュールを提供し、例えば、各アイルの周囲に形成されるリムpn接合ダイオードのようなpn接合ダイオードを提供する。代わりに、MIBSデバイスは、例えば、n型シリコン上のアルミニウム又はアルミニウム-シリコン合金から製造される各アイル周囲に形成されたリムショットキーダイオードのような金属電極のショットキーダイオードとすることができる。pn接合MIBSダイオードのパターンは、多くの可能なパターン設計のうちの1つとすることができる。例えば、1つのMIBSダイオードパターンでは、リムダイオードのp+エミッタ領域は、n型のベース領域間に挟まれた(又はベース領域に囲まれた)連続する閉ループの帯である。

30

#### 【0154】

標準的な剛性ガラスモジュール(例えば、銅メッキのセル及び個別の遮光管理構成要素を用いた)は、アイル分離型太陽電池( $i$ セル)に対するモジュール製造コストを低減するために使用することができるが、重量とコストの更に別の低減をMIBSを組み込んで銅メッキ及び個別のバイパスダイオード構成要素を除去することによって達成することができる。モノリシックにアイル分離されたマスターセルに対するMIBS集積の利益には、実質的な製造危険性の軽減と結び付いた材料コストの低減と、工程簡略化(メッキ不要、遥かに低減された亀裂)によるより高い製造歩留と、全体的に信頼度予想の改善(例えば、セルからの個別構成要素除去による)とが含まれる。すなわち、モノリシックアイル分離型MIBS集積マスターセルモジュールは、モジュールの重量を低減し、体積/サイズ(及び厚み)を低減し、かつ電力密度( $W/kg$ )を有意な係数だけ増加させることができ、かつ設置されたシステムの周辺機器(BOS)コストを低減する。

40

#### 【0155】

モノリシックアイル分離型MIBS集積のマスターセルモジュールは、以下の利益の一部又は全てを提供することができる: 外部構成要素のない分散型MIBS遮光管理、相対的に小さい単位面積当たりのモジュール平均重量、例えば、約  $1.2 kg/m^2$  ( $\sim 0.25 lb/ft^2$ ) であり、これは標準的な剛性c-Siモジュールより少なくとも10倍軽いことがある、モジュール電力密度が約  $155 W/kg$  ( $\sim 70 W/lb$ ) であり

50



、これは標準的な剛性 c - S i モジュールより少なくとも 10 倍高い、様々な用途に対する高効率 (20 % を超える)、軽量、可撓性のモジュール、モジュールの積荷重量及び体積 (1 MW 当たり) の低減が、それぞれ約 10 倍及び 40 倍であること、全体的な BOS コストの低減、これは標準的な剛性 c - S i モジュールを用いて設置された PV システムと比較してより低い PV システム設置コストを可能にすること、更に、BOS コスト、輸送及び荷役作業に関連する諸コスト、労務、ハードウェアの取付、及び配線工事の費用の低減。

#### 【0156】

MIBS 形成は、仕切りトレンチ隔離形成加工と統合して同時に行うことができる。リムダイオード設計を利用する場合に、モノリシックに集積されたバイパススイッチ (MIBS) リムはまた、太陽電池の製造中及び / 又は製造後に太陽電池における微小亀裂の生成及び / 又は伝播を軽減するか又は取り除くという追加の利益を提供する。

10

#### 【0157】

リムバイパスダイオードをアイルから切り離して隔離する全周囲のシリコンを貫通する仕切りトレンチは、例えば、レーザビーム径と半導体層の厚み (又はレーザトレンチ以外の工程を用いる場合に、そのトレンチ工程の機能) に応じて、数  $\mu\text{m}$  から約 100  $\mu\text{m}$  までの範囲の分離幅を有する場合がある。ナノ秒 (ns) パルスレーザスクライピングによって形成される通常のトレンチ隔離幅は、約 20 ~ 50  $\mu\text{m}$  とすることができるが、仕切りトレンチの分離幅は、より小さいことがある。パルスレーザ融除又はスクライピングは、トレンチ隔離領域を形成するための効率的で実績のある方法であるが、他の非機械的及び機械的スクライピング技術も、レーザスクライピングの代わりに全てのトレンチ形成工程に対してトレンチ隔離を形成するために使用することができることに注意されたい。 代替りの非レーザ方法には、プラズマスクライピング、超音波又は音波穿孔 / スクライピング、ウォータージェット穿孔 / スクライピング、又は他の機械的スクライピング方法が含まれる。

20

#### 【0158】

図 44A は、複数のアイル (例は、4 x 4 のアイルを示す) とモノリシックに集積されたバイパススイッチ又はアイルと統合された MIBS デバイスとを有するアイル分離型マスターセルの太陽の当たる側の眺めを示す概略図である。これは、連続するバックプレーンを共有する i セルのために全周囲隔離トレンチを用いて太陽電池から分離された全周囲バイパスダイオードを使用する MIBS の実施形態である。

30

#### 【0159】

図 44A は、複数の全周囲閉ループ MIBS バイパスダイオードを有するアイル分離型 MIBS (モノリシックに集積されたバイパススイッチ) マスターセル 270 (i セルの実施形態を 4 x 4 アレイの正方形形状のアイルに示す) の太陽の当たる側の平面図を示す概略図であり、例えば、MIBS バイパスダイオード 272 は、アイル分割隔離トレンチ 274 によってアイル  $I_{11}$  から絶縁されている。各アイル ( $I_{11}$  から  $I_{44}$  まで) は、セル隔離トレンチ 276 のような全周囲仕切りトレンチ (レーザ融除 / スクライピングによって形成され、又は上述のような別の適切な技術によりスクライピングされる) によって分離され、共通の連続するバックプレーンを共有し、かつ共通の最初は連続してその後に分割される太陽電池半導体基板から形成される 4 x 4 アレイのアイル (複数のミニセル又はアイルを含む太陽電池) を形成する。

40

#### 【0160】

図 44A は、ミニセル又はアイルと全周囲閉ループリムダイオード (pn 接合ダイオード又はショットキー障壁ダイオード) とを有する MIBS 対応太陽電池 (i セル) の太陽の当たる側の眺めを示している。各ミニセルアイル  $I_{11}$  から  $I_{44}$  までは、対応する全周囲の隔離トレンチ (276) と全周囲のリムダイオード (セル  $I_{11}$  に対して、MIBS バイパススイッチ 272 と周囲隔離トレンチ 274 など) とを有しており、従って、各ミニセル又は i セルは、対応する MIBS リムダイオードを有しており、言い換えれば、アイル又はミニセル当たり 1 つの MIBS リムダイオードが存在する。アイル又はミニセルをセ

50

ル金属化パターン設計により、電氣的に直列接続することができるが、並列又は直列と並列の混成組合せのような別の接続も可能である。

【 0 1 6 1 】

代表的な例として、図 4 4 A は、等しいサイズ及び形状のミニセルの  $4 \times 4$  アレイを示し、各ミニセルは対応する全周囲閉ループリムダイオードを有している。一般的に、このアーキテクチャでは、ミニセルのアレイを形成するために、 $N$  を 2 又はそれよりも大きい整数として  $N \times N$  アレイのミニセルと対応する全周囲閉ループリムダイオードとを使用することができる。また、図 4 4 A は、完全に正方形形状の太陽電池に関して、対称な  $N \times N$  のミニセルアレイを示すが、ミニセル又はアイルのアレイ設計は、 $N \times M$  のミニセルから構成される非対称なアレイを有することができる。ミニセル又はアイルは、正方形形状（正方形形状のマスターセルに対して、 $N = M$  の場合）又は矩形（ $N$  が  $M$  と等しくない、及び / 又はマスターセルが正方形形状ではなく矩形の場合）、又は他の様々な形状が可能である。

10

【 0 1 6 2 】

更に、マスターセル（重ねてマスターセルとは、共通の連続するバックプレーンを共有し、かつ全て同じ最初の太陽電池半導体基板に由来してその後に仕切りトレンチによって複数のミニセル又はアイル領域に分割されたミニセル又はアイルのアレイを指す）のミニセルは、あらゆる実質的に等しい面積を有することができるが、これは必須ではない。アイル又はミニセルに関する半導体層は、レーザスクライビング又はプラズマスクライビングのような適切なスクライビング技術によって形成される仕切りトレンチ隔離を用いて互いに絶縁される。更に、各ミニセル又はアイルの半導体基板は分割されて、その対応する全周囲閉ループ M I B S ダイオード半導体基板からトレンチ隔離を用いて分離される。マスターセルの全トレンチ隔離領域は、同じ製造工程段階中に、例えば、セル製造工程フロー中の単一レーザスクライビング工程段階を用いて形成することができる。

20

【 0 1 6 3 】

図 4 4 B 及び 4 4 C は、図 4 4 A に示すような M I B S 対応裏面接点型 / 裏面接合型のアイル分離型マスターセルを形成するための製造工程完了後の共有の連続するバックプレーン 2 8 8 上にある 1 i セル（又は図 4 4 A の  $I_{11}$  のような単位セル）に対する裏面接点型 / 裏面接合型太陽電池の M I B S リム又は全周囲ダイオードの太陽電池の実施形態を詳述する断面図であり、M I B S デバイス中の太陽電池に不動態化 / A R C コーティング層 2 8 0 として示す太陽電池（及び M I B S デバイス）のテクスチャ形成表面上の前面の不動態化と A R C コーティングとを含む。パターン化された M 1 及び M 2 のような太陽電池及び M I B S 構造の詳細をここでは示さない。図 4 4 B は、p n 接合の周囲リムダイオードバイパススイッチを用いた M I B S 実施を示している。トレンチ隔離された M I B S リム p n 接合ダイオード領域 2 8 2（対応する隔離トレンチ 2 7 4 により、アイル  $I_{11}$  から分離されている）は、n 型ドーブ（例えば、リンドーブ）領域と p + ドーブ（例えば、高濃度にホウ素ドーブ）領域とを含み、p n 接合ダイオードのバイパススイッチとして使用されている。M I B S リム p n 接合ダイオード領域 2 8 2 は、全周囲リムダイオードの場合があり、例えば、幅が約 2 0 0 ~ 6 0 0  $\mu\text{m}$  の範囲にある（上述のように、より小さいか又はより大きい寸法も可能である）。M I B S リムダイオード及び太陽電池の相対的な寸法を一定の縮尺では示していない。一製作実施形態において、図 4 4 B は、M I B S 対応裏面接点型 / 裏面接合型太陽電池を形成するための製造工程完了後のバックプレーン積層（又はバックプレーン取付）の M I B S 対応太陽電池を示しており、その製造工程には、パターン化された第 1 レベルの金属化又は M 1（例えば、スクリーン印刷、又はアルミニウム又はアルミニウムシリコン合金又はニッケルを含む別の適切な金属の P V D など）による裏面接点型 / 裏面接合型セルの加工の完成、バックプレーン積層、結晶シリコンの再利用可能なテンプレート（基板を形成するためにエピタキシャルシリコンのリフトオフ工程を用いる場合であり、開始材料に結晶シリコンウェーハを用いる場合にはこの工程は適用されない）からのエピタキシャルシリコンのリフトオフ離型及び切り離し、M I B S リムダイオード境界線を定めるためのトレンチ隔離領域の形成、あらゆるシリコンエッチ

30

40

50

、テクスチャ形成、及びテクスチャ形成後の洗浄、不動態化及びA R C堆積（例えば、P E C V D、又はA L DとP E C V Dの組合せによる）、及びバックプレーン上への最終パターン化の第2レベルの金属化又はM 2（導電性ビアプラグと共に）が含まれる。

#### 【0164】

図44Bに見られるように、太陽電池のp + エミッタ領域（フィールドエミッタ領域及び/又は高濃度にドーパされたエミッタ電極領域）を形成するのに使用される工程は、M I B Sのp n接合形成のためのp + 接合ドーピングを形成するために使用することも可能である。例えば、アルミニウム、又はいくらかシリコンを加えたアルミニウムのようなアルミニウム合金で作られたパターン化されたM 1金属化（図示せず）は、太陽電池のための電極金属化又は第1レベルの金属化を提供するだけでなく、M I B Sのp n接合ダイオードのための金属化電極（p + 領域と、n + ドープの電極窓を通してn型基板領域との両方に）も作り出す。M I B S p n接合ダイオードのnドープのシリコン領域は、太陽電池のベース領域の役割も果たす同じn型シリコン基板から形成され（例えば、開始材料のn型結晶シリコンウェーハをエピタキシなしに用いる場合にn型シリコンウェーハから、又は太陽電池とM I B S基板を形成するためにエピタキシャルシリコンのリフトオフ加工を用いる場合にエピタキシャル堆積によって形成される原位置ドーパのn型結晶シリコン層から）、基板のバルク領域のドーピングは、基板の背景ドーピングとして言及することがある。パターン化されたM 1及びM 2の金属化構造は、必要とされるモノリシックな太陽電池とM I B S p n接合ダイオードとの電気的な相互接続を完成させ、また、M I B Sダイオードの端子が、それぞれ太陽電池のベース及びエミッタ端子に適切に相互接続されることを確実にし、セルレベル集積の遮光管理と遮光に対する継続的な太陽電池の保護とを提供する。図44Bに見られるように、M I B S p n接合ダイオードの側壁縁部と上面も、太陽電池の太陽の当たる側と縁部を不動態化するのに使用されるのと同じ不動態化層と工程とを用いて、つまり不動態化/A R Cコーティング層280を用いて不動態化される。図44Aは、パターン化されたM 1及びM 2金属化、裏面不動態化層、M 1接点孔、バックプレーンを貫通するM 1 - M 2間のビア孔、及びM I B Sデバイス構造でのn型基板のM 1接続のためのn + ドープ電極窓のような太陽電池及びM I B S構造の一部詳細を示していない。

#### 【0165】

図44Cは、p n接合の周囲ショットキーリムダイオードバイパススイッチを用いたM I B S実施を示している。分離されたショットキーリムダイオードバイパススイッチ領域286（対応する隔離トレンチ274により、アイルI<sub>11</sub>から分離されている）は、nドープ領域と内側及び外側のn + ドープ領域とを含み、ショットキーダイオードバイパススイッチとして使用される。ショットキーリムダイオードバイパススイッチ領域286は、200 ~ 600 μmの範囲の幅（この寸法は、この範囲より大きい又はより小さいように選択することができる）を有する全周囲リムダイオードとすることができる。

#### 【0166】

一製作実施形態において、図44Cは、M I B S対応裏面接点型/裏面接合型のアイル分離型マスターセルを形成するための製造工程完了後のバックプレーン積層又はバックプレーン取付M I B S対応太陽電池を示しており、その製造工程には、パターン化された第1レベルの金属化又はM 1（例えば、高濃度ドーパのシリコン上に有効なオーミック接触と共に、低濃度ドーパのシリコン上に有効なショットキー障壁接触としての役割を果たすアルミニウム又はアルミニウムシリコン合金のような適切な導体で作られている）による裏面接点型/裏面接合型セルの加工の完成、バックプレーン積層、エピタキシャルのリフトオフシリコン基板を使用する場合に結晶シリコンの再利用可能なテンプレート（エピタキシャルのリフトオフ基板を用いるのではなく、開始材料に結晶シリコンウェーハを用いる場合に、この工程は適用されない又は必要としない）からのエピタキシャルシリコンのリフトオフ離型及び切り離し、M I B Sリムダイオード境界線を定めるためのトレンチ隔離の形成（例えば、パルスレーザスクライビング又は切断）、あらゆるシリコンエッチ、テクスチャ形成、及びテクスチャ形成後の洗浄、不動態化及びA R C堆積（例えば、P E

10

20

30

40

50

CVD、又はPECVDのALDのような別工程との組合せによる)、及びバックプレーン上への最終パターン化の第2レベルの金属化又はM2(導電性のM1-M2間ビアプラグと共に)が含まれる。

#### 【0167】

図44Cに見られるように、太陽電池のベース領域としても使用されるn型シリコン基板(例えば、エピタキシャルリフトオフ加工を用いる場合に原位置ドーブのエピタキシャル堆積により、又はエピタキシャルリフトオフ加工を用いない場合に開始材料のn型結晶シリコンウェーハから形成される)はまた、MIBSショットキーダイオードのためのn型シリコン基板領域としても使用される。例えば、アルミニウム、又はいくらかシリコンを加えたアルミニウムのようなアルミニウム合金で作られたM1金属化(図示せず)は、太陽電池のためのM1オーミック接触金属化(太陽電池のn+ドーブ電極開口部によるベース領域と、p+ドーブ電極開口部によるエミッタ電極領域の両方のための)を作るだけでなく、MIBSショットキーダイオードのための金属化電極(低濃度ドーブのn型シリコン基板上の非オーミックなショットキー障壁接触と高濃度ドーブのn+ドーブ領域を通したn型シリコンへのオーミック接触の両方)も作り出す。MIBSダイオードの低濃度ドーブのn型シリコン基板領域は、太陽電池のために使用されてそのベース領域の役割を果たす同じn型シリコン基板からできている(例えば、n型基板をエピタキシャルシリコンのリフトオフ加工を用いる場合に原位置ドーブのn型エピタキシャルシリコン堆積により、又はエピタキシャルシリコンのリフトオフ加工を用いない場合は開始材料のn型結晶シリコンウェーハから形成することができる)。n型シリコン基板へのMIBSショットキーダイオードのオーミック接触のためのn型シリコン領域の高濃度ドーブのn+拡散ドーピングは、太陽電池のための高濃度にドーブされたn+ドーブのベース電極を作るために(その後のパターン化されたM1金属化のために)使用するのと同じ時に同じ工程で形成することができる。パターン化されたM1及びM2の金属化構造は、太陽電池とMIBS p n接合ダイオードとの電気的な相互接続を完成させ、MIBSダイオードの端子が、太陽電池の端子に適切に接続されることを確実にし、セルレベル集積の遮光管理と太陽電池の保護とを提供する。図44Cに見られるように、MIBSショットキーダイオードの側壁縁部と上面も、太陽電池の太陽の当たる側と縁部に不動態化及びARC層を形成するのに使用されるのと同じ不動態化及びARC層を用いて不動態化され、ここで不動態化/ARCコーティング層280に注意されたい。重ねて図44Cは、パターン化されたM1及びM2金属化層を含むがこれに限定されない太陽電池構造の構造的な詳細を一部示していない。

#### 【0168】

本明細書に開示するモノリシックアイル分離太陽電池及びあらゆるMIBS実施形態は、共有バックプレーン基板と合わせてトレンチ隔離を用いて半導体領域間のかつ更にあらゆるMIBSデバイスと隣接するアイル又は太陽電池領域のための分割と絶縁を確立する。トレンチ隔離領域を製造するための1つの方法は、パルス(ナノ秒パルスなど)レーザスクライビングである。以下は、基板領域を分割して絶縁するトレンチ隔離領域を形成するためにレーザスクライビングを使用することを目的とした重要な考慮事項とレーザ特性の要約である。

#### 【0169】

トレンチ隔離形成のためのパルスレーザスクライビングでは、シリコンを貫通するスクライビング及び切断のために一般的に使用されて実績のある適切な波長(例えば、バックプレーン材料に対して半導体基板層を切り通すために相対的に良好な選択比で半導体沿層をアブレートするグリーン又は赤外線又は別の適切な波長)でナノ秒パルスのレーザ源を使用することができる。レーザ源は、フラットトップ(トップハットとしても公知)又は非フラットトップ(例えば、ガウス分布型)のレーザビームプロファイルを有することができる。シリコンには高い吸収性があるが、バックプレーンを部分的又は完全に透過することができるパルスレーザ源を使用することができる(従って、半導体層を貫通するレーザ切断が完了してビームがバックプレーンシートに到達した後に、実質的にバックプレー

ン材料を除去することなく、半導体層を切り通す)。例えば、シリコン基板を効率的に切り通し、バックプレーン材料を部分的に透過することができるナノ秒パルスのIR又はグリーンレーザーを使用することができる(従って、トレンチ隔離カット中に、無視することができるほどのバックプレーン材料しか除去しない)。

#### 【0170】

パルスレーザービーム径及びナノ秒パルスレーザー源の他の特性は、分離スクライピング幅が数 $\mu\text{m}$ から十数 $\mu\text{m}$ の範囲にあるように選択することができるが、約 $100\mu\text{m}$ より遥かに大きい幅は少々過剰であり、貴重なシリコン基板の不要な浪費と太陽電池セル及びモジュールの面積全体の効率の一部低減とをもたらすことになる。従って、非常に価値のある太陽電池の面積と比較して、トレンチ隔離面積を最小にすることが有益である。実際には、ナノ秒パルスのレーザー切断は、約 $20\mu\text{m}$ から約 $60\mu\text{m}$ までの望ましい範囲の幅を有するトレンチ隔離領域を作り出すことができる。例えば、 $156\text{mm} \times 156\text{mm}$ の太陽電池に対して、 $30\mu\text{m}$ のトレンチ隔離幅は、セル面積の一部分としてのトレンチ隔離領域に関して $0.077\%$ の面積比に対応する。これは、太陽電池の面積と比較してかなり無視することができる面積を示しており、この小さい比率が、太陽電池面積のごく僅かな浪費を与え、太陽電池及びモジュール面積全体の効率のごく僅かな損失を確実にする。

10

#### 【0171】

本明細書に説明する裏面接点型/裏面接合型太陽電池の製造工程で太陽電池を製造するために開始材料の結晶シリコンウェーハを用いる場合に、トレンチ隔離を形成するためのナノ秒(ns)パルスレーザースクライピング又は切断は、バックプレーン積層工程のすぐ後に行うことができる(かつエピタキシャルシリコンのリフトオフ加工を用いる太陽電池の場合に、バックプレーン積層工程とその後の再利用可能なテンプレートからの積層されたセルのリフトオフ離型の完了の後で、太陽電池のパルスレーザートリミングの後又は前に行うことができる)。エピタキシャルシリコンのリフトオフ加工を用いて製造される太陽電池の場合に、トレンチ隔離スクライピング又は切断では、いずれかのリフトオフ離型の境界を定めるためにエピタキシャルシリコン層の離型前スクライピングを目的として使用される及び/又は積層された太陽電池の離型後のトリミングを目的として使用されるものと同じパルスレーザーツールとレーザー源を使用することができる。従って、トレンチ隔離領域を形成するために、追加のレーザー工程ツールを一切必要としない場合がある。

20

30

#### 【0172】

トレンチ隔離を形成するためのナノ秒(ns)パルスレーザースクライピングは、更に、アイルを分割するために及びリムダイオードによって囲まれ規定される分離された太陽電池の外側にある完全に分離されたMIBSリムダイオード領域を定めるために使用することができる。代わりに、ナノ秒パルスレーザースクライピング工程では、複数のMIBSダイオードアイランドの設計と共に他の多くの可能なMIBSパターン設計のような別の設計のMIBSダイオードを形成することができる。

#### 【0173】

パルスレーザースクライピングは、薄い(例えば、 $200\mu\text{m}$ 以下、より詳細には、 $100\mu\text{m}$ 以下)シリコン基板層を(太陽の当たる側から)切り通してバックプレーン材料シート上で実質的に止めるために使用することができる。所望ならば及び/又は必要に応じて、反射率モニタリングを用いるなどの簡単なリアルタイムの原位置レーザースクライピング工程の終点検出をバックプレーンシートにおけるトレンチング又は材料除去を最小にするために工程制御と終点検出とを目的として使用することができる。

40

#### 【0174】

太陽電池及びMIBSリムダイオード領域の側壁は、残りの太陽電池の製造工程段階中に引き続き湿式エッチングし(例えば、太陽電池の太陽の当たる側の湿式エッチ/テクスチャ形成工程の一部として)、テクスチャ形成後の洗浄を行い、かつ不動態化する(不動態化及びARC層の堆積により)ことができる。

#### 【0175】

50

M I B S ダイオードは、M I B S バイパスデバイス又は遮光管理スイッチとして使用される p n 接合ダイオードとすることができる。M I B S 対応太陽電池を作り出す p n 接合 M I B S ダイオードの製造工程は、中でも以下の特性と利益を有することができる。

- 一部の太陽電池工程設計では、M I B S を実施するために（例えば、結晶シリコンの開始ウェーハ又は再利用可能結晶シリコンテンプレート及び電気絶縁性バックプレーンと合わせたエピタキシャルシリコンと多孔質シリコン／リフトオフ加工を用いる裏面接合型／裏面接点型結晶シリコン太陽電池製造）、主要な太陽電池の製造工程に対して本質的な変更が一切ない場合がある（又は最小限の変更）。従って、本明細書に開示する太陽電池（i セル）に加えて M I B S を実施するために追加の加工コストが本質的に生じないことがある。

- 裏面接点型／裏面接合型エピタキシャルシリコンリフトオフ工程では、裏面接点型／裏面接合型セルの工程段階の大部分を含むテンプレート上の工程段階の完了の後に、以下の工程を行うことができる（様々な可能な工程フローの一例として提供する）：（i）太陽電池の裏面へのバックプレーン積層、（i i）エピタキシャルシリコンのリフトオフ離型境界を定めるための薄いエピタキシャルシリコン基板の離型前トレンチスクライビング、（i i i）バックプレーンに支持されたセルの機械的なリフトオフ離型と再利用可能な結晶シリコンテンプレートからの取り外し、（i v）正確なトリミングのためにかつ太陽電池に関する最終的な望ましい寸法をその関連する M I B S と合わせて確立するためのバックプレーン積層セルのレーザトリミング、（v）トレンチ隔離領域を形成するためのかつ内部太陽電池アイランドと周囲のリムダイオード領域とを定めるための太陽電池の太陽の当たる側へのナノ秒パルスレーザトリミング（又はプラズマスクライビング又は別の適切なスクライビング技術）、この段階は、アイルと対応する M I B S 領域を与える、（v i）続いて、太陽の当たる側のテクスチャ形成及びテクスチャ形成後の洗浄のようなセル加工、その後に、P E C V D による太陽の当たる側の不動態化、反射防止コーティング（A R C）層の堆積、及び必要に応じてパターン化された第 2 レベル金属化を含む最終セル金属化のような追加のセル工程段階、エピタキシャルシリコンのリフトオフ加工ではなく、開始材料の結晶シリコンウェーハを用いる場合に、再利用可能なテンプレート、多孔質シリコン、エピタキシャルシリコン、すなわち、離型工程を除いて、工程フローは上述のフローにかなり類似している。エピタキシャルシリコンのリフトオフ加工を用いて作られた太陽電池に対する上述の工程フローでは、トレンチ隔離スクライビング工程及びツールは、離型前のトレンチスクライビング及び／又は離型後のバックプレーン積層の太陽電池と M I B S 構造の正確なトリミングのために使用される工程及びツールと本質的に同じ場合がある。

- レーザスクライビングのトレンチ隔離工程は、結晶シリコン層全体を貫通してバックプレーンで実質的に止まる半導体層内の半導体貫通トレンチを完成させるために行うことができ（例えば、ナノ秒パルスのレーザ源を用いて）、このようにして、n 型ベースと p + エミッタの太陽電池を仮定した場合に、M I B S ダイオードのための絶縁された n 型のシリコンリム領域と太陽電池のための n 型シリコンアイランドエリアとが形成される（裏面接点型／裏面接合型 I B C 太陽電池に対して共通のドーピングタイプ）。

#### 【0176】

全直列接続のセルでは、隣接する直列接続コラム間の横 M 2 コネクタを流れる電流のために、十分に低いか又は無視することができる抵抗損をもたらす M 2 セル金属化設計を使用しなければならない。横 M 2 ジャンパ又はコネクタ（これらは、パターン化された M 2 層と合わせて形成される）は、i セルの隣接するコラム同士を電氣的に直列に相互接続するために使用する。

#### 【0177】

図 45 は、4 x 4 アレイのサブセルを 2 x 8 の混成並列設計に接続された i セルの上面図である。上述のように、本発明の開示の太陽電池は、廉価（\$ 0.01 / W p）な遮光管理スイッチ（バイパススイッチ）と共に廉価な高効率又は高電力送出効率（例えば、> 98%）の M P P T D C / D C バックコンバータ／電力オブティマイザーの使用を可

10

20

30

40

50

能にする遥かに少ない電流をもたらす。図 4 6 は、本発明の開示の内容に従って M P P T D C / D C バックコンバータ / 電力オプティマイザーを利用し、その結果、低コスト、分散型、埋込式のスマートモジュール電力エレクトロニクス方式を提供する図 4 5 の i セルを示している。

#### 【 0 1 7 8 】

図 4 7 は、本発明の開示の内容に従って M P P T D C / D C バックコンバータ / 電力オプティマイザーを利用するミニセル又はアイルと全周囲閉ループリムダイオード ( p n 接合ダイオード又はショットキー障壁ダイオード ) とを有する M I B S 対応太陽電池 ( i セル ) の太陽の当たる側の眺めで図 4 4 A のセルを示している。図 4 7 の太陽電池は、分散型 M I B S を有する 1 つの例示的实施形態である。

10

#### 【 0 1 7 9 】

分散型遮光管理のための i セルと個別バイパススイッチの組合せ対 i セルと分散型 M I B S の組合せ対 i セルと個別バイパススイッチと分散型 M I B S の組合せに関する考察を詳細に以下に説明する。i セルを有する P V モジュールのための分散型遮光管理では、以下のうちの 1 つを使用することができる。

- 各 i セル ( バスバーを横切る ) に対して 1 つの個別バイパススイッチ ( 例えば、ショットキー障壁整流器又は S B R ) 。
- 各 i セルに対して分散型 M I B S ( 例えば、各アイル又はサブセルに対してモノリシックに集積された S B R ) 。
- 上記 1 と 2 の組合せ、すなわち、各 i セルに対して分散型 M I B S と 1 つの個別バイパスダイオード。

20

#### 【 0 1 8 0 】

i セルに対して 1 つの個別構成要素を使用する場合に、バイパスされた遮光 i セルの電力散逸は、順方向バイアスされたバイパススイッチの電力散逸である。例えば、 $V_f = 0.35 \text{ V}$  の S B R に対して、 $2 \times 8 \text{ H P S}$  ( 混成の並列 / 直列 ) 構成の  $I_{mp} = 1.16 \text{ A}$  の i セルを使用する場合、遮光された i セルの電力散逸  $= 1.16 \text{ A} \times 0.35 \text{ V} = 0.406 \text{ W}$  である。遮光された i セルに関するこの電力散逸は、非遮光の i セルの発電量の約 8 % であり、従って、遮光セルのためにバイパスダイオードが作動する時に相対的に小さい電力散逸になる。

#### 【 0 1 8 1 】

30

i セルに対して分散型 M I B S を使用するだけの場合に、バイパスされた遮光 i セルの電力散逸は、順方向バイアスされた M I B S デバイスの電力散逸である。例えば、各々が  $V_f = 0.35 \text{ V}$  の分散型 M I B S の S B R に対して、 $2 \times 8 \text{ H P S}$  ( 混成の並列 / 直列 ) 構成の  $I_{mp} = 1.16 \text{ A}$  の i セルを使用する場合、遮光された i セルの電力散逸  $= 1.16 \text{ A} \times 0.35 \text{ V} \times 8 = 0.406 \times 8 = 3.25 \text{ W}$  である。遮光 i セル + M I B S に関するこの電力散逸は、非遮光の i セルの発電量の約 62 % である。

#### 【 0 1 8 2 】

i セル、分散型 M I B S ( すなわち、i セルのアイル又はサブセル当たりショットキー障壁整流器、S B R のような 1 つのバイパススイッチ ) 及び 1 つの個別バイパススイッチ ( 例えば、1 つの S B R ) の組合せは、i セル当たり唯 1 つの個別バイパススイッチ又は唯 1 つの分散型 M I B S を使用する場合と比較すると、場合によってはセル及びモジュールの信頼性及び故障許容範囲に関して利益を提供することがある。例えば、分散型 M I B S に対しては、半田接合部及び外付け個別構成要素の故障が一切ない。分散型 M I B S ダイオードは、i セルと共にモノリシックに製造することができ、i セルと同じ信頼性を有することができる。個別バイパススイッチは、完全に遮光され / バイパスされた i セルに対する電力散逸をより低減するが、一方では真の耐故障性を提供する ( i セルの個別バイパススイッチの場合に ) 。分散型遮光管理の統合については、i セルと 1 つの個別バイパスダイオードと分散型 M I B S という組合せは、真に故障に強く高性能の分散型 P V モジュール遮光管理を提供し、全体的な P V システムの信頼性、耐故障性、低電力散逸の遮光管理と電力回収機能の改善とを統合する。

40

50

## 【 0 1 8 3 】

P V モジュールの電力回収改善を目的として、 $i$  セル、分散型 M I B S、及び M P P T D C / D C 電力オプティマイザという組合せ対  $i$  セル、個別遮光管理バイパススイッチ、及び M P P T D C / D C 電力オプティマイザという組合せがある。

## 【 0 1 8 4 】

分散型 M P P T D C / D C ( バック ) 電力オプティマイザ ( 例えば、セル当たり又は電氣的に相互接続されたセルの群当たり に 1 つの M P P T 電力オプティマイザ ) は、太陽光モジュールの太陽電池に対して以下に概説するいくつかの可能な構成のうちの 1 つに実施することができる。

- オプション 1 :  $i$  セル ( 分散型 M I B S を持たない ) に接続されたオプティマイザ回路において、入力段又は出力段バイパススイッチを持たない M P P T D C / D C 電力オプティマイザ。場合によっては、不十分なオプションと見なされる場合がある。その理由は、完全に遮光されたセルに対して分散型遮光管理の機能が一切ないからである。

- オプション 2 :  $i$  セル ( 分散型 M I B S を持たない ) に接続されたオプティマイザ回路内に入力段又は出力段バイパススイッチ ( 例えば、S B R ) を有する M P P T D C / D C 電力オプティマイザ。

- オプション 3 : 分散型 M I B S を有する  $i$  セルに接続されたオプティマイザ回路内に入力段又は出力段バイパススイッチを持たない M P P T D C / D C 電力オプティマイザ。

- オプション 4 : 分散型 M I B S を有する  $i$  セルに接続されたオプティマイザ回路内に入力段又は出力段バイパススイッチを有する M P P T D C / D C 電力オプティマイザ。場合によっては、最も望ましいオプションと見なされることがある。これは、分散型 M P P T の電力回収、遮光管理、耐故障性を提供する。

## 【 0 1 8 5 】

太陽電池 ( 例えば、 $i$  セル ) が相対的に一様に遮光されて、減少した太陽放射が  $i$  セルの面積全体を通して相対的に一様である場合は ( すなわち、 $i$  セル中の全サブセル又はアイルが実質的に類似なレベルの電力又は電流を作り出すことができる )、上述のオプション 1 ~ 4 は、全て影響を受けた ( 遮光された )  $i$  セルから同様の電力回収をもたらす。

## 【 0 1 8 6 】

太陽電池 ( 例えば、 $i$  セル ) のごく一部分が遮光される場合、例えば、 $i$  セル内のサブセルの部分集合に影響を及ぼすが、残りのサブセルは遮光されずに完全な太陽放射を受ける場合に、オプション 3 及び 4 ( 分散型 M I B S を有する  $i$  セルを有する構成 ) は、オプション 1 及び 2 ( 分散型 M I B S を持たない  $i$  セルを有する構成 ) よりも高い電力回収をもたらす。オプション 3 及び 4 は、遮光されない / 影響を受けない直列接続のアイルによって生成される電力 ( M I B S 作動による遮光された直列接続のアイルの電力散逸分を差し引いたもの ) を回収する。

## 【 0 1 8 7 】

上述の例示的实施形態の説明は、特許請求する主題を当業者が製造又は使用することを可能にするために提供したものである。当業者には、これらの実施形態に対する様々な修正が直ちに明らかになり、本明細書に定める一般原理を革新的な能力を使用することなく他の実施形態に適用することができるであろう。すなわち、特許請求する主題は、本明細書に示す実施形態に限定されるように意図しておらず、本明細書に開示した原理及び新しい特徴と矛盾しない最も広い範囲と調和するものとする。

## 【 符号の説明 】

## 【 0 1 8 8 】

C 1 M P P T 切り換え制御出力  
C<sub>IN</sub> 入力段コンデンサ  
I 1 M P P T サンプル及びホールド入力  
I<sub>IN</sub> 入力電流  
V<sub>IN</sub> 入力電圧

10

20

30

40

50



【図 1 A】

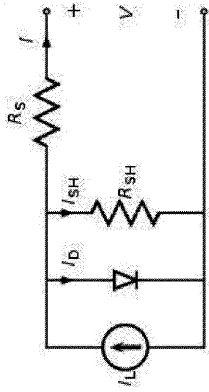


Fig. 1A

【図 1 B】

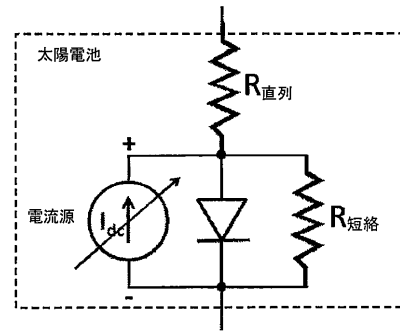


Fig. 1B

【図 2 A】

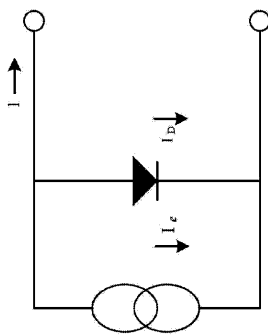


Fig. 2A

【図 2 B】

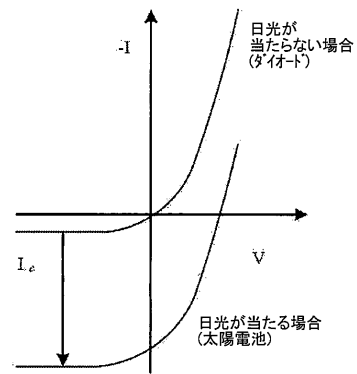


Fig. 2B

【図 3 A】

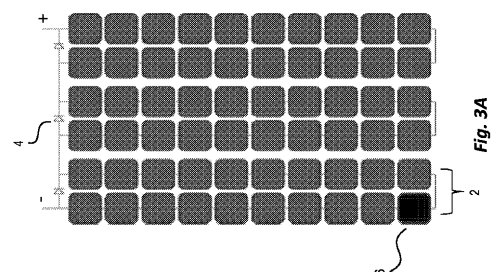
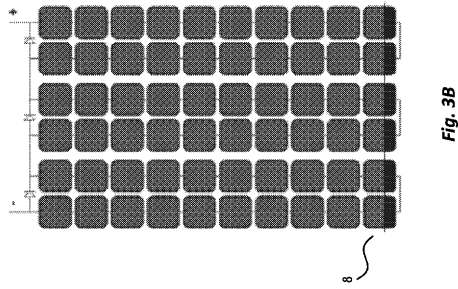
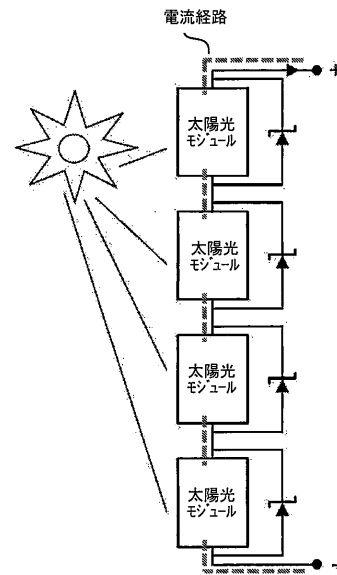


Fig. 3A

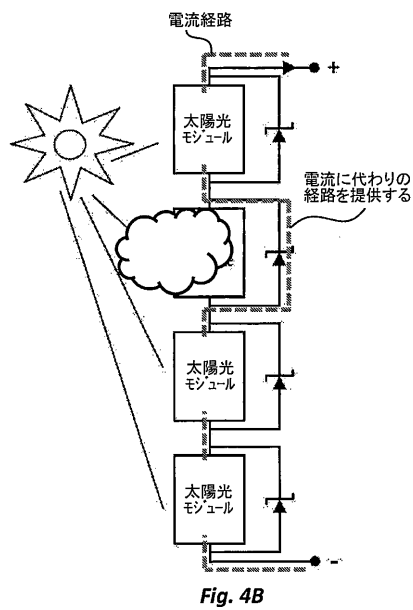
【図 3 B】



【図 4 A】



【図 4 B】



【図 5】

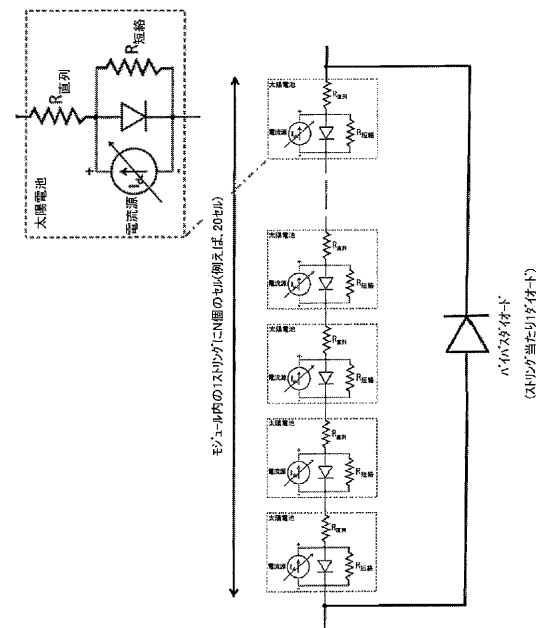


Fig. 5

【図 6】

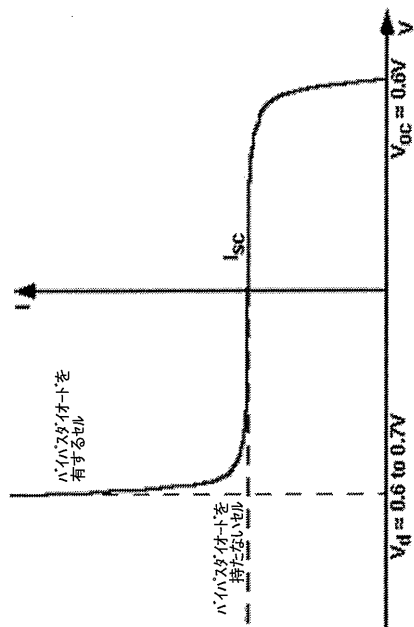


Fig. 6

【図 7】

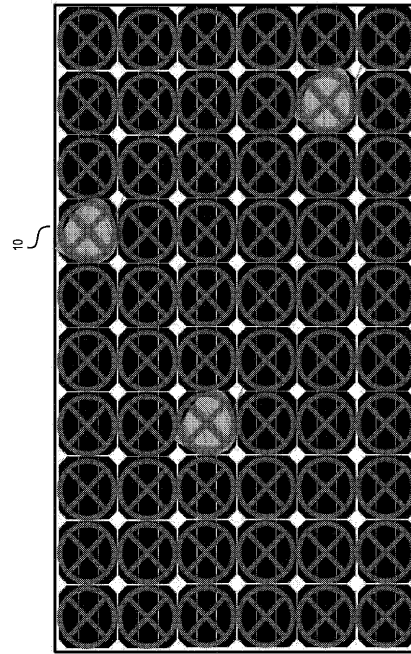


Fig. 7

【図 10】

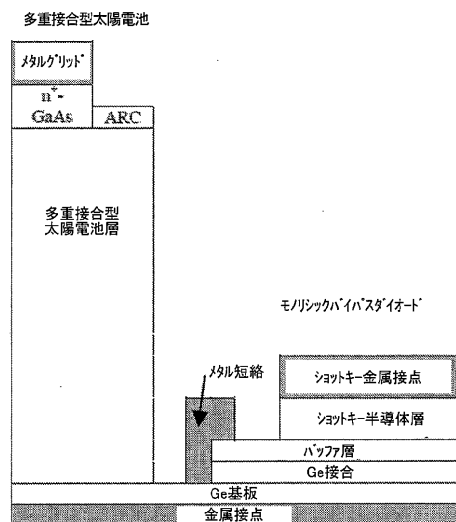


Fig. 10

【図 11】

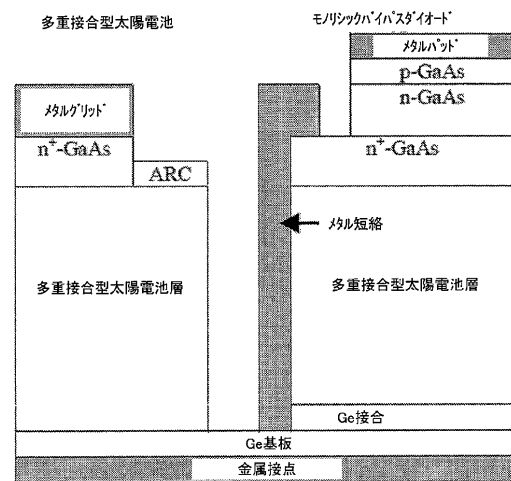
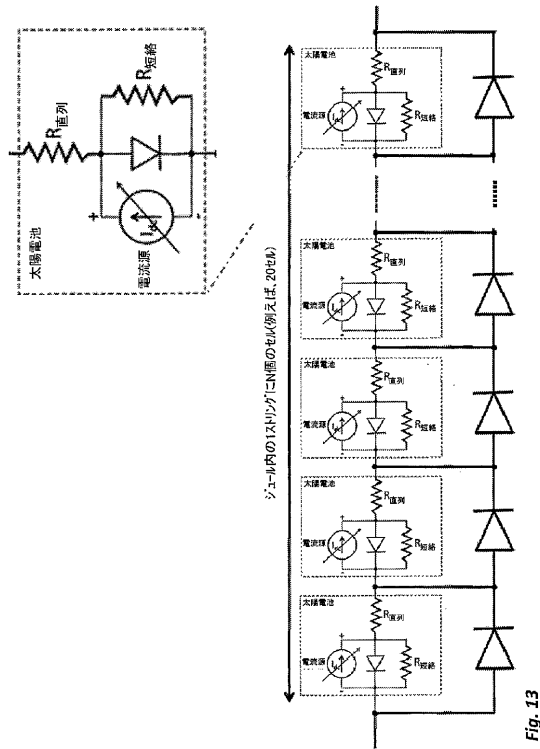
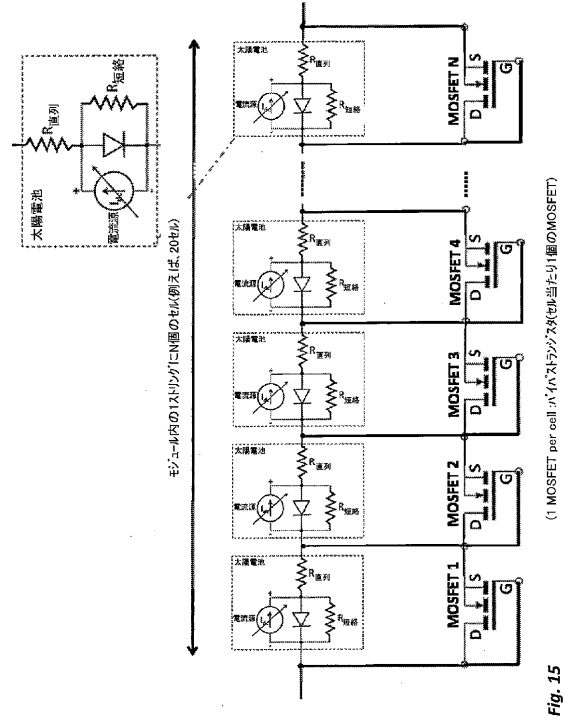


Fig. 11

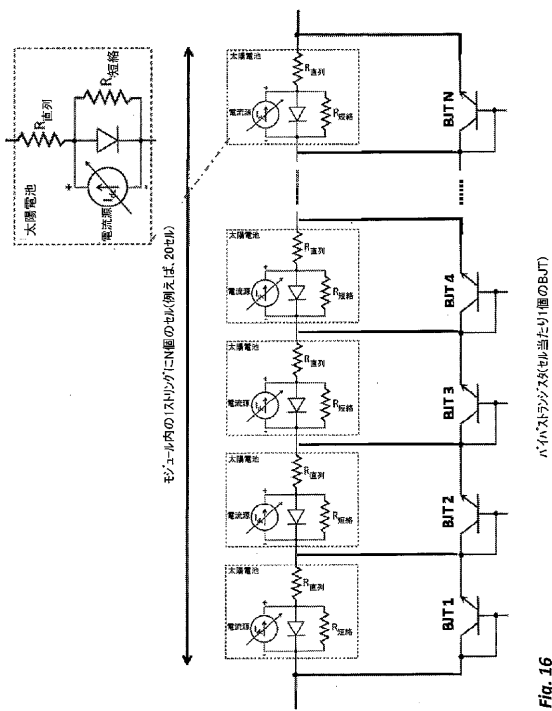
【図 13】



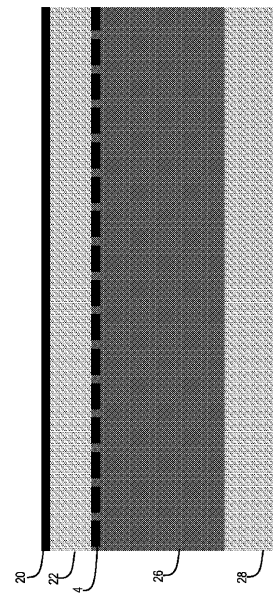
【図 15】



【図 16】



【図 17】



【図 18】

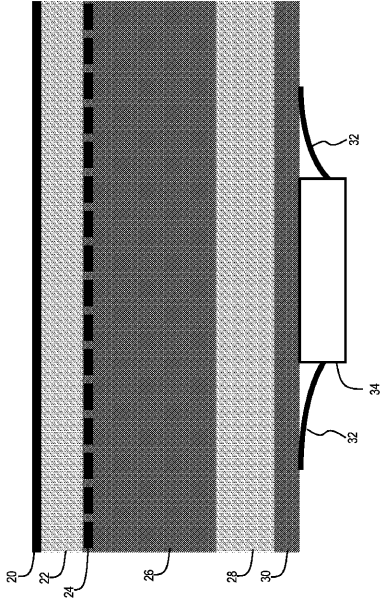


Fig. 18

【図 19】

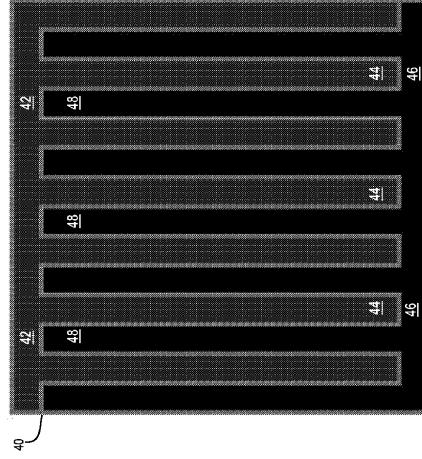


Fig. 19

【図 20】

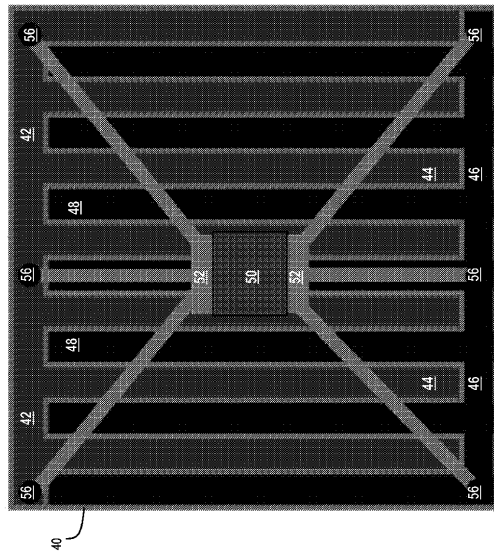


Fig. 20

【図 21】

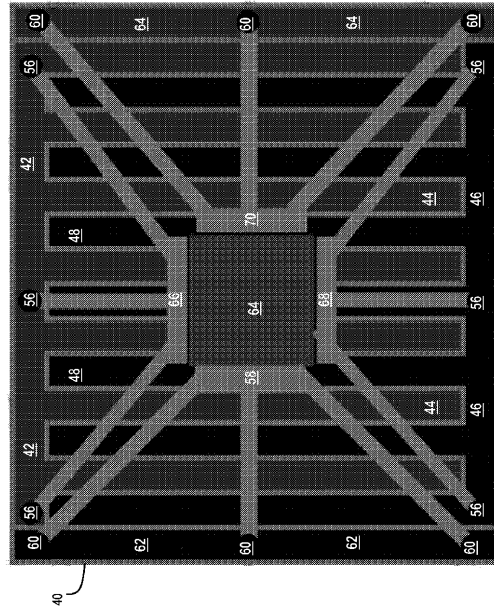


Fig. 21

【図 23】

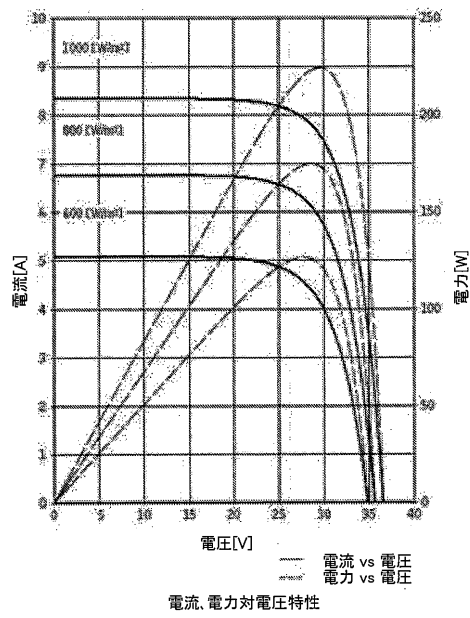


Fig. 23

【図 24】

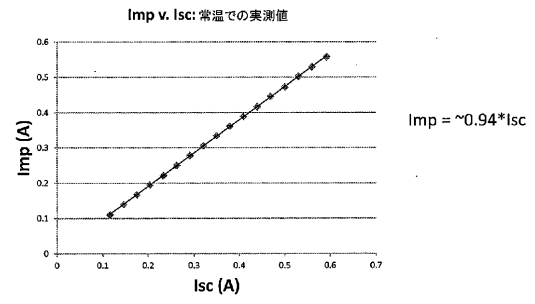


Fig. 24

【図 25】

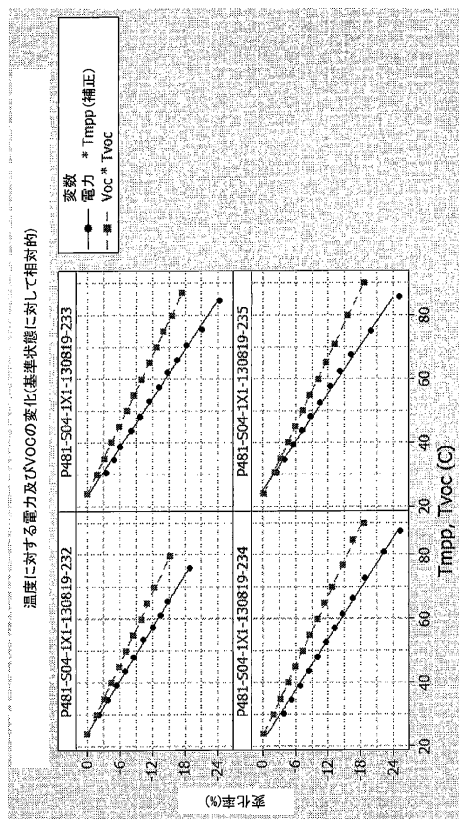


Fig. 25

【図 26】

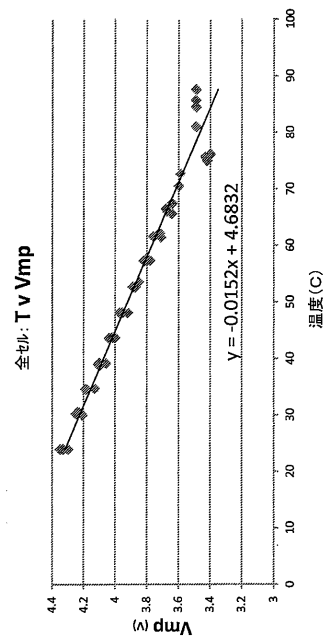
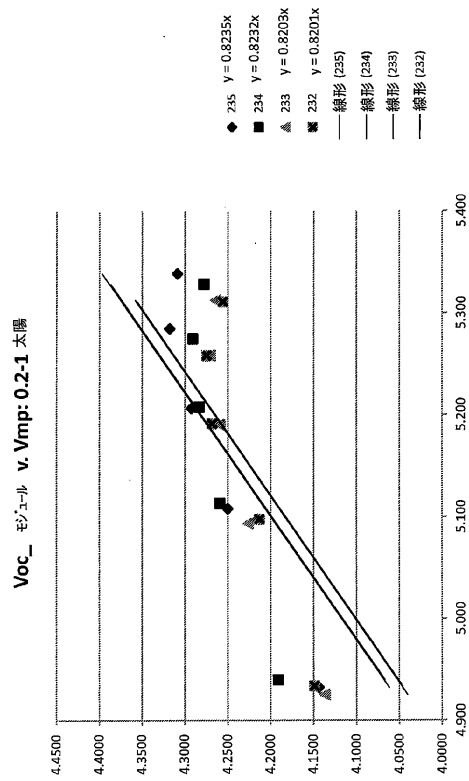


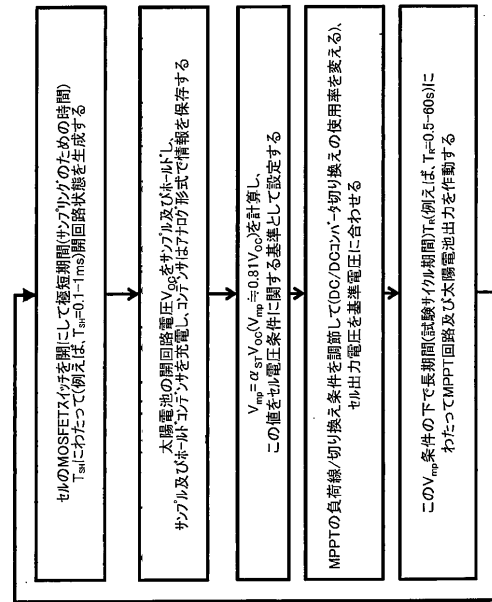
Fig. 26

【 図 2 7 】



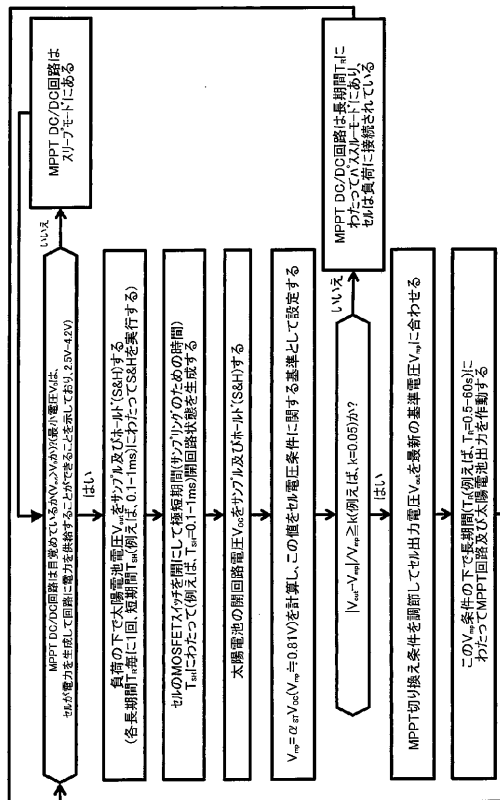
**Fig. 27**

【 図 2 8 】



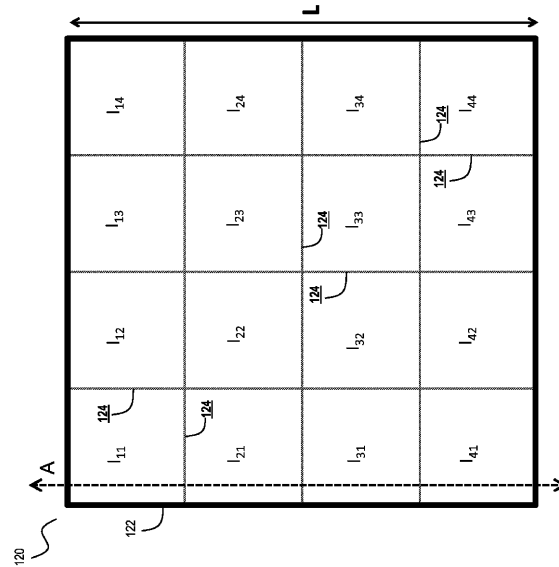
**Fig. 28**

【 図 2 9 】



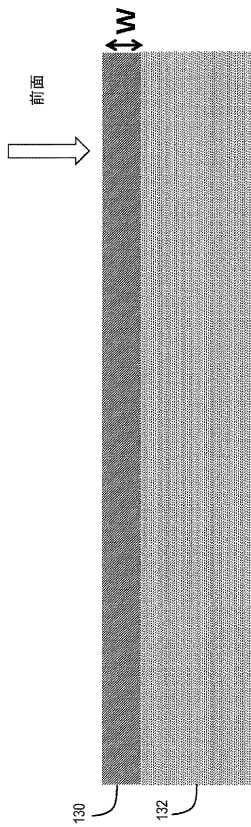
**Fig. 29**

【 図 4 0 】



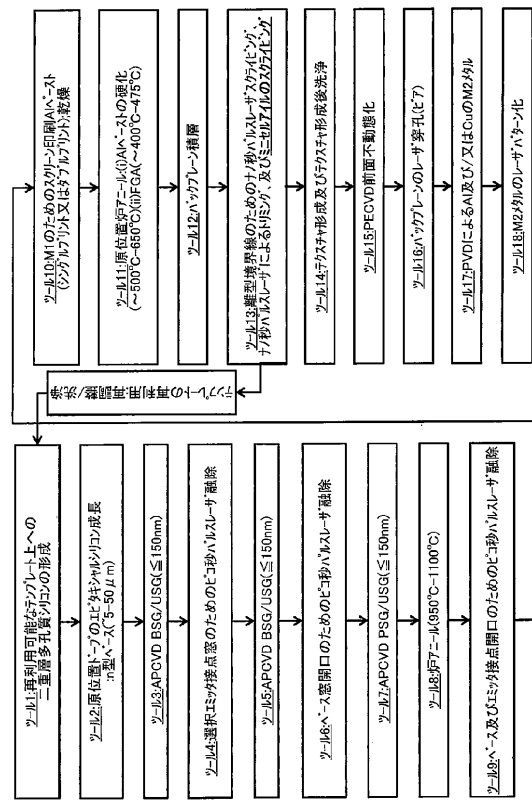
**Fig. 40**

【 図 4 1 A 】



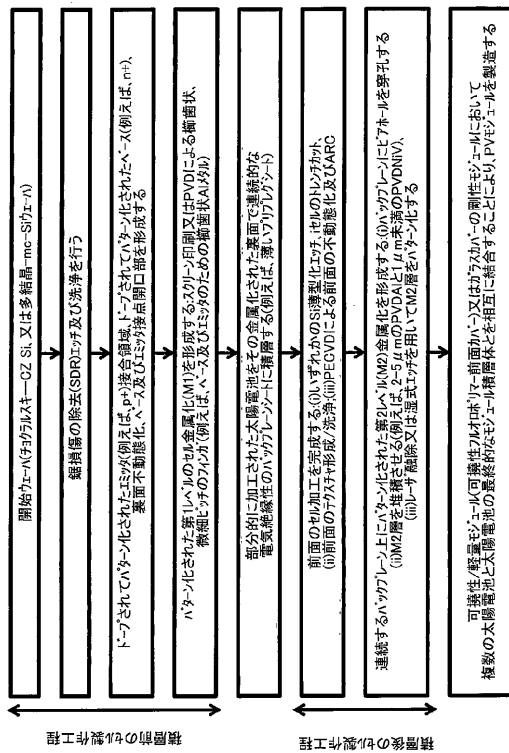
**Fig. 41A**

【 図 4 2 】



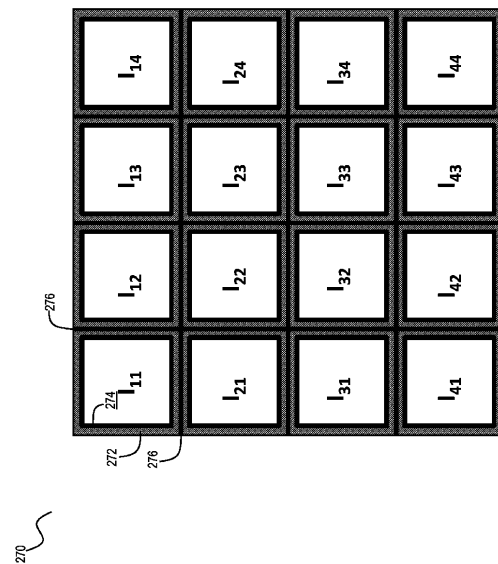
**Fig. 42**

【 図 4 3 】



**Fig. 43**

【 図 4 4 A 】



**Fig. 44A**



【図 45】

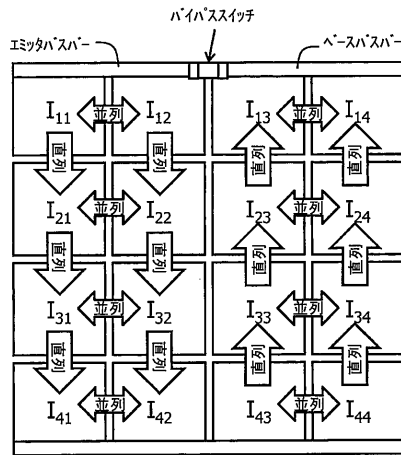


Fig. 45

【図 46】

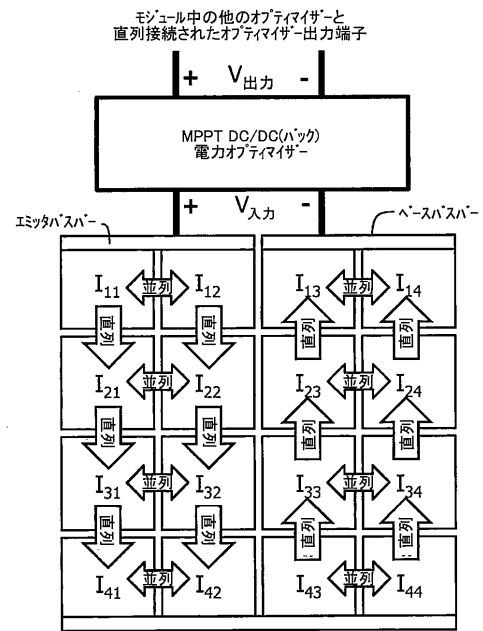


Fig. 46

【図 8】

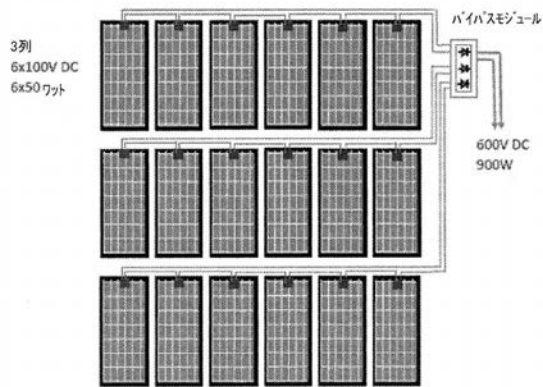


Fig. 8

【図 9】

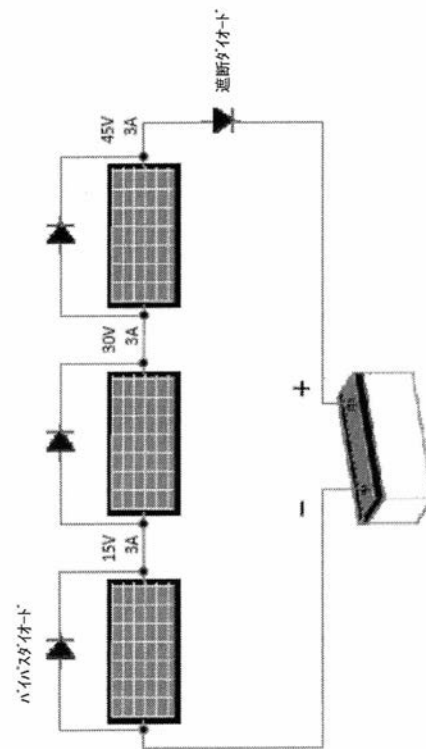


Fig. 9

【図 1 2】

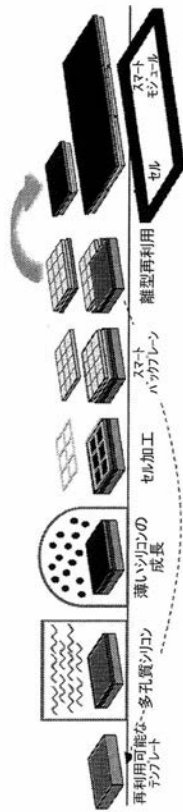


Fig. 12

【図 2 2】

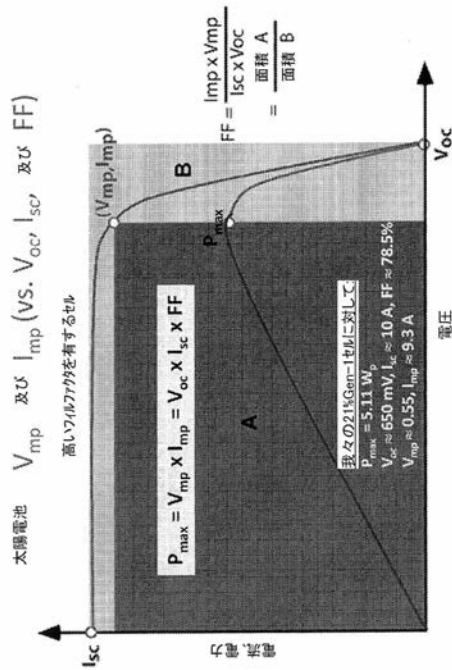


Fig. 22

【図 1 4】

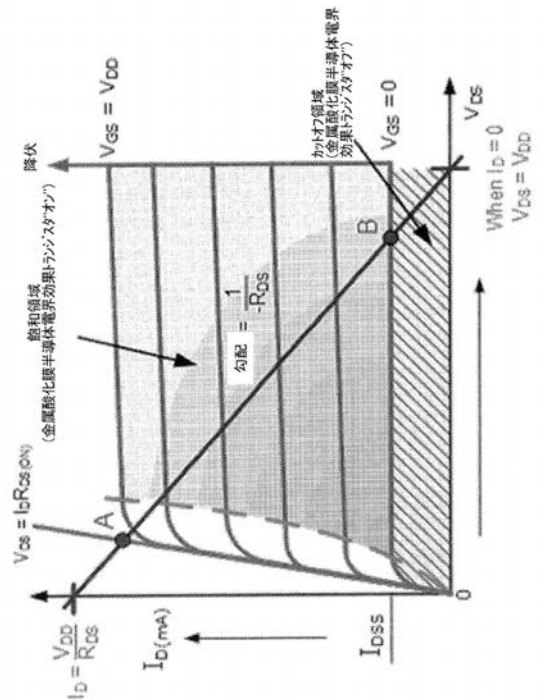


Fig. 14

【図 3 0】

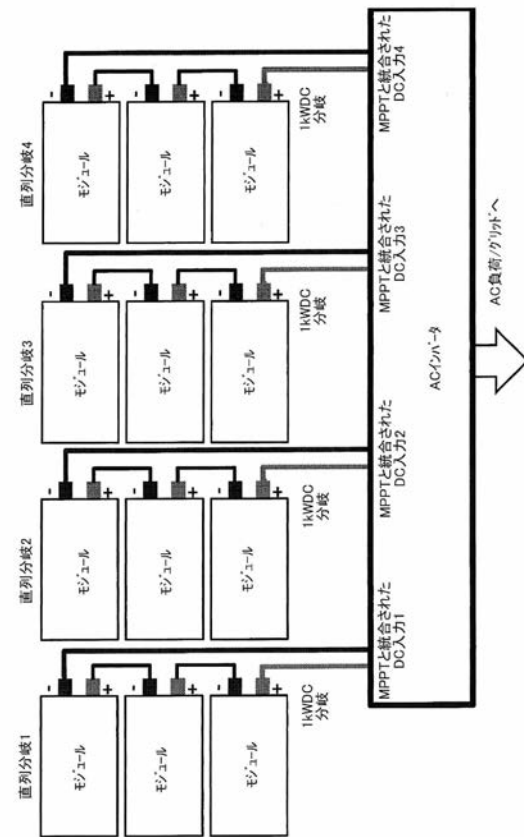


Fig. 30

【図 3 1】

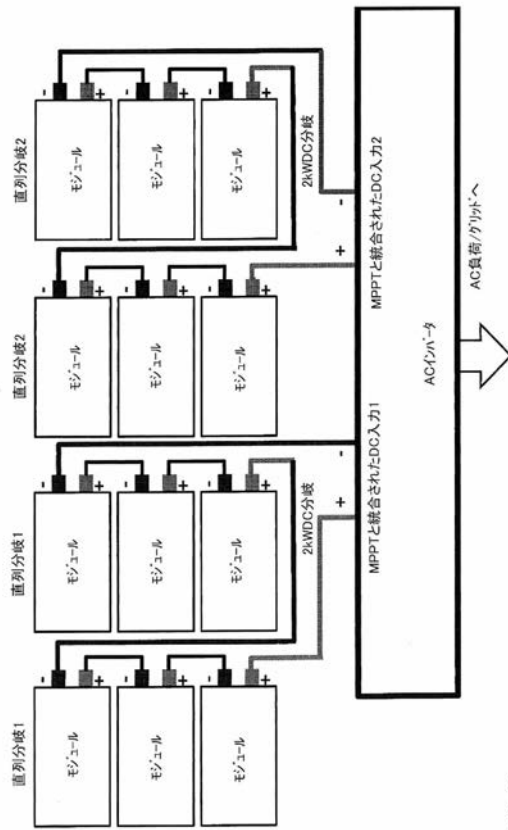


Fig. 31

【図 3 2 A】

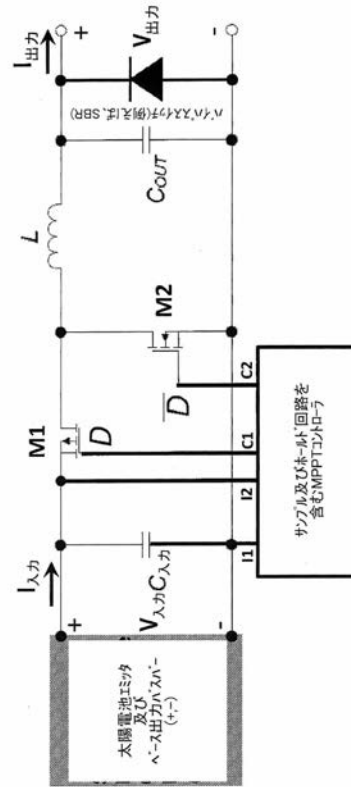


Fig. 32A

【図 3 2 B】

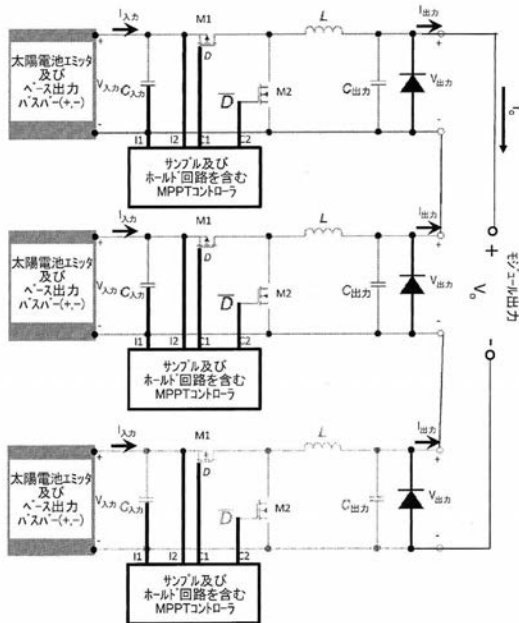


Fig. 32B

【図 3 3 A】

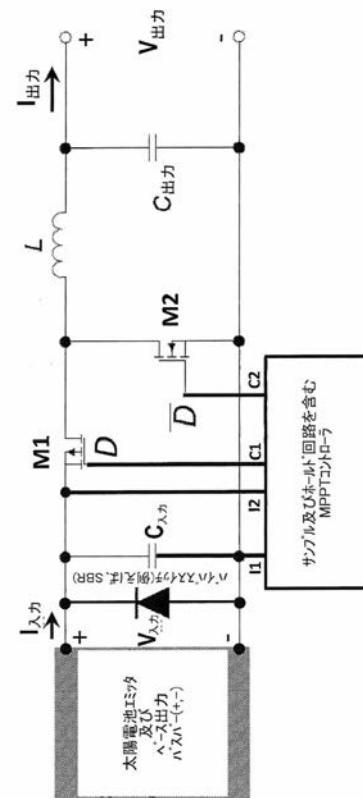


Fig. 33A

【図 3 3 B】

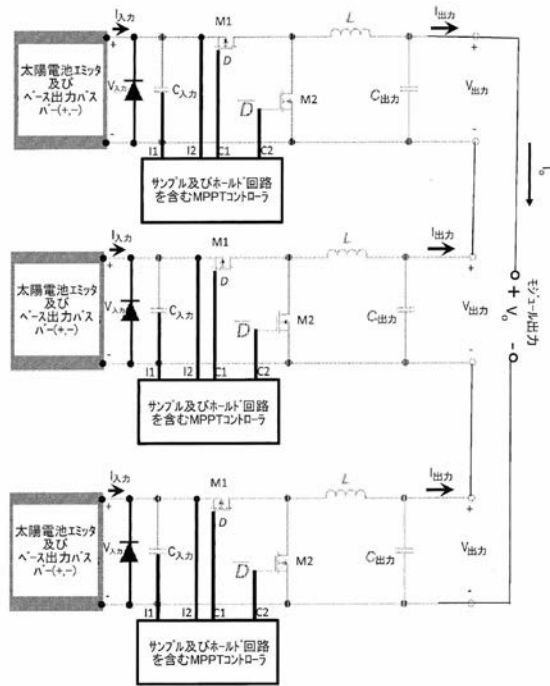


Fig. 33B

【図 3 4 A】

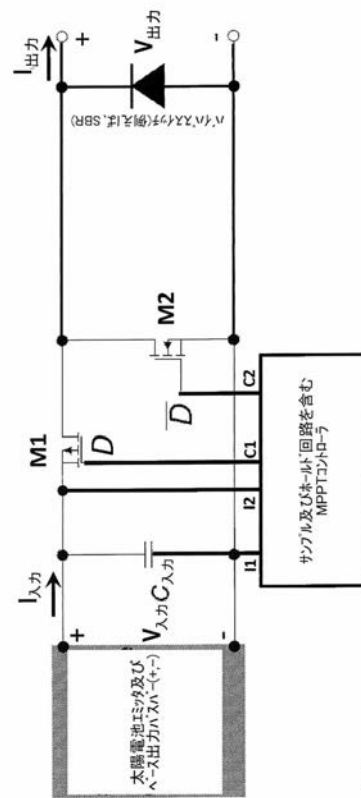


Fig. 34A

【図 3 4 B】

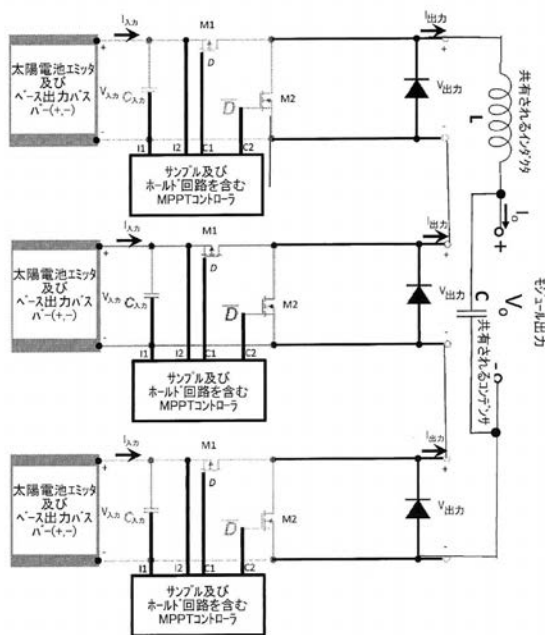


Fig. 34B

【図 3 5 A】

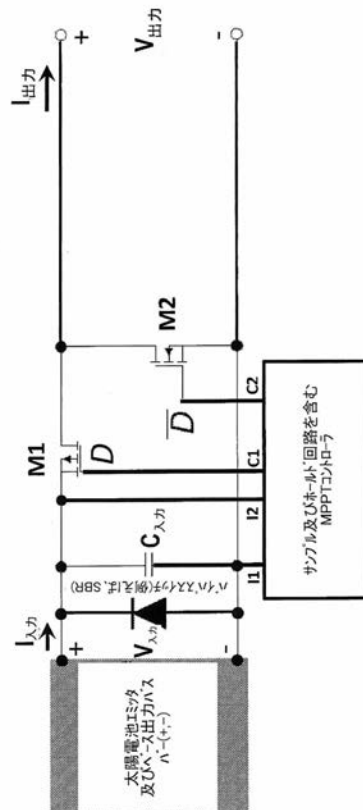


Fig. 35A

【図 35 B】

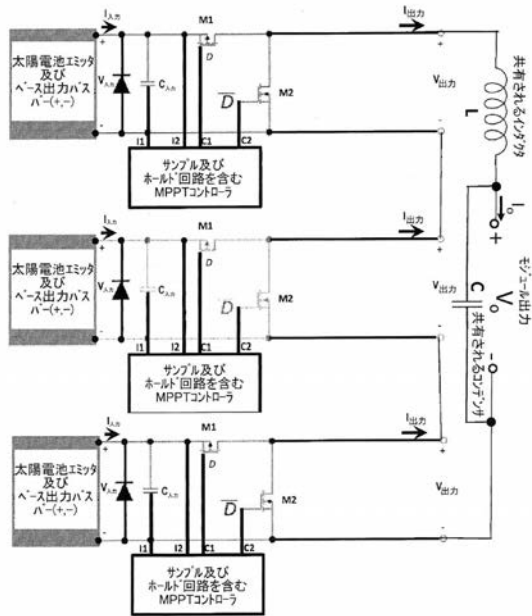


Fig. 35B

【図 36 A】

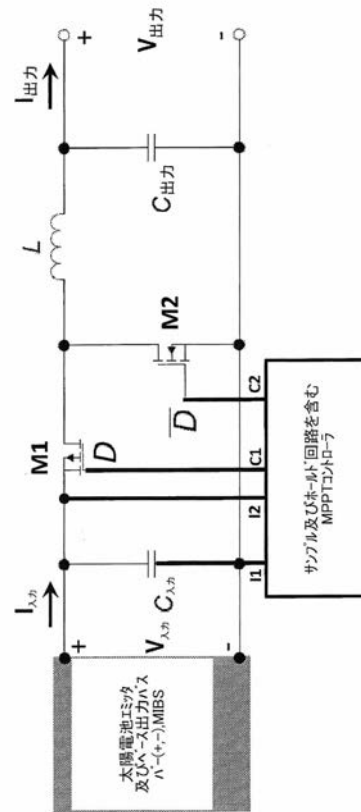


Fig. 36A

【図 36 B】

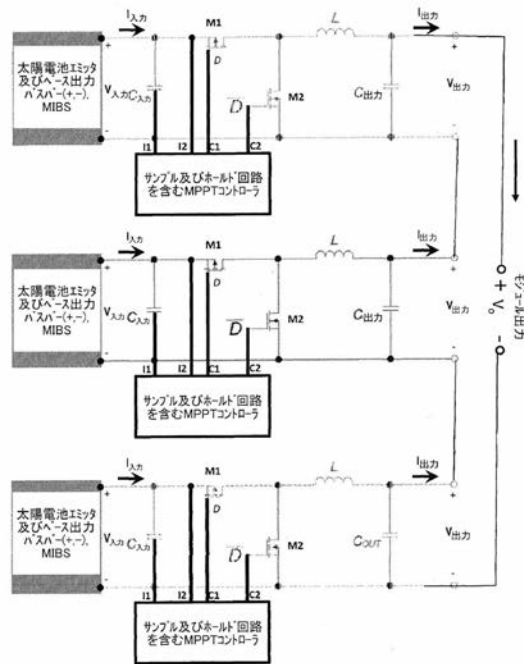


Fig. 36B

【図 37 A】

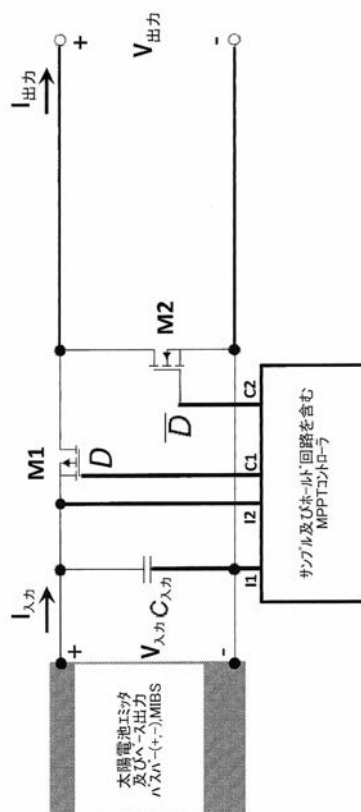


Fig. 37A

【図 37 B】

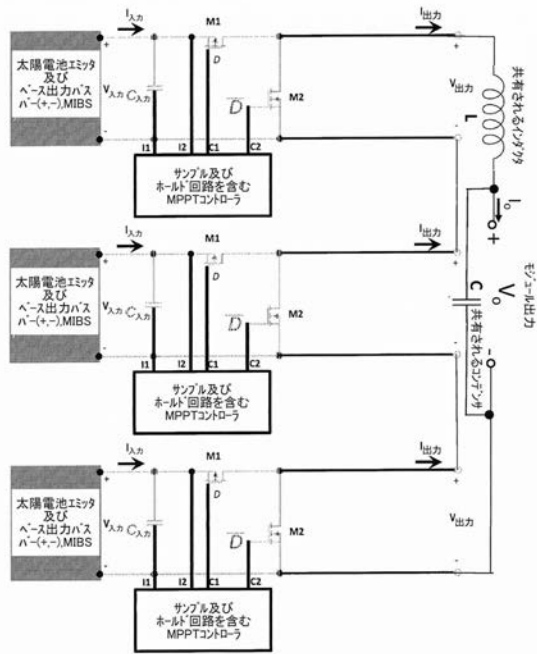


Fig. 37B

【図 38】

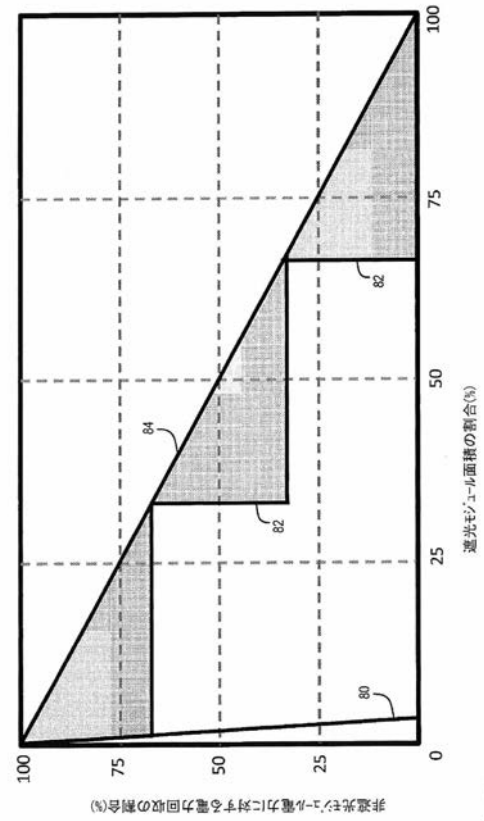


Fig. 38

【図 39】

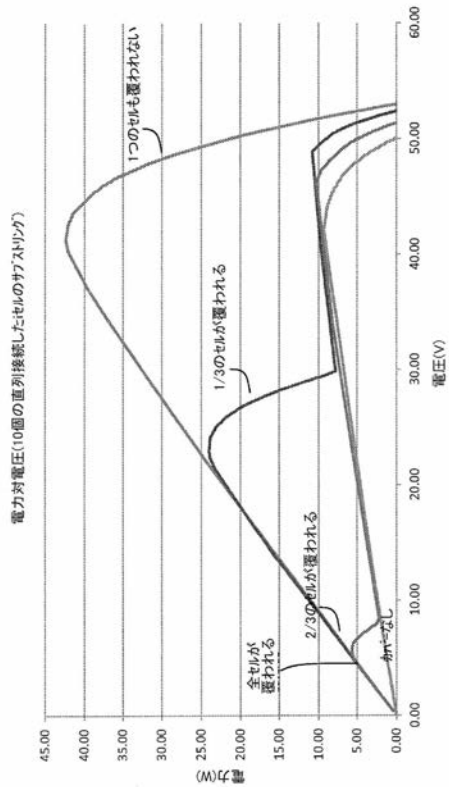


Fig. 39

【図 41 B】

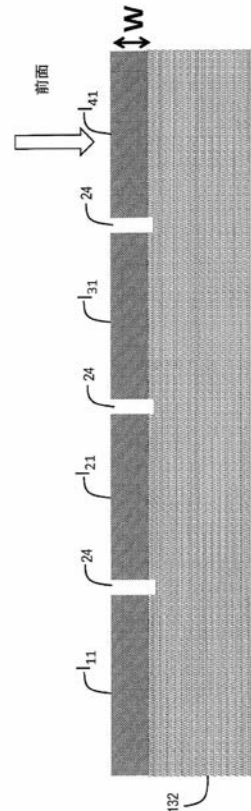


Fig. 41B

【図 45B】

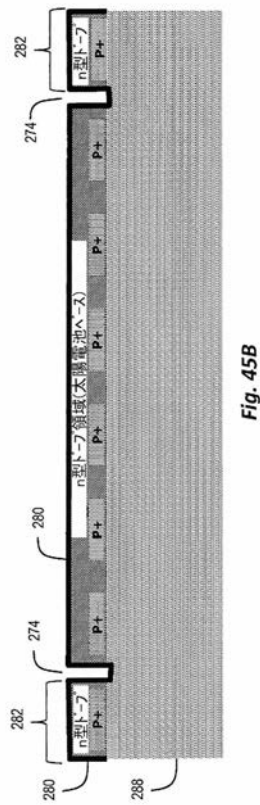


Fig. 45B

【図 45C】

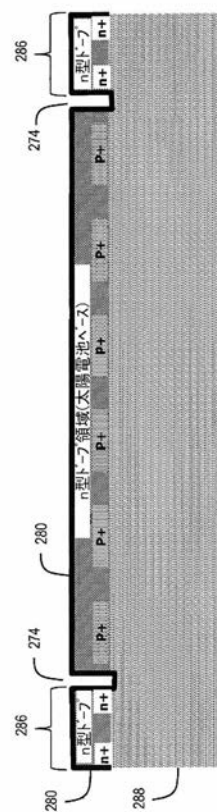


Fig. 45C

【図 47】

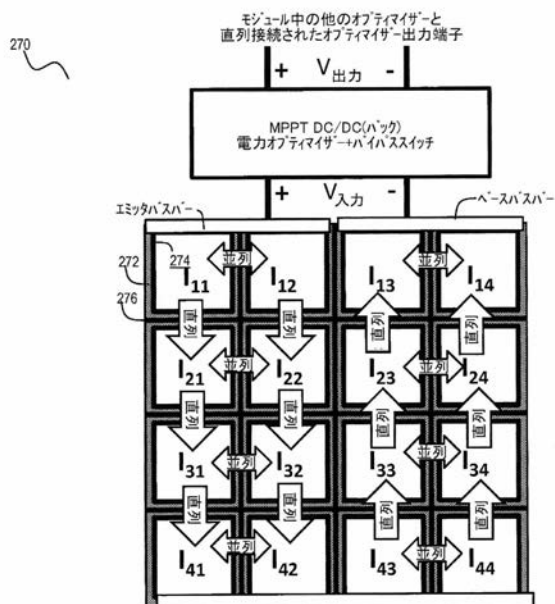




Fig. 47

## 【 国際調査報告 】

<b>INTERNATIONAL SEARCH REPORT</b>		International application No. <b>PCT/US2014/034057</b>
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<b>H01L 31/042(2006.01)i, H01L 31/04(2006.01)i</b>		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01L 31/042; H02J 7/35; G05F 3/02; H01L 31/18; G05F 1/67; H02J 7/00; H01L 31/00		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & keywords: solar cell, bypass switch, power optimizer, pass-through mode, switching mode		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2011-106902 A2 (FLISOM AG.) 09 September 2011 See pages 19-26; and figures 1-4.	1-4, 9-18, 23
Y		5-8, 19-22
A		24-57
Y	US 2010-0224239 A1 (PAUL R. SHARPS et al.) 09 September 2010 See paragraph [0023]; and figure 1.	5-8, 19-22
A	WO 2011-163437 A2 (MASSACHUSETTS INSTITUTE OF TECHNOLOGY et al.) 29 December 2011 See paragraphs [0061]-[0215]; and figures 7a-32b.	1-57
A	US 2011-0068637 A1 (FOUAD KIAMILEV et al.) 24 March 2011 See paragraphs [0046]-[0062]; and figures 3-6.	1-57
A	US 2004-0021445 A1 (BRENT EARLE HARRIS) 05 February 2004 See paragraphs [0026]-[0038]; and figure 3.	1-57
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 26 September 2014 (26.09.2014)		Date of mailing of the international search report <b>26 September 2014 (26.09.2014)</b>
Name and mailing address of the ISA/KR  International Application Division Korean Intellectual Property Office 189 Cheongsu-ro, Seo-gu, Daejeon Metropolitan City, 302-701, Republic of Korea Facsimile No. +82-42-472-7140		Authorized officer  KIM, Do Weon  Telephone No. +82-42-481-5560 



**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No.

**PCT/US2014/034057**

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 2011-106902 A2	09/09/2011	EP 2543081 A2 WO 2011-106902 A3	09/01/2013 18/05/2012
US 2010-0224239 A1	09/09/2010	AT 410789 T AU 2002-365270 A1 DE 10297371 T5 DE 60229279 D1 EP 1440480 A2 EP 1440480 B1 EP 2017894 A2 JP 04119844 B2 JP 2005-514763 A US 2003-0075215 A1 US 2003-0140962 A1 US 2004-0149331 A1 US 2004-0163698 A1 US 2006-0042684 A1 US 6680432 B2 US 6864414 B2 US 7592538 B2 US 7759572 B2 US 8263855 B2 WO 2003-054926 A2 WO 2003-054926 A3	15/10/2008 09/07/2003 19/05/2005 20/11/2008 28/07/2004 08/10/2008 21/01/2009 16/07/2008 19/05/2005 24/04/2003 31/07/2003 05/08/2004 26/08/2004 02/03/2006 20/01/2004 08/03/2005 22/09/2009 20/07/2010 11/09/2012 03/07/2003 25/03/2004
WO 2011-163437 A2	29/12/2011	US 2013-0221753 A1 WO 2011-163437 A3	29/08/2013 19/04/2012
US 2011-0068637 A1	24/03/2011	US 2010-0002470 A1 US 8093872 B2 US 8093873 B2 WO 2010-003039 A2 WO 2010-003039 A3	07/01/2010 10/01/2012 10/01/2012 07/01/2010 03/06/2010
US 2004-0021445 A1	05/02/2004	US 7087332 B2	08/08/2006

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(74)代理人 100109335

弁理士 上杉 浩

(74)代理人 100120525

弁理士 近藤 直樹

(72)発明者 モスレヒ メールダッド エム

アメリカ合衆国 カリフォルニア州 94024 ロス アルトス スタンレー アベニュー 956

Fターム(参考) 5F151 AA02 CB18 DA10 FA06 FA13 FA14 FA15 GA04 JA03 JA04  
JA05 JA06 KA03 KA04  
5H420 BB03 BB15 CC03 CC09 EA16 EB04 EB11 EB26 EB37 EB39  
FF03 FF04 FF06 FF22