

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 21 年 12 月 24 日 (2009.12.24)

【公開番号】特開 2008-263258 (P2008-263258A)

【公開日】平成 20 年 10 月 30 日 (2008.10.30)

【年通号数】公開・登録公報 2008-043

【出願番号】特願 2007-102454 (P2007-102454)

【国際特許分類】

H 0 3 M 3/02 (2006.01)

【F I】

H 0 3 M 3/02

【手続補正書】

【提出日】平成 21 年 11 月 11 日 (2009.11.11)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力される信号を積分する積分器と、

上記積分された信号を所定の量子化数で量子化して、量子化結果信号を出力する量子化回路と、

上記量子化結果信号に基づいて D A 変換結果のアナログ信号を出力する D A 変換回路とを備えたデルタシグマ変調回路において、

上記量子化回路はさらに、上記積分された信号に基づいて、上記積分器が発振状態であることを検出し、発振検出信号を出力する発振検出回路を備え、

上記デルタシグマ変調回路はさらに、上記発振検出信号に基づいて、上記積分器をリセットするリセット回路を備えたことを特徴とするデルタシグマ変調回路。

【請求項 2】

上記量子化回路は、上記量子化数のための複数の量子化器を備え、

上記発振検出回路は、

上記積分された信号が過大しきい値である第 1 のしきい値以上であることを検出して過大検出信号を出力する過大検出用量子化器と、

上記積分された信号が過小しきい値である第 2 のしきい値未満であることを検出して過小検出信号を出力する過小検出用量子化器と、

上記過大検出信号及び上記過小検出信号に基づいて上記発振検出信号を発生する信号発生回路とを備えたことを特徴とする請求項 1 記載のデルタシグマ変調回路。

【請求項 3】

上記リセット回路は、上記積分器の積分キャパシタの電荷を放電させることを特徴とする請求項 1 又は 2 記載のデルタシグマ変調回路。

【請求項 4】

上記発振検出信号に基づいて、上記積分器の演算増幅器をスリープ状態にすることを特徴とする請求項 1 乃至 3 のうちのいずれか 1 つに記載のデルタシグマ変調回路。

【請求項 5】

上記発振検出信号に基づいて、上記積分器のサンプリングキャパシタの電荷を放電させることを特徴とする請求項 1 乃至 4 のうちのいずれか 1 つに記載のデルタシグマ変調回路。

。

【請求項 6】

上記発振検出信号に基づいて、上記 D A 変換回路のサンプリングキャパシタの電荷を放電させることを特徴とする請求項 1 乃至 5 のうちのいずれか 1 つに記載のデルタシグマ変調回路。

【請求項 7】

入力信号に対してデルタシグマ A D 変換を行うデルタシグマ A D 変換装置において、請求項 1 乃至 6 のうちのいずれか 1 つに記載のデルタシグマ変調回路を備えたことを特徴とするデルタシグマ A D 変換装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

第 1 の発明に係るデルタシグマ A D 変換装置は、
入力される信号を積分する積分器と、
上記積分された信号を所定の量子化数で量子化して、量子化結果信号を出力する量子化回路と、

上記量子化結果信号に基づいて D A 変換結果のアナログ信号を出力する D A 変換回路とを備えたデルタシグマ変調回路において、

上記量子化回路はさらに、上記積分された信号に基づいて、上記積分器が発振状態であることを検出し、発振検出信号を出力する発振検出回路を備え、

上記デルタシグマ変調回路はさらに、上記発振検出信号に基づいて、上記積分器をリセットするリセット回路を備えたことを特徴とする。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

従って、本発明に係るデルタシグマ変調回路とこれを用いたデルタシグマ A D 変換装置によれば、想定外の強い又は弱い入力信号が入力された場合に、従来技術に比較して簡単な構成でかつ迅速に発振状態を検出することができ、すなわち、デルタシグマ変調回路内の積分器の発振状態を効率的に検出し、正常動作に復帰させることができる。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

図 1 において、量子化器付き発振検出回路 2 は、

(a) 当該デルタシグマ変調回路 100 のための所定の量子化数 N に基づく、量子化基準電圧 V_{ref1} 乃至 $V_{ref(N-1)}$ を用いた量子化処理のための $(N-1)$ 個の量子化器 $CP-1$ 乃至 $CP-(N-1)$ に加えて、過大入力しきい値 V_{refH} 以上の過大入力電圧を検出する量子化器 CPH と、過小入力しきい値 V_{refL} 未満の過小入力電圧を検出する量子化器 CPL と、

(b) ノアゲート $NOR1$ と、

(c) インバータ $INVA$ と

を備えて構成される。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0029

【補正方法】変更

【補正の内容】

【0029】

以上詳述したように、本発明に係るデルタシグマ変調回路とこれを用いたデルタシグマAD変換装置によれば、想定外の強い又は弱い入力信号が入力された場合に、従来技術と比較して簡単な構成でかつ迅速に発振状態を検出することができ、すなわち、デルタシグマ変調回路内の積分器の発振状態を効率的に検出し、正常動作に復帰させることができる。