



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년03월29일
(11) 등록번호 10-2233954
(24) 등록일자 2021년03월24일

(51) 국제특허분류(Int. Cl.)
H04L 1/00 (2006.01) H04W 88/02 (2009.01)
H04W 88/08 (2009.01)
(52) CPC특허분류
H04L 1/0057 (2013.01)
H04L 1/0052 (2013.01)
(21) 출원번호 10-2019-7023539
(22) 출원일자(국제) 2018년01월08일
심사청구일자 2019년08월09일
(85) 번역문제출일자 2019년08월09일
(65) 공개번호 10-2019-0101471
(43) 공개일자 2019년08월30일
(86) 국제출원번호 PCT/CN2018/071701
(87) 국제공개번호 WO 2018/127161
국제공개일자 2018년07월12일
(30) 우선권주장
201710012223.3 2017년01월09일 중국(CN)
201710045440.2 2017년01월22일 중국(CN)
(56) 선행기술조사문헌
3GPP R1-1611254*
KR1020150133254 A
KR1020160130471 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
상하이 랑보 커뮤니케이션 테크놀로지 컴퍼니 리미티드
중국 상하이 민항 디스트릭트 동추안 로드
넘버555 빌딩 비 룸 에이2117
(72) 발명자
장 샤오보
중국 상하이 201206 푸둥 디스트릭트 넘버.2777
이스트 진시우 로드 빌딩 36 룸 302
(74) 대리인
황의만, 황성필

전체 청구항 수 : 총 20 항

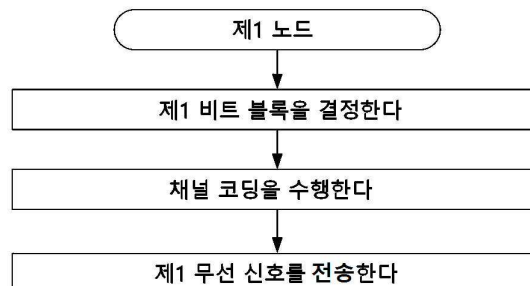
심사관 : 신유식

(54) 발명의 명칭 채널 코딩을 위해 사용된 UE와 기지국에서의 방법 및 디바이스

(57) 요약

본 개시물은 채널 코딩을 위해 사용된 사용자 및 기지국에서의 방법 및 디바이스를 개시한다. 제1 노드는 제1 비트 블록을 결정하고; 채널 인코딩을 수행하며, 제1 무선 신호를 전송한다. 이 경우 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용된다. 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들은 채널 코딩으로의 입력을 위해 사용되고, 채널 코딩 후의 출력은 제1 무선 신호를 생성하기 위해 사용된다. 채널 코딩은 폴라 코드에 기초한다. 타겟 제1 비트 타입에 의해 점유되는 서브-채널은 타겟 제1 비트 타입에 관련되는 제2 비트 블록에서의 비트들의 개수에 관련된다. 타겟 제1 비트 타입은 제1 비트 블록에 속한다. 본 개시물은 폴라 코드들의 디코딩 성과를 향상시킬 수 있고 디코딩의 복잡성을 감소시킬 수 있다.

대표도 - 도9



(52) CPC특허분류

H04L 1/0061 (2013.01)

H04W 88/02 (2013.01)

H04W 88/08 (2013.01)

명세서

청구범위

청구항 1

무선 통신을 위한 제1 노드에서의 방법에 있어서:

제1 비트 블록을 결정하는 단계;

채널 코딩을 수행하는 단계; 및

제1 무선 신호를 전송하는 단계를 포함하고,

상기 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, 상기 제1 비트 블록에서의 상기 비트들과 상기 제2 비트 블록에서의 상기 비트들은 모두 상기 채널 코딩으로의 입력을 위해 사용되고, 상기 채널 코딩 후의 출력은 상기 제1 무선 신호를 생성하기 위해 사용되며; 상기 채널 코딩은 폴라 코드(polar code)에 기초하고; 상기 채널 코딩에 대해서는, 타겟 제1 타입 비트(target first type bit)에 의해 점유되는 서브-채널이 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 비트들의 개수, 및 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 후자에 관련되고; 상기 타겟 제1 타입 비트는 상기 제1 비트 블록에 속하고, 상기 K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하고, 상기 K 제2 타입 비트들은 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 모든 비트들이고, 상기 K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해서는, 상기 주어진 제2 타입 비트를 생성하기 위해 사용되는 상기 제1 비트 블록에서의 모든 비트들이 상기 주어진 제2 타입 비트에 대응하는 상기 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성하고; 상기 K는 양의 정수인, 무선 통신을 위한 제1 노드에서의 방법.

청구항 2

제1 항에 있어서,

상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 상기 비트들의 상기 개수가 높을수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량은 더 낮아지는, 무선 통신을 위한 제1 노드에서의 방법.

청구항 3

제1 항에 있어서,

상기 K 제1 타입 비트 세트들에서의 상기 비트들의 상기 개수들의 합이 적을수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량이 더 낮아지는, 무선 통신을 위한 제1 노드에서의 방법.

청구항 4

제1 항에 있어서,

상기 K 제1 타입 비트 세트들에서의 상기 비트들의 상기 개수들의 역수들의 합이 더 클수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량은 더 낮아지는, 무선 통신을 위한 제1 노드에서의 방법.

청구항 5

제1 항에 있어서,

상기 제1 비트 블록은 제1 비트 서브-블록 및 제2 비트 서브-블록을 포함하고, 상기 제1 비트 서브-블록의 CRC 비트 블록은 상기 제2 비트 서브-블록을 생성하기 위해 사용되거나,

제1 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량보다 크고, 상기 제1 비트 블록에서의 상기 비트들은 상기 제1 비트 세

트에 속하고, 상기 제2 비트 블록에서의 상기 비트들은 상기 제2 비트 세트에 속하거나;

제1 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량은 제 2 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량보다 크고, 상기 제1 비트 블록에서의 상기 비트들의 일부분은 상기 제1 비트 세트에 속하고, {상기 제1 비트 블록에서의 상기 비트들의 다른 부분과 상기 제2 비트 블록에서의 상기 비트들}은 상기 제2 비트 세트에 속하거나,

상기 제1 비트 블록의 CRC 비트 블록은 상기 제2 비트 블록을 생성하기 위해 사용되거나,

제1 노드는 기지국이고, 상기 제1 비트 블록은 다운링크 제어 정보(DCI: downlink control information)를 포함하거나; 상기 제1 노드는 UE이고, 상기 제1 비트 블록은 업링크 제어 정보(UCI: uplink control information)를 포함하는, 무선 통신을 위한 제1 노드에서의 방법.

청구항 6

무선 통신을 위한 제2 노드에서의 방법에 있어서:

제1 무선 신호를 수신하는 단계;

채널 디코딩을 수행하는 단계; 및

제1 비트 블록을 복원하는 단계를 포함하고,

상기 채널 디코딩에 대응하는 채널 코딩은 폴라 코드에 기초하고; 상기 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고; 상기 제1 비트 블록에서의 상기 비트들과 상기 제2 비트 블록에서의 상기 비트들은 모두 상기 채널 코딩으로의 입력을 위해 사용되고, 상기 채널 코딩 후의 출력은 상기 제1 무선 신호를 생성하기 위해 사용되며; 상기 채널 코딩에 대해서는 타겟 제1 타입 비트에 의해 점유되는 서브-채널이 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 비트들의 개수 및 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 후자에 관련되고; 상기 타겟 제1 타입 비트는 상기 제1 비트 블록에 속하고, 상기 K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하며, 상기 K 제2 타입 비트들은 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 모든 비트들이고, 상기 K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해서는, 상기 주어진 제2 타입 비트를 생성하기 위해 사용되는 상기 제1 비트 블록에서의 모든 비트들이 상기 주어진 제2 타입 비트에 대응하는 상기 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성하며, 상기 K는 양의 정수인, 무선 통신을 위한 제2 노드에서의 방법.

청구항 7

제6 항에 있어서,

상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 상기 비트들의 상기 개수가 높을수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량은 더 낮아지는, 무선 통신을 위한 제2 노드에서의 방법.

청구항 8

제6 항에 있어서,

상기 K 제1 타입 비트 세트들에서의 상기 비트들의 상기 개수들의 합이 적을수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량이 더 낮아지는, 무선 통신을 위한 제2 노드에서의 방법.

청구항 9

제6 항에 있어서,

상기 K 제1 타입 비트 세트들에서의 상기 비트들의 상기 개수들의 역수들의 합이 더 클수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량은 더 낮아지는, 무선 통신을 위한 제2 노드에서의 방법.

청구항 10

제6 항에 있어서,

상기 제1 비트 블록은 제1 비트 서브-블록 및 제2 비트 서브-블록을 포함하고, 상기 제1 비트 서브-블록의 CRC 비트 블록은 상기 제2 비트 서브-블록을 생성하기 위해 사용되거나;

상기 제1 비트 블록은 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 상기 제1 비트 서브-블록의 CRC 비트 블록은 상기 제2 비트 서브-블록을 생성하기 위해 사용되며, 상기 채널 디코딩은 P 참조 값들을 결정하기 위해 사용되고, 상기 P 참조 값들은 각각 타겟 비트 그룹에서의 비트들에 대응하며, 상기 타겟 비트 그룹은 상기 제1 비트 블록에서의 상기 비트들과 상기 제2 비트 블록에서의 상기 비트들로 이루어지고, 상기 제1 비트 블록에서의 상기 비트들의 개수와 상기 제2 비트 블록에서의 상기 비트들의 개수의 합이 상기 P이고, 상기 제2 비트 블록에서의 상기 비트들에 대응하는 상기 P 참조 값들에서의 참조 값들은 상기 채널 디코딩에서 가지 치기 (pruning)를 위해 사용되며, 상기 제2 비트 서브-블록에서의 비트들에 대응하는 상기 P 참조 값들에서의 참조 값들은 상기 제1 비트 블록이 올바르게 수신되는지를 결정하기 위해 사용되고, 상기 P는 1보다 큰 양의 정수이거나;

제1 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브 채널의 채널 용량보다 크고, 상기 제1 비트 블록에서의 상기 비트들은 상기 제1 비트 세트에 속하고, 상기 제2 비트 블록에서의 상기 비트들은 상기 제2 비트 세트에 속하거나;

제1 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량보다 크고, 상기 제1 비트 블록에서의 상기 비트들의 일부분은 상기 제1 비트 세트에 속하고, 상기 제1 비트 블록에서의 상기 비트들의 다른 부분과 상기 제2 비트 블록에서의 상기 비트들은 상기 제2 비트 세트에 속하거나;

상기 제1 비트 블록의 CRC 비트 블록은 상기 제2 비트 블록을 생성하기 위해 사용되거나;

상기 제2 노드는 UE이고, 상기 제1 비트 블록은 DCI를 포함하며; 또는 상기 제2 노드는 기지국이고, 상기 제1 비트 블록은 UCI를 포함하는, 무선 통신을 위한 제2 노드에서의 방법.

청구항 11

무선 통신을 위한 제1 노드에서의 디바이스에 있어서:

제1 비트 블록을 생성하는 제1 프로세서;

채널 코딩을 수행하는 제2 프로세서; 및

제1 무선 신호를 전송하는 제1 전송기를 포함하고,

상기 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, 상기 제1 비트 블록에서의 상기 비트들과 상기 제2 비트 블록에서의 상기 비트들은 모두 상기 채널 코딩으로의 입력을 위해 사용되고, 상기 채널 코딩 후의 출력은 상기 제1 무선 신호를 생성하기 위해 사용되고; 상기 채널 코딩은 폴라 코드에 기초하며; 상기 채널 코딩에 대해서는, 타겟 제1 타입 비트에 의해 점유되는 서브-채널이 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 비트들의 개수, 및 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 후자에 관련되고; 상기 타겟 제1 타입 비트는 상기 제1 비트 블록에 속하며, 상기 K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하고, 상기 K 제2 타입 비트들은 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 모든 비트들이며, 상기 K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해서는, 상기 주어진 제2 타입 비트를 생성하기 위해 사용되는 상기 제1 비트 블록에서의 모든 비트들이 상기 주어진 제2 타입 비트에 대응하는 상기 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성하며; 상기 K는 양의 정수인, 무선 통신을 위한 제1 노드에서의 디바이스.

청구항 12

제11 항에 있어서,

상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 상기 비트들의 상기 개수가 높을수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량은 더 낮아지는, 무선 통신을 위한 제1 노드에서의 디바이스.

청구항 13

제11 항에 있어서,

상기 K 제1 타입 비트 세트들에서의 상기 비트들의 상기 개수들의 합이 적을수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량은 더 낮아지는, 무선 통신을 위한 제1 노드에서의 디바이스.

청구항 14

제11 항에 있어서,

상기 K 제1 타입 비트 세트들에서의 상기 비트들의 상기 개수들의 역수들의 합이 더 클수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량은 더 낮아지는, 무선 통신을 위한 제1 노드에서의 디바이스.

청구항 15

제11 항에 있어서,

상기 제1 비트 블록은 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 상기 제1 비트 서브-블록의 CRC 비트 블록은 상기 제2 비트 서브-블록을 생성하기 위해 사용되거나;

제1 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량보다 크고, 상기 제1 비트 블록에서의 상기 비트들은 상기 제1 비트 세트에 속하고, 상기 제2 비트 블록에서의 상기 비트들은 상기 제2 비트 세트에 속하거나;

제1 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량보다 크고, 상기 제1 비트 블록에서의 상기 비트들의 일부분은 상기 제1 비트 세트에 속하고, 상기 제1 비트 블록에서의 상기 비트들의 다른 부분과 상기 제2 비트 블록에서의 상기 비트들은 상기 제2 비트 세트에 속하거나;

상기 제1 비트 블록의 CRC 비트 블록은 상기 제2 비트 블록을 생성하기 위해 사용되거나;

상기 제1 노드에서의 상기 디바이스는 기지국이고, 상기 제1 비트 블록은 DCI를 포함하거나; 상기 제1 노드에서의 상기 디바이스는 UE이고, 상기 제1 비트 블록은 UCI를 포함하는, 무선 통신을 위한 제1 노드에서의 디바이스.

청구항 16

무선 통신을 위한 제2 노드에서의 디바이스에 있어서:

제1 무선 신호를 수신하는 제1 수신기;

채널 디코딩을 수행하는 제3 프로세서; 및

제1 비트 블록을 복원하는 제4 프로세서를 포함하고,

상기 채널 디코딩에 대응하는 채널 코딩은 폴라 코드에 기초하고; 상기 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되며; 상기 제1 비트 블록에서의 상기 비트들과 상기 제2 비트 블록에서의 상기 비트들은 모두 상기 채널 코딩으로의 입력을 위해 사용되고, 상기 채널 코딩 후의 출력은 상기 제1 무선 신호를 생성하기 위해 사용되며; 상기 채널 코딩에 대해서는, 타겟 제1 타입 비트에 의해 점유되는 서브-채널이 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 비트들의 개수, 및 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 후자에 관련되고; 상기 타겟 제1 타입 비트는 상기 제1 비트 블록에 속하고, 상기 K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하며, 상기 K 제2 타입 비트들은 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 모든 비트들이고, 상기 K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해서는, 상기 주어진 제2 타입 비트를 생성하기 위해 사용되는 상기 제1 비트 블록에서의 모든 비트들이 상기 주어진 제2 타입 비트에 대응하는 상기 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성하며, 상기 K는 양의 정수인, 무선 통신을 위한 제2 노드에서의 디바이스.

청구항 17

제16 항에 있어서,

상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 상기 비트들의 상기 개수가 높을수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량은 더 낮아지는, 무선 통신을 위한 제2 노드에서의 디바이스.

청구항 18

제16 항에 있어서,

상기 K 제1 타입 비트 세트들에서의 상기 비트들의 상기 개수들의 합이 적을수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량은 더 낮아지는, 무선 통신을 위한 제2 노드에서의 디바이스.

청구항 19

제16 항에 있어서,

상기 K 제1 타입 비트 세트들에서의 상기 비트들의 상기 개수들의 역수들의 합이 더 클수록, 상기 타겟 제1 타입 비트에 의해 점유되는 상기 서브-채널에 대응하는 채널 용량은 더 낮아지는, 무선 통신을 위한 제2 노드에서의 디바이스.

청구항 20

제16 항에 있어서,

상기 제1 비트 블록은 제1 비트 서브-블록 및 제2 비트 서브-블록을 포함하고, 상기 제1 비트 서브-블록의 CRC 비트 블록은 상기 제2 비트 서브-블록을 생성하기 위해 사용되거나;

상기 제1 비트 블록은 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 상기 제1 비트 서브-블록의 CRC 비트 블록은 상기 제2 비트 서브-블록을 생성하기 위해 사용되며, 상기 채널 디코딩은 P 참조 값들을 결정하기 위해 사용되고, 상기 P 참조 값들은 각각 타겟 비트 그룹에서의 비트들에 대응하며, 상기 타겟 비트 그룹은 상기 제1 비트 블록에서의 상기 비트들과 상기 제2 비트 블록에서의 상기 비트들로 이루어지고, 상기 제1 비트 블록에서의 상기 비트들의 개수와 상기 제2 비트 블록에서의 상기 비트들의 개수의 합이 상기 P이고, 상기 제2 비트 블록에서의 상기 비트들에 대응하는 상기 P 참조 값들에서의 참조 값들은 상기 채널 디코딩에서 가지 치기를 위해 사용되며, 상기 제2 비트 서브-블록에서의 비트들에 대응하는 상기 P 참조 값들에서의 참조 값들은 상기 제1 비트 블록이 올바르게 수신되는지를 결정하기 위해 사용되고, 상기 P는 1보다 큰 양의 정수이거나;

제1 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량보다 크고, 상기 제1 비트 블록에서의 상기 비트들은 상기 제1 비트 세트에 속하고, 상기 제2 비트 블록에서의 상기 비트들은 상기 제2 비트 세트에 속하거나;

제1 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량보다 크고, 상기 제1 비트 블록에서의 상기 비트들의 일부분은 상기 제1 비트 세트에 속하고, 상기 제1 비트 블록에서의 상기 비트들의 다른 부분과 상기 제2 비트 블록에서의 상기 비트들은 상기 제2 비트 세트에 속하거나;

상기 제1 비트 블록의 CRC 비트 블록은 상기 제2 비트 블록을 생성하기 위해 사용되거나;

상기 제2 노드에서의 상기 디바이스는 UE이고, 상기 제1 비트 블록은 DCI를 포함하거나; 상기 제2 노드에서의 상기 디바이스는 기지국이고, 상기 제1 비트 블록은 UCI를 포함하는, 무선 통신을 위한 제2 노드에서의 디바이스.

발명의 설명

기술 분야

본 개시물은 무선 통신 시스템들에서 무선 신호들에 대한 전송 방식(scheme)들에 관한 것으로, 특히 채널 코딩을 위한 전송의 방법 및 디바이스에 관한 것이다.

[0001]

배경 기술

- [0002] 폴라 코드(Polar Code)들은 2008년 터키의 Birken 대학교의 Erdal Arıkan 교수에 의해 처음으로 제안된 코딩 방식들로서, 이는 대칭적 B-DMC(Binary input Distributed Memoryless Channel)의 용량(capacity)의 코드 구성 방법을 실현할 수 있다. 3세대 파트너 프로젝트(3GPP) RAN#87 컨퍼런스에서는, 3GPP가 5G eMBB(Enhanced Mobile Broadband) 시나리오의 제어 채널 코딩 방식으로서 폴라 코드 방식을 사용하는 것을 결정하였다.
- [0003] 기존의 LTE(Long Term Evolution) 시스템에서는, CRC(Cyclic Redundancy Check)가 에러 체크와 타겟 수신기 식별의 특수한 기능들을 가진다. 폴라 코드들에 대해서는, 몇몇 3GPP 논문(paper)들(예를 들면, R1-1611254)이 이들 폴라 코드들이 채널 디코딩에서의 가지 치기(pruning)를 위해 사용될 수 있는지를 보장하기 위해 폴라 코드들에 대한 특별한 체크 비트들을 설계하였다.
- [0004] 본 발명의 발명자들은 연구들을 통해, 폴라 코드들의 상이한 서브-채널(sub-channel)들이 상이한 채널 용량들에 대응하므로, 상이한 서브-채널들에 맵핑되는 정보 비트들은 가지각색의 BER(Bit Error Rate)들을 경험할 수 있고, 따라서 디코딩 성과(performance)를 향상시키기 위해 어떻게 리던던트(redundant) 비트들이 효과적으로 이용될 수 있는지가 해결될 필요가 있는 문제점이 된다는 사실을 발견하였다.

발명의 내용

해결하려는 과제

- [0005] 위 문제의 관점에서, 본 개시물은 해결책을 제공한다. 충돌이 없는 경우에는 본 개시물의 실시예들과 이러한 실시예에서의 특징들이 임의로 서로 결합될 수 있다는 점이 주목되어야 한다. 예를 들면, 본 개시물의 제1 노드에서의 실시예들과 그러한 실시예들에서의 특징들은 제2 노드에 적용될 수 있고 그 반대도 이루어질 수 있다.

과제의 해결 수단

- [0006] 본 개시물은 무선 통신을 위한 제1 노드에서의 방법을 개시하고, 이러한 방법은:
- [0007] 제1 비트 블록을 결정하는 단계;
- [0008] 채널 코딩을 수행하는 단계; 및
- [0009] 제1 무선 신호를 전송하는 단계를 포함하고,
- [0010] 상기 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고; 상기 제1 비트 블록에서의 상기 비트들과 상기 제2 비트 블록에서의 상기 비트들은 모두 상기 채널 코딩으로의 입력을 위해 사용되고, 상기 채널 코딩 후의 출력은 상기 제1 무선 신호를 생성하기 위해 사용되며; 상기 채널 코딩은 폴라 코드에 기초하고; 상기 채널 코딩을 위해, 타겟(target) 제1 타입 비트에 의해 점유되는 서브-채널이 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 비트들의 개수, 또는 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 하나에 관련되고; 상기 타겟 제1 타입 비트는 상기 제1 비트 블록에 속하고, 상기 K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하고, 상기 K 제2 타입 비트들은 모두 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 모든 비트들이고, 상기 K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해, 상기 주어진 제2 타입 비트를 생성하기 위해 사용되는 상기 제1 비트 블록에서의 모든 비트들은 상기 주어진 제2 타입 비트에 대응하는 상기 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성하고; 상기 K는 양의 정수이다.
- [0011] 일 실시예에서, 위 방법은 타겟 제1 타입 비트에 관련되는 체크 비트들의 리던던시(redundancy)가 타겟 제1 타입 비트에 의해 점유되는 서브-채널의 전송 신뢰도(reliability)에 기초하여 결정될 수 있다는 점에서 유리하다. 상이한 서브-채널들에서 비트들에 갖지 않은 에러 보호(Unequal Error Protection)를 제공함으로써, 더 약한 신뢰도로 서브-채널 상에서 전송되는 비트들은 그것의 전송 신뢰도를 향상시키기 위해 더 강한 에러 보호를 받을 수 있다.
- [0012] 일 실시예에서, 서브-채널은 아리칸(Arıkan) 폴라 인코더의 입력 비트 시퀀스(sequence)에서의 위치를 참조한다.
- [0013] 위 실시예의 일 서브실시예(subembodiment)에서는, 입력 비트 시퀀스가 폴라 코딩 매트릭스에 의해 곱해진 후의 출력이 채널 코딩 후의 출력이다. 폴라 코딩 매트릭스는 비트 역 순열 매크스(bit reversal permutation

matrix)와 제1 매트릭스의 곱(product)으로서 획득되고, 이 경우 제1 매트릭스는 커널(kernel) 매트릭스의 n -차 크로네퍼 파워(n -th Kronecker power)이며, n 은 베이스(base)가 2인 입력 비트 시퀀스의 길이의 로그(logarithm)이고, 커널 매트릭스는 2행 2열의 매트릭스이며, 이 경우 제1 행에서의 2개의 요소는 각각 1과 0이고, 제2 행에서의 다른 2개의 요소들은 모두 1이다.

- [0014] 일 실시예에서, 타겟 제1 타입 비트에 관련되는 제2 비트 블록에서의 비트들의 개수, 또는 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 하나에 관련되는 타겟 제1 타입 비트들에 의해 점유되는 서브-채널이라는 어구는, 타겟 제1 타입 비트에 의해 점유되는 서브-채널의 채널 용량이 타겟 비트에 관련되는 제2 비트 블록에서의 비트들의 개수 또는 K 제1 타입 비트들에서의 비트들의 개수들 중 적어도 하나에 관련된다는 것을 나타낸다.
- [0015] 일 실시예에서, 서브-채널의 용량은: 그러한 서브-채널 상에서의 신뢰 가능한 전송의 정보 레이트(information rate)의 상한계(upper bound)이다.
- [0016] 일 실시예에서, 제1 비트 블록에서의 비트들의 일부분은 제2 비트 블록에서의 비트들에 관련되지 않는다.
- [0017] 일 실시예에서, 제1 비트 블록은 제1 노드의 물리 층(physical layer)에서 생성된다.
- [0018] 일 실시예에서, 제1 노드는 기지국이고, 제1 노드는 스케줄링(scheduling)의 결과에 기초한 제1 비트 블록을 생성한다.
- [0019] 일 실시예에서, 제1 노드는 UE이고, 제1 노드는 기지국의 스케줄링에 기초한 제1 비트 블록을 생성한다.
- [0020] 일 실시예에서, 제2 비트 블록에서의 임의의 비트에 대해, 그러한 임의의 비트는 모드(mod)2를 거친(subjected) 제1 비트 블록에서의 비트(들)의 양의 정수의 합과 같다.
- [0021] 일 실시예에서, 제2 비트 블록에서의 임의의 비트에 대해, 그러한 임의의 비트는 제1 비트 블록에서의 비트(들)의 양의 정수의 합이 모드2를 거친 다음 스크램블링 시퀀스(scrambling sequence)에서 대응하는 비트와의 Xor 연산(operation)을 거친 후 획득된다.
- [0022] 일 실시예에서, 제2 비트 블록은 제1 비트 블록 외의 비트들에 관련되지 않는다.
- [0023] 일 실시예에서, 채널 코딩으로의 입력은 제1 비트 블록에서의 모든 비트들, 제2 비트 블록에서의 모든 비트들, 및 제3 비트 블록에서의 모든 비트들을 포함한다. 제3 비트 블록에서의 모든 비트들의 값들은 프리세트(preset)된다.
- [0024] 위 실시예의 일 서브실시예에서는, 제3 비트 블록에서의 모든 비트들이 각각 0이다.
- [0025] 위 실시예의 일 서브실시예에서는, 제3 비트 블록에서의 비트들이 제1 노드의 식별자와 관련된다.
- [0026] 위 실시예의 일 서브실시예에서는, 제1 노드의 식별자가 제3 비트 블록에서의 비트들을 생성하기 위해 사용된다.
- [0027] 위 실시예의 일 서브실시예에서는, 제3 비트 블록에서의 비트들이 제1 무선 신호의 타겟 수신기의 식별자에 관련된다.
- [0028] 위 실시예의 일 서브실시예에서는, 제1 무선 신호의 타겟 수신기의 식별자가 제3 비트 블록에서의 비트들을 생성하기 위해 사용된다.
- [0029] 일 실시예에서, 제1 무선 신호는 물리 층 제어 채널(즉, 물리 층 데이터를 전송하기 위해 사용될 수 없는 물리 층 채널) 상에서 전송된다.
- [0030] 일 실시예에서, 제1 무선 신호는 물리 층 데이터 채널(즉, 물리 층 데이터를 나르기(bearing) 위해 사용될 수 있는 물리 층 채널) 상에서 전송된다.
- [0031] 일 실시예에서, 제1 노드는 UE이다.
- [0032] 위 실시예의 일 서브실시예에서, 제1 무선 신호는 PUCCH(Physical Uplink Control Channel) 상에서 전송된다.
- [0033] 위 실시예의 일 서브실시예에서, 제1 무선 신호는 PUSCH(Physical Uplink Shared Channel) 상에서 전송된다.
- [0034] 일 실시예에서, 제1 노드는 기지국이다.

- [0035] 위 실시예의 일 서브실시예에서, 제1 무선 신호는 PDSCH(Physical Downlink Shared Channel) 상에서 전송된다.
- [0036] 위 실시예의 일 서브실시예에서, 제1 무선 신호는 PDCCH(Physical Downlink Control Channel) 상에서 전송된다.
- [0037] 일 실시예에서, 제1 무선 신호는 채널 코딩의 출력이 채널 코딩, 스크램블링, 변조 매퍼(modulation mapper), 층 매퍼, 프리코딩(precoding), 자원 요소(resource element) 매퍼, 및 광대역 심벌 생성(broadband symbol generation)을 순차적으로 거친 후의 출력이다.
- [0038] 일 실시예에서, 제1 무선 신호는 채널 코딩의 출력이 스크램블링, 변조 매퍼, 층 매퍼, 변환 프리코더(transform precoder), 프리코딩, 자원 요소 매퍼, 및 광대역 심벌 생성을 순차적으로 거친 후의 출력이다.
- [0039] 일 실시예에서, 광대역 심벌은 OFDM(Orthogonal Frequency Division Multiplexing) 심벌이다.
- [0040] 일 실시예에서, 광대역 심벌은 FBMC(Filter Bank Multi Carrier) 심벌이다.
- [0041] 구체적으로, 본 개시물의 일 양태에 따르면, 타겟 제1 타입 비트에 관련되는 제2 비트 블록에서의 비트들의 개수가 높을수록, 타겟 제1 타입 비트에 의해 점유되는 서브-채널에 대응하는 채널 용량은 더 낮아지게 된다.
- [0042] 일 실시예에서, 타겟 제1 타입 비트에 관련되는 제2 비트 블록에서의 비트들의 개수가 높을수록, 타겟 제1 타입 비트의 BER(Bit Error Rate)이 더 많이 감소된다. 그 결과, 타겟 제1 타입 비트는 제1 비트 블록에서의 비트들에 대응하는 BER들을 평균화하도록 더 낮은 채널 용량을 갖는 서브-채널로 맵핑되어야 한다.
- [0043] 일 실시예에서, 제1의 주어지는 비트에 의해 점유되는 서브-채널의 채널 용량은 제2의 주어지는 비트에 의해 점유되는 서브-채널의 채널 용량 미만이고, 제1의 주어지는 비트에 관련되는 제2 비트 블록에서의 비트들의 개수는 제2의 주어지는 비트에 관련되는 제2 비트 블록에서의 비트들의 개수보다 크다.
- [0044] 구체적으로, 본 개시물의 일 양태에 따르면, K 제1 타입 비트 세트들에서의 비트들의 개수들의 합이 적을수록, 타겟 제1 타입 비트에 의해 점유되는 서브-채널에 대응하는 채널 용량은 더 낮아진다.
- [0045] 일 실시예에서, K는 1과 같다.
- [0046] 일 실시예에서, K는 1보다 크다.
- [0047] 일 실시예에서, K는 위 양태에서 변경되지 않은 채로 남아 있다.
- [0048] 일 실시예에서, 다른 조건들이 동일한 것으로 주어지면 K 제1 타입 비트 세트들에서의 비트들의 개수들의 합이 적을수록, 타겟 제1 타입 비트의 BER이 더 감소된다. 그 결과, 타겟 제1 타입 비트는 제1 비트 블록에서의 비트들에 대응하는 BER들을 평균화하도록 더 낮은 채널 용량을 갖는 서브-채널로 맵핑되어야 한다.
- [0049] 일 실시예에서, K1 제1 타입 비트 세트들에서의 비트들의 개수들의 합은 K2 제1 타입 비트 세트들에서의 비트들의 개수의 합 미만이다. K1 제1 타입 비트 세트들은 각각 K1 제2 타입 비트들에 대응하고, K1 제2 타입 비트들은 모두 제1 주어지는 비트에 관련되는 제2 비트 블록에서의 비트들이다. K2 제1 비트 세트들은 각각 K2 제2 타입 비트들에 대응하고, K2 제2 타입 비트들은 모두 제2 주어지는 비트에 관련되는 제2 비트 블록에서의 비트들이다. K1과 K2는 각각 양의 정수들이다. 제1의 주어지는 비트에 의해 점유되는 서브-채널의 채널 용량은 제2의 주어지는 비트에 의해 점유되는 서브-채널의 채널 용량보다 작다. 제1의 주어지는 비트와 제2의 주어지는 비트는 모두 제1 비트 블록에 속한다.
- [0050] 일 실시예에서, K1은 K2와 같다.
- [0051] 구체적으로, 본 개시물의 일 양태에 따르면, K 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합이 커질수록, 타겟 제2 타입 비트에 의해 점유되는 서브-채널에 대응하는 채널 용량은 더 낮아지게 된다.
- [0052] 일 실시예에서, K 유리수(rational number)들의 합이 커질수록 타겟 제1 타입 비트에 의해 점유되는 서브-채널에 대응하는 채널 용량이 더 낮아지게 된다. K 유리수들은 각각 K 제1 타입 비트 세트들에 대응하고, K 유리수들 중 임의의 유리수는 대응하는 제1 타입 비트 세트에서의 비트들의 개수의 역수이다.
- [0053] 일 실시예에서, 다른 조건이 동일하게 주어지면, K 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합이 커질수록, 타겟 제1 타입 비트의 BER이 더 감소된다. 그 결과, 제1 비트 블록에서의 비트들에 대응하는 BER들을 평균화하도록, 타겟 제1 타입 비트가 더 낮은 채널 용량을 갖는 서브-채널로 맵핑되어야 한다.

- [0054] 일 실시예에서, K는 위 양태에서 변경되지 않은 채로 남아 있다.
- [0055] 일 실시예에서, K1 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합은 K2 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합보다 크다. K1 제1 타입 비트 세트들은 각각 K1 제2 타입 비트들에 대응하고, K1 제2 타입 비트들은 제1의 주어지는 비트에 관련되는 제2 비트 블록에서의 모든 비트들이다. K2 제1 비트 세트들은 각각 K2 제2 타입 비트들에 대응하고; K2 제2 타입 비트들은 제2의 주어지는 비트에 관련되는 제2 비트 블록에서의 모든 비트들이다. K1과 K2는 각각 양의 정수들이다. 제1의 주어지는 비트에 의해 점유된 서브-채널의 채널 용량은 제2의 주어지는 비트에 의해 점유된 서브-채널의 채널 용량보다 작다. 제1의 주어지는 비트와 제2의 주어지는 비트는 모두 제1 비트 블록에 속한다.
- [0056] 일 실시예에서, K1은 K2와 같다.
- [0057] 구체적으로, 제1 비트 블록이 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하는 본 개시물의 일 양태에 따르면, 제1 비트 서브-블록의 CRC 비트 블록은 제2 비트 서브-블록을 생성하기 위해 사용된다.
- [0058] 일 실시예에서, 제1 비트 서브-블록과 제2 비트 서브-블록은 제1 비트 블록을 구성한다.
- [0059] 일 실시예에서, 제2 비트 서브-블록은 제1 비트 서브-블록의 CRC 비트 블록이다.
- [0060] 일 실시예에서, 제2 비트 서브-블록은 제1 비트 서브-블록의 CRC 비트 블록이 스크램블링을 거친 후의 비트 블록이다.
- [0061] 일 실시예에서, 스크램블링에서 이용된 스크램블링 시퀀스는 제1 노드의 식별자(identifier)에 관련된다.
- [0062] 일 실시예에서, 제1 노드는 UE이고, 제1 노드의 식별자는 RNTI(Radio Network Temporary Identifier)이다.
- [0063] 일 실시예에서, 제1 노드는 기지국이고, 제1 노드의 식별자는 PCI(Physical Cell Identifier)이다.
- [0064] 일 실시예에서, 스크램블링에서 이용된 스크램블링 시퀀스는 제1 무선 신호의 타겟 수신기의 식별자에 관련된다.
- [0065] 일 실시예에서, 제1 노드는 기지국이고, 제1 무선 신호의 타겟 수신기의 식별자는 RNTI이다.
- [0066] 일 실시예에서, 제1 비트 서브-블록의 CRC 비트 블록은 제1 비트 서브-블록이 CRC 순환 생성기 다항식(cyclic generator polynomial)을 거친 후의 출력이다. 제1 비트 서브-블록과 제1 비트 서브-블록의 CRC 비트 블록으로 이루어지는 다항식은 GF(2)에 대해 CRC 순환 생성기 다항식에 의해 나누어질 수 있는데, 즉 제1 비트 서브-블록과 제1 비트 서브-블록의 CRC 비트 블록으로 이루어지는 다항식은 CRC 순환 생성기 다항식에 의해 나누어질 때 0과 같은 나머지를 생기게 한다.
- [0067] 일 실시예에서, 제2 비트 서브-블록의 길이는 24, 16, 8 중 하나이다.
- [0068] 일 실시예에서, 그러한 제2 비트 서브-블록의 길이는 8 미만이다.
- [0069] 일 실시예에서, 제2 비트 서브-블록에서의 비트들은 제2 비트 블록에서의 비트들에 관련되지 않는다.
- [0070] 일 실시예에서, 제1 비트 서브-블록에서의 비트들의 일부는 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, 제1 비트 서브-블록에서의 비트들의 다른 부분은 제2 비트 블록에서의 비트들에 관련되지 않는다.
- [0071] 구체적으로, 본 개시물의 일 양태에 따르면, 제1 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량보다 크고; 제1 비트 블록에서의 비트들은 제1 비트 세트에 속하며, 제2 비트 블록에서의 비트들은 제2 비트 세트에 속하고; 또는 제1 비트 블록에서의 비트들의 일부는 제1 비트 세트에 속하고, 제1 비트 블록에서의 비트들의 다른 부분과 제2 비트 블록에서의 비트들은 제2 비트 세트에 속한다.
- [0072] 일 실시예에서, 위 방법은 중요한 비트들이 더 높은 신뢰도를 가지고 서브-채널들 상에서 전송될 수 있고, 따라서 제1 무선 신호의 전송의 전송 품질을 향상시키도록 같지 않은 여러 보호가 제1 비트 세트와 제2 비트 세트에 제공될 수 있다는 점에서 유리하다.
- [0073] 일 실시예에서, 제1 비트 세트와 제2 비트 세트에 공통인 비트는 존재하지 않는다.
- [0074] 일 실시예에서, 제1 비트 블록에서의 임의의 비트는 제1 비트 세트와 제2 비트 세트 중 하나에 속하고, 제2 비트 블록에서의 임의의 비트는 제1 비트 세트와 제2 비트 세트 중 하나에 속한다.

- [0075] 일 실시예에서, 채널 코딩으로의 입력은 제1 비트 블록에서의 모든 비트들, 제2 비트 블록에서의 모든 비트들, 및 제3 비트 블록에서의 모든 비트들을 포함한다. 제3 비트 블록에서의 모든 비트들의 값들은 프리세트된다. 제3 비트 블록에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량보다 작다.
- [0076] 일 실시예에서, 제1 비트 블록에서의 비트들의 일부분과 제1 비트 블록에서의 비트들의 다른 부분이 제1 비트 블록을 구성한다.
- [0077] 일 실시예에서, 제1 비트 블록에서의 비트들의 다른 부분은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, 제2 비트 블록에서의 비트들은 제1 비트 블록에서의 비트들의 부분에 관련되지 않는다.
- [0078] 일 실시예에서, 제1 비트 블록에서의 비트들의 다른 부분의 임의의 비트에 의해 점유된 서브-채널의 채널 용량은 제2 비트 블록에서의 임의의 비트에 의해 점유된 서브-채널의 채널 용량보다 크다.
- [0079] 구체적으로, 본 개시물의 일 양태에 따르면, 제1 비트 블록의 CRC 비트 블록은 제2 비트 블록을 생성하기 위해 사용된다.
- [0080] 일 실시예에서, 제2 비트 블록은 제1 비트 블록의 CRC 비트 블록이다.
- [0081] 일 실시예에서, 제2 비트 블록은 제1 비트 블록의 CRC 비트 블록이 스크램블링을 거친 후의 비트 블록이다.
- [0082] 일 실시예에서, 스크램블링에서 이용된 스크램블링 시퀀스는 제1 노드의 식별자에 관련된다.
- [0083] 일 실시예에서, 제1 노드는 UE이고, 제1 노드의 식별자는 RNTI이다.
- [0084] 일 실시예에서, 제1 노드는 기지국이고, 제1 노드의 식별자는 PCI이다.
- [0085] 일 실시예에서, 스크램블링에서 이용된 스크램블링 시퀀스는 제1 무선 신호의 타겟 수신기의 식별자에 관련된다.
- [0086] 일 실시예에서, 제1 노드는 기지국이고, 제1 무선 신호의 타겟 수신기의 식별자는 RNTI이다.
- [0087] 일 실시예에서, 일 실시예에서, 제1 비트 블록의 CRC 비트 블록은 제1 비트 블록이 CRC 순환 생성기 다항식을 거친 후의 출력이다. 제1 비트 블록과 제1 비트 블록의 CRC 비트 블록으로 이루어지는 다항식은 GF(2)에 대해 CRC 순환 생성기 다항식에 의해 나누어질 수 있는데, 즉 제1 비트 블록과 제1 비트 블록의 CRC 비트 블록으로 이루어지는 다항식은 CRC 순환 생성기 다항식에 의해 나누어질 때 0과 같은 나머지를 생기게 한다.
- [0088] 일 실시예에서, 제1 비트 블록에서의 비트들의 다른 부분은 제2 비트 블록을 생성하기 위해 사용된다.
- [0089] 일 실시예에서, 제2 비트 블록은 제1 비트 블록에서의 비트들의 다른 부분의 CRC 비트 블록이다.
- [0090] 일 실시예에서, 제2 비트 블록은 제1 비트 블록에서의 비트들의 다른 부분의 CRC 비트 블록이 스크램블링을 거친 후의 비트 블록이다.
- [0091] 일 실시예에서, 제1 비트 블록에서의 비트들의 다른 부분은 제1 비트 서브-블록의 서브세트(subset)이다.
- [0092] 위 실시예의 일 서브실시예에서, 제1 비트 블록에서의 비트들의 다른 부분에 속하지 않는 제1 비트 서브-블록에서의 비트들은 제2 비트 블록에서의 비트들에 관련되지 않는다.
- [0093] 구체적으로, 본 개시물의 일 양태에 따르면, 제1 노드는 기지국이고, 제1 비트 블록은 다운링크 제어 정보(DCI)를 포함하며; 또는 제1 노드는 UE이고, 제1 비트 블록은 업링크 제어 정보(UCI)를 포함한다.
- [0094] 일 실시예에서, DCI는 대응하는 통계들 중 적어도 하나를 나타내고, 이러한 통계들은 점유된 시간 영역(domain) 자원들, 점유된 주파수 영역 자원들, MCS(Modulation and Coding Scheme)들, RV(Redundancy Version), NDI(New Data Indicator), 및 HARQ(Hybrid Automatic Repeat reQuest) 프로세서 개수(process number)이다.
- [0095] 일 실시예에서, UCI는 HARQ-ACK(HARQ-Acknowledgement), CSI(Channel State Information), SR(Scheduling Request), 또는 CRI(CSI-RS resource indication) 중 적어도 하나를 나타낸다.
- [0096] 본 개시물은 무선 통신용 제2 노드에서의 방법을 개시하고, 이러한 방법은:
- [0097] 제1 무선 신호를 수신하는 단계;
- [0098] 채널 디코딩을 수행하는 단계; 및

- [0099] 제1 비트 블록을 복원하는 단계를 포함하고,
- [0100] 상기 채널 디코딩에 대응하는 채널 코딩은 폴라 코드에 기초하고; 상기 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고; 상기 제1 비트 블록에서의 상기 비트들과 상기 제2 비트 블록에서의 상기 비트들은 모두 상기 채널 코딩으로의 입력을 위해 사용되고, 상기 채널 코딩 후의 출력은 상기 제1 무선 신호를 생성하기 위해 사용되며; 상기 채널 코딩을 위해, 타겟 제1 타입 비트에 의해 점유되는 서브-채널은 타겟 제1 타입 비트에 관련되는 제2 비트 블록에서의 비트들의 개수, 또는 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 하나에 관련되고; 상기 타겟 제1 타입 비트는 상기 제1 비트 블록에 속하고, 상기 K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하며, 상기 K 제2 타입 비트들은 타겟 제1 타입 비트에 관련되는 제2 비트 블록에서의 모든 비트들이고, 상기 K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해, 상기 주어진 제2 타입 비트를 생성하기 위해 사용되는 상기 제1 비트 블록에서의 모든 비트들은 상기 주어진 제2 타입 비트에 대응하는 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성하며, 상기 K는 양의 정수이다.
- [0101] 일 실시예에서, 제2 노드는 기지국이고, 제1 노드는 UE이다.
- [0102] 일 실시예에서, 제2 노드는 UE이고, 제1 노드는 기지국이다.
- [0103] 일 실시예에서, 채널 디코딩 후의 출력은 제1 비트 블록을 복원하기 위해 사용된다.
- [0104] 구체적으로, 본 개시물의 일 양태에 따르면, 타겟 제1 타입 비트에 관련되는 제2 비트 블록에서의 비트들의 개수가 높을수록, 타겟 제1 타입 비트에 의해 점유되는 서브-채널에 대응하는 채널 용량은 더 낮아지게 된다.
- [0105] 구체적으로, 본 개시물의 일 양태에 따르면, K 제1 타입 비트 세트들에서의 비트들의 개수들의 합이 적을수록, 타겟 제1 타입 비트에 의해 점유되는 서브-채널에 대응하는 채널 용량이 더 낮아지게 된다.
- [0106] 구체적으로, 본 개시물의 일 양태에 따르면, K 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합이 더 클수록, 타겟 제1 타입 비트에 의해 점유되는 서브-채널에 대응하는 채널 용량은 더 낮아지게 된다.
- [0107] 구체적으로, 본 개시물의 일 양태에 따르면, 제1 비트 블록은 제1 비트 서브-블록 및 제2 비트 서브-블록을 포함하고, 상기 제1 비트 서브-블록의 CRC 비트 블록은 상기 제2 비트 서브-블록을 생성하기 위해 사용된다.
- [0108] 구체적으로, 본 개시물의 일 양태에 따르면, 제1 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑되는 서브 채널의 채널 용량보다 크고; 제1 비트 블록에서의 비트들은 제1 비트 세트에 속하고, 제2 비트 블록에서의 비트들은 제2 비트 세트에 속하며; 또는 제1 비트 블록에서의 비트들의 일부분은 제1 비트 세트에 속하고, 제1 비트 블록에서의 비트들의 다른 부분과 제2 비트 블록에서의 비트들은 제2 비트 세트에 속한다.
- [0109] 구체적으로, 본 개시물의 일 양태에 따르면, 채널 디코딩은 P 참조 값(reference value)들을 결정하기 위해 사용되고, P 참조 값들은 각각 타겟 비트 그룹에서의 비트들에 대응하며, 타겟 비트 그룹은 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들로 이루어지고, 제1 비트 블록에서의 비트들의 개수와 제2 비트 블록에서의 비트들의 개수의 합이 P이고, 제2 비트 블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 채널 디코딩에서 가지 치기를 위해 사용되며, 제2 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 제1 비트 블록이 올바르게 수신되는지를 결정하기 위해 사용되고, P는 1보다 큰 양의 정수이다.
- [0110] 일 실시예에서, 제2 비트 블록에서의 비트들이 채널 디코딩에서의 디코딩 정확도를 향상시키고 디코딩의 복잡성을 감소시키기 위해 사용될 수 있고, 제2 비트 서브-블록에서의 비트들이 기존의(traditional) CRC 기능들, 즉 제1 비트 블록이 올바르게 수신되는지를 결정하고 제1 노드의 식별자 또는 제1 무선 신호의 수신기의 식별자를 전송하는 기능을 실현하기 위해 사용될 수 있다는 점에서 위 방법은 유리하다. 그러므로 가지 치기와 기존의 CRC 기능들 모두 실현될 것이다.
- [0111] 일 실시예에서, P 참조 값들은 대응하는 (전송된) 비트들로부터 복원된 (수신된) 비트들이다.
- [0112] 일 실시예에서, P 참조 값들은 대응하는 (전송된) 비트들로부터 복원된 (수신된) 소프트(soft) 비트들이다.
- [0113] 일 실시예에서, P 참조 값들은 대응하는 (전송된) 비트들에 대해 추정된 LLR(Log Likelihood Ratio)들이다.
- [0114] 일 실시예에서, 가지 치기는 비터비(Viterbi) 원리에 기초한 채널 디코딩에서 생존하는 검색 경로(surviving search path)들을 감소시키기 위해 사용된다.

- [0115] 일 실시예에서, 주어진 참조 값은 가지 치기를 위해 사용된 P 참조 값들에서의 참조 값이다. 주어진 참조 값에 대해, 가지 치진 검색 경로(pruned search path)에 대응하는 비트들은 주어진 제2 타입 비트에 관련되고, 주어진 제2 타입 비트는 주어진 참조 값에 대응하는 제2 비트 블록에서의 비트이다.
- [0116] 위 실시예의 일 서브실시예에서, 주어진 참조 값에 대해, 가지 치진 검색 경로에 대응하는 비트들은 주어진 제2 타입 비트를 생성하기 위해 사용된다.
- [0117] 위 실시예의 일 서브실시예에서, 주어진 참조 값에 대해, 가지 치진 검색 경로에 대응하는 비트들의 합은 주어진 제2 타입 비트를 획득하기 전에 모드(mod)2를 거친다.
- [0118] 위 실시예의 일 서브실시예에서, 주어진 참조 값에 대해, 가지 치진 검색 경로에 대응하는 비트들의 합은 모드2를 거친 다음 주어진 제2 타입 비트를 획득하기 전에 스크램블링 시퀀스에서 대응하는 비트와 Xor 연산을 거친다.
- [0119] 일 실시예에서, 제2 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 제1 무선 신호의 타겟 수신기의 식별자를 나타내기 위해 사용된다.
- [0120] 일 실시예에서, 제2 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 제1 노드의 식별자를 나타내기 위해 사용된다.
- [0121] 일 실시예에서, 제2 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들과 제1 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 집합적으로 CRC 체크를 통과하여, 만약 체크 결과가 올바른 것으로 판정되면, 제1 비트 블록이 올바르게 복원된다고 결정되고, 만약 그렇지 않으면 제1 비트 블록이 올바르게 복원되지 않았다고 결정된다.
- [0122] 구체적으로, 본 개시물의 일 양태에 따르면, 제1 비트 블록의 CRC 비트 블록은 제2 비트 블록을 생성하기 위해 사용된다.
- [0123] 구체적으로, 본 개시물의 일 양태에 따르면, 제2 노드는 UE이고, 제1 비트 블록은 DCI를 포함하며; 또는 제2 노드가 기지국이고 제1 비트 블록은 UCI를 포함한다.
- [0124] 본 개시물은 무선 통신용 제1 노드에서의 디바이스를 개시하고, 이러한 디바이스는:
- [0125] 제1 비트 블록을 생성하는 제1 프로세서;
- [0126] 채널 코딩을 수행하는 제2 프로세서; 및
- [0127] 제1 무선 신호를 전송하는 제1 전송기를 포함하고,
- [0128] 상기 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, 상기 제1 비트 블록에서의 상기 비트들과 상기 제2 비트 블록에서의 상기 비트들은 모두 채널 코딩으로의 입력을 위해 사용되고, 상기 채널 코딩 후의 출력은 상기 제1 무선 신호를 생성하기 위해 사용되고; 상기 채널 코딩은 폴라 코드에 기초하며; 상기 채널 코딩을 위해 타겟 제1 타입 비트에 의해 점유되는 서브-채널이 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 비트들의 개수, 또는 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 하나에 관련되고; 상기 타겟 제1 타입 비트는 상기 제1 비트 블록에 속하며, 상기 K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하고, 상기 K 제2 타입 비트들은 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 모든 비트들이며, 상기 K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해, 상기 주어진 제2 타입 비트를 생성하기 위해 사용된 상기 제1 비트 블록에서의 모든 비트들은 상기 주어진 제2 타입 비트에 대응하는 상기 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성하며; 상기 K는 양의 정수이다.
- [0129] 일 실시예에서, 위 제1 노드에서의 디바이스는 타겟 제1 타입 비트에 관련되는 제2 비트 블록에서의 비트들의 개수가 높을수록 타겟 제1 타입 비트에 의해 점유되는 서브-채널에 대응하는 채널 용량이 더 낮아지게 되는 것을 특징으로 한다.
- [0130] 일 실시예에서, 위 제1 노드에서의 디바이스는 K 제1 타입 비트 세트들에서의 비트들의 개수들의 합이 더 낮을수록 타겟 제1 타입 비트에 의해 점유되는 서브-채널에 대응하는 채널 용량이 더 낮아지게 되는 것을 특징으로 한다.
- [0131] 일 실시예에서, 위 제1 노드에서의 디바이스는 K 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합이

더 클수록 타겟 제1 타입 비트에 의해 점유되는 서브-채널에 대응하는 채널 용량이 더 낮아지게 되는 것을 특징으로 한다.

[0132] 일 실시예에서, 위 제1 노드에서의 디바이스는 제1 비트 블록이 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 제1 비트 서브-블록의 CRC 비트 블록이 제2 비트 서브-블록을 생성하기 위해 사용되는 것을 특징으로 한다.

[0133] 일 실시예에서, 위 제1 노드에서의 디바이스는 제1 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량이 제2 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량보다 크고; 제1 비트 블록에서의 비트들은 제1 비트 세트에 속하며, 제2 비트 블록에서의 비트들은 제2 비트 세트에 속하고; 또는 제1 비트 블록에서의 비트들의 일부분은 제1 비트 세트에 속하며, 상기 제1 비트 블록에서의 비트들의 다른 부분과 제2 비트 블록에서의 비트들은 제2 비트 세트에 속하는 것을 특징으로 한다.

[0134] 일 실시예에서, 위 제1 노드에서의 디바이스는 제1 비트 블록의 CRC 비트 블록이 제2 비트 블록을 생성하기 위해 사용되는 것을 특징으로 한다.

[0135] 일 실시예에서, 위 제1 노드에서의 디바이스는 제1 노드가 기지국이고, 제1 비트 블록이 DCI를 포함하며; 또는 제1 노드가 UE이고, 제1 비트 블록이 UCI를 포함하는 것을 특징으로 한다.

[0136] 본 개시물은 무선 통신용 제2 노드에서의 디바이스를 개시하고, 이러한 디바이스는:

[0137] 제1 무선 신호를 수신하는 제1 수신기;

[0138] 채널 디코딩을 수행하는 제3 프로세서; 및

[0139] 제1 비트 블록을 복원하는 제4 프로세서를 포함하고,

[0140] 채널 디코딩에 대응하는 채널 코딩은 폴라 코드에 기초하고; 상기 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되며; 상기 제1 비트 블록에서의 비트들과 상기 제2 비트 블록에서의 비트들은 모두 상기 채널 코딩으로의 입력을 위해 사용되고, 상기 채널 코딩 후의 출력은 상기 제1 무선 신호를 생성하기 위해 사용되며; 상기 채널 코딩을 위해, 타겟 제1 타입 비트에 의해 점유되는 서브-채널은 타겟 제1 타입 비트에 관련되는 제2 비트 블록에서의 비트들의 개수 또는 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 하나에 관련되고; 상기 타겟 제1 타입 비트는 상기 제1 비트 블록에 속하고, 상기 K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하며, 상기 K 제2 타입 비트들은 상기 타겟 제1 타입 비트에 관련되는 상기 제2 비트 블록에서의 모든 비트들이고, 상기 K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해, 상기 주어진 제2 타입 비트를 생성하기 위해 사용되는 상기 제1 비트 블록에서의 모든 비트들은 상기 주어진 제2 타입 비트에 대응하는 상기 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성하며, 상기 K 는 양의 정수이다.

[0141] 일 실시예에서, 제2 노드에서의 디바이스는 채널 디코딩 후의 출력은 제1 비트 블록을 복원하기 위해 사용되는 것을 특징으로 한다.

[0142] 일 실시예에서, 제2 노드에서의 디바이스는 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수들이 더 높을수록 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량이 더 낮아지게 되는 것을 특징으로 한다.

[0143] 일 실시예에서, 제2 노드에서의 디바이스는 K 제1 타입 비트 세트들에서의 비트들의 개수들의 합이 적을수록 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량이 더 낮아지게 되는 것을 특징으로 한다.

[0144] 일 실시예에서, 제2 노드에서의 디바이스는 K 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합이 더 클수록 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량이 더 낮아지게 되는 것을 특징으로 한다.

[0145] 일 실시예에서, 제2 노드에서의 디바이스는 제1 비트 블록이 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 제1 비트 서브-블록의 CRC 비트 블록은 제2 비트 서브-블록을 생성하기 위해 사용되는 것을 특징으로 한다.

[0146] 일 실시예에서, 제2 노드에서의 디바이스는 제1 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량보다 크고; 제1 비트 블록에서의

비트들은 제1 비트 세트에 속하고, 제2 비트 블록에서의 비트들은 제2 비트 세트에 속하며; 또는 제1 비트 블록에서의 비트들의 일부분은 제1 비트 세트에 속하고, 제1 비트 블록에서의 비트들의 다른 부분과 제2 비트 블록에서의 비트들은 제2 비트 세트에 속하는 것을 특징으로 한다.

- [0147] 일 실시예에서, 제2 노드에서의 디바이스는 P 참조 값들을 결정하기 위해 채널 디코딩이 사용되고, P 참조 값들은 각각 타겟 비트 그룹에서의 비트들에 대응하며, 타겟 비트 그룹은 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들로 이루어지고, 제1 비트 블록에서의 비트들의 개수와 제2 비트 블록에서의 비트들의 개수의 합은 P이며; 제2 비트 블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 채널 디코딩에서 가지 치기를 위해 사용되고; 제2 비트 블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 제1 비트 블록이 올바르게 수신되는지를 결정하기 위해 사용되며; P는 1보다 큰 양의 정수인 것을 특징으로 한다.
- [0148] 일 실시예에서, 위 제2 노드에서의 방법은 제1 비트 블록의 CRC 비트 블록이 제2 비트 블록을 생성하기 위해 사용되는 것을 특징으로 한다.
- [0149] 일 실시예에서, 위 제2 노드에서의 방법은 제2 노드가 UE이고, 제1 비트 블록이 DCI를 포함하며; 또는 제2 노드가 기지국이고, 제1 비트 블록이 UCI를 포함하는 것을 특징으로 한다.
- [0150] 일 실시예에서, 본 개시물은 기존의 방식들에 비해 다음과 같은 장점들: 즉,
- [0151] CRC 또는 다른 블록 코드들 중 하나는 폴라 코드용 외부 코드(outer code)로서 이용되고, 따라서 폴라 코드의 디코딩 성과를 향상시키고;
- [0152] 상이한 서브-채널들에서의 정보 비트들에 같지 않는 에러 보호가 제공될 수 있도록, 외부 코드에서의 정보 비트의 리던던시(redundancy)는 그러한 정보 비트에 의해 맵핑된 서브-채널의 전송 신뢰도에 기초하여 결정되는데, 즉 더 약한 신뢰도를 가지고 서브-채널 상에서 전송된 정보 비트는 그것의 전송 신뢰도를 향상시키기 위해 외부 코드에서의 더 강한 에러 보호를 거칠 수 있으며;
- [0153] 디코딩의 복잡도를 감소시키도록, 가지 치기를 위한 디코딩 프로세스에서 외부 코드의 체크 비트(check bit)가 사용되고;
- [0154] 기존의 CRC 기능들, 즉 에러 체크와 타겟 수신기 식별이 유지된다는 장점들을 가진다.

도면의 간단한 설명

- [0155] 본 개시물의 다른 특징들, 목적들, 및 장점들은 후속하는 도면들과 함께 취해진 비제한적인(non-restrictive) 실시예들의 상세한 설명으로부터 더 분명해지게 된다.
- 도 1은 본 개시물의 일 실시예에 따른 무선 통신의 흐름도.
- 도 2는 본 개시물의 일 실시예에 따른 무선 통신의 흐름도.
- 도 3은 본 개시물의 일 실시예에 따른 서브-채널 상에서의 제1 비트 블록과 제2 비트 블록 사이의 맵핑 관계의 개략도.
- 도 4는 본 개시물의 또 다른 실시예에 따른 서브-채널 상에서의 제1 비트 블록과 제2 비트 블록 사이의 맵핑 관계의 개략도.
- 도 5는 본 개시물의 또 다른 실시예에 따른 서브-채널 상에서의 제1 비트 블록과 제2 비트 블록 사이의 맵핑 관계의 개략도.
- 도 6은 본 개시물의 일 실시예에 따른 제1 비트 블록, 제2 비트 블록, 및 제1 무선 신호 사이의 관계의 개략도.
- 도 7은 본 개시물의 일 실시예에 따른 무선 통신용 제1 노드에서의 처리 디바이스의 구조 블록도(structure block diagram).
- 도 8은 본 개시물의 일 실시예에 따른 무선 통신용 제2 노드에서의 처리 디바이스의 구조 블록도.
- 도 9는 본 개시물의 일 실시예에 따른 제1 비트 블록, 채널 코딩, 및 제1 무선 신호의 흐름도.
- 도 10은 본 개시물의 일 실시예에 따른 네트워크 아키텍처의 개략도.
- 도 11은 본 개시물의 일 실시예에 따른 사용자 평면과 제어 평면의 무선 프로토콜 아키텍처의 개략도.

도 12는 본 개시물의 또 다른 실시예에 발전된(evolved) 노드와 UE의 개략도.

발명을 실시하기 위한 구체적인 내용

실시예 1

실시예 1은 도 1에 도시된 바와 같이 무선 전송의 흐름도를 예시한다. 도 1에서, 기지국(N1)은 UE U2의 서빙 셀(serving cell)에 대한 유지 기지국이다.

N1은 단계(S11)에서 제1 무선 신호를 전송한다.

U2는 단계(S12)에서 제1 무선 신호를 수신한다.

실시예 1에서, 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 N1에 의해 사용된다. 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들은 모두 채널 코딩으로의 입력에 의해 N1에 의해 사용되고, 채널 코딩으로의 입력은 제1 무선 신호를 생성하기 위해 N1에 의해 사용된다. 이러한 채널 코딩은 폴라 코드에 기초하고; 채널 코딩을 위해 타겟 제1 타입 비트에 의해 점유된 서브-채널이 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수, 또는 K 제1 타입 비트 세트들의 개수들 중 적어도 하나에 관련된다. 타겟 제1 타입 비트는 제1 비트 블록에 속하고, K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하며, K 제2 타입 비트들은 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 모든 비트들이고, K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해, 주어진 제2 타입 비트를 생성하기 위해 사용된 제1 비트 블록에서의 모든 비트들이 주어진 제2 타입 비트에 대응하는 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성한다. K는 양의 정수이다. 채널 디코딩으로의 입력을 생성하기 위해 U2에 의해 제1 무선 신호가 사용되고, 채널 디코딩에 대응하는 채널 코딩은 폴라 코드에 기초한다. 채널 디코딩 후의 출력은 제1 비트 블록을 복원하기 위해 U2에 의해 사용된다.

일 실시예에서, 서브-채널은 아리칸 폴라 인코더의 입력 비트 시퀀스에서의 위치를 참조한다.

위 실시예의 일 서브실시예에서, 입력 비트 시퀀스가 폴라 코딩 매트릭스에 의해 곱해진 후의 출력은 채널 코딩 후의 출력이다. 폴라 코딩 매트릭스는 비트 역 순열 매트릭스와 제1 매트릭스의 곱으로서 획득되고, 제1 매트릭스는 커널 매트릭스의 n -차 크로넡커 파워이며, n 은 베이스가 2인 입력 비트 시퀀스의 길이의 로그이고, 커널 매트릭스는 2행 2열의 매트릭스이며, 이 경우 제1 행에서의 2개의 요소는 각각 1과 0이고, 제2 행에서의 다른 2개의 요소들은 모두 1이다.

일 실시예에서, 타겟 제1 타입 비트에 관련되는 제2 비트 블록에서의 비트들의 개수, 또는 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 하나에 관련되는 타겟 제1 타입 비트에 의해 점유되는 서브-채널이라는 어구는, 타겟 비트에 의해 점유되는 서브-채널의 채널 용량이 타겟 비트에 관련되는 제2 비트 블록에서의 비트들의 개수 또는 K 제1 타입 비트들 세트들에서의 비트들의 개수들 중 적어도 하나에 관련된다는 것을 나타낸다.

일 실시예에서, 하나의 서브-채널의 용량은: 그러한 하나의 서브-채널 상에서의 신뢰 가능한 전송의 정보 레이트의 상한계이다.

일 실시예에서, 제1 비트 블록에서의 비트들의 일부분은 제2 비트 블록에서의 비트들에 관련되지 않는다.

일 실시예에서, 제1 비트 블록은 N1의 물리 층에서 생성된다. N1은 스케줄링의 결과에 기초한 제1 비트 블록을 생성한다.

일 실시예에서, 채널 코딩으로의 입력은 제1 비트 블록에서의 모든 비트들, 제2 비트 블록에서의 모든 비트들, 및 제3 비트 블록에서의 모든 비트들을 포함한다. 제3 비트 블록에서의 모든 비트들의 값들은 프리세트된다.

위 실시예의 일 서브실시예에서는, 제3 비트 블록에서의 모든 비트들이 0이다.

위 실시예의 일 서브실시예에서는, 제3 비트 블록에서의 비트들은 U2의 식별자에 관련된다.

위 실시예의 일 서브실시예에서는, U2의 식별자는 제3 비트 블록에서의 비트들을 생성하기 위해 사용된다.

위 실시예의 일 서브실시예에서는, U2의 식별자는 RNTI이다.

일 실시예에서, 제1 무선 신호는 채널 코딩의 출력이 채널 코딩, 스캐램블링, 변조 맵퍼, 층 맵퍼, 프리코딩, 자원 요소 맵퍼, 및 광대역 심벌 생성을 순차적으로 거친 후의 출력이다.

- [0173] 일 실시예에서, 광대역 심벌은 OFDM 심벌이다.
- [0174] 일 실시예에서, 광대역 심벌은 FBMC 심벌이다.
- [0175] 일 실시예에서, 제2 비트 블록은 제1 비트 블록 외의 비트들에는 관련되지 않는다.
- [0176] 일 실시예에서, 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수가 높을수록 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량이 더 낮아지게 된다.
- [0177] 일 실시예에서, K 제1 타입 비트 세트들에서의 비트들의 개수들의 합이 적을수록 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량이 더 낮아지게 된다.
- [0178] 일 실시예에서, K 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합이 더 클수록 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량이 더 낮아지게 된다.
- [0179] 일 실시예에서, 제1 비트 블록은 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 제1 비트 서브-블록의 CRC 비트 블록은 제2 비트 서브-블록을 생성하기 위해 사용된다.
- [0180] 일 실시예에서, 제1 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량보다 크다. 제1 비트 블록에서의 비트들은 제1 비트 세트에 속하고, 제2 비트 블록에서의 비트들은 제2 비트 세트에 속하며; 또는 제1 비트 블록에서의 비트들의 일부분은 제1 비트 세트에 속하고, 제1 비트 블록에서의 비트들의 다른 부분과 제2 비트 블록에서의 비트들은 제2 비트 세트에 속한다.
- [0181] 일 실시예에서, 제1 비트 블록의 CRC 비트 블록은 제2 비트 블록을 생성하기 위해 사용된다.
- [0182] 일 실시예에서, 제1 비트 블록은 DCI를 포함한다.
- [0183] 위 실시예의 일 서브실시예에서, DCI는 통계들 중 적어도 하나를 나타내고, 이러한 통계들은 점유된 시간 영역 자원들, 점유된 주파수 영역 자원들, MCS들, RV, NDI, 및 HARQ 프로세서 개수이다.
- [0184] 일 실시예에서, 채널 디코딩은 P 참조 값들을 결정하기 위해 U2에 의해 사용되고, P 참조 값들은 각각 타겟 비트 그룹에서의 비트들에 대응하며, 타겟 비트 그룹은 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들로 이루어지고, 제1 비트 블록에서의 비트들의 개수와 제2 비트 블록에서의 비트들의 개수의 합이 P이다. 제2 비트 블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 채널 디코딩에서 가지 치기를 위해 사용된다. 제2 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 제1 비트 블록이 올바르게 수신되는지를 결정하기 위해 사용된다. P는 1보다 큰 양의 정수이다.
- [0185] **실시예 2**
- [0186] 실시예 2는 도 2에 도시된 바와 같이, 무선 전송의 흐름도를 예시한다. 도 2에서, 기지국(N3)은 UE U4의 서빙 셀에 대한 유지 기지국이다.
- [0187] N3는 단계(S31)에서 제1 무선 신호를 수신한다.
- [0188] U4는 단계(S41)에서 제1 무선 신호를 전송한다.
- [0189] 실시예 2에서, 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 U4에 의해 사용된다. 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들은 모두 채널 코딩으로의 입력을 위해 U4에 의해 사용되고, 채널 코딩으로의 입력은 제1 무선 신호를 생성하기 위해 U4에 의해 사용된다. 이러한 채널 코딩은 폴라 코드에 기초하고; 채널 코딩을 위해 타겟 제1 타입 비트에 의해 점유된 서브-채널이 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수, 또는 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 하나에 관련된다. 타겟 제1 타입 비트는 제1 비트 블록에 속하고, K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하며, K 제2 타입 비트들은 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 모든 비트들이고, K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해, 주어진 제2 타입 비트를 생성하기 위해 사용된 제1 비트 블록에서의 모든 비트들이 주어진 제2 타입 비트에 대응하는 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성한다. K는 양의 정수이다. 채널 디코딩으로의 입력을 생성하기 위해 N3에 의해 제1 무선 신호가 사용되고, 채널 디코딩에 대응하는 채널 코딩은 폴라 코드에 기초한다. 채널 디코딩 후의 출력은 제1 비트 블록을 복원하기 위해 N3에 의해 사용된다.

- [0190] 일 실시예에서, 제1 비트 블록은 U4의 물리 층에서 생성된다.
- [0191] 일 실시예에서, U4는 N3로부터의 스케줄링 결과에 기초하여 제1 비트 블록을 생성한다.
- [0192] 일 실시예에서, 제1 무선 신호는 채널 코딩의 출력이 스크램블링, 변조 맵퍼, 층 맵퍼, 변환 프리코더, 프리코딩, 자원 요소 맵퍼 및 광대역 심벌 생성을 순차적으로 거친 후의 출력이다.
- [0193] 일 실시예에서, 제1 비트 블록은 UCI를 포함한다.
- [0194] 위 실시예의 일 서브실시예에서, UCI는 HARQ-ACK, CSI, SR 또는 CRI 중 적어도 하나를 나타낸다.
- [0195] **실시예 3**
- [0196] 실시예 3은 도 3에 도시된 바와 같이, 서브-채널 상에서의 제1 비트 블록과 제2 비트 블록 사이의 맵핑 관계의 개략도를 예시한다.
- [0197] 실시예 3에서는 제1 비트 블록에서의 비트들이 제2 비트 블록에서의 비트들을 생성하기 위해 사용된다. 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들은 모두 채널 코딩으로의 입력을 위해 사용되고, 채널 코딩 후의 출력은 제1 무선 신호를 생성하기 위해 사용된다. 채널 코딩은 폴라 코드에 기초한다. 채널 코딩에 있어서, 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수가 높을수록 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량이 더 낮아지게 된다. 타겟 제1 타입 비트는 제1 비트 블록에 속한다.
- [0198] 도 3에서, 제1 비트 블록은 10개의 비트들로 이루어지고, 제1 비트 블록에서의 비트는 $d(i)$ 로 나타내어지며, i 는 0 이상 10 미만인 정수이고; 제2 비트 블록은 3개의 비트들로 이루어지며, 제2 비트 블록에서의 비트는 $p(j)$ 로 나타내어지고, j 는 0 이상 3 미만인 정수이다. 타겟 제1 타입 비트는 (a) 실선(들)을 통해 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 (a) 비트(들)에 연결된다.
- [0199] 일 실시예에서, 제2 비트 블록에서의 임의의 비트에 대해, 그러한 임의의 비트는 모드2를 거친 제1 비트 블록에서의 비트(들)의 양의 정수의 합과 같다. 예를 들면, 도 3에서 $p(0)$ 는 모드2를 거친 $d(0)$ 와 $d(1)$ 의 합과 같다.
- [0200] 일 실시예에서, 제2 비트 블록에서의 임의의 비트에 대해, 그러한 임의의 비트는 제1 비트 블록에서의 비트(들)의 양의 정수의 합이 모드2를 거친 다음 스크램블링 시퀀스에서 대응하는 비트와의 Xor 연산을 거친 후 획득된다. 예를 들면, 도 3에서 $p(0)$ 는 $d(0)$ 와 $d(1)$ 의 합이 모드2를 거친 다음 스크램블링 시퀀스에서 대응하는 비트와 Xor 연산을 거친 후 획득된다.
- [0201] 일 실시예에서, 제2 비트 블록은 제1 비트 블록 외의 비트들에 관련되지 않는다.
- [0202] 일 실시예에서, 제1 주어진 비트에 의해 점유된 서브-채널의 채널 용량은 제2 주어진 비트에 의해 점유된 서브-채널의 채널 용량보다 작고, 제1 주어진 비트와 제2 주어진 비트 모두 제1 비트 블록에 속하며, 제1 주어진 비트에 관련되는 제2 비트 블록에서의 비트들의 개수는 제2 주어진 비트에 관련된 제2 비트 블록에서의 비트들의 개수보다 크다. 예를 들면, 도 3에서 $d(0)$ 는 $p(0)$, $p(1)$, 및 $p(2)$ 에 관련되고, $d(2)$ 는 $p(1)$ 과 $p(2)$ 에 관련되며, $d(4)$ 는 $p(2)$ 에 관련되고; $d(0)$ 에 의해 점유된 서브-채널의 채널 용량은 $d(2)$ 에 의해 점유된 서브-채널의 채널 용량보다 작으며, $d(2)$ 에 의해 점유된 서브-채널의 채널 용량은 $d(4)$ 에 의해 점유된 서브-채널의 채널 용량보다 작다.
- [0203] 일 실시예에서, 제1 비트 블록에서의 비트들의 일부분은 제2 비트 블록에서의 비트들에 관련되지 않는다. 예를 들면, 도 3에서 $d(6)$, $d(7)$, $d(8)$, 및 $d(9)$ (즉, 백 슬래시(back-slash)들로 채워진 박스들과 크로스(cross)들로 채워진 박스들)는 제2 비트 블록에서의 비트들에 관련되지 않는다.
- [0204] 일 실시예에서, 제1 비트 블록은 제1 비트 서브-블록(sub-clock)과 제2 비트 서브-블록을 포함하고, 제1 비트 서브-블록의 CRC 비트 블록은 제2 비트 서브-블록을 생성하기 위해 사용된다. 도 3에서, 슬래시들로 채워진 박스들과 백-슬래시들로 채워진 박스들은 제1 비트 서브-블록을 나타내고, 크로스들로 채워진 박스들은 제2 비트 서브-블록을 나타낸다.
- [0205] 일 실시예에서, 제2 비트 서브-블록에서의 비트들은 제2 비트 블록에서의 비트들에 관련되지 않는다. 예를 들면, 도 3에서 $d(8)$ 과 $d(9)$ (즉, 크로스들로 채워진 박스들)은 제2 비트 블록에서의 비트들에 관련되지 않는다.
- [0206] 일 실시예에서, 제1 비트 서브-블록에서의 비트들의 일부분은 제2 비트 블록에서 비트들을 생성하기 위해 사용되고, 제1 비트 서브-블록에서의 비트들의 다른 부분은 제2 비트 블록에서의 비트들에 관련되지 않는다. 도 3에

서, 슬래시들로 채워진 박스들은 제2 비트 블록을 생성하기 위해 사용된 제1 비트 서브-블록에서의 비트들을 나타내고, 백-슬래시들로 채워진 박스들은 제2 비트 블록에서의 비트들에 관련되지 않은 제1 비트 서브-블록에서의 비트들을 나타낸다.

[0207] 일 실시예에서, 제1 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량보다 크다. 제1 비트 블록에서의 비트들의 일부는 제1 비트 세트에 속하고, 제1 비트 블록에서의 비트들의 다른 부분과 제2 비트 블록에서의 비트들은 제2 비트 세트에 속한다. 예를 들면, 도 3에서 $d(0)$, $d(1)$, $d(2)$, $d(3)$, $d(4)$, $d(5)$, $p(0)$, $p(1)$, 및 $p(2)$ (즉, 슬래시들로 채워진 박스들과 제2 비트 블록에서의 비트들)는 제2 비트 세트에 속하고, $d(6)$, $d(7)$, $d(8)$, 및 $d(9)$ (즉, 백-슬래시들로 채워진 박스들과 크로스들로 채워진 박스들)는 제1 비트 세트에 속한다.

[0208] 위 실시예의 일 서브실시예에서는, 제1 비트 세트와 제2 비트 세트에 공통인 비트는 존재하지 않는다.

[0209] 위 실시예의 일 서브실시예에서, 제1 비트 블록에서의 임의의 비트는 제1 비트 세트 또는 제2 비트 세트 중 하나에 속하고, 제2 비트 블록에서의 임의의 비트는 제1 비트 세트 또는 제2 비트 세트 중 하나에 속한다.

[0210] 위 실시예의 일 서브실시예에서, 제1 비트 블록에서의 비트들의 일부와 제1 비트 블록에서의 비트들의 다른 부분이 제1 비트 블록을 구성한다.

[0211] 위 실시예의 일 서브실시예에서, 제1 비트 블록에서의 비트들의 다른 부분이 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, 제1 비트 블록에서의 비트들의 일부는 제2 비트 블록에서의 비트들에 관련되지 않는다. 예를 들면, 도 3에서 $d(0)$, $d(1)$, $d(2)$, $d(3)$, $d(4)$, 및 $d(5)$ (즉, 슬래시들로 채워진 박스들)는 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, $d(6)$, $d(7)$, $d(8)$, 및 $d(9)$ (즉, 백-슬래시들로 채워진 박스들과 크로스들로 채워진 박스들)는 제2 비트 블록에서의 비트들에 관련되지 않는다.

[0212] 실시예 4

[0213] 실시예 4는 도 4에 도시된 바와 같이, 서브-채널 상에서 제1 비트 블록과 제2 비트 블록 사이의 맵핑 관계의 개략도를 예시한다.

[0214] 실시예 4에서, 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용된다. 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들은 모두 채널 코딩으로의 입력을 위해 사용되고, 채널 코딩 후의 출력이 제1 무선 신호를 생성하기 위해 사용된다. 채널 코딩은 폴라 코드에 기초한다. 채널 코딩에 있어서, K 제1 타입 비트 세트들에서의 비트들의 개수들의 합이 적을수록, 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량이 더 낮아지게 된다. 타겟 제1 타입 비트는 제1 비트 블록에 속한다. K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하고, K 제2 타입 비트들은 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 모든 비트들이며, K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해서는 주어진 제2 타입 비트를 생성하기 위해 사용된 제1 비트 블록에서의 모든 비트들은 주어진 제2 타입 비트에 대응하는 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성한다. K 는 양의 정수이다.

[0215] 도 4에서, 제1 비트 블록은 10 비트들로 이루어지고, 제1 비트 블록에서의 비트는 $d(i)$ 에 의해 나타내어지며, i 는 0 이상 10 미만인 정수이고; 제2 비트 블록은 3 비트들로 이루어지며, 제2 비트 블록에서의 비트는 $p(j)$ 에 의해 나타내어지고, j 는 0 이상 3 미만인 정수이다. 타겟 제1 타입 비트는 (a) 실선(들)을 통해 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 (a) 비트(들)에 연결된다.

[0216] 일 실시예에서, 제2 비트 블록에서의 임의의 비트에 대해서, 그러한 임의의 비트는 모드2를 거친 제1 비트 블록에서의 비트(들)의 양의 정수의 합과 같다. 예를 들면, 도 4에서 $p(0)$ 는 모드2를 거친 $d(0)$ 와 같고; 도 4에서, $p(1)$ 는 모드2를 거친 $d(1)$ 과 $d(2)$ 의 합과 같다.

[0217] 일 실시예에서, 제2 비트 블록에서의 임의의 비트에 있어서 그러한 임의의 비트는, 제1 비트 블록에서의 비트(들)의 양의 정수의 합이 모드2를 거친 다음 스캐램블링 시퀀스에서 대응하는 비트와 Xor 연산을 거친 후 획득된다. 예를 들면, 도 4에서, $p(0)$ 는 $d(0)$ 가 모드2를 거친 다음 스캐램블링 시퀀스에서 대응하는 비트와 Xor 연산을 거친 후 획득되고; 도 4에서 $p(1)$ 은 $d(1)$ 과 $d(2)$ 의 합이 모드2를 거친 다음 스캐램블링 시퀀스에서 대응하는 비트와 Xor 연산을 거친 후 획득된다.

[0218] 일 실시예에서, 제2 비트 블록은 제1 비트 블록 외의 비트들에는 관련되지 않는다.

[0219] 일 실시예에서, K 는 1과 같다.

- [0220] 일 실시예에서, K 는 1보다 크다.
- [0221] 일 실시예에서, K 는 변경되지 않은 채로 남아 있다.
- [0222] 일 실시예에서, K_1 제1 타입 비트 세트들에서의 비트들의 개수들의 합은 K_2 제1 타입 비트 세트들에서의 비트들의 개수의 합 미만이다. K_1 제1 타입 비트 세트들은 각각 K_1 제2 타입 비트들에 대응하고, K_1 제2 타입 비트들은 제1 주어진 비트에 관련된 제2 비트 블록에서의 모든 비트들이다. K_2 제1 비트 세트들은 각각 K_2 제2 타입 비트들에 대응하고; K_2 제2 타입 비트들은 제2 주어진 비트에 관련된 제2 비트 블록에서의 모든 비트들이다. K_1 과 K_2 는 각각 양의 정수들이다. 제1 주어진 비트에 의해 점유된 서브-채널의 채널 용량은 제2 주어진 비트에 의해 점유된 서브-채널의 채널 용량보다 작다. 제1 주어진 비트와 제2 주어진 비트는 모두 제1 비트 블록에 속한다. 예를 들면, 도 4에서 제1 주어진 비트는 $d(0)$ 이고, 제2 주어진 비트는 $d(1)$ 이며, K_1 제1 타입 비트 세트들은 $d(0)$ 이고 K_1 은 1이며; K_2 제1 타입 비트 세트들은 $d(1)$ 과 $d(2)$ 이고, K_2 는 1이다. K_1 제1 타입 비트 세트들에서의 비트들의 개수들의 합은 1이고, K_2 제1 타입 비트 세트들에서의 비트들의 개수들의 합은 2이며, $d(0)$ 에 의해 점유된 서브-채널의 채널 용량은 $d(1)$ 에 의해 점유된 서브-채널의 채널 용량보다 작다.
- [0223] 일 실시예에서, K_1 은 K_2 와 같다.
- [0224] 일 실시예에서, 제1 비트 블록에서의 비트들의 일부분은 제2 비트 블록에서의 비트들에 관련되지 않는다. 예를 들면, 도 4에서 $d(4)$, $d(5)$, $d(6)$, 및 $d(7)$ (즉, 백-슬래시들로 채워진 박스들)는 제2 비트 블록에서의 비트들에 관련되지 않는다.
- [0225] 일 실시예에서, 제1 비트 블록은 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 제1 비트 서브-블록에서의 CRC 비트 블록은 제2 비트 서브-블록을 생성하기 위해 사용된다. 도 4에서, 슬래시들로 채워진 박스들과 백-슬래시들로 채워진 박스들은 제1 비트 서브-블록을 나타내고, 크로스들로 채워진 박스들은 제2 비트 서브-블록을 나타낸다.
- [0226] 일 실시예에서, 제1 비트 서브-블록에서의 비트들의 일부분은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, 제1 비트 서브-블록에서의 비트들의 다른 부분은 제2 비트 블록에서의 비트들에 관련되지 않는다. 도 4에서, 슬래시들과 크로스들로 채워진 박스들은 제2 비트 블록을 생성하기 위해 사용된 제1 비트 블록에서의 비트들을 나타내고, 백-슬래시들로 채워진 박스들은 제2 비트 블록에서의 비트들에 관련되지 않는 제1 비트 블록에서의 비트들을 나타낸다.
- [0227] 일 실시예에서, 제1 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량보다 크다. 제1 비트 블록에서의 비트들의 일부분은 제1 비트 세트에 속하고, 제1 비트 블록에서의 비트들의 다른 부분과 제2 비트 블록에서의 비트들은 제2 비트 세트에 속한다. 예를 들면, 도 4에서 $d(0)$, $d(1)$, $d(2)$, $d(3)$, $d(8)$, $d(9)$, $p(0)$, $p(1)$, 및 $p(2)$ (슬래시들로 채워진 박스들과 크로스들로 채워진 박스들, 및 제2 비트 블록에서의 비트들)는 제2 비트 세트에 속하고, $d(4)$, $d(5)$, $d(6)$, 및 $d(7)$ (백-슬래시들로 채워진 박스들)는 제1 비트 세트에 속한다.
- [0228] 위 실시예의 일 서브실시예에서는, 제1 비트 세트와 제2 비트 세트에 공통인 비트는 존재하지 않는다.
- [0229] 위 실시예의 일 서브실시예에서는, 제1 비트 블록에서의 임의의 비트는 제1 비트 세트 또는 제2 비트 세트 중 하나에 속하고, 제2 비트 블록에서의 임의의 비트는 제1 비트 세트 또는 제2 비트 세트 중 하나에 속한다.
- [0230] 위 실시예의 일 서브실시예에서는, 제1 비트 블록에서의 비트들의 일부분과 제1 비트 블록에서의 비트들의 다른 부분이 제1 비트 블록을 구성한다.
- [0231] 위 실시예의 일 서브실시예에서는, 제1 비트 블록에서의 비트들의 다른 부분이 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, 제1 비트 블록에서의 비트들의 일부분은 제2 비트 블록에서의 비트들에 관련되지 않는다. 예를 들면, 도 4에서 $d(0)$, $d(1)$, $d(2)$, $d(3)$, $d(8)$, 및 $d(9)$ (즉, 슬래시들로 채워진 박스들과 크로스들로 채워진 박스들)가 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, $d(4)$, $d(5)$, $d(6)$, 및 $d(7)$ (즉, 백-슬래시들로 채워진 박스들)이 제2 비트 블록에서의 비트들에는 관련되지 않는다.
- [0232] **실시예 5**
- [0233] 실시예 5는 도 5에 도시된 바와 같이, 서브-채널 상에서의 제1 비트 블록과 제2 비트 블록 사이의 맵핑 관계의 개략도를 예시한다.
- [0234] 실시예 5에서, 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용된다. 제1 비트

블록에서의 비트들과 제2 비트 블록에서의 비트들은 모두 채널 코딩으로의 입력을 위해 사용되고, 채널 코딩 후의 출력은 제1 무선 신호를 생성하기 위해 사용된다. 채널 코딩은 폴라 코드에 기초한다. 채널 코딩에 있어서, K 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합이 클수록, 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량이 더 낮아지게 된다. 타겟 제1 타입 비트는 제1 비트 블록에 속한다. K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하고, K 제2 타입 비트들은 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 모든 비트들이며, K 제1 타입 비트들에서의 임의의 주어진 제2 타입 비트에 있어서는 주어진 제2 타입 비트를 생성하기 위해 사용된 제1 비트 블록에서의 모든 비트들은 주어진 제2 타입 비트에 대응하는 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성한다. K는 양의 정수이다.

- [0235] 도 5에서, 제1 비트 블록은 10 비트들로 이루어지고, 제1 비트 블록에서의 비트는 $d(i)$ 에 의해 나타내어지며, i 는 0 이상 10 미만인 정수이고; 제2 비트 블록은 4 비트들로 이루어지며, 제2 비트 블록에서의 비트는 $p(j)$ 에 의해 나타내어지고, j 는 0 이상 4 미만인 정수이다. 타겟 제1 타입 비트는 (a) 실선(들)을 통해 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 (a) 비트(들)에 연결된다.
- [0236] 일 실시예에서, 제2 비트 블록에서의 임의의 비트에 대해, 그러한 임의의 비트는 모드2를 거친 제1 비트 블록에서의 비트(들)의 양의 정수의 합과 같다. 예를 들면 도 5에서, $p(0)$ 는 모드2를 거친 $d(0)$ 와 $d(2)$ 의 합과 같다.
- [0237] 일 실시예에서, 제2 비트 블록에서의 임의의 비트에 대해 그러한 임의의 비트는 제1 비트 블록에서의 비트(들)의 양의 정수의 합이 모드2를 거친 다음 스크램블링 시퀀스에서 대응하는 비트와 Xor 연산을 거친 후 획득된다. 예를 들면 도 5에서, $p(0)$ 는 $d(0)$ 와 $d(2)$ 의 합이 모드2를 거친 다음 스크램블링 시퀀스에서 대응하는 비트와 Xor 연산을 거친 후 획득된다.
- [0238] 일 실시예에서, 제2 비트 블록은 제1 비트 블록 외의 비트들에는 관련되지 않는다.
- [0239] 일 실시예에서, K는 1과 같다.
- [0240] 일 실시예에서, K는 1보다 크다.
- [0241] 일 실시예에서, K는 변경되지 않은 채로 남아 있다.
- [0242] 일 실시예에서, K_1 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합은 K_2 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합보다 크다. K_1 제1 타입 비트 세트들은 각각 K_1 제2 타입 비트들에 대응하고, K_1 제2 타입 비트들은 제1 주어진 비트에 관련된 제2 비트 블록에서의 모든 비트들이다. K_2 제1 타입 비트 세트들은 각각 K_2 제2 타입 비트들에 대응하고; K_2 제2 타입 비트들은 제2 주어진 비트에 관련된 제2 비트 블록에서의 모든 비트들이다. K_1 과 K_2 는 각각 양의 정수들이다. 제1 주어진 비트에 의해 점유된 서브-채널의 채널 용량은 제2 주어진 비트에 의해 점유된 서브-채널의 채널 용량보다 작다. 제1 주어진 비트와 제2 주어진 비트는 모두 제1 비트 블록에 속한다. 예를 들면, 도 5에서 제1 주어진 비트는 $d(0)$ 이고, 제2 주어진 비트는 $d(1)$ 이며, K_1 제1 타입 비트 세트들은 $d(0)$ 와 $d(2)$ 의 수집물(collection)과 $d(0)$ 와 $d(4)$ 의 수집물이고, K_1 은 2이며; K_2 제1 타입 비트 세트들은 $d(1)$ 과, $d(1)$, $d(2)$, $d(3)$, 및 $d(5)$ 의 수집물이고, K_2 는 2이다. K_1 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합은 1이고, K_2 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합은 1.25이며, $d(0)$ 에 의해 점유된 서브-채널의 채널 용량은 $d(1)$ 에 의해 점유된 서브-채널의 채널 용량보다 크다.
- [0243] 일 실시예에서, K_1 은 K_2 와 같다.
- [0244] 일 실시예에서, 제1 비트 블록에서의 비트들의 일부분은 제2 비트 블록에서의 비트들에 관련되지 않는다. 예를 들면, 도 5에서 $d(6)$, $d(7)$, $d(8)$, 및 $d(9)$ (즉, 백-슬래시들로 채워진 박스들과 크로스들로 채워진 박스들)는 제2 비트 블록에서의 비트들에 관련되지 않는다.
- [0245] 일 실시예에서, 제1 비트 블록은 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 제1 비트 서브-블록의 CRC 비트 블록은 제2 비트 서브-블록을 생성하기 위해 사용된다. 도 5에서, 슬래시들과 백-슬래시들로 채워진 박스들은 제1 비트 서브-블록을 나타내고, 크로스들로 채워진 박스들은 제2 비트 서브-블록을 나타낸다.
- [0246] 일 실시예에서, 제2 비트 서브-블록에서의 비트들은 제2 비트 블록에서의 비트들에 관련되지 않는다. 예를 들면 도 5에서, $d(8)$ 와 $d(9)$ (즉, 크로스들로 채워진 박스들)는 제2 비트 블록에서의 비트들에 관련되지 않는다.
- [0247] 일 실시예에서, 제1 비트 서브-블록에서의 비트들의 일부분은 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, 제1 비트 서브-블록에서의 비트들의 다른 부분은 제2 비트 블록에서의 비트들에 관련되지 않는다. 도 5에서, 슬래시들로 채워진 박스들은 제2 비트 블록을 생성하기 위해 사용된 제1 비트 서브-블록에서의 비트들을

나타내고, 백-슬래시들로 채워진 박스들은 제2 비트 블록에서의 비트들에 관련되지 않은 제1 비트 서브-블록에서의 비트들을 나타낸다.

[0248] 일 실시예에서, 제1 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량보다 크다. 제1 비트 블록에서의 비트들의 일부는 제1 비트 세트에 속하고, 제1 비트 블록에서의 비트들의 다른 부분과 제2 비트 블록에서의 비트들은 제2 비트 세트에 속한다. 예를 들면 도 5에서, $d(0)$, $d(1)$, $d(2)$, $d(3)$, $d(4)$, $d(5)$, $p(0)$, $p(1)$, $p(2)$, 및 $p(3)$ (즉, 슬래시들로 채워진 박스들과 제 비트 블록에서의 비트들)가 제2 비트 세트에 속하고, $d(6)$, $d(7)$, $d(8)$, 및 $d(9)$ (즉, 백-슬래시들로 채워진 박스들과 크로스들로 채워진 박스들)이 제1 비트 세트에 속한다.

[0249] 위 실시예의 일 서브실시예에서는, 제1 비트 세트와 제2 비트 세트에 공통인 비트가 존재하지 않는다.

[0250] 위 실시예의 일 서브실시예에서는, 제1 비트 블록에서의 임의의 비트가 제1 비트 세트 또는 제2 비트 세트 중 하나에 속하고, 제2 비트 블록에서의 임의의 비트는 제1 비트 세트 또는 제2 비트 세트 중 하나에 속한다.

[0251] 위 실시예의 일 서브실시예에서는, 제1 비트 블록에서의 비트들의 일부와 제1 비트 블록에서의 비트들의 다른 부분이 제1 비트 블록을 구성한다.

[0252] 위 실시예의 일 서브실시예에서는, 제1 비트 블록에서의 비트들의 다른 부분이 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, 제1 비트 블록에서의 비트들의 일부는 제2 비트 블록에서의 비트들에 관련되지 않는다. 예를 들면 도 5에서, $d(0)$, $d(1)$, $d(2)$, $d(3)$, $d(4)$ 및 $d(5)$ (즉, 슬래시들로 채워진 박스들)가 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고, $d(6)$, $d(7)$, $d(8)$ 및 $d(9)$ (즉, 백-슬래시들로 채워진 박스들과 크로스들로 채워진 박스들)는 제2 비트 블록에서의 비트들에 관련되지 않는다.

[0253] 일 실시예에서, 제1 비트 블록에서의 비트들은 제1 비트 세트에 속하고, 제2 비트 블록에서의 비트들은 제2 비트 세트에 속한다. 예를 들면 도 5에서, $d(0)$, $d(1)$, $d(2)$, $d(3)$, $d(4)$, $d(5)$, $d(6)$, $d(7)$, $d(8)$ 및 $d(9)$ 은 제1 비트 세트에 속하고, $p(0)$, $p(1)$, $p(2)$ 및 $p(3)$ 은 제2 비트 세트에 속한다.

[0254] 실시예 6

[0255] 실시예 6은 도 6에 도시된 바와 같이, 제1 비트 블록 및 제2 비트 블록과 제1 무선 신호 사이의 관계의 개략도를 예시한다.

[0256] 실시예 6에서는 제1 노드에서 제1 비트 블록에서의 비트들이 제2 비트 블록에서의 비트들을 생성하기 위해 사용된다. 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들은 모두 채널 코딩으로의 입력을 위해 사용되고, 채널 코딩 후의 출력이 제1 무선 신호를 생성하기 위해 사용된다. 채널 코딩은 폴라 코드에 기초한다. 제1 비트 블록은 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 제1 비트 서브-블록의 CRC 비트 블록은 제2 비트 서브-블록을 생성하기 위해 사용된다. 제2 노드에서는 제1 무선 신호가 채널 디코딩으로의 입력을 생성하기 위해 사용되고, 채널 디코딩에 대응하는 채널 코딩은 폴라 코드에 기초한다. 채널 디코딩은 P 참조 값들을 결정하기 위해 사용되고, P 참조 값들은 각각 타겟 비트 그룹에서의 비트들에 대응하며, 타겟 비트 그룹은 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들로 이루어지고, 제1 비트 블록에서의 비트들의 개수와 제2 비트 블록에서의 비트들의 개수의 합이 P이다. 제2 비트 블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 채널 디코딩에서 가지 치기를 위해 사용된다. 제2 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들은 제1 비트 블록이 올바르게 수신되는지를 결정하기 위해 사용된다. P는 1보다 큰 양의 정수이다.

[0257] 도 6에서, 제1 비트 블록은 8 비트들로 이루어지고, 제1 비트 블록에서의 비트는 $d(i)$ 로 나타내어지며, i 는 0 이상 8 미만인 정수이고; 제2 비트 블록은 4 비트들로 이루어지고, 제2 비트 블록에서의 비트는 $p(j)$ 로 나타내어지며, j 는 0 이상 4 미만인 정수이다. 제1 비트 블록에서의 하나의 비트는 실선을 통해 제2 비트 블록에서의 관련된 비트에 연결된다. 디코더에서의 트리 다이어그램(tree diagram)은 비트 $d(0)$, 비트 $d(2)$ 및 비트 $p(0)$ 에 관련된 채널 디코딩에서의 경로(path)들의 부분을 나타낸다. 슬래시들로 채워진 박스들은 제1 비트 서브-블록을 나타내고, 크로스들로 채워진 박스들은 제2 비트 서브-블록을 나타낸다.

[0258] 일 실시예에서, P 참조 값들은 대응하는 (전송된) 비트들로부터 복원된 (수신된) 비트들이다.

[0259] 일 실시예에서, P 참조 값들은 대응하는 (전송된) 비트들로부터 복원된 (수신된) 소프트 비트(soft bit)들이다.

[0260] 일 실시예에서, P 참조 값들은 대응하는 (전송된) 비트들에 대해 추정된 LLR들이다.

- [0261] 일 실시예에서는, 비터비 원리(Viterbi principle)에 기초한 채널 디코딩에서 생존하는 검색 경로들을 감소시키기 위해 가지 치기가 사용된다. 예를 들면, 도 6의 트리 다이어그램에서는 두꺼운 실선들로 표기된(marked) 경로들이 생존하는 검색 경로들이고, 다른 경로들은 삭제된 검색 경로들이다.
- [0262] 일 실시예에서, 주어진 참조 값은 가지 치기를 위해 사용된 P 참조 값들에서의 참조 값이다. 주어진 참조 값에 있어서 가지 치진 검색 경로에 대응하는 비트들은 주어진 제2 타입 비트에 관련되고, 주어진 제2 타입 비트는 주어진 참조 값에 대응하는 제2 비트 블록에서의 비트이다. 예를 들면 도 6에서는, $p(0)$ 에 대응하는 참조 값은 $p'(0)$ 로 나타내어지고, 이는 채널 디코딩시 가지 치기를 위해 사용된다. 가지 치진 검색 경로에 대응하는 비트들은 $d(0)$ 와 $d(2)$ 이다. $d(0)$ 와 $d(2)$ 는 $p(0)$ 와 관련된다.
- [0263] 위 실시예의 일 서브실시예에서는 주어진 참조 값에 대해서 가지 치진 검색 경로에 대응하는 비트들이 주어진 제2 타입 비트를 생성하기 위해 사용된다. 예를 들면, 도 6에서는 $d(0)$ 와 $d(2)$ 가 $p(0)$ 를 생성하기 위해 사용된다.
- [0264] 위 실시예의 일 서브실시예에서는 주어진 참조 값에 대해서, 가지 치진 검색 경로에 대응하는 비트들의 합이 주어진 제2 타입 비트를 획득하기 전에 모드2를 거친다. 예를 들면 도 6에서는, $p(0)$ 를 생성하기 위해 $d(0)$ 와 $d(2)$ 의 합이 모드2를 거친다.
- [0265] 위 실시예의 일 서브실시예에서는 주어진 참조 값에 대해서, 가지 치진 검색 경로에 대응하는 비트들의 합이 모드2를 거친 다음, 주어진 제2 타입 비트를 획득하기 전에 스캔블링 시퀀스에서 대응하는 비트와의 Xor 연산을 거친다. 예를 들면, $p(0)$ 를 생성하기 위해 $d(0)$ 와 $d(2)$ 의 합이 모드2를 거친 다음, 스캔블링 시퀀스에서 대응하는 비트와의 Xor 연산을 거친다.
- [0266] 일 실시예에서, 제2 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들이 제1 무선 신호의 타겟 수신기의 식별자를 나타내기 위해 사용된다.
- [0267] 일 실시예에서, 제2 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들이 제1 노드의 식별자를 나타내기 위해 사용된다.
- [0268] 일 실시예에서, 제2 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들과 제1 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들이 CRC 체크(check)를 집합적으로 지나가고, 만약 체크 결과가 올바른 것으로 판단되면, 제1 비트 블록이 올바르게 복원되는 것으로 결정되고, 그렇지 않다면 제1 비트 블록이 올바르게 복원되지 않는 것으로 결정된다.
- [0269] 일 실시예에서, 그것은 제1 비트 블록에서의 모든 비트들, 제2 비트 블록에서의 모든 비트들 및 제3 비트 블록에서의 모든 비트들을 포함한다. 제3 비트 블록에서의 모든 비트들의 값들은 프리셋된다.
- [0270] 위 실시예의 일 서브실시예에서는 제3 비트 블록에서의 모든 비트들은 각각 0이다.
- [0271] 위 실시예의 일 서브실시예에서는 제3 비트 블록에서의 비트들은 제1 무선 신호의 타겟 수신기의 식별자에 관련된다.
- [0272] 위 실시예의 일 서브실시예에서는 제1 무선 신호의 타겟 수신기의 식별자가 제3 비트 블록에서의 비트들을 생성하기 위해 사용된다.
- [0273] **실시예 7**
- [0274] 실시예 7은 도 7에 도시된 바와 같이, 무선 통신용 제1 노드에서의 처리 디바이스의 구조 블록도를 예시한다.
- [0275] 도 7에서, 제1 노드 디바이스(200)는 제1 프로세서(201), 제2 프로세서(202) 및 제1 전송기(203)로 주로 이루어진다.
- [0276] 제1 프로세서(201)는 제1 비트 블록을 생성하고; 제2 프로세서(202)는 채널 코딩을 수행하며; 제1 전송기(203)는 제1 무선 신호를 전송한다.
- [0277] 실시예 7에서는, 제2 비트 블록에서의 비트들을 생성하기 위해 제1 비트 블록에서의 비트들이 제1 프로세서(201)에 의해 사용된다. 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들은 모두 채널 코딩으로의 입력을 위해 제2 프로세서(202)에 의해 사용되고, 채널 코딩 후의 출력은 제1 무선 신호를 생성하기 위해 제1 전송기(203)에 의해 사용된다. 채널 코딩은 폴라 코드에 기초한다. 채널 코딩에 대해, 타겟 제1 타입 비트에 의해 점유된 서브-채널은 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수 또는 K 제1 타입 비트 세

트들에서의 비트들의 개수들 중 적어도 하나에 관련된다. 타겟 제1 타입 비트는 제1 비트 블록에 속한다. K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하고, K 제2 타입 비트들은 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 모든 비트들이며, K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해서는 주어진 제2 타입 비트를 생성하기 위해 사용된 제1 비트 블록에서의 모든 비트들이 주어진 제2 타입 비트에 대응하는 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성한다. K는 양의 정수이다.

[0278] 일 실시예에서, 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수가 높을수록 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량은 더 낮아지게 된다.

[0279] 일 실시예에서, K 제1 타입 비트 세트들에서의 비트들의 개수들의 합이 낮을수록, 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량은 더 낮아지게 된다.

[0280] 일 실시예에서, K 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합이 커질수록, 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량은 더 낮아지게 된다.

[0281] 일 실시예에서, 제1 비트 블록은 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 제1 비트 서브-블록의 CRC 비트 블록은 제2 비트 서브-블록을 생성하기 위해 사용된다.

[0282] 일 실시예에서, 제1 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량보다 크고; 제1 비트 블록에서의 비트들은 제1 비트 세트에 속하며, 제2 비트 블록에서의 비트들은 제2 비트 세트에 속하고; 또는 제1 비트 블록에서의 비트들의 일부분은 제1 비트 세트에 속하고, 제1 비트 블록에서의 비트들의 다른 부분과 제2 비트 블록에서의 비트들은 제2 비트 세트에 속한다.

[0283] 일 실시예에서, 제1 비트 블록의 CRC 비트 블록은 제2 비트 블록을 생성하기 위해 사용된다.

[0284] 일 실시예에서, 제1 노드는 기지국이고, 제1 비트 블록은 DCI를 포함하며; 또는 제1 노드는 UE이고, 제1 비트 블록은 UCI를 포함한다.

[0285] 실시예 8

[0286] 실시예 8은 도 8에 도시된 바와 같이, 무선 통신용 제2 노드에서의 처리 디바이스의 구조 블록도를 예시한다.

[0287] 도 8에서, 제2 노드 디바이스(300)는 주로 제1 수신기(301), 제3 프로세서(302) 및 제4 프로세서(303)로 이루어진다.

[0288] 제1 수신기(301)는 제1 무선 신호를 수신하고; 제3 프로세서(302)는 채널 디코딩을 수행하며; 제4 프로세서(303)는 제1 비트 블록을 복원한다.

[0289] 실시예 8에서, 채널 디코딩에 대응하는 채널 코딩은 폴라 코드에 기초한다. 제1 비트 블록에서의 비트들은 제2 비트 블록에서의 비트들을 생성하기 위해 사용된다. 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들은 모두 채널 코딩으로의 입력을 위해 사용되고, 채널 코딩 후의 출력은 제1 무선 신호를 생성하기 위해 사용된다. 채널 코딩을 위해, 타겟 제1 타입 비트에 의해 점유된 서브-채널은 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수 또는 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 하나에 관련된다. 타겟 제1 타입 비트는 제1 비트 블록에 속하고 K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하며, K 제2 타입 비트들은 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 모든 비트들이고, K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해서는, 주어진 제2 타입 비트를 생성하기 위해 사용된 제1 비트 블록에서의 모든 비트들은 주어진 제2 타입 비트에 대응하는 K 제1 타입 비트 세트들에서의 제1 타입 비트 세트를 구성한다. K는 양의 정수이다.

[0290] 일 실시예에서, 채널 디코딩 후의 출력은 제1 비트 블록을 복원하기 위해 제4 프로세서(303)에 의해 사용된다.

[0291] 일 실시예에서, 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수가 높을수록, 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량은 더 낮아지게 된다.

[0292] 일 실시예에서, K 제1 타입 비트 세트들에서의 비트들의 개수들의 합이 낮을수록, 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량은 더 낮아지게 된다.

[0293] 일 실시예에서, K 제1 타입 비트 세트들에서의 비트들의 개수들의 역수들의 합이 클수록, 타겟 제1 타입 비트에 의해 점유된 서브-채널에 대응하는 채널 용량은 더 낮아지게 된다.

- [0294] 일 실시예에서, 제1 비트 블록은 제1 비트 서브-블록과 제2 비트 서브-블록을 포함하고, 제1 비트 서브-블록의 CRC 비트 블록은 제2 비트 서브-블록을 생성하기 위해 사용된다.
- [0295] 일 실시예에서, 제1 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량은 제2 비트 세트에서의 임의의 비트에 의해 맵핑된 서브-채널의 채널 용량보다 크고; 제1 비트 블록에서의 비트들은 제1 비트 세트에 속하며, 제2 비트 블록에서의 비트들은 제2 비트 세트에 속하고; 또는 제1 비트 블록에서의 비트들의 일부는 제1 비트 세트에 속하며, 제1 비트 블록에서의 비트들의 다른 부분과 제2 비트 블록에서의 비트들은 제2 비트 세트에 속한다.
- [0296] 일 실시예에서, 채널 디코딩은 P 참조 값들을 결정하기 위해 사용되고, P 참조 값들은 각각 타겟 비트 그룹에서의 비트들에 대응하며, 타겟 비트 그룹은 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들로 이루어지고, 제1 비트 블록에서의 비트들의 개수와 제2 비트 블록에서 비트들의 개수의 합은 P이다. 채널 코딩에서의 가지 치기를 위해 제2 비트 블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들이 사용된다. 제1 비트 블록이 올바르게 수신되는지를 결정하기 위해, 제2 비트 서브-블록에서의 비트들에 대응하는 P 참조 값들에서의 참조 값들이 사용된다. P는 1보다 큰 양의 정수이다.
- [0297] 일 실시예에서, 제2 비트 블록을 생성하기 위해 제1 비트 블록의 CRC 비트 블록이 사용된다.
- [0298] 일 실시예에서, 제2 노드는 UE이고, 제1 비트 블록은 DCI를 포함하며; 또는 제2 노드는 기지국이고, 제1 비트 블록은 UCI를 포함한다.
- [0299] **실시예 9**
- [0300] 실시예 9는 도 9에 도시된 바와 같이, 제1 비트 블록, 채널 코딩 및 제1 무선 신호의 흐름도를 예시한다.
- [0301] 실시예 9에서, 본 개시물에서의 제1 노드는 제1 비트 블록을 결정하고; 채널 코딩을 수행하며; 그런 다음 제1 무선 신호를 전송한다. 이 경우, 제1 비트 블록에서의 비트들이 제2 비트 블록에서의 비트들을 생성하기 위해 사용되고; 제1 비트 블록에서의 비트들과 제2 비트 블록에서의 비트들은 모두 채널 코딩으로의 입력을 위해 사용되며, 채널 코딩 후의 출력은 제1 무선 신호를 생성하기 위해 사용되고; 채널 코딩은 폴라 코드에 기초하며; 채널 코딩을 위해 타겟 제1 타입 비트에 의해 점유된 서브-채널이 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수, 또는 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 하나에 관련되고; 타겟 제1 타입 비트는 제1 비트 블록에 속하며, K 제1 타입 비트 세트들은 각각 K 제2 타입 비트들에 대응하고, K 제2 타입 비트들은 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 모든 비트들이며, K 제2 타입 비트들에서의 임의의 주어진 제2 타입 비트에 대해서는, 주어진 제2 타입 비트를 생성하기 위해 사용된 제1 비트 블록에서의 모든 비트들이 주어진 제2 타입 비트에 대응하는 K 제1 타입 비트 세트들에서의 제1 타입 비트를 구성하고; K는 양의 정수이다.
- [0302] 일 실시예에서, 서브-채널은 아리칸 폴라 인코더의 입력 비트 시퀀스에서의 위치를 참조한다.
- [0303] 위 실시예의 일 서브실시예에서, 입력 비트 시퀀스가 폴라 코딩 매트릭스에 의해 곱해진 후의 출력은 채널 코딩 후의 출력이다. 폴라 코딩 매트릭스는 비트 역 순열 매트릭스와 제1 매트릭스의 곱으로서 획득되고, 제1 매트릭스는 커널 매트릭스의 n-차 크로네퍼 파워이며, n은 베이스가 2인 입력 비트 시퀀스의 길이의 로그이고, 커널 매트릭스는 2행 2열의 매트릭스이며, 이 경우 제1 행에서의 2개의 요소는 각각 1과 0이고, 제2 행에서의 다른 2개의 요소들은 모두 1이다.
- [0304] 일 실시예에서, 타겟 제1 타입 비트에 의해 점유된 서브-채널이 타겟 제1 타입 비트에 관련된 제2 비트 블록에서의 비트들의 개수, 또는 K 제1 타입 비트 세트들에서의 비트들의 개수들 중 적어도 하나에 관련된다는 것을, 타겟 제1 타입 비트에 의해 점유된 서브-채널의 채널 용량이 타겟 비트에 관련되는 제2 비트 블록에서의 비트들의 개수 또는 K 제1 타입 비트들 세트들에서의 비트들의 개수들 중 적어도 하나에 관련된다는 것을 나타낸다.
- [0305] 일 실시예에서, 서브-채널의 용량은: 서브-채널 상에서의 신뢰 가능한 전송의 정보 레이트의 상한계이다.
- [0306] 일 실시예에서, 제1 비트 블록에서의 비트들의 일부는 제2 비트 블록에서의 비트들에 관련되지 않는다.
- [0307] 일 실시예에서, 제1 비트 블록은 제1 노드의 물리 층에서 생성된다.
- [0308] 일 실시예에서, 제1 노드는 기지국이고, 제1 노드는 스케줄링의 결과에 기초한 제1 비트 블록을 생성한다.

- [0309] 일 실시예에서, 제1 노드는 UE이고, 제1 노드는 기지국의 스케줄링에 기초한 제1 비트 블록을 생성한다.
- [0310] 일 실시예에서, 제2 비트 블록에서의 임의의 비트에 대해, 그러한 임의의 비트는 모드2를 거친 제1 비트 블록에서의 비트(들)의 양의 정수의 합과 같다.
- [0311] 일 실시예에서, 제2 비트 블록에서의 임의의 비트에 대해, 그러한 임의의 비트는 제1 비트 블록에서의 비트(들)의 양의 정수의 합이 모드2를 거친 다음 스크램블링 시퀀스에서 대응하는 비트와의 Xor 연산을 거친 후 획득된다.
- [0312] 일 실시예에서, 제2 비트 블록은 제1 비트 블록 외의 비트들에 관련되지 않는다.
- [0313] 일 실시예에서, 채널 코딩으로의 입력은 제1 비트 블록에서의 모든 비트들, 제2 비트 블록에서의 모든 비트들, 및 제3 비트 블록에서의 모든 비트들을 포함한다. 제3 비트 블록에서의 모든 비트들의 값들은 프리세트된다.
- [0314] 위 실시예의 일 서브실시예에서는, 제3 비트 블록에서의 모든 비트들이 각각 0이다.
- [0315] 위 실시예의 일 서브실시예에서는, 제3 비트 블록에서의 비트들이 제1 노드의 식별자와 관련된다.
- [0316] 위 실시예의 일 서브실시예에서는, 제1 노드의 식별자가 제3 비트 블록에서의 비트들을 생성하기 위해 사용된다.
- [0317] 위 실시예의 일 서브실시예에서는, 제3 비트 블록에서의 비트들이 제1 무선 신호의 타겟 수신기의 식별자에 관련된다.
- [0318] 위 실시예의 일 서브실시예에서는, 제1 무선 신호의 타겟 수신기의 식별자가 제3 비트 블록에서의 비트들을 생성하기 위해 사용된다.
- [0319] 일 실시예에서, 제1 무선 신호는 물리 층 제어 채널(즉, 물리 층 데이터를 전송하기 위해 사용될 수 없는 물리 층 채널) 상에서 전송된다.
- [0320] 일 실시예에서, 제1 무선 신호는 물리 층 데이터 채널(즉, 물리 층 데이터를 나르기 위해 사용될 수 없는 물리 층 채널) 상에서 전송된다.
- [0321] 일 실시예에서, 제1 노드는 UE이다.
- [0322] 위 실시예의 일 서브실시예에서는, 제1 무선 신호가 PUCCH 상에서 전송된다.
- [0323] 위 실시예의 일 서브실시예에서는, 제1 무선 신호가 PUSCH 상에서 전송된다.
- [0324] 일 실시예에서, 제1 노드는 기지국이다.
- [0325] 위 실시예의 일 서브실시예에서는, 제1 무선 신호가 PDSCH 상에서 전송된다.
- [0326] 위 실시예의 일 서브실시예에서는, 제1 무선 신호가 PDCCH 상에서 전송된다.
- [0327] 일 실시예에서, 제1 무선 신호는 채널 코딩의 출력이 채널 코딩, 스크램블링, 변조 맵퍼, 층 맵퍼, 프리코딩, 자원 요소 맵퍼 및 광대역 심벌 생성을 순차적으로 거친 후의 출력이다.
- [0328] 일 실시예에서, 제1 무선 신호는 채널 코딩의 출력이 스크램블링, 변조 맵퍼, 층 맵퍼, 변환 프리코더, 프리코딩, 자원 요소 맵퍼 및 광대역 심벌 생성을 순차적으로 거친 후의 출력이다.
- [0329] 일 실시예에서, 광대역 심벌은 OFDM 심벌이다.
- [0330] 일 실시예에서, 광대역 심벌은 FBMC 심벌이다.

[0331] **실시예 10**

- [0332] 실시예 10은 도 10에 도시된 바와 같이, 네트워크 아키텍처의 개략도를 예시한다.
- [0333] 도 10은 LTE, LTE-A(Long-Term Evolution Advanced) 및 미래 5G 시스템들의 네트워크 아키텍처(1000)를 예시하는 그림이다. LTE 네트워크 아키텍처(1000)는 EPS(Evolved Packet System)(1000)라고 불릴 수 있다. EPS(1000)는 하나 이상의 UE들(1001), E-UTRAN-NR(1002), 5G-코어(Core) 네트워크/이볼브드 패킷 코어(Evolved Packet Core)(EPC/5G-CN)(1010), HSS(Home Subscriber Server)(1020) 및 인터넷 서비스(1030)를 포함할 수 있다. 이 경우 UMTS는 유니버설 모바일 텔레커뮤니케이션스 시스템(Universal Mobile Telecommunication System)을 가리킨다. EPS(1000)는 다른 액세스 네트워크들과 상호 연결될 수 있다. 간단한 설명을 위해, 엔티티들(entities)/

인터페이스들은 도시되지 않는다. 도 10에 도시된 것처럼, EPS(1000)는 패킷 스위칭 서비스들을 제공한다. 당업자라면 본 개시물 전반에 걸쳐 제공된 다양한 개념들이 회로 스위칭 서비스들을 제공하는 네트워크들로 확장될 수 있다는 것을 쉽게 이해할 것이다. E-UTRAN-NR(1002)은 NR 노드 B(gNB)(1003)와 다른 gNB들(1004)을 포함한다. gNB(1003)는 UE(1001) 지향된(oriented) 사용자 평면과 제어 평면 프로토콜 말단(termination)들을 제공한다. gNB(1003)는 X2 인터페이스(예를 들면, 백하울(backhaul))를 통해 다른 gNB들(1004)에 연결될 수 있다. gNB(1003)는 기지국, 베이스 송수신기 스테이션, 무선 기지국, 무선 송수신기, 송수신기 기능(function), BSS(Base Service Set), ESS(Extended Service Set), TRP(Transmitter Receiver Point) 또는 몇몇 다른 적용 가능한 용어(term)들로 불릴 수 있다. gNB(1003)는 UE(1001)용의 5G-CN/EPC(1010)의 액세스 포인트를 제공한다. UE(1001)의 예들에는 휴대 전화기들, 스마트폰들, SIP(Session Initiation Protocol) 전화기들, 랩톱 컴퓨터들, PDA(Personal Digital Assistant), 위성 라디오(Satellite Radio)들, GPS(Global Positioning System)들, 멀티미디어 디바이스들, 비디오 디바이스들, 디지털 오디오 플레이어들(예를 들면, MP3 플레이어들), 카메라들, 게임들 콘솔들(games consoles), 무인 항공기들, 공중 비행체들, 협대역 물리 네트워크 장비(narrow-band physical network equipment), 기계-타입 통신 장비, 육지 차량들, 자동차들, 착용 가능한 장비, 또는 유사한 기능들을 가지는 임의의 다른 디바이스들이 포함된다. 당업자라면 또한 UE 1001 이동국, 접속스라이버 스테이션(subscriber station), 모바일 유닛(mobile unit), 접속스라이버 유닛, 무선 유닛, 원격 유닛, 모바일 디바이스, 무선 디바이스, 무선 통신 디바이스, 원격 디바이스, 모바일 접속스라이버 스테이션, 액세스 터미널(access terminal), 모바일 터미널, 무선 터미널, 원격 터미널, 핸드셋(handset), 유저 프록시(user proxy), 모바일 클라이언트, 클라이언트 또는 몇몇 다른 적절한 용어들을 부를 수 있다. gNB(1003)는 SI 인터페이스를 거쳐 5G-CN/EPC(1010)에 연결된다. 5G-CN/EPC(1010)는 MME(1011), 다른 MME들(1014), 서비스 게이트웨이(S-GW)(1012) 및 패킷 데이터 네트워크 게이트웨이(P-GW)(1013)를 포함한다. MME(1011)는 UE(1001)와 5G-CN/EPC(1010) 사이의 시그널링(signaling)을 처리하기 위한 제어 노드이다. 일반적으로, MME(1011)는 베어러(bearer) 및 연결 관리를 제공한다. 모든 사용자 IP(Internet Protocol) 패킷들은 S-GW(1012)를 통해 전송되고, S-GW(1012)는 P-GW(1013)에 연결된다. P-GW(1013)는 UE IP 주소 할당과 다른 기능들을 제공한다. P-GW(1013)는 인터넷 서비스(1030)에 연결된다. 인터넷 서비스(1030)는 구체적으로 인터넷, 인트라넷, IP 멀티미디어 서브시스템(IMS) 및 PSS(Packet Switching Streaming Service)들을 포함하는, 연산자들에 대응하는 IP 서비스들을 포함한다.

[0334] 일 실시예에서, UE(1001)는 본 개시물에서의 제1 노드에 대응하고, gNB(1003)는 본 개시물에서의 제2 노드에 대응한다.

[0335] 일 실시예에서, UE(1001)는 본 개시물에서 제2 노드에 대응하고, gNB(1003)는 본 개시물에서의 제1 노드에 대응한다.

[0336] 실시예 11

[0337] 실시예 11은 도 11에 도시된 바와 같이, 사용자 평면과 제어 평면의 무선 프로토콜 아키텍처를 개략도를 예시한다.

[0338] 도 11은 사용자 평면과 제어 평면의 무선 프로토콜 아키텍처를 예시하는 개략도이다. 도 11에서, UE와 gNB의 무선 프로토콜 아키텍처는 3개의 층, 즉 층 1, 층 2, 및 층 3에 의해 각각 나타내어진다. 층 1(L1)은 가장 낮은 층이고 다양한 PHY 층들의 신호 처리 기능들을 수행한다. L1은 본 개시물에서 PHY(1101)이라고 불린다. 층 2(L2)(1105)는 PHY(1101) 위에 있고, PHY(1101)를 통한 UE와 gNB 사이의 링크(link)를 담당한다. 사용자 평면에서, L2(1105)는 MAC(Medium Access Control) 서브레이어(sublayer)(1102), RLC(Radio Link Control) 서브레이어(1103) 및 PDCP(Packet Data Convergence Protocol) 서브레이어(1104)를 포함한다. 3개의 서브레이어 전부 네트워크측의 gNB들에서 종료된다. 비록 도 11에는 묘사되지 않지만, UE는 네트워크측의 P-GW(1013)에서 종료된 네트워크 층(즉, IP층)과, 연결의 다른 측(즉, 피어(peer) UE, 서버 등)에서 종료된 어플리케이션 층과 같이, L2(1105) 위의 수개의 프로토콜 층들을 포함할 수 있다. PDCP 서브레이어(1104)는 가변 무선 베어러(radio bearer)들과 논리 채널들 중에서 다중화(multiplexing)를 제공한다. PDCP 서브레이어(1104)는 또한 무선 전송 오버헤드(overhead)를 감소시키도록 더 높은 층 패킷에 대한 헤더 압축(header compression)을 제공한다. PDCP 서브레이어(304)는 패킷을 암호화함으로써 보안성을 제공하고 gNB들 사이의 UE 핸드오버(handover)에 대한 지원을 제공한다. RLC 서브레이어(1103)는 HARQ에 의해 야기된 어지럽혀진 수신을 보상하도록, 더 높은 층 패킷의 세그멘테이션(segmentation)과 리어셈블링(reassembling), 잃어버린 패킷의 재전송, 패킷의 리오더링(reordering)을 제공한다. MAC 서브레이어(1102)는 논리 채널과 운반 채널 사이의 다중화를 제공한다. MAC 서브레이어(1102)는 또한 셀(cell) 내의 UE들 다양한 무선 자원들(즉, 자원 블록) 사이에서 할당하는 책임을

가진다. MAC 서브레이어(1102)는 또한 HARQ 연산(operation)을 담당한다. 제어 평면에서, UE와 gNB의 무선 프로토콜 아키텍처는 PHY(1101)와 L2(1105) 상의 사용자 평면에서의 무선 프로토콜 아키텍처와 거의 동일하지만, 제어 평면에 대한 헤더 압축은 존재하지 않는다. 제어 평면은 또한 층 3(L3)에서의 RRC(Radio Resource Control) 서브레이어(1106)를 포함한다. RRC 서브레이어(1106)는 gNB와 UE 사이의 RRC 시그널링을 사용하여 무선 자원들(즉, 무선 베어러)을 획득하고 더 낮은 층들을 구성하는 것을 담당한다.

[0339] 일 실시예에서, 도 11에서의 무선 프로토콜 아키텍처는 본 개시물에서 제1 노트에 적용 가능하다.

[0340] 일 실시예에서, 도 11의 무선 프로토콜 아키텍처는 본 개시물에서 제2 노트에 적용 가능하다.

[0341] 일 실시예에서, 본 개시물에서의 제1 비트 블록은 RRC 서브레이어(1106)에 의해 생성된다.

[0342] 일 실시예에서, 본 개시물에서의 제1 비트 블록은 MAC 서브레이어(1102)에 의해 생성된다.

[0343] 일 실시예에서, 본 개시물에서의 제1 비트 블록은 PHY(1101)에 의해 생성된다.

[0344] 일 실시예에서, 본 개시물에서의 제2 비트 블록은 PHY(1101)에 의해 생성된다.

[0345] 일 실시예에서, 본 개시물에서의 제1 무선 신호는 PHY(1101)에 의해 생성된다.

[0346] 실시예 12

[0347] 실시예 12는 도 12에 도시된 바와 같이, 발전된 노트(evolved node)와 UE의 개략도를 예시한다.

[0348] gNB(1210)는 제어기/프로세서(1275), 메모리(1276), 수신 프로세서(1270), 전송 프로세서(1216), 채널 인코더(1277), 채널 디코더(1278), 전송기/수신기(1218), 및 안테나(1220)를 포함한다.

[0349] UE(1250)는 제어기/프로세서(1259), 메모리(1260), 데이터 소스(1267), 전송 프로세서(1268), 수신 프로세서(1256), 채널 인코더(1257), 채널 디코더(1258), 전송기/수신기(1254) 및 안테나(1252)를 포함한다.

[0350] 다운링크(DL) 전송기 gNB(1210)에서, 코어 네트워크로부터의 더 높은 층 패킷이 제어기/프로세서(1275)에 제공된다. 제어기/프로세서(1275)는 L2 층의 기능을 제공한다. DL 전송기, 제어기/프로세서(1275)는 헤더 압축, 암호화, 패킷 세그멘테이션 및 리오더링, 그리고 논리 채널과 운반 채널 사이의 다중화를 제공하고, 다양한 우선 순위들(priorities)들에 기초한 UE(1250)에 대한 무선 자원 할당을 제공한다. 제어기/프로세서(1275)는 또한 HARQ 연산, 잃어버린 패킷의 재전송, 및 UE(1250)로의 시그널링을 담당한다. 전송 프로세서(1216)와 채널 인코더(1277)는 L1 층(즉, PHY)에 대해 사용된 신호 처리 기능들을 수행한다. 채널 인코더(1277)는 UE(1250)에서의 FEC(Forward Error Correction)를 보장하도록 코딩 및 인터리빙(interleaving)을 수행한다. 전송 프로세서(1216)는 각각의 변조 방식(scheme)들(즉, BPSK, QPSK, M-PSK, M-QAM 등)에 대응하는 신호 클러스터들(clusters)로의 맵핑을 구현하고, 하나 이상의 공간 스트림(spatial stream)들을 생성하기 위해 인코딩되고 변조된 심벌들의 공간 프리코딩/빔 형성을 수행한다. 그런 다음 전송 프로세서(1216)는 각각의 공간 스트림을 서브캐리어로 맵핑한다. 맵핑된 심벌들은 시간 도메인 및/또는 주파수 도메인에서 참조 신호(즉, 파일럿 주파수)로 다중화되고, 그런 다음 그것들은 IFFT(Inverser Fast Fourier Transform)를 통해 어셈블링되어 시간-도메인 멀티-캐리어 심벌 스트림들을 나르는 물리 채널을 생성한다. 각각의 전송기(1218)는 전송 프로세서(1216)에 의해 제공된 베이스밴드(baseband) 멀티캐리어 심벌 스트림을 무선 주파수(RF) 스트림으로 전환한다. 각각의 무선 주파수 스트림은 나중에 상이한 안테나(1220)들에 제공된다.

[0351] 다운링크(DL) 전송기 UE(1250)에서, 각각의 수신기(1254)는 대응하는 안테나(1252)를 통해 신호를 수신한다. 각각의 수신기(1254)는 RF 캐리어로 변조된 정보를 복원하고, 무선 주파수 스트림을 수신 프로세서(1256)에 제공될 베이스밴드 멀티캐리어 심벌 스트림으로 변환한다. 수신 프로세서(1256)와 채널 디코더(1258)는 L1 층의 신호 처리 기능들을 수행한다. 수신 프로세서(1256)는 FFT를 사용하여 베이스밴드 멀티캐리어 심벌 스트림을 시간 도메인에서 주파수 도메인으로 변환한다. 주파수 도메인에서, 물리 층 데이터 신호와 참조 신호는 수신 프로세서(1256)에 의해 역다중화(de-multiplex)되고, 이 경우 참조 신호는 채널 추정을 위해 사용되는 것이며, 물리 층 데이터는 임의의 UE 1250-타겟으로 정해진(targeted) 공간 스트림을 복원하기 위해 수신 프로세서(1256)에서 멀티-안테나 검출을 거친다. 각각의 공간 스트림 상의 심벌들은 수신 프로세서(1256)에서 복조되고 복원되어, 소프트 결정(soft decision)을 생성한다. 그런 다음 채널 디코더(1258)가 gNB(1210)에 의해 물리 층 상의 전송된 제어 신호와 더 높은 층 데이터를 복원하기 위해 그러한 소프트 결정을 디코딩하고 디인터리브(de-interleave)한다. 그 다음, 더 높은 층 데이터와 제어 신호가 제어기/프로세서(1259)에 제공된다. 제어기/프로세서(1259)는 L2 층의 기능들을 수행한다. 제어기/프로세서(1259)는 프로그램 코드와 데이터를 저장하는 메모리

(1260)에 연결될 수 있다. 메모리(1260)는 컴퓨터 판독 가능한 매체로 볼릴 수 있다. 다운링크 전송기, 제어기/프로세서(1259)는 더 높은 층 패킷을 코어 네트워크로부터 복원하도록, 운반 채널과 논리 채널 사이의 역다중화, 패킷 재조립(packet reassembling), 복호화(decryption), 헤더 압축 해제(decompression) 및 제어 신호 처리를 제공한다. 더 높은 층 패킷은 나중에 L2 층 위의 모든 프로토콜 층들에 제공되거나, 처리를 위해 다양한 제어 신호들이 L3에 제공될 수 있다. 제어기/프로세서(1259)는 또한 HARQ 연산을 지원하기 위한 방식으로, ACK 및/또는 NACK 프로토콜들을 사용하여 에러 검출을 수행한다.

[0352] 업링크(UL) 전송기 UE(1250)에서, 제어기/프로세서(1259)에 더 높은 층 패킷들을 제공하도록 데이터 소스(1267)가 구성된다. 데이터 소스(1267)는 L2 층 위의 모든 프로토콜 층들을 나타낸다. DL 전송에서 묘사된 gNB(1210)의 전송 기능과 유사하게, 사용자 평면과 제어 평면에 대한 L2 층 기능들을 제공하도록, 제어기/프로세서(1259)는 헤더 압축, 암호화, 패킷 세그멘테이션 및 리오더링, 그리고 gNB(1210)의 무선 자원 할당에 기초한 논리 채널과 운반 채널 사이의 다중화를 수행한다. 제어기/프로세서(1259)는 또한 HARQ 연산, 잃어버린 패킷의 재전송, 및 gNB(1210)로의 시그널링을 담당한다. 채널 인코더(1257)는 채널 코딩을 수행한다. 인코드된 데이터는 전송 프로세서(1268)에 의해 수행된 변조와 멀티-안테나 공간 프리-코딩/빔 형성을 통해 멀티캐리어/단일-캐리어 심벌 스트림들로 변조된 다음, 전송기(1254)로부터 각각의 안테나(1252)에 변조된 심벌 스트림들이 제공된다. 각각의 전송기(1254)는 먼저 전송 프로세서(1268)에 의해 제공된 베이스밴드 심벌 스트림을 무선 주파수 심벌 스트림으로 변환한 다음, 무선 주파수 심벌 스트림을 안테나(1252)로 제공한다.

[0353] 업링크(UL) 전송시, gNB(1210)의 기능은 DL 전송시에서 묘사된 UE(1250)의 수신 기능과 유사하다. 각각의 수신기(1218)는 대응하는 안테나(1220)를 통해 무선 주파수 신호를 수신하고, 수신된 무선 주파수 신호를 베이스밴드 신호로 변환하며, 그러한 베이스밴드 신호를 수신 프로세서(1270)에 제공한다. 수신 프로세서(1270)와 채널 디코더(1278)는 L1 층의 기능들을 공동으로(jointly) 제공한다. 제어기/프로세서(1275)는 L2 층의 기능들을 제공한다. 제어기/프로세서(1275)는 프로그램 코드와 데이터를 저장하는 메모리(1276)와 연결될 수 있다. 메모리(1276)는 컴퓨터 판독 가능한 매체라고 볼릴 수 있다. UL 전송시, 제어기/프로세서(1275)는 UE(1250)로부터 더 높은 층 패킷을 복원하도록, 운반 채널과 논리 채널 사이의 역다중화, 패킷 재조립, 복호화(decryption), 헤더 압축 해제, 및 제어 신호 처리를 제공한다. 제어기/프로세서(1275)로부터 나오는 더 높은 층 패킷은 코어 네트워크에 제공될 수 있다. 제어기/프로세서(1275)는 또한 HARQ 연산을 지원하기 위해 ACK 및/또는 NACK 프로토콜들을 사용하여 에러 검출을 수행할 수 있다.

[0354] 일 실시예에서, UE(1250)는 적어도 하나의 프로세서와 적어도 하나의 메모리를 포함한다. 적어도 하나의 메모리는 컴퓨터 프로그램 코드들을 포함한다. 적어도 하나의 메모리와 컴퓨터 프로그램 코드들은 적어도 하나의 프로세서와 함께 협력하여 사용되게 구성된다. UE(1250)는 본 개시물에서의 제1 비트 블록을 적어도 결정하고; 본 개시물에서의 채널 코딩을 수행하며; 본 개시물에서의 제1 무선 신호를 전송한다.

[0355] 일 실시예에서, UE(1250)는 컴퓨터 판독 가능한 명령어 프로그램을 저장하는 메모리를 포함한다. 컴퓨터 판독 가능한 명령어 프로그램은 적어도 하나의 프로세서에 의해 실행될 때 행위(action)를 발생시킨다. 이러한 행위는 본 개시물에서의 제1 비트 블록을 결정하는 것, 본 개시물에서의 채널 코딩을 수행하는 것; 및 본 개시물에서의 제1 무선 신호를 전송하는 것을 포함한다.

[0356] 일 실시예에서, UE(1250)는 적어도 하나의 프로세서와 적어도 하나의 메모리를 포함한다. 적어도 하나의 메모리는 컴퓨터 프로그램 코드들을 포함한다. 적어도 하나의 메모리와 컴퓨터 프로그램 코드들은 적어도 하나의 프로세서와 협력하여 사용되게 구성된다. UE(1250)는 적어도 본 개시물에서의 제1 무선 신호를 적어도 수신하고; 본 개시물에서의 채널 디코딩을 수행하며; 본 개시물에서의 제1 비트 블록을 복원한다.

[0357] 일 실시예에서, UE(1250)는 컴퓨터 판독 가능한 명령어 프로그램을 저장하는 메모리를 포함한다. 이러한 컴퓨터 판독 가능한 명령어 프로그램은 적어도 하나의 프로세서에 의해 실행될 때 행위를 발생시킨다. 이러한 행위에는 본 개시물에서의 제1 무선 신호를 수신하는 것; 본 개시물에서의 채널 디코딩을 수행하는 것; 및 본 개시물에서의 제1 비트 블록을 복원하는 것이 포함된다.

[0358] 일 실시예에서, gNB(1210)는 적어도 하나의 프로세서와 적어도 하나의 메모리를 포함한다. 이러한 적어도 하나의 메모리는 컴퓨터 프로그램 코드들을 포함한다. 적어도 하나의 메모리와 컴퓨터 프로그램 코드들은 적어도 하나의 프로세서와 협력하여 사용되게 구성된다. gNB(1210)는 적어도 본 개시물에서의 제1 무선 신호를 수신하고; 본 개시물에서의 채널 디코딩을 수행하며; 본 개시물에서의 제1 비트 블록을 복원한다.

[0359] 일 실시예에서, gNB(1210)는 컴퓨터 판독 가능한 명령어 프로그램을 저장하는 메모리를 포함한다. 이러한 컴퓨

터 판독 가능한 명령어 프로그램은 적어도 하나의 프로세서에 의해 실행될 때 행위를 발생시킨다. 이러한 행위에는 본 개시물에서의 제1 무선 신호를 수신하는 것; 본 개시물에서의 채널 디코딩을 수행하는 것; 및 본 개시물에서의 제1 비트 블록을 복원하는 것이 포함된다.

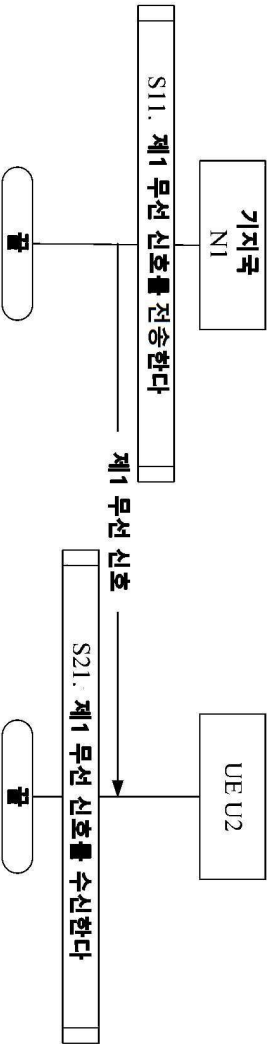
- [0360] 일 실시예에서, gNB(1210)는 적어도 하나의 프로세서와 적어도 하나의 메모리를 포함한다. 이러한 적어도 하나의 메모리는 컴퓨터 프로그램 코드들을 포함한다. 적어도 하나의 메모리와 컴퓨터 프로그램 코드들은 적어도 하나의 프로세서와 협력하여 사용되게 구성된다. gNB(1210)는 적어도 본 개시물에서의 제1 비트 블록을 결정하고; 본 개시물에서의 채널 코딩을 수행하며; 본 개시물에서의 제1 무선 신호를 전송한다.
- [0361] 일 실시예에서, gNB(1210)는 컴퓨터 판독 가능한 명령어 프로그램을 저장하는 메모리를 포함한다. 컴퓨터 판독 가능한 명령어 프로그램은 적어도 하나의 프로세서에 의해 실행될 때 행위를 생성한다. 이러한 행위에는 본 개시물에서의 제1 비트 블록을 결정하는 것; 본 개시물에서의 채널 코딩을 수행하는 것; 및 본 개시물에서의 제1 무선 신호를 전송하는 것이 포함된다.
- [0362] 일 실시예에서, UE(1250)는 본 개시물에서의 제1 노드에 대응하고, gNB(1210)는 본 개시물에서 제2 노드에 대응한다.
- [0363] 일 실시예에서, UE(1250)는 본 개시물에서의 제2 노드에 대응하고, gNB(1210)는 본 개시물에서 제1 노드에 대응한다.
- [0364] 일 실시예에서, 제어기/프로세서(1259), 메모리(1260) 또는 데이터 소스(1267) 중 적어도 하나는 제1 비트 블록을 결정하기 위해 사용되고; 전송 프로세서(1268), 채널 인코더(1257) 또는 제어기/프로세서(1259) 중 적어도 하나는 본 개시물에서의 제2 비트 블록을 생성하기 위해 사용되며; 수신 프로세서(1270), 채널 디코더(1278), 제어기/프로세서(1275) 또는 메모리(1276) 중 적어도 하나는 제1 비트 블록을 복원하기 위해 사용된다.
- [0365] 일 실시예에서, 전송 프로세서(1268), 채널 인코더(1257), 제어기/프로세서(1259), 전송기(1254) 또는 안테나(1252) 중 적어도 하나는 제1 무선 신호를 전송하기 위해 사용되고; 수신 프로세서(1270), 채널 디코더(1278), 제어기/프로세서(1275), 수신기(1218) 또는 안테나(1220) 중 적어도 하나는 제1 무선 신호를 수신하기 위해 사용된다.
- [0366] 일 실시예에서, 채널 인코더(1275)는 본 개시물에서의 채널 코딩을 수행하기 위해 사용되고; 채널 디코더(1278)는 본 개시물에서의 채널 디코딩을 수행하기 위해 사용된다.
- [0367] 일 실시예에서, 제어기/프로세서(1275) 또는 메모리(1276) 중 적어도 하나는 제1 비트 블록을 결정하기 위해 사용되고; 전송 프로세서(1216), 채널 인코더(1277) 또는 제어기/프로세서(1275) 중 적어도 하나는 본 개시물에서의 제2 비트 블록을 생성하기 위해 사용되며; 수신 프로세서(1256), 채널 디코더(1258), 제어기/프로세서(1259), 메모리(1260) 또는 데이터 소스(1267) 중 적어도 하나는 제1 비트 블록을 복원하기 위해 사용된다.
- [0368] 일 실시예에서, 전송 프로세서(1216), 채널 인코더(1277), 제어기/프로세서(1275), 전송기(1218) 또는 안테나(1220) 중 적어도 하나는 제1 무선 신호를 전송하기 위해 사용되고; 수신 프로세서(1256), 채널 디코더(1258), 제어기/프로세서(1259), 수신기(1254) 또는 안테나(1252) 중 적어도 하나는 제1 무선 신호를 수신하기 위해 사용된다.
- [0369] 일 실시예에서, 채널 인코더(1277)는 본 개시물에서 채널 코딩을 수행하기 위해 사용되고; 채널 디코더(1258)는 본 개시물에서의 채널 디코딩을 수행하기 위해 사용된다.
- [0370] 일 실시예에서, 실시예 7에서의 제1 프로세서(201)는 전송 프로세서(1268), 채널 인코더(1257), 제어기/프로세서(1259), 메모리(1260) 또는 데이터 소스(1267) 중 적어도 하나를 포함한다.
- [0371] 일 실시예에서, 실시예 7에서의 제2 프로세서(202)는 채널 인코더(1257)를 포함한다.
- [0372] 일 실시예에서, 실시예 7에서의 제1 전송기(203)는 안테나(1252), 전송기(1254), 전송 프로세서(1268), 채널 인코더(1257), 제어기/프로세서(1259), 메모리(1260) 또는 데이터 소스(1267) 중 적어도 하나를 포함한다.
- [0373] 일 실시예에서, 실시예 7에서의 제1 프로세서(201)는 전송 프로세서(1216), 채널 인코더(1277), 제어기/프로세서(1257) 또는 메모리(1276) 중 적어도 하나를 포함한다.
- [0374] 일 실시예에서, 실시예 7에서의 제2 프로세서(202)는 채널 인코더(1277)를 포함한다.
- [0375] 일 실시예에서, 실시예 7에서의 제1 전송기(203)는 안테나(1220), 전송기(1218), 전송 프로세서(1216), 채널 인

코더(1277), 제어기/프로세서(1275) 또는 메모리(1276) 중 적어도 하나를 포함한다.

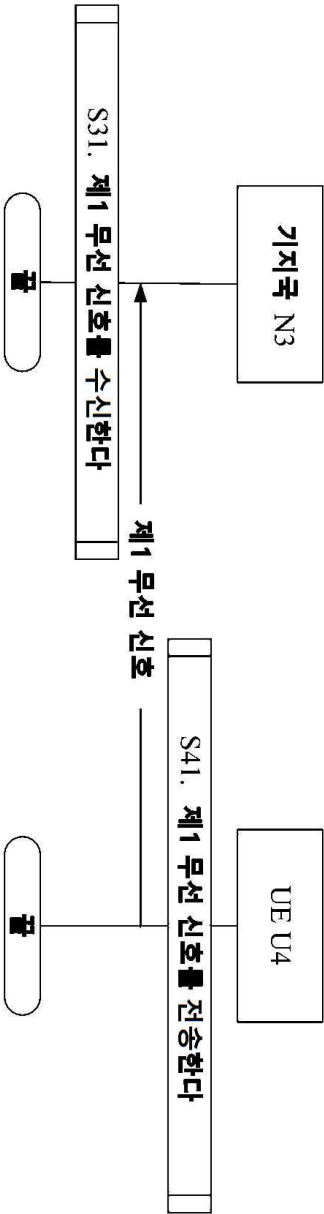
- [0376] 일 실시예에서, 실시예 8에서의 제1 수신기(301)는 안테나(1220), 수신기(1218), 수신 프로세서(1270), 채널 디코더(1278), 제어기/프로세서(1275) 또는 메모리(1276) 중 적어도 하나를 포함한다.
- [0377] 일 실시예에서, 실시예 8에서의 제3 프로세서(302)는 채널 디코더(1278)를 포함한다.
- [0378] 일 실시예에서, 실시예 8에서의 제4 프로세서(303)는 수신 프로세서(1270), 채널 디코더(1278), 제어기/프로세서(1275) 또는 메모리(1276) 중 적어도 하나를 포함한다.
- [0379] 일 실시예에서, 실시예 8에서의 제1 수신기(301)는 안테나(1252), 수신기(1254), 수신 프로세서(1256), 채널 디코더(1258), 제어기/프로세서(1259), 메모리(1260) 또는 데이터 소스(1267) 중 적어도 하나를 포함한다.
- [0380] 일 실시예에서, 실시예 8에서의 제3 프로세서(302)는 채널 디코더(1258)를 포함한다.
- [0381] 일 실시예에서, 실시예 8에서의 제4 프로세서(303)는 수신 프로세서(1256), 채널 디코더(1258), 제어기/프로세서(1259), 메모리(1260) 또는 데이터 소스(1267) 중 적어도 하나를 포함한다.
- [0382] 당업자라면 위 방법의 모든 또는 일부 단계들이 프로그램을 통해 관련되는 하드웨어에 명령을 내림으로써 구현될 수 있다는 것을 이해할 수 있다. 그러한 프로그램은, 예를 들면 ROM(Read-Only Memory), 하드 디스크 또는 콤팩트 디스크 등과 같은 컴퓨터 판독 가능한 저장 매체에 저장될 수 있다. 임의로, 위 실시예들에서의 단계들 전부 또는 일부분은 하나 이상의 집적 회로(integrated circuit)들에 의해 구현될 수 있다. 그에 따라 위 실시예에서의 각각의 모듈 유닛은 하드웨어의 형태로 또는 소프트웨어 함수 모듈들의 형태로 실현될 수 있다. 본 개시물은 특정 형태로 된 하드웨어 및 소프트웨어의 임의의 조합에 국한되지 않는다. 본 개시물에서의 UE 또는 터미널은 무인 항공기들, 무인 항공기들 상의 통신 모듈들, 원격 제어된 항공기들, 항공기들, 소형 비행기(diminutive airplane)들, 이동 전화기들, 태블릿 컴퓨터들, 노트북들, 차량 탑재된(vehicle-mounted) 통신 장비, 무선 센서, 네트워크 카드들, IOT(Internet of Things)용 터미널(terminal)들, RFID 터미널들, NB-IOT 터미널들, 기계-타입 통신(Machine Type Communication) 터미널들, 강화된(enhanced) MTC(eMTC) 터미널들, 데이터 카드들, 저비용 이동 전화기들, 저비용 태블릿 컴퓨터들 등을 포함하지만 이들에 국한되지 않는다. 본 개시물에서의 기지국 또는 시스템 디바이스는 매크로-셀룰러(macro-cellular) 기지국들, 마이크로-셀룰러(micro-cellular) 기지국들, 홈 베이스(home base) 기지국들, 릴레이(relay) 기지국, gNB(NR 노드 B), TRP(Transmitter Receiver Point), 및 다른 무선 통신 장비를 포함하지만 이들에 국한되지 않는다.
- [0383] 위에서 기술된 것은 본 개시물의 바람직한 실시예들에 지나지 않고, 본 개시물의 보호 범위를 제한하기 위해 의도되는 것은 아니다. 본 개시물의 취지 및 원리 내에서 만들어진 임의의 수정예, 동등한 대체물 및 개선예는 본 개시물의 보호 범위 내에 포함되는 것으로 의도된다.

도면

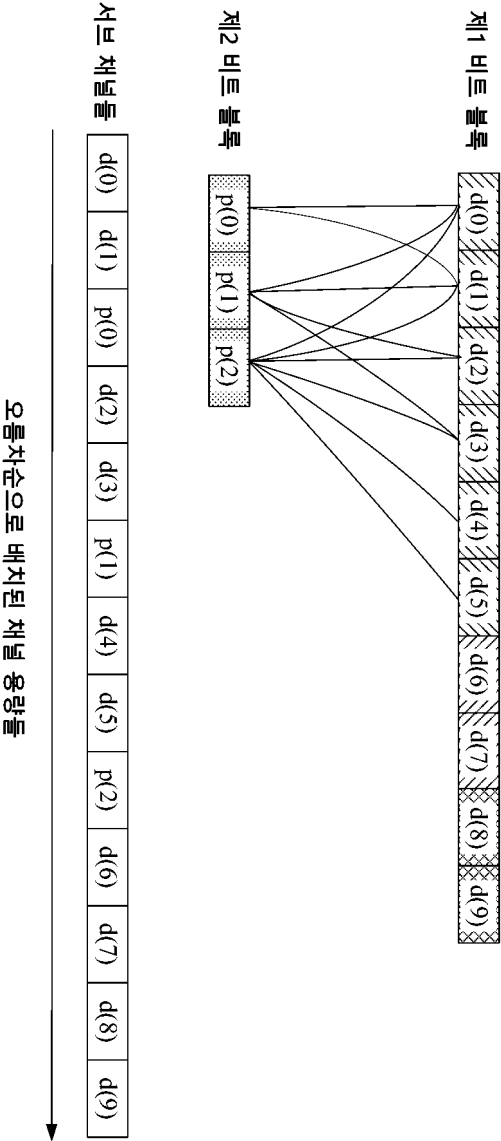
도면1



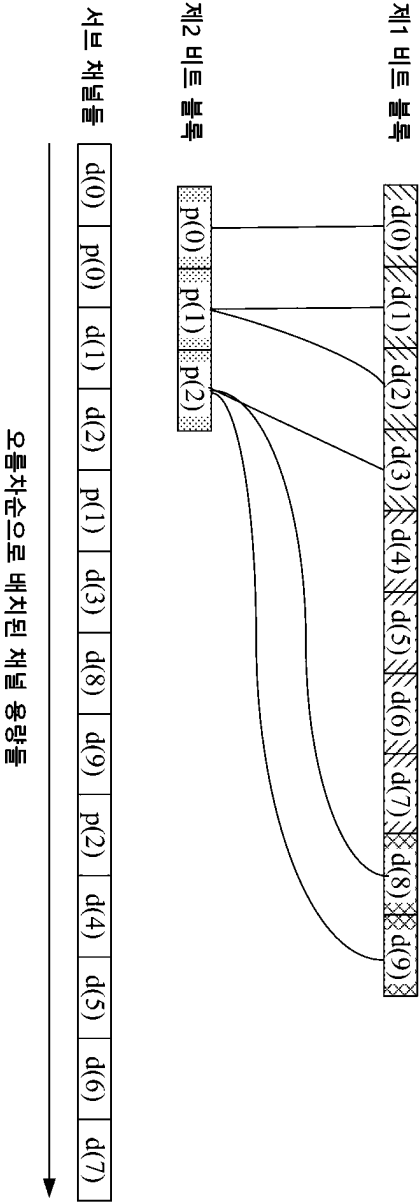
도면2



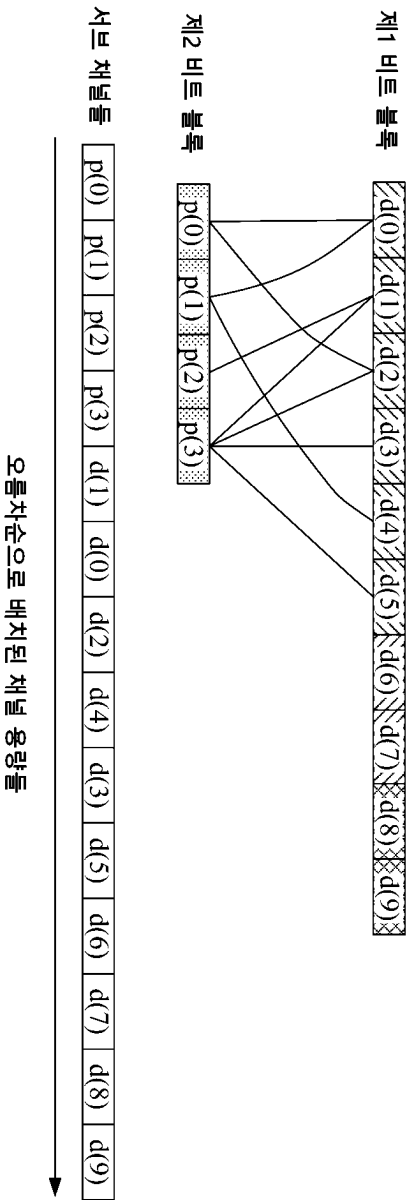
도면3



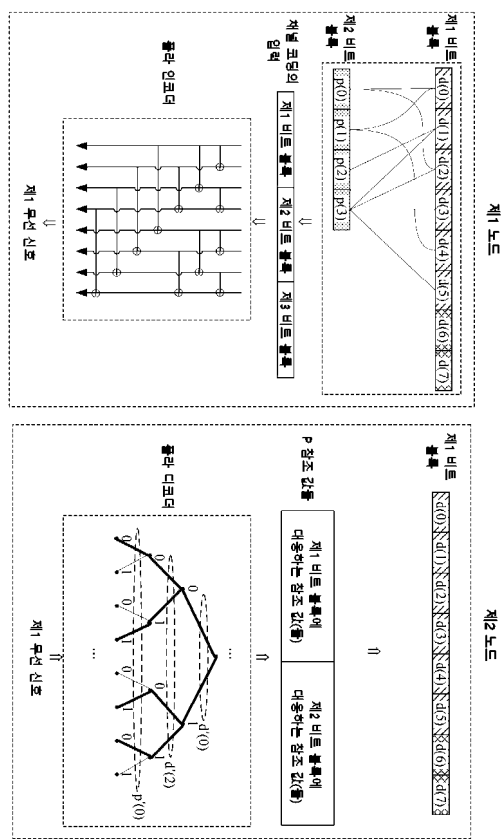
도면4



도면5



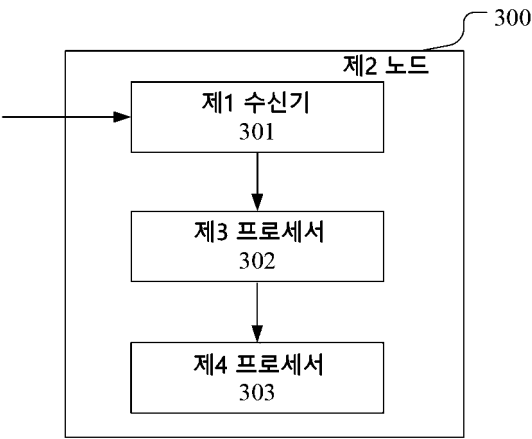
도면6



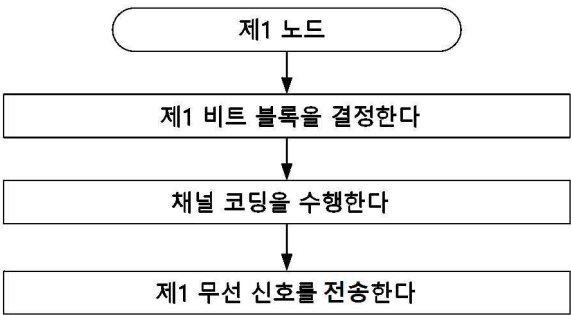
도면7



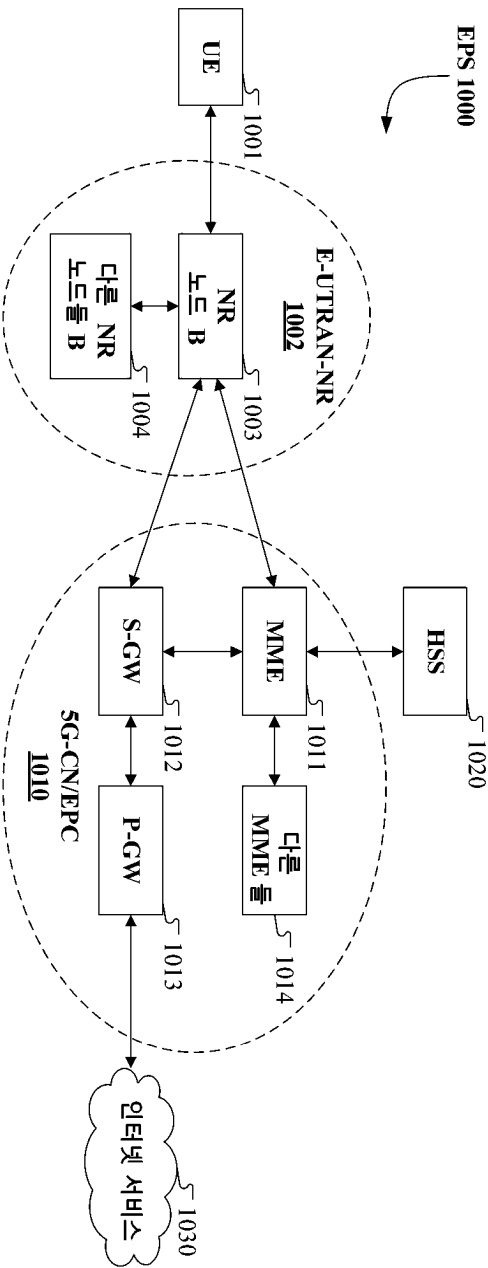
도면8



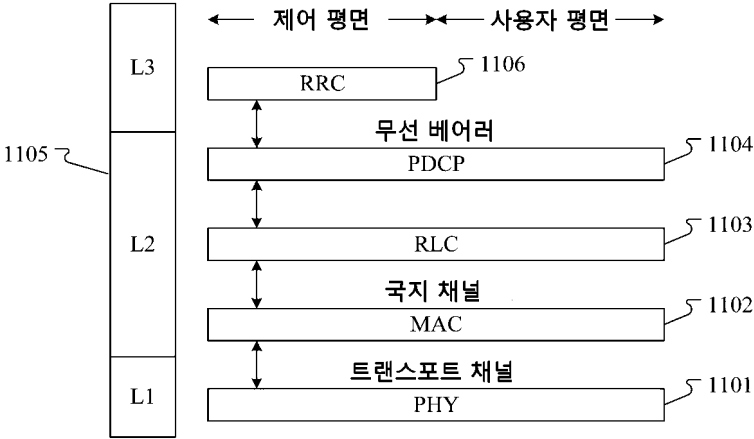
도면9



도면10



도면11



도면12

