

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成27年5月7日(2015.5.7)

【公表番号】特表2014-534506(P2014-534506A)

【公表日】平成26年12月18日(2014.12.18)

【年通号数】公開・登録公報2014-070

【出願番号】特願2014-534728(P2014-534728)

【国際特許分類】

G 06 F 9/48 (2006.01)

G 06 F 9/46 (2006.01)

【F I】

G 06 F 9/46 3 1 1 B

G 06 F 9/46 4 1 0

【手続補正書】

【提出日】平成27年3月16日(2015.3.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

割込み待ち時間を短縮するための方法であって、

第1の割込みおよび第1のベクトル識別子を第2の割込みコントローラから第1の割込みコントローラに伝達するステップと、

前記第1の割込みコントローラにおいて前記第1の割込みおよび前記第1のベクトル識別子を処理するステップと、

前記処理された割込みを前記第1の割込みコントローラからコア内のスレッドに送るステップと、

前記コアが第2の割込みを受け取る準備を完了したときを判定するステップと、

前記コアから、前記第1の割込みコントローラへ、前記第1の割込みが前記コアによって処理するために受け入れられたことを前記第1の割込みコントローラに通知するとともに、前記第2の割込みコントローラへ、前記第2の割込みを受け取る準備を完了したことを通知する、单一の命令を送るステップと

を含む方法。

【請求項2】

前記单一の命令が、専用ラインを介して、前記コアから第2のレベルの割込みコントローラに送られる、請求項1に記載の方法。

【請求項3】

前記第2の割込みコントローラが、レベル2割込みコントローラであり、前記第1の割込みコントローラが、レベル1割込みコントローラである、請求項1に記載の方法。

【請求項4】

前記单一の命令が、前記第1の割込みが前記第1の割込みコントローラで保留されていることを示すステータスをクリアすることによって動作する、割込み自動無効化クリア(CIAD)命令である、請求項1に記載の方法。

【請求項5】

前記割込み自動無効化クリア(CIAD)命令が、前記第2の割込みコントローラと、前記第1の割込みコントローラと、前記コアとの間のハンドシェイクメカニズムである、請求項4

に記載の方法。

【請求項 6】

前記コアが、マルチスレッドプロセッサである、請求項1に記載の方法。

【請求項 7】

前記コアが前記第2の割込みを受け取る準備を完了したときを判定するステップが、前記第2の割込みにサービスできるアイドルスレッドを識別するステップを含む、請求項6に記載の方法。

【請求項 8】

前記コアが前記第2の割込みを受け取る準備を完了したときを判定するステップが、前記第2の割込みにサービスできる優先順位が最も低いスレッドを識別するステップを含む、請求項6に記載の方法。

【請求項 9】

前記コアから、前記第2の割込みコントローラへ、前記第2の割込みを受け取る準備を完了したことを通知する、前記単一の命令を送るステップが、前記コアから、前記第2の割込みコントローラへ、前記第2の割込みを直ちに受け取る準備を完了したことを通知する、前記単一の命令を送るステップを含む、請求項1に記載の方法。

【請求項 10】

コアと、

レベル1割込みコントローラと、

レベル2割込みコントローラと、

前記コアを前記レベル2割込みコントローラに結合するラインであって、前記コアが、前記コアがレベル2割込みを受け取る準備を完了したことを、前記ラインを介して、前記レベル2割込みコントローラに通知するように構成される、ラインと  
を備え、

前記コアは、前記レベル1割込みコントローラへ、第1の割込みが前記コアによって処理するために受け入れられたことを通知するとともに、前記レベル2割込みコントローラへ、前記レベル2割込みを受け取る準備を完了したことを通知する、単一の命令を送るよう  
に構成されるマルチスレッドプロセッサ。

【請求項 11】

前記レベル2割込みを前記レベル2割込みコントローラから受け取るように構成された専用ハードウェアポートをさらに備える、請求項10に記載のマルチスレッドプロセッサ。

【請求項 12】

前記レベル2割込みコントローラが、前記第1の割込みおよび第1のベクトル識別子を前記レベル1割込みコントローラに伝達するように構成される、請求項10に記載のマルチスレッドプロセッサ。

【請求項 13】

前記レベル1割込みコントローラが、前記第1の割込みおよび第1のベクトル識別子を処理し、前記第1の割込みを前記コアに伝達するように構成される、請求項12に記載のマルチスレッドプロセッサ。

【請求項 14】

前記コアが、前記コアに伝達された前記第1の割込みに基づいて、前記コアが第2のレベル2割込みを受け取る準備を完了したことを判定するように構成される、請求項13に記載のマルチスレッドプロセッサ。

【請求項 15】

前記コアが、前記コアが前記レベル2割込みを受け取る準備を完了したことを、割込み自動無効化クリア(CIAD)命令によって、前記ラインを介して通知する、請求項12に記載のマルチスレッドプロセッサ。

【請求項 16】

前記コアが、前記コアが前記レベル2割込みを受け取る準備を完了したことを、前記レベル2割込みにサービスできる前記コア内のスレッドを識別するように構成されたロジッ

クによって判定するように構成される、請求項10に記載のマルチスレッドプロセッサ。

【請求項 17】

前記ロジックが、第2の割込みにサービスできる優先順位が最も低いスレッドを識別するように構成される、請求項16に記載のマルチスレッドプロセッサ。

【請求項 18】

前記ロジックが、第2の割込みにサービスできるアイドルスレッドを識別するように構成される、請求項16に記載のマルチスレッドプロセッサ。

【請求項 19】

少なくとも1つの半導体ダイ内に統合される、請求項10に記載のマルチスレッドプロセッサ。

【請求項 20】

セットトップボックス、音楽プレーヤ、ビデオプレーヤ、娛樂ユニット、ナビゲーションデバイス、通信デバイス、携帯情報端末(PDA)、固定ロケーションデータユニット、およびコンピュータから成る群から選択されるデバイス内に統合される、請求項10に記載のマルチスレッドプロセッサ。

【請求項 21】

割込み待ち時間を短縮するように構成された処理システムであって、

コアに結合された第1の割込みコントローラと、

第1の割込みおよび第1のベクトル識別子を第2の割込みコントローラから前記第1の割込みコントローラに伝達するための手段と、

前記第1の割込みコントローラにおいて前記第1の割込みおよび前記第1のベクトル識別子を処理するための手段と、

前記処理された割込みをコア内のスレッドに送るための手段と、

前記コアが第2の割込みを受け取る準備を完了したときを判定するための手段と、

前記コアから、前記第1の割込みコントローラへ、前記第1の割込みが前記コアによって処理するために受け入れられたことを前記第1の割込みコントローラに通知するとともに、前記第2の割込みコントローラへ、前記第2の割込みを受け取る準備を完了したことを通知する、单一の命令を送るための手段と

を備える処理システム。

【請求項 22】

前記单一の命令を送るための手段が、前記コアから第2のレベルの割込みコントローラまでの専用ラインを備える、請求項21に記載の処理システム。

【請求項 23】

前記单一の命令が、割込み自動無効化クリア(CIAD)命令である、請求項21に記載の処理システム。

【請求項 24】

前記コアが、マルチスレッドプロセッサである、請求項21に記載の処理システム。

【請求項 25】

前記コアが前記第2の割込みを受け取る準備を完了したときを判定するための手段が、前記第2の割込みにサービスできるアイドルスレッドを識別するための手段を備える、請求項24に記載の処理システム。

【請求項 26】

前記コアが第2の割込みを受け取る準備を完了したときを判定するための手段が、前記第2の割込みにサービスできる優先順位が最も低いスレッドを識別するための手段を備える、請求項24に記載の処理システム。

【請求項 27】

少なくとも1つの半導体ダイ内に統合される、請求項21に記載の処理システム。

【請求項 28】

セットトップボックス、音楽プレーヤ、ビデオプレーヤ、娯楽ユニット、ナビゲーションデバイス、通信デバイス、携帯情報端末(PDA)、固定ロケーションデータユニット、お

よりコンピュータから成る群から選択されるデバイス内に統合される、請求項21に記載の処理システム。

【請求項 29】

プロセッサによって実行されたときに、割込み待ち時間を短縮するための動作を前記プロセッサに実行させるコードを含む、非一時的なコンピュータ可読記憶媒体であって、

第1の割込みおよび第1のベクトル識別子を第2の割込みコントローラから第1の割込みコントローラに伝達するためのコードと、

前記第1の割込みコントローラにおいて前記第1の割込みおよび前記第1のベクトル識別子を処理するためのコードと、

前記処理された割込みを前記第1の割込みコントローラからコア内のスレッドに送るためのコードと、

前記コアが第2の割込みを受け取る準備を完了したときを判定するためのコードと、

前記コアから、前記第1の割込みコントローラへ、前記第1の割込みが前記コアによって処理するために受け入れられたことを前記第1の割込みコントローラに通知するとともに、前記第2の割込みコントローラへ、前記コアが前記第2の割込みを受け取る準備を完了したことを探知する、单一の命令を前記コアから前記第2の割込みコントローラに送るためのコードと

を含む非一時的なコンピュータ可読記憶媒体。